(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 116888692 A
(43)申请公布日 2023.10.13

(21)申请号 202280016533.1

(22)申请日 2022.03.09

(30)优先权数据
2021-041966 2021.03.16 JP

(85)PCT国际申请进入国家阶段日
2023.08.23

(86)PCT国际申请的申请数据
PCT/JP2022/010365 2022.03.09

(87)PCT国际申请的公布数据
WO2022/196501 JA 2022.09.22

(71)申请人 松下知识产权经营株式会社
地址 日本大阪府

(72)发明人 秋山优斗 渡边沙也佳 山岸裕司

(74)专利代理机构 中科专利商标代理有限责任公司 11021
专利代理师 李新红

(51)Int.Cl.
H01C 7/10(2006.01)

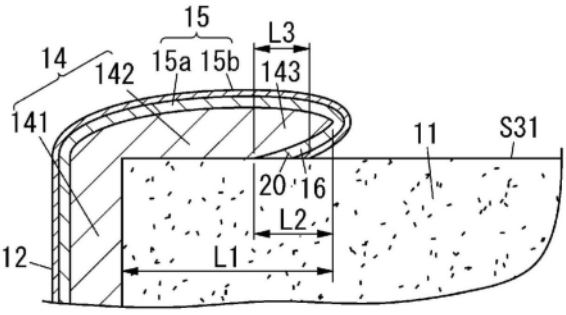
权利要求书1页 说明书11页 附图5页

(54)发明名称

层压陶瓷部件

(57)摘要

本公开的一个目的是获得一种几乎不发生迁移的多层陶瓷部件。根据本公开的多层陶瓷部件包括:烧结体(11),多个内部电极,和侧面电极(12)。侧面电极(12)具有:含有银作为主要组分的初级电极层(14);和至少覆盖初级电极层(14)的一部分的镀层(15)。初级电极层(14)具有:第二端子部(142),和设置在烧结体(11)的侧面上的第一端子部(141)。第二端子部(142)从第一端子部(141)在第三方向上的一对端部中的至少一个端部沿第二方向延伸,并且设置在一对主面中的至少一个主面上。插入部(16)通过进入第二端子部(12)的顶端(143)与烧结体(11)彼此分离的区域的镀层(15)的一部分来形成。



CN 116888692 A

1.一种多层陶瓷部件,所述多层陶瓷部件包括:

烧结体,所述烧结体具有在第一方向上彼此面对的一对端面、在第二方向上彼此面对的一对侧面和在第三方向上彼此面对的一对主面,所述烧结体具有长方体的形状,所述长方体的纵轴与所述第一方向对齐;

多个内部电极,所述多个内部电极布置在所述烧结体内部;以及

侧面电极,所述侧面电极设置用于所述烧结体的所述一对侧面中的至少一个侧面并且与所述多个内部电极中的至少一个内部电极电连接,

所述侧面电极包括:含有银作为其主要组分的初级电极层;和被形成为至少部分地覆盖所述初级电极层的镀层,

所述初级电极层包括:第一端子部,所述第一端子部设置用于所述烧结体的所述至少一个侧面;和第二端子部,所述第二端子部从所述第一端子部在所述第三方向上的一对端部中的至少一个端部沿所述第二方向延伸,并且设置用于所述一对主面中的至少一个主面,

所述第二端子部的顶端和所述烧结体在一区域中彼此分离,

所述多层陶瓷部件还包括插入部,所述插入部作为进入了所述第二端子部的顶端和所述烧结体彼此分离的所述区域的所述镀层的一部分。

2.根据权利要求1所述的多层陶瓷部件,其中

所述第二端子部包括一对端子,所述一对端子分别从所述第一端子部在所述第三方向上的所述一对端部沿所述第二方向延伸,并且

所述插入部存在于所述一对端子中的每一个端子的顶端和所述烧结体彼此分离的区域中。

3.根据权利要求1或2所述的多层陶瓷部件,其中

当在所述第二方向上测量时,所述第二端子部的顶端和所述烧结体彼此分离的区域的长度为所述第二端子部的长度的3%以上且20%以下。

4.根据权利要求1至3中任一项所述的多层陶瓷部件,其中

当在所述第二方向上测量时,所述插入部的长度为所述第二端子部的长度的2%以上且8%以下。

5.根据权利要求1至4中任一项所述的多层陶瓷部件,其中

所述初级电极层的平均厚度为等于或大于1μm且等于或小于6μm。

6.根据权利要求1至5中任一项所述的多层陶瓷部件,其中

用于所述镀层的材料含有镍或锡中的至少一种。

7.根据权利要求1至6中任一项所述的多层陶瓷部件,所述多层陶瓷部件还包括分别设置用于所述一对端面的一对端面电极,其中

所述多个内部电极包括用于所述端面电极的一对内部电极,所述一对内部电极分别与所述一对端面电极电连接,并且

所述插入部存在于所述侧面电极的所述第二端子部的顶端和所述烧结体彼此分离的区域中。

层压陶瓷部件

技术领域

[0001] 本公开涉及用于各种类型的电子设备的多层陶瓷部件。

背景技术

[0002] 最近,随着各种类型的消费电器和车载电子设备进一步小型化,形成所述电器和设备的一部分的压敏电阻器(varistor)日益需要具有甚至更小的尺寸。另外,给定设备的运行频率越高,设备的性能越可能会受其电容影响。这就是为什么一直存在对这样的压敏电阻器的需求日益增长:该压敏电阻器不仅确保预定压敏电阻器电压,而且具有较小的电容以及显著减小的变化。另一方面,在已知技术中已经提出了一种在单个元件中包括一对压敏电阻器的结构,以减小成对使用的两个压敏电阻器之间的电容的差。这样的结构例如由专利文献1公开,其是关于压敏电阻器的文献之一。

[0003] 在已知的压敏电阻器中,其总尺寸越小,其外部电极之间的距离越短。另外,如果外部电极下方的构件由含有银作为其主要组分的金属材料制成,则外部电极中的残留应力(如果存在的话)会造成外部电极的一部分剥离,由此可能暴露下方构件中的银。在该情况下,由此暴露的银会增加发生迁移的可能性,这是已知压敏电阻器的一个问题。

[0004] 引用清单

[0005] 专利文献

[0006] 专利文献1:JP 2007-115931 A

发明内容

[0007] 因此,本公开的一个目的是提供一种降低发生迁移的可能性的多层陶瓷部件。

[0008] 根据本公开的一个方面的多层陶瓷部件包括:烧结体,多个内部电极,和侧面电极。所述烧结体具有:在第一方向上彼此面对的一对端面,在第二方向上彼此面对的一对侧面,和在第三方向上彼此面对的一对主面。所述烧结体具有长方体的形状,所述长方体的纵轴与所述第一方向对齐。所述多个内部电极布置在所述烧结体内部。所述侧面电极设置用于所述烧结体的所述一对侧面中的至少一个侧面并且与所述多个内部电极中的至少一个内部电极电连接。所述侧面电极包括:含有银作为其主要组分的初级电极层;和被形成为至少部分地覆盖所述初级电极层的镀层。所述初级电极层包括:第一端子部,所述第一端子部设置用于所述烧结体的所述至少一个侧面;和第二端子部,所述第二端子部从所述第一端子部在所述第三方向上的一对端部中的至少一个端部沿所述第二方向延伸,并且设置用于所述一对主面中的至少一个主面。所述第二端子部的顶端和所述烧结体在一区域中彼此分离。所述多层陶瓷部件还包括插入部,所述插入部是所述镀层的一部分,这一部分进入到了所述第二端子部的顶端和所述烧结体彼此分离的所述区域。

附图说明

[0009] 图1是根据本公开的一个示例性实施方案的多层陶瓷部件的透视斜视图;

[0010] 图2是形成该多层陶瓷部件的一部分的侧面电极的横截面图；

[0011] 图3是该多层陶瓷部件的透视顶视图；

[0012] 图4是示出该多层陶瓷部件的外观的斜视图；

[0013] 图5是根据第一变化方案的多层陶瓷部件的透视斜视图；以及

[0014] 图6是示出根据第一变化方案的多层陶瓷部件的外观的斜视图。

具体实施方式

[0015] 将参照附图1-6描述根据本公开的示例性实施方案的多层陶瓷部件。在以下描述中，作为一个实例，多层陶瓷部件应是多层压敏电阻器。

[0016] 图1是根据本公开的一个示例性实施方案的多层压敏电阻器1的透视斜视图。图2是形成多层压敏电阻器1的一部分的侧面电极的横截面图。多层压敏电阻器1包括：烧结体11，布置在烧结体11内部的多个内部电极13，和分别设置在烧结体11的表面上并且与多个内部电极13电连接的多个外部电极(第一外部电极至第三外部电极12a-12c)。多层压敏电阻器1的除外部电极以外的烧结体11具有长度为1.6mm、宽度为0.8mm且高度为0.6mm的长方体的形状。虽然烧结体11在示出其外观的图3和其他斜视图中作为长方体示出，但是烧结体11的角部可以适当地倒角(chamfered)和倒圆(rounded)。

[0017] 在以下描述中，如图1所示，与烧结体11的纵轴平行的X轴方向在本文中被定义为左右方向，Y轴方向在本文中被定义为前后方向(深度方向)，并且Z轴方向在本文中被定义为上下方向。此外，X轴方向的正向在本文中被定义为右侧，Y轴方向的正向在本文中被定义为前侧，并且Z轴方向的正向在本文中被定义为上侧。注意，这些方向仅是示例，并且不应被解释为限制了多层压敏电阻器1被设定使用时的方向。注意，指示这些方向的箭头在图上仅为了说明的目的而示出，并不具有实质性意义。

[0018] 如图1、3和4所示，烧结体11具有：在第一方向上彼此面对的一对端面；在第二方向上彼此面对的一对侧面；和在第三方向上彼此面对的一对主面。在一对端面中，右端面在下文中将被称为“第一端面S11”，而左端面将被称为“第二端面S12”。在一对侧面中，前侧面在下文中将被称为“第一侧面S21”，而后侧面将被称为“第二侧面S22”。在一对主面中，上主面在下文中将被称为“第一主面S31”，而下主面将被称为“第二主面S32”。烧结体11具有其中多个层在第三方向上彼此层叠的多层结构，并且被形成为长方体的形状，所述长方体的纵轴与第一方向对齐。

[0019] 烧结体11由具有非线性电阻特性的半导体陶瓷组分制成。例如，该烧结体11可以含有ZnO作为其主要组分，以及或者含有Bi_2O_3、Co_2O_3、MnO_2、Sb_2O_3或者含有任何其他合适的化合物或者Pr_6O_{11}、Co_2O_3、$CaCO_3$、Cr_2O_3或任何其他合适的化合物作为其次要组分。备选地，烧结体11也可以含有ZnO作为其主要组分，以及含有或者选自由Bi_2O_3、Co_2O_3、MnO_2和Sb_2O_3组成的组中的至少一种化合物或者选自由Pr_6O_{11}、Co_2O_3、$CaCO_3$和Cr_2O_3组成的组中的至少一种化合物作为其次要组分。例如，烧结体11可以具有其中各自含有ZnO作为主要组分的多个层彼此层叠的多层结构。烧结体11可以通过以下方式形成：使ZnO烧结，并且使其他次要组分沉积在其晶界上。在该烧结体11中，内部电极13形成在层叠的多个层之间。

[0020] 烧结体11的两个较长侧面(即第一侧面S21和第二侧面S22)中的每一个都在该较长侧面的中部设置有侧面电极12。该侧面电极12用作第一外部电极12a。第一外部电极12a

与布置在烧结体11内部的第一内部电极13a电连接。作为其他侧面电极12，烧结体11的两个较长侧面(即第一侧面S21和第二侧面S22)中的每一个都还设置有布置在第一外部电极12a两侧的第二外部电极12b和第三外部电极12c。在烧结体11内部，还设置了与第二外部电极12b电连接的第二内部电极13b和与第三外部电极12c电连接的第三内部电极13c。

[0021] 如图1和3所示，第一内部电极13a包括第一对向部21和至少一个第一引出部22。在顶视图中，第一对向部21具有矩形形状，并且与第二内部电极13b和第三内部电极13c在第三方向上部分重叠。与第一对向部21相比，第一引出部22具有更窄的在第一方向上测量的宽度。第一引出部22从第一对向部21沿第二方向突出。在本实施方案中，两个第一引出部22分别从第一对向部21向前和向后突出。两个第一引出部22中的一个与设置用于第一侧面S21的第一外部电极12a电连接。两个第一引出部22中的另一个与设置用于第二侧面S22的第二外部电极12a电连接。

[0022] 如图1和3所示，第二内部电极13b包括第二对向部23和第二引出部24。第二对向部23在第三方向上隔着烧结体11的多个层中的一些面对第一对向部21。在顶视图中，第二对向部23具有矩形形状。与第一对向部21相比，第二对向部23具有更窄的在第一方向上测量的宽度。与第一对向部21相比，第二对向部23具有更窄的在第二方向上测量的宽度。第二引出部24从第二对向部23沿第一方向突出。在本实施方案中，如图3所示，第二引出部24包括：将两个第二外部电极12b连接到一起的第一连接部24b；和从第二对向部23沿第一方向突出并且与第一连接部24b相连的第一突出部24a。在本实施方案中，例如，第一突出部24a从第二对向部23向左突出。第一连接部24b从第一突出部24a的左端部向前和向后突出以将两个第二外部电极12b连接到一起。

[0023] 如图1和3所示，第三内部电极13c包括第三对向部25和第三引出部26。第三对向部25在第三方向上隔着烧结体11的多个层中的一些面对第一对向部21。在顶视图中，第三对向部25具有矩形形状。与第一对向部21相比，第三对向部25具有更窄的在第一方向上测量的宽度。与第一对向部21相比，第三对向部25具有更窄的在第二方向上测量的宽度。第三引出部26从第三对向部25沿第一方向突出。在本实施方案中，第三引出部26沿与第二引出部24相反的方向(例如向右)突出。如图3所示，第三引出部26包括：将两个第三外部电极12c连接到一起的第二连接部26b；和从第三对向部25沿第一方向突出并且与第二连接部26b相连的第二突出部26a。在本实施方案中，例如，第二突出部26a从第三对向部25向右突出。第二连接部26b从第二突出部26a的右端部向前和向后突出以将两个第三外部电极12c连接到一起。

[0024] 第一内部电极13a被布置为在烧结体11的层叠方向上夹在第二内部电极13b和第三内部电极13c之间，并且第一对向部21被布置为不仅面对第二对向部23而且面对第三对向部25，由此形成压敏电阻器区域。换言之，多层压敏电阻器1包括两个压敏电阻器(在下文中分别被称为“第一压敏电阻器”和“第二压敏电阻器”)。第一压敏电阻器形成在第一外部电极12a和第二外部电极12b之间(即，在第一内部电极13a和第二内部电极13b之间)。第二压敏电阻器形成在第一外部电极12a和第三外部电极12c之间(即，在第一内部电极13a和第三内部电极13c之间)。

[0025] 在层叠方向上观看时，为烧结体11的两个较长侧面(即第一侧面S21和第二侧面S22)中的每一个都设置单个第一外部电极12a、单个第二外部电极12b和单个第三外部电极

12c。换言之，在本实施方案中，烧结体11的两个较长侧面(即第一侧面S21和第二侧面S22)中的每一个都设置有单个第一外部电极12a、单个第二外部电极12b和单个第三外部电极12c作为侧面电极12。注意，这些侧面电极12中的每一个都可以设置用于烧结体11的一对侧面(即第一侧面S21和第二侧面S22)中的至少一个，并且可以与多个内部电极13中的至少一个电连接。

[0026] 如图2所示，作为侧面电极12的第一外部电极12a、第二外部电极12b和第三外部电极12c中的每一个都包括初级电极层14和镀层电极(platingelectrode)15。初级电极层14通过以下方式形成：将含有作为主要组分的银和作为额外组分的玻璃料的糊料涂布到烧结体11上，并且烘烤该糊料。镀层电极15用作在初级电极层14的表面上形成的镀层。换言之，侧面电极12中的每一个都包括：含有银作为其主要组分的初级电极层14，和被形成为至少部分地覆盖初级电极层14的镀层(具体地，由镀层形成的镀层电极15)。在以下描述中，在初级电极层14的表面上形成的镀层在下文中有时将被称为“镀层电极15”。镀层电极15包括：例如在初级电极层14上形成的镍的初级镀层电极15a；和例如在初级镀层电极15a上形成的锡的次级镀层电极15b。也就是说，在本实施方案中，用于在初级电极层14上形成的镀层(镀层电极15)的材料包括镍或锡中的至少一种。

[0027] 另一方面，初级电极层14包括第一端子部141和第二端子部142。第一端子部141设置用于烧结体11的侧面(所述侧面是第一侧面S21或第二侧面S22)。第二端子部142包括一对端子，所述一对端子从第一端子部141在第三方向上的一对端部沿第二方向延伸。这一对端子分别设置用于一对主面(即第一主面S31和第二主面S32)，由此使得多层压敏电阻器1能够在第一主面S31或第二主面S32被布置为面对基板的情况下安装到基板上。在本实施方案中，第二端子部142包括分别设置用于一对主面的一对端子。备选地，第二端子部142可以包括设置用于一对主面中的一个主面的唯一一个端子。也就是说，初级电极层14可以包括第二端子部142，所述第二端子部142从第一端子部141在第三方向上的一对端部中的至少一个端部沿第二方向延伸，并且设置用于一对主面中的至少一个主面。

[0028] 在本实施方案中，在烧结体11的上表面(第一主面S31)和下表面(第二主面S32)中的每一个中，初级电极层14的平均厚度为约4μm，镍层(初级镀层电极15a)的厚度为约2μm，并且锡层(次级镀层电极15b)的厚度为约3μm。

[0029] 形成侧面电极12的一部分的初级电极层14(参照图2)例如通过转印填充凹槽的电极糊料而形成在烧结体11的侧面(所述侧面是第一侧面S21或第二侧面S22)上。初级电极层14被形成为部分地覆盖烧结体11的上表面和下表面。也就是说，形成侧面电极12的一部分的初级电极层14包括：部分地覆盖烧结体11的侧面(所述侧面是第一侧面S21或第二侧面S22)的第一端子部141，和分别从第一端子部141的上端部和下端部沿第二方向延伸的两个第二端子部142。两个第二端子部142被设置为分别部分地覆盖烧结体11的上表面(第一主面S31)和下表面(第二主面S32)。

[0030] 在本实施方案中，第二端子部142设置用于烧结体11的上表面(第一主面S31)和下表面(第二主面S32)中的每一个，以使得在初级电极层14的第二端子部142的顶端143和烧结体11之间留下气隙20。在本实施方案中，初级电极层14通过凹版印刷工艺形成，在所述凹版印刷工艺中将烧结体11推动到凹版中，在这里凹槽被含有玻璃料的电极糊料填充。与其中通过将烧结体11压到已经涂布了电极糊料的凸版上来形成初级电极层14的印刷工艺相

比，这使得根据本实施方案的多层压敏电阻器1能够减小初级电极层14的平均厚度。另外，第二端子部142通过使填充凹槽的电极糊料渗上来(creep up)而形成在主面上。因此，第二端子部142被形成为与在侧面上形成的第一端子部141相比具有更小的平均厚度。

[0031] 在本实施方案中，初级电极层14被形成为与通过凸版印刷工艺形成初级电极层14的情形相比具有更小的平均厚度。这减少了电极糊料中的玻璃料的量，由此造成初级电极层14的粘合强度降低。因此，因为初级电极层14在已经通过烧结形成烧结体11之后的冷却过程期间收缩，所以由收缩产生的应力造成第二端子部142的顶端143从烧结体11的表面剥离，由此在第二端子部142的顶端143和烧结体11之间留下气隙20。换言之，至少第二端子部142的顶端143和烧结体11彼此分离。在该情况下，已经通过使第二端子部142的顶端143从烧结体11的表面剥离而除去了由烘烤过程期间的收缩产生的应力。即使在使用多层压敏电阻器1时施加加热循环，这也降低了第二端子部142从烧结体11进一步剥离的可能性。

[0032] 另外，在气隙20仍留在第二端子部142的顶端143和烧结体11之间的情况下镀覆初级电极层14使得镀层电极15能够进入在初级电极层14和烧结体11之间的气隙20，同时用镀层电极15涂覆初级电极层14。也就是说，通过使镀层(即形成镀层电极15的电极糊料)的一部分进入第二端子部142的顶端143和烧结体11彼此分离的区域(即气隙20)而形成了插入部16。在本实施方案中，插入部16设置在(第二端子部142的)一对端子的相应顶端143和烧结体11彼此分离的区域(气隙20)中的每一个中。插入部16存在于第二端子部142的顶端143和烧结体11之间以覆盖第二端子部142的顶端143的表面。因此，例如，当从烧结体11的右手侧观看侧面电极12的顶端时，镀层电极15(更具体地，形成已经进入气隙20的镀层电极15的一部分的插入部16)插入到初级电极层14和烧结体11之间。因此，设置用于烧结体11的上表面和下表面的初级电极层14的第二端子部142的相应顶端143被镀层电极15涂覆。使初级电极层14中含有的银在第二端子部142的顶端143处暴露会增加发生迁移的可能性。与此相比，根据该构造，最可能发生迁移的第二端子部142的相应顶端143被镀层电极15(插入部16)涂覆。因此，该镀层电极15(插入部16)降低了发生迁移的可能性。

[0033] 在已知技术中，将含有玻璃料的银糊料(电极糊料)涂布到烧结体11上并且烘烤该银糊料以使得玻璃熔化然后凝固，由此将初级电极层14和烧结体11粘结到一起。然而，在该情况下，由于初级电极层14与烧结体11之间的收缩率的差会在初级电极层14中造成残留应力。在初级电极层14上形成镀层电极15会进一步增加残留应力。因此，当经受热应力比如加热循环时，初级电极层14的顶端(具体地，第二端子部142的顶端143)会从烧结体11剥离，从而将在针对不同电势时的最短距离顶端(即第二端子部142的顶端143)处的银暴露，并且由此增加发生迁移的可能性。与此相比，根据本实施方案，在初级电极层14的顶端处(在第二端子部142的顶端143处)将初级电极层14与烧结体11分离而在初级电极层14和烧结体11之间留下气隙20，这从而减少了在烘烤初级电极层14时造成的残留应力。另外，当在初级电极层14上形成镀层电极15时使镀层电极15(即形成镀层电极15的一部分的插入部16)进入气隙20，这使得在初级电极层14的顶端143处的银能够被覆盖。因此，这使得能够防止初级电极层14在针对不同电势时的最短距离顶端处(即在第二端子部142的顶端143处)暴露，并且由此降低了发生迁移的可能性。此外，根据本实施方案的多层压敏电阻器1具有应力缓和结构，从而即使在多层压敏电阻器1经受热应力比如加热循环时，也降低了初级电极层14从烧结体11进一步剥离的可能性，并且由此降低了发生迁移的可能性。

[0034] 在本实施方案中，当在第二方向上测量时，第二端子部142的顶端143和烧结体11彼此分离的区域(即气隙20)的长度L2优选为第二端子部142的长度L1的3％以上且20％以下(参照图2)。更优选地，在烘烤初级电极层14之后的气隙20的长度(即长度L2)优选为从侧面到顶端的距离(即长度L1)的5％以上且10％以下。原因是如果气隙20的长度小于长度L1的5％，则不会充分地降低在烧结时造成的应力。另一方面，如果气隙20的长度大于长度L1的10％，则难以确保镀层结构的足够的形状稳定性。

[0035] 此外，当在第二方向上测量时，插入部16的长度L3优选为第二端子部142的长度L1的2％以上且8％以下(参照图2)。更优选地，长度L3为长度L1的4％以上且6％以下。原因是如果插入部16的长度L3小于第二端子部142的长度L1的2％，则第二端子部142中所含有的且在气隙20中暴露的银不能被充分覆盖。另一方面，如果插入部16的长度L3大于第二端子部142的长度L1的8％，则侧面电极12之间的距离会太短而无法显著降低发生迁移的可能性。

[0036] 此外，初级电极层14的平均厚度优选地等于或大于1μm且等于或小于6μm。另外，进行了烘烤过程的初级电极层14的平均厚度更优选地等于或大于2μm且等于或小于4μm。原因是如果进行了烘烤过程的初级电极层14的平均厚度小于2μm，则初级电极层14会不连续，并且不能与内部电极13电连接。另一方面，如果进行了烘烤过程的初级电极层14的平均厚度大于4μm，则有助于在烧结体11和初级电极层14的第二端子部142之间产生固定强度的玻璃的含量会增大太多而过紧地将初级电极层14和烧结体11粘结到一起，从而不能在初级电极层14和烧结体11之间留下气隙20。

[0037] 具有这样的构造的多层压敏电阻器1可以例如安装在设置有与通信IC相连的平衡线的基板上。多层压敏电阻器1在其第一主面S31或第二主面S32用作安装表面的情况下安装到基板上。在该情况下，第一外部电极12a与电路的接地相连，并且第二外部电极12b和第三外部电极12c分别与平衡线的信号线相连。在该情况下，将静电叠加到平衡线的信号线上并且向多层压敏电阻器1(其第一压敏电阻器或第二压敏电阻器)施加高于预定阈值电压的电压，这造成多层压敏电阻器1的电阻急剧减小并且使电流流过多层压敏电阻器1，由此使得能够保护设置有多层压敏电阻器1的电路。

[0038] 根据本实施方案的多层压敏电阻器1包括第一压敏电阻器和第二压敏电阻器。第一压敏电阻器和第二压敏电阻器中每一个的电容都优选地等于或小于200pF。第一压敏电阻器与第二压敏电阻器之间的电容的差优选为第一压敏电阻器的电容的-20％以上且+20％以下。这减少了例如在多层压敏电阻器1与通信IC相连时的串扰，由此改善了通信质量。

[0039] 接下来，将描述一种用于制造根据本实施方案的多层压敏电阻器1的方法。

[0040] 根据本实施方案的多层压敏电阻器1含有ZnO作为其主要组分，以及含有Bi_2O_3、Co_2O_3、MnO_2、Sb_2O_3或任何其他合适的化合物或者Pr_6O_{11}、Co_2O_3、$CaCO_3$、Cr_2O_3或任何其他合适的化合物作为其次要组分。烧结体11可以通过以下方式形成：使ZnO烧结，并且使其他次要组分沉积在其晶界上。在该烧结体11中，内部电极13形成在层叠的多个压敏电阻器层之间。

[0041] 为了通过烧制过程来形成烧结体11，首先，提供含有ZnO作为主要组分以及含有Bi_2O_3、Co_2O_3、MnO_2、Sb_2O_3或任何其他合适的化合物或者Pr_6O_{11}、Co_2O_3、$CaCO_3$、Cr_2O_3或任何其他合适的化合物作为次要组分的粉末。接下来，通过将溶剂、增塑剂或其他合适的添加剂加入

到粉末中来制备浆料。然后，将陶瓷浆料成形为片状。之后，通过丝网印刷工艺来形成任意形状的电极，这将会是内部电极13。该电极优选地由Pd制成，但是也可以由Ag制成。随后，将其上已经印刷有电极的陶瓷片和其上没有印刷电极的另一个陶瓷片彼此层叠以制成多层的陶瓷层叠体。然后，将多层的陶瓷层叠体切成任意形状以获得生坯芯片(green chip)。最后，将生坯芯片烧制形成具有压敏电阻器特性的陶瓷元件(烧结体11)。如果这些陶瓷元件(烧结体11)用作部件，则需要与内部电极电导通的外部电极。

[0042] 在已知技术中，为了形成侧面电极12，通过将附着至凸版的含有银作为主要组分的电极糊料压到陶瓷元件(烧结体11)上来涂布用于侧面电极12的材料，然后将其烘烤以形成初级电极层。该过程使得初级电极层被形成为大于10μm的厚度，但是不会使得初级电极层为薄的初级电极层。与此相比，根据本公开，采用凹版印刷工艺，在所述工艺中将烧结体11推到填充有电极糊料(所述电极糊料不仅含有银作为主要组分，而且含有3-4重量％的玻璃)的凹版中，以使电极糊料渗上来并且被涂布到陶瓷元件(烧结体11)上。接下来，烘烤由此涂布至陶瓷元件的电极糊料，从而形成初级电极层14。以此方式，可以将初级电极层14形成为具有等于或大于1μm且等于或小于6μm的小厚度。这使得由于陶瓷元件在烘烤过程期间的收缩而能够以良好的稳定性在初级电极层14的第二端子部142的顶端143处留下气隙20。因此，可以通过在烘烤过程之后的镀层工艺期间可靠地用镀层填充气隙20，从而在第二端子部142的顶端143和烧结体11之间形成插入部16。

[0043] (变化方案)

[0044] 注意，以上描述的实施方案仅是本公开的各种实施方案中的一个示例性实施方案，并且不应被解释为限制性的。而是，在不背离本公开的范围的情况下，可以根据设计选择或任何其他因素以各种方式容易地改变示例性实施方案。接下来，将依次列举示例性实施方案的变化方案。注意，可以适当地组合采用以下描述的变化方案。

[0045] (第一变化方案)

[0046] 在上述示例性实施方案中，第一外部电极至第三外部电极12a-12c设置用于烧结体11的较长侧面。然而，第一外部电极至第三外部电极12a-12c的这种布置仅是一个示例，并且不应被解释为限制性的。

[0047] 备选地，具有降低发生迁移的可能性的能力的多层压敏电阻器1甚至还可以通过以下方式来提供：设置用于烧结体11的较长侧面的第一外部电极12a，和用于烧结体11的较短端面的第二外部电极和第三外部电极。

[0048] 图5是根据第一变化方案的多层压敏电阻器1的透视顶视图。图6是示出根据第一变化方案的多层压敏电阻器1的外观的斜视图。

[0049] 在根据第一变化方案的多层压敏电阻器1中，第二外部电极12d设置用于烧结体11的左端面(第二端面S12)，并且第三外部电极12e设置用于烧结体11的右端面(第一端面S11)。也就是说，多层压敏电阻器1包括第二外部电极12d和第三外部电极12e，它们作为分别设置用于一对端面(即第二端面S12和第一端面S11)的一对端面电极。

[0050] 第二外部电极12d设置用于整个作为左端面的第二端面S12，从而不仅完全覆盖第二端面S12，而且覆盖第一侧面S21和第二侧面S22的相应部分(即左端部)以及第一主面S31和第二主面S32的相应部分(即左端部)。

[0051] 另一方面，第三外部电极12e设置用于整个作为右端面的第一端面S11，从而不仅

完全覆盖第一端面S11，而且覆盖第一侧面S21和第二侧面S22的相应部分(即右端部)以及第一主面S31和第二主面S32的相应部分(即右端部)。

[0052] 另外，多层压敏电阻器1还包括以下各项作为内部电极13：与第一外部电极12a电连接的第一内部电极13a；与第二外部电极12d电连接的第二内部电极13d；以及与第三外部电极12e电连接的第三内部电极13e。也就是说，多层压敏电阻器1包括第二内部电极13d和第三内部电极13e，它们作为分别与一对端面电极(即第二外部电极12d和第三外部电极12e)电连接的一对内部电极。

[0053] 第一内部电极13a具有与图1所示的多层压敏电阻器1的第一内部电极13a相同的构造，因此在本文中将省略其描述。

[0054] 第二内部电极13d包括第二对向部23和第二引出部24c。第二对向部23在第三方向上面对第一对向部21。第二引出部24c例如从第二对向部23沿第一方向向左突出而与设置用于第二端面S12的第二外部电极12d相连。

[0055] 第三内部电极13e包括第三对向部25和第三引出部26c。第三对向部25在第三方向上面对第一对向部21。第三引出部26c例如从第三对向部25沿第一方向向右突出而与设置用于第一端面S11的第三外部电极12e相连。

[0056] 在根据第一变化方案的多层压敏电阻器1中，第二外部电极12d和第三外部电极12e通过浸涂工艺形成，在所述浸涂工艺中将烧结体11的端面浸入电极糊料中。这使第二外部电极12d和第三外部电极12e的平均厚度大于第一外部电极12a的平均厚度，由此使在第二外部电极12d和第三外部电极12e中，初级电极层14较不容易从烧结体11剥离。因此，在第二外部电极12d和第三外部电极12e中，在初级电极层14的第二端子部142的顶端和烧结体11之间没有留下气隙，并且在那里也没有形成插入部16。

[0057] 另一方面，与上述示例性实施方案中一样，作为侧面电极12的第一外部电极12a例如通过将填充凹槽的电极糊料转印而形成在烧结体11的侧面(即第一侧面S21和第二侧面S22)上。这使得与通过将涂布在凸版上的电极糊料转印到烧结体11的侧面来形成第一外部电极12a的情形相比，在烧结体11的表面上形成的初级电极层14能够具有更小的厚度。因此，由于在烧结过程期间施加的热应力而在第二端子部142的顶端143和烧结体11之间留下气隙20，并且使镀层进入气隙20，由此在第二端子部142的顶端143和烧结体11之间形成插入部16。也就是说，在根据该第一变化方案的多层压敏电阻器1中，插入部16形成在这样的区域中：作为侧面电极12的每个第一外部电极12a中包括的第二端子部142的顶端143和烧结体11彼此分离的区域。

[0058] 可以看出，在烧结过程之后的冷却过程期间，向初级电极层14施加热应力而使第二端子部142的顶端143从烧结体11剥离，由此除去向初级电极层14施加的热应力。这降低了初级电极层14由于在使用多层压敏电阻器1时施加的加热循环而从烧结体11进一步剥离的可能性。另外，插入部16通过使镀层进入在第二端子部142的顶端143和烧结体11之间留下的气隙20而形成。这使得初级电极层14中含有的银能够被在第二端子部142的顶端143处的插入部16覆盖，由此降低了发生迁移的可能性。

[0059] (其他变化方案)

[0060] 在上述示例性实施方案和第一变化方案中，多层陶瓷部件应是多层压敏电阻器1。然而，多层陶瓷部件不是一定是多层压敏电阻器1。而是，多层陶瓷部件仅需要具有其中各

自含有陶瓷部件的多个层彼此层叠的多层结构，并且也可以是例如热敏电阻器或电容器。

[0061] 在上述示例性实施方案和第一变化方案中，仅设置了一个第二内部电极13b。备选地，可以设置多个第二内部电极13b。如果多层压敏电阻器1包括多个第二内部电极13b，则一个或多个第一内部电极13a优选地介于每对相邻的第二内部电极13b之间。

[0062] 另外，在示例性实施方案和第一变化方案中，仅设置了一个第三内部电极13c。备选地，可以设置多个第三内部电极13c。如果多层压敏电阻器1包括多个第三内部电极13c，则一个或多个第一内部电极13a优选地介于每对相邻的第三内部电极13c之间。

[0063] 此外，在根据上述示例性实施方案的多层压敏电阻器1中，第一侧面S21和第二侧面S22中的每一个都设置有第一外部电极12a、第二外部电极12b和第三外部电极12c。然而，这仅是一个示例，并且不应被解释为限制性的。备选地，第一外部电极12a、第二外部电极12b和第三外部电极12c可以设置用于第一侧面S21或第二侧面S22中的至少一个。也就是说，第一外部电极12a、第二外部电极12b和第三外部电极12c可以设置仅用于第一侧面S21或仅用于第二侧面S22。

[0064] (概括)

[0065] 由以上描述可以看出，根据第一方面的多层陶瓷部件(1)包括：烧结体(11)，多个内部电极(13)，和侧面电极(12)。烧结体(11)具有：在第一方向上彼此面对的一对端面(S11、S12)，在第二方向上彼此面对的一对侧面(S21、S22)，和在第三方向上彼此面对的一对主面(S31、S32)。烧结体(11)具有长方体的形状，所述长方体的纵轴与第一方向对齐。多个内部电极(13)布置在烧结体(11)内部。侧面电极(12)设置用于烧结体(11)的一对侧面(S21、S22)中的至少一个侧面(S21、S22)并且与多个内部电极(13)中的至少一个电连接。侧面电极(12)包括：含有银作为其主要组分的初级电极层(14)；和被形成为至少部分地覆盖初级电极层(14)的镀层(15)。初级电极层(14)包括第一端子部(141)和第二端子部(142)。第一端子部(141)设置用于烧结体(11)的至少一个侧面(S21、S22)。第二端子部(142)从第一端子部(141)在第三方向上的一对端部中的至少一个端部沿第二方向延伸，并且设置用于一对主面(S31、S32)中的至少一个主面。第二端子部(142)的顶端(143)和烧结体(11)在一区域中彼此分离。多层陶瓷部件(1)还包括插入部(16)，插入部(16)作为进入了第二端子部(142)的顶端(143)和烧结体(11)彼此分离的区域的镀层(15)的一部分。

[0066] 该方面可以提供降低了发生迁移的可能性的多层陶瓷部件(1)。

[0067] 在根据第二方面(其可以与第一方面结合实施)的多层陶瓷部件(1)中，第二端子部(142)包括分别从第一端子部(141)在第三方向上的一对端部沿第二方向延伸的一对端子。插入部(16)存在于这样的区域中：一对端子中的每一个端子的顶端(143)和烧结体(11)彼此分离的区域。

[0068] 该方面使得无论多层陶瓷部件(1)的一对主面中的哪个用作安装表面，多层陶瓷部件(1)都能够安装到基板上。

[0069] 在根据第三方面(其可以与第一方面或第二方面结合实施)的多层陶瓷部件(1)中，当在第二方向上测量时，第二端子部(142)的顶端(143)和烧结体(11)彼此分离的区域的长度(L2)为第二端子部(142)的长度(L1)的3％以上且20％以下。

[0070] 该方面可以充分地减小在烧结过程时的残留应力。另外，该方面还可以降低银在第二端子部(142)的顶端(143)处暴露的可能性。

[0071] 在根据第四方面(其可以与第一方面至第三方面中任一方面结合实施)的多层陶瓷部件(1)中,当在第二方向上测量时,插入部(16)的长度(L3)为第二端子部(142)的长度(L1)的2%以上且8%以下。

[0072] 该方面可以降低发生迁移的可能性。

[0073] 在根据第五方面(其可以与第一方面至第四方面中任一方面结合实施)的多层陶瓷部件(1)中,初级电极层(14)的平均厚度等于或大于1μm且等于或小于6μm。

[0074] 该方面通过将初级电极层(14)的平均厚度设定为等于或大于1μm的值可以降低初级电极层(14)不连续形成的可能性,从而降低初级电极层(14)和内部电极(13)之间的电连接失去稳定性的可能性。另外,该方面通过将初级电极层(14)的平均厚度设定为等于或小于6μm还可以降低过多地提高烧结体(11)和第二端子部(142)之间的粘结强度的可能性,并且由此使得更容易在第二端子部142的顶端(143)和烧结体(11)之间留下气隙(20)。

[0075] 在根据第六方面(其可以与第一方面至第五方面中任一方面结合实施)的多层陶瓷部件(1)中,用于镀层(15)的材料含有镍或锡中的至少一种。

[0076] 根据第七方面(其可以与第一方面至第六方面中任一方面结合实施)的多层陶瓷部件(1)还包括分别设置用于一对端面(S11、S12)的一对端面电极(12d、12e)。多个内部电极(13)包括用于端面电极(12d、12e)的一对内部电极(13d、13e)。一对内部电极(13d、13e)分别与一对端面电极(12d、12e)电连接。插入部(16)存在于侧面电极(12)的第二端子部(142)的顶端(143)和烧结体(11)彼此分离的区域中。

[0077] 该方面可以提供降低了发生迁移的可能性的多层陶瓷部件(1)。

[0078] 注意,根据第二方面至第七方面的构成要素不是多层陶瓷部件(1)的必需构成要素,而是可以适当省略。

[0079] 本公开提供了一种即使在外部电极之间的距离缩短时也降低发生迁移的可能性的多层压敏电阻器。因此,根据本公开的多层压敏电阻器在工业上广泛地适用。

[0080] 附图标记清单

[0081] 1 多层压敏电阻器(多层陶瓷部件)

[0082] 11 烧结体

[0083] 12 侧面电极

[0084] 12a 第一外部电极

[0085] 12b 第二外部电极

[0086] 12c 第三外部电极

[0087] 12d 第二外部电极(端面电极)

[0088] 12e 第三外部电极(端面电极)

[0089] 13 内部电极

[0090] 13a 第一内部电极

[0091] 13b 第二内部电极

[0092] 13c 第三内部电极

[0093] 13d 第二内部电极(用于端面电极的内部电极)

[0094] 13e 第三内部电极(用于端面电极的内部电极)

[0095] 14 初级电极层

[0096] 15 镀层电极(镀层)

[0097] 15a 初级镀层电极

[0098] 15b 次级镀层电极

[0099] 16 插入部

[0100] 141 第一端子部

[0101] 142 第二端子部

[0102] 143 顶端

[0103] S11 第一端面(端面)

[0104] S12 第二端面(端面)

[0105] S21 第一侧面(侧面)

[0106] S22 第二侧面(侧面)

[0107] S31 第一主面(主面)

[0108] S32 第二主面(主面)

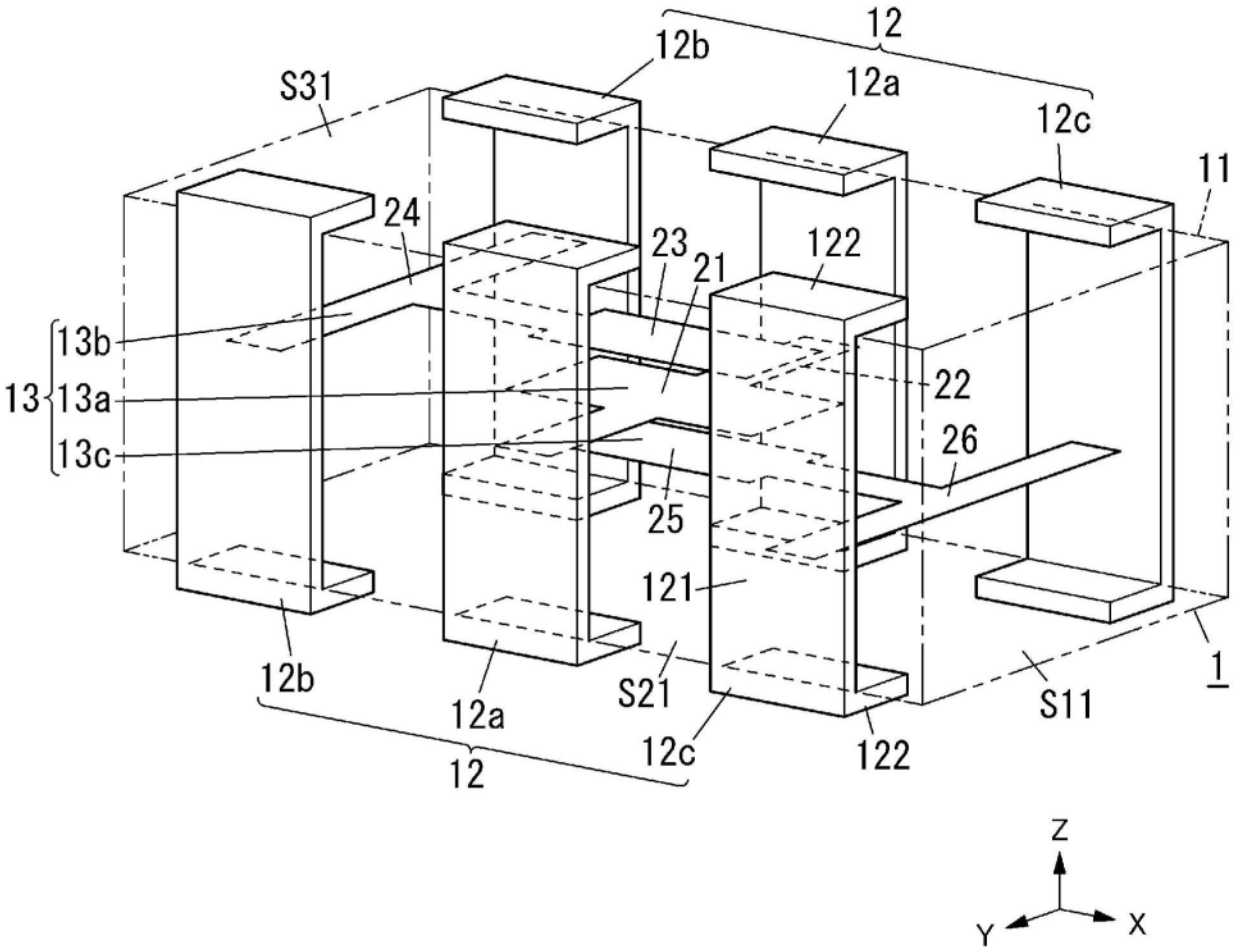

12
12b
12a
12c
S31
11
24
23
21
122
13b
13
13a
13c
22
26
25
121
12b
12a
S21
12c
122
S11
1
12
Z
Y
X

图1

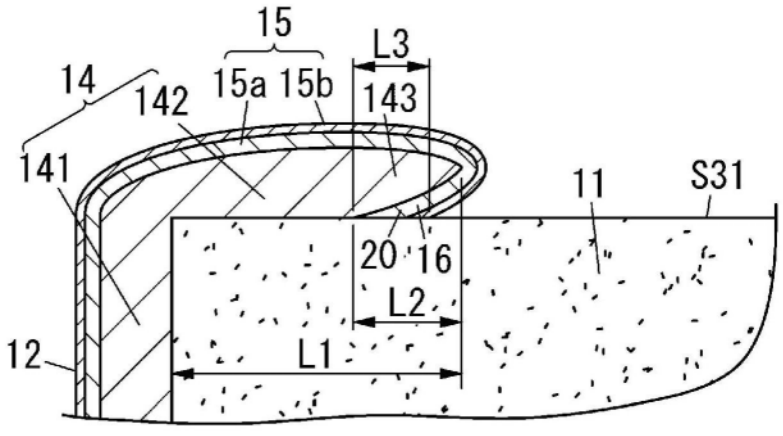

15
L3
14
142
15a 15b
143
141
11
S31
20
16
L2
12
L1

图2

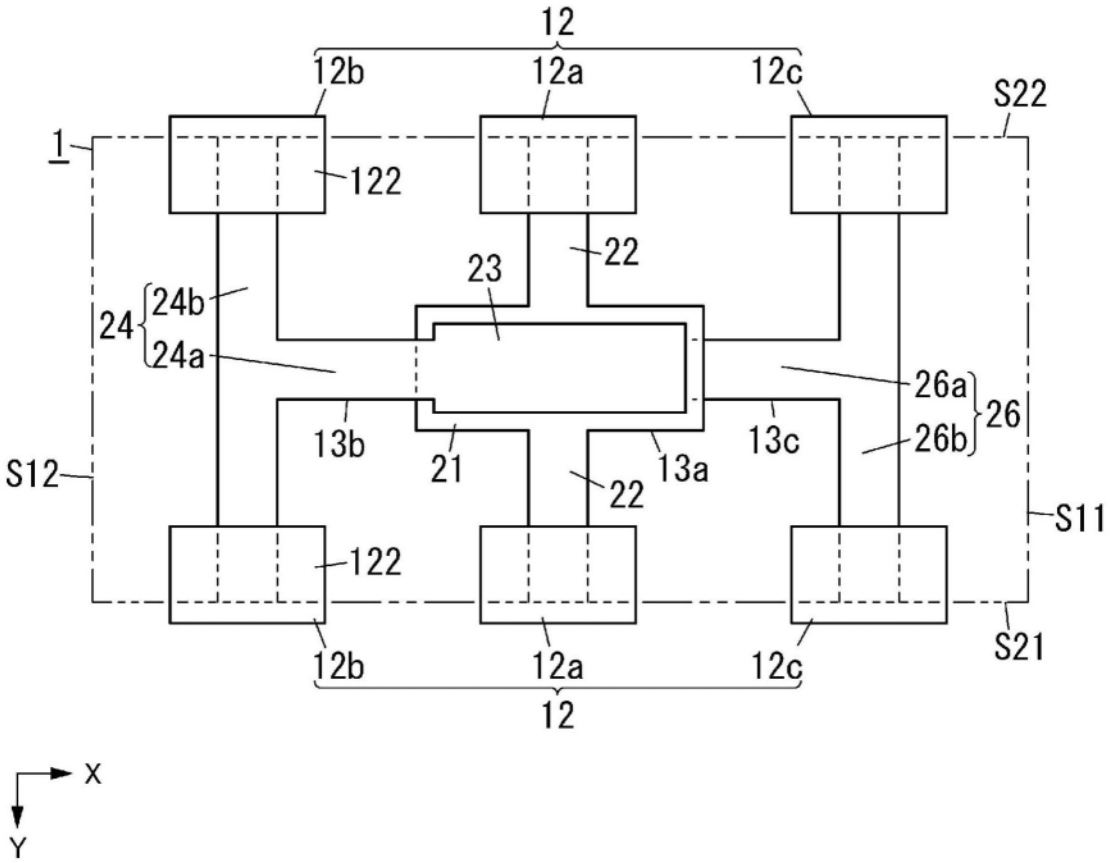

12
12b
12a
12c
S22
1
122
22
23
24
24b
24a
26a
26
26b
13b
21
22
13a
13c
S12
S11
122
12b
12a
12c
12
S21
X
Y

图3

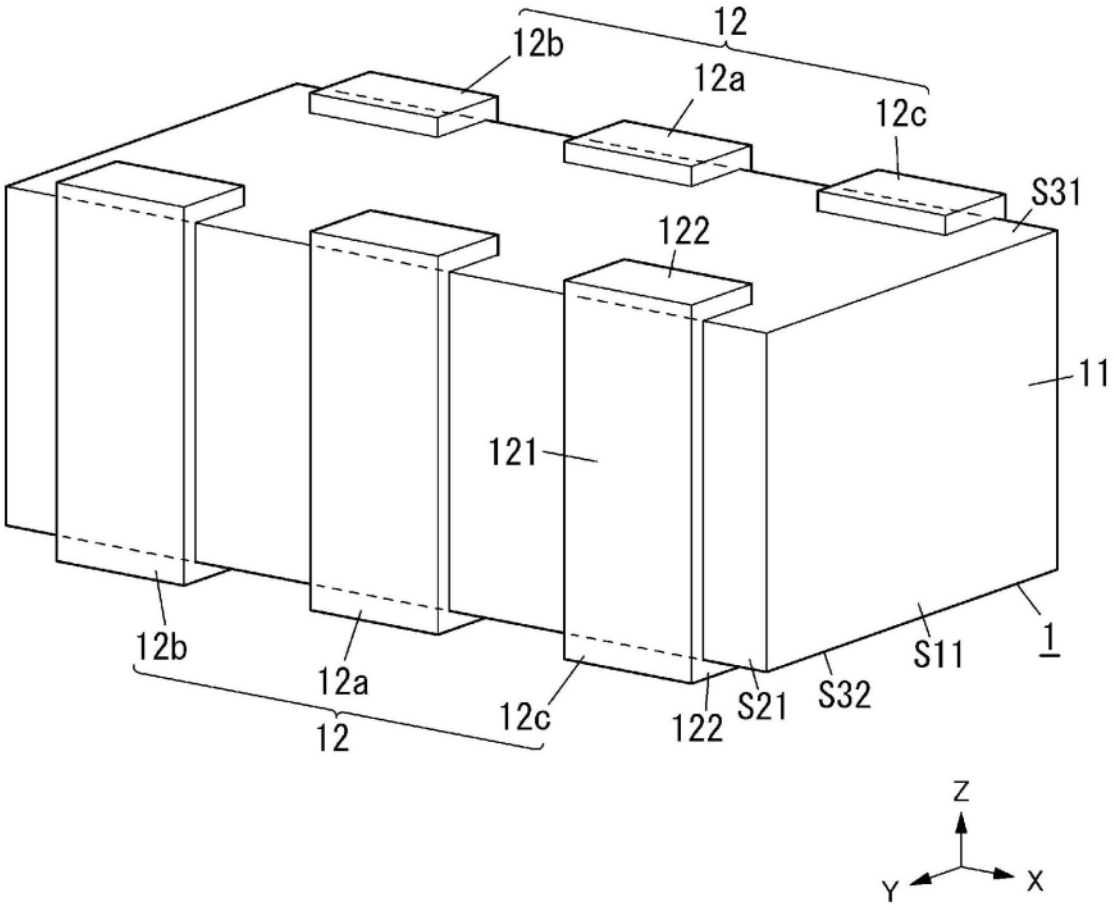


图4

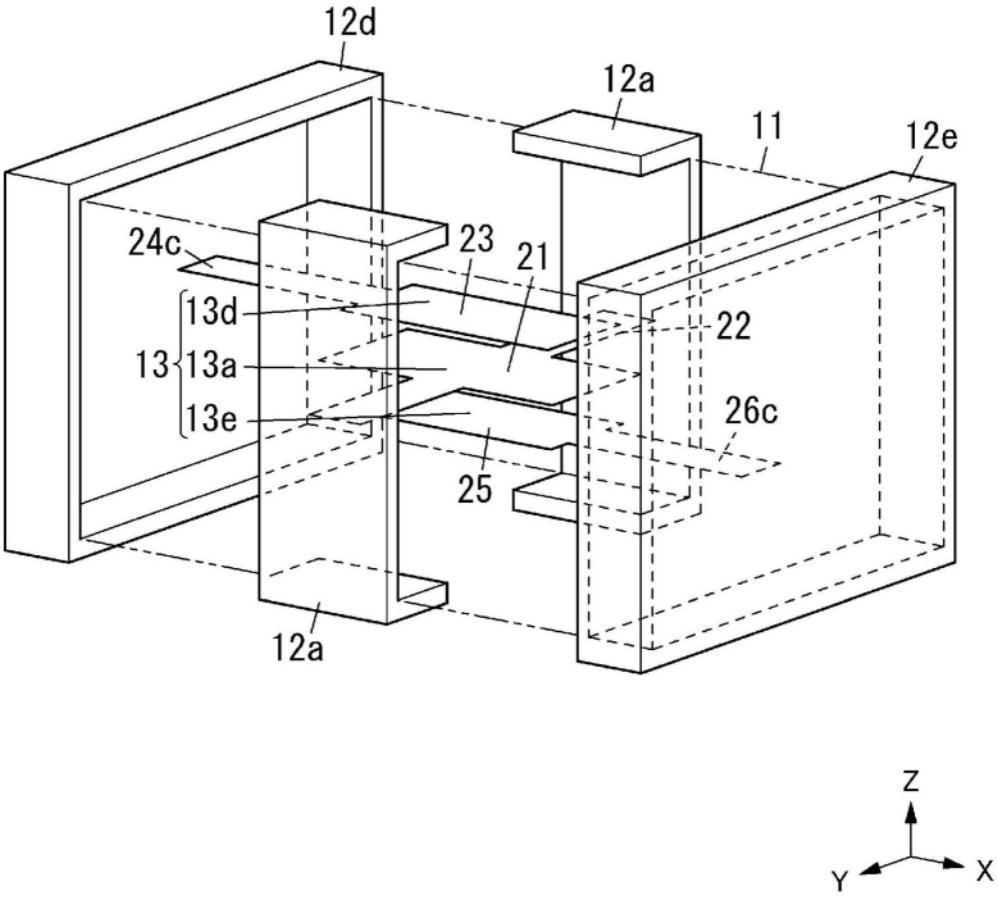


图5

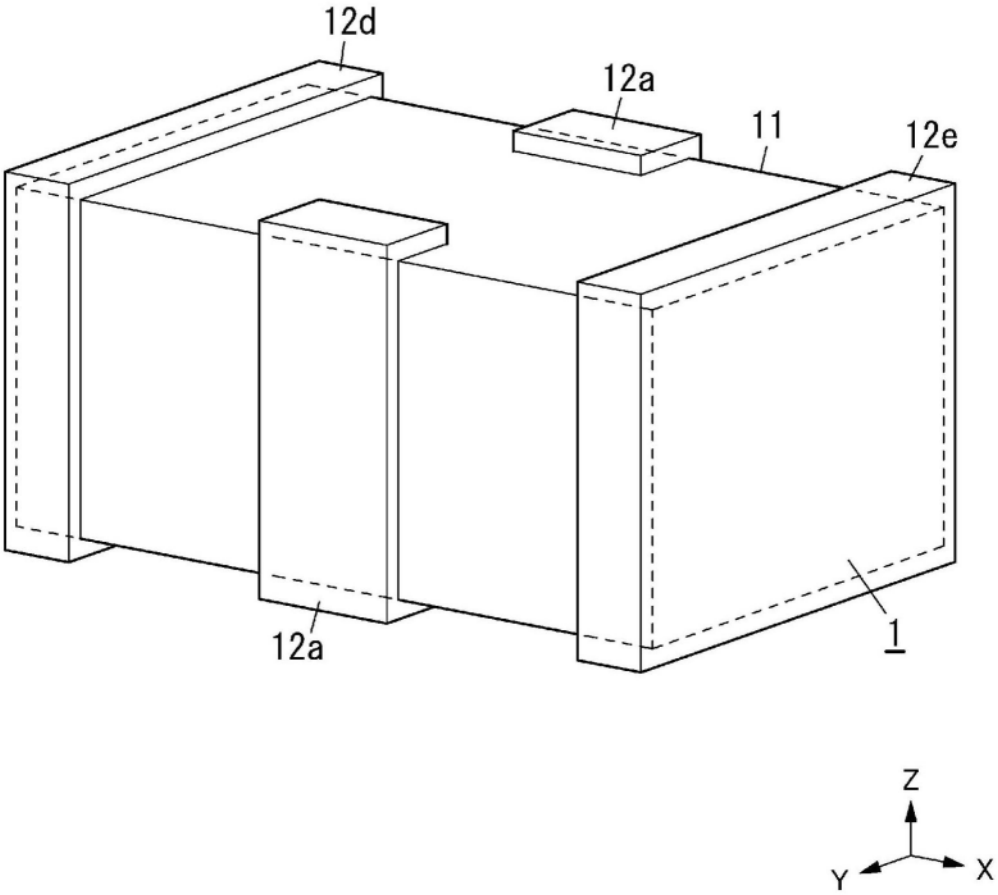


图6