

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-281902

(P2007-281902A)

(43) 公開日 平成19年10月25日(2007.10.25)

(51) Int. Cl.		F I		テーマコード (参考)		
H03H	9/25	(2006.01)	H03H	9/25	A	5 J O 9 7
H01L	23/12	(2006.01)	H01L	23/12	5 O 1 P	

審査請求 未請求 請求項の数 1 O L (全 12 頁)

(21) 出願番号	特願2006-105826 (P2006-105826)	(71) 出願人	000153535
(22) 出願日	平成18年4月7日(2006.4.7)		株式会社日立メディアエレクトロニクス
			岩手県奥州市水沢区真城字北野1番地
		(74) 代理人	100100310
			弁理士 井上 学
		(72) 発明者	天明 浩之
			神奈川県横浜市戸塚区吉田町292番地
			株式会社日立製作所生産技術研究所内
		(72) 発明者	諫田 尚哉
			神奈川県横浜市戸塚区吉田町292番地
			株式会社日立製作所生産技術研究所内
		(72) 発明者	松本 邦夫
			岩手県奥州市水沢区真城字北野1番地 株
			株式会社日立メディアエレクトロニクス内
		最終頁に続く	

(54) 【発明の名称】 立体配線を有する中空構造ウエハレベルパッケージ

(57) 【要約】

【課題】本発明は、表面に空間を必要とする素子のウェハレベル小型化パッケージング技術
 に関し、表面に空間を必要とする素子は、素子表面に配線を形成することが出来ないため、多層配線とする場合でも配線を迂回させる必要があり、小型化および設計自由度確保の妨げとなっている。

【解決手段】上記した課題を解決するため本発明では次のような手段を採った。(1) 表面に空間を必要とする素子部分と電極を以外の部分に樹脂層を形成する。(2) 電極を除く部分を樹脂フィルムで覆う。(3) 電極を除く部分を樹脂フィルムで覆った表面に配線を形成し、電極間を結線する。(4) 必要に応じて、電極以外の部分を樹脂で覆う。(5) 電極部分に接合金属を形成する。

【選択図】 図15

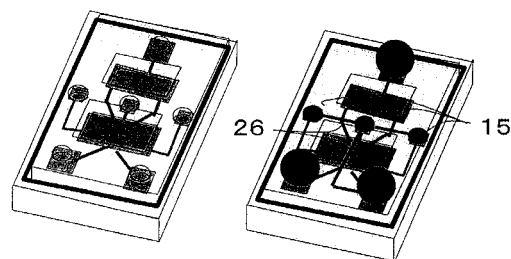


図15

【特許請求の範囲】

【請求項 1】

表面弾性波やバルク弾性波などの振動を利用する素子または、基板と前記基板上に形成され、電力を印加することで可動する部分を有する素子のパッケージにおいて、基板の上に形成された素子上に空隙形成層、空隙上に形成された封止層、封止層表面に形成された配線層、および外部回路との接続用端子から成る構成部材を含むことを特徴とするパッケージ。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は S A W (surface acoustic wave) フィルタ、B A W (bulk acoustic wave) フィルタ、M E M S (micro-electro-mechanical systems) などの表面に空間を必要とする素子のウェハレベル小型化パッケージング技術に関する。

【背景技術】

【0002】

メモリーやロジックなど、一般的な半導体素子の表面は、それらが使用されようとしている段階ではパッケージ材料である S i N などの無機膜やモールド樹脂が形成されている。つまり、半導体素子表面にパッケージ材料が直接接している。

【0003】

20

一方、S A W フィルタなど表面の振動を利用している素子のパッケージには、その素子上に空間が必要である。また、素子の振動を利用するフィルタとして、B A W フィルタがある。B A W フィルタはバルク弾性波と呼ぶ圧電膜自体の共振振動を利用するフィルタであり、F B A R 型 (film bulk acoustic resonator) や S M R (solid mounted resonator) 型がある。F B A R 型は共振器の下部に空洞を設けることで、圧電膜を自由に振動させ、S M R 型は、共振器の下部に音響多層膜 (ミラー層) を設けることで弾性波を反射させる。

【0004】

M E M S は、微細な可動部分を動かすことで、ある機能を持たせる技術であり、その特徴は、従来の電子機器と異なり、基板 (シリコンウェハ) 上に可動部を持つことである。

30

【0005】

これら、素子は、何れも振動や駆動部分があり、表面に空間を必要とする。これらのパッケージとして、図 1 2 左に示すように、セラミクス 1 8 上に素子 1 6 が形成されたチップ 1 7 を搭載し、金ワイヤ 1 4 を用いて電極 1 9 と接続していた。しかし、この方法は、金属キャップ 2 0 の大きさの制約とセラミクス 1 8 の厚さから、小形化が困難であった。また組立は、ウェハ状態から素子を個片化し、個々に組み立てていたため、工程数が多いといった課題があった。これらの課題を解決するため、特許文献 1 から 6 に示す方法が開示されている。

【0006】

金属キャップに替わり、樹脂を用いて空隙を保持し、かつパッケージするものとして、特許文献 1、特許文献 2、特許文献 3、特許文献 4 に示された構造体のものが開示されている。

40

【0007】

特許文献 1 (特開 2 0 0 2 - 5 3 2 9 3 4 号) に示された構造では、個片に切り出した後に、第 3 層を形成するに当たり、小形部品を扱う必要があり煩雑な作業を要する。

【0008】

特許文献 2 (特開 2 0 0 4 - 5 1 4 3 1 6 号) に示された構造では、空隙部上面にアルミが形成されるなど、煩雑な作業を必要とする。また、このアルミ層がコンタクトバンプと称する、外部との接続用はんだボールと接触し、短絡の原因とも成る。

【0009】

50

特許文献3（特開2003-037473号）に示された構造では、上面を形成するため、エポキシ系接着剤を用いている。この系の接着剤は、硬化時に発ガスがあり、また、硬化時には無くとも、はんだ接続時には発ガスがあり、このガスにより、素子部に悪影響を及ぼす懸念がある。

【0010】

特許文献4（特開2003-347357号）に示された構造では、半導体・MEMS素子の機能面をサブストレートに正対するように搭載し、サブストレートと半導体・MEMS素子を電氣的に接合させてなる半導体・MEMSパッケージにおいて、半導体素子機能面とサブストレートの間に空隙を設けるために、半導体・MEMS素子上に感光性絶縁樹脂を配置し、該空隙部をフォトリソグラフィの手法により形成する半導体パッケージの製造方法。接続 10
に関しては、金のスタッドバンプを用いている。しかし、この方法では、MEMS素子上に感光性絶縁樹脂を塗布した後の工程から、サブストレートに正対するように搭載するまでの間、MEMS素子上が保護されることなく、異物等による汚染の懸念がある。

【0011】

また、樹脂を用いた中空構造を有するウェハレベルパッケージの形成方法として、特許文献5、特許文献6の技術が開示されている。

【0012】

特許文献5（特願2005-145667号）では、圧電基板と、その圧電基板上に形成された櫛歯電極と、その櫛歯電極上に空隙を形成する空隙形成層と、前記櫛歯電極を封止する封止層とを備えた表面弾性波素子において、前記空隙形成層および前記封止層を覆うように無機絶縁膜を形成し、前記櫛歯電極と外部回路との電気接続をとるため、前記空隙形成層、封止層および無機絶縁膜を貫通して、前記櫛歯電極に接続する導電ビアを形成 20
する。

【0013】

特許文献6（特願2005-274862号）では、シリコンウェハと、シリコンウェハ上に形成され、電力を印加することで可動するMEMS素子部分と、MEMS素子部分を、MEMS素子部分との間に空隙を形成して封止する上面保護フィルムと、MEMS素子部分の電極に接続され、上面保護フィルム上に形成される、はんだボールとを有するMEMSパッケージにおいて、上面保護フィルム17には、有機物からなる材料が用いられ、MEMS素子部分と上面保護フィルムとはんだボールとは、シリコンウェハ上に基板状 30
態で形成され、この形成後にシリコンウェハはダイシングにより個別パッケージに分離される。

【0014】

【特許文献1】特表2002-532934号

【特許文献2】特表2004-514316号

【特許文献3】特開2003-037473号

【特許文献4】特開2003-347357号

【特許文献5】特願2005-145667号

【特許文献6】特願2005-274862号

【発明の開示】

【発明が解決しようとする課題】

【0015】

表面に空間を必要とする素子のパッケージには、以下の問題点がある。

【0016】

表面に空間を必要とする素子は、素子表面に配線を形成することが出来ないため、多層配線とする場合でも配線を迂回させる必要があり、小型化および設計自由度確保の妨げとなっている。

【課題を解決するための手段】

【0017】

上記した課題を解決するため本発明では次のような手段を採った。

10

20

30

40

50

1. 表面に空間を必要とする素子部分と電極を以外の部分に樹脂層を形成する。
2. 電極を除く部分を樹脂フィルムで覆う
3. 電極を除く部分を樹脂フィルムで覆った表面に配線を形成し、電極間を結線する。
4. 必要に応じて、電極以外の部分を樹脂で覆う。
5. 電極部分に接合金属を形成する。

【発明の効果】**【0018】**

前記課題に対し、本発明によれば次の効果が得られる。

1. 空構造を有する素子のパッケージに於いて、素子を跨いで配線を形成出来るため配線自由度を確保することが出来る。
2. 線長を短縮することが出来、高速伝送信号を効率よく通すことが出来る。
3. 素子上に配線を引き回すことが出来るため、最短配線を形成することが出来る。

【0019】

このうち、3. について、SAWフィルタを例にとり、図14、15を用いて詳細に述べる。図14は、特願2005-145667号に記載された方法で形成された中空構造を有するパッケージである。リチウムタンタレート1上にIDT(inter digital transducer)21(図16に写真を記す)という素子が形成されている。感光性耐熱樹脂5をラミネートし、パターニングすることで基板の上に形成された素子、基板の上に形成された配線、基板の上に形成された電極、電極部およびダイシングエリア部に相当する箇所をフォトリソグラフィ工法にてパターニング除去して形成された空隙形成層し、さらに空隙上に形成された封止層を形成することで、IDT(inter digital transducer)21上に空隙を有しながら感光性耐熱樹脂5で覆う構造になっている。そして、ビアホール15上にパッドを形成し(図示せず)、はんだめっきを用いてはんだボール27を形成したものである。ここでの信号ピンの役割は、グランドピン25が4本あり、信号ピン24が2本ある。グランドピン25を纏めれば、小型化することができる(図14)。図15は図14に示すグランドピン25をTi/Cu配線26で結線したものである。図14の構造では、はんだボール27が接触しないだけのスペースが必要であるが、図15の構造では、はんだボール27より小さい穴径であるビアホール15で同一効果が得られ、小型化に寄与することができる。

【発明を実施するための最良の形態】**【0020】**

以下に本発明の最良の実施形態について図面を用いて説明する。

【実施例1】**【0021】**

本発明は、素子上に空隙部を必要とするパッケージ全般に適用することが可能である。本説明では、SAWフィルタを例として記述するが、素子上に空隙部を必要とするいずれの素子に対しても、同様な工程を適用することが可能である。基板は、SAWフィルタを形成するために用いられている圧電基板(リチウムタンタレート1)とした。SMRフィルタやMEMSでは、シリコンウェハ、セラミクス、有機基板、絶縁を施した金属基板など、それぞれの素子に最適な基板を用いる必要がある。

【0022】

SAWフィルタのウェハレベルパッケージングプロセスを図1から図4を用いて説明する。ここでは、リチウムタンタレート上に形成された1つのIDTと3つの電極について拡大記載するが、SAWフィルタ全体は、図16に示すようなパターン複数個から成り、リチウムタンタレート上には同様の形状の素子群が複数個形成されている(図13)。

図1(1)

基板を準備する。ここでは、リチウムタンタレート1とした。

図1(2)

リチウムタンタレート1にアルミニウム2をスパッタ成膜した。ここでは、0.2マイクロメータ成膜した。

10

20

30

40

50

図 1 (3)

レジスト 3 を用いて電極パターンを形成する。ここで用いるレジストは、図 1 (4) 工程で用いるエッチング工程 (ドライエッチングまたは、ウェットエッチング) に耐性があれば、その種類について制約を設けるものではない。

図 1 (4)

図 1 (2) で成膜したアルミを図 1 (3) で形成したレジストをマスクとしてエッチング除去した。ここでは、ドライエッチング、ウェットエッチングを用いることが可能であったが、精度を必要とする理由により、ドライエッチングを用いた。続いて、図 1 (3) で形成したレジストを剥離した。レジスト剥離は、有機溶剤による溶解、アルカリによる溶解、ドライプロセス工程を用いることが可能である。ここでは、電極材料にアルミを用いたため、アルカリを用いることは不可であるが、有機溶剤による溶解、ドライプロセスを選択することが可能であった。ここでは、工程の簡便な理由により、有機溶剤により溶解した。用いる有機溶剤は、レジストを溶解しかつアルミの腐食を防止できれば、制約を設けるものではない。ここでは、アセトンを用いた。形成された I D T (inter digital t ransducer) 2 1 の例を図 1 6 に示す。ここでの櫛歯 1 本あたりの線幅は、1 ~ 5 ミクロン程度である。

図 1 (5)

レジスト 4 を用いて I D T を保護した。個々で用いたレジストは、ノボラック系のポジ形レジストを用いた。ここで用いるレジストには以下の特性が必要である。

(A) 図 2 (6) で形成するパッケージ側壁パターンニング用現像液に耐性があること。

(B) 図 2 (6) で形成するパッケージ側壁を仮硬化させる温度で分解等の変質が起こらないこと。

(C) 図 2 (6) で形成するパッケージ側壁を仮硬化させた後、図 2 (7) の保護膜除去工程で取り除くことが可能であること。

【0023】

ここで用いたノボラック系レジストの塗布後ベーク温度は 90 °C / 30 分であり、露光・現像後のベーク温度は 120 °C / 30 分とした。

図 2 (6)

感光性耐熱樹脂 6 を用いて、パッケージ側壁および電極を形成した。ここで用いた樹脂は、新日鐵化学 (株) 製カルド樹脂または、日立化成工業 (株) 製レイテックを用いた。該樹脂は、シート状の材料であり、ラミネータを用いて貼り付けた。その後、紫外線をパターン照射し、照射されない部分を新日鐵化学 (株) 製カルド樹脂についてはテトラメチルアンモニウムヒドロキシド 2.38 % 溶液を用いて除去し、日立化成工業 (株) 製レイテックについては、1 % 炭酸ナトリウム溶液を用いて溶解除去した。パターン形成後、120 °C / 30 分で仮硬化した。

図 2 (7)

保護膜を除去した。パッケージ側壁および電極を形成した樹脂の仮硬化条件を 120 °C / 30 分としているため、レジストの剥離液 (アセトン、酢酸ブチルなどの溶剤) を用いることも可能であるが、パッケージ側壁および電極を形成した樹脂へのダメージを少なくするため酸素プラズマによるドライプロセスを用いた。その後、本ベークを 160 °C / 60 分で行った。

図 2 (8)

素子を保護するための感光性耐熱樹脂を貼り付けた。ここで用いる材料は、図 2 (6) とし、120 °C / 30 分の仮硬化、160 °C / 60 分の本硬化とした。なお、材料については、パッケージ側壁および電極を形成した樹脂と必ずしも同じである必要はなく、また、厚さについても適宜変更することが出来る。

図 2 (9)

電気めっきで、はんだバンプを形成するための給電膜 (Ti/Cu/Ti) をスパッタで形成した。ここでの金属膜の構成は、チタン (50 nm) / 銅 (1 μm) / チタン (50 nm) とした。ここでの下層部のチタンの機能は、その下に位置する感光性樹脂材料との接着を

10

20

30

40

50

確保することにより、その膜厚はそれらの接着を維持する最低限でかまわない。所要膜厚は、スパッタエッチングおよびスパッタの条件、チタンの膜質などによっても変動する。また、この金属膜を後の工程でエッチングすることで配線層となるため、銅の膜圧は、電気特性を考慮して決定することが望ましい。また、上層部のチタンは、銅をパターンニングする際のエッチングマスクとしての機能も果たすため、ピンホール等の欠陥がないような十分な厚さが必要である。なお、後の工程で、上層チタン膜の厚さが下層チタン膜の厚さより薄い場合、上層のチタン膜は下層のチタン膜をエッチングする工程でエッチングされるが、表面にチタンを残す必要がある場合には、上層チタン膜の厚さが下層チタン膜の厚さより厚くする必要がある。

図 2 (10)

10

フィルムレジスト 7 を用いて配線パターンを形成した。ここで用いるレジストは、図 2 (11) に記述するチタンエッチング液に耐性が有ればよいが、図 2 (10) に示すとおり、本発明のパターン形状には、深い凹部があるため、その部分にレジストが埋め込まれるとレジスト剥離工程で剥離残りといった問題が発生する可能性がある。本発明では、フィルム状のレジストを用い、深い凹部に埋め込まれないようにした。

図 2 (11)

ウェットエッチング手法を用いて、チタン膜をエッチングした。チタンのエッチングには、過酸化水素を主成分とするエッチング液、または、フッ化水素を含有するエッチング液があるが、図 2 (10) で形成したレジストの耐性が有れば、いずれを用いても良い。

【0024】

20

エッチング後に、図 2 (10) で形成したレジストを剥離する。レジストの剥離は液状のレジスト、フィルム状のレジスト共、アルカリ、有機溶剤を用いることが出来る。ここでは、フィルム状のレジストを用い、剥離液には水酸化ナトリウムの 3 % 溶液を 40 °C に加熱して用いた。

図 2 (12)

はんだバンプ形成用のレジストを形成した。ここで用いるレジストは、図 4 (13) に記述する、はんだめっき 8 に対する耐性が有ればよいが、図 3 (12) に示すとおり、本発明のパターン形状には、深い凹部があるため、その部分にレジストが埋め込まれるとレジスト剥離工程で剥離残りといった問題が発生する可能性がある。本発明では、フィルム状のレジストを用い、深い凹部に埋め込まれないようにした。

30

図 4 (13)

はんだめっき 8 を用いてはんだバンプを形成した。ここで図示したメタライズ構成は、スパッタチタン 10 / スパッタ銅 11 / はんだめっき 8 としたが、図 9 に示すように、スパッタチタン 10 / スパッタ銅 11 / 電気銅めっき 12 / 電気ニッケルめっき 13 / はんだめっき 8 とすることや、図 10 に示すように、スパッタチタン 10 / スパッタ銅 11 / 電気ニッケルめっき 13 / はんだめっき 8 とすることも出来る。

図 4 (14)

はんだめっき後に、図 2 (13) で形成したレジストを剥離する。レジストの剥離は液状のレジスト、フィルム状のレジスト共、アルカリ、有機溶剤を用いることが出来る。ここでは、フィルム状のレジストを用い、剥離液には水酸化ナトリウムの 3 % 溶液を 40 °C に加熱して用いた。

40

【0025】

そして、給電膜として用いた銅をウェットエッチングの手法を用いてパターンニングした。銅のエッチングには、塩化鉄、アルカリ系エッチング液等の種類があるが、本実施例では硫酸 / 過酸化水素水を主成分とするエッチング液を用いた。ここでのエッチングでは、10 秒以上のエッチング時間がないと制御が困難となって実用的観点では不利であるが、あまりに長い時間エッチングを行うと、例えば 5 分を越えてエッチングするような場合には、サイドエッチングが大きくなり、タクトが長くなるという問題も生じる。そのため、エッチング液およびエッチング条件は、適宜実験により求めるのがよい。

図 4 (15)

50

ウェットエッチング手法を用いて、チタン膜をエッチングした。チタンのエッチングには、過酸化水素を主成分とするエッチング液、または、フッ化水素を含有するエッチング液があるが、いずれを用いても良い。

【0026】

そして、電気錫めっき表面にフラックスを塗布し、リフローを行うことで、球形のはんだバンプを形成する。なお、スパッタ銅11上にチタン膜を残したい場合は、図2(9)の給電膜(Ti/Cu/Ti)6を成膜する際、表面のスパッタチタン10を下層のチタン膜より厚くしておけばよい。

【実施例2】

【0027】

10

本発明を実施するための最良の形態について、別の方法を示す。

図5(1)から(4)

図1(1)から(4)に同じ。

図5(5)

IDTを保護するように、基板全面にポリイミド9を塗布した。ここでは、ポリイミドを用いたが、以下の条件を満たせば何れのものであっても問題ない。

(A) 図6(7)工程のドライプロセスで除去できる材料。

(B) IDTと反応しない。

(C) 図6(6)の工程で用いるアルカリ現像液に耐性がある。

図6(6)

20

図2(6)に同じ。

図6(7)

ポリイミド9を除去した。ここでは、酸素プラズマによるドライプロセスを用いた。その後、本硬化を160℃/60分で行った。

図6(8)から図8(15)

図2(8)から図4(15)に同じ。

【産業上の利用可能性】

【0028】

本発明はSAWフィルタ、BAWフィルタ、MEMSなどの表面に空間を必要とする素子をウェハレベル小型化パッケージングし(図12右)、外気雰囲気中に直接曝した場合、湿度、酸化等の影響を受ける機構を有するものの保護に適用可能である。

30

【図面の簡単な説明】

【0029】

【図1】本発明によるパッケージングプロセス説明図(第1の方法 その1)。

【図2】本発明によるパッケージングプロセス説明図(第1の方法 その2)。

【図3】本発明によるパッケージングプロセス説明図(第1の方法 その3)。

【図4】本発明によるパッケージングプロセス説明図(第1の方法 その4)。

【図5】本発明によるパッケージングプロセス説明図(第2の方法 その1)。

【図6】本発明によるパッケージングプロセス説明図(第2の方法 その2)。

【図7】本発明によるパッケージングプロセス説明図(第2の方法 その3)。

40

【図8】本発明によるパッケージングプロセス説明図(第2の方法 その4)。

【図9】はんだボール下(パッドの層構成 その1)。

【図10】はんだボール下(パッドの層構成 その2)。

【図11】給電膜層構成図。

【図12】本発明による小型化効果を説明する図。

【図13】SAWフィルタ全体図。

【図14】樹脂封止による中空構造を有するパッケージを示す図。

【図15】本発明によるパッケージの小型化を説明する図。

【図16】IDT(inter digital transducer)を示す図。

【符号の説明】

50

【0030】

1…リチウムタンタレート、2…アルミニウム、3…レジスト、4…レジスト、5…感光性耐熱樹脂、6…給電膜 (Ti/Cu/Ti)、7…フィルムレジスト、8…はんだめっき、9…ポリイミド、10…スパッタチタン、11…スパッタ銅、12…電気銅めっき、13…電気ニッケルめっき、14…金ワイヤ、15…ビアホール、16…素子、17…チップ、18…セラミクス、19…電極、20…金属キャップ、21…IDT (inter digital transducer)、22…アルミ電極、23…アルミ配線、24…信号ピン、25…グランドピン、26…Ti/Cu配線、27…はんだボール。

【図1】

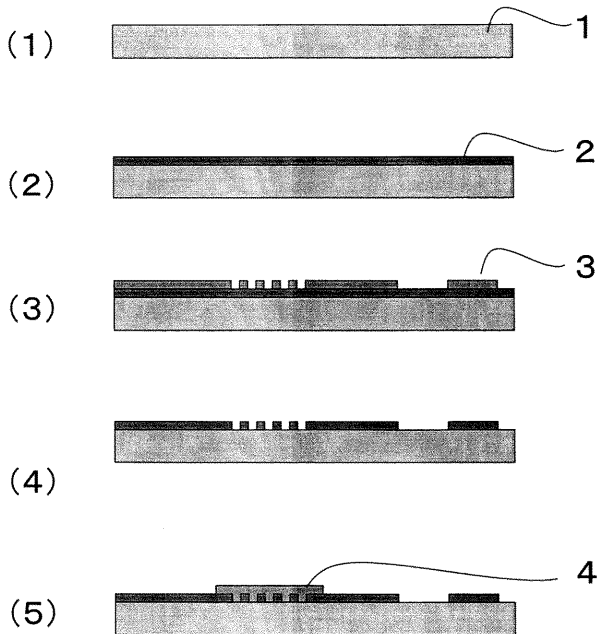


図1

【図2】

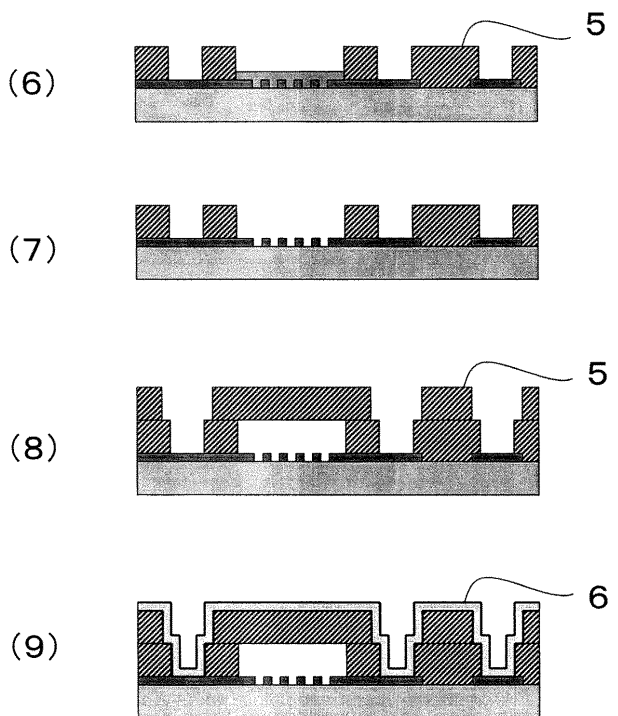


図2

【図 3】

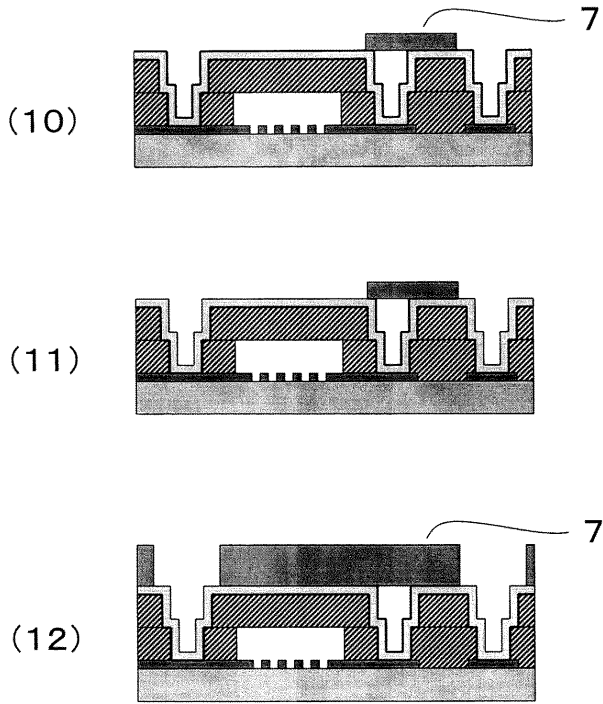


図3

【図 4】

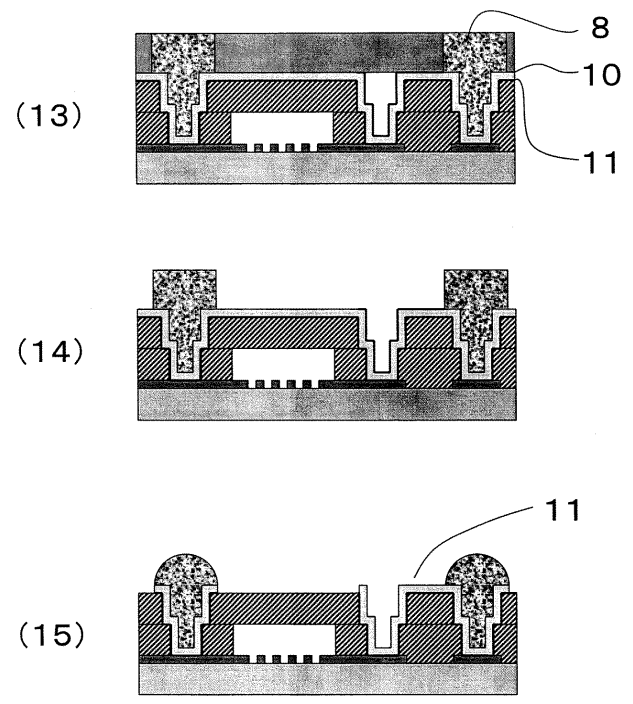


図4

【図 5】

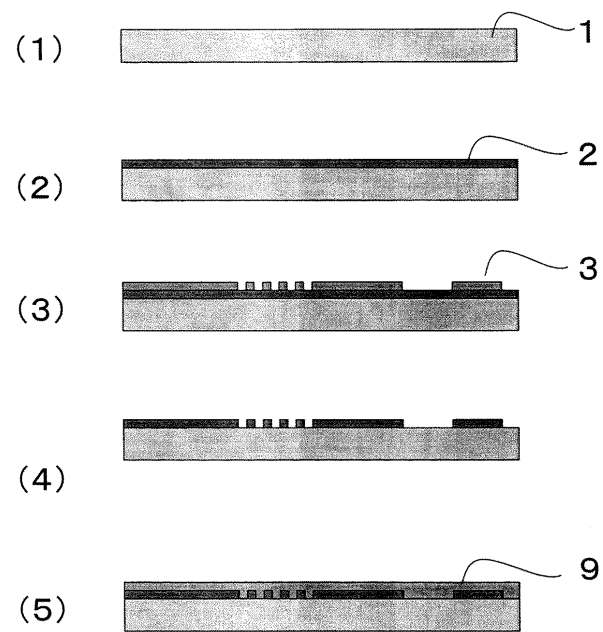


図5

【図 6】

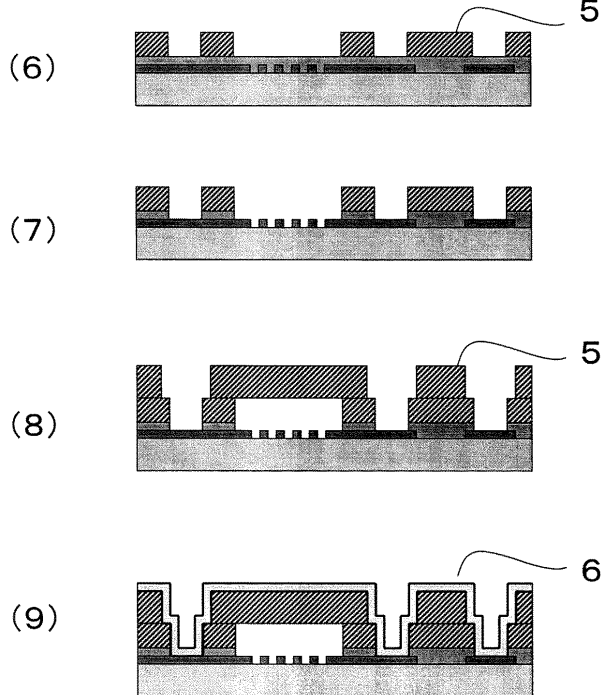


図6

【図 7】

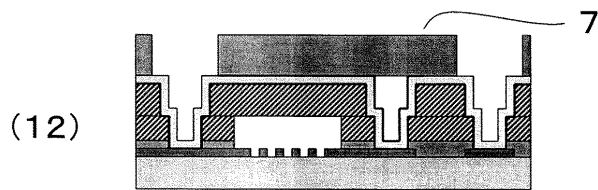
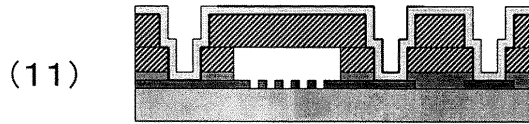
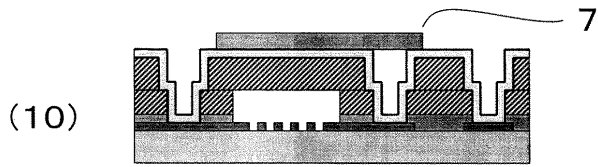


図7

【図 8】

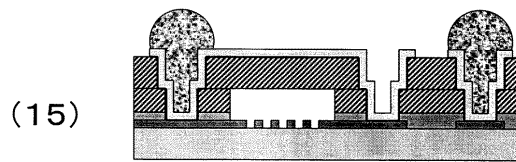
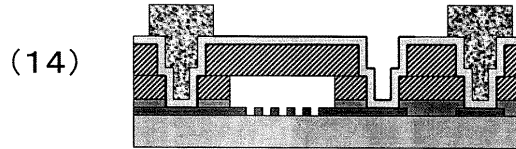
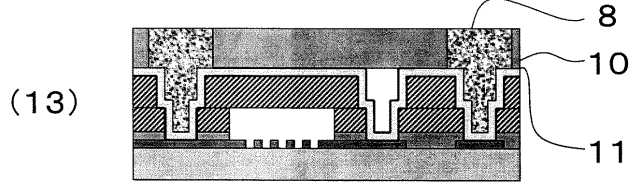


図8

【図 9】

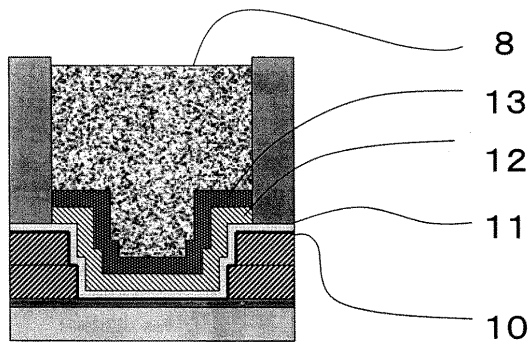


図9

【図 10】

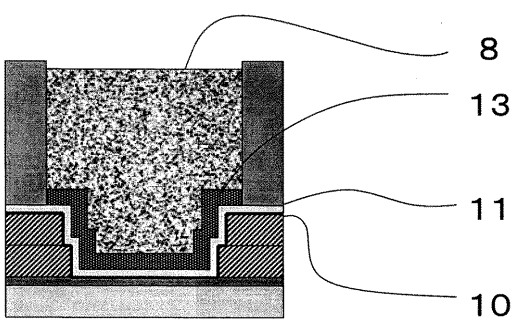


図10

【図 11】

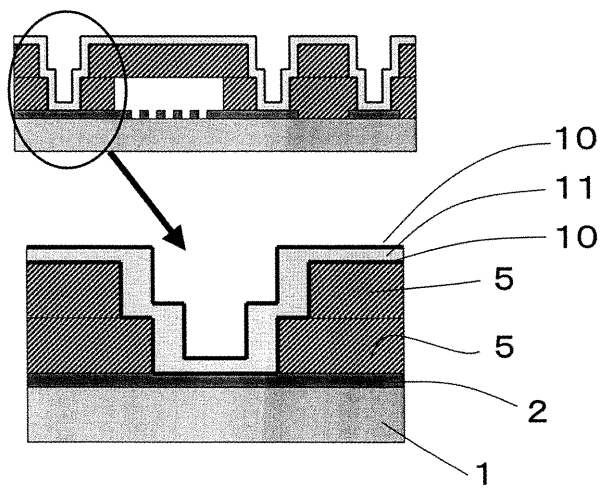


図11

【図 1 2】

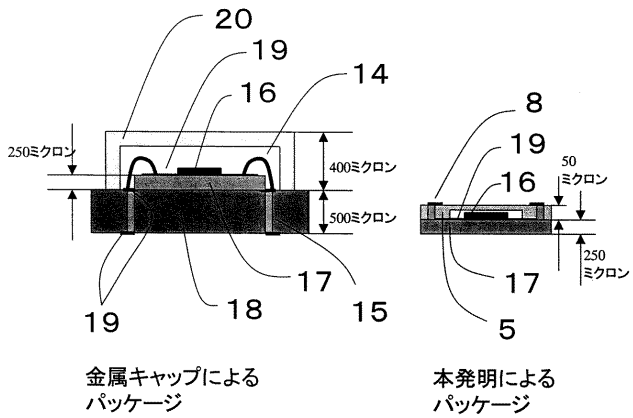


図12

【図 1 4】

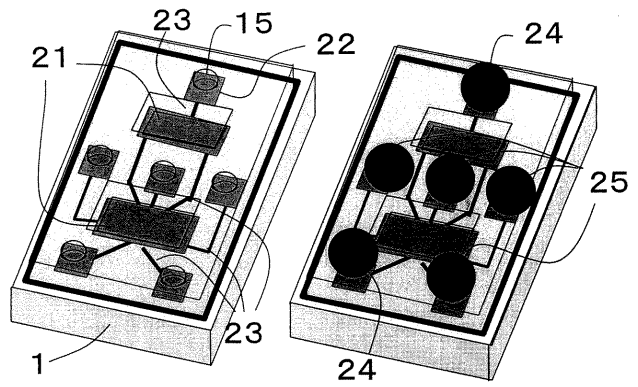


図14

【図 1 3】

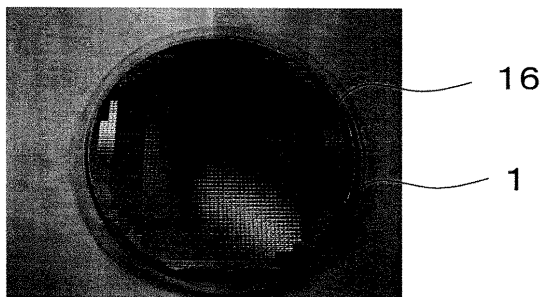


図13

【図 1 5】

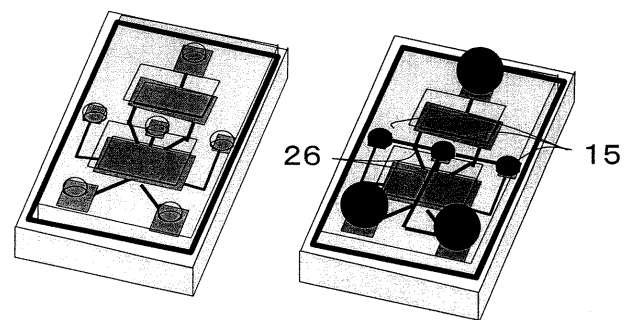


図15

【図 1 6】

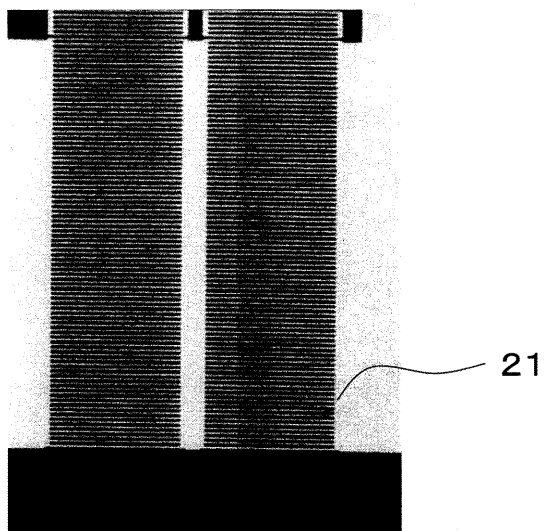


図16

フロントページの続き

(72)発明者 射手 真弓

岩手県奥州市水沢区真城字北野1番地 株式会社日立メディアエレクトロニクス内

(72)発明者 山本 悦美

岩手県奥州市水沢区真城字北野1番地 株式会社日立メディアエレクトロニクス内

Fターム(参考) 5J097 AA25 AA28 BB11 EE05 HA04 JJ06 KK10