



(12) 发明专利

(10) 授权公告号 CN 102608627 B

(45) 授权公告日 2013.09.04

(21) 申请号 201210083567.0

G01S 19/36(2010.01)

(22) 申请日 2012.03.27

审查员 王海峰

(73) 专利权人 天津中环微电子科技有限公司
地址 300384 天津市滨海新区滨海高新区
华苑产业区兰苑路2号(贰号)3号
楼-2-304

专利权人 常州安倍利电子科技有限公司

(72) 发明人 申研 王博

(74) 专利代理机构 天津盛理知识产权代理有限
公司 12209

代理人 王来佳

(51) Int. Cl.

H04L 27/00(2006.01)

H04L 27/144(2006.01)

G01S 19/32(2010.01)

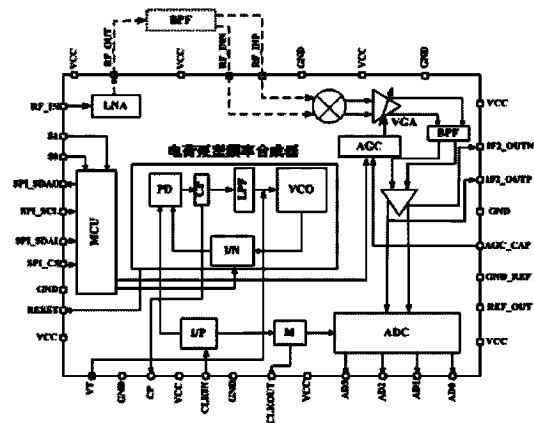
权利要求书1页 说明书6页 附图3页

(54) 发明名称

多模导航型射频芯片

(57) 摘要

本发明涉及一种多模导航型射频芯片,其技术特点是:MCU通过两个输入接口分别与芯片的频率选择信号端口S0、S1相连接,MCU通过两个输出接口分别连接到电荷泵型频率合成器和自动增益控制器的一输入端,电荷泵型频率合成器的输入端与P计数器相连接,低噪声放大器与芯片的RF_IN端口相连接,该低噪声放大器通过片外带通滤波器滤波输出的两个输出信号通过混频器连接到可变增益放大器上,该可变增益放大器的输出端通过片内带通滤波器及模数转换器输出到芯片的输出端口AD0、AD1、AD2、AD3上。本发明设计合理,能够对任何环境下的B1及GPS L1中任意一个导航信号实现高质量的下变频方案并得到满意的带宽特性,具有结构简单、性能稳、定功能强大、成本低廉等特点。



1. 一种多模导航型射频芯片,其特征在于:包括MCU、电荷泵型频率合成器、P计数器、低噪声放大器、混频器、可变增益放大器、片内带通滤波器、自动增益控制器和模数转换器,MCU通过两个输入接口分别与芯片的频率选择信号端口S0、S1相连接,MCU通过两个输出接口分别连接到电荷泵型频率合成器和自动增益控制器的一输入端,电荷泵型频率合成器的输入端与P计数器相连接,该P计数器的输入端与芯片的CLKIN端口相连接,该自动增益控制器的另一输入端与芯片的AGC_CAP端口相连接;低噪声放大器与芯片的RF_IN端口相连接,该低噪声放大器通过片外带通滤波器滤波输出的两个输出信号通过混频器连接到可变增益放大器上,该可变增益放大器的控制端与自动增益控制器的输出端相连接,该可变增益放大器的输出端连接到片内带通滤波器上,该片内带通滤波器的输出端经模数转换器进行模数转换后输出到芯片的输出端口AD0、AD1、AD2、AD3上;

所述的电荷泵型频率合成器由鉴相器、电荷泵、低通滤波器和压控振荡器及多模分频器依次连接构成,鉴相器的输入端分别与P计数器和多模分频器相连接,电荷泵的输出信号经芯片的CP端口输出,压控振荡器的输入端还与芯片的VT端口相连接;

所述的多模分频器由多个2/3分频器级联构成,每个2/3分频器均由五个D锁存器、一个与门、一个或门和一个或非门连接构成,每个2/3分频器的具体电路连接关系为:频率输入信号 f_{in} 分别连接到五个D锁存器的时钟信号输入端,D锁存器DL1的输入端D与或门的输出端相连接,该或门的两个输入端分别连接D锁存器DL2的Q输出端和与门输出端,该D锁存器DL1的D输出端输出 f_o 信号,该D锁存器DL1的/Q输出端连接到D锁存器DL2的输入端D,D锁存器DL2的/Q输出端连接到D锁存器DL3的输入端D,该D锁存器DL3的Q输出端连接到或非门的一输入端,该或非门的另一输入端与分频模数 mod_{in} 相连接,该或非门的输出端连接D锁存器DL4的输入端D,该D锁存器DL4的Q输出端连接与门的一输入端,该与门的另一输入端与P信号相连接,该D锁存器DL4的/Q输出端连接D锁存器DL5的输入端D,该D锁存器DL5的Q输出端输出分频模数 mod_{out} 信号。

2. 根据权利要求1所述的多模导航型射频芯片,其特征在于:所述的低噪声放大器包括两个放大管Q1、Q2和一个二极管链条,放大管Q1和Q2采用共射共基连接结构,放大管Q1的基极与射频输入信号RFin相连接,放大管Q2的发射极输出射频输出信号RFout,二极管链条连接在放大管Q1的基极和放大管Q2的发射极之间。

3. 根据权利要求2所述的多模导航型射频芯片,其特征在于:所述的二极管链条由基极与集电极短接的四个三极管Q3、Q4、Q5、Q6连接构成。

多模导航型射频芯片

技术领域

[0001] 本发明属于射频集成电路领域,尤其是一种多模导航型射频芯片。

背景技术

[0002] 目前,基于 GPS 卫星导航系统和基于北斗卫星导航系统的应用越来越广泛,用户使用卫星导航接收机可以接收卫星信号并实现导航功能。现有的卫星导航接收机依赖于接收到的微弱射频卫星信号来工作,该卫星导航信号频率为 B1 (1561.098±2.046)MHz, L1 频点:(1575.42±1.023)MHz,输入接收电平:-110dBm ~ -65dBm,卫星导航信号容易受到干扰,破坏了卫星信号的完整性,导致导航精度的降低,从而无法实现准确定位功能。卫星导航接收机通常设置一个射频前端芯片对卫星射频信号进行放大处理,现有的射频前端芯片需要对不同卫星系统的卫星射频信号进行处理,存在结构复杂、功耗高、一致性差等问题,无法满足卫星导航接收机的需要。

发明内容

[0003] 本发明的目的在于克服现有技术的不足,提供一种性能稳定、结构简单、低功耗、低成本的多模导航型射频芯片。

[0004] 本发明解决其技术问题是采取以下技术方案实现的:

[0005] 一种多模导航型射频芯片,包括 MCU、电荷泵型频率合成器、P 计数器、低噪声放大器、混频器、可变增益放大器、片内带通滤波器、自动增益控制器和模数转换器,MCU 通过两个输入接口分别与芯片的频率选择信号端口 S0、S1 相连接,MCU 通过两个输出接口分别连接到电荷泵型频率合成器和自动增益控制器的一输入端,电荷泵型频率合成器的输入端与 P 计数器相连接,该 P 计数器的输入端与芯片的 CLKIN 端口相连接,该自动增益控制器的另一输入端与芯片的 AGC_CAP 端口相连接;低噪声放大器与芯片的 RF_IN 端口相连接,该低噪声放大器通过片外带通滤波器滤波输出的两个输出信号通过混频器连接到可变增益放大器上,该可变增益放大器的控制端与自动增益控制器的输出端相连接,该可变增益放大器的输出端连接到片内带通滤波器上,该片内带通滤波器的输出端经模数转换器进行模数转换后输出到芯片的输出端口 AD0、AD1、AD2、AD3 上。

[0006] 而且,所述的电荷泵型频率合成器由鉴相器、电荷泵、低通滤波器和压控振荡器及多模分频器依次连接构成,鉴相器的输入端分别与 P 计数器和多模分频器相连接,电荷泵的输出信号经芯片的 CP 端口输出,压控振荡器的输入端还与芯片的 VT 端口相连接。

[0007] 而且,所述的多模分频器由多个 2/3 分频器级联构成,每个 2/3 分频器均由五个 D 锁存器、一个与门、一个或门和一个或非门连接构成,每个 2/3 分频器的具体电路连接关系为:频率输入信号 f_{in} 分别连接到五个 D 锁存器的时钟信号输入端,D 锁存器 DL1 的输入端 D 与或门的输出端相连接,该或门的两个输入端分别连接 D 锁存器 DL2 的 Q 输出端和与门输出端,该 D 锁存器 DL1 的 D 输出端输出 f_o 信号,该 D 锁存器 DL1 的 /Q 输出端连接到 D 锁存器 DL2 的输入端 D,D 锁存器 DL2 的 /Q 输出端连接到 D 锁存器 DL3 的输入端 D,该 D 锁存

器 DL3 的 Q 输出端连接到或非门的一输入端,该或非门的另一输入端与分频模数 mod_{in} 相连接,该或非门的输出端连接 D 锁存器 DL4 的输入端 D,该 D 锁存器 DL4 的 Q 输出端连接与门的一输入端,该与门的另一输入端与 P 信号相连接,该 D 锁存器 DL4 的 /Q 输出端连接 D 锁存器 DL5 的输入端 D,该 D 锁存器 DL5 的 Q 输出端输出分频模数 mod_{out} 信号。

[0008] 而且,所述的低噪声放大器包括两个放大管 Q1、Q2 和一个二极管链条,放大管 Q1 和 Q2 采用共射共基连接结构,放大管 Q1 的基极与射频输入信号 RPin 相连接,放大管 Q2 的发射极输出射频输出信号 RFout,二极管链条连接在放大管 Q1 的基极和放大管 Q2 的发射极之间。

[0009] 而且,所述的二极管链条由基极与集电极短接的四个三极管 Q3、Q4、Q5、Q6 连接构成。

[0010] 本发明的优点和积极效果是:

[0011] 1、本多模导航型射频芯片采用多模电荷泵型频率合成器能够实现任意的分频功能,具有极高的 RF 性能、宽频带、极低的噪声指数并且能对任何环境下的 B1 及 GPS L1 中任意一个导航信号实现高质量的下变频方案,其结构简单、性能稳、定功能强大、成本低廉,只需很少的外部器件即可实现对卫星导航信号的前端最优化处理功能,满足移动设备、车载应用等要求。

[0012] 2、本多模导航型射频芯片的低噪声放大器 (LNA) 采用共射共基结构并在输出端到输入端的反馈网络之间连接一二极管链条,从而得到了一个满意的带宽特性,并且能够以较低的直流功耗获得足够的增益,提高了抗干扰性能。

附图说明

[0013] 图 1 是本发明的电路框图;

[0014] 图 2 是电荷泵型频率合成器的电路框图;

[0015] 图 3 是采用 2/3 分频器级联的多模分频器电路框图;

[0016] 图 4 是 2/3 分频器电路原理框图;

[0017] 图 5 是 2/3 分频器电路图

[0018] 图 6 是低噪声放大器 (LNA) 的电路图。

具体实施方式

[0019] 以下结合附图对本发明实施例做进一步详述:

[0020] 一种多模导航型射频芯片,如图 1 所示,包括 MCU、电荷泵型频率合成器、P 计数器、低噪声放大器 (LNA)、混频器、可变增益放大器 (VGA)、片内带通滤波器 (BPF)、自动增益控制器 (AGC) 和模数转换器 (ADC)。MCU 通过两个输入接口分别与芯片的频率选择信号 S0、S1 端口相连接,MCU 通过两个输出接口分别连接到电荷泵型频率合成器和自动增益控制器 (AGC) 的输入端实现对电荷泵型频率合成器和自动增益控制器 (AGC) 的控制功能。电荷泵型频率合成器由鉴相器 (PD)、电荷泵 (CP)、低通滤波器 (LBF) 和压控振荡器 (VOC) 及多模分频器依次连接构成,鉴相器 (PD) 的输入端分别与 P 计数器和多模分频器相连接,电荷泵 (CP) 的输出信号经芯片的 CP 端口输出,压控振荡器 (VOC) 的输入端还与芯片的 VT 端口 (VCO 压控信号) 相连接,该 P 计数器与芯片的 CLKIN 端口 (参考时钟输入端) 相连接,该 P

计数器的输出端一方面与鉴相器 (PD) 相连接,另一方面与取模计数器 (M) 相连接,取模计数器 (M) 输出信号连接到芯片的 CLKOUT 端口 (采样时钟输出端) 和模数转换器 (ADC) 的控制端。低噪声放大器 (LNA) 与芯片的 RF_IN 端口 (射频输入端) 相连接,该低噪声放大器 (LNA) 通过片外带通滤波器 (BPF) 滤波后的两个输出信号通过混频器连接到可变增益放大器 (VGA) 上,该可变增益放大器 (VGA) 的控制端与自动增益控制器 (AGC) 的输出端相连接,该可变增益放大器 (VGA) 的输出端连接到片内带通滤波器 (BPF) 上,该片内带通滤波器 (BPF) 的输出端经模数转换器 (ADC) 进行模数转换后输出到芯片的输出端口 AD0、AD1、AD2、AD3 上。自动增益控制器 (AGC) 的两个输入端分别与芯片的 AGC_CAP 端口 (AGC 调节输入端) 及 MCU 的输出控制端相连接。

[0021] 本多模导航型射频芯片在设计时主要考虑的增益或衰减、线性度、噪声特性和系统功耗。由于本芯片接收到的卫星导航信号频率为 B1 (1561.098±2.046)MHz, L1 频点: (1575.42±1.023)MHz,输入接收电平: -110dBm ~ -65dBm,因此,在这样的高频端经过片内宽带低噪声放大器 (LNA) 被放大。被放大的信号经过中心频率设定在相应频点的片外带通滤波器 (SAW Filter),该片外带通滤波器的功能首先是通过带内卫星导航信号,同时提供一个对所有带外信号包括镜像频率很大的抑制功能;其次片外带通滤波器的作用是将单端输入信号转换成差分输出信号,为下一级的吉尔伯特混频器提供一个稳定的输入性能。混频器将输入信号与一个本地振荡器产生的频率的信号相乘,这样实现射频信号到中频信号的转变。混频器输出信号经过中频滤波器,中频滤波器的输出信号通过 VGA (可变增益放大器) 经 GMC-带通滤波器选频直接将信号送入模数转换器 (ADC)。在实施例中,混频器的转换增益被设定为 10dB,信号的边带噪声指数是 4.3dB。因为片外带通滤波器已经将带外频率滤除掉了,所以混频器不会存在镜像频率的干扰,并且中频滤波器设计成混频器的负载,同时对中频信号进行选择。通过设置这些规格指标,可以在较小的 VCO 输出功率下实现。在射频段,为了得到最大的系统功率增益,级间的功率匹配是非常重要的。在中频频率,电压信号取代功率成为我们主要考虑的参数以确保能够为数模转换器提供足够强的电压输入信号。因此,VGA 的动态增益范围必须足够大 (不小于 45dB),再加中频放大器后达到在 1000 Ohm 负载下,得到 0.8 到 1V 的输出电压信号。

[0022] 本多模导航型射频芯片的管脚可以根据需要设置 40 至 48 个管脚,各个管脚定义如下:

[0023]

信号定义	信号方向	信号说明
RF_IN	输入	单端 LNA 输入
S1	输入	频段选择信号
S0	输入	
SPI_SDA0	输出	SPI 数据输出

[0024]

SPI_SCL	输入	SPI 时钟输入
SPI_SDAI	输入	SPI 数据输入
SPI_CS	输入	SPI 选通输入
RESET	输入	数字电路复位信号
VT	输入	本振锁相环 VCO 压控信号
CP	输出	本振锁相环电荷泵输出
CLKIN	输入	参考时钟输入
CLKOUT	输出	采样时钟输出
AD3	输出	4bitAD 输出
AD2	输出	
AD1	输出	
AD0	输出	
VCC	输入	电源
GND	输入	电源
REF_OUT	输出	基准电压输出, 测试用
GND_REF	输入	基准电路参考地
AGC_CAP	输入	AGC 调节输入
IF2OUTP	输出	模拟中频差分输出
IF2OUTN	输出	模拟中频差分输出

[0025] 如图 2 所示, 电荷泵型频率合成器为锁相环 (phase-locked loop, PLL) 频率合成器, 该频率合成器是一个能将输出信号相位跟踪输入信号相位变化的反馈系统, 具有输出频率高、频率稳定度高、频谱纯、寄生杂波小及相位噪声低等优点。本电荷泵型频率合成器与现有的基本锁相环相比, 其在鉴相器 (PD) 后增加一个电荷泵 (charger pump, CP), 通过将鉴相器和电荷泵 (CP) 的组合来增大鉴相范围, 优化锁相环结构的捕获和锁定性能。本电荷泵型频率合成器由鉴相器 (PD)、电荷泵 (CP)、低通滤波器 (LBF) 和压控振荡器 (VOC) 及多模分频器 (分频器 $\div N$) 依次连接构成, 鉴相器 (PD) 的输入端分别与 P 计数器和多模分频器相连接, 电荷泵 (CP) 的输出信号经芯片的 CP 端口输出, 压控振荡器 (VOC) 的输入端还与芯片的 VT 端口 (VCO 压控信号) 相连接。在电荷泵型频率合成器中, 鉴相器 (PD) 将参考信号的相位和反馈信号的相位进行比较, 并产生与相位差具有函数关系的电压; 而低通滤波器 (LBF) 则滤除该电压中的高频信号, 保留直流分量, 作为压控振荡器 (VOC) 的控制信号, 压控振荡器 (VOC) 则产生一个频率受控于输入电压的振荡信号。环路锁定时, 输出信号的频率与参考信号频率严格相等: $f_{out} = F_{ref}$ 。在反馈回路中加入分频器, 可实现简单的频率合成, 当环路锁定时, 有 $f_{ref} = f_{div}$, 于是得到 $f_{out} = Nf_{ref}$ 。

[0026] 如图 3 所示, 电荷泵型频率合成器的多模分频器 (分频器 $\div N$) 由多个 $2/3$ 分频器级联构成, 通过改某一级或多级的分频模数改变整体分频值从而进行任意分频以适应输出频率可调的需要, 同时满足低功耗和低相位噪声性能的要求。其数学模型如下:

$$[0027] \quad T_{out} = 2'' \cdot T_{in} + 2^{n-1} \cdot T_{in} \cdot p_{n-1} + 2^{n-2} \cdot T_{in} \cdot p_{n-2} + \dots$$

$$[0028] \quad + 2 \cdot T_{in} \cdot p_1 + T_{in} \cdot p_0$$

$$[0029] \quad = (2^n + 2^{n-1} \cdot p_{n-1} + 2^{n-2} \cdot p_{n-2} + \dots + 2 \cdot p_1 + p_0) \cdot T_{in}$$

[0030] 如图 4 所示, 2/3 分频器由五个 D 锁存器 (DL1、DL2、DL3、DL4、DL5) 和三个低功耗逻辑门 (与门、或门、或非门) 连接构成, 具体电路构成为: 频率输入信号 f_{in} 分别连接到五个 D 锁存器的时钟信号输入端, D 锁存器 DL1 的输入端 D 与或门的输出端相连接, 该或门的两个输入端分别连接 D 锁存器 DL2 的 Q 输出端和与门输出端, 该 D 锁存器 DL1 的 D 输出端输出 f_o 信号, 该 D 锁存器 DL1 的 /Q 输出端连接到 D 锁存器 DL2 的输入端 D, D 锁存器 DL2 的 /Q 输出端连接到 D 锁存器 DL3 的输入端 D, 该 D 锁存器 DL3 的 Q 输出端连接到或非门的一输入端, 该或非门的另一输入端与分频模数 mod_{in} 相连接, 该或非门的输出端连接 D 锁存器 DL4 的输入端 D, 该 D 锁存器 DL4 的 Q 输出端连接与门的一输入端, 该与门的另一输入端与 P 信号相连接, 该 D 锁存器 DL4 的 /Q 输出端连接 D 锁存器 DL5 的输入端 D, 该 D 锁存器 DL5 的 Q 输出端输出分频模数 mod_{out} 信号。在该图中, 输入的 mod_{in} 和 p 共同决定该分频器实现的是 2 分频还是三分频: 当 mod_{in} 为高电平时, 直接屏蔽或非门的另一端输入, 或非门输出结果为 0, 因此 DL4 的 Q 输出为 0, 此时无论 p 为高还是 0, sw1 的输出都为 0, 不影响 DL2 的 Q 端返回到 DL1 输出端的结果, 这种情况相当于一个 CML 结构实现 2 分频; 当 mod_{in} 电平为 0 时, p 才是有效信号, p 为 0 时实现 2 分频, p 为 1 时实现 3 分频。电路实现 3 分频。也就是说 $mod_{in} = 1$ 时, 无论 $p = 1$ 还是 $p = 0$, 都是 2 分频; 当 $mod_{in} = 0, p = 0$ 时为 2 分频, $mod_{in} = 0, p = 1$ 时实现 3 分频。

[0031] 2/3 分频器可以通过如图 5 所示的具体电路来实现。其中, Q1 与 Q2 的集电极与 vcc 相连, Q1 与 Q2 的发射极与 Q19 的集电极相通, Q3 与 Q4 的基极连通 V_{ref} , Q3 的发射极与 Q1, Q2 的发射极相连, Q4 的发射极接 Q20 的集电极, 而 Q19, Q20 的基极分别与差分输入信号 $f_{in,n}$ 以及 f_{in} 相连, Q19, Q20 的发射极与提供直流偏置的 Q26 的集电极相接。Q26 的发射极经过一个电阻接地 GND。后面的 Q6-Q9, Q21, Q22 及 Q13-Q15, Q23, Q24, 与上述连接方式相同。在图中, Q26-Q29 做为尾电流源为电路提供偏置, 或门和 DL1 锁存器公用一个 Q26 提供的电流源。当 f_{in} 为低电平时, Q26 的电流流过或门, 此时实现的功能是将 Q1 和 Q2 的信号与参考电压做比较, 比如当 Q1 和 Q2 都为低电平时, Q26 的电流就流过 Q3 及 Q3 集电极连着的电阻到达 V_{cc} , 就会使 f_o 成为低电平。在这种情况下, Q5 的基极为低电平比基极连接着参考电压的 Q4 低, 当时钟由低变成高时, 由 Q19 支路导通转成 Q20 导通, Q4 导通并且 Q5 截止, Q4 的导通使得 f_o 保持低电平。若是 Q5 的基极电压比参考电压高, 会由于 Q5 导通 Q4 截止使得 f_o 保持高电平。也就是说在 f_{in} 为高电平的时间内, Q4 和 Q5 保持原来的电平, 起到了锁存的作用。当 f_{in} 为低电平的时候, 由 Q1 与 Q2 组成的或门重新接受新信号。

[0032] 如图 6 所示, 低噪声放大器 (LNA) 采用 Cascode 放大器拓扑结构, 包括两个放大管 Q1、Q2 和一个二极管链条, 该二极管链条由基极与集电极短接的四个三极管 Q3、Q4、Q5、Q6 连接构成。放大管 Q1 和 Q2 采用共射共基连接结构, 放大管 Q1 的基极与射频输入信号 RFin 相连接, 放大管 Q2 的发射极输出射频输出信号 RFout, 二极管链条连接在放大管 Q1 的基极和放大管 Q2 的发射极之间。该二极管链条不仅为放大管 Q1、Q2 提供了偏置, 而且形成了一个输出端到输入端的反馈网络, 从而得到了一个满意的带宽特性。本低噪声放大器 (LNA) 采用共射共基结构能够减小由于电容过载而产生的密勒效应, 并且能够以较低的直流功耗获得足够的增益, 同时也大大降低了反向传输的 S12, 实现良好的片上反向隔离, 并增强了稳定性。该低噪声放大器还可以通过调整一个片外输入匹配网络来改善电路的抗干扰性。

[0033] 低噪声放大器 (LNA) 是多模导航型射频芯片的关键电路,其主要作用是放大天线从空中接收到的微弱信号,降低噪声干扰,提高接收信号灵敏度,以供系统解调出所需的信息数据,其噪声、线性和匹配等性能好坏直接影响到整个接收系统的性能。经过本低噪声放大器处理后的 RF 信号拥有足够高的增益和在宽带内低噪声的 LNA 来适应多频带内的导航信号。

[0034] 需要强调的是,本发明所述的实施例是说明性的,而不是限定性的,因此本发明并不限于具体实施方式中所述的实施例,凡是由本领域技术人员根据本发明的技术方案得出的其他实施方式,同样属于本发明保护的范围。

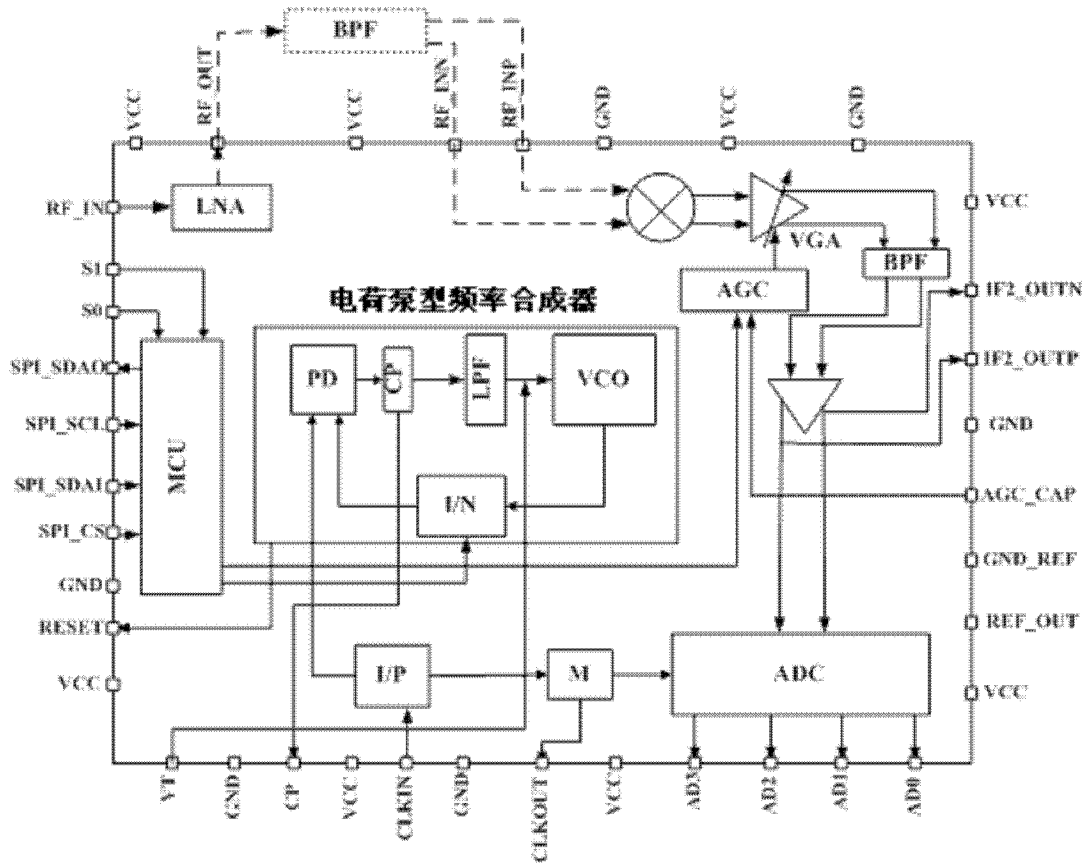


图 1

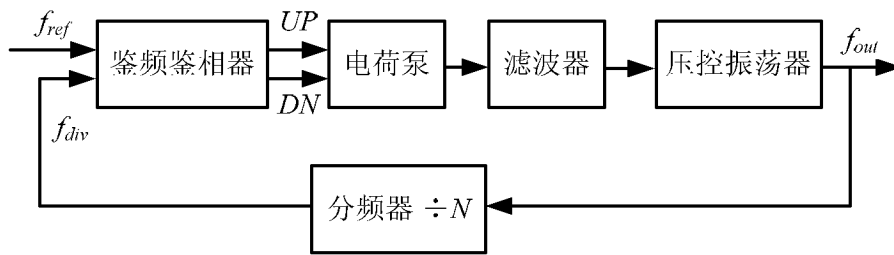


图 2

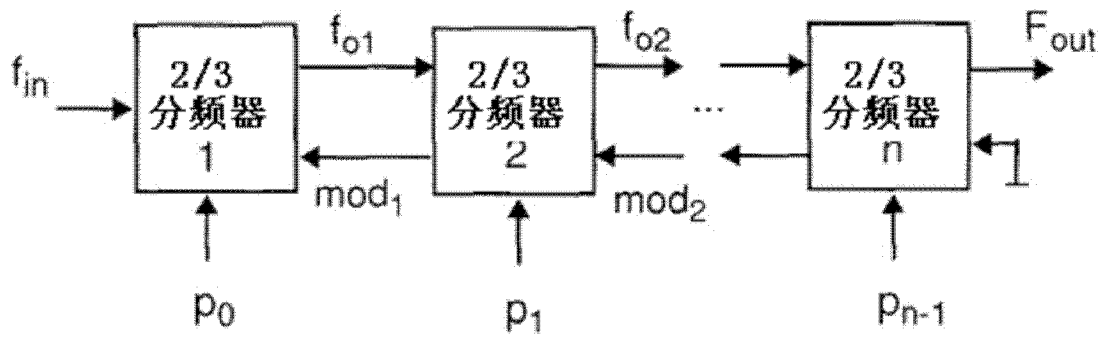


图 3

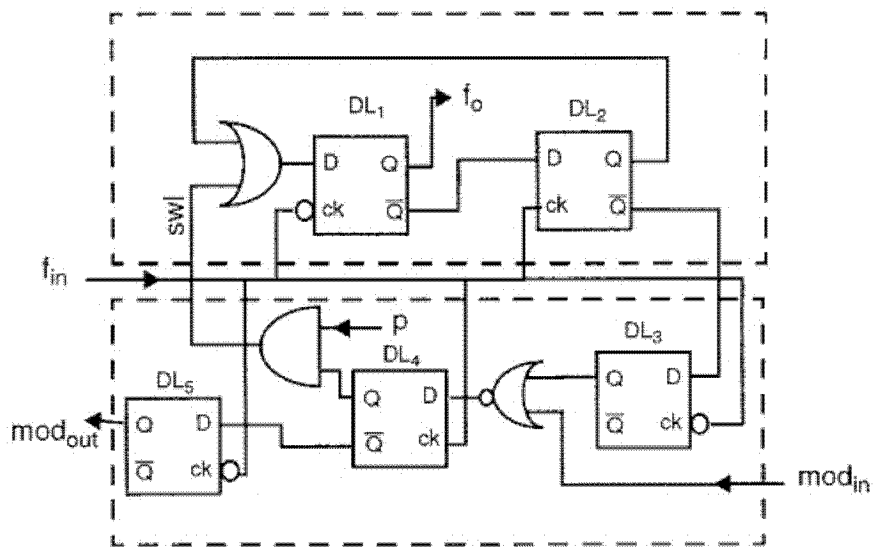


图 4

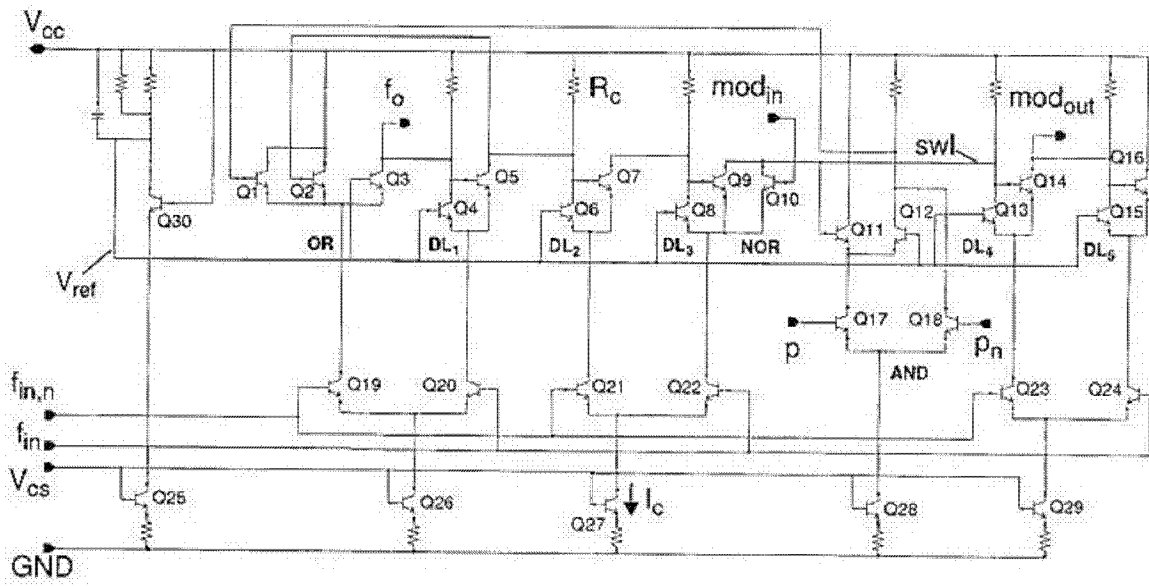


图 5

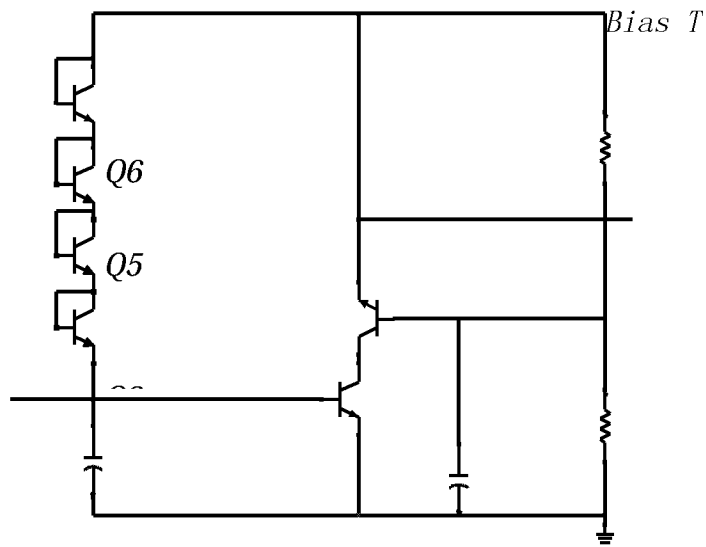


图 6