СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1424058 A1

(51) 4 G 11 C 21/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

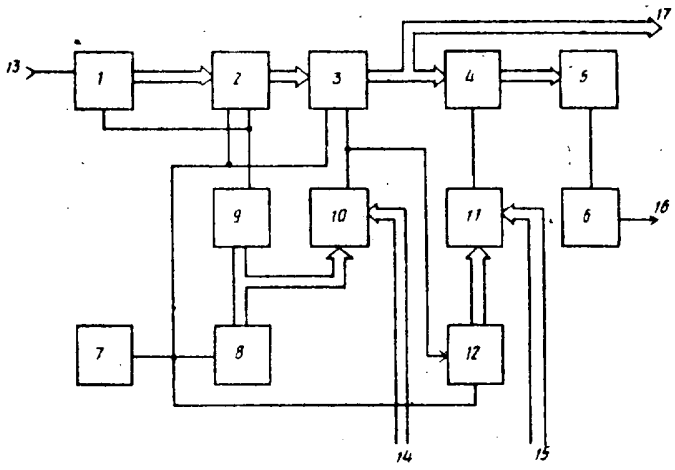
К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4094286/24-24
(22) 26.05.86
(46) 15.09.88. Бюл. № 34
(72) В.А.Гудым, А.В.Майструк, Г.Л.Фуников и М.Ю.Баранцев
(53) 681.327(088.8)
(56) Авторское свидетельство СССР № 842969, кл. G 11 C 21/00, 1979.

Авторское свидетельство СССР № 1257707, кл. G 11 C 21/00, 1984.

(54) БЛОК УПРАВЛЯЕМОЙ ЗАДЕРЖКИ

(57) Изобретение относится к вычислительной технике и может быть использовано в формирователях диаграммы направленности антенн, имиторных сигналов линейных антенн, корреляционных анализаторах и другой аппаруте обработки низкочастотных сигналов в реальном масштабе времени. Цель изобретения - расширение области применения устройства за счет повышения частоты длительности задержки входных сигналов. Цель достигается тем, что в блок управляемой задержки, содержащий аналого-цифровой преобразователь 1, рециркулятор 2, регистр 4, цифроаналоговый преобразователь 5, генератор 7 импульсов, счетчики 8 и 12, блок 10 сравнения и фильтр 6 нижних частот, введены элемент ИЛИ 9, рециркулятор 3, и блок 11 сравнения, причем частота дискретизации входного сигнала и суммарный объем памяти обоих рециркуляторов увеличены в несколько раз. Рециркуляторы имеют кратный объем памяти. Период циркуляции информации рециркулятора равен периоду дискретизации входного сигнала. Последовательное включение рециркуляторов позволяет записывать в первый рециркулятор 2 за период циркуляции несколько выборок, запоминать их на длительное время, а при перезаписи во второй рециркулятор 3 восстанавливать сжатую копию сигнала. Это упрощает синхронизацию считывания сигнала и восстановления временного масштаба сигнала на выходе устройства. 1 ил.



(19) SU (11) 1424058 A1

Изобретение относится к вычислительной технике и может быть использовано в формирователях диаграммы направленности антенн, имитаторах сигналов линейных антенн, корреляционных анализаторах и другой аппаратуре обработки низкочастотных сигналов в реальном масштабе времени.

Целью изобретения является расширение области применения устройства за счет повышения частоты длительности задержки входных сигналов.

На чертеже приведена структурная схема устройства.

Устройство содержит аналого-цифровой преобразователь 1, рециркуляторы 2 и 3, регистр 4, цифро-аналоговый преобразователь 5, фильтр 6 нижних частот, генератор 7 импульсов, первый счетчик 8, элемент ИЛИ 9, первый блок 10 сравнения, второй блок 11 сравнения и второй счетчик 12. Входной сигнал поступает по входу 13, управляющие величиной задержки коды - по входам 14 и 15, выход задержанного сигнала осуществляется по выходу 16, а вывод задержанной сжатой копии сигнала - по выходу 17.

В соответствии с теоремой Котельникова верхняя частота входного сигнала в устройстве-прототипе равна $f_c \leq 1/2T_Д = 1/2N_0T_{сдв}$, где $T_Д$ - период дискретизации входного сигнала, равный периоду циркуляции выборок сигнала в рециркуляторе ($T_ц$); N_0 - объем памяти рециркулятора; $T_{сдв}$ - период сдвига информационных импульсов в рециркуляторе.

Учитывая, что устройства работают на предельных значениях сдвиговой частоты, увеличение длительности задержки за счет увеличения объема памяти рециркулятора приводит к снижению верхней частоты сигнала. Для устранения этого в устройстве включены последовательно два рециркулятора, причем первый рециркулятор с большим объемом памяти, равный $KN+1$, а второй - с объемом памяти, равным $N+1$ (дополнительная ячейка необходима для организации сжатия и сдвига информации относительно тактового импульса записи). Запись выборок входного сигнала в оба рециркулятора происходит с периодом, равным $N \cdot T_{сдв}$, причем импульс записи во второй рециркулятор является импульсом считывания для первого рециркулятора. Таким образом, за период циркуляции в первый рециркулятор записываются K выборок, однако последовательность номеров записанных выборок относительно тактового импульса записи не сохраняется, т.е. в первом рециркуляторе отсутствует сжатая копия сигнала. Принятый принцип записи не нарушает последовательности выборок сигнала при считывании из рециркулятора, однако шаг задержки сигнала при этом равен периоду циркуляции информации в первом рециркуляторе $T_ц = (KN + 1) \cdot T_{сдв}$. Для получения первоначального шага задержки, равного $(N + 1)T_{сдв}$, выборки сигнала переписывается во второй рециркулятор, при этом восстанавливается сжатая копия сигнала. Организация считывания сигнала аналогична прототипу. Формируемая сжатая копия выходного сигнала может использоваться при построении различных корреляционных анализаторов, работающих в реальном масштабе времени.

Максимальное время задержки сигнала в первом рециркуляторе равно $t_{з1} = N(KN + 1)T_{сдв}$, а во втором - $t_{з2} = N(N + 1) \cdot T_{сдв}$. Таким образом, суммарная длительность задержки $t_з = [(K + 1)N + 2]NT_{сдв}$ в $K + 1$ раз превышает длительность задержки сигнала в устройстве-прототипе. Изменяя величины K и N (т.е. объем памяти рециркуляторов), можно в широких пределах изменять длительность задержки на ширину полосы частот входного сигнала. Например, если объем первого рециркулятора выбрать равным $3,5\ N_0$, а второго $N_0/2$, то длительность задержки и полоса частот входного сигнала увеличатся в 2 раза.

Основным узлом устройства является рециркулятор, предназначенный для записи, сжатия во времени и задержки сигнала. Он может быть выполнен в аналоговом или цифровом варианте и иметь различные известные аппаратурные решения. В устройстве применены цифровые рециркуляторы, выполненные на микросхемах серии 505 и 155. Для синхронизации процессов записи и сдвига сигнала в рециркуляторе используется последовательность с выхода генератора 7 импульсов, следующая с периодом $T_{сдв}$, и импульс записи сигнала в рециркулятор, сле-

дующий с периодом $T_э = T_ц/K = T_{ц2}$ соответственно с выхода элемента ИЛИ 9 рециркулятора 2 или с выхода блока 10 сравнения рециркулятора 3. Период циркуляции выборки сигнала в рециркуляторе равен $(KN + 1)T_{сдв}$ т.е. отличается на величину $T_{сдв}$ от $T_э$. Это приводит к тому, что выборка выходного сигнала, записанная в рециркулятор в момент прихода импульса записи, с каждой циркуляцией сдвигается на $T_{сдв}$ относительно импульса записи. Следовательно, если выделить m-й тактовый импульс с выхода генератора 7 импульсов и использовать его в качестве импульса записи в рециркулятор 3, будет производиться запись выборок входного сигнала, задержанная на время $t_{з1} = mT_{сдв}(KN + 1)$. Аналогично, если выделить n-й тактовый импульс относительно импульса записи во второй рециркулятор 3 и использовать его для записи информации в регистр 4, то задержка сигнала в рециркуляторе 3 будет равна $t_{з2} = nT_{сдв}(N + 1)$.

Устройство работает следующим образом.

Последовательность с выхода генератора 7 импульсов поступает на вход счетчика 8, имеющего коэффициент пересчета N. При установке на его выходе нулевого кода на выходе элемента ИЛИ 9 формируется импульс, поступающий на входы аналого-цифрового преобразователя 1 и рециркулятора 2, который служит для взятия и записи выборки входного сигнала, причем за один период циркуляции информации в рециркуляторе 2 будут записаны К выборок сигнала. Вследствие включения дополнительной (KN + 1)-й ячейки памяти в кольцо циркуляции записанные выборки в каждой циркуляции смещаются на один такт относительно импульса записи, что позволяет организовать считывание задержанного сигнала, выделяя соответствующий тактовый импульс относительно импульса записи, который используется для перезаписи выборок сигнала в рециркулятор 3. Код выделяемого импульса поступает с входа 14 на вход блока 10 сравнения, на другой вход которого поступает код с выхода счетчика 8. Импульс с выхода блока 10 сравнения подается на вход записи рециркулятора 3 для перезаписи выборки сигнала и на установочный вход сброса счетчика 12 для привязки нулевого кода на его выходе к импульсу перезаписи. Коэффициент пересчета счетчика 12 также равен N. Вследствие того, что период перезаписи сигнала в рециркулятор 3 соответствует периоду циркуляции выборок, на выходе рециркулятора 3 при перезаписи формируется сжатая копия входного сигнала, которая поступает на вход 17 устройства. Считывание сигнала из рециркулятора 3 происходит аналогично считыванию из первого при помощи блока 11 сравнения и счетчика 12. Импульсы с выхода блока 11 сравнения поступают на синхровход регистра 4 для записи в него считываемых выборок сигнала. Эти выборки поступают затем на цифроаналоговый преобразователь 5, восстанавливающий аналоговую форму сигнала, и через фильтр 6 нижних частот задержанный входной сигнал поступает на выход 16 устройства.

Время задержки сигнала в устройстве, устанавливаемое кодами по входам 15 и 14, равно $t_з = mT_{сдв}(KN+1) + nT_{сдв}(N+1)$, где m и n – соответственно код задержки первого и второго рециркуляторов. Шаг перестройки задержки сигнала равен $N \cdot T_{сдв}$.

Формула изобретения

Блок управляемой задержки, содержащий первый рециркулятор, информационные входы которого подключены к выходам аналого-цифрового преобразователя, входы которого являются одноименными входами устройства, генератор импульсов, выход которого подключен к тактовым входам первого и второго счетчиков и первого рециркулятора, вход записи которого является входом разрешения записи устройства, выходы первого счетчика подключены к входам первой группы первого блока сравнения, входы второй группы которого являются первой группой входов кода временной задержки устройства, регистр, отличающийся тем, что, с целью расширения области применения за счет повышения частоты длительности задержки входных сигналов, он содержит второй рециркулятор, второй блок сравнения и элемент ИЛИ, входы которого подключены

к выходам первого счетчика, выход элемента ИЛИ подключен к входу записи первого рециркулятора, выход первого блока сравнения подключен к входу сброса второго счетчика и входу записи второго рециркулятора, тактовый вход которого подключен к выходу генератора тактовых импульсов и тактовому входу второго счетчика, выходы которого подключены к входам первой группы второго блока сравнения, входы второй группы которого являются второй группой входов кода временной задержки устройства, выход второго блока сравнения подключен к синхровходу регистра, выходы которого являются первой группой информационных выходов устройства, выходы второго рециркулятора подключены к информационным входам регистра и являются второй группой информационных выходов устройства.

Составитель С. Шустенко
Редактор А. Лежнина Техред Л.Олийнык Корректор М. Васильева

Заказ 4691/53 Тираж 590 Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4