

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-100450

(P2016-100450A)

(43) 公開日 平成28年5月30日 (2016.5.30)

(51) Int. Cl. F I テーマコード (参考)
 HO 1 L 21/338 (2006.01) HO 1 L 29/80 H 5 F 1 O 2
 HO 1 L 29/778 (2006.01)
 HO 1 L 29/812 (2006.01)

審査請求 未請求 請求項の数 11 O L (全 25 頁)

(21) 出願番号 特願2014-236195 (P2014-236195)
 (22) 出願日 平成26年11月21日 (2014.11.21)

(71) 出願人 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100088672
 弁理士 吉竹 英俊
 (74) 代理人 100088845
 弁理士 有田 貴弘
 (72) 発明者 吹田 宗義
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内
 (72) 発明者 南條 拓真
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内

最終頁に続く

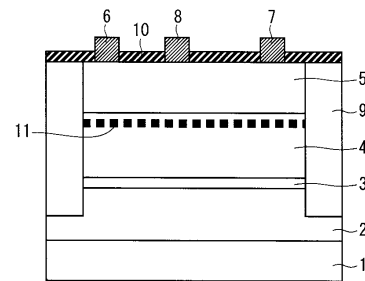
(54) 【発明の名称】 ヘテロ接合電界効果型トランジスタおよびその製造方法

(57) 【要約】

【課題】本発明は、二次元電子ガスの閉じ込めを向上させかつ移動度を改善し、高電圧・高周波で動作することが可能なヘテロ接合電界効果型トランジスタおよびその製造方法を提供することを目的とする。

【解決手段】本発明によるヘテロ接合電界効果型トランジスタは、第2の窒化物半導体層3のバンドギャップエネルギーは、第4の窒化物半導体層5のバンドギャップエネルギー以上、かつA1Nのバンドギャップエネルギーよりも小さく、第4の窒化物半導体層5のバンドギャップエネルギーは、第1の窒化物半導体層2のバンドギャップエネルギーよりも大きく、第1の窒化物半導体層2のバンドギャップエネルギーは、第3の窒化物半導体層4のバンドギャップエネルギーよりも大きく、第2の窒化物半導体層3と第3の窒化物半導体層4との界面における価電子帯準位は、フェルミ準位よりも低いことを特徴とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

窒化物半導体からなるヘテロ接合電界効果型トランジスタであって、
 基板上に形成されたバッファ層である第 1 の窒化物半導体層と、
 前記第 1 の窒化物半導体層上に形成された障壁層である第 2 の窒化物半導体層と、
 前記第 2 の窒化物半導体層上に形成されたチャネル層である第 3 の窒化物半導体層と、
 前記第 3 の窒化物半導体層上に形成された電子供給層である第 4 の窒化物半導体層と、
 を備え、

前記第 1 の窒化物半導体層は、 $Al_a In_b Ga_{1-(a+b)} N$ ($0 < a < 1$ 、 $0 < b < 1$ 、 $0 < a + b < 1$) であり、

前記第 2 の窒化物半導体層は、 $Al_c In_d Ga_{1-(c+d)} N$ ($0 < c < 1$ 、 $0 < d < 1$ 、 $0 < c + d < 1$) であり、

前記第 3 の窒化物半導体層は、 $Al_e In_f Ga_{1-(e+f)} N$ ($0 < e < 1$ 、 $0 < f < 1$ 、 $0 < e + f < 1$) であり、

前記第 4 の窒化物半導体層は、 $Al_g In_h Ga_{1-(g+h)} N$ ($0 < g < 1$ 、 $0 < h < 1$ 、 $0 < g + h < 1$) であり、

前記第 2 の窒化物半導体層のバンドギャップエネルギーは、前記第 4 の窒化物半導体層のバンドギャップエネルギー以上、かつ AlN のバンドギャップエネルギーよりも小さく、

前記第 4 の窒化物半導体層のバンドギャップエネルギーは、前記第 1 の窒化物半導体層のバンドギャップエネルギーよりも大きく、

前記第 1 の窒化物半導体層のバンドギャップエネルギーは、前記第 3 の窒化物半導体層のバンドギャップエネルギーよりも大きく、

前記第 2 の窒化物半導体層と前記第 3 の窒化物半導体層との界面における価電子帯準位は、フェルミ準位よりも低いことを特徴とする、ヘテロ接合電界効果型トランジスタ。

【請求項 2】

前記第 4 の窒化物半導体層上の予め定められた領域であって、前記第 4 の窒化物半導体層に対してショットキー接触するように形成されたゲート電極と、

前記第 4 の窒化物半導体層上であって、前記第 4 の窒化物半導体層に対してオーミック接触するように前記ゲート電極の一方側と他方側とに各々形成されたソース電極およびドレイン電極と、

前記第 4 の窒化物半導体層の表面から前記第 1 の窒化物半導体層に渡って形成された素子分離領域と、
 をさらに備えることを特徴とする、請求項 1 に記載のヘテロ接合電界効果型トランジスタ。

【請求項 3】

前記第 1 の窒化物半導体層のバンドギャップエネルギーと前記第 3 の窒化物半導体層のバンドギャップエネルギーとの差は、 $0.17 eV$ 以下であることを特徴とする、請求項 1 または 2 に記載のヘテロ接合電界効果型トランジスタ。

【請求項 4】

前記第 2 の窒化物半導体層の膜厚は、 $1 nm$ 以上 $10 nm$ 以下であることを特徴とする、請求項 1 から 3 のいずれか 1 項に記載のヘテロ接合電界効果型トランジスタ。

【請求項 5】

前記第 2 の窒化物半導体層は、 $Al_m Ga_{1-m} N$ ($0 < m < 1$) であることを特徴とする、請求項 1 から 4 のいずれか 1 項に記載のヘテロ接合電界効果型トランジスタ。

【請求項 6】

前記第 1 の窒化物半導体層は、 $Al_n Ga_{1-n} N$ ($0 < n < 0.073$) であることを特徴とする、請求項 1 から 5 のいずれか 1 項に記載のヘテロ接合電界効果型トランジスタ。

【請求項 7】

10

20

30

40

50

前記第 1 の窒化物半導体層と前記第 2 の窒化物半導体層との界面における伝導帯準位は、フェルミ準位よりも高いことを特徴とする、請求項 1 から 6 のいずれか 1 項に記載のヘテロ接合電界効果型トランジスタ。

【請求項 8】

前記第 3 の窒化物半導体層のバンドギャップエネルギーは、GaN のバンドギャップエネルギー以上であることを特徴とする、請求項 1 から 7 のいずれか 1 項に記載のヘテロ接合電界効果型トランジスタ。

【請求項 9】

前記第 3 の窒化物半導体層は、 $Al_x Ga_{1-x} N$ ($0 < x < 1$) であることを特徴とする、請求項 1 から 7 のいずれか 1 項に記載のヘテロ接合電界効果型トランジスタ。

10

【請求項 10】

前記第 3 の窒化物半導体層は、GaN であることを特徴とする、請求項 1 から 7 のいずれか 1 項に記載のヘテロ接合電界効果型トランジスタ。

【請求項 11】

窒化物半導体からなるヘテロ接合電界効果型トランジスタの製造方法であって、

(a) 基板上にパuffers 層である第 1 の窒化物半導体層を形成する工程と、

(b) 前記第 1 の窒化物半導体層上に障壁層である第 2 の窒化物半導体層を形成する工程と、

(c) 前記第 2 の窒化物半導体層上にチャネル層である第 3 の窒化物半導体層を形成する工程と、

20

(d) 前記第 3 の窒化物半導体層上に電子供給層である第 4 の窒化物半導体層を形成する工程と、

を備え、

前記第 1 の窒化物半導体層は、 $Al_a In_b Ga_{1-(a+b)} N$ ($0 < a < 1$ 、 $0 < b < 1$ 、 $0 < a + b < 1$) であり、

前記第 2 の窒化物半導体層は、 $Al_c In_d Ga_{1-(c+d)} N$ ($0 < c < 1$ 、 $0 < d < 1$ 、 $0 < c + d < 1$) であり、

前記第 3 の窒化物半導体層は、 $Al_e In_f Ga_{1-(e+f)} N$ ($0 < e < 1$ 、 $0 < f < 1$ 、 $0 < e + f < 1$) であり、

前記第 4 の窒化物半導体層は、 $Al_g In_h Ga_{1-(g+h)} N$ ($0 < g < 1$ 、 $0 < h < 1$ 、 $0 < g + h < 1$) であり、

30

前記第 2 の窒化物半導体層のバンドギャップエネルギーは、前記第 4 の窒化物半導体層のバンドギャップエネルギー以上、かつ AlN のバンドギャップエネルギーよりも小さく、

前記第 4 の窒化物半導体層のバンドギャップエネルギーは、前記第 1 の窒化物半導体層のバンドギャップエネルギーよりも大きく、

前記第 1 の窒化物半導体層のバンドギャップエネルギーは、前記第 3 の窒化物半導体層のバンドギャップエネルギーよりも大きく、

前記第 2 の窒化物半導体層と前記第 3 の窒化物半導体層との界面における価電子帯準位は、フェルミ準位よりも低いことを特徴とする、ヘテロ接合電界効果型トランジスタの製造方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、窒化物を含む半導体からなるヘテロ接合電界効果型トランジスタおよびその製造方法に関する。

【背景技術】

【0002】

窒化物半導体を用いた HEMT (High Electron Mobility Transistor) は、高破壊電界かつ高電子移動度という特長を有しており、高周波・高出力で動作するデバイスとして

50

期待されている。従来の窒化物を含む半導体からなるヘテロ接合電界効果型トランジスタにおいて、高周波化に伴いゲート長の微細化が必要になると、ゲートによる二次元電子ガスの変調効果が低下する、いわゆる短チャンネル効果が発生する（例えば、非特許文献1参照）。

【0003】

上記の短チャンネル効果を抑制するためには、二次元電子ガスの閉じ込めを高めるエピタキシャル構造が効果的であり、 $Al_{x_1}Ga_{1-x_1}N$ 電子供給層/ GaN チャンネル層からなる窒化物半導体を含むヘテロ接合電界効果型トランジスタにおいて、 $Al_{x_1}Ga_{1-x_1}N$ 電子供給層のバンドギャップエネルギーよりも小さいバンドギャップエネルギーを有する $Al_{x_2}Ga_{1-x_2}N$ ($1 > x_1 > x_2 > 0$) からなる障壁層を GaN チャンネル層の下層に設けることによって、二次元電子ガスの閉じ込めを向上させる構造が提案されている（例えば、特許文献1参照）。

10

【0004】

また、基板上に形成された窒化物半導体からなるバッファ層、障壁層、チャンネル層、および電子供給層を順次積層してなるヘテロ接合電界効果型トランジスタにおいて、障壁層を AlN にすることによって、二次元電子ガスの閉じ込めを向上させる構造が提案されている（例えば、特許文献2参照）。

【先行技術文献】

【特許文献】

【0005】

20

【特許文献1】特許第3369464号公報

【特許文献2】特開2013-149732号公報

【非特許文献】

【0006】

【非特許文献1】L.Klay他、"Short-channel effects in AlGaIn/GaN HEMTs"、Materials Science and Engineering B82、2001、p.p.238-240

【発明の概要】

【発明が解決しようとする課題】

【0007】

特許文献1では、 $Al_{x_1}Ga_{1-x_1}N/GaN/Al_{x_2}Ga_{1-x_2}N$ ($1 > x_1 > x_2 > 0$) の構造とすることで二次元電子ガスの閉じ込めが向上し、短チャンネル効果は抑制されている。しかし、キャリア閉じ込めの障壁層として形成された $AlGaN$ 層が3元であるため、キャリアは合金散乱を受けて移動度が低下し、電流値の減少や高周波特性の低下といった問題があった。

30

【0008】

また、特許文献2では、チャンネル層と障壁層との界面において高濃度の二次元正孔ガスが生じ、高濃度の正孔によってインパクトイオン化が引き起こされやすくなり、耐圧の低下、ドレイン電流-電圧特性におけるキックの発生、またはパルス特性の劣化といった問題があった。

【0009】

40

本発明は、このような問題を解決するためになされたものであり、二次元電子ガスの閉じ込めを向上させかつ移動度を改善し、高電圧・高周波で動作することが可能なヘテロ接合電界効果型トランジスタおよびその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

上記の課題を解決するために、本発明によるヘテロ接合電界効果型トランジスタは、窒化物半導体からなるヘテロ接合電界効果型トランジスタであって、基板上に形成されたバッファ層である第1の窒化物半導体層と、第1の窒化物半導体層上に形成された障壁層である第2の窒化物半導体層と、第2の窒化物半導体層上に形成されたチャンネル層である第3の窒化物半導体層と、第3の窒化物半導体層上に形成された電子供給層である第4の窒

50

化物半導体層とを備え、第1の窒化物半導体層は、 $Al_a In_b Ga_{1-(a+b)} N$ ($0 < a < 1$ 、 $0 < b < 1$ 、 $0 < a + b < 1$)であり、第2の窒化物半導体層は、 $Al_c In_d Ga_{1-(c+d)} N$ ($0 < c < 1$ 、 $0 < d < 1$ 、 $0 < c + d < 1$)であり、第3の窒化物半導体層は、 $Al_e In_f Ga_{1-(e+f)} N$ ($0 < e < 1$ 、 $0 < f < 1$ 、 $0 < e + f < 1$)であり、第4の窒化物半導体層は、 $Al_g In_h Ga_{1-(g+h)} N$ ($0 < g < 1$ 、 $0 < h < 1$ 、 $0 < g + h < 1$)であり、第2の窒化物半導体層のバンドギャップエネルギーは、第4の窒化物半導体層のバンドギャップエネルギー以上、かつ AlN のバンドギャップエネルギーよりも小さく、第4の窒化物半導体層のバンドギャップエネルギーは、第1の窒化物半導体層のバンドギャップエネルギーよりも大きく、第1の窒化物半導体層のバンドギャップエネルギーは、第3の窒化物半導体層のバンドギャップエネルギーよりも大きく、第2の窒化物半導体層と第3の窒化物半導体層との界面における価電子帯準位は、フェルミ準位よりも低いことを特徴とする。

10

【0011】

また、本発明によるヘテロ接合電界効果型トランジスタの製造方法は、窒化物半導体からなるヘテロ接合電界効果型トランジスタの製造方法であって、(a)基板上にバッファ層である第1の窒化物半導体層を形成する工程と、(b)第1の窒化物半導体層上に障壁層である第2の窒化物半導体層を形成する工程と、(c)第2の窒化物半導体層上にチャネル層である第3の窒化物半導体層を形成する工程と、(d)第3の窒化物半導体層上に電子供給層である第4の窒化物半導体層を形成する工程とを備え、第1の窒化物半導体層は、 $Al_a In_b Ga_{1-(a+b)} N$ ($0 < a < 1$ 、 $0 < b < 1$ 、 $0 < a + b < 1$)であり、第2の窒化物半導体層は、 $Al_c In_d Ga_{1-(c+d)} N$ ($0 < c < 1$ 、 $0 < d < 1$ 、 $0 < c + d < 1$)であり、第3の窒化物半導体層は、 $Al_e In_f Ga_{1-(e+f)} N$ ($0 < e < 1$ 、 $0 < f < 1$ 、 $0 < e + f < 1$)であり、第4の窒化物半導体層は、 $Al_g In_h Ga_{1-(g+h)} N$ ($0 < g < 1$ 、 $0 < h < 1$ 、 $0 < g + h < 1$)であり、第2の窒化物半導体層のバンドギャップエネルギーは、第4の窒化物半導体層のバンドギャップエネルギー以上、かつ AlN のバンドギャップエネルギーよりも小さく、第4の窒化物半導体層のバンドギャップエネルギーは、第1の窒化物半導体層のバンドギャップエネルギーよりも大きく、第1の窒化物半導体層のバンドギャップエネルギーは、第3の窒化物半導体層のバンドギャップエネルギーよりも大きく、第2の窒化物半導体層と第3の窒化物半導体層との界面における価電子帯準位は、フェルミ準位よりも低いことを特徴とする。

20

30

【発明の効果】

【0012】

本発明によると、ヘテロ接合電界効果型トランジスタは、窒化物半導体からなるヘテロ接合電界効果型トランジスタであって、基板上に形成されたバッファ層である第1の窒化物半導体層と、第1の窒化物半導体層上に形成された障壁層である第2の窒化物半導体層と、第2の窒化物半導体層上に形成されたチャネル層である第3の窒化物半導体層と、第3の窒化物半導体層上に形成された電子供給層である第4の窒化物半導体層とを備え、第1の窒化物半導体層は、 $Al_a In_b Ga_{1-(a+b)} N$ ($0 < a < 1$ 、 $0 < b < 1$ 、 $0 < a + b < 1$)であり、第2の窒化物半導体層は、 $Al_c In_d Ga_{1-(c+d)} N$ ($0 < c < 1$ 、 $0 < d < 1$ 、 $0 < c + d < 1$)であり、第3の窒化物半導体層は、 $Al_e In_f Ga_{1-(e+f)} N$ ($0 < e < 1$ 、 $0 < f < 1$ 、 $0 < e + f < 1$)であり、第4の窒化物半導体層は、 $Al_g In_h Ga_{1-(g+h)} N$ ($0 < g < 1$ 、 $0 < h < 1$ 、 $0 < g + h < 1$)であり、第2の窒化物半導体層のバンドギャップエネルギーは、第4の窒化物半導体層のバンドギャップエネルギー以上、かつ AlN のバンドギャップエネルギーよりも小さく、第4の窒化物半導体層のバンドギャップエネルギーは、第1の窒化物半導体層のバンドギャップエネルギーよりも大きく、第1の窒化物半導体層のバンドギャップエネルギーは、第3の窒化物半導体層のバンドギャップエネルギーよりも大きく、第2の窒化物半導体層と第3の窒化物半導体層との界面における価電子帯準位は、フェルミ準位よりも低いため、二次元電子ガスの閉じ込めを向上させかつ移動度を改善し、高電圧・高

40

50

周波で動作することが可能となる。

【0013】

また、ヘテロ接合電界効果型トランジスタの製造方法は、窒化物半導体からなるヘテロ接合電界効果型トランジスタの製造方法であって、(a)基板上にバッファ層である第1の窒化物半導体層を形成する工程と、(b)第1の窒化物半導体層上に障壁層である第2の窒化物半導体層を形成する工程と、(c)第2の窒化物半導体層上にチャネル層である第3の窒化物半導体層を形成する工程と、(d)第3の窒化物半導体層上に電子供給層である第4の窒化物半導体層を形成する工程とを備え、第1の窒化物半導体層は、 $Al_a In_b Ga_{1-(a+b)} N$ ($0 < a < 1, 0 < b < 1, 0 < a+b < 1$)であり、第2の窒化物半導体層は、 $Al_c In_d Ga_{1-(c+d)} N$ ($0 < c < 1, 0 < d < 1, 0 < c+d < 1$)であり、第3の窒化物半導体層は、 $Al_e In_f Ga_{1-(e+f)} N$ ($0 < e < 1, 0 < f < 1, 0 < e+f < 1$)であり、第4の窒化物半導体層は、 $Al_g In_h Ga_{1-(g+h)} N$ ($0 < g < 1, 0 < h < 1, 0 < g+h < 1$)であり、第2の窒化物半導体層のバンドギャップエネルギーは、第4の窒化物半導体層のバンドギャップエネルギー以上、かつ AlN のバンドギャップエネルギーよりも小さく、第4の窒化物半導体層のバンドギャップエネルギーは、第1の窒化物半導体層のバンドギャップエネルギーよりも大きく、第1の窒化物半導体層のバンドギャップエネルギーは、第3の窒化物半導体層のバンドギャップエネルギーよりも大きく、第2の窒化物半導体層と第3の窒化物半導体層との界面における価電子帯準位は、フェルミ準位よりも低いため、二次元電子ガスの閉じ込めを向上させかつ移動度を改善し、高電圧・高周波で動作することが可能となる。

10

20

【図面の簡単な説明】

【0014】

【図1】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの構造の一例を示す図である。

【図2】本発明の実施の形態によるキャリア濃度の分布の一例を示す図である。

【図3】本発明の実施の形態による第1の窒化物半導体層と第3の窒化物半導体層とのバンドギャップエネルギー差と、電子および正孔のピーク濃度との関係の一例を示す図である。

【図4】本発明の実施の形態による第1の窒化物半導体層と第3の窒化物半導体層とのバンドギャップエネルギー差と、電子および正孔のピーク濃度との関係の一例を示す図である。

30

【図5】本発明の実施の形態によるキャリア濃度の分布の一例を示す図である。

【図6】本発明の実施の形態による第2の窒化物半導体層の膜厚と、正孔のピーク濃度との関係の一例を示す図である。

【図7】本発明の実施の形態による第1の窒化物半導体層のAl組成と、電子および正孔のピーク濃度との関係の一例を示す図である。

【図8】本発明の実施の形態による第1の窒化物半導体層のAl組成と、電子および正孔のピーク濃度との関係の一例を示す図である。

【図9】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの構造の他の一例を示す図である。

40

【図10】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの構造の他の一例を示す図である。

【図11】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの構造の他の一例を示す図である。

【図12】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの構造の他の一例を示す図である。

【図13】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの構造の他の一例を示す図である。

【図14】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの構造の他の一

50

例を示す図である。

【図 15】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの構造の他の一例を示す図である。

【図 16】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの構造の他の一例を示す図である。

【図 17】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの構造の他の一例を示す図である。

【図 18】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造工程の一例を示す図である。

【図 19】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造工程の一例を示す図である。

10

【図 20】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造工程の一例を示す図である。

【図 21】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造工程の一例を示す図である。

【図 22】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造工程の一例を示す図である。

【図 23】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造工程の一例を示す図である。

【図 24】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造工程の一例を示す図である。

20

【図 25】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造工程の一例を示す図である。

【図 26】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造工程の一例を示す図である。

【図 27】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造工程の一例を示す図である。

【図 28】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造工程の一例を示す図である。

【図 29】本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造工程の一例を示す図である。

30

【図 30】前提技術によるヘテロ接合電界効果型トランジスタの構造の一例を示す図である。

【図 31】前提技術によるキャリア濃度の分布の一例を示す図である。

【発明を実施するための形態】

【0015】

本発明の実施の形態について、図面に基づいて以下に説明する。

【0016】

<前提技術>

まず、本発明の前提となる技術（前提技術）について説明する。

40

【0017】

図 30 は、前提技術によるヘテロ接合電界効果型トランジスタの構造の一例を示す図である。なお、図 30 に示す構造は、特許文献 2 に示されるヘテロ接合電界効果型トランジスタの構造に対応している。

【0018】

図 30 に示すように、前提技術によるヘテロ接合電界効果型トランジスタは、半絶縁性 SiC 基板 20 上に形成された $Al_{0.05}Ga_{0.95}N$ からなるバッファ層 21 と、バッファ層 21 上に形成された AlN からなる AlN 障壁層 22 と、AlN 障壁層 22 上に形成され、バッファ層 21 および AlN 障壁層 22 よりも小さいバンドギャップを有する GaN からなるチャンネル層 23 と、チャンネル層 23 上に形成され、当該チャンネル層 23

50

よりも大きいバンドギャップを有する $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ からなる電子供給層 24 とを備えている。

【0019】

また、電子供給層 24 の表面上には、ショットキー電極として形成された Ni/Au からなるゲート電極 27 と、当該ゲート電極 27 を挟んで対向するようにオーミック電極として形成された Ti/Al からなるソース電極 25 およびドレイン電極 26 とを備えている。また、素子分離領域 28 は、隣接するヘテロ接合型電界効果トランジスタを分離するために設けられた領域である。また、電子供給層 24 の表面上のソース電極 25、ドレイン電極 26、ゲート電極 27 以外には、絶縁膜 29 が覆うように形成されている。

【0020】

図 31 は、図 30 に示されたエピタキシャル構造である $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}/\text{GaN}/\text{AlN}/\text{Al}_{0.05}\text{Ga}_{0.95}\text{N}$ 構造におけるバンド構造とキャリア分布との関係を、一次元バンド計算シミュレータソフトを用いて計算した結果を示している。ここで、バッファ層 21 は $\text{Al}_{0.05}\text{Ga}_{0.95}\text{N}$ で膜厚 300 nm、 AlN 障壁層 22 は AlN で膜厚 1 nm、チャンネル層 23 は GaN で膜厚 120 nm、電子供給層 24 は $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ で膜厚 30 nm とし、各窒化物半導体層のキャリア濃度は $1 \times 10^{16} \text{ cm}^{-3}$ とし、電子供給層 24 の表面ピンングエネルギーを 1.42 eV として計算した。

【0021】

図 31 に示すように、図 30 に示す各窒化物半導体層の中で最もバンドギャップが大きい AlN 障壁層 22 をチャンネル層 23 の直下層として形成することによって、二次元電子ガス 30 の分布は、電子供給層 24 とチャンネル層 23 との界面近くにはほぼ全体が閉じ込められる。この二次元電子ガス 30 の閉じ込めが向上することによって、ゲート電極 27 のゲート長が短くなっても、ゲート電極 27 による二次元電子ガス 30 の変調制御が可能となり（すなわち、短チャンネル効果が抑制され）、効率向上も含めた高周波領域でのトランジスタ特性の向上が可能となる。

【0022】

しかし、前提技術では、図 31 に示すように、チャンネル層 23 と AlN 障壁層 22 との界面において価電子帯準位 (Ev) がフェルミ準位 (Ef) より高くなっているため、二次元正孔ガス 31 が高濃度（ピーク濃度約 $1 \times 10^{19} \text{ cm}^{-3}$ ）で形成されることを見出した。この高濃度の正孔によってインパクトイオン化が引き起こされやすくなり、耐圧の低下、ドレイン電流 - 電圧特性におけるキックの発生、またはパルス特性の劣化などの問題が生じる。本発明は、このような問題を解決するためになされたものであり、以下に詳細に説明する。

【0023】

<実施の形態>

<構成>

まず、本発明の実施の形態によるヘテロ接合電界効果型トランジスタの構成について説明する。

【0024】

図 1 は、本発明の実施の形態によるヘテロ接合電界効果型トランジスタの構造の一例を示す図である。

【0025】

図 1 に示すように、本実施の形態によるヘテロ接合電界効果型トランジスタは、半絶縁性 SiC 基板 1 上に形成された $\text{Al}_{0.03}\text{Ga}_{0.97}\text{N}$ からなる第 1 の窒化物半導体層 2（バッファ層）と、第 1 の窒化物半導体層 2 上に形成された $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ からなる第 2 の窒化物半導体層 3（障壁層）と、第 2 の窒化物半導体層 3 上に形成され、第 1 の窒化物半導体層 2 および第 2 の窒化物半導体層 3 よりも小さいバンドギャップを有する GaN からなる第 3 の窒化物半導体層 4（チャンネル層）と、第 3 の窒化物半導体層 4 上に形成され、当該第 3 の窒化物半導体層 4 よりも大きいバンドギャップを有する $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ からなる電子供給層 24 とを備えている。

10

20

30

40

50

$\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ からなる第 4 の窒化物半導体層 5 (電子供給層) を備えている。

【0026】

また、第 4 の窒化物半導体層 5 の表面上には、ショットキー電極として形成された Ni/Au からなるゲート電極 8 (第 2 の窒化物半導体層 5 に対してショットキー接触する) と、当該ゲート電極 8 を挟んで対向するようにオーミック電極として形成された Ti/Al からなるソース電極 6 およびドレイン電極 7 (第 4 の窒化物半導体層 5 に対してオーミック接触する) とを備えている。また、素子分離領域 9 は、隣接するヘテロ接合型電界効果トランジスタを分離するために設けられた領域である。また、第 4 の窒化物半導体層 5 の表面上のソース電極 6、ドレイン電極 7、ゲート電極 8 以外には、絶縁膜 10 が覆うように形成されている。

10

【0027】

図 2 は、図 1 に示されたエピタキシャル構造である $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}/\text{GaN}/\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}/\text{Al}_{0.03}\text{Ga}_{0.97}\text{N}$ 構造におけるバンド構造とキャリア分布との関係を、一次元バンド計算シミュレータソフトを用いて計算した結果を示している。ここで、第 1 の窒化物半導体層 2 は $\text{Al}_{0.03}\text{Ga}_{0.97}\text{N}$ で膜厚 300 nm、第 2 の窒化物半導体層 3 は $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ で膜厚 1 nm、第 3 の窒化物半導体層 4 は GaN で膜厚 120 nm、第 4 の窒化物半導体層 5 は $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ で膜厚 30 nm とし、各窒化物半導体層のキャリア濃度は $1 \times 10^{16} \text{ cm}^{-3}$ とし、第 4 の窒化物半導体層 5 の表面ピニングエネルギーを 1.42 eV として計算した。

【0028】

図 2 に示すように、図 1 の各窒化物半導体層を構成する 4 層の窒化物半導体層のうち最もバンドギャップが大きい第 2 の窒化物半導体層 3 のバンドギャップを、第 4 の窒化物半導体層 5 のバンドギャップ以上かつ AlN よりも小さくし、さらに第 1 の窒化物半導体層 2 のバンドギャップを小さくする。その結果、図 3 1 の場合と同様に二次元電子ガス 11 の分布は、第 4 の窒化物半導体層 5 と第 3 の窒化物半導体層 4 との界面近くにほぼ全体が閉じ込められる。さらに、第 1 の窒化物半導体層 2 のバンドギャップを僅かに小さくすることによって、第 3 の窒化物半導体層 4 と第 2 の窒化物半導体層 3 との界面における価電子帯準位は、フェルミ準位より低くなっているため、二次元正孔ガスが発生しない。従って、高濃度の正孔によるインパクトイオン化は引き起こされず、耐圧の低下、ドレイン電流 - 電圧特性におけるキックの発生、またはパルス特性の劣化などの問題を解決することが可能となる。

20

30

【0029】

上記のような構成とすることによって、二次元電子ガス 11 の閉じ込めを向上させ、かつヘテロ接合電界効果型トランジスタの耐圧を向上させることができる。また、ドレイン電流 - 電圧特性およびパルス特性を改善させることができ、ヘテロ接合電界効果型トランジスタを高電圧および高周波で動作させることが可能となる。

【0030】

図 3, 4 は、 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}/\text{GaN}/\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}/\text{Al}_h\text{Ga}_{1-h}\text{N}$ 構造における第 1 の窒化物半導体層 2 と第 3 の窒化物半導体層 4 とのバンドギャップ差に対する、第 2 の窒化物半導体層 3 と第 3 の窒化物半導体層 4 との界面において生じる二次元正孔ガスのピーク濃度の依存性と、第 3 と第 4 の窒化物半導体層界面に生じる二次元電子ガスのピーク濃度の依存性とを各々示したものである。ここで、第 1 の窒化物半導体層 2 を $\text{Al}_h\text{Ga}_{1-h}\text{N}$ で膜厚 300 nm、第 2 の窒化物半導体層 3 を $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ で膜厚 1 nm、第 3 の窒化物半導体層 4 を GaN で膜厚 120 nm、第 4 の窒化物半導体層 5 を $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ で膜厚 30 nm とし、第 1 の窒化物半導体層 2 のバンドギャップは第 3 の窒化物半導体層 4 のバンドギャップ以上とし、各窒化物半導体層のキャリア濃度は $1 \times 10^{16} \text{ cm}^{-3}$ とし、第 4 の窒化物半導体層 5 の表面ピニングエネルギーを 1.42 eV として電子と正孔のピーク濃度を計算した。

40

【0031】

図 3 に示すように、第 1 の窒化物半導体層 2 のバンドギャップエネルギーが第 3 の窒化

50

物半導体層 4 のバンドギャップエネルギーよりも大きくなると、正孔のピーク濃度が増加する。すなわち、第 2 の窒化物半導体層 3 と第 3 の窒化物半導体層 4 との界面において、価電子帯準位がフェルミ準位よりも高くなっていることを示している。ここでは、第 3 の窒化物半導体層 4 を GaN とした例で示しているため、第 1 の窒化物半導体層 2 と第 3 の窒化物半導体層 4 とのバンドギャップエネルギー差が増加するということは、第 1 の窒化物半導体層 2 のバンドギャップが増加することを意味する。

【 0 0 3 2 】

図 3 , 4 に示す構造では、二次元電子ガス 1 1 のピーク濃度はほぼ一定で約 $3 \times 10^{19} \text{ cm}^{-3}$ である。従って、正孔のピーク濃度を $3 \times 10^{19} \text{ cm}^{-3}$ 以下とするためには、図 4 に示すように第 1 の窒化物半導体層 2 と第 3 の窒化物半導体層 4 とのバンドギャップエネルギー差を 0.17 eV 以下とする必要がある。

10

【 0 0 3 3 】

図 5 は、第 1 の窒化物半導体層 2 と第 3 の窒化物半導体層 4 とのバンドギャップエネルギー差が 0、すなわち、第 1 の窒化物半導体層 2 および第 3 の窒化物半導体層 4 が同じ窒化物半導体からなる場合（ここでは GaN の場合）におけるバンド構造とキャリア分布との関係を、一次元バンド計算シミュレータソフトを用いて計算した結果を示している。

【 0 0 3 4 】

図 5 に示すように、第 1 の窒化物半導体層 2 と第 2 の窒化物半導体層 3 との界面にも二次元電子ガスが生じてダブルチャネル構造となり、リーク電流の増加、あるいは耐圧の低下が生じるため望ましくない。従って、ダブルチャネルが形成されないように、すなわち、第 1 の窒化物半導体層 2 と第 2 の窒化物半導体層 3 との界面に二次元電子ガスが生じないように、第 1 の窒化物半導体層 2 のバンドギャップを第 3 の窒化物半導体層 4 のバンドギャップよりも大きくする必要があり、第 1 の窒化物半導体層 2 と第 3 の窒化物半導体層 4 とのバンドギャップエネルギー差は、 0.00 eV よりも大きくする必要がある。

20

【 0 0 3 5 】

図 6 は、第 1 の窒化物半導体層 2 を AlGaIn で膜厚 300 nm 、第 2 の窒化物半導体層 3 を $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 、第 3 の窒化物半導体層 4 を GaN で膜厚 120 nm 、第 4 の窒化物半導体層 5 を $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ で膜厚 30 nm 、さらに第 1 の窒化物半導体層 2 のバンドギャップを第 3 の窒化物半導体層 4 よりも 0.07 eV 大きくした場合における、第 2 の窒化物半導体層 3 の膜厚に対する正孔のピーク濃度の依存性を示したものである。

30

【 0 0 3 6 】

図 6 に示すように、第 2 の窒化物半導体層 3 の膜厚を厚くすると正孔のピーク濃度は増加する。第 2 の窒化物半導体層 3 の膜厚をさらに厚くすると、第 2 の窒化物半導体層 3 と第 1 の窒化物半導体層 2 との界面における伝導帯準位がフェルミ準位よりも低くなり、第 2 の窒化物半導体層 3 と第 1 の窒化物半導体層 2 との間においてキャリア（電子）が発生して当該キャリア濃度が増加するためダブルチャネル構造となり、リーク電流の増加、耐圧の低下が生じるため望ましくない。従って、第 2 の窒化物半導体層 3 の膜厚は 1 nm 以上 10 nm 以下とすることが望ましい。また、第 2 の窒化物半導体層 3 は、当該第 2 の窒化物半導体層 3 の上下層である第 1 の窒化物半導体層 2 および第 3 の窒化物半導体層 4 とのバンドギャップエネルギーの差が大きいため、第 2 の窒化物半導体層 3 の膜厚は、前記膜厚範囲 1 nm 以上 10 nm 以下のうちでも小さい（膜厚が薄い）方が急激なバンドギャップ差を生じさせることができるためさらに望ましい。このような構造とすることによって、第 2 の窒化物半導体層 3 と第 1 の窒化物半導体層 2 との界面における伝導帯準位がフェルミ準位よりも高くなるため、ダブルチャネル構造の形成を防ぎ、リーク電流の増加、耐圧の低下の発生を防ぐことができる。

40

【 0 0 3 7 】

図 1 では、第 2 の窒化物半導体層 3 として In を含まない $\text{Al}_m\text{Ga}_{1-m}\text{N}$ （図 1 では、 $\text{Al}_{0.03}\text{Ga}_{0.97}\text{N}$ ）で構成したトランジスタ構造を示している。上述の通り、第 2 の窒化物半導体層 3 の膜厚は、正孔の発生を抑制し、かつダブルチャネル構造を

50

形成しないためにも薄い方が望ましい。Inを含む窒化物半導体は、Inを含まないAlGa_nNに比べて成長温度が低いため、例えば膜厚1nm~10nmといった薄い膜厚で均一な膜質を作製することは難しい。そこで、第2の窒化物半導体層3をInを含まないAl_mGa_{1-m}Nで構成することによって、膜厚1nm~10nmで均一な膜質の第2の窒化物半導体層3を作製することが可能となる。このとき、第2の窒化物半導体層3のバンドギャップは、第4の窒化物半導体層5のバンドギャップエネルギー以上であり、かつAlNよりも小さいため、Al組成mは0 < m < 1となる。

【0038】

図7, 8は、Al_{0.2}Ga_{0.8}N/GaN/Al_{0.2}Ga_{0.8}N/Al_nGa_{1-n}N構造における、第1の窒化物半導体層2のAl組成nに対する、第2の窒化物半導体層3と第3の窒化物半導体層4との界面において生じる二次元正孔ガスのピーク濃度の依存性と、第3の窒化物半導体層4と第4の窒化物半導体層5との界面において生じる二次元電子ガスのピーク濃度依存性を示したものである。ここで、第1の窒化物半導体層2をAl_hGa_{1-h}Nで膜厚300nm、第2の窒化物半導体層3をAl_{0.2}Ga_{0.8}Nで膜厚1nm、第3の窒化物半導体層4をGaNで膜厚120nm、第4の窒化物半導体層5をAl_{0.2}Ga_{0.8}Nで膜厚30nmとし、第1の窒化物半導体層2のバンドギャップは第3の窒化物半導体層4のバンドギャップ以上とし、各窒化物半導体層のキャリア濃度は $1 \times 10^{16} \text{ cm}^{-3}$ とし、第4の窒化物半導体層5の表面ピニングエネルギーを1.42eVとして電子と正孔のピーク濃度を計算した。

10

【0039】

図7に示すように、第1の窒化物半導体層2のAl組成が増加すると、正孔のピーク濃度が増加する。すなわち、第2の窒化物半導体層3と第3の窒化物半導体層4の界面において、価電子帯準位がフェルミ準位よりも高くなっていることを示している。

20

【0040】

図7, 8で示した構造では、二次元電子ガス11のピーク濃度はほぼ一定で約 $3 \times 10^{19} \text{ cm}^{-3}$ である。従って、正孔のピーク濃度を $3 \times 10^{19} \text{ cm}^{-3}$ 以下にするには、図8に示すように、第1の窒化物半導体層2のAl組成を0.073以下(n = 0.073)にすることが必要である。

【0041】

また、Al組成がn = 0の場合、すなわち第1の窒化物半導体層2と第3の窒化物半導体層4とのバンドギャップエネルギーが同じ(第1の窒化物半導体層2と第3の窒化物半導体層4が同じ窒化物半導体からなる場合であり、ここではGaNの場合)、第1の窒化物半導体層2と第2の窒化物半導体層3の界面にも二次元電子ガスが生じてダブルチャンネル構造となり、リーク電流の増加や耐圧の低下が生じるため望ましくない。従って、ダブルチャンネルが形成されないように、すなわち、第1の窒化物半導体層2と第2の窒化物半導体層3との界面において二次元電子ガスが生じないように、第1の窒化物半導体層2のバンドギャップを第3の窒化物半導体層4のバンドギャップよりも大きくする必要がある。第2の窒化物半導体層3のAl組成がn > 0ではダブルチャンネルを形成しないため、第2の窒化物半導体層3のAl組成はn > 0である必要がある。

30

【0042】

上記の図5では、第1の窒化物半導体層2のバンドギャップが第3の窒化物半導体層4のバンドギャップと同じになった場合に、第1の窒化物半導体層2と第2の窒化物半導体層3との界面にキャリアが発生するダブルチャンネル構造を形成してトランジスタの特性を悪化させることについて説明した。これに対して、第2の窒化物半導体層3のバンドギャップエネルギーは第4の窒化物半導体層5のバンドギャップエネルギー以上であり、第4の窒化物半導体層5は第1の窒化物半導体層2よりもバンドギャップエネルギーが大きく、第1の窒化物半導体層2は第3の窒化物半導体層4よりもバンドギャップエネルギーが大きく、第2の窒化物半導体層3と第3の窒化物半導体層4との界面における価電子帯準位はフェルミ準位よりも低く、第1の窒化物半導体層2と第2の窒化物半導体層3との界面における伝導体準位をフェルミ準位よりも高くするという条件を満たすことによって、

40

50

正孔を発生せずかつダブルチャネル構造を形成しないようにすることが可能となる。

【0043】

窒化物半導体からなるヘテロ接合電界効果型トランジスタは、チャネル層に用いる半導体材料の絶縁破壊電界が高いほど耐圧が高くなる。従って、本実施の形態によるヘテロ接合電界効果型トランジスタにおいて、第2の窒化物半導体層3のバンドギャップエネルギーは第4の窒化物半導体層5のバンドギャップエネルギー以上であり、第4の窒化物半導体層5は第1の窒化物半導体層2よりもバンドギャップエネルギーが大きく、第1の窒化物半導体層2は第3の窒化物半導体層4よりもバンドギャップエネルギーが大きく、第2の窒化物半導体層3と第3の窒化物半導体層4との界面における価電子帯準位はフェルミ準位よりも低くするという条件を満たした上で、第3の窒化物半導体層4のバンドギャップエネルギーがGa_{1-x-y}Nのバンドギャップエネルギー以上となるように、第3の窒化物半導体層4をAl_xIn_yGa_{1-(x+y)}NのAl、In、Gaの組成を決めた構造とすることによって、第3の窒化物半導体層4がGa_{1-x-y}Nである場合の効果に加えてさらなる高耐圧化が可能になる。

10

【0044】

さらに、Inを含む窒化物半導体層は、Inを含まない窒化物半導体層に比べて成長温度を低くする必要がある。従ってInを含む、第3の窒化物半導体層4を形成し、その上にInを含まない第4の窒化物半導体層5を形成する場合、第4の窒化物半導体層5の形成時に成長温度を上げる必要があるため、第3の窒化物半導体層4表面の原子(例えばIn)の離脱が起こり空孔が形成されることによって第4の窒化物半導体層5との界面に欠陥が形成され、移動度の低減、リーク電流の増加といったトランジスタ特性を悪化させる。そこで、第3の窒化物半導体層4にInを含まないAl_xGa_{1-x}NのAl、Gaの組成を決めた構造とすることによって、高耐圧化の効果に加えて良好なチャネル界面の形成が可能となる。

20

【0045】

また、第3の窒化物半導体層4を3元合金のAl_xGa_{1-x}Nから2元合金のGa_{1-x}Nに構成することによって、合金散乱を低減することができ、さらに結晶性も向上するため、良好なチャネルを形成することが可能となり、キャリアの移動度の向上、電流値の増加、相互コンダクタンスが向上することによって、高出力・高周波特性を向上させることが可能となる。

30

【0046】

なお、上記では、本実施の形態によるヘテロ接合電界効果型トランジスタの代表的な構造(図1参照)について説明したが、下記に示すような各構造にしても同様の効果が得られる。以下、本実施の形態によるヘテロ接合電界効果型トランジスタの各変形例(変形例1~15)について説明する。

【0047】

<変形例1>

図1では、Al_{0.2}Ga_{0.8}N/GaN/Al_{0.2}Ga_{0.8}N/Al_{0.03}Ga_{0.97}N構造の場合について説明したが、これに限るものではない。第2の窒化物半導体層3のバンドギャップエネルギーは第4の窒化物半導体層5のバンドギャップエネルギー以上であり、第4の窒化物半導体層5は第1の窒化物半導体層2よりもバンドギャップエネルギーが大きく、第1の窒化物半導体層2は第3の窒化物半導体層4よりもバンドギャップエネルギーが大きく、第2の窒化物半導体層3と第3の窒化物半導体層4との界面における価電子帯準位はフェルミ準位よりも低くなるように、第1の窒化物半導体層2、第2の窒化物半導体層3、第3の窒化物半導体層4、第4の窒化物半導体層5の各窒化物半導体層を形成するAl_xIn_yGa_{1-(x+y)}NのAl、In、Gaの組成を決めた構造とした場合であっても、上記と同様の効果が得られる。

40

【0048】

<変形例2>

図3, 4では、Al_{0.2}Ga_{0.8}N/GaN/Al_{0.2}Ga_{0.8}N/Al_hG

50

$a_1 - h$ N構造の場合について説明したが、これに限るものではない。第2の窒化物半導体層3のバンドギャップエネルギーは第4の窒化物半導体層5のバンドギャップエネルギー以上であり、第4の窒化物半導体層5は第1の窒化物半導体層2よりもバンドギャップエネルギーが大きく、第1の窒化物半導体層2のバンドギャップエネルギーは第3の窒化物半導体層4のバンドギャップエネルギーよりも大きくかつ第3の窒化物半導体層4のバンドギャップエネルギーとの差が 0.17 eV 以下となるようにし、第2の窒化物半導体層3と第3の窒化物半導体層4との界面における価電子帯準位はフェルミ準位よりも低くなるように、第1の窒化物半導体層2、第2の窒化物半導体層3、第3の窒化物半導体層4、第4の窒化物半導体層5の各窒化物半導体層を形成する $\text{Al}_x\text{In}_y\text{Ga}_{1-(x+y)}\text{N}$ のAl、In、Gaの組成を決めた構造とした場合であっても、上記と同様の効果が得られる。

【0049】

<変形例3>

図6では、 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}/\text{GaN}/\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}/\text{AlGaN}$ 構造において、第1の窒化物半導体層2と第3の窒化物半導体層4とのバンドギャップエネルギー差を 0.07 eV として説明したが、これに限るものではない。第2の窒化物半導体層3のバンドギャップエネルギーは第4の窒化物半導体層5のバンドギャップエネルギー以上であり、第4の窒化物半導体層5は第1の窒化物半導体層2よりもバンドギャップエネルギーが大きく、第1の窒化物半導体層2は第3の窒化物半導体層4よりもバンドギャップエネルギーが大きく、第2の窒化物半導体層3の膜厚を 1 nm 以上 10 nm 以下とし、第2の窒化物半導体層3と第3の窒化物半導体層4との界面における価電子帯準位はフェルミ準位よりも低くなるように、第1の窒化物半導体層2、第2の窒化物半導体層3、第3の窒化物半導体層4、第4の窒化物半導体層5の各窒化物半導体層を形成する $\text{Al}_x\text{In}_y\text{Ga}_{1-(x+y)}\text{N}$ のAl、In、Gaの組成を決めた構造とした場合であっても、上記と同様の効果が得られる。

【0050】

<変形例4>

図1では、第3の窒化物半導体層4を2元合金のGaN層とすることによって、合金散乱を低減することができたが、図9に示すように、第3の窒化物半導体層4と第4の窒化物半導体層5との間にAlN層12を形成した構造とすることによって、合金散乱をさらに低減することができ、キャリアの移動度の向上、電流値の増加、相互コンダクタンスが向上し、高出力・高周波特性を向上させることが可能となる。

【0051】

<変形例5>

第2の窒化物半導体層3のバンドギャップエネルギーは第4の窒化物半導体層5のバンドギャップエネルギー以上であり、第4の窒化物半導体層5は第1の窒化物半導体層2よりもバンドギャップエネルギーが大きく、第1の窒化物半導体層2は第3の窒化物半導体層4よりもバンドギャップエネルギーが大きく、第2の窒化物半導体層3と第3の窒化物半導体層4との界面における価電子帯準位はフェルミ準位よりも低くなるように、第1の窒化物半導体層2、第2の窒化物半導体層3、第3の窒化物半導体層4、第4の窒化物半導体層5の各窒化物半導体層を形成する $\text{Al}_x\text{In}_y\text{Ga}_{1-(x+y)}\text{N}$ のAl、In、Gaの組成を決めた構造に対して、第4の窒化物半導体層5上に当該第4の窒化物半導体層5よりもバンドギャップが小さい第5の窒化物半導体層13を形成した構造(図10参照)とすることによって、ゲートリーク電流を改善することができる。例えば、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 < x < 1$)からなる第4の窒化物半導体層5の表面上にショットキー特性を有するゲート金属を形成したゲート構造では、半導体/金属接合の障壁高さが低く、ゲート金属から $\text{Al}_x\text{Ga}_{1-x}\text{N}$ に電子が移動し、ゲートリーク電流が流れやすい。そこで、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ とゲート金属との間に $\text{Al}_x\text{Ga}_{1-x}\text{N}$ より分極の小さい、例えばGaN層を第4の窒化物半導体層5とゲート金属との間に形成する、すなわち、第4の窒化物半導体層5上に第4の窒化物半導体層5よりバンドギャップが小さい第5の窒化物

10

20

30

40

50

半導体層 13 を形成した構造を用いて実効的に障壁高さを高めることによって、ゲートリ
ーク電流を改善することができる。

【0052】

<変形例 6>

図 1 における半絶縁性 SiC 基板 1 は、SiC に代えて、Si、サファイア、GaN、
AlN 等であってもよい。

【0053】

<変形例 7>

図 1 に示すソース電極 6 およびドレイン電極 7 の下側であって少なくとも一部の窒化物
半導体層内において、例えば図 11 に示すように、窒化物半導体にとって n 型不純物とな
る Si が高濃度にドーピングされた領域である高濃度 n 型不純物領域 14 が形成されてい
てもよい。このような構造とすることによって、ソース電極 6 およびドレイン電極 7 と、
当該ソース電極 6 およびドレイン電極 7 に接触する第 4 の窒化物半導体層 5 との間にお
ける接触抵抗が低減されるだけでなく、第 3 の窒化物半導体層 4 と第 4 の窒化物半導体層 5
との界面にて発生する二次元電子ガス 11 と、ソース電極 6 およびドレイン電極 7 との間
における抵抗を低減することができ、トランジスタの高効率化や大電流化による高出力化
に有利であるため、より好ましい構造であるといえる。

10

【0054】

なお、Si が高濃度にドーピングされた高濃度 n 型不純物領域 14 の不純物は Si に限
らず、n 型不純物が高濃度にドーピングされていればよく、窒化物半導体中で n 型の不純
物準位を形成する材料 (O、C、N、空孔等) がドーピングされていればよい。また、ド
ーピングの方法としては、イオン注入法、熱拡散法を用いて高濃度 n 型不純物領域 14 を
形成してもよく、ソース電極 6 およびドレイン電極 7 の下側の窒化物半導体層をエッチ
ング等で除去後、その領域に n 型不純物を添加した例えば n-GaN を再成長法で形成して
もよい。また、図 11 において、n 型不純物が高濃度にドーピングされた高濃度 n 型不純
物領域 14 は、第 4 の窒化物半導体層 5 の表面から第 3 の窒化物半導体層 4 (チャネル層
) に至る領域にまで形成されているが、当該領域に限らず、当該領域よりも大きいまたは
小さい場合であっても、ソース電極 6 およびドレイン電極 7 の下側の少なくとも一部の窒
化物半導体層内に形成されていれば上記と同様の効果が得られる。

20

【0055】

<変形例 8>

図 1, 11 に示すソース電極 6 およびドレイン電極 7 の下側の少なくとも一部の窒化物
半導体層は、図 12 に示すように除去してもよい。すなわち、例えば図 12 に示すよう
に、ソース電極 6 およびドレイン電極 7 を第 4 の窒化物半導体層 5 に埋め込まれるよう
に形成してもよい。このような構造とすることによって、第 3 の窒化物半導体層 4 と第 4 の窒
化物半導体層 5 との界面において発生する二次元電子ガス 11 と、ソース電極 6 およびド
レイン電極 7 間における抵抗とを低減することができ、トランジスタの高効率化または大
電流化による高出力化に有利であるため、より好ましい構造であるといえる。

30

【0056】

なお、図 12 において、第 4 の窒化物半導体層 5 は、当該第 4 の窒化物半導体層 5 の表
面から第 3 の窒化物半導体層 4 の近くに至る領域までが除去されているが、除去する深さ
方向 (紙面上下方向) の限度は、第 3 の窒化物半導体層 4 と第 4 の窒化物半導体層 5 との
界面までとし、ソース電極 6 およびドレイン電極 7 の下側の少なくとも一部の第 4 の窒
化物半導体層 5 が除去されていれば、上記と同様の効果が得られる。

40

【0057】

<変形例 9>

図 1, 11, 12 に示すソース電極 6 およびドレイン電極 7 は、必ずしも Ti / Al で
ある必要はなく、オーミック特性が得られれば Ti, Al, Nb, Hf, Zr, Sr, Ni, Ta, Au, Pt, V, Mo, W などの金属、もしくはこれらから構成される多層膜
で形成されていてもよい。

50

【 0 0 5 8 】

< 変形例 1 0 >

図 1, 1 1, 1 2 に示すゲート電極 8 は、図 1 3 に示すように、ゲート電極 8 の底面が第 4 の窒化物半導体層 5 の表面と接触しないようにすることによって、ゲート電極 8 の底面が第 4 の窒化物半導体層 5 の表面と接触している場合に比べて、電流コラプスを抑制し相互コンダクタンスを増加させることができる。

【 0 0 5 9 】

< 変形例 1 1 >

図 1, 1 1 ~ 1 3 に示すゲート電極 8 は、必ずしも断面が各図に示すような四角形である必要はなく、例えば、図 1 4 に示すような T 型や Y 型構造のゲート電極 8 1 であってもよい。このような構造とすることによって、ゲート電極 8 1 が窒化物半導体層と接触する面積を維持したまま、ゲート抵抗を低減することができる。

10

【 0 0 6 0 】

< 変形例 1 2 >

図 1 4 では、T 型のゲート電極 8 1 の傘下（ゲート電極 8 1 における傘部の第 4 の窒化物半導体層 5 側）が絶縁膜 1 0 と接触していない構造を示したが、図 1 5 に示すように、T 型のゲート電極 8 1 の傘下が絶縁膜 1 0 と接触するような構造であってもよい。このような構造とすることによって、高電圧動作時においてゲート電極 8 1 のドレイン電極 7 側のエッジ部分に集中する電界を緩和させることができ、電流コラプスを抑制するとともに耐圧を高くすることができる。

20

【 0 0 6 1 】

< 変形例 1 3 >

図 1 6 に示すように、絶縁膜 1 0 をゲート電極 8 1 の傘下のみに形成するようにしてもよい。このような構造とすることによって、ソース電極 6 とゲート電極 8 1 との間や、ゲート電極 8 1 とドレイン電極 7 との間にて発生する容量を低減できることができ、高周波動作時の利得や効率を向上させることが可能となる。

【 0 0 6 2 】

< 変形例 1 4 >

図 1, 1 1 ~ 1 6 に示す絶縁膜 1 0 は、Al, Ga, Si, Hf, Ti, Zr, Ta, V 等のうち少なくとも 1 種類以上の原子の酸化物、窒化物、酸窒化物等、もしくはこれらから構成される多層膜などで形成されていてもよい。

30

【 0 0 6 3 】

< 変形例 1 5 >

図 1, 1 1 ~ 1 6 に示すゲート電極 8, 8 1 は、必ずしも Ni / Au である必要はなく、Ti, Al, Pt, Au, Ni, Pd 等の金属、IrSi, PtSi, NiSi₂ 等のシリサイド、あるいは TiN, WN, TaN 等の窒化物金属、もしくはこれらから構成される多層膜などで形成されていてもよい。

【 0 0 6 4 】

なお、上述した構造は全て個々に採用する必要はなく、例えば図 1 7 に示すように、それぞれを組み合わせた構造としてもよい。

40

【 0 0 6 5 】

以上では、トランジスタとして動作する必要最小限の要素のみを記載したが、本実施の形態によるヘテロ接合電界効果型トランジスタは、最終的には配線、バイアホール等が形成された構造においてデバイスとして用いられる。

【 0 0 6 6 】

< 製造工程 >

次に、本実施の形態によるヘテロ接合電界効果型トランジスタの製造工程について説明する。

【 0 0 6 7 】

図 1 8 ~ 2 9 は、本発明の実施の形態によるヘテロ接合電界効果型トランジスタの製造

50

工程の一例を示す図である。なお、これらの図において、図 1, 11 ~ 17 と同一の符号を付した構成要素は同一または対応する構成要素を示すものとする。

【0068】

まず、図 18 に示すように、例えば、サファイア、SiC (炭化シリコン)、GaN、または Si 等よりなる基板 1 を準備する。次に、例えば、MBE (Molecular Beam Epitaxy: 分子線エピタキシャル成長法) または CVD (Chemical Vapor Deposition: 気相成長法) により、基板 1 の主表面上に、バッファ層である第 1 の窒化物半導体層 2、障壁層である第 2 の窒化物半導体層 3、チャネル層である第 3 の窒化物半導体層 4、電子供給層である第 4 の窒化物半導体層 5 を順次に積層する。以下では、 $Al_{0.2}Ga_{0.8}N$ (第 4 の窒化物半導体層) / GaN (第 3 の窒化物半導体層) / $Al_{0.2}Ga_{0.8}N$ (第 2 の窒化物半導体層) / $Al_{0.03}Ga_{0.97}N$ (第 1 の窒化物半導体層) の構造を SiC 基板上にエピタキシャル成長させる一例について説明する。

10

【0069】

第 1 の窒化物半導体層 2 のバンドギャップエネルギーは、第 1 の窒化物半導体層 2 と第 2 の窒化物半導体層 3 との界面においてチャネルが形成しないようにするために、第 3 の窒化物半導体層 4 のバンドギャップエネルギーよりも大きく、第 1 の窒化物半導体層 2 と第 3 の窒化物半導体層 4 とのバンドギャップエネルギー差を $0.17 eV$ 以下とすることによって、第 2 の窒化物半導体層 3 と第 3 の窒化物半導体層 4 との界面において発生する二次元正孔ガスのピーク濃度を、第 3 の窒化物半導体層 4 と第 4 の窒化物半導体層 5 との界面 (チャネル) において発生する二次元電子ガス 11 のピーク濃度と同等かそれ以下に抑えることが可能となる。

20

【0070】

また、第 1 の窒化物半導体層 2 の膜厚は、基板 1 との格子不整合による転移を上層のエピタキシャル結晶層 (第 2 の窒化物半導体層 3) に及ぼさない厚さであることが望ましい。ここでは、第 1 の窒化物半導体層 2 のバンドギャップエネルギーを第 3 の窒化物半導体層 4 のバンドギャップエネルギーよりも $0.07 eV$ 大きい $Al_{0.03}Ga_{0.97}N$ とし膜厚を $300 nm$ とした。

【0071】

第 2 の窒化物半導体層 3 は、各窒化物半導体層のうちで最もバンドギャップエネルギーが大きいため、第 2 の窒化物半導体層 3 の伝導帯は電子に対する障壁 (障壁層) となる。一方、第 2 の窒化物半導体層 3 のバンドギャップエネルギーが大きいと、第 2 の窒化物半導体層 3 と第 3 の窒化物半導体層 4 との界面において発生する二次元正孔ガスのピーク濃度が高くなる。本実施の形態では、第 2 の窒化物半導体層 3 のバンドギャップエネルギーは、取り得る最小値である第 4 の窒化物半導体層 5 のバンドギャップエネルギーと同じとした。

30

【0072】

また、第 2 の窒化物半導体層 3 の膜厚は $1 nm$ 以上 $10 nm$ 以下が望ましく、隣接する上下の層 (第 1 の窒化物半導体層 2 および第 3 の窒化物半導体層 4) との界面で急激なバンドギャップ差を生じさせることができるため薄いほうがより望ましい。本実施の形態では、第 2 の窒化物半導体層 3 のバンドギャップエネルギーを第 4 の窒化物半導体層 5 のバンドギャップエネルギーと同じとし ($Al_{0.2}Ga_{0.8}N$)、その膜厚を $1 nm$ とした。また、第 3 の窒化物半導体層 4 (チャネル層) は GaN とし膜厚を $120 nm$ とした。また、第 4 の窒化物半導体層 5 (電子供給層) は $Al_{0.2}Ga_{0.8}N$ とし膜厚を $30 nm$ とした。

40

【0073】

なお、第 1 の窒化物半導体層 2、第 2 の窒化物半導体層 3、第 3 の窒化物半導体層 4、および第 4 の窒化物半導体層 5 の不純物濃度は $1 \times 10^{18} cm^{-3}$ 以下であればよく、特に第 4 の窒化物半導体層 5 (電子供給層) の不純物濃度は、高耐圧層とするために $1 \times 10^{18} cm^{-3}$ 以下に設定される。ここで、不純物の導電型は常に n 型である。窒化物半導体層では、意図的に不純物を導入しない場合 (ノンドープ) であっても、成長炉や雰

50

囲気ガス中から不純物が窒化物半導体中に入り、窒化物半導体はn型の不純物を含むことになる。従って、結晶成長時においてノンドープであっても、実際の不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 以下であればよい。

【0074】

また、第3の窒化物半導体層4の形成後、AlN層12を形成し(図9参照)、続けて電子供給層としての第4の窒化物半導体層5を形成することによって、上述のエピタキシャル構造を形成することができる。このときのAlN層17の厚さは、4nm以下の薄い層の方が急激なバンドギャップ差を生じさせることができるため望ましく、特に1nm~2nmとすることがより望ましい。

【0075】

また、図10に示すように、第4の窒化物半導体層5(電子供給層)の形成後、第4の窒化物半導体層5のバンドギャップエネルギーよりも小さい第5の窒化物半導体層13(例えばGaN層)を形成することによって、上述のエピタキシャル構造を形成することができる。

【0076】

このようなエピタキシャル構造を備えたエピ基板に、後述するトランジスタの製造方法によって、上述のような構造の窒化物半導体ヘテロ接合電界効果型トランジスタを作製することができる。

【0077】

次に、図19に示すように、レジストパターン等をマスク15として用い、ソース電極6およびドレイン電極7を形成する領域の下側の少なくとも一部の窒化物半導体層内に対して、イオン注入法などを用いて、注入ドーズ量 $1 \times 10^{13} \sim 1 \times 10^{17} (\text{cm}^{-2})$ 、注入エネルギー10~1000(k e V)の条件下で、各窒化物半導体層においてn型となるSi等のイオン16を所望の領域に打ち込み、その後の熱処理によって高濃度n型不純物領域14を形成する。高濃度n型不純物領域14の不純物濃度は、結晶成長時に意図的にn型のGaNやAlGaNを形成するとき用いられるのと同様かそれ以上が望ましく、例えば $1 \times 10^{18} \text{ cm}^{-3}$ 以上、より好ましくは $1 \times 10^{19} \text{ cm}^{-3}$ 以上、またはより高い濃度である。高濃度n型不純物領域14内の不純物の望ましい分布の一つとしては、ソース電極6およびドレイン電極7の下の半導体表面から電子が流れる第4の窒化物半導体層5(電子供給層)と第3の窒化物半導体層4(チャンネル層)との界面とそれよりチャンネル層側に、10nm程度までの領域で $1 \times 10^{18} \text{ cm}^{-3}$ 以上といった高い不純物濃度を有する構造が挙げられるが、このような不純物分布を形成する注入量と注入エネルギーの決め方としては、モンテカルロ計算によって注入エネルギーや照射対象物の構造をパラメータにしてイオンの飛程をシミュレートすることによって、上記条件を満たす注入エネルギーや注入ドーズ量を定めることができる。また、注入されたイオンにより第4の窒化物半導体層5を構成する原子(Al、Ga、In、N等)が真空中に跳ね飛ばされるのを抑制するために、第4の窒化物半導体層5上に10nm~100nm程度の窒化膜(SiN_x、AlN等)あるいは酸化膜等(SiO₂、Al₂O₃等)の絶縁膜10を形成した後、注入マスクとしてのレジストパターンを形成しても良い(図20参照)。その後、熱処理を行ない注入したイオンを活性化させることによって、ソース電極6およびドレイン電極7の下側の高濃度n型不純物領域14を低抵抗化する。この熱処理の際に、半導体表面からの窒素原子が抜けることを防止するために、第4の窒化物半導体層5上に10nm~100nm程度の窒化膜(SiN_x、AlN等)、酸化膜等(SiO₂、Al₂O₃等)で窒化物半導体の表面を被った後に熱処理を行ってもよい。

【0078】

次に、図21に示すように、マスク15を除去した後、例えばTi、Al、Nb、Hf、Zr、Sr、Ni、Ta、Au、Pt、V、Mo、Wなどの金属、もしくはこれらから構成される多層膜から成るソース電極6およびドレイン電極7を蒸着法やスパッタ法を用いて堆積し、リフトオフ法などにより形成する。なお、電極形成後に熱処理を行い半導体層との反応層(合金層)を形成し、接触抵抗およびアクセス抵抗のさらなる低減を行って

10

20

30

40

50

もよい。

【0079】

次に、図22に示すように、レジストパターン等をマスク15として、トランジスタを作製する領域外の第1の窒化物半導体層2から第4の窒化物半導体層5にかけて、例えばHe, N, O, Mg, Ar, Ca, Fe, Zn, Sr, Ba等のイオン16を照射するイオン注入法(図22参照)や、エッチングによる半導体層の除去によって素子分離領域9を形成する。

【0080】

次に、図23に示すように、マスク15を除去した後、Ti, Al, Pt, Au, Ni, Pd等の金属、あるいはIrSi, PtSi, NiSi₂等のシリサイド、あるいはTiN, WN, TaN等の窒化物金属、もしくはこれらから構成される多層膜からなるゲート電極8を、蒸着法やスパッタ法を用いて堆積し、リフトオフ法やイオンミリング法などにより形成する。

10

【0081】

次に、図24に示すように、Al, Ga, Si, Hf, Ti, Zr, Ta, V等のうち少なくとも1種類以上の原子の酸化物、窒化物、酸窒化物等、もしくはこれらから構成される多層膜からなる絶縁膜10を蒸着法、プラズマCVD法、Cat CVD法、ALD法(Atomic Layer Deposition)あるいはスパッタ法によって形成する。

【0082】

以上の方法により、図1に示す構造を持ったヘテロ接合電界効果型トランジスタが作製できる。以上では、トランジスタとして動作する必要最小限の要素しか記載していないが、最終的には配線やビアホール等の形成プロセスを経てデバイスとして用いられる。また以上では、エピタキシャル結晶作製後の製造工程順の一例として、ソース電極6およびドレイン電極7の下に低抵抗層(高濃度n型不純物領域14)の形成、当該低抵抗層の上にソース電極6およびドレイン電極7の形成、素子分離領域9の形成、ゲート電極8の形成、絶縁膜10の形成の順に製造することについて説明したが、ゲート電極8の形成後に素子分離を行ってもよく、また、絶縁膜10を形成し、ゲート形成領域の絶縁膜10を除去した後に、ゲート電極8を形成してもよく、また、絶縁膜10の形成後に素子分離を行い、ゲート形成領域の絶縁膜10を除去した後に、ゲート電極8を形成してもよい。

20

【0083】

なお、図18に示した構造をMOCVD法を用いて基板1上にエピタキシャル成長する時に、窒化物半導体の原料ガスとなるトリメチルアンモニウム、トリメチルガリウム、トリメチルインジウム、アンモニア、あるいは、n型ドーパントの原料ガスとなるシラン等の流量や圧力、温度、時間を調整し、各窒化物半導体層を所望の組成、膜厚、ドーピング濃度とすることによって、図1に示した種々の窒化物半導体ヘテロ接合電界効果型トランジスタを作製することができる。

30

【0084】

また、図19, 20に示すソース電極6およびドレイン電極7の形成領域へのn型不純物となるイオン注入前に、図25に示すように、レジストパターン等をマスク15として、Cl₂等を用いたドライエッチング法などによって、ソース電極6およびドレイン電極7を形成する領域の下側の少なくとも一部の窒化物半導体層内を除去することによって、図12に示すような構造の窒化物半導体ヘテロ接合電界効果型トランジスタを作製することができる。なお、ソース電極6およびドレイン電極7の形成領域の下側への低抵抗層の形成工程は、図25に示すエッチング工程の前後いずれであってもよい。形成した低抵抗層上にリフトオフ法等によりソース電極6ドレイン電極7を形成することによって、図12に示すような構造の窒化物半導体ヘテロ接合電界効果型トランジスタが作製できる。

40

【0085】

また、図23に示すゲート電極8を形成する前に、図26に示すように、レジストパターン等をマスク151として、Cl₂等を用いたドライエッチング法などによってゲート電極8を形成するゲート形成領域17の第4の窒化物半導体層5の一部を除去する。この

50

エッチングを行なう際に、エッチング時間やガス流量を調整することによって、ゲート形成領域 17 の深さを所望のエッチング深さに形成することができ、その後、図 23 で示した方法でゲート電極 8 を形成することで、図 13 に示すようなゲートリセス深さを有する構造の窒化物半導体ヘテロ接合電界効果型トランジスタを作製することができる。

【0086】

また、図 23 に示すゲート電極 8 の形成前に、図 27 に示すように、窒化物半導体層の表面を、例えば蒸着法、プラズマ CVD 法、Cat CVD 法、ALD 法あるいはスパッタ法などを用いて、Al, Ga, Si, Hf, Ti, Zr, Ta, V 等のうち少なくとも 1 種類以上の原子を含む酸化物、窒化物、酸窒化物等からなる絶縁膜 10 を堆積し、ゲート電極 8 を形成するゲート形成領域 17 に開口を持つレジストのマスク 151 や酸化膜マスク等を介してドライエッチングあるいはウェットエッチングによってゲート形成領域 17 の絶縁膜 10 を除去する。マスク除去後、エッチングによって開口した絶縁膜 10 の開口よりも広い開口を有するレジストパターンを利用して蒸着法によってゲートメタルとなる電極金属を堆積し、リフトオフ法等によってゲート電極 81 を形成することによって、図 15 に示す構造の窒化物半導体電界効果型トランジスタを作製することができる。

10

【0087】

このとき、絶縁膜 10 上に形成したゲート形成領域 17 に開口を持つマスクの除去（レジストマスクや酸化膜マスク）後、このゲート形成領域 17 の開口を含む絶縁膜 10 の表面に、蒸着法やスパッタ法を用いてゲート電極 8 を構成する金属（Ti, Al, Pt, Au, Ni, Pd 等の金属、あるいは IrSi, PtSi, NiSi₂ 等のシリサイド、あるいは TiN, WN, TaN 等の窒化物金属、もしくはこれらから構成される多層膜）を全面に堆積する。その後、レジストのマスク 151 や酸化膜マスク等によってゲート形成領域 17 の開口を覆い、マスクされていない領域のゲート電極金属をイオンリング等の方法で除去し（図 28）、レジストのマスク 151 を除去することによってゲート電極 81 を形成することによって、図 15 に示す構造の窒化物半導体電界効果型トランジスタを作製することができる。

20

【0088】

また、最終的にデバイスとして使用するには、ソース電極 6 およびドレイン電極 7 上を覆うように形成された絶縁膜 10 の一部が残っている場合、例えばフッ酸等を用いてウェットエッチングして除去した後、配線電極を形成する必要がある。

30

【0089】

また、絶縁膜 10 を形成後にウェットエッチングで容易に除去できる絶縁膜、例えば SiO₂ のような絶縁膜 110 を形成する。その後、図 29 に示すように、ゲート電極 8 を形成するゲート形成領域 17 に開口を持つレジストマスク等を介してドライエッチングやウェットエッチングによってゲート形成領域 17 の絶縁膜 110 および絶縁膜 10 を順次除去する。マスク 151 の除去後、エッチングによって開口した絶縁膜 110 および絶縁膜 10 の開口よりも広い開口を有するレジストパターンを利用して蒸着法によってゲートメタルとなる電極金属を堆積し、リフトオフ法等によってゲート電極 81 を形成する。そして、ウェットエッチングされやすい絶縁膜 110 を例えばバッファドフッ酸によって除去することによって、ゲート電極 81 の傘下の絶縁膜 110 がない構造である、図 14 に示す構造の窒化物半導体電界効果型トランジスタを作製することができる。さらに、ウェットエッチングの処理条件（時間や濃度）を調整することによって、所望の領域に絶縁膜 110 を残した図 16 に示す構造の窒化物半導体電界効果型トランジスタを作製することができる。

40

【0090】

また、ゲートリセス構造を形成した後に、種々の形状のゲート電極 8 を形成してもよい。

【0091】

また、図 19, 20 に示すソース・ドレイン電極形成領域下の低抵抗領域（高濃度 n 型不純物領域 14）の形成およびソース電極 6 およびドレイン電極 7 の形成工程（図 21）

50

、図 2 2 に示す素子分離領域 9 の形成工程、図 2 3 , 2 6 ~ 2 9 に示すゲート電極 8 , 8 1 の形成工程の 3 つの工程は必ずしもこの順に行なう必要はなく、工程の順番を入れ替えてもよい。例えば、ソース電極 6 およびドレイン電極 7 を形成する前に、素子分離領域 9 を形成してもよい。また、リセス形成、絶縁膜形成、ゲート電極形成の順に形成した後、再度絶縁膜形成を行い、ゲート電極と第 4 の窒化物半導体層 5 との側面における絶縁性を高めても良い。

【 0 0 9 2 】

また、上述したプロセスは全て個々に採用する必要はなく、それぞれを組み合わせたプロセスによって図 1 7 に示すような構造が形成できる。

【 0 0 9 3 】

以上のことから、本実施の形態によれば、窒化物半導体よりなるヘテロ接合電界効果型トランジスタにおいて、第 1 の窒化物半導体層 2 (バッファ層) のバンドギャップエネルギーを第 3 の窒化物半導体層 4 (チャンネル層) のバンドギャップエネルギーよりも 0.02 eV 以上 0.17 eV 以下とする構造にすることによって、第 2 の窒化物半導体層 3 と第 3 の窒化物半導体層 4 との界面において発生する二次元正孔ガスのピーク濃度を、第 3 の窒化物半導体層 4 と第 4 の窒化物半導体層 5 との界面 (チャンネル) において発生する二次元電子ガス 1 1 のピーク濃度と同等かそれ以下に抑えることが可能となるため、正孔によるインパクトイオン化は引き起こされず、耐圧の低下、ドレイン電流 - 電圧特性におけるキックの発生、またはパルス特性の劣化などの問題を解決することが可能になる。また、第 1 の窒化物半導体層 2 と第 2 の窒化物半導体層 3 との界面におけるダブルチャンネル構造の形成を回避することができるため、リーク電流の減少または耐圧を向上させることができる。

【 0 0 9 4 】

第 2 の窒化物半導体層 3 のバンドギャップエネルギーを AlN よりも小さくかつ、第 4 の窒化物半導体層 5 と同じかそれ以上とし、その膜厚は 1 nm 以上 10 nm 以下とする構造にすることによって、隣接する上下層 (第 1 の窒化物半導体層 2 および第 3 の窒化物半導体層 4) との界面で急激なバンドギャップ差を生じさせることが可能となり、二次元電子ガス 1 1 の閉じ込め幅を広くすることなく正孔濃度を低減できるため、ゲート長を短くしても短チャンネル効果が抑制される。

【 0 0 9 5 】

また、二次元電子ガス 1 1 の閉じ込め幅を広くすることなく第 3 の窒化物半導体層 4 (チャンネル層) を厚くすることができるため、第 3 の窒化物半導体層 4 (チャンネル層) の結晶性を向上させ、第 4 の窒化物半導体層 5 (電子供給層) とのヘテロ界面の結晶性や表面モフォロジーが向上し、移動度の向上が可能となる。これにより、高周波特性の向上、高効率化、移動度向上による高出力化が可能となる。

【 0 0 9 6 】

なお、本発明は、その発明の範囲内において、実施の形態を適宜、変形、省略することが可能である。

【 符号の説明 】

【 0 0 9 7 】

1 半絶縁性 SiC 基板、 2 第 1 の窒化物半導体層、 3 第 2 の窒化物半導体層、 4 第 3 の窒化物半導体層、 5 第 4 の窒化物半導体層、 6 ソース電極、 7 ドレイン電極、 8 ゲート電極、 9 素子分離領域、 10 絶縁膜、 11 二次元電子ガス、 12 Al 層、 13 第 5 の窒化物半導体層、 14 高濃度 n 型不純物領域、 15 マスク、 16 イオン、 17 ゲート形成領域、 20 半絶縁性 SiC 基板、 21 バッファ層、 22 AlN 障壁層、 23 チャンネル層、 24 電子供給層、 25 ソース電極、 26 ドレイン電極、 27 ゲート電極、 28 素子分離領域、 29 絶縁膜、 30 二次元電子ガス、 31 二次元正孔ガス、 81 ゲート電極、 110 絶縁膜、 151 マスク。

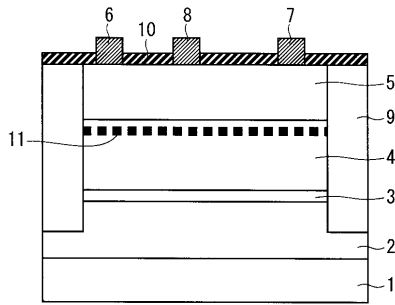
10

20

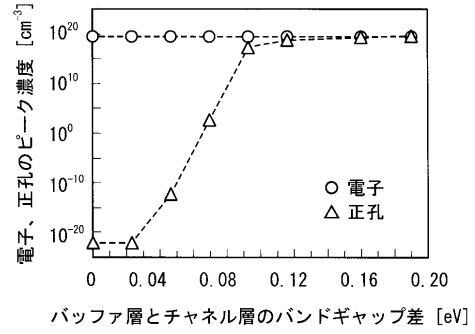
30

40

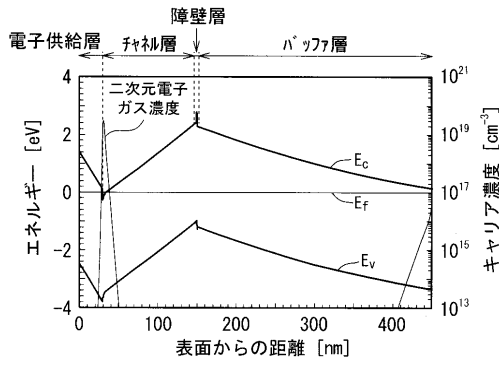
【 図 1 】



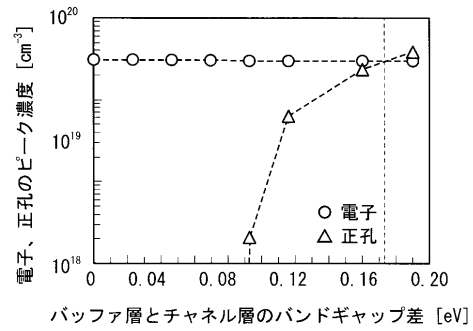
【 図 3 】



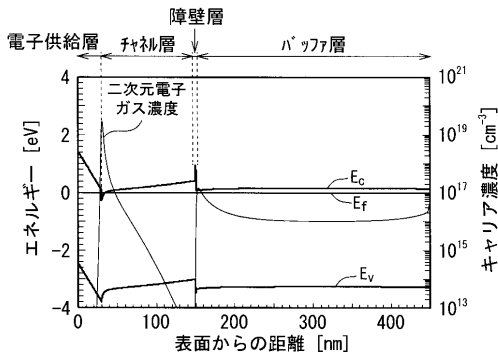
【 図 2 】



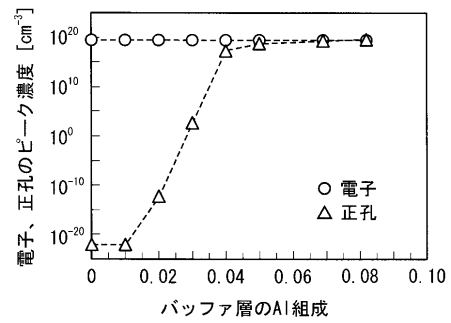
【 図 4 】



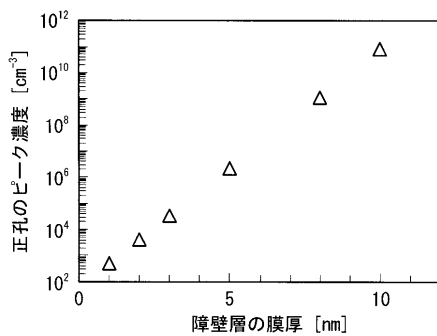
【 図 5 】



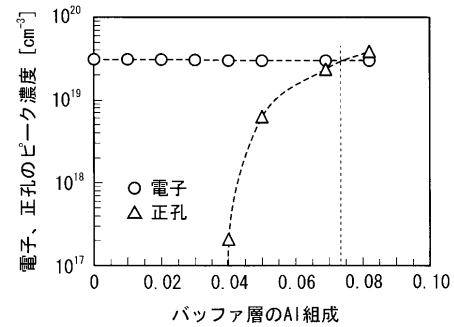
【 図 7 】



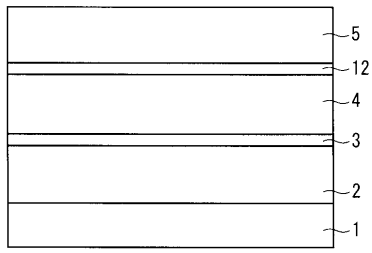
【 図 6 】



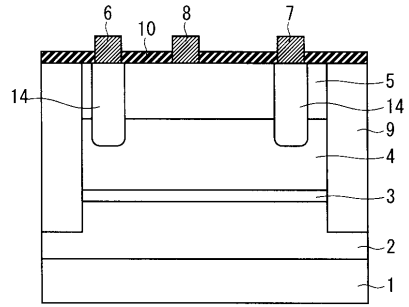
【 図 8 】



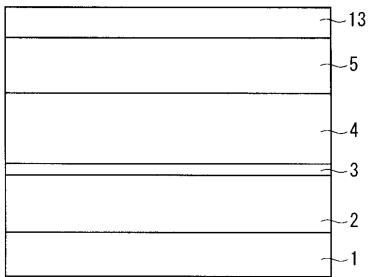
【 図 9 】



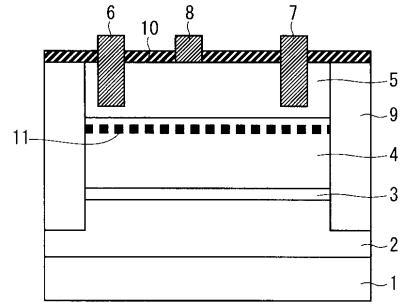
【 図 1 1 】



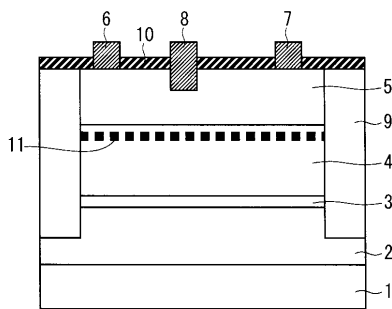
【 図 1 0 】



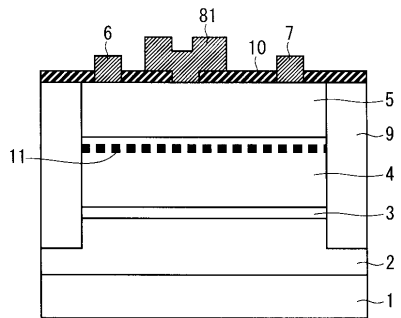
【 図 1 2 】



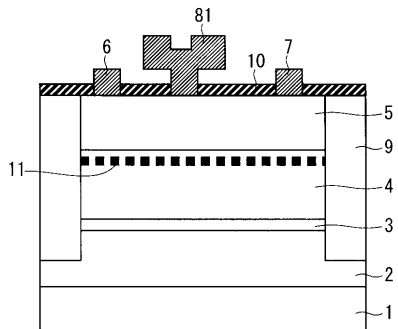
【 図 1 3 】



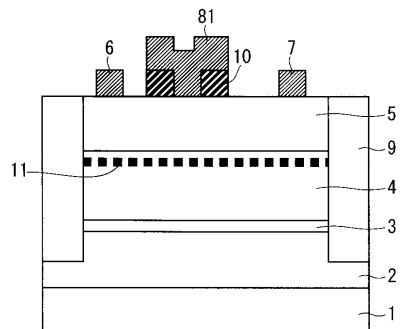
【 図 1 5 】



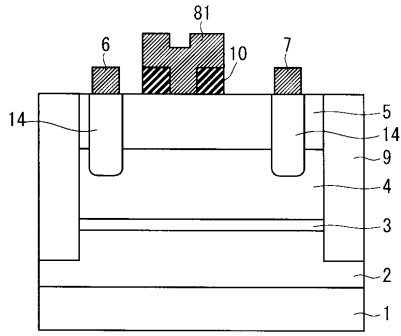
【 図 1 4 】



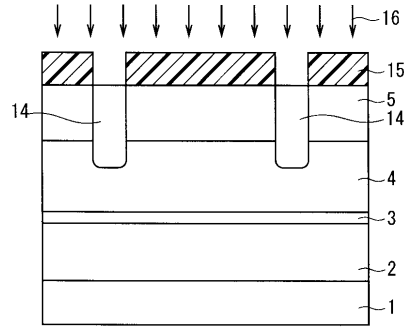
【 図 1 6 】



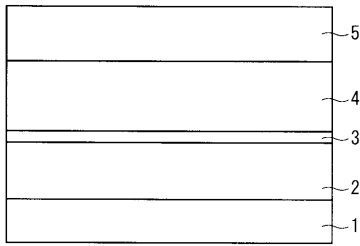
【図 17】



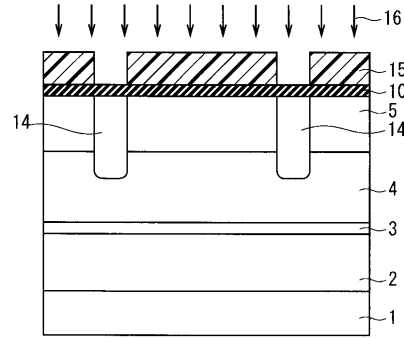
【図 19】



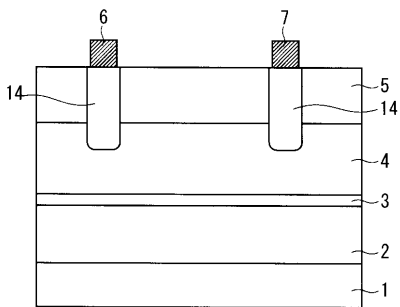
【図 18】



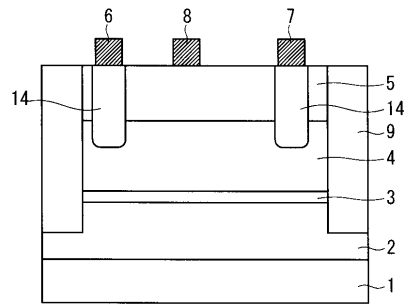
【図 20】



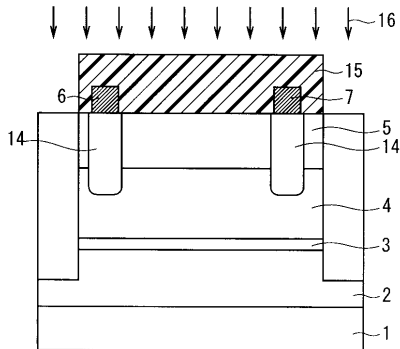
【図 21】



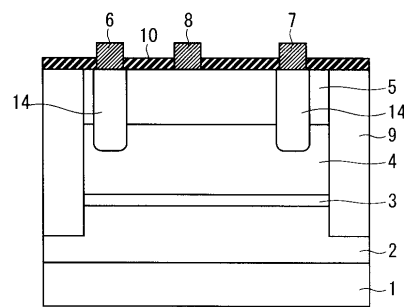
【図 23】



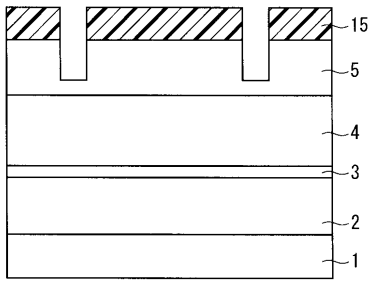
【図 22】



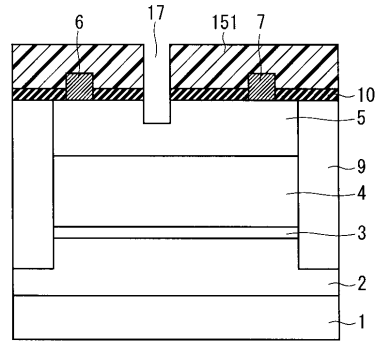
【図 24】



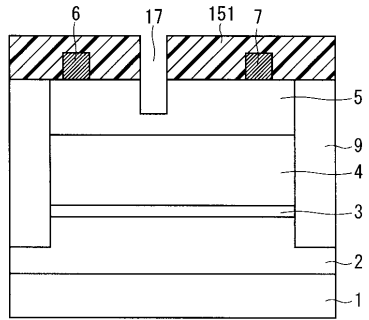
【図 2 5】



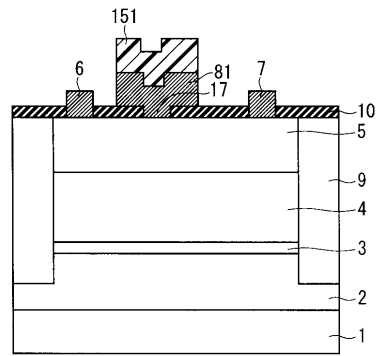
【図 2 7】



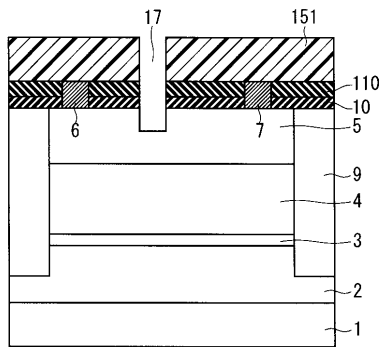
【図 2 6】



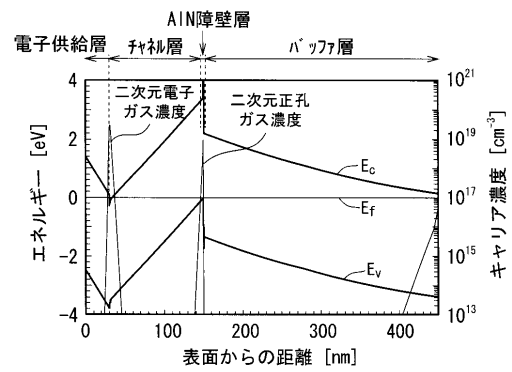
【図 2 8】



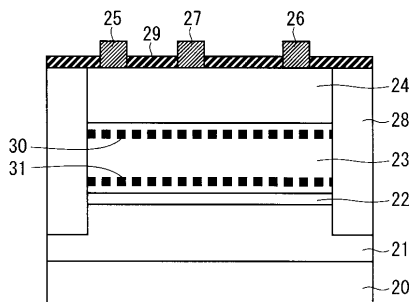
【図 2 9】



【図 3 1】



【図 3 0】



フロントページの続き

(72)発明者 鈴木 洋介
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

(72)発明者 今井 章文
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

(72)発明者 倉橋 健一郎
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

(72)発明者 田中 俊行
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

Fターム(参考) 5F102 FA02 FA03 GB01 GC01 GD01 GJ02 GJ03 GJ04 GJ10 GK04
GK08 GL04 GM04 GM08 GQ01 GR04 GR12 GS01 GS04 GT01
GV05 HC01 HC09