



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년10월26일
 (11) 등록번호 10-1077410
 (24) 등록일자 2011년10월20일

(51) Int. Cl.
H05K 1/18 (2006.01) *H05K 7/20* (2006.01)
 (21) 출원번호 10-2009-0042610
 (22) 출원일자 2009년05월15일
 심사청구일자 2009년05월15일
 (65) 공개번호 10-2010-0123399
 (43) 공개일자 2010년11월24일
 (56) 선행기술조사문헌
 KR1020080025949 A*
 KR1020060066115 A*
 KR1020060070935 A
 KR1020060078118 A
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성전기주식회사
 경기도 수원시 영통구 매탄동 314
 (72) 발명자
홍석창
 충북 청주시 흥덕구 복대동 영조아파트 2차 202동 802호
염광섭
 충청북도 청주시 흥덕구 산남동 산남푸르지오아파트 110동 1403호
최봉규
 충청북도 청주시 흥덕구 분평동 현대대우아파트 808동 1501호
 (74) 대리인
청운특허법인

전체 청구항 수 : 총 17 항

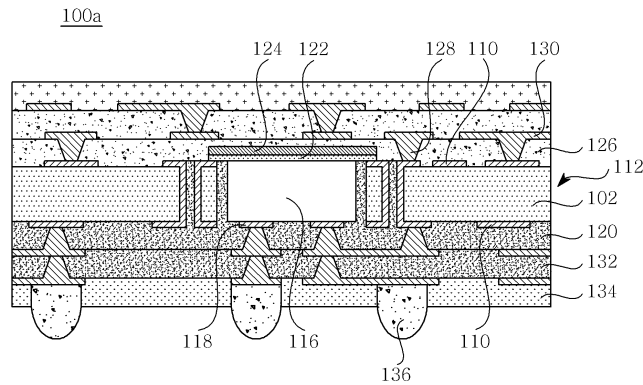
심사관 : 김중희

(54) 방열부재를 구비한 전자부품 내장형 인쇄회로기판 및 그 제조방법

(57) 요약

본 발명은 방열부재를 구비한 전자부품 내장형 인쇄회로기판 및 그 제조방법에 관한 것으로, 인쇄회로기판에 내장되는 전자부품의 타면에 인쇄회로기판의 내층 회로층과 연결되는 방열부재를 구비함으로써, 방열성능이 향상되고 박형화가 가능한 전자부품 내장형 인쇄회로기판 및 그 제조방법을 제공한다.

대표도 - 도8



특허청구의 범위

청구항 1

캐비티(cavity)가 천공되고, 내층 회로층이 형성된 코어기판;
 상기 캐비티에 내장되고 일면에 패드부를 갖는 전자부품;
 상기 전자부품의 타면에 도전성 재료를 통해 부착되고, 상기 내층 회로층과 연결된 방열부재;
 상기 전자부품을 커버하도록 상기 코어기판의 양면에 적층되는 외층 절연층; 및
 상기 전자부품의 타면에 형성된 그라운드 패드;
 를 포함하고, 상기 그라운드 패드는 상기 도전성 재료를 통해 상기 방열부재와 연결되는 방열부재를 구비한 전자부품 내장형 인쇄회로기판.

청구항 2

캐비티(cavity)가 천공되고, 내층 회로층이 형성된 코어기판;
 상기 캐비티에 내장되고 일면에 패드부를 갖는 전자부품;
 홀이 형성되고, 상기 전자부품의 타면에 도전성 재료를 통해 부착되며, 상기 내층 회로층과 연결된 방열부재;
 및
 상기 전자부품을 커버하도록 상기 코어기판의 양면에 적층되는 외층 절연층
 을 포함하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판.

청구항 3

청구항 1 또는 청구항 2에 있어서,
 상기 외층 절연층에는 외층 비아를 통해 상기 패드부 또는 상기 내층 회로층과 연결되는 외층 회로층이 형성된 것을 특징으로 하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판.

청구항 4

청구항 1 또는 청구항 2에 있어서,
 상기 방열부재와 연결되는 상기 내층 회로층은 접지층의 역할을 수행하는 것을 특징으로 하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판.

청구항 5

청구항 1 또는 청구항 2에 있어서,
 상기 도전성 재료는 도전성 페이스트 또는 도전성 접착제인 것을 특징으로 하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판.

청구항 6

삭제

청구항 7

(A) 캐비티 및 내층 회로층이 형성된 코어기판을 제조하고, 상기 코어기판의 일면에 테이프를 부착하는 단계;
 (B) 상기 캐비티에 수용되도록 상기 테이프 상에 일면에 패드부를 갖는 전자부품을 페이스-업(face-up) 형태로 실장하는 단계;
 (C) 상기 캐비티와 상기 전자부품 사이의 공간을 포함하여 상기 코어기판의 일면에 제1 외층 절연층을 적층한 후, 상기 테이프를 제거하는 단계; 및

(D) 상기 테이프를 제거하고, 상기 전자부품의 타면에 상기 내층 회로층과 연결되는 방열부재를 도전성 재료로 부착하고, 방열부재가 부착된 상기 코어기판의 타면에 제2 외층 절연층을 적층하는 단계

를 포함하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법.

청구항 8

청구항 7에 있어서,

상기 (D) 단계 이후에,

(E) 상기 제1 외층 절연층 및 상기 제2 외층 절연층에 외층 비아를 통해 상기 내층 회로층 또는 상기 패드부와 연결되는 외층 회로층을 형성하는 단계

를 더 포함하는 것을 특징으로 하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법.

청구항 9

청구항 7에 있어서,

상기 전자부품의 타면에는 그라운드 패드가 형성되어 있고, 상기 그라운드 패드는 상기 도전성 재료를 통해 상기 방열부재와 연결되는 것을 특징으로 하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법.

청구항 10

청구항 7에 있어서,

상기 방열부재와 연결되는 상기 내층 회로층은 접지층의 역할을 수행하는 것을 특징으로 하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법.

청구항 11

청구항 7에 있어서,

상기 도전성 재료는 도전성 페이스트 또는 도전성 접착제인 것을 특징으로 하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법.

청구항 12

(A) 캐비티 및 내층 회로층이 형성된 코어기판을 제조하고, 상기 코어기판의 일면에 테이프를 부착하는 단계;

(B) 상기 캐비티에 수용되도록 상기 테이프 상에 일면에 패드부를 갖는 전자부품을 페이스-다운(face-down) 형태로 실장하는 단계;

(C) 상기 전자부품의 타면에 상기 내층 회로층과 연결되는 방열부재를 도전성 재료로 부착하고, 방열부재가 부착된 상기 코어기판의 일면에 제1 외층 절연층을 적층하는 단계; 및

(D) 상기 테이프를 제거하고, 상기 전자부품과 상기 캐비티 사이의 공간을 포함하여 상기 코어기판의 타면에 제2 외층 절연층을 적층하는 단계

를 포함하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법.

청구항 13

청구항 12에 있어서,

상기 (D) 단계 이후에,

(E) 상기 제1 외층 절연층 및 상기 제2 외층 절연층에 외층 비아를 통해 상기 내층 회로층 또는 상기 패드부와 연결되는 외층 회로층을 형성하는 단계

를 더 포함하는 것을 특징으로 하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법.

청구항 14

청구항 12에 있어서,

상기 전자부품의 타면에는 그라운드 패드가 형성되어 있고, 상기 그라운드 패드는 상기 도전성 재료를 통해 상기 방열부재와 연결되는 것을 특징으로 하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법.

청구항 15

청구항 12에 있어서,

상기 방열부재와 연결되는 상기 내층 회로층은 접지층의 역할을 수행하는 것을 특징으로 하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법.

청구항 16

청구항 12에 있어서,

상기 도전성 재료는 도전성 페이스트 또는 도전성 접착제인 것을 특징으로 하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법.

청구항 17

(A) 캐비티 및 내층 회로층이 형성된 코어기판을 제조하고, 상기 코어기판 일면의 상기 내층 회로층에 도전성 재료를 이용하여 상기 캐비티를 커버하도록 방열부재를 부착하는 단계;

(B) 상기 캐비티에 수용되도록 상기 방열부재 상에 일면에 패드부를 갖는 전자부품을 페이스-업 형태로 실장하는 단계; 및

(C) 상기 캐비티와 상기 전자부품 사이의 공간을 포함하여 상기 코어기판의 양면에 외층 절연층을 적층하는 단계

를 포함하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법.

청구항 18

청구항 17에 있어서,

상기 방열부재에는 홀이 형성되어 있는 것을 특징으로 하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 방열부재를 구비한 전자부품 내장형 인쇄회로기판 및 그 제조방법에 관한 것이다.

배경기술

[0002] 근래 전자기기 제품의 소형, 경량화 때문에 반도체 소자 등의 전자부품을 내장한 인쇄회로기판의 개발이 주목을 받고 있다.

[0003] 전자부품 내장형 인쇄회로기판을 구현하기 위해 인쇄회로기판 상에 IC(Interated Circuit) 칩 등의 반도체 소자를 실장하는 표면 실장기술이 많이 존재하며, 이러한 기술로는 와이어 본딩(Wire Bonding), 플립 칩(Flip Chip) 등의 방법이 있다.

[0004] 여기서, 와이어 본딩에 의한 실장방법은 인쇄회로기판에 설계회로가 인쇄된 전자부품을 접착제를 이용하여 인쇄회로기판 상에 본딩시키고, 인쇄회로기판의 리드 프레임과 전자부품의 금속 단자(즉, 패드) 간에 정보 송수신을 위해 금속 와이어로 접속시킨 후 전자부품 및 와이어를 열경화성 수지 또는 열가소성 수지 등으로 몰딩(molding) 시키는 것이다.

[0005] 또한, 플립 칩에 의한 실장방법은 전자부품 상에 금, 솔더 혹은 기타 금속 등의 소재로 수십 μm 크기에서 수백

μm 크기의 외부 접속 단자(즉, 범프)를 형성하고, 기존의 와이어 본딩에 의한 실장방법과 반대로, 범프가 형성된 전자부품을 뒤집어(flip) 표면이 기판 방향을 향하도록 실장시키는 것이다.

- [0006] 그러나, 이러한 표면 실장방법은 전자부품을 인쇄회로기판의 표면에 실장하는 것으로, 실장 후 전체 두께가 인쇄회로기판 및 전자부품의 두께의 합보다 작아질 수 없어 고밀도화에 어려움이 있었다. 또한, 전자부품과 인쇄회로기판 사이에 접속단자(패드 또는 범프)를 이용하여 전기적 접속이 이루어지는데, 접속단자의 절단, 부식 등으로 인해 전기적 접속이 끊어지거나 오작동 되는 등 신뢰성의 문제점이 있었다.
- [0007] 따라서, 전자부품을 인쇄회로기판 내, 즉, 외부가 아닌 인쇄회로기판의 내부에 실장하고 빌드업(Build-up)층을 형성시켜 전기적 접속을 함으로써 소형화 및 고밀도화를 추구하고, 고주파(100MHz 이상)에서 배선 거리를 최소화하고, 와이어 본딩이나 플립칩에 의한 실장방법에서 부품 연결시 발생하는 신뢰성의 문제점을 개선하고자 하는 방법이 나타나고 있다.
- [0008] 도 1 내지 도 7은 종래기술에 따른 전자부품이 인쇄회로기판 내에 내장된 전자부품 내장형 인쇄회로기판의 제조방법을 설명하기 위한 공정단면도로서, 이를 참조하여 그 제조방법을 설명하면 다음과 같다.
- [0009] 먼저, 도 1에 도시한 바와 같이, 동박적층판(Copper clad laminate)에 내층 회로층(11) 및 전자부품을 수용하기 위한 캐비티(cavity;12)이 형성된 코어층(10)을 제조한다.
- [0010] 다음, 도 2에 도시한 바와 같이, 코어층(10)의 일면에 전자부품을 지지하기 위한 테이프(13)를 부착한다.
- [0011] 다음, 도 3에 도시한 바와 같이, 패드부(15)를 갖는 전자부품(14)이 캐비티(12)에 수용되도록 테이프(13)에 전자부품(14)을 페이스 업(face-up) 상태로 부착한다.
- [0012] 다음, 도 4에 도시한 바와 같이, 테이프(13)가 부착되지 않은 코어층(10)의 타면에 전자부품(14)과 캐비티(12) 사이의 공간을 포함하여 제1 외층 절연층(16)을 형성한 후 경화시킨다.
- [0013] 다음, 도 5에 도시한 바와 같이, 코어층(10)의 일면에 부착된 테이프(13)를 제거한다.
- [0014] 다음, 도 6에 도시한 바와 같이, 테이프(13)가 제거된 코어층(10)의 일면에 제2 외층 절연층(17)을 형성한다.
- [0015] 마지막으로, 도 7에 도시한 바와 같이, 내층 회로층(11) 또는 전자부품(14)의 패드부(15)와 연결되는 비아(19)를 갖는 외층 회로층(18)을 제1 외층 절연층(16) 및 제2 외층 절연층(17)에 형성하여 종래기술에 따른 전자부품 내장형 인쇄회로기판(20)을 제조한다.
- [0016] 그러나, 이와 같은 공정에 의해 제조된 종래기술에 따른 전자부품 내장형 인쇄회로기판(20)은 전자부품(14)으로부터 발생하는 열이 층간 시그널 통로 역할을 수행하는 비아(19)를 통해 방출되게 되는데, 회로층(11, 18)으로부터 발생하는 열 및 전자부품(14)의 오랜 구동 시간에 따라 발생하는 열을 비아(19)만을 통해 방출하는데 한계가 있었으며, 이에 따라 열로 인해 전자부품(14)의 수명이 단축되고 전자부품 내장형 인쇄회로기판(20)의 성능 저하를 초래하는 문제점이 있었다.
- [0017] 특히, 도 7에 도시된 전자부품 내장형 인쇄회로기판(20)에 다층 구조의 빌드업층이 적층되는 경우, 다수의 회로층(11, 18) 및 전자부품(14)으로부터 발생하는 열을 비아(19)를 통해 방열하는데에는 더더욱 한계가 있었다.

발명의 내용

해결 하고자하는 과제

- [0018] 따라서, 본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로서, 본 발명은 목적은 방열 성능이 향상된 방열부재를 구비한 전자부품 내장형 인쇄회로기판 및 그 제조방법을 제공하기 위한 것이다.

과제 해결수단

- [0019] 본 발명의 바람직한 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기판은, 캐비티(cavity)가 천공되고, 내층 회로층이 형성된 코어기판, 상기 캐비티에 내장되고 일면에 패드부를 갖는 전자부품, 상기 전자부품의 타면에 도전성 재료를 통해 부착되고, 상기 내층 회로층과 연결된 방열부재, 및 상기 전자부품을 커버하도록 상기 코어기판의 양면에 적층되는 외층 절연층을 포함한다.
- [0020] 여기서, 상기 외층 절연층에는 외층 비아를 통해 상기 패드부 또는 상기 내층 회로층과 연결되는 외층 회로층이

형성된 것을 특징으로 한다.

- [0021] 또한, 상기 전자부품의 타면에는 그라운드 패드가 형성되어 있고, 상기 그라운드 패드는 상기 도전성 재료를 통해 상기 방열부재와 연결되는 것을 특징으로 한다.
- [0022] 또한, 상기 방열부재와 연결되는 상기 내층 회로층은 접지층의 역할을 수행하는 것을 특징으로 한다.
- [0023] 또한, 상기 도전성 재료는 도전성 페이스트 또는 도전성 접착제인 것을 특징으로 한다.
- [0024] 본 발명의 바람직한 제1 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법은, (A) 캐비티 및 내층 회로층이 형성된 코어기판을 제조하고, 상기 코어기판의 일면에 테이프를 부착하는 단계, (B) 상기 캐비티에 수용되도록 상기 테이프 상에 일면에 패드부를 갖는 전자부품을 페이스-업(face-up) 형태로 실장하는 단계, (C) 상기 캐비티와 상기 전자부품 사이의 공간을 포함하여 상기 코어기판의 일면에 제1 외층 절연층을 적층한 후, 상기 테이프를 제거하는 단계, 및 (D) 상기 테이프를 제거하고, 상기 전자부품의 타면에 상기 내층 회로층과 연결되는 방열부재를 도전성 재료로 부착하고, 방열부재가 부착된 상기 코어기판의 타면에 제2 외층 절연층을 적층하는 단계를 포함한다.
- [0025] 이때, 상기 (D) 단계 이후에, (E) 상기 제1 외층 절연층 및 상기 제2 외층 절연층에 외층 비아를 통해 상기 내층 회로층 또는 상기 패드부와 연결되는 외층 회로층을 형성하는 단계를 더 포함하는 것을 특징으로 한다.
- [0026] 또한, 상기 전자부품의 타면에는 그라운드 패드가 형성되어 있고, 상기 그라운드 패드는 상기 도전성 재료를 통해 상기 방열부재와 연결되는 것을 특징으로 한다.
- [0027] 또한, 상기 방열부재와 연결되는 상기 내층 회로층은 접지층의 역할을 수행하는 것을 특징으로 한다.
- [0028] 또한, 상기 도전성 재료는 도전성 페이스트 또는 도전성 접착제인 것을 특징으로 한다.
- [0029] 본 발명의 바람직한 제2 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법은, (A) 캐비티 및 내층 회로층이 형성된 코어기판을 제조하고, 상기 코어기판의 일면에 테이프를 부착하는 단계, (B) 상기 캐비티에 수용되도록 상기 테이프 상에 일면에 패드부를 갖는 전자부품을 페이스-다운(face-down) 형태로 실장하는 단계, (C) 상기 전자부품의 타면에 상기 내층 회로층과 연결되는 방열부재를 도전성 재료로 부착하고, 방열부재가 부착된 상기 코어기판의 일면에 제1 외층 절연층을 적층하는 단계, 및 (D) 상기 테이프를 제거하고, 상기 전자부품과 상기 캐비티 사이의 공간을 포함하여 상기 코어기판의 타면에 제2 외층 절연층을 적층하는 단계를 포함한다.
- [0030] 이때, 상기 (D) 단계 이후에, (E) 상기 제1 외층 절연층 및 상기 제2 외층 절연층에 외층 비아를 통해 상기 내층 회로층 또는 상기 패드부와 연결되는 외층 회로층을 형성하는 단계를 더 포함하는 것을 특징으로 한다.
- [0031] 또한, 상기 전자부품의 타면에는 그라운드 패드가 형성되어 있고, 상기 그라운드 패드는 상기 도전성 재료를 통해 상기 방열부재와 연결되는 것을 특징으로 한다.
- [0032] 또한, 상기 방열부재와 연결되는 상기 내층 회로층은 접지층의 역할을 수행하는 것을 특징으로 한다.
- [0033] 또한, 상기 도전성 재료는 도전성 페이스트 또는 도전성 접착제인 것을 특징으로 한다.
- [0034] 본 발명의 바람직한 제3 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법은, (A) 캐비티 및 내층 회로층이 형성된 코어기판을 제조하고, 상기 코어기판 일면의 상기 내층 회로층에 도전성 재료를 이용하여 상기 캐비티를 커버하도록 방열부재를 부착하는 단계, (B) 상기 캐비티에 수용되도록 상기 방열부재 상에 일면에 패드부를 갖는 전자부품을 페이스-업 형태로 실장하는 단계, 및 (C) 상기 캐비티와 상기 전자부품 사이의 공간을 포함하여 상기 코어기판의 양면에 외층 절연층을 적층하는 단계를 포함한다.
- [0035] 이때, 상기 방열부재에는 상기 외층 절연층 적층시 발생할 수 있는 보이드 트랩과 같은 문제를 발생하기 위해 홀이 형성되어 있는 것을 특징으로 한다.

[0036] 본 발명의 특징 및 이점들은 첨부도면에 의거한 다음의 상세한 설명으로부터 더욱 명백해질 것이다.

[0037] 이에 앞서, 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이고 사전적인 의미로 해석되어서는 아니되며, 발명자가 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합되는 의미와 개념으로 해석되어야만 한다.

효 과

[0038] 본 발명은 방열부재가 전자부품의 타면에 부착된 상태로 내장되어 방열성능이 개선되고, 박형화가 가능하게 된다.

[0039] 또한, 본 발명은 방열부재가 내층회로층과 연결되어 방열성능이 더욱 향상되게 된다.

[0040] 또한, 본 발명은 종래의 전자부품 내장형 인쇄회로기판의 제조공정을 이용할 수 있는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법을 제공한다.

[0041] 또한, 본 발명은 그라운드 패드를 전자부품의 타면에 형성한 상태에서 방열부재를 그라운드 패드에 부착하고, 방열부재가 접지층의 기능을 수행하는 내층 회로층과 연결됨으로써 방열 성능이 향상될 뿐만 아니라, 그라운드 패드와 내층 회로층을 연결하기 위한 별도의 구조가 필요없게 되며, 회로밀집도를 향상시킬 수 있게 된다.

[0042] 또한, 본 발명은 방열부재에 홀을 형성함으로써 외층 절연층 적층시 발생할 수 있는 보이드 트랩과 같은 문제를 방지할 수 있게 된다.

발명의 실시를 위한 구체적인 내용

[0043] 본 발명의 목적, 특정한 장점들 및 신규한 특징들은 첨부된 도면들과 연관되어지는 이하의 상세한 설명과 바람직한 실시예들로부터 더욱 명백해질 것이다. 각 도면의 구성요소들에 참조번호를 부가함에 있어서, 동일한 구성요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.

[0044] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다.

[0045] 도 8은 본 발명의 바람직한 제1 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 단면도이다. 이하, 이를 참조하여 제1 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기판(100a)에 대해 설명하기로 한다.

[0046] 도 8에 도시한 바와 같이, 본 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기판(100a)은, 코어기판(112), 전자부품(116), 방열부재(124), 및 외층 절연층(120, 126)을 포함하는 것을 특징으로 한다.

[0047] 코어기판(112)은 내층 회로층(110)의 층간 연결을 위한 관통홀(108)과 전자부품(116)이 실장되는 캐비티(106)가 형성되고, 양면에 회로패턴과 랜들을 포함하는 내층 회로층(110)이 형성된 구조를 갖는다. 여기서, 내층 회로층(110)은 패턴부의 역할 뿐만 아니라 접지층의 역할을 수행한다. 또한, 내층 회로층(110)은 전자부품(116)의 타면에 부착되는 방열부재(124)와 연결되어 방열 성능을 향상시키는 역할을 수행하게 된다.

[0048] 전자부품(116)은 반도체 소자이며, 일면에 회로층과 연결되는 패드부(118)가 형성되어 있다.

[0049] 방열부재(124)는 전자부품(116)의 작동으로 발생하는 열을 방열하기 위한 것으로서, 도전성이 높은 금속으로 제조된다. 여기서, 방열부재(124)는 일반적인 히트 파이프(heat pipe)가 사용되며, 전자부품(116)의 타면에 도전성 재료(122)를 통해 부착된다. 이때, 도전성 재료(122)는 전자부품(116)의 타면에 방열부재(126)를 부착 고정하는 동시에 전자부품(116)으로부터 발생하는 열이 방열부재(126)로 전달될 수 있는 어떠한 재료도 채용가능하며, 예를 들어 도전성 페이스트(conductive paste) 또는 도전성 접착제가 사용될 수 있다. 또한, 방열부재(126)는 내층 회로층(110)과 연결되어 방열부재(124) 자체에 의한 방열기능을 달성하는 동시에 그 열을 내층 회로층(110)에 전달하여 방열 효율을 증대시키는 역할을 수행하게 된다. 방열부재(126)에는 외층 절연층 적층시 보이드 트랩을 방지하기 위해 홀이 형성되어 있는 것이 바람직하다.

- [0050] 외층 절연층(120, 126)은 코어기관(112)의 양면에 형성되어 전자부품(118)을 지지한다. 여기서, 외층 절연층(120, 126)에는 외층 회로층(130)이 형성되며, 내층 회로층(110) 또는 패드부(118)와 외층 회로층(130)을 연결하는 비아(128)가 형성된다.
- [0051] 한편, 본 실시예에 따른 방열부재를 구비한 인쇄회로기관(100a)은 절연층 및 회로층을 포함하는 빌드업층(132)이 형성되고, 빌드업층(132)의 최외층에 회로층을 보호하기 위한 솔더 레지스트층(134)이 적층되며, 외부기기와 연결을 위한 솔더볼(136)이 부착될 수 있다.
- [0052] 도 9는 본 발명의 바람직한 제2 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기관의 단면도이다. 이하, 이를 참조하여 제2 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기관(100b)에 대해 설명하기로 한다.
- [0053] 도 9에 도시한 바와 같이, 본 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기관(100b)은 제1 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기관(100a)과 기본적으로 동일한 구조를 가지되, 전자부품(116)에 형성된 패드부 중에 인쇄회로기관과의 연결을 위한 패드부(118)는 전자부품(116)의 일면에 형성되고, 그라운드와 연결되는 그라운드 패드(118a)가 전자부품(116)의 타면에 형성되어 인쇄회로기관에 내장된 것을 특징으로 한다.
- [0054] 즉, 전자부품(116)의 타면에 형성된 그라운드 패드(118a)가 도전성 재료(124)를 통해 방열부재(124)와 연결되고, 방열부재(124)와 연결된 접지층의 기능을 수행하는 내층 회로층(110)과 연결된 구조를 채용하는 것을 특징으로 한다.
- [0055] 이와 같은 구조를 채용함으로써, 방열 성능의 향상을 도모하면서 그라운드 패드(118a)와 내층 회로층(110)을 연결하기 위한 비아와 같은 별도의 구조가 필요 없어지고, 전자부품(118)의 패드부(120)를 외층 회로층(130)과 연결하는 비아(128)만 형성하면 되므로 회로밀집도가 향상되게 된다.
- [0056] 도 10 내지 도 18은 본 발명의 바람직한 제1 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기관의 제조방법을 설명하기 위한 공정 단면도로서, 이를 참조하여 그 제조방법을 설명하면 다음과 같다. 여기서, 본 실시예는 도 8에 도시된 방열부재를 구비한 전자부품 내장형 인쇄회로기관을 전자부품을 페이스-업(face-up) 형태로 실장하여 제조하는 방법에 관한 것이다.
- [0057] 먼저, 도 10에 도시한 바와 같이, 코어기관을 형성하는 절연층(102)에 동박층(104)이 형성된 동박적층판(Copper Clad Laminate; CCL) 타입의 베이스 기관(101)을 준비한다.
- [0058] 다음, 도 11에 도시한 바와 같이, 베이스 기관(101)에 캐비티(106) 및 관통홀(108)을 가공하고, 내층 회로층(110)을 형성하여 코어기관(112)을 제조한다.
- [0059] 이때, 베이스 기관(101)에 층간 연결을 위한 관통홀(108) 및 전자부품 삽입용 캐비티(106)는 CNC 드릴(Computer Numerical Control Drill) 또는 레이저 드릴(CO2 레이저 드릴 또는 Nd-Yag 레이저 드릴)로 형성하고, 관통홀(108) 내벽을 포함하여 동박층 상에 도금공정에 의해 동도금층(무전해 동도금층 및 전해 동도금층)을 형성한다. 그 후, 동도금층 상에 감광성 레지스트를 도포하고, 포토 마스크(Photo Mask)를 밀착시킨 후 자외선을 이용한 노광/현상을 통하여 감광성 레지스트 상에 패턴을 형성시키고 이를 에칭 레지스트로 하여 화학적 반응을 이용하여 불필요한 동도금층 및 동박층을 에칭(부식)시켜 제거하고, 감광성 레지스트를 제거하여 내층 회로층(110)을 형성한다.
- [0060] 다음, 도 12에 도시한 바와 같이, 코어기관(112)의 일면에 전자부품을 지지하기 위한 테이프(114)를 부착한다.
- [0061] 이때, 테이프(114)는 실리콘 고무판(Si rubber) 또는 폴리이미드(PI) 점착 테이프가 사용될 수 있다. 점착력이

있는 실리콘 고무판 또는 폴리이미드 점착 테이프를 사용함으로써 전자부품이 원하는 위치에 포지셔닝(positioning) 될 수 있게 된다. 또한, 이 테이프(114)는 추후 전자부품을 인쇄회로기판에 실장한 뒤 전자부품을 보호하기 위해 충전제를 인쇄하고 경화시키는 공정 또는 절연층을 형성하는 공정에서 가열 또는 가압에 의해서도 변형되지 않도록 내열성을 가지는 것이 바람직하다.

[0062] 다음, 도 13에 도시한 바와 같이, 전자부품(116)이 캐비티(106)에 수용되도록 코어기판(112)의 일면에 형성된 테이프(114) 상에 전자부품(116)을 부착시킨다.

[0063] 이때, 전자부품(116)은 미리 지정된 위치에 부착되며, 회로층과의 전기적 연결을 위한 전자부품(116)의 일면에 형성된 패드부(118)가 상부를 향하도록 전자부품(116)을 페이스 업(face-up) 형태로 실장한다. 여기서, 전자부품(116)의 타면에는 그라운드 패드(118a)(도 9 참조)가 형성될 수 있다.

[0064] 다음, 도 14에 도시한 바와 같이, 테이프(114)가 부착되지 않은 코어기판(112)의 타면에 전자부품(116)과 캐비티(106) 사이의 공간을 포함하여 제1 외층 절연층(120)을 적층한다.

[0065] 이때, 제1 외층 절연층(120)은 반경화 상태의 절연층, 예를 들어 프리프레그(prepreg)를 가압함으로써 관통홀(108) 및 전자부품(116)과 캐비티(106) 사이의 공간을 포함하여 코어기판(112)의 타면에 형성된다.

[0066] 한편, 본 단계에서는 테이프(114) 상에 전자부품(116)을 부착시킨 후 전자부품(116)을 고정시키기 위해 인캡슐화(encapsulation) 과정이 먼저 실시될 수 있다. 인캡슐화 과정은 전자부품(116)이 움직이지 않고 미리 지정된 위치에 고정될 수 있도록 캐비티(106)과 전자부품(116) 사이의 공간을 충전제(미도시)를 이용하여 충전 즉, 몰딩(molding) 하는 과정이다. 여기서, 충전은 스크린 인쇄, 마스크 인쇄, 디스펜싱(dispensing) 등의 방법에 의해 이루어 질 수 있으며, 열경화성 수지, 열가소성 수지 또는 이들의 복합체를 사용할 수 있다.

[0067] 다음, 도 15에 도시한 바와 같이, 제1 외층 절연층(120)이 형성된 코어기판(112)을 뒤집은 후 테이프(114)를 제거하고, 전자부품(116)의 타면에, 예를 들어 도전성 접착제와 같은 도전성 재료(122)를 통해 내층 회로층(110)과 연결되는 방열부재(124)를 부착한다.

[0068] 다음, 도 16에 도시한 바와 같이, 방열부재(124)가 부착된 코어기판(112)에 제2 외층 절연층(126)을 형성한다. 이때 제2 외층 절연층(126)은 제1 외층 절연층(120)과 동일한 방식으로 형성되므로 이에 대한 상세한 설명은 생략한다.

[0069] 한편, 도 17에 도시한 바와 같이, 내층 회로층(110) 및/또는 패드부(118)와 비아(128)를 통해 연결되는 외층 회로층(130)이 제1 외층 절연층(120) 및 제2 외층 절연층(126)에 형성될 수 있다. 이때, 비아(128)는 전자부품(118)의 패드부(118) 중 내층 회로층(110)과 연결되지 않은 패드부(118) 또는 내층 회로층(110)과 외층 회로층(130)을 연결하도록 형성된다. 이러한 비아(128)는 기계 드릴, 레이저 드릴(CO2 레이저 드릴 또는 Nd-Yag 레이저 드릴), 및 습식 에칭 중 어느 하나에 의해 가공된다.

[0070] 나아가, 도 18에 도시한 바와 같이, 절연층 및 회로층을 포함하는 빌드업층(132)이 형성되고, 빌드업층(132)의 최외층에 회로층을 보호하기 위한 솔더 레지스트층(134)이 적층되고, 외부기기와 연결을 위한 솔더볼(136)이 부착될 수 있다.

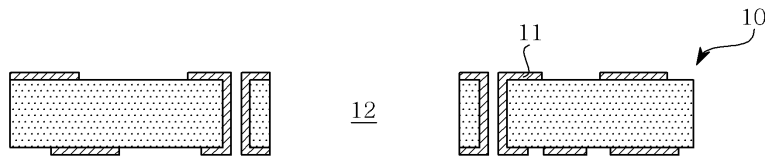
[0071] 도 19 내지 도 26은 본 발명의 바람직한 제2 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법을 설명하기 위한 공정 단면도로서, 이를 참조하여 그 제조방법을 설명하면 다음과 같다. 여기서, 본 실시예는 제1 실시예와 달리 전자부품을 페이스-다운(face-down) 형태로 실장하여 제조하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법에 관한 것이다. 한편, 본 실시예를 설명함에 있어 제1 실시예와 동일

또는 대응되는 구성요소에 대해서는 동일한 참조부호를 부여하고, 중복되는 설명은 생략하기로 한다.

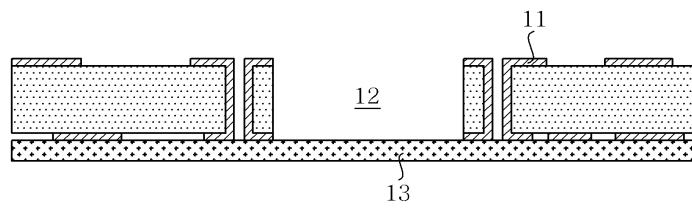
- [0072] 먼저, 도 19에 도시한 바와 같이, 코어기판을 형성하는 절연층(102)에 동박층(104)이 형성된 동박적층판(Copper Clad Laminate; CCL) 타입의 베이스 기판(101)을 준비한다.
- [0073] 다음, 도 20에 도시한 바와 같이, 베이스 기판(101)에 캐비티(106) 및 관통홀(108)을 가공하고, 내층 회로층(110)을 형성하여 코어기판(112)을 제조한다.
- [0074] 다음, 도 21에 도시한 바와 같이, 코어기판(112)의 일면에 전자부품을 지지하기 위한 테이프(114)를 부착한다.
- [0075] 다음, 도 22에 도시한 바와 같이, 전자부품(116)이 캐비티(106)에 수용되도록 코어기판(112)의 일면에 형성된 테이프(114) 상에 전자부품(116)의 일면에 형성된 패드부(118)가 부착되도록 전자부품(116)을 페이스 다운(face-down) 형태로 실장한다. 여기서, 전자부품(116)의 타면에는 그라운드 패드(118a)(도 9 참조)가 형성될 수 있다.
- [0076] 다음, 도 23에 도시한 바와 같이, 전자부품의 타면에 도전성 재료(122)를 통해 내층 회로층(110)과 연결되는 방열부재(124)를 부착하고, 방열부재(124)가 형성된 코어기판(112)에 제1 외층 절연층(120)을 적층한다. 이때, 제1 외층 절연층(120)은 관통홀(108)을 포함하여 코어기판(112)에 적층된다.
- [0077] 다음, 도 24에 도시한 바와 같이, 제1 외층 절연층(120)이 형성된 코어기판(112)을 뒤집은 후 테이프(114)를 제거하고, 전자부품(116)과 캐비티(106) 사이의 공간을 포함하여 제2 외층 절연층(126)을 적층한다.
- [0078] 한편, 도 25에 도시한 바와 같이, 내층 회로층(110) 및/또는 패드부(118)와 비아(128)를 통해 연결되는 외층 회로층(130)이 제1 외층 절연층(120) 및 제2 외층 절연층(126)에 형성될 수 있다.
- [0079] 나아가, 도 26에 도시한 바와 같이, 절연층 및 회로층을 포함하는 빌드업층(132)이 형성되고, 빌드업층(132)의 최외층에 회로층을 보호하기 위한 솔더 레지스트층(134)이 적층되고, 외부기기와 연결을 위한 솔더볼(136)이 부착될 수 있다.
- [0080] 도 27 내지 도 32는 본 발명의 바람직한 제3 실시예에 따른 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법을 설명하기 위한 공정 단면도로서, 이를 참조하여 그 제조방법을 설명하면 다음과 같다. 여기서, 본 실시예는 별도의 테이프를 사용하지 않고 방열부재를 이용하되, 외층 절연층을 동시에 적층하는 방열부재를 구비한 전자부품 내장형 인쇄회로기판의 제조방법에 관한 것이다. 한편, 본 실시예를 설명함에 있어 이전 실시예와 동일 또는 대응되는 구성요소에 대해서는 동일한 참조부호를 부여하고, 중복되는 설명은 생략하기로 한다.
- [0081] 먼저, 도 27에 도시한 바와 같이, 베이스 기판(101)에 캐비티(106) 및 관통홀(108)을 가공하고, 내층 회로층(110)을 형성하여 코어기판(112)을 제조한다.
- [0082] 다음, 도 28a에 도시한 바와 같이, 코어기판(112)의 일면에 캐비티(106)를 커버하도록 도전성 재료(122)를 이용하여 내층 회로층(110)과 연결되는 방열부재(124)를 부착한다.
- [0083] 이때, 방열부재(124)가 지지층의 기능을 수행하기 때문에 별도의 테이프의 사용이 필요없게 된다.

도면

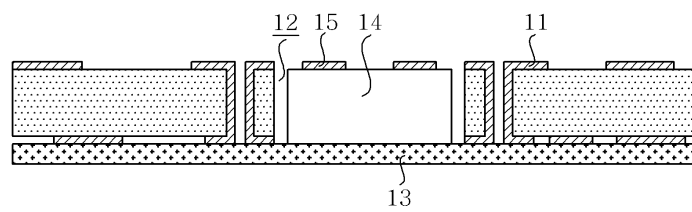
도면1



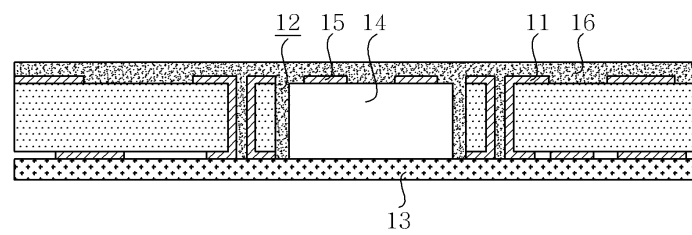
도면2



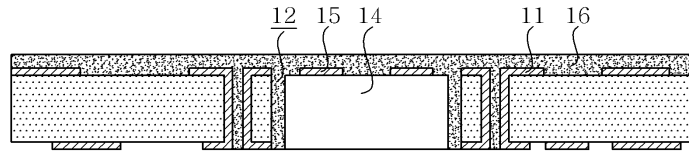
도면3



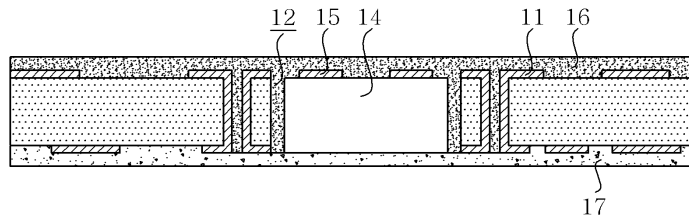
도면4



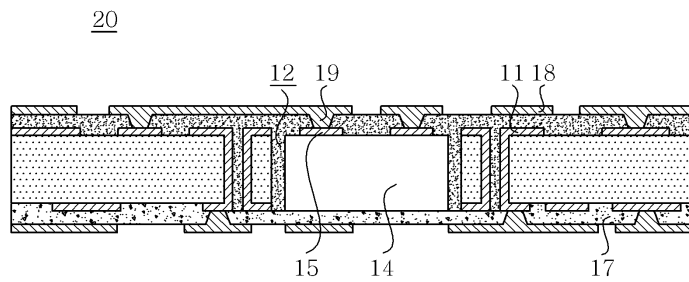
도면5



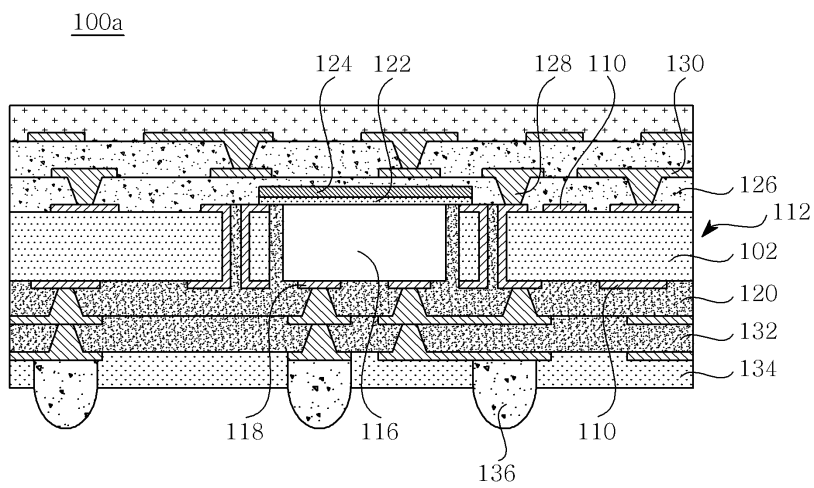
도면6



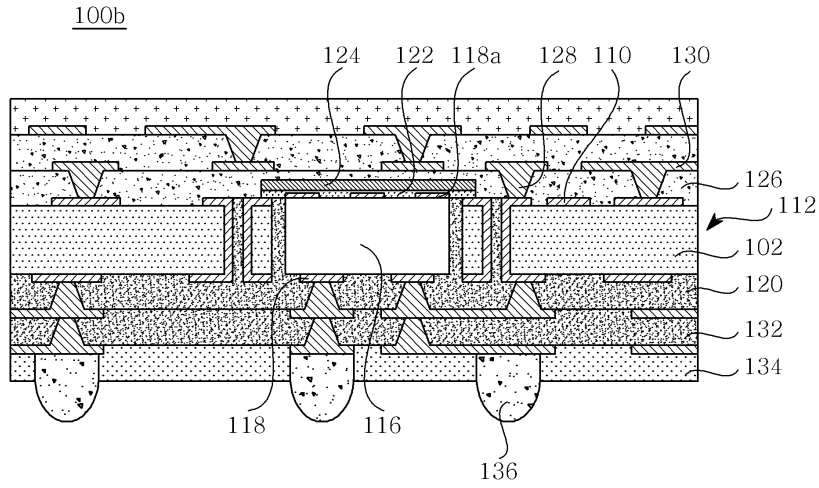
도면7



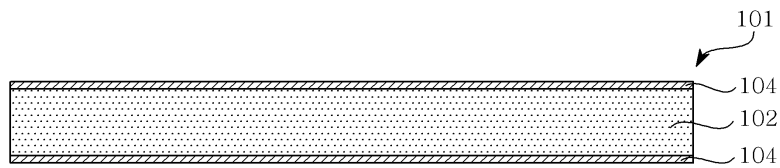
도면8



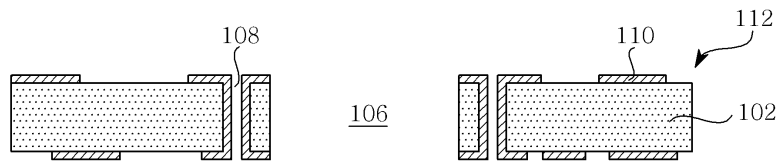
도면9



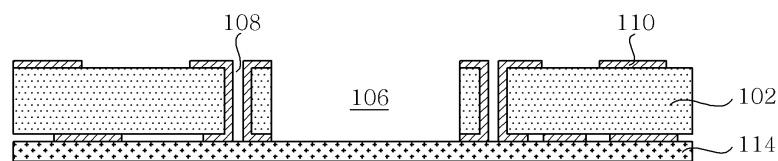
도면10



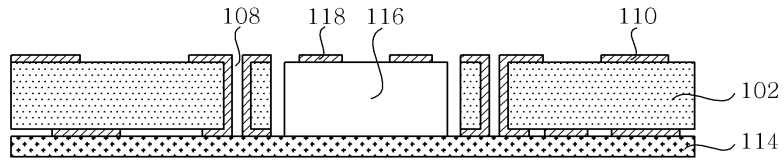
도면11



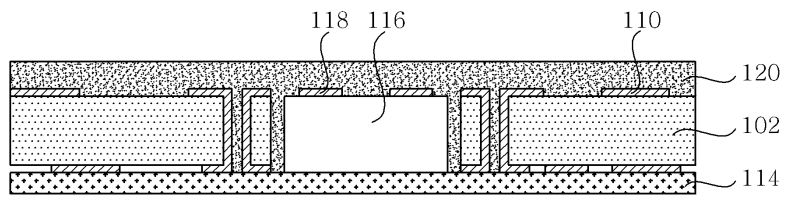
도면12



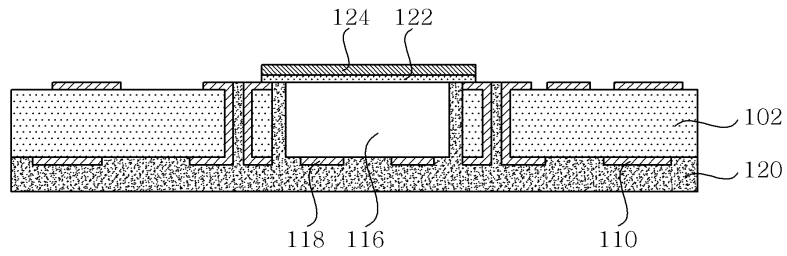
도면13



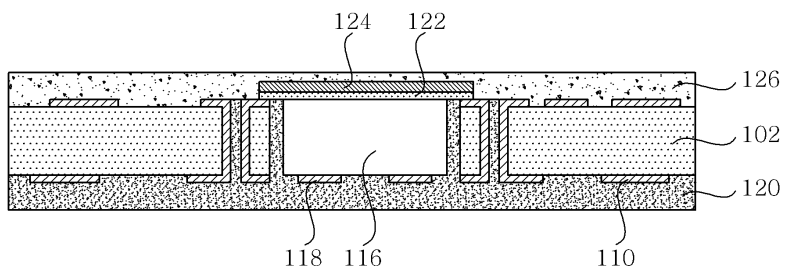
도면14



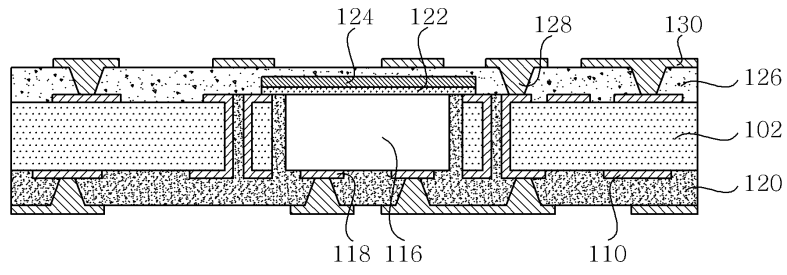
도면15



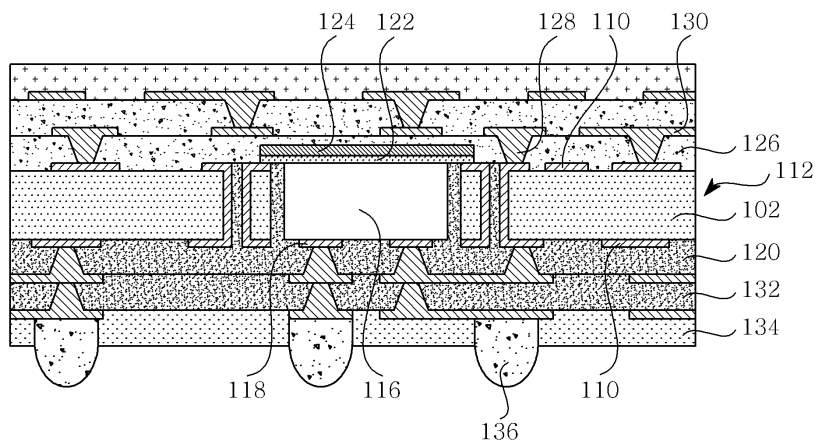
도면16



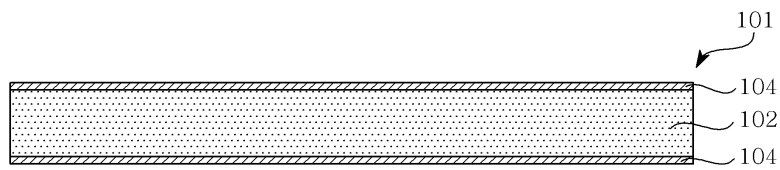
도면17



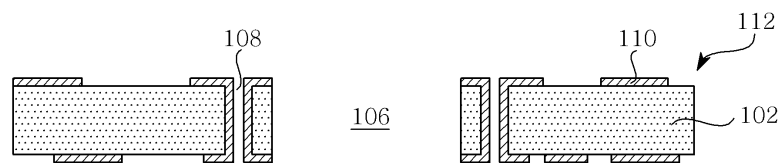
도면18



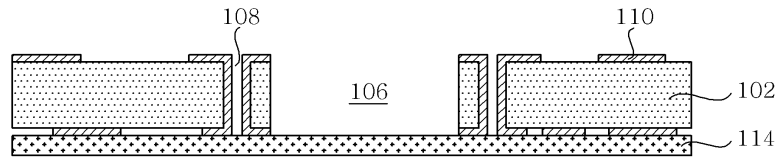
도면19



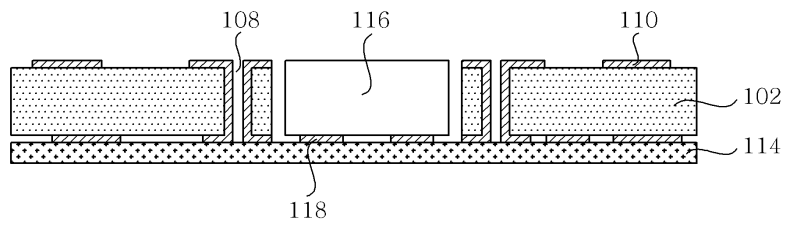
도면20



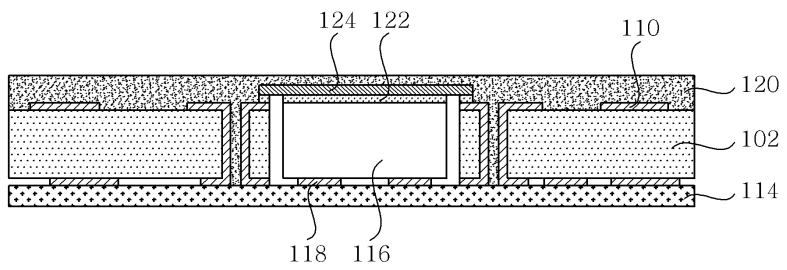
도면21



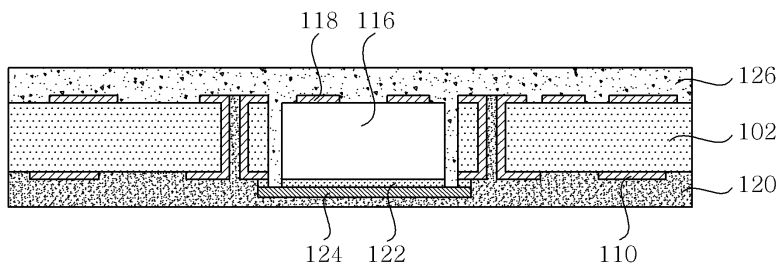
도면22



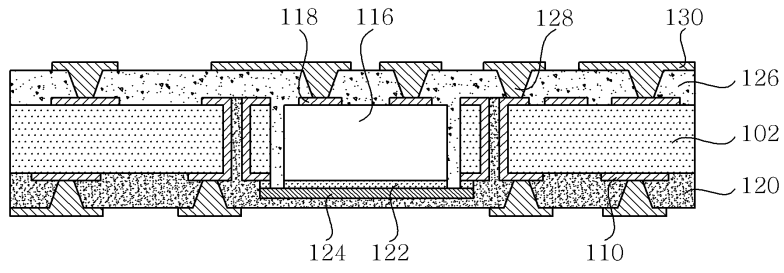
도면23



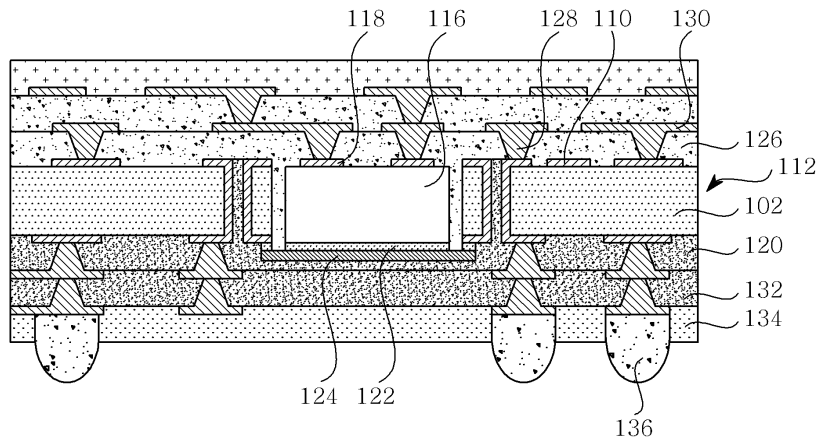
도면24



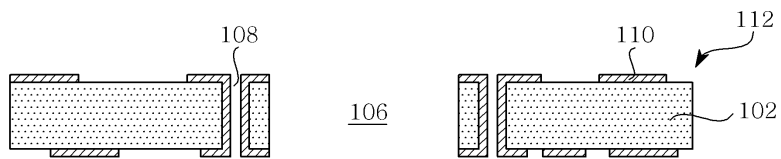
도면25



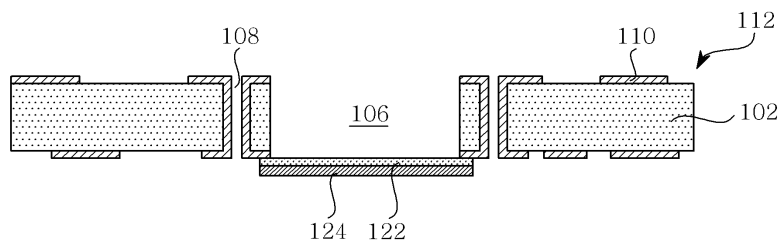
도면26



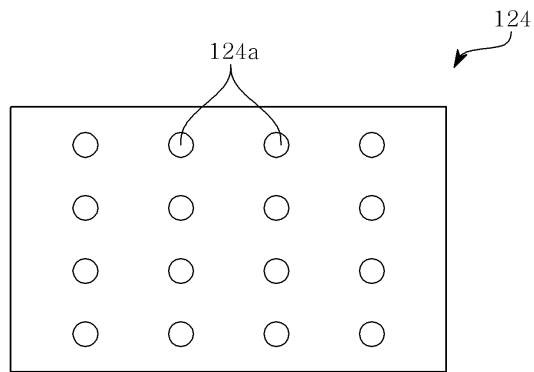
도면27



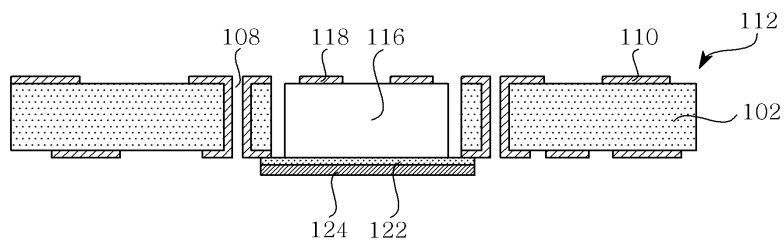
도면28a



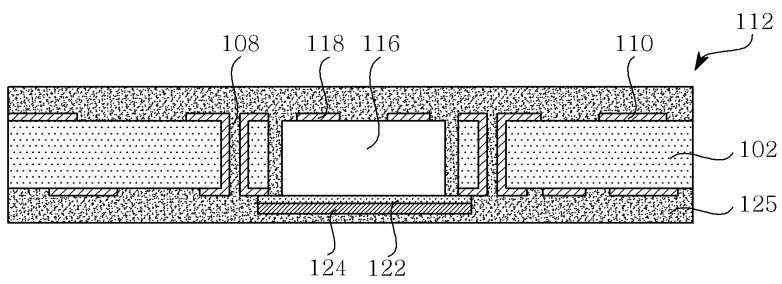
도면28b



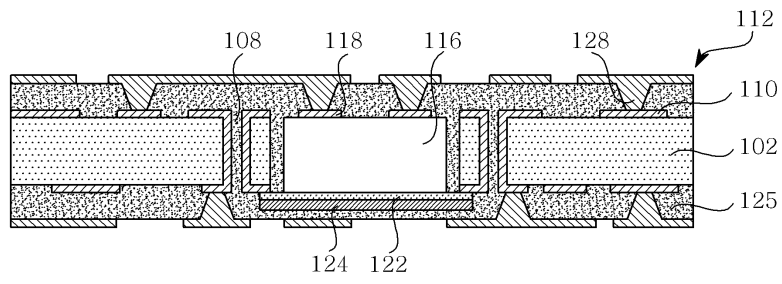
도면29



도면30



도면31



도면32

