

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

OPIS PATENTOWY PATENTU TYMCZASOWEGO

71 898

Patent tymczasowy dodatkowy
do patentu _____

Kl. 21e, 19/26

Zgłoszono: 21.06.1972 (P. 156170)

Pierwszeństwo: _____

MKP G01r 19/26

Zgłoszenie ogłoszono: 30.05.1973

Opis patentowy opublikowano: 15.11.1974

Twórcy wynalazku: Michał Karkoszka, Stanisław Roman, Andrzej Geryszewski,
Wojciech Michałowski

Uprawniony z patentu tymczasowego: Zjednoczone Zakłady Elektronicznej
Aparatury Pomiarowej "Elpo", Warszawa (Polska)

Układ połączeń całkującego woltomierza cyfrowego

Przedmiotem wynalazku jest układ połączeń całkującego woltomierza cyfrowego.

Znany jest układ połączeń całkującego woltomierza cyfrowego zbudowany z układu wejściowego, integratora, komparatora, generatora wzorcowego, bramki elektronicznej, licznika, źródła napięcia odniesienia, pierwszego przełącznika elektronicznego podłączającego na wejście integratora układ wejściowy lub źródło napięcia odniesienia, drugiego przełącznika elektronicznego przełączającego polaryzację źródła napięcia odniesienia, trzeciego przełącznika elektronicznego służącego do zerowania integratora, układu sterowania pierwszym przełącznikiem, układu sterowania drugim przełącznikiem i układu sterowania trzecim przełącznikiem, przy czym wspomniane elementy układu woltomierza są połączone między sobą w sposób opisany niżej.

Wyjście układu wejściowego jest połączone, poprzez pierwszy przełącznik i szeregowy rezystor, z wejściem wzmacniacza integratora. Wyjście źródła napięcia odniesienia jest połączone z wejściem tegoż wzmacniacza poprzez drugi przełącznik i pierwszy przełącznik. Wyjście wzmacniacza integratora jest połączone z pierwszym wejściem komparatora. Wyjście komparatora jest połączone z pierwszym wejściem bramki elektronicznej. Drugie wejście komparatora jest dołączone do napięcia odniesienia, zaś drugie wejście bramki elektronicznej jest połączone z wyjściem generatora wzorcowego. Wyjście bramki elektronicznej jest połączone z pierwszym wejściem licznika. Drugie wejście licznika jest połączone z pierwszym wyjściem podstawowego układu sterowania, z pierwszym wejściem układu sterowania drugim przełącznikiem i z pierwszym wejściem układu sterowania trzecim przełącznikiem. Pierwsze wyjście licznika jest połączone z drugim wejściem układu sterowania drugim przełącznikiem, natomiast drugie wyjście jest połączone z układem rejestratora nie pokazanym na rysunku. Drugie wyjście podstawowego układu sterowania jest połączone z drugim wejściem układu sterowania trzecim przełącznikiem, a trzecie wyjście jest połączone z wejściem układu sterowania pierwszym przełącznikiem.

Opisany układ woltomierza działa na zasadzie przetwarzania napięcia na wartość odcinka czasu, a następnie pomiarze cyfrowym tego odcinka metodą zliczania impulsów z generatora wzorcowego. Wartość napięcia mierzonego jest zamieniana na wartość odcinka czasu przez całkowanie tego napięcia i napięcia odniesienia w cyklu pomiarowym, złożonym z dwóch powtarzających się faz. Pierwsza faza wyznaczona jest za pomocą

licznika zliczającego impulsy generatora wzorcowego i zaczyna się z chwilą wykrycia przez komparator przekroczenia określonego poziomu przez napięcie na wyjściu integratora. W fazie tej następuje całkowanie napięcia mierzonego. W drugiej fazie pomiarowej na wejście integratora jest podane napięcie odniesienia o polaryzacji przeciwnej w stosunku do polaryzacji napięcia mierzonego. Czas sprowadzania wyniku całkowania do określonego poziomu jest mierzony za pomocą impulsów generatora wzorcowego i kończy się w chwili wykrycia przez komparator powrotu do określonego poziomu przez napięcie na wyjściu integratora. Zamyka się wówczas bramka licznika, a następnie układ sterowania powoduje przepisanie stanu licznika do pamięci buforowej, która steruje wskaźnikami i przesyła informację do rejestratora. Po przepisaniu wyniku stan licznika sprowadzany jest do zera.

Wadą znanego układu woltomierza jest to, że faza pomiaru napięcia mierzonego nie rozpoczyna się synchronicznie z chwilą przyścia pierwszego impulsu z generatora wzorcowego, zaś faza pomiaru napięcia odniesienia nie kończy się w momencie trwania określonego impulsu tegoż generatora. W niekorzystnym przypadku wynik pomiaru może być obciążony błędem ± 2 jednostek.

Niedogodnością układu jest konieczność stosowania skomplikowanych układów sterowania poszczególnymi fazami pomiaru a w szczególności fazy zerowania integratora.

Celem wynalazku jest wyeliminowanie wad i niedogodności znanego układu woltomierza.

Cel ten osiągnięto przez bezpośrednie połączenie wyjścia wzorcowego generatora z wejściem licznika i wejściem przerzutnika uruchamiającego układ pamięci, następnie przez połączenie pierwszego wyjścia licznika z wejściem układu sterowania przełącznika zerowania integratora, przez połączenie drugiego wyjścia licznika z wejściem układu sterowania przełącznika przyłączającego układ wejściowy do wejścia integratora, przez połączenie trzeciego wyjścia licznika z wejściem układu sterowania przełącznika przyłączającego pośrednio źródło napięć odniesienia do wejścia integratora. Drugie wejście przerzutnika połączone jest z wyjściem komparatora a wejścia komparatora z wyjściem integratora, przy czym układ działa w ten sposób, że cały cykl pomiarowy trwa trzy okresy synchronicznej sieci zasilającej, z tym że faza pomiaru napięcia mierzonego trwa przez pierwszy okres, w którym licznik osiągając określony stan wysyła sygnał odłączenia wejściowego układu z wejścia integratora i przyłączenia na to wejście źródła napięć odniesienia. Faza pomiaru napięcia odniesienia o polaryzacji przeciwnej w stosunku do polaryzacji sygnału mierzonego trwa do momentu, w którym następuje zmiana stanu komparatora i pojawienie się kolejnego impulsu na wejściu licznika i wejściu przerzutnika, powodującego uruchomienie pamięci i zarejestrowanie wyniku pomiaru. Faza końcowa trwa od momentu zmiany stanu komparatora do momentu zakończenia całego cyklu pomiarowego i jest wykorzystana przez określone stany licznika do odłączenia źródła napięć odniesienia, do zerowania integratora i do załączenia układu wejściowego na wejście integratora.

Układ połączeń woltomierza ma tę zaletę, że faza pomiaru napięcia mierzonego rozpoczyna się synchronicznie z impulsem generatora wzorcowego przekazanym na licznik, a następnie w formie sygnału sterowania, na przełącznik załączający wejściowy układ na wejście integratora, zaś faza pomiaru napięcia odniesienia kończy się synchronicznie z określonym impulsem stanu licznika w momencie zmiany stanu komparatora, co eliminuje błąd odczytu pomiaru, natomiast ogólne wykorzystanie określonych stanów licznika do sterowania poszczególnymi fazami pomiarowymi upraszcza układ sterowania.

Przedmiot wynalazku jest przedstawiony na rysunku, na którym fig. 1 przedstawia blokowy układ połączeń całkowującego woltomierza cyfrowego, fig. 2 — przebiegi napięciowe występujące w układzie.

Układ połączeń całkowującego woltomierza cyfrowego składa się z wejściowego układu U_W , integratora IRC, komparatora K, przerzutnika P_K , wzorcowego generatora G, źródła U napięć U_N odniesienia, pierwszego elektronicznego przełącznika K_1 podłączającego na wejście integratora IRC wejściowy układ UW lub źródło U napięć U_W odniesienia, drugiego elektronicznego przełącznika K_2 współdziałającego z pierwszym przełącznikiem K_1 podłączającego źródło U na wejście integratora IRC, trzeciego elektronicznego przełącznika K_3 służącego do zerowania integratora IRC, pierwszego układu sterowania S_1 sterującego pierwszy przełącznik K_1 , drugiego układu sterowania S_2 sterującego drugi przełącznik K_2 , trzeciego układu sterowania S_3 sterującego trzecim przełącznikiem K_3 , licznika L współpracującego z układami sterowania S_1 , S_2 , S_3 , układu pamięci P i cyfrowego wskaźnika W. Wspomniane elementy układu są połączone między sobą w sposób opisany niżej.

Wyjście układu wejściowego UW jest połączone, poprzez pierwszy przełącznik K_1 i szeregowy rezystor R, na wejście wzmacniacza I integratora IRC. Źródło U napięć U_N odniesienia jest podłączane na to wejście, poprzez drugi przełącznik K_2 , pierwszy przełącznik K_1 i szeregowy rezystor R. Wejście i wyjście wzmacniacza I są ze sobą zwierane lub rozwierane trzecim przełącznikiem K_3 . Wyjście wzmacniacza I jest połączone z pierwszym wejściem komparatora K. Drugie wejście komparatora K jest połączone z punktem układu o potencjale odniesienia. Wyjście komparatora K jest połączone z drugim wejściem przerzutnika P_K . Pierwsze wejście przerzutnika P_K

jest połączone z wejściem licznika L i wyjściem generatora G, zaś wyjście przerzutnika P_K jest połączone z wejściem układu pamięci P. Pierwsze wyjście licznika L jest połączone z wejściem trzeciego układu sterowania S_3 , służącym do sterowania trzeciego przełącznika K_3 . Drugie wyjście licznika L jest połączone z wejściem pierwszego układu sterowania S_1 , służącym do sterowania pierwszym przełącznikiem K_1 . Trzecie wyjście licznika L jest połączone z wejściem drugiego układu sterowania S_2 , służącym do sterowania drugim przełącznikiem K_2 . Wyjścia dekad licznika L są połączone z odpowiednimi wejściami układu pamięci P, a wyjścia układu pamięci P są połączone z odpowiednimi wejściami cyfrowego wskaźnika W.

Układ woltomierza działa w sposób opisany niżej.

Mierzone napięcie U po przetworzeniu w układzie wejściowym UW, jest przyłożone na wejście integratora IRC, poprzez pierwszy przełącznik K_1 w momencie rozpoczęcia okresu synchronicznej sieci zasilającej i po uprzednim wyzerowaniu integratora IRC. Cały cykl pomiarowy woltomierza trwa trzy okresy synchronicznej sieci zasilającej z tym, że faza pomiaru mierzonego napięcia U_x trwa przez pierwszy okres, w którym licznik L osiągając stan m wypełnienia wysyła sygnał odłączenia wejściowego układu UW i podłączenia źródła U napięć U_N odniesienia na wejście integratora IRC. Faza pomiaru napięcia U_N odniesienia o polaryzacji napięcia mierzonego U_x trwa do momentu $m + n$, w którym następuje zmiana stanu komparatora K i pojawienie się kolejnego impulsu $m + n + 1$ na wejściu licznika L i pierwszym wejściu przerzutnika P_K powodującego uruchomienie pamięci P i zarejestrowanie wyniku pomiaru. Faza końcowa trwa od momentu $m + n + 1$ zmiany stanu komparatora K do momentu zakończenia całego cyklu pomiarowego i jest wykorzystana przez określone stany licznika L do odłączenia źródła U napięć U_N odniesienia, do zerowania integratora IRC i do załączenia układu wejściowego UW na wejście integratora IRC za pomocą odnośnych układów sterowania S_1 , S_2 , S_3 i odnośnych przełączników K_1 , K_2 , K_3 .

Zastrzeżenie patentowe

Układ połączeń całkowitego woltomierza cyfrowego, którego układ wejściowy jest podłączany na wejście integratora za pomocą pierwszego przełącznika, następnie źródło napięć odniesienia jest podłączane na wejście integratora za pomocą drugiego przełącznika i współpracującego z nim pierwszego przełącznika, i dalej wzmacniacz integratora jest zwierany lub rozwierany za pomocą trzeciego przełącznika, zaś wyjście integratora jest połączone z pierwszym wejściem komparatora, wyjście komparatora jest połączone z drugim wejściem przerzutnika, wyjście przerzutnika jest połączone z wejściem układu pamięci, licznik jest połączony wyjściami dekad z odnośnymi wejściami układu pamięci, wyjścia układu pamięci są połączone z odnośnymi wejściami wskaźnika cyfrowego, drugie wejście komparatora jest połączone z punktem układu o potencjale odniesienia, pierwsze wejście przerzutnika jest połączone z wyjściem generatora, pierwszy przełącznik jest sterowany pierwszym układem sterowania, drugi przełącznik jest sterowany drugim układem sterowania, zaś trzeci przełącznik jest sterowany trzecim układem sterowania, znamienny tym, że wyjście generatora (G) jest bezpośrednio połączone z wejściem licznika (L), zaś określone stany licznika (L) są wykorzystywane do sterowania fazami cyklu pomiarowego trwającego trzy okresy synchronicznej sieci zasilającej, przy czym faza pomiaru napięcia mierzonego (U_x) trwa przez pierwszy okres, w którym licznik (L) osiągając stan (m) wypełnienia wysyła sygnał odłączenia wejściowego układu (Uw) i przełączenia źródła (U) napięć (U_N) odniesienia na wejście integratora (IRC), zaś faza pomiaru napięcia odniesienia (U_N) o polaryzacji przeciwnej w stosunku do polaryzacji napięcia mierzonego (U_x) trwa do momentu ($m + n$), w którym następuje zmiana stanu komparatora (K) i pojawienia się kolejnego ($m + n + 1$) impulsu na wejście licznika (L) i wejściu przerzutnika (P) powodującego uruchomienie pamięci i zarejestrowanie wyniku pomiaru, przy czym faza końcowa trwa od momentu zmiany stanu komparatora (K) do momentu zakończenia całego cyklu pomiarowego i jest wykorzystana do odłączenia źródła (U) napięć (U_N) odniesienia, do zerowania integratora (IRC) i do załączenia układu wejściowego (UW) na wejście integratora (IRC).

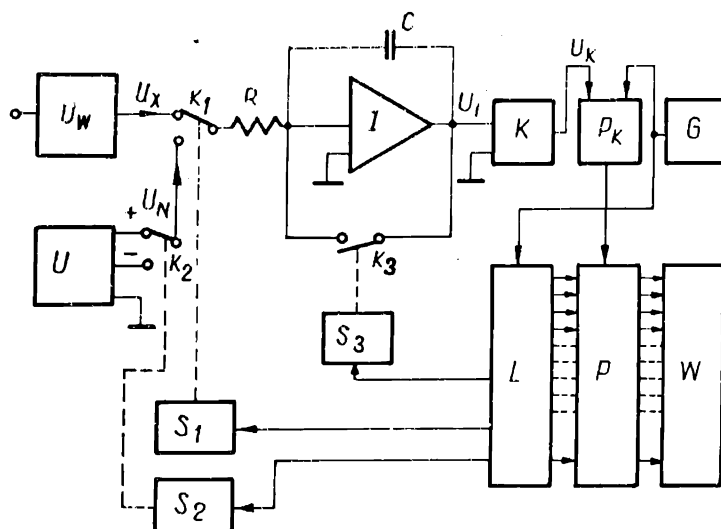


Fig. 1

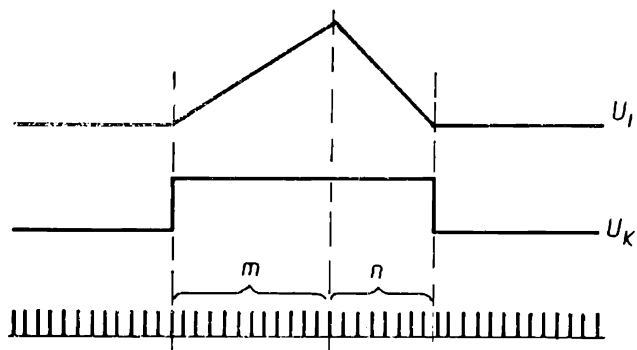


Fig. 2