

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5066940号
(P5066940)

(45) 発行日 平成24年11月7日 (2012. 11. 7)

(24) 登録日 平成24年8月24日 (2012. 8. 24)

(51) Int. Cl.

F I

G O 2 F 1/1368 (2006. 01)

G O 2 F 1/1368

G O 2 F 1/1343 (2006. 01)

G O 2 F 1/1343

G O 2 F 1/1335 (2006. 01)

G O 2 F 1/1335 5 0 0

G O 9 F 9/30 (2006. 01)

G O 9 F 9/30 3 3 8

請求項の数 8 (全 10 頁)

(21) 出願番号 特願2007-49743 (P2007-49743)
(22) 出願日 平成19年2月28日 (2007. 2. 28)
(65) 公開番号 特開2008-216315 (P2008-216315A)
(43) 公開日 平成20年9月18日 (2008. 9. 18)
審査請求日 平成22年1月21日 (2010. 1. 21)

(73) 特許権者 000001443
カシオ計算機株式会社
東京都渋谷区本町 1 丁目 6 番 2 号
(72) 発明者 田中 良孝
東京都羽村市栄町 3 丁目 2 番 1 号
カシオ計算機株式会
社羽村技術センター内
審査官 藤田 都志行

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

薄膜トランジスタパネルと該薄膜トランジスタパネル下に対向配置された対向パネルとがシール材を介して貼り合わされ、前記シール材の内側における前記両パネル間に液晶が封入され、前記対向パネル下にバックライトが配置され、該薄膜トランジスタパネルの前記バックライトと対向する面とは反対側の面を表示面とした液晶表示装置において、

前記薄膜トランジスタパネルは、

アクティブ基板と、

前記アクティブ基板下に設けられ、ゲート電極、ソース電極およびドレイン電極を有する薄膜トランジスタと、

前記アクティブ基板下に設けられ、前記ゲート電極に接続された走査ラインと、

前記アクティブ基板下に設けられ、前記ドレイン電極に接続されたデータラインと、

前記アクティブ基板下に設けられ、前記ソース電極に接続された画素電極と、

前記アクティブ基板の下面に設けられ、前記ゲート電極および前記走査ラインの上面に配置された第 1 低反射金属膜と、

前記第 1 低反射金属膜、前記ゲート電極および前記走査ラインを含む前記アクティブ基板を覆って設けられる絶縁膜と、

前記絶縁膜の下面に設けられ、前記ソース電極、前記ドレイン電極および前記データラインに対応する領域に配置された第 2 低反射金属膜と、

を備え、

前記ソース電極、前記ドレイン電極および前記データラインは前記第2低反射金属膜下に配置され、

前記ソース電極に対応する前記第2低反射金属膜と前記ドレイン電極に対応する前記第2低反射金属膜とは互いに分離しており、

前記第1低反射金属膜及び前記第2低反射金属膜は、反射率が20%以下の低反射金属によって形成されている、

ことを特徴とする液晶表示装置。

【請求項2】

請求項1に記載の発明において、

前記薄膜トランジスタパネルは、前記アクティブ基板下に設けられた補助容量ラインと、前記補助容量ラインの上面に配置された第3低反射金属膜と、をさらに備えることを特徴とする液晶表示装置。

【請求項3】

請求項2に記載の発明において、

前記第3低反射金属膜は、反射率が20%以下の前記低反射金属によって形成されていることを特徴とする液晶表示装置。

【請求項4】

請求項2又は3に記載の発明において、

前記第1反射膜及び前記第3反射膜は同一の層に形成されていることを特徴とする液晶表示装置。

【請求項5】

請求項1乃至4のいずれかに記載の発明において、

前記低反射金属はクロム酸化物又はニッケル酸化物又はクロムとニッケルとの合金の酸化物であることを特徴とする液晶表示装置。

【請求項6】

請求項1に記載の発明において、

前記ゲート電極、前記ソース電極、前記ドレイン電極、前記走査ライン及び前記データラインは、アルミニウム系金属によって形成されていることを特徴とする液晶表示装置。

【請求項7】

請求項2又は3に記載の発明において、

前記補助容量ラインは、アルミニウム系金属によって形成されていることを特徴とする液晶表示装置。

【請求項8】

請求項1乃至7のいずれかに記載の発明において、

前記第2低反射金属膜は、前記ゲート電極に対応した領域を除いて配置されていることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は液晶表示装置に関する。

【背景技術】

【0002】

従来の液晶表示装置には、薄膜トランジスタパネルと該薄膜トランジスタパネル下に対向配置された対向パネルとがほぼ方形枠状のシール材を介して貼り合わされ、シール材の内側における両パネル間に液晶が封入され、対向パネル下にバックライトが配置されたものがある（例えば、特許文献1参照）。

【0003】

【特許文献1】特開2005-285976号公報（図2、図5、第71段落）

【0004】

ところで、上記従来の液晶表示装置では、薄膜トランジスタパネルの基板の内面にアル

10

20

30

40

50

ミニウムを含む材料からなる低抵抗化のための第1の膜および高融点金属であるチタンを含む材料からなる遮光のための第2の膜からなる2層構造の積層膜が設けられ、積層膜の内面側に薄膜トランジスタが設けられている。

【0005】

そして、バックライトからの光が第2の膜に照射されても、第2の膜での反射を防止することにより、このような反射光が薄膜トランジスタに入射されるのを防止し、且つ、外光が第2の膜で遮光されることにより、外光が薄膜トランジスタに入射されるのを防止するようにしている。低抵抗の第1の膜は、積層膜を配線として利用可能とするためのものである。

【発明の開示】

10

【発明が解決しようとする課題】

【0006】

しかしながら、上記従来の液晶表示装置では、薄膜トランジスタパネルの基板の内面に高反射率の導電性材料であるアルミニウムを含む材料からなる第1の膜を設けているので、外光がこの第1の膜で反射され、外光反射に起因するコントラスト低下が生じるという問題があった。また、積層膜で主として薄膜トランジスタを覆っているので、薄膜トランジスタに接続された走査ラインやデータラインによる外光反射も生じるという問題があった。

【0007】

そこで、この発明は、外光反射に起因するコントラスト低下を抑制することができる液晶表示装置を提供することを目的とする。

20

【課題を解決するための手段】

【0008】

上述した目的を達成するため、この発明の液晶表示装置の一様態は、薄膜トランジスタパネルと該薄膜トランジスタパネル下に対向配置された対向パネルとがシール材を介して貼り合わされ、前記シール材の内側における前記両パネル間に液晶が封入され、前記対向パネル下にバックライトが配置され、該薄膜トランジスタパネルの前記バックライトと対向する面とは反対側の面を表示面とした液晶表示装置において、前記薄膜トランジスタパネルは、アクティブ基板と、前記アクティブ基板下に設けられ、ゲート電極、ソース電極およびドレイン電極を有する薄膜トランジスタと、前記アクティブ基板下に設けられ、前記ゲート電極に接続された走査ラインと、前記アクティブ基板下に設けられ、前記ドレイン電極に接続されたデータラインと、前記アクティブ基板下に設けられ、前記ソース電極に接続された画素電極と、前記アクティブ基板の下面に設けられ、前記ゲート電極および前記走査ラインの上面に配置された第1低反射金属膜と、前記第1低反射金属膜、前記ゲート電極および前記走査ラインを含む前記アクティブ基板を覆って設けられる絶縁膜と、前記絶縁膜の下面に設けられ、前記ソース電極、前記ドレイン電極および前記データラインに対応する領域に配置された第2低反射金属膜と、を備え、前記ソース電極、前記ドレイン電極および前記データラインは前記第2低反射金属膜下に配置され、前記ソース電極に対応する前記第2低反射金属膜と前記ドレイン電極に対応する前記第2低反射金属膜とは互いに分離しており、前記第1低反射金属膜及び前記第2低反射金属膜は、反射率が20%以下の低反射金属によって形成されている、ことを特徴とするものである。

30

40

【発明の効果】

【0009】

この発明によれば、ゲート電極、ソース電極、ドレイン電極、走査ラインおよびデータラインの少なくともバックライトと対向する面とは反対側の表面層を反射率が20%以下の低反射金属によって形成することにより、あるいは、ゲート電極、ソース電極、ドレイン電極、走査ラインおよびデータラインのバックライトと対向する面と反対の面側に反射率が20%以下の低反射金属からなる低反射金属膜を設けることにより、外光反射に起因するコントラスト低下を抑制することができる。

【発明を実施するための最良の形態】

50

【 0 0 1 0 】

(第 1 実施形態)

図 1 はこの発明の第 1 実施形態としての液晶表示装置の要部の断面図を示し、図 2 は同液晶表示装置の薄膜トランジスタパネルの一部の透過平面図を示す。この場合、図 1 は図 2 の I - I 線に沿う部分の断面図に相当する。この液晶表示装置は、薄膜トランジスタパネル 1 と該薄膜トランジスタパネル 1 下に対向配置された対向パネル 2 1 とがほぼ方形枠状のシール材 (図示せず) を介して貼り合わされ、シール材の内側における両パネル 1、2 1 間に液晶 3 1 が封入され、対向パネル 2 1 下にバックライト 3 2 が配置された構造となっている。

【 0 0 1 1 】

10

まず、図 2 を参照して、薄膜トランジスタパネル 1 の平面的な構造について説明する。薄膜トランジスタパネル 1 はガラス等からなるアクティブ基板 2 を備えている。アクティブ基板 2 下には複数の走査ライン 3 および複数のデータライン 4 がマトリクス状に設けられている。この場合、複数の走査ライン 3 は行方向に延びて設けられ、複数のデータライン 4 は列方向に延びて設けられている。

【 0 0 1 2 】

アクティブ基板 2 下において走査ライン 3 とデータライン 4 とで囲まれた領域内には画素電極 5 が設けられている。ここで、図 2 を明確にする目的で、画素電極 5 の縁部に斜めの短い実線のハッチングが記入されている。画素電極 5 はスイッチング素子としての薄膜トランジスタ 6 を介して走査ライン 3 およびデータライン 4 に接続されている。アクティブ

20

【 0 0 1 3 】

画素電極 5 との間で補助容量部を形成するための補助容量ライン 7 は、基本的には、当該画素電極 5 の上側に配置されているが、この実施形態では、当該画素電極 5 の上辺部に対応する位置において走査ライン 3 と平行するように設けられたライン部 7 a と、このライン部 7 a から当該画素電極 5 の左辺部および右辺部に沿ってそれぞれ引き出された引出部 7 b、7 c とからなっている。

【 0 0 1 4 】

この場合、ライン部 7 a のうちの当該画素電極 5 の内側に対応する部分は当該画素電極 5 の上辺部と重ね合わされている。左側の引出部 7 b の当該画素電極 5 の内側に対応する部分は当該画素電極 5 の左辺部と重ね合わされている。右側の引出部 7 c の当該画素電極 5 の内側に対応する部分は当該画素電極 5 の右辺部と重ね合わされている。そして、これらの重ね合わされた部分により補助容量部が形成されている。なお、左側の引出部 7 b および右側の引出部 7 c は、画素電極 5 間に配置されたデータライン 4 を挟んで、それぞれ、そのデータライン 4 の両側に張り出すように、一体に形成され、当該データライン 4 の幅よりも幅広になっている。

30

【 0 0 1 5 】

次に、図 1 および図 2 を参照して薄膜トランジスタパネル 1 の縦構造および平面構造を説明する。アクティブ基板 2 の下面の所定の箇所にはゲート電極 8 および該ゲート電極 8 に接続された走査ライン 3 が設けられている。アクティブ基板 2 の下面の他の所定の箇所には補助容量ライン 7 が設けられている。この場合、ゲート電極 8、走査ライン 3 および補助容量ライン 7 は、クロム酸化物、ニッケル酸化物、それらの合金の酸化物等のアルミニウムや銀等よりも低反射率の金属によって形成されている。すなわち、クロム酸化物、ニッケルの酸化物、それらの合金の酸化物等は、反射率が 2 0 % 以下であり、アルミニウムや銀等よりも反射率が低い。

40

【 0 0 1 6 】

ゲート電極 8、走査ライン 3 および補助容量ライン 7 を含むアクティブ基板 2 の下面には窒化シリコン等からなるゲート絶縁膜 9 が設けられている。ゲート電極 8 下におけるゲート絶縁膜 9 の下面の所定の箇所には真性アモルファスシリコンからなる半導体薄膜 1 0 が設けられている。半導体薄膜 1 0 の下面ほぼ中央部には窒化シリコン等からなるチャネ

50

ル保護膜 11 が設けられている。チャネル保護膜 11 の下面両側およびその両側における半導体薄膜 10 の下面には n 型アモルファスシリコンからなるオーミックコンタクト層 12、13 が設けられている。

【0017】

オーミックコンタクト層 12、13 の下面にはソース電極 14 およびドレイン電極 15 が設けられている。ゲート絶縁膜 9 の下面の所定の箇所にはデータライン 4 がドレイン電極 15 に接続されて設けられている。この場合、ソース電極 14、ドレイン電極 15 およびデータライン 4 は、クロム酸化物、ニッケルの酸化物、それらの合金の酸化物等の反射率が 20% 以下の低反射金属によって形成されている。

【0018】

ここで、薄膜トランジスタ 6 は、ゲート電極 8、ゲート絶縁膜 9、半導体薄膜 10、チャネル保護膜 11、オーミックコンタクト層 12、13、ソース電極 14 およびドレイン電極 15 により構成されている。

【0019】

薄膜トランジスタ 6 およびデータライン 4 を含むゲート絶縁膜 9 の下面には窒化シリコン等からなるオーバーコート膜 16 が設けられている。オーバーコート膜 16 の下面の所定の箇所にはITO等からなる画素電極 5 が設けられている。画素電極 5 は、オーバーコート膜 16 に設けられたコンタクトホール 17 を介してソース電極 14 に接続されている。アクティブ基板 2 の上面には表面側偏光板 18 が設けられている。

【0020】

一方、対向パネル 21 はガラス等からなる対向基板 22 を備えている。対向基板 22 の上面には、クロム酸化物、ニッケル酸化物、それらの合金の酸化物等の反射率が 20% 以下の低反射金属からなるブラックマスク 23、樹脂等からなるカラーフィルタ 24 およびITO等からなる対向電極 25 が設けられている。対向基板 22 の下面には裏面側偏光板 26 が設けられている。

【0021】

この場合、ブラックマスク 23 は、図 2 において二点鎖線で示すように、行方向に延びて設けられ、バックライト 32 からの光が薄膜トランジスタ 6 の半導体薄膜 10 に入射するのを防止し、且つ、バックライト 32 からの光が薄膜トランジスタ 6 の周囲や走査ライン 3 と補助容量ライン 7 との間の隙間等から漏れるのを防止するためのものである。

【0022】

そして、この液晶表示装置では、バックライト 32 を点灯させると、バックライト 32 からの光が裏面側偏光板 26、対向基板 22、カラーフィルタ 24、対向電極 25、液晶 31、画素電極 5、オーバーコート膜 16、ゲート絶縁膜 9、アクティブ基板 2 および表面側偏光板 18 を透過して表面側偏光板 18 の上面側に出射され、これにより表示を行なう。

【0023】

このような表示を行なっている状態において、表面側偏光板 18 の上面側から外光が表面側偏光板 18 に入射されると、この入射された外光は表面側偏光板 18 およびアクティブ基板 2 を透過してゲート電極 8 の上面に照射されるが、ゲート電極 8 は、クロム酸化物、ニッケルの酸化物、それらの合金の酸化物等の遮光性金属によって形成されているため、ゲート電極 8 下に設けられた半導体薄膜 10 のチャネル領域（チャネル保護膜 11 の上面に設けられた半導体薄膜 10）への外光の入射が防止される。

【0024】

また、外光は、表面側偏光板 18 およびアクティブ基板 2 を透過してゲート電極 8、走査ライン 4 および補助容量ライン 7 の各上面に照射され、さらにゲート絶縁膜 9 等を透過してデータライン 4、ソース電極 14 およびドレイン電極 15 の各上面に照射される。しかるに、ゲート電極 8、走査ライン 4、補助容量ライン 7、データライン 4、ソース電極 14 およびドレイン電極 15 は、反射率が 20% 以下と、アルミニウムや銀等よりも低反射率の金属によって形成されているため、これらの上面で外光の反射が起こりにくく、外

10

20

30

40

50

光反射に起因するコントラスト低下を抑制することができる。

【 0 0 2 5 】

さらに、外光は、オーバーコート膜 1 8、液晶 3 1、対向電極 2 5 およびカラーフィルタ 2 4 を透過してブラックマスク 2 3 の上面にも照射されるが、ブラックマスク 2 3 は、反射率が 2 0 % 以下と、アルミニウムや銀等よりも低反射率の金属によって形成されているため、これらの上面で外光の反射が起こりにくく、外光反射に起因するコントラスト低下を抑制することができる。

【 0 0 2 6 】

(第 2 実施形態)

図 3 はこの発明の第 2 実施形態としての液晶表示装置の要部の断面図を示す。この液晶表示装置において、図 1 に示す液晶表示装置と異なる点は、ゲート電極 8 (走査ライン 4 を含む)、補助容量ライン 7、データライン 4、ソース電極 1 4 およびドレイン電極 1 5 を上記低反射金属よりも低抵抗のアルミニウム系金属等によって形成し、且つ、それらの上面に反射率が 2 0 % 以下の低反射金属からなる低反射金属膜 8 A、7 A、4 A、1 4 A、1 5 A を設けた点である。

10

【 0 0 2 7 】

この液晶表示装置では、反射率が 2 0 % 以下の低反射金属膜 8 A により、半導体薄膜 1 0 のチャネル領域への外光の入射を防止することができ、反射率が 2 0 % 以下の低反射金属膜 8 A、7 A、4 A、1 4 A、1 5 A により、外光反射に起因するコントラスト低下を抑制することができ、さらにアルミニウム系金属等からなるゲート電極 8 (走査ライン 4 を含む)、補助容量ライン 7、データライン 4、ソース電極 1 4 およびドレイン電極 1 5 を低抵抗化することができる。また、第 1 実施形態と同様、反射率が 2 0 % 以下のブラックマスク 2 3 により、外光反射に起因するコントラスト低下を抑制することができる。

20

【 0 0 2 8 】

(第 3 実施形態)

図 4 はこの発明の第 3 実施形態としての液晶表示装置の要部の断面図を示す。この液晶表示装置において、図 1 に示す液晶表示装置と異なる点は、第 1 に、ゲート電極 8 (走査ライン 4 を含む)、補助容量ライン 7、データライン 4、ソース電極 1 4 およびドレイン電極 1 5 を上記低反射金属よりも低抵抗のアルミニウム系金属等によって形成した点である。

30

【 0 0 2 9 】

第 2 に、ゲート電極 8 (走査ライン 4 を含む) および補助容量ライン 7 を含むゲート絶縁膜 9 とアクティブ基板 2 との間に窒化シリコン等からなる層間絶縁膜 4 1 を設け、アクティブ基板 2 の下面においてゲート電極 8、ソース電極 1 4 およびドレイン電極 1 5 と対応する領域、データライン 4 と対応する領域および補助容量ライン 7 と対応する領域に反射率が 2 0 % 以下の低反射金属からなる低反射金属膜 4 2、4 A、7 A を設けた点である。

【 0 0 3 0 】

この場合、図示はしないが、図 2 を参照して説明すると、低反射金属膜 4 2 は薄膜トランジスタ 6 の領域を覆うような平面形状を有し、低反射金属膜 4 A は、データライン 4 に沿って、該データライン 4 を覆う平面形状に形成される。また、低反射金属膜 7 A は、補助容量ライン 7 に沿って、該補助容量ライン 7 を覆う平面形状に形成される。この場合、低反射金属膜 4 2、4 A、7 A は互いに接続されていても、別に問題はない。

40

【 0 0 3 1 】

(第 4 実施形態)

図 5 はこの発明の第 4 実施形態としての液晶表示装置の要部の断面図を示す。この液晶表示装置において、図 4 に示す液晶表示装置と異なる点は、ゲート電極 8 (走査ライン 4 を含む) および補助容量ライン 7 の上面に反射率が 2 0 % 以下の低反射金属からなる低反射金属膜 8 A、7 A を設け、アクティブ基板 2 の下面においてゲート電極 8 を除くソース電極 1 4 およびドレイン電極 1 5 と対応する領域に反射率が 2 0 % 以下の低反射金属から

50

なる低反射金属膜 14 A、15 A を設け、アクティブ基板 2 の下面においてデータライン 4 と対応する領域に反射率が 20 % 以下の低反射金属からなる低反射金属膜 4 A を設けた点である。

【0032】

(第 5 実施形態)

図 6 はこの発明の第 5 実施形態としての液晶表示装置の要部の断面図を示す。この液晶表示装置において、図 5 に示す液晶表示装置と異なる点は、アクティブ基板 2 の下面に、反射率が 20 % 以下の低反射金属膜 8 A をゲート電極 8 (走査ライン 4 を含む) の上層として該ゲート電極 8 (走査ライン 4 を含む) に積層して形成し、また、反射率が 20 % 以下の低反射金属膜 7 A を補助容量ライン 7 の上層として該補助容量ライン 7 に積層して形成し、層間絶縁膜 4 1 の下面に反射率が 20 % 以下の低反射金属膜 4 A、14 A、15 A を設けた点である。この場合、ゲート絶縁膜 9 および層間絶縁膜 4 1 により、実質的なゲート絶縁膜が構成されている。

【図面の簡単な説明】

【0033】

【図 1】この発明の第 1 実施形態としての液晶表示装置の要部の断面図。

【図 2】図 1 に示す液晶表示装置の薄膜トランジスタパネルの一部の透過平面図。

【図 3】この発明の第 2 実施形態としての液晶表示装置の要部の断面図。

【図 4】この発明の第 3 実施形態としての液晶表示装置の要部の断面図。

【図 5】この発明の第 4 実施形態としての液晶表示装置の要部の断面図。

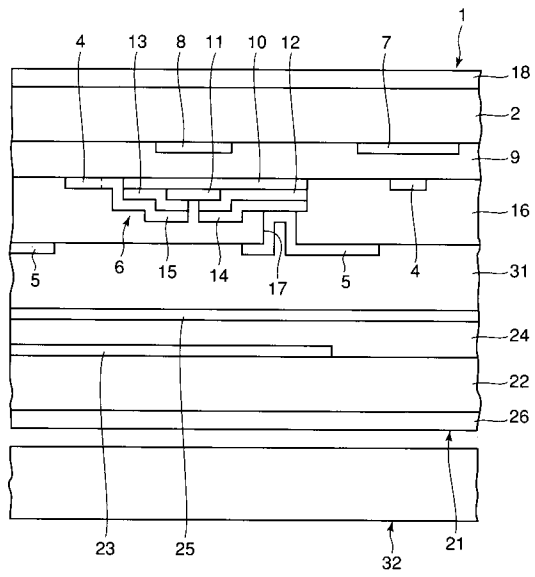
【図 6】この発明の第 5 実施形態としての液晶表示装置の要部の断面図。

【符号の説明】

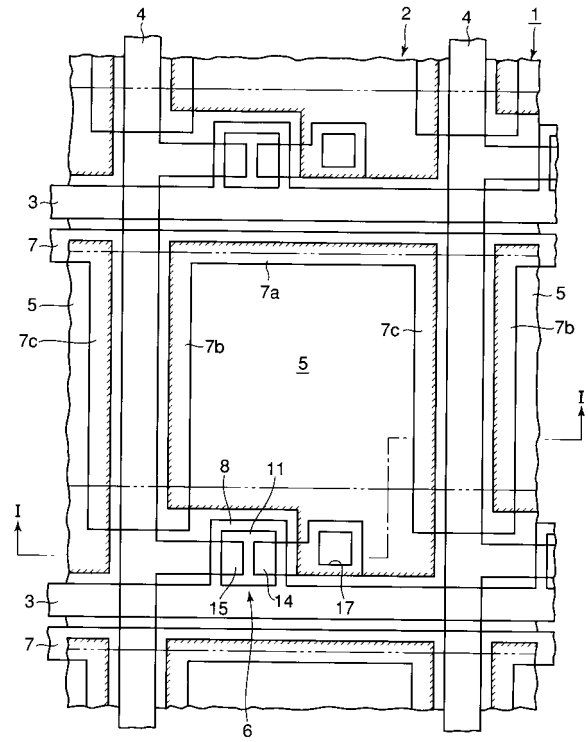
【0034】

- 1 薄膜トランジスタパネル
- 2 アクティブ基板
- 3 走査ライン
- 4 データライン
- 5 画素電極
- 6 薄膜トランジスタ
- 7 補助容量ライン
- 8 ゲート電極
- 9 ゲート絶縁膜
- 10 半導体薄膜
- 11 チャネル保護膜
- 12、13 オーミックコンタクト層
- 14 ソース電極
- 15 ドレイン電極
- 16 オーバーコート膜
- 21 対向パネル
- 31 液晶
- 32 バックライト
- 41 層間絶縁膜
- 42 低反射金属膜
- 4 A、7 A、8 A、14 A、15 A 低反射金属膜

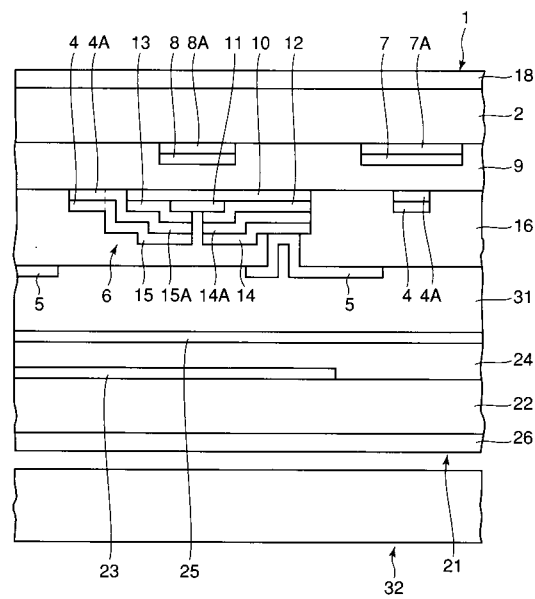
【図 1】



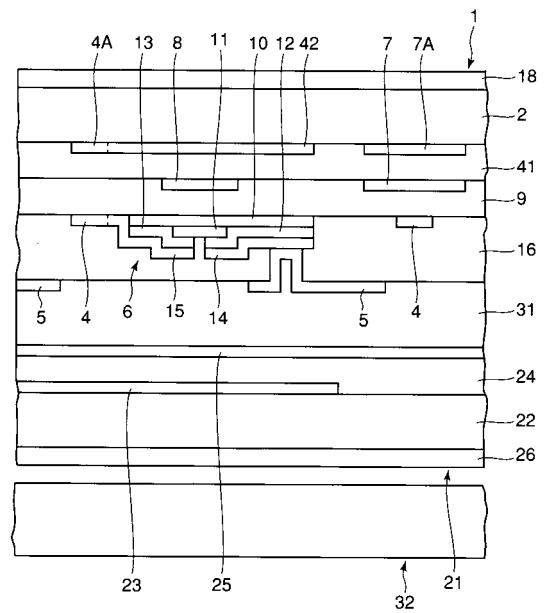
【図 2】



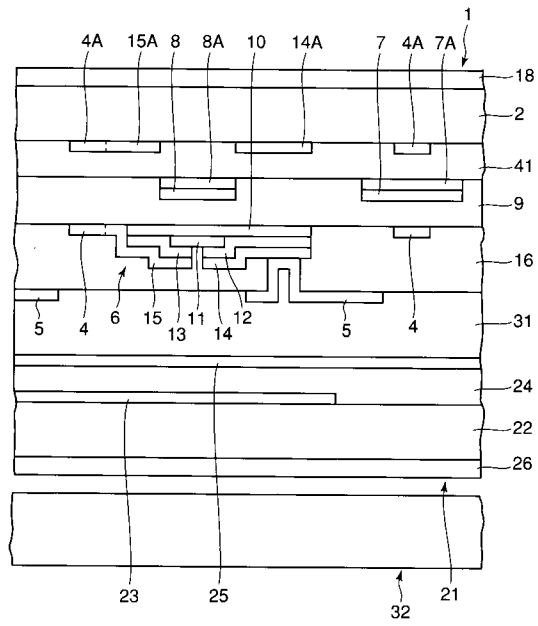
【図 3】



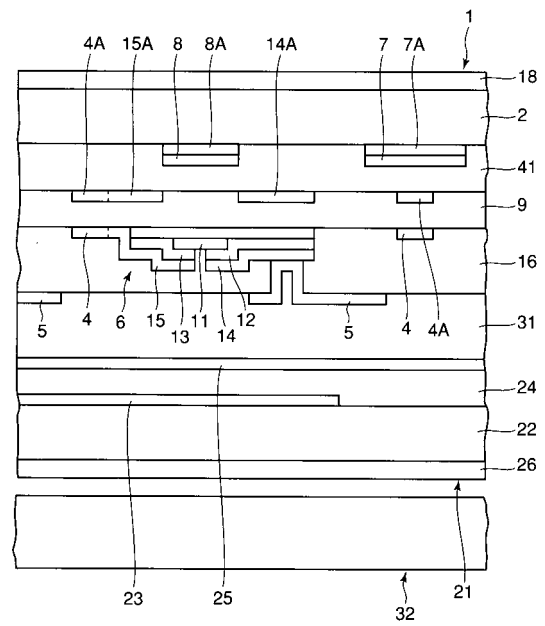
【図 4】



【図 5】



【図 6】



フロントページの続き

(56)参考文献 特開平 0 9 - 2 2 2 5 9 7 (J P , A)
特開平 1 0 - 3 0 7 2 9 6 (J P , A)
特開 2 0 0 2 - 1 0 7 7 4 3 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F	1 / 1 3 6 8
G 0 2 F	1 / 1 3 4 3
G 0 2 F	1 / 1 3 3 5
G 0 9 F	9 / 3 0