



(12)发明专利申请

(10)申请公布号 CN 110362058 A

(43)申请公布日 2019. 10. 22

(21)申请号 201810319284.9

(22)申请日 2018.04.11

(71)申请人 徐伟

地址 610000 四川省成都市武侯区双安东
巷2号5栋1单元

(72)发明人 徐伟

(51)Int.Cl.

G05B 23/02(2006.01)

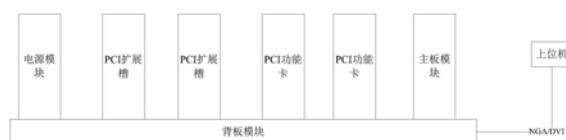
权利要求书1页 说明书4页 附图1页

(54)发明名称

用于多个接口进行测试的系统

(57)摘要

本发明公开了本发明用于多个接口进行测试的系统,用于多个接口进行测试的系统,包括背板模块上设置有电源模块、PCI扩展槽、PCI功能卡和主板模块,背板模块与PC机通过NGA/DVI进行数据传输,PCI扩展槽内设置有若干个PCI-e载卡,PCI-e载卡内部设置有FMC扩展接口与外部模块连接。所述外部模块包括LVDS高速接口子模块、数字音频接口子模块、光纤接口子模块、扩展模块,所述高速接口子模块、光纤接口子模块通过PCIE高速总线进行数据传输,数字音频接口子模块接收PCI-e载卡发送的数据进行音频输出。所述PCI-e载卡还包括内存模块、闪存模块,FPGA模块,所述内存模块和闪存模块与FPGA模块连接,FPGA模块通过LVDS高速口、serdes高速口、I/O高速口与FMC扩展接口进行数据传输,FPGA模块还将数据发送至主板模块。



1. 用于多个接口进行测试的系统,包括背板模块上设置有电源模块、PCI扩展槽、PCI功能卡和主板模块,背板模块与上位机通过NGA/DVI进行数据传输,PCI扩展槽内设置有若干个PCI-e载卡,PCI-e载卡内部设置有FMC扩展接口与外部模块连接,其特征在于,所述PCI功能卡需采用8通道以上的单端模拟输入,通过至少12位A/D转换器进行数据转换,采集率需大于100kHz。

2. 根据权利要求1所述的用于多个接口进行测试的系统,其特征在于,所述PCI-e载卡还包括内存模块、闪存模块,FPGA模块,所述内存模块和闪存模块与FPGA模块连接,FPGA模块通过LVDS高速口、serdes高速口、I/O高速口与FMC扩展接口进行数据传输,FPGA模块还将数据发送至主板模块。

3. 根据权利要求1所述的用于多个接口进行测试的系统,其特征在于,所述背板模块设置的PCI扩展槽至少为2个。

4. 根据权利要求1所述的用于多个接口进行测试的系统,其特征在于,所述背板模块设置的PCI功能卡至少为2个。

用于多个接口进行测试的系统

技术领域

[0001] 本发明涉及一种测试系统,具体涉及用于多个接口进行测试的系统。

背景技术

[0002] 现在很多测试系统上采用的接口都只能满足单一的功能。并且传输效率缓慢,常常各个模块间相互影响,传输数据的效率低,测试缓慢,进而影响工作效率,在工控机中采用的接口其传输数据的总线不匹配,数据间相互串流比较困难。

[0003] 本发明采用的用于多个接口进行测试的系统具有测试多种接口的功能,在满足最少接口种类和数量的情况下,要求该设备的接口还具备一定的可扩展性,以备增加后续功能。通过对需求的分析,该设备需要测试的接口功能具有种类多,数量多的特点,同时某些接口的指标要求不常用,在满足上述功能和接口需求的情况下,还需要具备一定的接口可扩展性。

[0004] 经过多种方案的详细对比和论证,提出采用通用工控机,内部集成多种类型和接口的板卡,同时保留部分通用接口用于扩展的方案。其中板卡采用PCI-E和PCI两种插卡式的板卡解决方案。

发明内容

[0005] 本发明所要解决的技术问题是目前的综合测试系统,传输信号单一,数据间交互困难,并且很多系统的扩展性能差,本发明目的在于提供用于多个接口进行测试的系统,解决上述的问题。

[0006] 本发明通过下述技术方案实现:

[0007] 用于多个接口进行测试的系统,包括背板模块上设置有电源模块、PCI扩展槽、PCI功能卡和主板模块,背板模块与上位机通过NGA/DVI进行数据传输,PCI扩展槽内设置有若干个PCI-e载卡,PCI-e载卡内部设置有FMC扩展接口与外部模块连接。所述PCI功能卡需采用8通道以上的单端模拟输入,通过至少12位A/D转换器进行数据转换,采集率需大于100kHz,才用该模式才能够保证能够进行多接口综合测试。

[0008] 进一步地,所述外部模块包括LVDS高速接口子模块、数字音频接口子模块、光纤接口子模块、扩展模块,所述高速接口子模块、光纤接口子模块通过PCIE高速总线进行数据传输,数字音频接口子模块接收PCI-e载卡发送的数据进行音频输出。

[0009] 进一步地,所述PCI-e载卡还包括内存模块、闪存模块,FPGA模块,所述内存模块和闪存模块与FPGA模块连接,FPGA模块通过LVDS高速口、serdes高速口、I/O高速口与FMC扩展接口进行数据传输,FPGA模块还将数据发送至主板模块。

[0010] 进一步地,所述背板模块设置的PCI扩展槽至少为2个。

[0011] 进一步地,所述背板模块设置的PCI功能卡至少为2个。

[0012] 本发明采用的PCI-e载卡主要由FPGA作为核心处理器,与上位机采用PCIE2.0x8接口,数据传输带宽理论值高达40Gbps,而FPGA外部集成了DDR3高速缓存,对外采用FMC连接

器,从FPGA上引出了三种信号:

[0013] 1、LVDS高速差分信号,能够外接常用的LVDS信号外设,多组LVDS信号可以组合起来并行传输数据,极大的增加了数据传输带宽。

[0014] 2、serdes高速差分信号,该信号是从FPGA的GTP口引出的信号,可以接自定义的serdes信号外设,可以做RapidIO总线,接RapidIO总线外设,还可以做SGMII高速接口以及其他serdes信号外设。

[0015] 3、IO并行信号,可以作为常用的IO控制信号,也可以组成并行信号进行数据传输,也可以作为如SPI,I2C,UART等常用总线接相应的外设。FPGA的IO口是一种非常灵活的接口。

[0016] PCI-e载卡由于前端引出了LVDS等高速口,后端又采用的是PCIE高速总线,该载卡非常适合高速数据传输,因此LVDS,光纤等接口主要采用该载卡来集成。

[0017] 本发明采用PICMG架构,内部集成PICMG1.3的背板和主板,选取该架构方式,主要有两方面的原因:1、本设备所要实现的功能接口本身较多,需要比较多的PCIE或PCI接口来集成不同功能和接口的板卡;2、考虑到扩展性更为灵活,如果只考虑设计一种PCIE或者PCI的卡要么受限于接口数量,要么受限于功能,比如只设计PCI的卡,则受限于传输带宽,无法将超过几个Gbps的数据实时传输,如果只设计PCI-e的卡则接口数量一般不足,因为PCI-e有x1,x4,x8,x16四种接口,其中只有PCIE x16兼容4种协议接口,但是x16接口通用的性价比比较高的工控主板一般不超过两个,非常少,不利于扩展,而只有PCIE x1兼容4种物理接口,但是x1带宽不足,并不比PCI更有优势。

[0018] PCI载卡主要用于集成速率较低的功能子卡,该载卡主要也是采用FPGA作为数据处理与接口交换的核心部件,前端也是采用FMC引出了LVDS信号和IO信号,而后端集成了PCI桥芯片,以此为核心架构设计而成。前端子模块如图2所示,都能集成到该子卡上。

[0019] 开发PCI载卡,既能够缓解扩展槽位不足的情况,同时本卡内增加了PCI桥,该桥芯片具备一定的处理能力,对于数据的处理和数据转发以及子模块的功能控制,软件开发起来都会更加灵活和方便。

[0020] 本发明与现有技术相比,具有如下的优点和有益效果:

[0021] 1、本发明用于多个接口进行测试的系统,传输信号多样,能够进行不同的信号传输;

[0022] 2、本发明用于多个接口进行测试的系统,背板模块上设置有多种扩展接口,扩展性能强;

[0023] 3、本发明用于多个接口进行测试的系统,统一采用PCIE总线,数据交换方便迅速。

附图说明

[0024] 此处所说明的附图用来提供对本发明实施例的进一步理解,构成本申请的一部分,并不构成对本发明实施例的限定。在附图中:

[0025] 图1为本发明系统框图。

[0026] 图2为本发明PCI-e载卡与接口子模块原理框图。

具体实施方式

[0027] 为使本发明的目的、技术方案和优点更加清楚明白,下面结合实施例和附图,对本发明作进一步的详细说明,本发明的示意性实施方式及其说明仅用于解释本发明,并不作为对本发明的限定。

[0028] 实施例

[0029] 如图1、2所示,本发明用于多个接口进行测试的系统,用于多个接口进行测试的系统,包括背板模块上设置有电源模块、PCI扩展槽、PCI功能卡和主板模块,背板模块与PC机通过NGA/DVI进行数据传输,PCI扩展槽内设置有若干个PCI-e载卡,PCI-e载卡内部设置有FMC扩展接口与外部模块连接。所述外部模块包括LVDS高速接口子模块、数字音频接口子模块、光纤接口子模块、扩展模块,所述高速接口子模块、光纤接口子模块通过PCIE高速总线进行数据传输,数字音频接口子模块接收PCI-e载卡发送的数据进行音频输出。所述PCI-e载卡还包括内存模块、闪存模块,FPGA模块,所述内存模块和闪存模块与FPGA模块连接,FPGA模块通过LVDS高速口、serdes高速口、I/O高速口与FMC扩展接口进行数据传输,FPGA模块还将数据发送至主板模块。所述背板模块设置的PCI扩展槽至少为2个。所述背板模块设置的PCI功能卡至少为2个。

[0030] 本发明采用的PCI-e载卡主要由FPGA作为核心处理器,与上位机采用PCIE2.0x8接口,数据传输带宽理论值高达40Gbps,而FPGA外部集成了DDR3高速缓存,对外采用FMC连接器,从FPGA上引出了三种信号:LVDS高速差分信号,能够外接常用的LVDS信号外设,多组LVDS信号可以组合起来并行传输数据,极大的增加了数据传输带宽。serdes高速差分信号,该信号是从FPGA的GTP口引出的信号,可以接自定义的serdes信号外设,可以做RapidIO总线,接RapidIO总线外设,还可以做SGMII高速接口以及其他serdes信号外设。IO并行信号,可以作为常用的IO控制信号,也可以组成并行信号进行数据传输,也可以作为如SPI,I2C,UART等常用总线接相应的外设。FPGA的IO口是一种非常灵活的接口。

[0031] PCI-e载卡由于前端引出了LVDS等高速口,后端又采用的是PCIE高速总线,该载卡非常适合高速数据传输,因此LVDS,光纤等接口主要采用该载卡来集成。

[0032] 本系统由于接口较多,因此不可能以一两张卡就能集成所有的功能,而必须设计多种接口多个板卡来实现所有的功能,本公司考虑的方式是设计两种载卡,一种是PCI-e的载卡,另外一种为PCI载卡,然后将所有的接口都设计成子卡的解决方案。设计两种载卡不仅方便不同的接口子卡之间的扩展,而且更有利于用户将来的功能扩展,在将来用户需要增加某些接口时,不需要重新设计整个功能,只需要设计一张接口卡,集成到PCI-e或者PCI的载卡上就能够实现,这样能够极大的缩短开发时间,同时能够为用户节约大量的经费。

[0033] 本发明采用PICMG架构,内部集成PICMG1.3的背板和主板,选取该架构方式,主要有两方面的原因:1、本设备所要实现的功能接口本身较多,需要比较多的PCIE或PCI接口来集成不同功能和接口的板卡;2、考虑到扩展性更为灵活,如果只考虑设计一种PCIE或者PCI的卡要么受限于接口数量,要么受限于功能,比如只设计PCI的卡,则受限于传输带宽,无法将超过几个Gbps的数据实时传输,如果只设计PCI-e的卡则接口数量一般不足,因为PCI-e有x1,x4,x8,x16四种接口,其中只有PCIE x16兼容4种协议接口,但是x16接口通用的性价比比较高的工控主板一般不超过两个,非常少,不利于扩展,而只有PCIE x1兼容4种物理接口,但是x1带宽不足,并不比PCI更有优势。

[0034] PCI载卡主要用于集成速率较低的功能子卡,该载卡主要也是采用FPGA作为数据

处理与接口交换的核心部件,前端也是采用FMC引出了LVDS信号和IO信号,而后端集成了PCI桥芯片,以此为核心架构设计而成。前端子模块如图2所示,都能集成到该子卡上。

[0035] 开发PCI载卡,既能够缓解扩展槽位不足的情况,同时本卡内增加了PCI桥,该桥芯片具备一定的处理能力,对于数据的处理和数据转发以及子模块的功能控制,软件开发起来都会更加灵活和方便。

[0036] 上述两种载卡加子卡的设计,大部分的子卡既可以选用PCI-e载卡来集成,也可以选用PCI载卡集成,集成卡的数量根据接口连接器能够容纳的空间为准。因此,不管是选择PCI-e的集成卡还是PCI的集成卡,最终需要根据PICMG背板的槽位数量综合考虑。

[0037] 以上所述的具体实施方式,对本发明的目的、技术方案和有益效果进行了进一步详细说明,所应理解的是,以上所述仅为本发明的具体实施方式而已,并不用于限定本发明的保护范围,凡在本发明的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

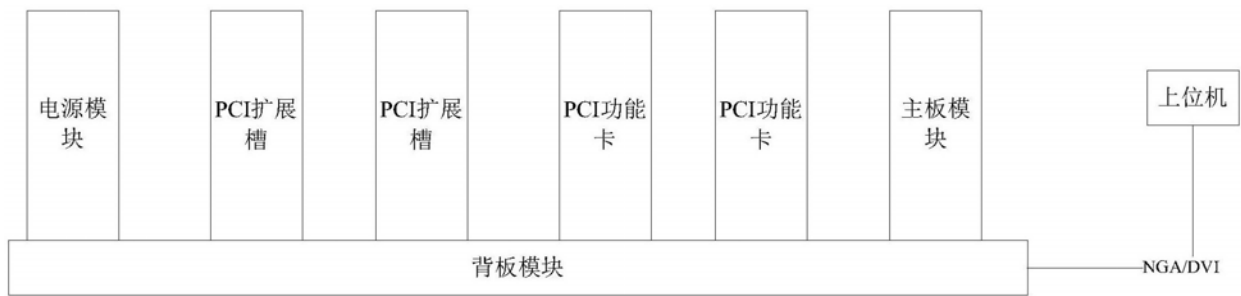


图1

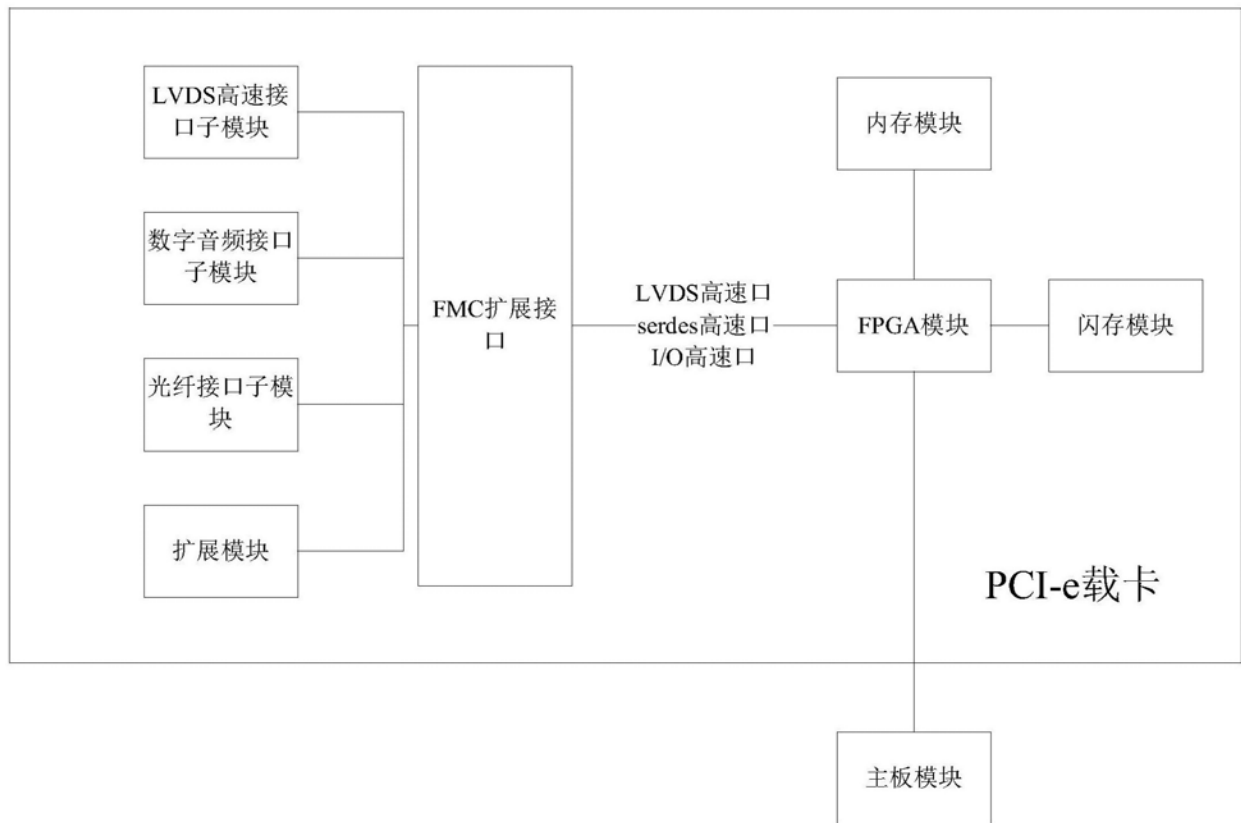


图2