

(12) Ausschließungspatent

(11) DD 301 303 A7

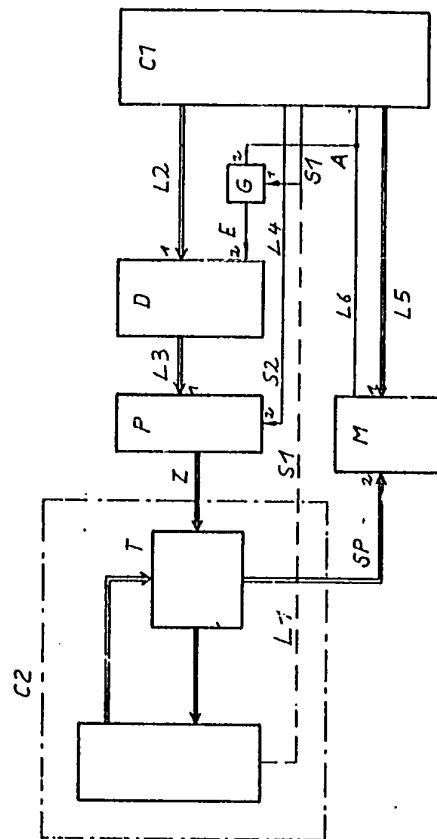
Erteilt gemäß § 18 Absatz 2
Patentgesetz der DDR
vom 27. 10. 1983
in Übereinstimmung mit den entsprechenden
Festlegungen im Einigungsvertrag

5(51) G 06 F 13/00

DEUTSCHES PATENTAMT

(21)	DD G 06 F / 296 048 0	(22)	07. 11. 86	(45)	19.11.92
(72)	Georgi, Ralf; Günzel, Manfred, Dr., DE				
(73)	Friedrich-Schiller-Universität Jena, August-Bebel-Straße 4, O - 6900 Jena, DE				
(74)	Gröber, Volker, Dipl.-Ing.; Friedrich-Schiller-Universität Jena, Büro für Forschungstransfer, Schloßgasse 1, O - 6900 Jena, DE				
(54)	Schaltungsanordnung zur Kopplung von Computern				

(55) Computerkopplung; Eingabe; Ausgabe; Tastatur; Tastaturnachbildung; Tastaturabfrage, elektronische Schreibmaschine
 (57) Schaltungsanordnung zur Kopplung von Computern mittels einer Tastaturnachbildung zur Eingabe der Zeichen aus der Tastatur T in einen übergeordneten Computer C1, sowie der Ausgabe von Zeichen aus dem übergeordneten Computer C1 über die Tastatur T an den untergeordneten Computer C2 (Tastaturnachbildung). Der untergeordnete Computer C2 und die Tastatur T bilden ein in sich geschlossenes System. Ein mögliches Anwendungsgebiet ist die Kopplung einer elektronischen Schreibmaschine (untergeordneter Computer C2) mit dem übergeordneten Computer C1. Dabei kann die Tastatur T des untergeordneten Computers C2 als Eingabemedium in den übergeordneten Computer C1 dienen oder der übergeordnete Computer C1 nutzt die elektronische Schreibmaschine (untergeordneter Computer C2) als Ausgabemedium. Fig. 1



Figur 1

Patentansprüche:

1. Schaltungsanordnung zur Kopplung von Computern unter Nutzung einer Tastatur (T) eines untergeordneten Computers (C2), mit einer spaltenweise Ansteuerung und einer zeilenweisen Abfrage der Tastatur (T) des untergeordneten Computers (2), **dadurch gekennzeichnet**, daß zur Realisierung der Tastaturabfrage durch den übergeordneten Computer (C1) dieser
 - über eine Leitung (L1), an der ein Umschaltsignal (S1) anliegt, mit einem ersten Eingang einer Verknüpfungslogik (G) verbunden ist,
 - Adressleitungen (L2) den übergeordneten Computer (C1) mit ersten Eingängen eines Demultiplexers (D) verbinden, Zeilenleitungen (L3) den Demultiplexer mit ersten Eingängen des Zeilentreibers (P) verbinden,
 - Zeilenleitungen (Z) den Zeilentreiber (P) mit der Tastatur (T) verbinden, wobei ein zweiter Eingang des Demultiplexers (D) mit einem Ausgang der Verknüpfungslogik (G) verbunden ist und der Demultiplexer ein Freigabesignal (E) erhält,
 - der übergeordnete Computer (C1) über Leitungen (L4) mit einem zweiten Eingang des Zeilentreibers (P) verbunden ist, der ein Freigabesignal (S2) erhält,
 - der übergeordnete Computer (C1) über Adressleitungen (L5) mit ersten Eingängen eines Spaltenmultiplexers (M) verbunden ist und weiterhin ein zweiter Eingang des Spaltenmultiplexers (M) über Spaltenleitungen (Sp) mit der Tastatur (T) verbunden ist und
 - ein Ausgangssignal (A) des Spaltenmultiplexers (M) über Leitungen (L6) an einem zweiten Eingang der Verknüpfungslogik (G) und einem Eingang des übergeordneten Computers (C1) anliegt.
2. Schaltungsanordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß die Verknüpfungslogik (G) aus einem NOR-Gatter besteht.

Hierzu 2 Seiten Zeichnungen

Anwendungsgebiet der Erfindung

Die Erfindung betrifft eine Schaltungsanordnung zur Kopplung eines übergeordneten Computers mit einem untergeordneten Computer. Diese Anordnung wird beispielsweise dort eingesetzt, wo die Eingabe über die Tastatur des untergeordneten Computers zweckmäßiger ist, und/oder dort, wo der untergeordnete Computer als Ausgabemedium des übergeordneten Computers verwendet werden soll.

Charakteristik des bekannten Standes der Technik

Es ist bekannt, daß zum einen verschiedene Computer miteinander gekoppelt werden können, wobei diese Computer aber über standardisierte Schnittstellen verfügen müssen. Andererseits sind auch Computerkopplungen über die Tastatur des einen Computers bekannt, wobei bei diesen Lösungen entweder in die interne Struktur der Computer eingegriffen werden muß und/oder es sich um aufwendige, komplizierte Schaltungsanordnungen handelt (WO 84/03373), auch ist hier nur Einrichtungsverkehr möglich.

Allgemein bekannt ist die Signalverknüpfung der Tastatur mit dem untergeordneten Computer mittels Zeilen- und Spaltenleitungen.

Ziel der Erfindung

Es ist eine sehr einfache Schaltungsanordnung zu finden, die dort vorteilhaft einsetzbar sein soll, wo in die interne Struktur des untergeordneten Computers nicht eingegriffen werden kann, und wo der untergeordnete und/oder der übergeordnete Computer nicht über standardisierte Schnittstellen verfügen. Zweirichtungsbetrieb (Ein- und Ausgabe) soll gewährleistet sein.

Darlegung des Wesens der Erfindung

Es ist die Aufgabe der Erfindung, zur einfachen Kopplung von Computern, die über keine standardisierten Schnittstellen verfügen, eine Schaltungsanordnung zur Eingabe in den übergeordneten Computer über die Tastatur des untergeordneten Computers bzw. zur Ausgabe über den untergeordneten Computer zu schaffen.

Erfindungsgemäß wird diese Aufgabe durch die kennzeichnenden Merkmale des Anspruchs 1 gelöst.

Dem übergeordneten Computer werden ein Spaltenmultiplexer für die Adressleitungen der Spalten und ein Demultiplexer für die Adressleitungen der Zeilen zugeordnet, mit deren Hilfe er die Tastatur des untergeordneten Computers abfragt bzw. nachbildet. Über eine einfache Verknüpfungslogik wird zwischen den beiden möglichen Betriebsarten (Ein- und Ausgabe) umgeschaltet.

Zur Realisierung der Tastaturabfrage durch den übergeordneten Computer ist dieser über eine Leitung, an der ein Umschaltsignal anliegt, mit einem ersten Eingang einer Verknüpfungslogik verbunden. Das Umschaltsignal realisiert die Umschaltung zwischen der Ein- und Ausgabebetriebsart.

Adressleitungen der Zeilen verbinden den übergeordneten Computer mit ersten Eingängen eines Demultiplexers. Mit Hilfe dieser Leitungen werden die Zeilen der Tastatur des untergeordneten Computers adressiert.

Zeilenleitungen verbinden den Demultiplexer mit ersten Eingängen des Zeilentreibers. Der Demultiplexer dekodiert die Adressierung durch den übergeordneten Computer. Die dekodierten Zeilensignale werden dem Zeilentreiber zugeführt, der die Zeilenleitungen der Tastatur des untergeordneten Computers ansteuert.

Zeilenleitungen verbinden dazu den Zeilentreiber mit der Tastatur.

Ein zweiter Eingang des Demultiplexers ist mit einem Ausgang der Verknüpfungslogik verbunden. Der Demultiplexer erhält in Abhängigkeit von der Ansteuerung an den Eingängen von der Verknüpfungslogik ein Freigabesignal.

Der übergeordnete Computer ist über eine Leitung mit einem zweiten Eingang des Zeilentreibers verbunden, der ein Freigabesignal des Zeilentreibers erhält, das die Freigabe des Zeilentreibers bewirkt.

Der übergeordnete Computer ist über Adressleitungen der Spalten mit ersten Eingängen eines Spaltenmultiplexers verbunden. Der übergeordnete Computer liefert die Adressierung für die Spalten der Tastatur des untergeordneten Computers.

Ein zweiter Eingang des Spaltenmultiplexers ist über Spaltenleitungen mit der Tastatur des untergeordneten Computers verbunden. Der Spaltenmultiplexer liefert von seinem Ausgang über eine Leitung zu einem zweiten Eingang der Verknüpfungslogik und zu einem Eingang des übergeordneten Computers ein Ausgangssignal zur Steuerung der Verknüpfungslogik und zum Erkennen der aktiven Spalte durch den übergeordneten Computer. Die Verknüpfungslogik besteht aus einem NOR-Gatter.

Mit der erfindungsgemäßen Lösung wird kostengünstig eine Kopplung von 2 Computern ermöglicht, ohne daß standardisierte Schnittstellen benötigt werden.

Ausführungsbeispiel

Die Erfindung wird im folgenden anhand eines bevorzugten Ausführungsbeispiels (Kopplung eines Kleincomputers mit einer elektronischen Schreibmaschine) näher erläutert.

Es zeigen

Fig. 1: Prinzip zur Kopplung von Computern

Fig. 2: Schaltungsanordnung zur Kopplung von Computern.

Gemäß Figur 1 werden bei der Betriebsart Eingabe über die Tastatur T des untergeordneten Computers C2 in den übergeordneten Computer C1 über die Adressleitungen der Zeilen L2, den Demultiplexer D und den Zeilentreiber P, der Tastatur T Zeilensignale Z zyklisch aufgeprägt.

Bei Betätigung einer Taste der Tastatur T wird die jeweils aktive Spaltenleitung SP über den Spaltenmultiplexer M, der über die Adressleitung der Spalten L5 vom Computer C1 angesteuert wird, vom Computer C1 über die Leitung L6 nach dem Ausgangssignal zum Einlesen in den übergeordneten Computer A abgefragt. Dabei ist die Verknüpfungslogik G über das Umschaltsignal zwischen Ein- und Ausgang S1 vom übergeordneten Computer C1 so eingestellt, daß das Ausgangssignal A nicht durchgeschaltet wird und das Freigabesignal E für den Demultiplexer D aktiv ist. Der Zeilentreiber P ist hierbei ständig durchgeschaltet. Wenn es möglich oder notwendig ist, kann mit dem Umschaltsignal S1 auch der untergeordnete Computer C2 in einen passiven Zustand versetzt werden.

Bei der Betriebsart Ausgabe vom Computer C1 über den Computer C2 wird über das Umschaltsignal S1 die Verknüpfungslogik G so aktiviert, daß das Ausgangssignal A des Spaltenmultiplexers M als Freigabesignal E für den Demultiplexer D dient. Über die Adressleitungen der Zeilen L2 und die Adressleitungen der Spalten L5 vom Computer C1 werden der Demultiplexer D und der Spaltenmultiplexer M so eingestellt, wie es für das nachzubildende Tastaturzeichen notwendig ist. Dabei bilden die Adressleitungen L2 und L5 Adresssignale in bezug auf die Tastaturmatrix T, so daß das auszugebende Zeichen automatisch von den Spaltenleitungen SP über den Ausgang des Spaltenmultiplexers M (Ausgangssignal zum Einlesen in den übergeordneten Computer A), die Verknüpfungslogik G (Freigabesignal E), über den Demultiplexer D (Zeilenleitung L3) und den Zeilentreiber P auf die Zeilenleitungen Z durchgeschaltet wird. Der Zeilentreiber P wird hierbei über das Freigabesignal des Zeilentreibers S2 so eingestellt, daß er nur dann durchschaltet, wenn ein Zeichen vom übergeordneten Computer C1 ausgegeben werden soll. Ansonsten gewährleistet er, daß die Tastatur T weiterhin mit ihrem untergeordneten Computer C2 zusammenarbeiten kann.

In Figur 2 wird die Tastaturabfrage bzw. -nachbildung für eine Matrix von 64 Tasten (entspricht 8 Zeilenleitungen und 8 Spaltenleitungen) dargestellt. Zweckmäßigerweise werden die demzufolge notwendigen jeweils 3 Adressleitungen der Zeilen L2 und Adressleitungen der Spalten L5, das Umschaltsignal zwischen Ein- und Ausgang S1 und das Freigabesignal des Zeilentreibers S2 sowie das Ausgangssignal A des Spaltenmultiplexers M über ein paralleles Ein-/Ausgabeter des übergeordneten Computers C1 gesteuert bzw. abgefragt. Die Verknüpfungslogik G ist in diesem Beispiel ein NOR-Gatter. Der Zeilentreiber P kann die Zeilenleitungen Z bei entsprechendem Freigabesignal S2 hochohmig schalten. Für S1 gilt: Ist S1 = H, dann erfolgt die Tastaturabfrage, ist S1 = L, dann erfolgt die Tastaturnachbildung.

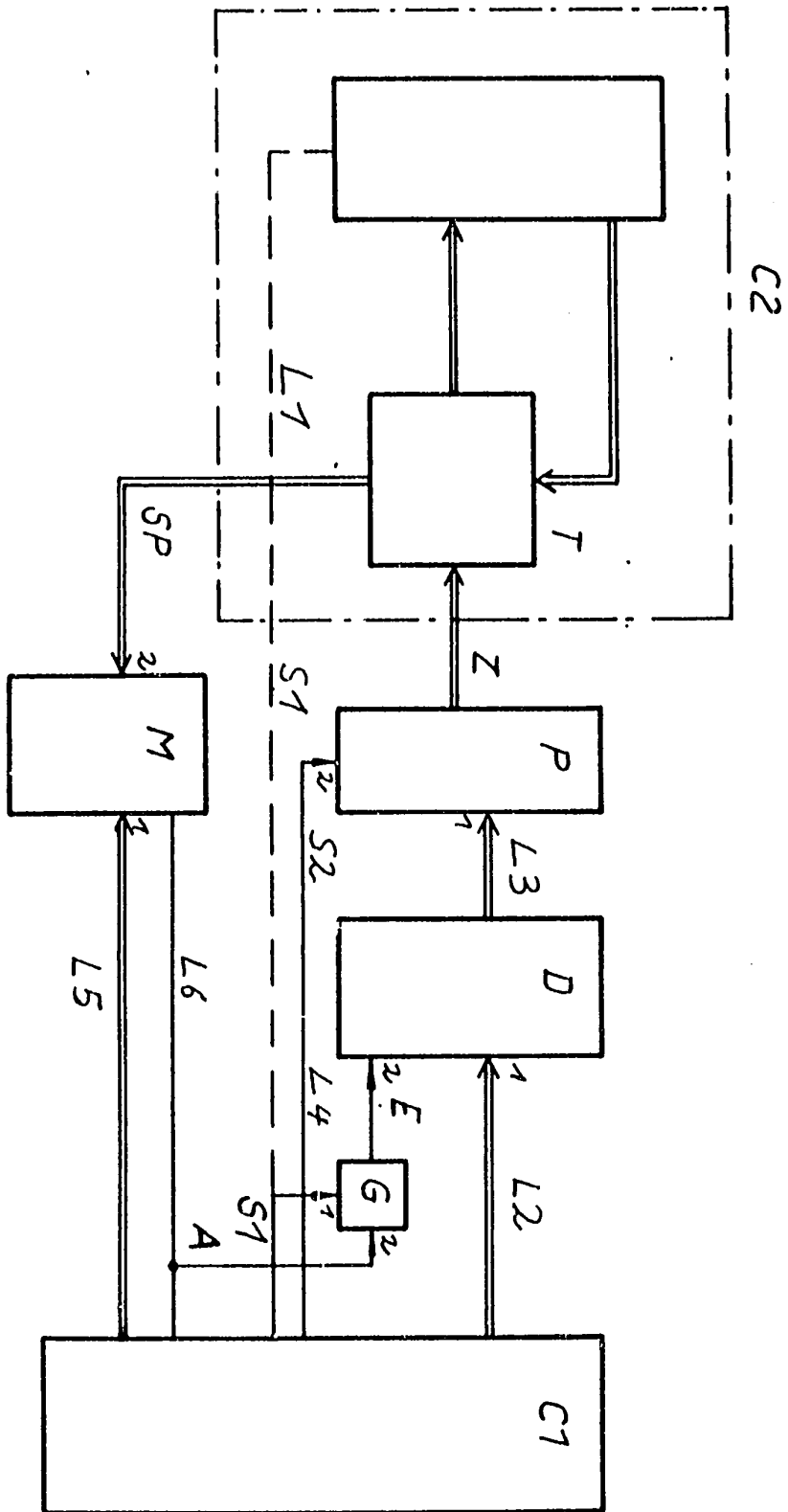
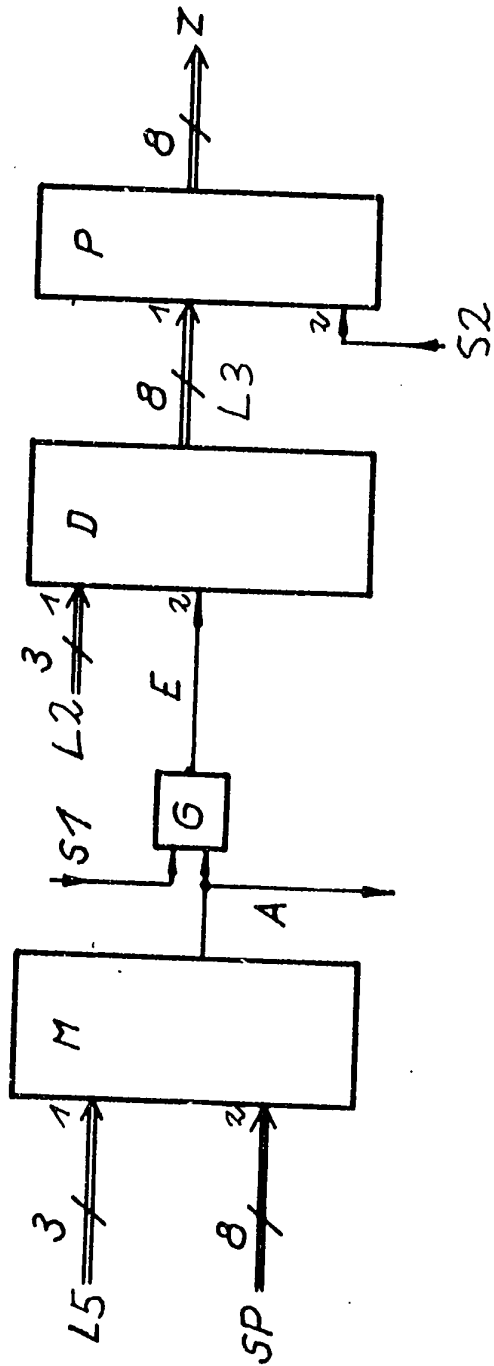


Figure 1



Figur 2