



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0013902
(43) 공개일자 2011년02월10일

(51) Int. Cl.

H01L 23/48 (2006.01) H01L 21/60 (2006.01)

(21) 출원번호 10-2009-0071601

(22) 출원일자 2009년08월04일

심사청구일자 2009년08월04일

(71) 출원인

삼성전기주식회사

경기도 수원시 영통구 매탄동 314

(72) 발명자

이현준

경기도 평택시 평택동 297-2

(74) 대리인

김창달

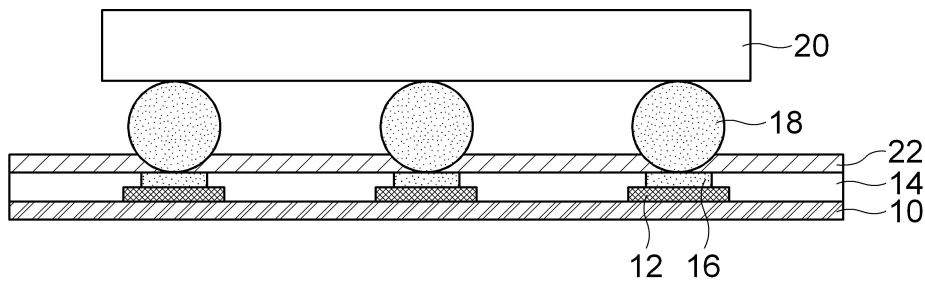
전체 청구항 수 : 총 7 항

(54) 패키지 및 그 제조방법

(57) 요약

본 발명은 패키지 및 그 제조방법에 관한 것으로서, 상면에 복수개의 전극 패드가 형성된 인쇄회로기판; 상기 전극 패드의 상면 일부가 노출되도록 상기 전극 패드를 포함한 상기 인쇄회로기판 상에 형성된 솔더 레지스트; 상기 솔더 레지스트에 노출된 상기 전극 패드 상에 형성된 크립 솔더; 상기 크립 솔더 상에 접합되는 솔더 볼이 하면에 형성된 반도체 칩; 및 상기 솔더 레지스트와 상기 반도체 칩 사이에 형성된 언더필재;를 포함하는 패키지를 제공하고, 또한 본 발명은 상기 패키지의 제조방법을 제공한다.

대표도 - 도2



특허청구의 범위

청구항 1

상면에 복수개의 전극 패드가 형성된 인쇄회로기판;

상기 전극 패드의 상면 일부가 노출되도록 상기 전극 패드를 포함한 상기 인쇄회로기판 상에 형성된 솔더 레지스트;

상기 솔더 레지스트에 노출된 상기 전극 패드 상에 형성된 크립 솔더;

상기 크립 솔더 상에 접합되는 솔더 볼이 하면에 형성된 반도체 칩; 및

상기 솔더 레지스트와 상기 반도체 칩 사이에 형성된 언더필재;

를 포함하는 패키지.

청구항 2

제1항에 있어서,

상기 솔더 레지스트는 상기 전극 패드의 상면 중앙부가 노출되도록 형성된 패키지.

청구항 3

제1항에 있어서,

상기 크립 솔더는 마스크를 이용한 스크린 인쇄 방식으로 형성된 패키지.

청구항 4

제1항에 있어서,

상기 언더필재는 상기 솔더 볼의 하부에 밀착되게 형성된 패키지.

청구항 5

상면에 복수개의 전극 패드가 형성된 인쇄회로기판을 준비하는 단계;

상기 전극 패드를 포함한 상기 인쇄회로기판 상에, 상기 전극 패드의 상면 일부를 노출시키는 솔더 레지스트를 형성하는 단계;

상기 솔더 레지스트에 노출된 상기 전극 패드의 상면에 크립 솔더를 도포하는 단계;

상기 크립 솔더 상에, 상기 전극 패드와 대응하는 부분에 솔더 볼이 형성된 반도체 칩을 실장하는 단계; 및

상기 반도체 칩과 상기 솔더 레지스트 사이에 언더필재를 주입하는 단계;

를 포함하는 패키지의 제조방법.

청구항 6

제5항에 있어서,

상기 크립 솔더를 도포하는 단계는,

상기 솔더 레지스트 상에, 상기 솔더 레지스트에 노출된 상기 전극 패드를 노출시키는 오픈부를 구비한 마스크를 형성하는 단계;

상기 마스크의 상기 오픈부를 통해 상기 전극 패드 상면에 크립 솔더를 도포하는 단계; 및

상기 마스크를 제거하는 단계;

를 포함하는 패키지의 제조방법.

청구항 7

제6항에 있어서,

상기 마스크의 상기 오픈부는, 상기 솔더 레지스트에 노출된 상기 전극 패드부분 보다 큰 크기를 갖는 패키지의 제조방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 패키지 및 그 제조방법에 관한 것으로서, 보다 상세하게는, 전극 패드 상에 크립 솔더를 도포하여 반도체 칩을 실장한 후, 언더필을 수행하는 패키지 및 그 제조방법에 관한 것이다.

배경기술

[0002] 칩을 기판에 장착하거나 물리적으로 연결하는 것을 본딩(bonding)이라 하는데, 본딩은 다이 본딩(die bonding), 와이어 본딩(wire bonding) 및 플립 칩 본딩(flip chip bonding) 등이 있다.

[0003] 여기서, 플립 칩 본딩은 칩의 접속 패드에 돌기를 만들어 인쇄회로기판(PCB)에 직접 접속하는 방식으로, 선접속 과정이 없고 경박 단소할 뿐만 아니라 집적도나 성능면에서 탁월하여 극소형화되고 있는 전자제품에 널리 각광 받고 있는 기술이다.

[0004] 오늘날 플립 칩 방법은 인터넷 백본 스위칭 어플리케이션을 비롯한 다양한 어플리케이션에서 이용되고 있다. 플립 칩 본딩 방법을 사용함으로써 스위칭 시스템의 전기적, 열적 성능을 향상시킬 수 있으며 순 배선 길이는 물론 기판과 시스템 전체의 소형화가 가능하게 된다. 오늘날 플립 칩 방법은 사이즈와 중량 및 최소 배선 폭에 대한 요구에 따라 컴퓨터 및 모바일용 휴대 전화기 등에 사용되고 있다.

[0005] 종래의 플립 칩 방법에는 솔더 볼을 이용하는 방법 등이 있다.

[0006] 도 1은 플립 칩 방법을 이용한 종래의 패키지 구조를 나타낸 단면도로서, 도 1에 도시된 바와 같이, 인쇄회로기판(10) 상에, 반도체 칩(20)의 솔더 볼(18)과 접속되는 복수 개의 전극 패드(12)가 형성되어 있고, 상기 전극 패드(12)는 솔더 레지스트(14)에 의해 한정되지 않는 NSMD(non-solder mask defined)형으로 형성되어 있다.

[0007] 즉, 상기 전극 패드(12) 사이에는 용융된 솔더 볼(18)의 흐름으로 인한 전극 패드(12) 간의 쇼트를 방지하기 위한 솔더 레지스트(14)가 형성되어 있다.

[0008] 이러한 종래의 패키지는, 플럭스 디핑(flux dipping)을 통해 반도체 칩(20)의 솔더 볼(18)에 플럭스를 도포한 후, 상기 솔더 볼(18)을 전극 패드(12)와 접촉시킨 상태에서 리플로우 가열에 의해 솔더 볼(18)을 용융하여 반도체 칩(20)과 전극 패드(12)를 전기적으로 연결시킨 것이다.

[0009] 그러나, 최근 반도체 칩이 고집적화 및 소형화되면서 상기 인쇄회로기판(10)의 전극 패드(12)와 전기적으로 연결되는 칩 패드 수가 증가할 뿐만 아니라 칩 패드의 피치도 미세해지고 있으며, 이에 따라 전극 패드(12)의 크기 및 피치도 미세화되고 있다. 따라서, 상기 전극 패드(12)와 솔더 볼(18) 간의 접속 신뢰성이 저하되고, 제

품의 불량률이 증가하는 문제점이 있었다.

발명의 내용

해결 하고자하는 과제

[0010] 따라서, 본 발명은 상기 문제점을 해결하기 위하여 이루어진 것으로서, 본 발명의 목적은, 전극 패드가 형성된 인쇄회로기판 상에 상기 전극 패드의 상면 일부를 노출시키는 솔더 레지스트를 형성한 다음, 상기 솔더 레지스트에 노출된 상기 전극 패드 상에 크립 솔더를 도포하여 반도체 칩을 실장한 후, 언더필을 수행함으로써, 미세한 피치를 갖는 반도체 칩과 인쇄회로기판 간의 접속 신뢰성을 향상시킬 수 있는 패키지 및 그 제조방법을 제공하는데 있다.

과제 해결수단

[0011] 상기 목적을 달성하기 위한 본 발명의 실시예에 의한 패키지는, 상면에 복수개의 전극 패드가 형성된 인쇄회로기판; 상기 전극 패드의 상면 일부가 노출되도록 상기 전극 패드를 포함한 상기 인쇄회로기판 상에 형성된 솔더 레지스트; 상기 솔더 레지스트에 노출된 상기 전극 패드 상에 형성된 크립 솔더; 상기 크립 솔더 상에 접합되는 솔더 볼이 하면에 형성된 반도체 칩; 및 상기 솔더 레지스트와 상기 반도체 칩 사이에 형성된 언더필재;를 포함할 수 있다.

[0012] 여기서, 상기 솔더 레지스트는 상기 전극 패드의 상면 중앙부가 노출되도록 형성될 수 있다.

[0013] 또한, 상기 크립 솔더는 마스크를 이용한 스크린 인쇄 방식으로 형성될 수 있다.

[0014] 또한, 상기 언더필재는 상기 솔더 볼의 하부에 밀착되게 형성될 수 있다.

[0015] 그리고, 상기 목적을 달성하기 위한 본 발명의 실시예에 의한 패키지의 제조방법은, 상면에 복수개의 전극 패드가 형성된 인쇄회로기판을 준비하는 단계; 상기 전극 패드를 포함한 상기 인쇄회로기판 상에, 상기 전극 패드의 상면 일부를 노출시키는 솔더 레지스트를 형성하는 단계; 상기 솔더 레지스트에 노출된 상기 전극 패드의 상면에 크립 솔더를 도포하는 단계; 상기 크립 솔더 상에, 상기 전극 패드와 대응하는 부분에 솔더 볼이 형성된 반도체 칩을 실장하는 단계; 및 상기 반도체 칩과 상기 솔더 레지스트 사이에 언더필재를 주입하는 단계;를 포함할 수 있다.

[0016] 여기서, 상기 크립 솔더를 도포하는 단계는, 상기 솔더 레지스트 상에, 상기 솔더 레지스트에 노출된 상기 전극 패드를 노출시키는 오픈부를 구비한 마스크를 형성하는 단계; 상기 마스크의 상기 오픈부를 통해 상기 전극 패드 상면에 크립 솔더를 도포하는 단계; 및 상기 마스크를 제거하는 단계;를 포함할 수 있다.

[0017] 또한, 상기 마스크의 상기 오픈부는, 상기 솔더 레지스트에 노출된 상기 전극 패드부분 보다 큰 크기를 가질 수 있다.

효과

[0018] 이상에서 설명한 바와 같이, 본 발명에 따른 패키지 및 그 제조방법에 의하면, 전극 패드가 형성된 인쇄회로기판 상에 상기 전극 패드의 상면 일부를 노출시키는 솔더 레지스트를 형성한 다음, 상기 솔더 레지스트에 노출된 상기 전극 패드 상에 크립 솔더를 도포하여 반도체 칩을 실장한 후, 언더필을 수행함으로써, 미세한 피치를 갖는 반도체 칩과 인쇄회로기판 간의 접속 신뢰성을 향상시킬 수 있는 효과가 있다.

[0019] 또한, 본 발명은 전극 패드의 크립 솔더가 도포될 영역이 솔더 레지스트에 의해 한정되어 있으므로, 상기 크립 솔더를 도포하는데 사용되는 마스크의 오픈부 크기를 줄일 필요가 없어, 상기 마스크의 오픈부를 통해 크립 솔더가 제대로 못빠져나갈 염려가 없는 바, 크립 솔더의 도포를 용이하게 할 수 있는 장점이 있다.

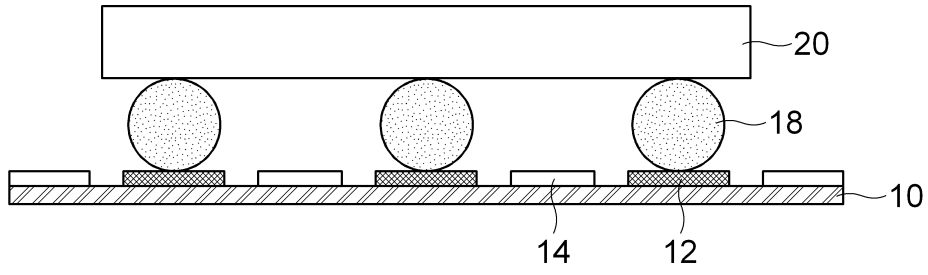
[0020] 따라서, 본 발명은 패키지의 소형화에 대응하여 반도체 칩의 실장성을 향상시켜 제품의 신뢰성을 개선할 수 있다.

발명의 실시를 위한 구체적인 내용

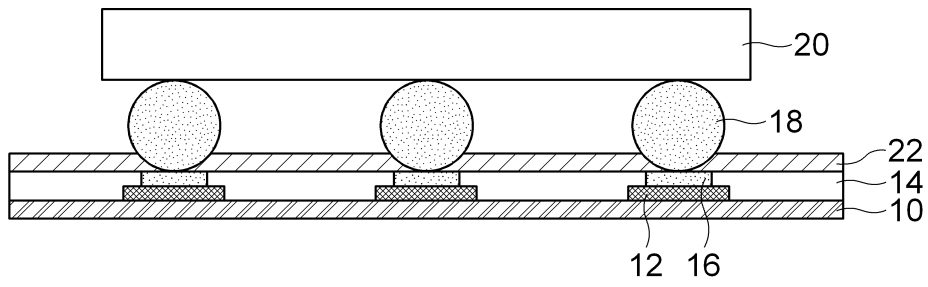
- [0021] 이하, 본 발명에 따른 패키지 및 그 제조방법의 바람직한 실시예를 첨부도면을 참조하여 상세히 설명하기로 한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다. 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- [0022] 먼저, 도 2를 참조하여 본 발명의 실시예에 따른 패키지에 대하여 상세히 설명한다.
- [0023] 도 2는 본 발명의 실시예에 따른 패키지의 구조를 나타낸 단면도이다.
- [0024] 본 발명의 실시예에 따른 패키지는, 도 2에 도시된 바와 같이, 인쇄회로기판(10)과, 상기 인쇄회로기판(10) 상면에 형성된 복수개의 전극 패드(12)와, 상기 전극 패드(12)의 상면 일부가 노출되도록 상기 전극 패드(12)를 포함한 상기 인쇄회로기판(10) 상에 형성된 솔더 레지스트(14), 및 상기 전극 패드(12) 상에 접속되는 솔더 볼(18)이 하면에 형성된 반도체 칩(20)을 포함한다.
- [0025] 상기 전극 패드(12)는 구리(Cu) 등의 금속 재질로 이루어질 수 있다.
- [0026] 상기 솔더 레지스트(14)는, 상기 전극 패드(12)의 상면 중앙부가 노출되도록 형성되어 있으며, 상기 솔더 레지스트(14)에 의해 노출된 상기 전극 패드(12) 상에는 크립 솔더(16)가 도포되어 있다.
- [0027] 상기 크립 솔더(16)는 마스크(도 5의 도면부호 "30" 참조)를 이용한 스크린 인쇄 방식으로 형성된 것일 수 있다.
- [0028] 상기 반도체 칩(20)의 하면에는 상기 전극 패드(12)와 대응하는 위치에 복수개의 솔더 볼(18)이 형성되어 있다.
- [0029] 상기 솔더 볼(18)은, 상기 전극 패드(12) 상에 도포되어 있는 상기 크립 솔더(16) 상에 접합되어 있다.
- [0030] 여기서, 본 발명의 실시예에 의하면, 서로 접합되어 있는 상기 크립 솔더(16)와 상기 솔더 볼(18)이 동일한 재질, 즉 솔더 재질로 이루어져 있기 때문에 이들 간의 접합력이 우수하여, 상기 반도체 칩(20)과 인쇄회로기판(10) 간의 접속 신뢰성을 향상시킬 수 있는 장점이 있다.
- [0031] 또한, 상기 인쇄회로기판(10) 상부의 상기 솔더 레지스트(14)와 상기 반도체 칩(20) 사이에는 언더필재(22)가 주입되어 있다. 상기 언더필재(22)는 에폭시(epoxy) 수지 등을 이용하여 상기 솔더 볼(18)의 하부에 밀착되게 형성될 수 있다.
- [0032] 이하, 도 3 내지 도 7을 참조하여, 본 발명의 실시예에 따른 패키지의 제조방법을 상세하게 설명하기로 한다.
- [0033] 도 3 내지 도 7은 본 발명의 실시예에 따른 패키지의 제조방법을 설명하기 위해 순차적으로 나타낸 공정 단면도이다.
- [0034] 먼저, 도 3에 도시된 바와 같이, 상면에 복수개의 전극 패드(12)가 형성된 인쇄회로기판(10)을 준비한다.
- [0035] 그런 다음, 도 4에 도시된 바와 같이, 상기 전극 패드(12)의 상면 일부를 노출시도록 상기 전극 패드(12)를 포함한 상기 인쇄회로기판(10) 상에 솔더 레지스트(14)를 형성한다.
- [0036] 상기 솔더 레지스트(14)는, 도면에 도시되지는 않았으나, 상기 인쇄회로기판(10)의 전체 상면에 상기 전극 패드(12)를 덮도록 형성된 후, 그 일부가 노광 및 현상 공정을 통해 제거됨으로써, 상기 전극 패드(12)의 상면 일부를 노출시키도록 형성될 수 있다.
- [0037] 이때 상기 솔더 레지스트(14)는 상기 전극 패드(12)의 상면 중앙부를 노출시키도록 형성할 수 있다.
- [0038] 다음으로, 도 5에 도시된 바와 같이, 상기 솔더 레지스트(14) 상에, 상기 솔더 레지스트(14)에 노출된 전극 패드(12)를 노출시키는 오픈부(30a)를 구비한 마스크(30)를 형성한다.
- [0039] 이때, 상기 마스크(30)는 메탈 마스크 등으로 이루어질 수 있다.

도면

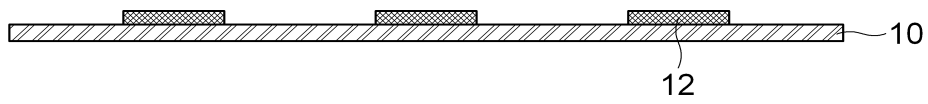
도면1



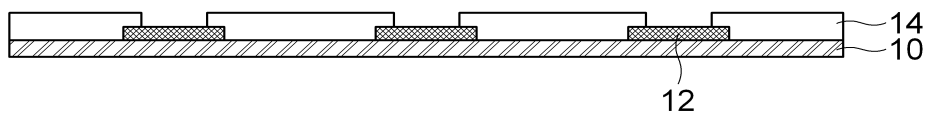
도면2



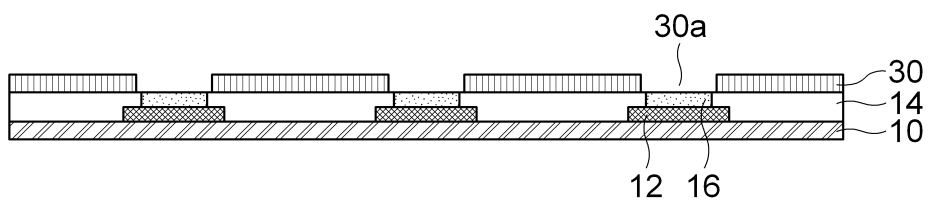
도면3



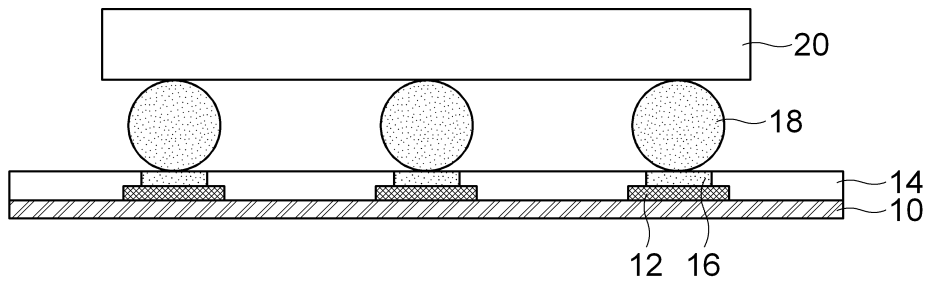
도면4



도면5



도면6



도면7

