(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
G02F 1/133

(45) 공고일자 1999년09월01일
(11) 등록번호 10-0218985
(24) 등록일자 1999년06월14일

(21) 출원번호 10-1996-0061436
(22) 출원일자 1996년12월04일
(65) 공개번호 특1997-0050061
(43) 공개일자 1997년07월29일
(30) 우선권주장 95-316505 1995년12월05일 일본(JP)

(73) 특허권자 가부시기가이샤도시바 니시무로 타이죠
일본국 가나가와켄 가와사끼시 사이와이꾸 호리가와쪼 72반지
(72) 발명자 스즈키 고지
일본국 가나가와켄 요코하마시 이소고쿠 신이소고초 33반치 가부시기가이샤 도시바 생산 기술 연구소 내
오쿠무라 하루히코
일본국 가나가와켄 요코하마시 이소고쿠 신이소고초 33반치 가부시기가이샤 도시바 생산 기술 연구소 내
(74) 대리인 김명신

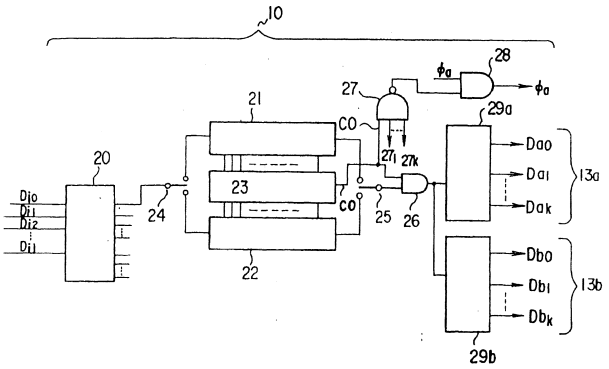
심사관 : 이수찬

(54) 액정 표시 장치

요약

본 발명은 화질을 손상시키지 않고 구동회로의 소비전력을 감소시키는 액정표시장치, 특히 액티브매트릭스형 액정표시장치에 관한 것으로서, 액티브 매트릭스형의 액정표시장치의 컨트롤 회로(10)에는 제1및 제2시프트레지스터(21,22)가 설치되고, 제2시프트레지스터(22)에는 제1주사선 앞의 표시 데이터가 전송되고 제1시프트레지스터(21)에는 입력된 최신 주사선에 대응한 표시 데이터가 전송되며, 제1및 제2시프트레지스터(21)의 표시 데이터는 비교측정계(23)로 비교되고 전 표시 데이터가 일치한 경우, 비교측정계(23)로부터 일치 신호가 출력되고 반대로 적어도 어느 일부의 표시 데이터가 일치하고 있지 않은 경우, 불일치 신호가 출력되며, 일치 신호가 출력된 경우, 새로운 표시데이터는 전송되지 않고 신호선 구동회로에 래치되어 있는 1주사선 앞의 표시 데이터가 그대로 사용되는 것을 특징으로 한다.

대표도



명세서

도면의 간단한 설명

제1도는 액정표시장치의 개요를 도시한 블럭도.

제2도는 본 발명의 제1실시형태에 관한 액정표시장치의 특징부분을 도시한 도면.

제3도는 본 발명의 제2실시형태에 관한 액정표시장치의 특징부분을 도시한 도면.

제4도는 본 발명의 제2실시형태에 관한 액정표시장치의 본체측을 개략적으로 도시한 도면.

제5도는 본 발명의 제3실시형태에 관한 액정표시장치의 특징부분 및 논리 데이터열을 도시한 도면.

제6도는 본 발명의 제3실시형태에 관한 논리 데이터열의 복조를 신호선 구동회로로 실현하는 상태를 도시한 도면.

제7도는 본 발명의 제4실시형태에 관한 액정표시장치의 특징부분을 도시한 도면.

제8도는 본 발명의 제5실시형태에 관한 액정표시장치의 특징부분을 도시한 도면이다.

* 도면의 주요부분에 대한 부호의 설명

1 : 액정 패널 2 : 신호선

3 : 게이트선 4 : TFT

5 : 화소전극 6 : 주사선 구동회로

7a, 7b : 시프트레지스터 8a, 8b : 래치회로(라인메모리)

9a, 9b : DA컨버터 10 : 컨트롤 회로

21, 22 : 시프트레지스터 23 : 비교측정계

29a, 29b : 라인 버퍼 30a : CPU

30b : 비디오 메모리(프레임 메모리)

31, 32, 61, 62, 63, 71 : 시프트레지스터

72 : 라인메모리 73 : 데이터 복조회로

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 액정표시장치, 특히 액티브매트릭스형 액정표시장치에 관한 것이다.

액정표시장치는 박형, 경량으로 저전압 구동이 가능하고 칼라화도 더욱 용이하다는 특징을 가지며, 최근에는 퍼스널컴퓨터, 워드프로세서 등의 표시장치로서 이용되고 있다. 그중에서도 각 화소마다 스위칭소자로서 박막트랜지스터(TFT)를 설치한 소위 액티브매트릭스형 액정표시장치는 다화소로 해도 콘트라스트, 리스판스(response) 등의 악화가 없고, 또한 중간조 표시도 가능하기 때문에 풀칼라텔레비젼과 OA용 표시장치로서 가장 적절한 방식으로 되어 있다.

액티브매트릭스형 액정표시장치는 2장의 평면유리기판(어레이기판 및 대향기판)과, 이들 기판 사이에 좁혀진 액정층으로 이루어진 구조를 가진다. 한쪽의 유리기판, 즉 대향기판위에는 각 화소에 대응한 칼라필터 배열과 투명전극(대향전극)이 배치된다. 어 레이기판에는 매트릭스형상으로 배열된 투명전극으로 이루어진 화소전극과, 각 화소전극에 그 소스전극이 접속된 TFT가 배치된다. TFT의 게이트전극은 X방향으로 설치된 어드레스선에 접속되며, 드레인전극은 어드레스선과 직각방향으로 설치된 신호선에 접속된다.

이와 같이 구성된 액정표시장치에서는 소정의 타이핑으로 어드레스선, 신호선에 각각 어드레스신호, 데이터신호를 인가함으로서 각 화소전극에 표시에에 대응한 전압을 선택적으로 인가할 수 있다. 액정층의 배향은, 즉 광투과율은 대향전극과 화소전극의 전위차로 제어할 수 있고, 이것에 의해 임의의 표시가 가능하게 된다. 상세하게는 T.P.Brody의 문헌(IEEE Trans.on Electron, Devices. Vo1. ED-20, Nov.,1973, pp.995-1001)에 설명되어 있다.

액정표시장치에는 투과형과 반자형 2종류가 있으며, 모두 액정패널과 각 화소에 표시전압을 인가하는 구동회로로 구성된다. 투과형 액정표시장치는 액정패널의 뒷면에 백라이트를 설치함으로써 원하는 화면 휘도를 얻고 있다. 액정표시장치의 소비전력은 구동회로 및 백라이트의 전력으로 정해 진다. 특히, 휴대응의 용도로는 전지 구동에 의한 장시간 동작이 요구되고 있어 저소비전력형 액정표시장치가 필수이다. 화면 크기가 대각 10인치정도 이하인 액정표시장치에서는 백라이트 효율과 화소의 개구율 등의 향상에 의해 백라이트 전력의 비율이 저하하여 구동회로의 소비전력이 전체의 1/3정도 이상으로 되어 있다.

또한, 반사형 액정표시장치에서는 구동회로의 전력이 전부가 된다. 또한, 최근에는 화상의 다단계 조정화에 의해 구동회로의 소비전력도 증대하고 있다.

발명이 이루고자 하는 기술적 과제

구동회로의 소비전력의 관점에서 종래의 액정표시장치의 동작을 고려하면, 컨트롤회로(제1도의 부호 10 참조)에는, 표시되는 영상에 관계없이 항상 영상신호가 입력되어 액정표시장치내의 각 구동회로가 동작하고 있다. 이 경우, 구동회로의 대부분은 CMOS로 구성되기 때문에 정적인 소비전력은 적지만 데이타량이 증대하는 대화면이나 고정밀한 디스플레이에서는 동적인 소비전력이 늘어 구동회로의 소비전력을 증대시키는 원인이 된다.

예를 들면,1초당 표시되는 영상에 대응하는 전 데이터량은 스트라이프 배열의 칼라 VGA인 경우, 60[Hz*640*3[화소]*480[화소]*8[비트]=400[M비트]가 되며, 칼라SXGA인 경우, 60*1280*3*1024*8=1600[M비트]가 되어 이 디스플레이에서는 방대한 데이터 처리를 실시하게 된다. 이 데이터처리에 소비되는 소비전력은 액정표시장치의 소비전력을 증대시키고, 특히 휴대응기기에 고정밀의 액정표시장치를 적용시키는데 저해요인이 된다.

따라서, 본 발명의 목적은 액정표시장치에 있어서, 화질을 손상시키지 않고 구동회로의 소비전력을 저감하는데 있다.

발명의 구성 및 작용

본 발명의 골자는 표시되는 영상 데이터의 상관성을 고려하여 신호선 구동회로에 대한 데이터 처리량을 저감하고, 구동회로의 소비전력을 저감하는데 있다.

즉, 상기 목적을 달성하기 위하여 본 발명의 액정표시장치는 다음중 어떤 방법에 의해 신호선 구동회로에서의 데이터 처리량을 저감한다.

본 발명의 제1시점은 매트릭스형상으로 배열된 서로 전기적으로 독립된 복수의 화소전극과, 상기 화소전극과 대향하는 대향전극과, 상기 화소전극과 대향전극 사이에 배치된 액정층과, 디지털화된 표시신호에 의해 상기 화소전극에 표시전압을 일정한 주기로 동기하여 전송하기 위한 주변회로를 구비한 액정표시장치에 있어서, 전송주기간의 상기 표시신호의 상관성을 검지하는 수단과, 후발 표시신호 내의 상관되어 있는 데이터의 전송을 정지하는 수단과, 전송이 정지된 데이터를 선발 표시신호의 데이터에 의거하여 복조하는 수단을 구비한 것을 특징으로 한다.

본 발명의 제2시점은 격자형상으로 배치된 복수의 신호선과 복수의 어드레스선의 교점에 대응하여 매트릭스형상으로 배열된 서로 전기적으로 독립된 복수의 화소전극과, 상기 화소전극과 대향하는 대향전극과, 상기 화소전극과 대향전극 사이에 배치된 액정층과, 상기 어드레스선 신호와 동기하여 디지털화된 표시신호에 의해 상기 신호선에 표시전압을 전송하기 위한 주변회로를 구비한 액정표시장치에 있어서, 상기 주변회로의 신호선 구동회로가 라인메모리와, 복수의 n비트의 시프트 레지스터를 구비하는 것과 상기 액정표시장치가 상기 n비트의 시프트레지스터중에서 제m번째의 어드레스선에 대응하는 표시 데이터와 제(m-1)번째의 표시데이터를 비교하여 상기 제m번째의 표시 데이터가 상기 제(m-1)번째의 표시 데이터와 동일할 때, 상기 제m번째의 표시 데이터의 전송을 정지하고, 상기 라인메모리에 저장된 제(m-1) 번째의 어드레스선에 대응하는 표시 데이터를 상기 신호선에 출력하는 수단을 구비하는 것을 특징으로 한다.

본 발명의 제3시점은 격자형상으로 배치된 복수의 신호선과 복수의 어드레스선과의 교점에 대응하여 매트릭스형상으로 배열된 서로 전기적으로 독립된 복수의 화소전극과, 상기 화소전극과 대향하는 대향전극과, 상기 화소전극과 대향전극 사이에 배치된 액정층과, 상기 어드레스선 신호와 동기하여 디지털화된 표시신호에 의해 상기 신호선에 표시전압을 전송하기 위한 주변회로를 구비한 액정표시장치에 있어서, 상기 주변회로의 신호선 구동회로가 복수의 n비트의 시프트레지스터를 구비하는것과, 상기 액정표시장치가 상기 n비트의 시프트레지스터중에서 제m번째의 어드레스선에 대응하는 표시 데이터와 제(m-1)번째의 표시 데이터를 비교하여 상기 제m번째 데이터를 상기 제(m-1) 번째의 표시 데이터와 논리값이 일치하는 비트와 일치하지 않는 비트에 각각 대응한 디지털신호로 이루어진 논리 데이터로 변환하여 전송하는 수단과, 상기 n비트의 시프트 레지스터에 전송된 상기 논리 데이터를 복조하는 수단을 구비하는 것을 특징으로 한다.

본 발명의 제4시점은 제I 내지 제3시점중 어느 것에 따른 액정표시 장치에 있어서, 상기 주변회로가 각 화소의 표시 전압에 대응하는 디지털 신호를 저장하는 수단과, 상기 디지털신호와는 따로 각 화소의 데이터의 개서(rewrite)를 판별하는 논리신호를 상기 신호선 구동회로에 전송하는 수단을 또한 구비하고, 상기 논리 신호가 개서상태일 때에만 상기 화소전극에 상기 디지털신호가 전송되는 것을 특징으로 한다.

본 발명의 제5시점은 제4시점에 따른 액정표시장치에 있어서, 전화소에 대응한 상기 표시신호를 저장하는 화상메모리와, 상기 화상메모리의 데이터를 필드마다 상기 신호선 구동회로에 전송하는 수단을 또한 구비하고, 상기 화상 메모리가 표시신호와는 별도로 표시 데이터의 상태가 최신 필드에서 개서되었는지를 판정하는 데이터 판정 비트를 각 화소마다 가지는 것과, 상기 데이터 판정 비트에 의해 개서에 대응하는 화소 데이터만이 상기 신호선 구동회로로 전송되는 것과 동시에 이 개서 비트도 동시에 전송되는 것을 특징으로 한다.

본 발명의 제6시점은 제5시점에 따른 액정표시장치에 있어서, 상기 화상 메모리가 상기 주변회로와는 따로 배치되는 것을 특징으로 한다.

본 발명의 구동회로를 이용한 액정표시장치에서는 구동회로의 소비전력의 저감을 실현할 수 있다. 일반적으로, 표시화상은 인접하는 화소 사이에서는 강한 상관성이 였으며, 또한 컴퓨터용 디스플레이에 표시되는 화상은 거의 정지면이다.

본 발명의 제1및 제2시점에 의하면, 인접하는 주사선간의 표시 데이터가 완전히 동일하든지 또는 일부가 동일한 경우, 신호선 구동회로내에 설치된 라인메모리의 표시 데이터를 그대로 다음 주사선에 대응한 화상의 데이터로서 이용할 수 있다. 따라서, 구동회로내에서도 특히 소비전력이 큰 컨트롤회로에서 신호선 회로로의 데이터 전송과 신호선 구동회로내의 시프트레지스터의 동작을 삭감할 수 있다.

또한, 본 발명의 제3및 제4시점에 의하면, 인접하는 주사선간의 표시 데이터의 일부만이 다른 경우, 이 데이터만을 신호선 구동회로내에서 처리하기 때문에 데이터 처리량의 대폭적인 삭감을 실현할 수 있어 동적인 CMOS 회로의 소비전력을 크게 저감할 수 있다.

또한, 본 발명의 제5및 제6시점에 의하면, 표시 데이터가 새롭게 개서된 임의 화소의 데이터만을 처리하면 좋기 때문에 대폭적인 소비전력의 삭감을 실현할 수 있다.

본 발명에 따른 구동회로 구성은 특히 그래픽 표시가 많은 OA용 표시장치에 있어서 큰 효과를 발휘한다.

제1도는 이하에 설명하는 본 발명의 실시형태에 공통된 액정표시장치의 개요를 나타낸다. 액정패널(1)은 TFT-LCD형을 이루며, 즉 매트릭스형상으로 배치된 복수의 화소 각각의 화소전극(5)에 박막트랜지스터(TFT)(4)가 부설된다. TFT(4)의 게이트전극은 X방향에 설치된 어드레스선 즉 게이트선(3)에 접속된다. TFT(4)의 소스전극은 화소전극(5)에 접속되며, 드레인전극은 게이트선(3)과 직교하는 데이터선 즉 신호선(2)에 접속된다. 신호선(2)(S1, · · ·)에 인가된 표시신호는 주사선 구동회로(IC)(6)에서 발생되는 동시에 게이트선(3)(Y1, · · ·)에 인가된 선택 펄스로 도통상태가 된 TFT(4)를 통하여 화소전극(5)에 가해지 액정층을 구동한다.

표시신호전압의 발생과정에 있어서, 액정표시장치에 입력된 디지털 데이터 Di0~Dij는 컨트롤회로

(IC)(10)에 의해 액정패널(1)의 신호선(2)에 대응한 배열로 변하게 되어 각각 신호 Da0~Dak, Db0~Dbk로 변환된다. 표시신호 Da0~Dak, Db0~Dbk는 버스라인(13a,13b)을 통하여 신호선 구동회로(IC)(15a,15b)의 시프트레지스터(7a,7b)로 입력되어 1주사선분의 표시신호가 시프트래지스터(7a,7b)내에 배치된다.

신호선구동회로(15a,15b)에 있어서, 표시신호는 래치회로(8a,8b)에 받아들여져 이것들을 표시신호전압으로 변환하는 DA컨버터(9a,9b)로 입력된다· 신호선(2)에 출력되는 표시신호전압에 있어서, 각 출력 0a1,0a2,· · · ,0b1,0b2,· · · 에 대해 0~k의 (k+1) 비트의 데이터가 입력된다. 표시신호전압은 주사선 구동회로(6)로부터의 펄스신호에서 선택된 게이트선(3)위의 TFT를 통하여 화소전극에 인가된다.

제2도는 본 발명의 제1실시형태에 따른 액정표시장치의 특징부분을 나타낸다. 제2도에 도시한 구성은 제1도에 도시한 컨트롤회로(IC)(10)에 포함되는 것이다. 여기서, 입력데이터(Di0~Dij)는 데이터 재배열 회로(20)에 있어서, 각 신호선 구동회로(15a,15b)에 대한 표시데이터로서 재배열된다. 재배열된 표시 데이터는 우선 제1시프트레지스터(21)로 전송된다. 계속해서, 다음 주사선에 대응한 표시 데이터는 제2시프트레지스터(22)에 입력된다. 즉, 각 주사선에 대응한 표시 데이터는 주사선마다 제1및 제2시프트레지스터(21,22)로 교대로 전송된다.

여기서, 예를 들면 제1시프트레지스터(21)의 m번째의 주사선에 대응한 표시 데이터와 제2시프트 레지스터(22)의 (m+1)번째의 주사선에 대응한 표시 데이터가 비교측정기(23)에서 비교된다. 모든 표시 데이터가 일치한 경우, 비교측정기(23)의 출력(CO)이 일치신호로서 예를 들면 L이 된다. 반대로 적어도 어느 일부의 표시 데이터가 일치하고 있지 않은 경우, 비교측정기(23)의 출력(CO)이 불일치신호로서 예를 들면 H가 된다.

불일치의 경우, 또한 다음 (m+2)번째의 주사선의 표시 데이터가 제1시프트 레지스터(21)에 전송되는 것과 동기하여 제2시프트레지스터(22)의 (m+1)번째의 주사선에 대응한 표시 데이터가 게이트(26)를 통하여 라인버퍼(29a,29b)로 전송된다. 다음으로, 표시 데이터는 표시 신호(Da0~Dak), (Db0~Dbk)로서, 버스라인(13a,13b)을 통하여 라인 버퍼(29a,29b)에서 신호선 구동회로(15a,15b)로 전송되어 종래와 같은 동작에 의해 표시신호를 신호선(2)에 발생시킨다.

게이트(27)는 버스라인(13a,13b)으로부터 신호선을 수취하는 신호선구동회로(15a,15b)에 전부 신호가 전송되지 않을 때 신호선구동회로(15a,15b)를 구동하는 클록신호의 전송도 멈추게 하기 위한 것이다.

게이트(28)는 신호선구동회로(15a,15b)로의 클록(Φa)을 제어하는 회로에서 비교측정기의 출력이 일치하지 않을 때, 클록(Φa)을 출력한다. 게이트(27)는 게이트(28)를 제어하는 회로이며, 비교측정기의 출력이 일치하지 않을 때 게이트(28)로부터 클록이 발생하도록 한다. 또한, 게이트(27)에 입력(27_1 27_2· · ·27_k)가 나타내어지지만, 이것은 대화면 고정세 LCD에 있어서, 신호선 구동회로(15a,15b)가 복수개 병렬로 설치되어 있는 경우이며, 시프트레지스터(2I,22) 및 비교측정기(23)가 복수개 설치되어 일치, 불일치한 출력(CO)이 (k+1)개 발생하는 경우에 대응한 것이다. 이 경우, 입력 27_0~27_k중 어느 한개라도 불일치한 경우에 게이트(28)로부터 클록이 발생하도록 되어 있다. 또한, 저전력구동이라고 하는 관점에서는 게이트(28)도 (k+1)개 설치하여 각 게이트를 독립적으로 구동해도 좋다.

또한, 비교측정기(23)의 출력(CO)이 일치한 경우, 게이트(26,28)는 닫히고, 표시 데이터의 전송은 실시되지 않는다.

통상, 신호선 구동회로(15a,I5b)는 프린트기판상에 배치된다. 또한, 배선의 용량과 신호속도가 빠르기 때문에 라인버퍼(29a,29b)의 출력 임피던스는 낮게 설정된다. 이 때문에, 라인버퍼회로의 소비전력은 상당한 비율이 된다. 따라서, 라인버퍼로부터 전송되는 고속신호의 전송량을 저감함으로써 컨트롤회로(10)의 소비전력을 대폭적으로 저감하는 것이 가능해진다. 본 실시형태에 있어서는, 새로운 표시 데이터와 1주사선 전의 표시데이터가 일치하는 경우, 새로운 표시 데이터는 전송되지 않고, 신호선 구동회로의 래치 회로(8a,8b)에 래치되어 있는 1주사선 전의 표시 데이터가 그대로 이용된다.

또한, 이 경우 라인(L1, L2)에는 표시 데이터의 일치, 불일치에 대응하는 H 또는 L의 신호가 준비되며, 이 신호는 신호선 구동회로의 래치회로(8a,8b)에 전송된다. 표시 데이터가 일치하는 경우에 있어시, 구동 회로를 CMOS회로로 구성하고 있는 경우는 라인 버퍼(29a,29b)와 신호선 구동회로의 시프트레지스터(7a,7b)의 상태 변화가 없기 때문에 거의 전력은 소비되지 않는다. 또한, 컨트롤회로(10)에 있어서 제1및 제2시프트레지스터(21,22)가 새롭게 필요하게 된다. 그러나, 이것들을 동일 칩내에 형성해 두면 부하용량도 회로내의 MOS 트랜지스터 정도이기 때문에 매우 작아 이것에 의한 전력은 버퍼(29a,29b) 보다도 훨씬 작게 할 수 있다.

제3(a) 도는 본 발명의 제2실시형태에 따른 액정표시장치의 특징부분을 나타낸다.

제3(b) 도에 도시한 기구는 제1도에 도시한 컨트롤회로(IC)(10)의 입력측에 배치되는 것이다. 제2실시형태는 새로운 데이터와 1주자선 전의 데이터를 비교하는 점에 있어서, 제1실시형태와 공통이다.

CPU(30a)로부터 전송되어 오는 입력 데이터는 프레임메모리(30b)에 저장됨과 동시에 컨트롤회로(10)를 향해서 전송된다. 본 실시형태에서는 액정 표시장치에 전송하는 표시 데이터의 양을 삭감하기 위해, 프레임메모리와 데이터 전송 버퍼(39) 사이에 제1실시형태에서 이용한 주사선마다 데이터 비교 회로와 전송제어회로가 설치된다. 구체적으로는 프레임 메모리(30b)에서 출력되는 데이터(Di0, Di1,· · ·)가 시프트래지스터(31, 32) 및 비교측정기(33)에 의해 비교 처리된다.

새로운 데이터와 1주사선 전의 데이터가 일치하는 데이터 비트(Dij)에 대응한 비트에서 새로운 데이터는 컨트롤회로(10)에 전송되지 않는다. 따라서, 데이터전송버퍼(39)로부터는 전송량이 삭감된 데이터(Dio~Dij)가 출력된다. 또한, 주사선 출력이 1라인전의 데이터와 같은 것을 신호선구동회로(15a,15b)에 알리기 위해 데이터 일치 신호(Cio~Cij)도 동시에 출력한다. 이것에 의해 액정표시장치의 본체측에 있어서 바른 신호처리와 화상처리를 실현할 수 있다.

제2실시형태에서는 액정표시장치의 본체측에 특별한 시프트레지스터를 설치할 필요가 없기 때문에, 가장

효율적으로 전체의 소비전력을 저감할 수 있다. 또한, 데이터 일치신호(Cio~Cij)는 출력 버스라인에 중첩하여 표시장치측에 전승할 수 있다. 제3(b) 도는 그 태양을 나타내며, 여기서 표시 데이터 전송시간(Ta)내에 표시 데이터를 전송하여 공백시간(Tb)내에 일치신호(cij)를 전송한다. 이것에 의해 다음 데이터가 새로운 데이터인지 1주사선 전의 데이터와 같은지를 액정표시장치의 본체측에 알릴 수 있다.

제4도는 제3도에 도시한 제2실시형태에 따른 액정표시장치의 본체측의 개략을 나타낸다. 여기서, 입력표시신호 데이터(Dio0~Dij)가 신호선 구동회로(IC)(15a,15b)에 공급되는 경우가 나타내어진다. 예를 들면, 입력 데이터(Dio)는 시프트레지스터(51)에 입력되며, 에를들면 1비트마다 신호선구동회로(15a,15b)로 나뉘어진다(제4도중 Dao, Db0).

만약 새로운 데이터와 1주사선 앞의 데이터가 같고 일치 신호(Cio)가 H가 된 경우, 시프트레지스터(51)로의 블럭(52)이 정지되고 시프트레지스터(51)가 동작을 정지한다. 동시에 신호선 구동회로의 라인메모리(래치회로 8a,8b)에 저장되어 있던 데이터가 그대로 유효하게 사용된다. 반대로 새로운 데이터와 1주사선 앞의 데이터가 불일치하는 경우에는 상술한 데이터를 할당하는 동작이 실시된다.

또한 회로(54)는 신호선 구동회로(15a,15b)로의 블록 Φo를 제어하는 것이다. 모든 데이터(Cio~Cik)가 모두 일치하는 경우, 신호선 구동회로(15a,15b)의 시프트레지스터는 동작할 필요가 없으므로 회로(54)는 뷸록(Φa, Φb)의 전송을 정지시킨다.

제5(a) 도는 본 발명의 제3실시형태에 관한 액정표시장치의 특징부분을 도시한 것이다. 제5(a)에 도시한 기구는 제1도에 도시한 컨트롤회로(IC)(10)에 포함되는 것이다. 그래서 데이터(Di1)는 우선 제1시프트래지스터(61)로 전송된다. 이어서 다음 주사선에 대응한 표시 데이터는 제2시프트레지스터(62)에 전송된다. 또한 다음 주사선에 대응한 표시데이터는 다시 제1시프트레지스터(61)로 전송된다.

제1및 제2시프트레지스터(61,62)내의 표시 데이터의 비교에 기초하여 제3시프트레지스터(63)에 있어서, 제5(b) 도에 도시한 새로운 데이터열(Z)이 작성된다. 여기에서 사용되는 변환논리는 다음식으로 규정된다.

Z=Di-1, 1(Yj-1)*Di, 1(Yj)+Di-1, 1(Yj)*Di, 1(Yj-1) ...(1)

데이터열(Z)은 새로운 데이터와 1주사선 앞의 데이터에서 상태가 다른 비트에 대해서 상태가 다른 것을 1로 나타내는 논리 데이터열이다. 즉, 본 실시형태는 1주사선 앞의 데이터로부터 상태가 변화된 비트만 추출함으로써 이하의 데이터 처리량을 감소시키는 것을 특징으로 한다. 이점에 관해 제2및 제3실시 형태에서는 새로은 데이터와 1주사선 앞의 데이터가 부분적으로 동일해도 새로운 데이터 전부가 그대로 전송된다.

제6도는 제5(b) 도에 도시한 것과 같이 작성된 논리 데이터열의 복조를 신호선 구동회로(15a,15b)로 실현하는 상태를 나타낸다. 그래서 시프트래지스터(71)는 제1도의 시프트레지스터(7a)(또는 7b)에 대응하고 라인메모리(72), 변환회로(73)는 제1도의 래치회로(8a)(또는 8b)에 대응한다. 데이터열(Z)은 신호신 구동회로의 시프트레지스터(71)에 입력되고 또한 라인메모리(72)내의 1주사선 앞의 데이터와 함께 변환회로(73)에 전송 된다. 변환회로(73)에서는 (1)식과는 반대의 데이터 변환이 실시되고 변환된 데이터(Wil)가 신호전압 발생회로로 전송됨과 동시에 라인메모리(72)에 저장된다.

제3실시 형태에 관한 구동회로는 OA용 화상데이터를 고려했을 때, 특히 낮은 전력효과를 발휘한다.

다음에 제7도 및 제8도를 참조하여 본 발명의 제4도 및 제5도의 실시 형태를 설명한다. 제4도 및 제5도의 실시형태는 액정 패널에 있어서 각 화소가 어떤 메모리 기눙을 갖는지 임의 화소로 선택적으로 데이터를 입력하는 기능을 갖는 경우에 적용시킬 수 있다.

제7도는 본 발명의 제4실시에 관한 액정표시장치의 특징부분을 도시한 도면이다. 제7도에 있어서 각 화소에는 2개의 TFT(81,82)가 설치되고 제I TFT(81)에는 입력가부신호(Gij)가 입력된다. 그래서 입력 가능즉, Gij=H신호가 TFT(81)를 통하여 신호전압 입력용 TFT(82)의 게이트 전극에 입력되면 TFT(82)가 온 상태가 된다. 이 상태에 있어서 DA 컨버터(83)(제1도에 도시한 DA 컨버터(9a,9b)에 대응)로부터의 표시전압(Voij)이 화소전극(5ij)에 입릭 가능해진다. 표시전압(Voij)이 화소전극에 유효하게 입력되는 것은 주사선(Yi)의 게이트 전압이 선택상태, 또한 입력 신호(Gij)가 선택상태일 때만이다. Gij가 비선택시에는 표시전압(Voij)은 어떤 것이도 화소전극(5ij)에 영향을 주지 않는다.

제4실시형태의 표시신호 처리회로에는 프레임 메모리가 필요해진다. 프레임 메모리에는 모든 화소의 표시데이터와 함께 모든 프레임 데이터로 부터 데이터의 변경이 있는지 없는지를 판정하기 위한 개서 선택신호(Gij)도 동시에 저장된다. CPU 둥으로부터 프레임 메모리로의 데이터 변경이 있는 경우, 이 선택신호(Gij)는 에를 들어 H로 설정된다. 프레임 메모리 데이터는 주사선마다 수차 조합되고 Gij가 H가 되는 주사선에서는 화상데이터가 신호선 구동회로로 전송된다. 이 때, Gij가 L로 되어 있는 화상데이터는 에를들면 모두 L이 되고 시프트레지스터 등으로 소비되는 소비전력이 억제된다.

또한 제4실시형태에 있어서 상술한 제1및 제3실시형태 중 어느 하나에 따라서 신호선 구동회로로 표시데이터를 전송하면 저전력화를 도모하는 것이 가능해진다.

제8도는 본 발명의 제5실시형태에 관한 액정표시장치의 특징부분을 도시한 도면이다. 액정 패널(1)은 메모리 기능을 갖고 각 화소는 백색이나 혹색 2개의 표시상태를 취하도록 이루어져 였다. 본 실시 형태에서 각 화소에 입력되는 표시신호는 H또는 L 2값이다. 이 표시신호는 TFT(94)를 통하여 플립플롭(FF)(95)으로 입력된다. 입력데이터가 H일 때, FF(95)의 출력은 반전된다(즉, 데이터가 개서된다)· 입력데이터가 L일 때 FF(95)의 출력은 변화시키지 않고 전의 상태가 유지된다. TFT(96,97)의 CMOS의 버퍼 회로이고 액정충(98)을 구동하기 위한 회로이다.

제5실시형태에 있어서는 프레임 메모리(91)가 사용되고, 표시신호가 새로 입력된 화소에 대응하는 데이터가 제5(b) 도에 도시한 데이터가 변환된 상태로 저장된다. 즉, 프레임 메모리(Gij)에 있어서 Gij=H의 화소만 표시데이터가 변경된다. 프레임 메모리 내의 데이터는 컨트롤회로(92)를 통하여 주사선마다 신호선

구동회로(93a,93b)에 전송되고 액정패널 신호선에 인가된다. 그래서 신호선 구동회로(93a,93b)에 전송된 데이터는 개서가 실시된 비트만 H이고 그 외에는 전부 L로 되어 있다. 이 때문에 데이터의 개서량이 적은 OA용의 경우에는 데이터의 변화에 의한 시프트레지스터의 소비전력을 최소한으로 억제하는 것이 가능해진다.

발명의 효과

본 발명에 따르면 표시신호로서 디지털 신호를 사용한 표시장치에 있어서 화상 데이터가 인접화소 사이에서 상관성을 갖는 것을 이용하여 구동회로에서 처리하는 데이터량을 감소시킬 수 있다. 따라서 액정표시장치 특히 OA용 표시장치 구동회로의 소비전력의 대부분을 차지하는 동적 전력을 대폭 감소시킬 수 있다.

(57) 청구의 범위

청구항 1

매트릭스형으로 배열된 서로 전기적으로 독립적인 복수의 화소전극, 상기 화소전극과 대향하는 대향전극, 상기 화소전극과 대향전극 사이에 설치된 액정층, 디지털화된 표시신호에 의해 상기 화소전극에 표시 전압을 일정한 주기로 동기하여 전송하기 위한 주변 회로을 구비하는 액정표시장치에 있어서, 전송 주기간의 상기 표시신호의 상관성을 검지하는 수단, 후발의 표시신호 내의 상관하는 데이터의 전송을 정지하는 수단 및 전송이 정지된 데이터를 선발의 표시 신호 데이터에 기초하여 복조하는 수단을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2

제1항에 있어서, 상기 주변회로가 각 화소의 표시전압에 대응하는 디지털 신호를 저장하는 수단과, 상기 디지렬 신호외는 별도로 각 화소의 데이터 개서를 판별하는 논리 신호를 상기 신호선 구동회로에 전송하는 수단을 구비하고, 상기 논리 신호가 개서 상태일 때만 상기 화소전극에 상기 디지털 신호와 전송되는 것을 특징으로 하는 액정표시장치.

청구항 3

제2항에 있어서, 전 화소에 대응한 상기 표시 신호를 저장하는 화상 메모리와, 상기 화상메모리의 데이터를 필드마다 상기 신호선 구동회로에 전송하는 수단을 구비하고, 상기 화상 메모리가 표시 신호와는 별도로 표시 데이터의 상태가 최신 필드로 개서되였는지를 판정하는 데이터 판정 비트를 각 화소마다 갖는 것과, 상기 데이터 판정 비트에 의해 개서에 대응하는 화소데이터만이 상기 신호선 구동회로로 전송됨과 동시에 이 개서비트도 동시에 전송되는 것을 특징으로 하는 액정표시장치.

청구항 4

제3항에 있어서, 상기 화상 메모리가 상기 주변 회로와는 별도로 설치되는 것을 특징으로 하는 액정표시장치.

청구항 5

격자형상으로 설치된 복수의 신호선과 복수의 어드레스선의 교점에 대응하여 매트릭스형으로 배치된 서로 전기적으로 독립적인 복수의 화소전극, 상기 화소전극과 대향하는 대향전극, 상기 화소전극과 대향전극 사이에 설치된 액정충 및 상기 어드레스선 신호와 동기하고 디지털화된 표시신호에 의해 상기 신호선에 표시전압을 전송하기 위한 주변 회로를 구비하는 액정표시장치에 있어서, 상기 주변 회로 신호선 구동회로가 라인메모리와, 복수의 n비트의 시프트래지스터를 구비하는 것과, 상기 액정표시장치가 상기 n비트의 시프트래지스터 안에서 제m번째 어드레스선에 대응하는 표시데이터와 상기 제(m-1)번째의 표시 데이터를 비교하여 상기 제m번째의 표시 데이터가 상기 제(m-1)번째의 표시데이터와 동일할 때, 상기 제m번째의 표시 데이터의 전송을 정지시키고 상기 라인메모리에 저장된 제(m-1)번째의 어드레스선에 대응하는 표시 데이터를 상기 신호선에 출력하는 수단을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 6

제5항에 있어서, 상기 주변회로가 각 화소의 표시전압에 대응하는 디지털 신호를 저장하는 수단과, 상기 디지털 신호와는 별도로 각 화소의 데이터의 개서를 판별하는 논리 신호를 상기 신호선 구동회로에 전송하는 수단을 구비하고, 상기 논리 신호가 개서 상태일 때만 상기 화소전극에 상기 디지털 신호가 전송되는 것을 특징으로 하는 액정표시장치.

청구항 7

제6항에 있어서, 모든 화소에 대응한 상기 표시 신호를 저장하는 화상 메모리와, 상기 화상 메모리의 데이터를 필드마다 상기 신호선 구둥회로에 전송하는 수단을 구비하고, 상기 화상 메모리가 표시 신호와는 별도로 표시 데이터의 상태가 최신 필드로 개서되는지를 판정하는 데이터 판정 비트를 각 화소마다 갖는 것, 상기 데이터 판정 비트에 의해, 개서에 대응하는 화소 데이터만이 상기 신호선 구동회로로 반송됨과 동시에 이 개서 비트도 동시에 전송되는 것을 특징으로 하는 액정표시장치.

청구항 8

제7항에 있어서, 상기 화상 메모리가 상기 주변 회로와는 별도로 설치되는 것을 특징으로 하는 액정표시장치.

청구항 9

격자형상으로 설치된 복수의 신호선과 복수의 어드레스선의 교점에 대응하여 매트릭스형으로 배열된 서로

전기적으로 독립적인 복수의 화소전극, 상기 화소전극과 대향하는 대향전극, 상기 화소전극과 대향 전극 사이에 설치된 액정층 및 상기 어드레스선 신호와 동기하고, 디지털화된 표시신호에 의해 상기 신호선에 표시전압을 전송하기 위한 주변 회로를 구비하는 액정표시장치에 있어서, 상기 주변회로의 신호선 구동회로가 복수의 n비트의 시프트레지스터를 구비하는 것과, 상기 액정표시장치가 상기 n비트의 시프트레지스터 안에서 제m번째의 어드레스선에 대응하는 표시 데이터와 제(m-1)번째의 표시 데이터를 비교하고, 상기 제m번째 데이터를 상기 제(m-1)번째의 표시 데이터와 논리값이 일치하는 비트와 일치하지 않는 비트에 각각 대응한 디지털 신호로 이루어진 논리 데이터로 변환하여 전송하는 수단, 상기 n비트 시프트레지스터에 전송된 상기 논리 데이터를 복조하는 수단을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 10

제9 항에 있어서, 상기 주변 회로가 각 화소의 표시전압에 대응하는 디지털 신호를 저장하는 수단과, 상기 디지털 신호와는 별도로 각 화소의 데이터의 개서를 판별하는 논리 신호를 상기 신호선 구동회로에 전송하는 수단을 구비하고, 상기 논리 신호가 개서 상태일 때에만, 상기 화소전극에 상기 디지털신호가 전송되는 것을 특징으로 하는 액정표시장치.

청구항 11

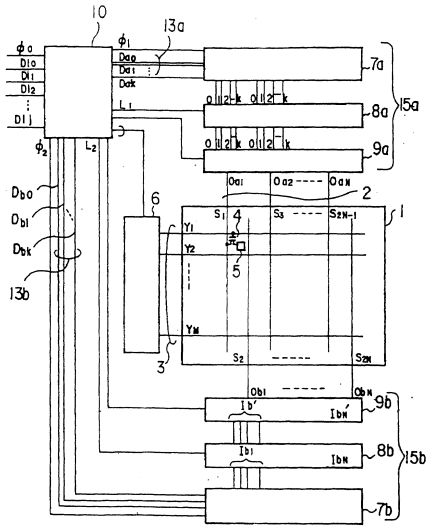
제10 항에 있어서, 모든 화소에 대응한 상기 표시신호를 저장하는 화상 메모리와, 상기 화상 메모리의 데이터를 필드마다 상기 신호선 구동 회로에 전송하는 수단을 구비하고, 상기 화상 메모리가 표시 신호와는 별도로 표시 데이터의 상태가 최신 필드로 개서되였는지를 판정하는 데이터 판정 비트를 각 화소마다 갖는 것과, 상기 데이터 판정 비트에 의해 개서에 대응하는 화소데이터만이 상기 신호선 구동 회로로 전송됨과 동시에 이 개서 비트도 동시에 전송되는 것을 특징으로 하는 액정표시장치.

청구항 12

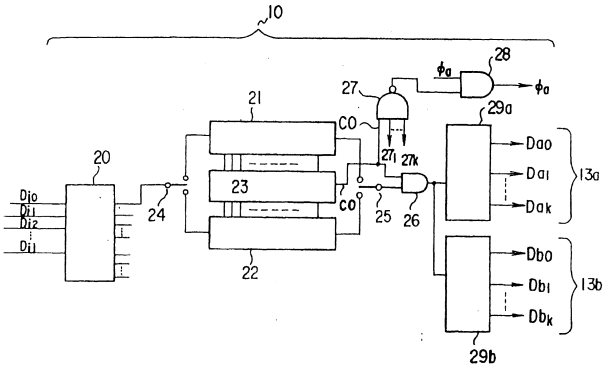
제1l 항에 있어서, 상기 화상 메모리가 상기 주변 회로와는 별도로 설치되는 것을 특징으로 하는 액정표시장치.

도면

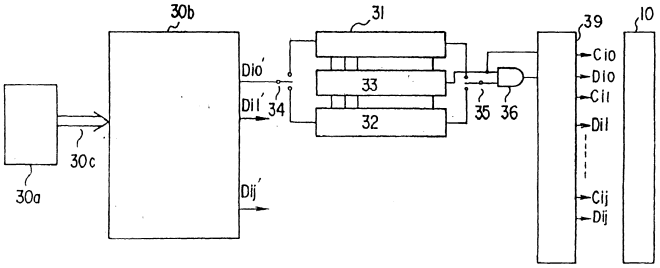
도면1



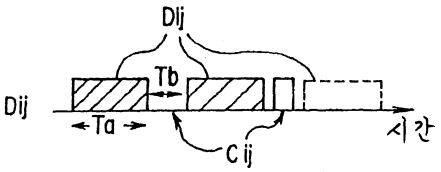
도면2



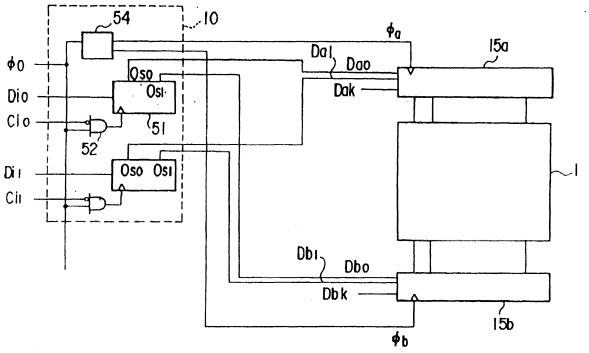
도면3a



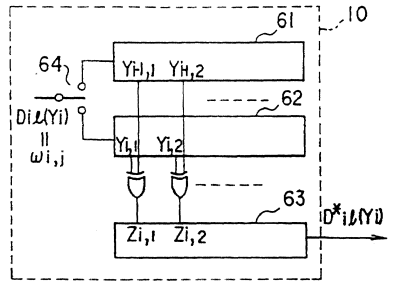
도면3b



도면4



도면5a



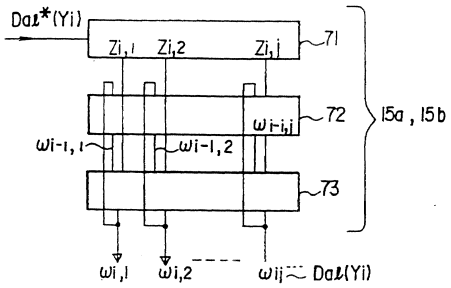
도면5b

	X1	X2	X3	X4	X5	X6	X7	X8		Xj
Yi-1	0	0	1	0	1	1	1	0	----	$\omega_{i-1,j}$
Yi	0	0	1	0	0	0	1	1	----	$\omega_{i,j}$
Zi	0	0	0	0	1	1	0	1	----	$\omega_{i,j}$

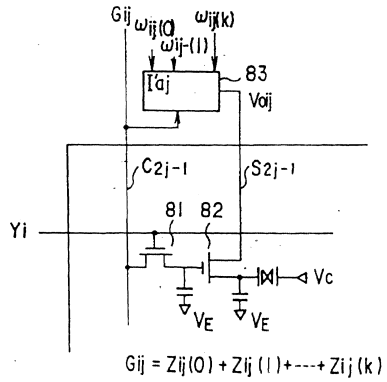
$$Zij = \overline{Yi-1,j} \cdot Yi,j + Yi-1,j \cdot \overline{Yij}$$

(Yi-1, j = 0, Yi,j = Yi,j)

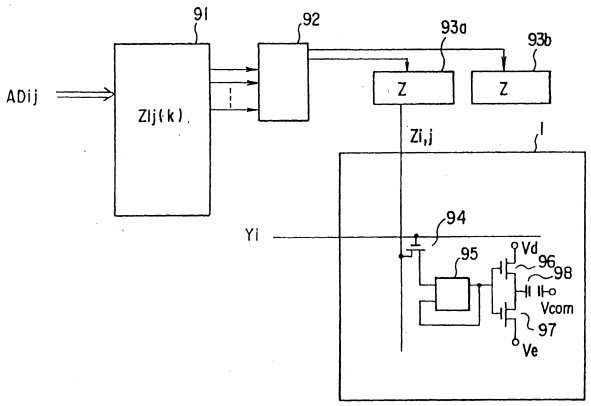
도면6


Da*(Yi)
Zi,1
Zi,2
Zi,j
71
ωi-1,j
72
15a , 15b
ωi-1,1
ωi-1,2
73
ωi,1
ωi,2
ωij
Da(Yi)

도면7


Gij
ωij(0)
ωij(k)
ωij(1)
83
Iaj
Voj
C2j-1
S2j-1
81
82
Yi
Vc
VE
VE
Gij = Zij(0) + Zij(1)+---+ Zij(k)

도면8


91
92
93a
93b
ADij
Zij(k)
Z
Z
Zi,j
1
94
Yi
95
Vd
96
98
Vcom
97
Ve