

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-229257  
(P2004-229257A)

(43) 公開日 平成16年8月12日(2004.8.12)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
HO 4 N 1/028	HO 4 N 1/028 Z	4 M 1 1 8
HO 1 L 27/146	HO 4 N 5/232 Z	5 C 0 2 2
HO 4 N 1/40	HO 4 N 5/335 P	5 C 0 2 4
HO 4 N 5/232	HO 4 N 1/40 I O 3 Z	5 C 0 5 1
HO 4 N 5/335	HO 1 L 27/14 A	5 C 0 7 7

審査請求 未請求 請求項の数 12 書面 (全 18 頁)

(21) 出願番号 特願2003-50075 (P2003-50075)  
(22) 出願日 平成15年1月22日 (2003.1.22)

(71) 出願人 000005326  
本田技研工業株式会社  
東京都港区南青山二丁目1番1号  
(74) 代理人 100077746  
弁理士 鳥井 清  
(72) 発明者 篠塚 典之  
埼玉県狭山市新狭山1丁目10番地1 ホンダエンジニアリング株式会社内  
Fターム(参考) 4M118 AA02 AA05 AB01 BA14 CA02  
CA09 DD12 DD20 FA06 FA33  
FA42  
5C022 AA00 AB19 AB37 AC42 AC69  
5C024 CX03 CX27 CX43 GX03 GX16  
GX18 GY31 HX23 HX35 HX59

最終頁に続く

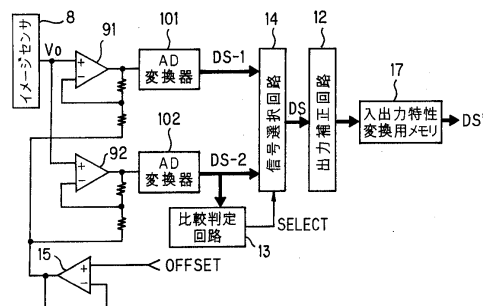
(54) 【発明の名称】 イメージセンサ

(57) 【要約】

【目的】 イメージセンサの各画素におけるセンサ信号を増幅したうえでデジタル信号に変換するに際して、低照度領域におけるセンサ信号のSN比を向上させるとともにデジタル分解能を改善させる。

【構成】 各画素から出力するセンサ信号をゲインの異なる2つの増幅器を用いてそれぞれ増幅して、その各増幅信号をそれぞれ専用のAD変換器によってデジタル信号に変換して、増幅ゲインが大きい方のデジタル信号がそのAD変換器の有効範囲にある限りその増幅ゲインが大きい方のデジタル信号を選択して出力し、有効範囲を越えたときに増幅ゲインが小さい方のデジタル信号を選択して出力するように構成する。

【選択図】 図14



## 【特許請求の範囲】

## 【請求項 1】

各画素におけるセンサ信号を増幅したうえでデジタル信号に変換して出力するようにしたイメージセンサにあって、ゲインの異なる 2 つの増幅器を用いてセンサ信号をそれぞれ増幅して、各増幅したセンサ信号をそれぞれ A D 変換器によってデジタル信号に変換する手段と、ゲインが大きい方の増幅器によって増幅したセンサ信号の A D 変換された値を予め設定した基準値と比較して、その A D 変換された値が基準値以下の A D 変換の有効範囲にあるか否かを判定する手段と、その A D 変換された値が基準値以下にあるときにゲインが大きい方の増幅器によって増幅したセンサ信号の A D 変換された値を選択し、その A D 変換された値が基準値を越えたときにゲインが小さい方の増幅器によって増幅したセンサ信号の A D 変換された値を選択する手段を設けたことを特徴とするイメージセンサ。

10

## 【請求項 2】

選択されたデジタル信号にもとづいて、デジタル演算処理によって各画素の出力特性のばらつきを補正する手段を設けたことを特徴とする請求項 1 の記載によるイメージセンサ。

## 【請求項 3】

補正された各画素のデジタル信号にもとづいて、データの変換テーブルを用いて各画素のセンサ信号の特性を任意に変換する手段を設けたことを特徴とする請求項 2 の記載によるイメージセンサ。

## 【請求項 4】

各画素のセンサ信号をゲインの異なる 2 つの増幅器によって増幅したうえで、それぞれ A D 変換することによって得られたデジタル信号にもとづいて、それぞれデジタル演算処理によって各画素の出力特性のばらつきを補正する手段を設けて、その各補正されたデジタル信号の選択を行うようにしたことを特徴とする請求項 1 の記載によるイメージセンサ。

20

## 【請求項 5】

各画素のセンサ信号をゲインの異なる 2 つの増幅器によって増幅し、A D 変換することによって得られた各デジタル信号にもとづいて、それぞれデジタル演算処理によって各画素の出力特性のばらつきを補正する手段と、その各補正されたデジタル信号にもとづいて、データの変換テーブルを用いてセンサ信号の特性を任意に変換する手段とを設けて、その各変換されたデジタル信号の選択を行うようにしたことを特徴とする請求項 1 の記載によるイメージセンサ。

30

## 【請求項 6】

各画素のセンサ信号をゲインの異なる 2 つの増幅器によって増幅し、A D 変換することによって得られた各デジタル信号にもとづいて、それぞれデジタル演算処理によって各画素の出力特性のばらつきを補正する手段と、データの変換テーブルを用いてセンサ信号の特性を任意に変換する手段とを設けて、その各補正されたデジタル信号の選択を行ったうえで、その選択されたデジタル信号のテーブル変換を行うようにしたことを特徴とする請求項 1 の記載によるイメージセンサ。

## 【請求項 7】

選択されたデジタル信号にもとづいて各画素の出力特性のばらつきを補正するに際して、2 つの増幅器のゲインにそれぞれ応じて予め設定された補正に用いる定数をデジタル信号の選択状態に応じて切り換えて用いるようにしたことを特徴とする請求項 2 の記載によるイメージセンサ。

40

## 【請求項 8】

選択されたデジタル信号にもとづいて各画素の出力特性のばらつきを補正するに際して、一方の増幅器のゲインに応じて予め設定された補正に用いる定数と、その設定された定数を他方の増幅器のゲインに見合うように修正した定数とをデジタル信号の選択状態に応じて切り換えて用いるようにしたことを特徴とする請求項 2 の記載によるイメージセンサ。

## 【請求項 9】

ゲインの異なる 2 つの増幅器によって増幅したセンサ信号をそれぞれ A D 変換することによって得られたデジタル信号にもとづいて各画素の出力特性のばらつきを補正するに際し

50

て、2つの増幅器のゲインにそれぞれ応じて予め設定された補正に用いる定数を各対応する補正手段に与えるようにしたことを特徴とする請求項4の記載によるイメージセンサ。

【請求項10】

ゲインの異なる2つの増幅器によって増幅したセンサ信号をそれぞれAD変換することによって得られたデジタル信号にもとづいて各画素の出力特性のばらつきを補正するに際して、一方の増幅器のゲインに応じて予め設定された補正に用いる定数と、その設定された定数を他方の増幅器のゲインに見合うように修正した定数とを各対応する補正手段に与えるようにしたことを特徴とする請求項4の記載によるイメージセンサ。

【請求項11】

各画素が、撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するものであることを特徴とする請求項1の記載によるイメージセンサ。 10

【請求項12】

撮影に先がけて、各画素の光電変換素子の寄生容量に過剰電荷を注入させて初期化するようにしたことを特徴とする請求項11の記載によるイメージセンサ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、各画素におけるセンサ信号を増幅したうえでデジタル信号に変換して出力するようにしたイメージセンサに関する。 20

【0002】

【従来技術】

従来、MOS型のイメージセンサにあっては、その1画素分の光センサ回路が、図1に示すように、入射光 $L_s$ の光量に応じたセンサ電流を生ずる光電変換素子としてのフォトダイオードPDと、フォトダイオードPDに流れるセンサ電流を弱反転状態で対数出力特性をもって電圧信号 $V_{pd}$ に変換させるトランジスタ $Q_1$ と、その電圧信号 $V_{pd}$ を増幅するトランジスタ $Q_2$ と、読出し信号 $V_s$ のパルスタイミングをもってセンサ信号 $V_o$ を出力するトランジスタ $Q_3$ とからなり、対数出力特性をもたせることによってダイナミックレンジを拡大して光信号の検出を高感度で行わせることができるようにしている。 30

【0003】

このような構成によるイメージセンサでは、各画素の光センサ回路におけるフォトダイオードPDに十分な光量をもって入射光 $L_s$ が当たっているときには、トランジスタ $Q_1$ には十分なセンサ電流が流れることになり、そのトランジスタ $Q_1$ の抵抗値もさほど大きくないことから、イメージセンサとして残像を生ずることがないような十分な応答速度をもって光信号の検出を行わせることができる。

【0004】

しかし、フォトダイオードPDの入射光 $L_s$ の光量が少なくなってトランジスタ $Q_1$ に流れる電流が小さくなると、トランジスタ $Q_1$ はそれに流れる電流が1桁小さくなるとその抵抗値が1桁大きくなるように動作するように設定されていることから、トランジスタ $Q_1$ の抵抗値が増大し、フォトダイオードPDの寄生容量 $C$ との時定数が大きくなってその寄生容量 $C$ に蓄積された電荷を放電するのに時間がかかるようになる。そのため、入射光 $L_s$ の光量が少なくなるにしたがって、残像が長時間にわたって観測されることになる。 40

【0005】

図6は、フォトダイオードPDのセンサ電流が $1E-10A$ から $1E-15A$ まで急激に変化した場合の電圧信号 $V_{pd}$ の変化特性を示している。

【0006】

この特性から、フォトダイオードPDへの入射光 $L_s$ の光量が少ない $1E-12A$ 程度のセンサ電流では、 $1/30sec$ ごとにセンサ信号 $V_o$ を出力させるようにする場合、その時間内では電圧信号 $V_{pd}$ が飽和しないことがわかる。 50

## 【0007】

したがって、フォトダイオードPDの入射光 $L_s$ の光量が少ないときのセンサ電流に応じた電圧信号 $V_{pd}$ の飽和時間が長くなるため、図8に示すような読出し信号 $V_s$ のパルスタイミングでセンサ信号 $V_o$ の読み出しを行うと、当初ほど大きなレベルの出力が残像となってあらわれる。なお、図8中、 $V_{pd}$ は増幅用のトランジスタ $Q_2$ によって反転増幅された電圧信号を示している。

## 【0008】

そのため従来では、撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をMOS型トランジスタを用いて弱反転状態で対数出力特性をもって電圧信号に変換するようにした光センサ回路を画素単位として、複数の画素をマトリクス状に配設したイメージセンサにあって、撮影に先がけて各光センサ回路におけるトランジスタ $Q_1$ のドレイン電圧 $V_D$ を所定時間だけ撮影時の定常値よりも低く設定することにより、フォトダイオードPDの寄生容量 $C$ に蓄積された残留電荷を排出して初期化することにより、センサ電流に急激な変化が生じても即座にそのときの入射光 $L_s$ の光量に応じた電圧信号 $V_{pd}$ が得られるようにして、入射光量が少ない場合でも残像が生ずることがないようにしている（特開2000-329616号公報参照）。

10

## 【0009】

このような光センサ回路にあっては、図3に示すように、入射光量に応じてフォトダイオードPDに流れるセンサ電流が多いときには対数出力特性を示すが、センサ電流が少ないときにはフォトダイオードPDの寄生容量 $C$ の充電に 응답遅れを生じてほぼ線形の非対数出力特性を示すようになっていく。図中、 $WA$ は非対数応答領域を示し、 $WB$ は対数応答領域を示している。

20

## 【0010】

図3の出力特性によれば、入射光量が少ない非対数応答領域 $WA$ では対数特性が失われてセンサ出力の変化がほとんどなく、感度が低くなってしまふ。入射光量の少ない低照度から入射光量の多い高照度にわたる全域での有効利用を図るためには、低照度時での感度を上げるべく、非対数応答領域 $WA$ におけるセンサ出力の変化を立ち上げる必要がある。

## 【0011】

そのため、従来では、図9に示すように、イメージセンサ8から時系列的に出力されるセンサ信号 $V_o$ をAD変換器16によってデジタル信号に変換したうえで、予め入出力特性の変換テーブルが設定されたルックアップ用のメモリ17を用いて、低照度から高照度の全域にわたって対数特性をもった変換出力 $V_o$ を得るようにしている（特開平11-211565号公報参照）。

30

## 【0012】

図10は、イメージセンサ8から出力されるセンサ信号 $V_o$ の特性 $TA$ を、低照度から高照度の全領域にわたって対数特性になるように変換したセンサ信号 $V_o$ の特性 $TB$ を示している。

## 【0013】

しかし、テーブルを用いてイメージセンサ8から出力されるセンサ信号 $V_o$ の出力特性を完全対数特性になるように変換するのでは、デジタル的に増幅されるのでノイズも同様に幅増されてしまい、ノイジーな撮影画像になってしまう。

40

## 【0014】

いま、イメージセンサ8から出力されるセンサ信号 $V_o$ の特性を完全対数特性のセンサ信号 $V_o$ に変換する場合、図11に示すように、低照度領域においては大きなゲインをもたせなければならないが、 $SN$ 比は一定であることから、低照度領域ではノイズが強調されてしまうことになる。また、デジタル的に処理するために、低照度領域ではゲインが大きいことから、 $TB$ に示すように、変換される特性の階調が粗くなってしまふ。

## 【0015】

ノイズを低減する手法としては、フィルタを用いてノイズを除去する方法もあるが、その場合、高周波成分がなくなってしまうので画像（輪郭）がぼやけてしまふ。

50

## 【0016】

低照度領域でのSN比の改善および密な階調確保のためには、アナログ段で十分な増幅を行うことも有効であるが、アナログ段で単純に増幅すると、AD変換器13の入力範囲は有限であることから、ダイナミックレンジを狭めてしまうことになる。

## 【0017】

## 【発明が解決しようとする課題】

解決しようとする問題点は、イメージセンサから出力される各画素のセンサ信号を増幅してデジタル信号に変換する場合、その処理信号にはイメージセンサに含まれるノイズ、増幅器やAD変換器の内部ノイズなどが存在する。そのノイズの影響を軽減するためには、センサ信号をノイズよりも充分大きくなるように増幅してやればよいが、増幅器のゲインを大きくすると処理速度が遅くなってしまい、イメージセンサから高速で転送されてくるセンサ信号を処理する場合に不利になる。また、AD変換する場合にあっても、大振幅で転送速度の早いセンサ信号を取り扱うのは、応答速度の点などから実現しにくくなっている（高速処理用のAD変換器で取り扱うことのできる入力電圧範囲は低速処理用のものよりも狭くなっている）。このように、イメージセンサから高速で転送されてくるセンサ信号をデジタル信号に変換する場合には、特に低照度領域の出力にあつて、高いSN比を得ることが困難になっていることである。

10

## 【0018】

## 【課題を解決するための手段】

本発明は、各画素におけるセンサ信号を増幅したうえでデジタル信号に変換して出力するようにしたイメージセンサにあつて、低照度領域の出力におけるSN比を向上させるとともに分解能の改善を図るべく、ゲインの異なる2つの増幅器を用いてセンサ信号をそれぞれ増幅して、各増幅したセンサ信号をそれぞれAD変換器によってデジタル信号に変換する手段と、ゲインが大きい方の増幅器によって増幅したセンサ信号のAD変換された値を予め設定した基準値と比較して、そのAD変換された値が基準値以下のAD変換の有効範囲にあるか否かを判定する手段と、そのAD変換された値が基準値以下にあるときにゲインが大きい方の増幅器によって増幅したセンサ信号のAD変換された値を選択し、そのAD変換された値が基準値を越えたときにゲインが小さい方の増幅器によって増幅したセンサ信号のAD変換された値を選択する手段を設けるようにしている。

20

## 【0019】

## 【実施例】

本発明に係るイメージセンサにあつては、基本的に、前述した図1に示す光センサ回路を画素単位に用いている。

30

## 【0020】

そして、その光センサ回路にあつて、撮影に先がけて、対数特性変換用のトランジスタQ1のドレイン電圧VDを所定時間だけ撮影特の定常値よりも低く設定して、フォトダイオードPDの寄生容量Cに蓄積された電荷を排出して初期化するようにしている。

## 【0021】

図2は、そのときの光センサ回路における各部信号のタイムチャートを示している。ここで、t1は初期化のタイミングを、t2は光信号検出のタイミングを示している。トランジスタQ1のドレイン電圧VDを定常値（ハイレベルH）から低い電圧（ローレベルL）に切り換える所定時間tmとしては、例えば1画素分の読出し速度が100ns程度の場合に5μsec程度に設定される。図中、TはフォトダイオードPDの寄生容量Cの蓄積期間を示しており、その蓄積期間TはNTSC信号の場合1/30sec（または1/60sec）程度となる。

40

## 【0022】

このようなものにあつて、初期化時にMOSトランジスタQ1のドレイン電圧VDがローレベルLに切り換えられると、そのときのゲート電圧VGとドレイン電圧VDとの間の電位差がトランジスタQ1のしきい値よりも大きければトランジスタQ1が低抵抗状態になる。それにより、そのときのソース側の電位がドレイン電圧VDと同じになり（実際には

50

しきい値分の電位差が残る)、フォトダイオードPDの接合容量Cが放電状態になる。

【0023】

図4は、初期化時におけるトランジスタQ1の電荷qの流れによる動作状態を模擬的に示している。

【0024】

そして、 $t_m$ 時間の経過後にそのドレイン電圧VDが定常のハイレベルHに切り換えられて光信号の検出が行われると、ソース側の電位がドレイン電圧VDよりも低くなって、そのときのゲート電圧VGとドレイン電圧VDとの間の電位差がしきい値よりも大きければMOSトランジスタQ1が低抵抗状態になり、フォトダイオードPDの接合容量Cが充電状態になる。

10

【0025】

図5は、光信号検出時におけるトランジスタQ1の電荷qの流れによる動作状態を模擬的に示している。

【0026】

このように光信号の検出に先がけてフォトダイオードPDの接合容量Cを放電させて初期化したのちにその接合容量Cを充電させるようにすると、その初期化のタイミングから一定の時間経過した時点での出力電圧(フォトダイオードPDの端子電圧)Vpdは入射光Lsの光量に応じた値となる。すなわち、初期化後には入射光Lsの光量の変化に追従した一定の時定数による放電特性が得られるようになる。

【0027】

その際、長時間放置すればドレイン電圧VDからトランジスタQ1を通して供給される電流とフォトダイオードPDを流れる電流とは同じになるが、前に残った電荷がなければ常に同じ放電特性が得られるので残像が生ずることがなくなる。

20

【0028】

したがって、初期化してから一定の時間を定めて光信号を検出するようにすれば、入射光Lsの光量に応じた残像のないセンサ信号Voを得ることができるようになる。

【0029】

図6はフォトダイオードPDのセンサ電流が $1E-10A$ から $1E-15A$ まで急激に変化した場合の電圧信号Vpdの変化特性にあって、初期化してから一定の時間 $1/30s$ 経過後に光信号の検出のタイミングを設定したときを示している。

30

【0030】

図7は、 $1/30sec$ のタイミングで光信号の読み出しをくり返し行わせたときの電圧信号Vpdの増幅信号の特性を示している。これによれば、 $1/30sec$ ごとに得られる信号特性はフォトダイオードPDへの入射光Lsの光量に応じたセンサ電流に即したものとなり、残像の影響がないことがわかる。

【0031】

図12は、このような光センサ回路を画素単位として、画素をマトリクス状に複数配設して、各画素のセンサ信号の時系列的な読み出し走査を行わせるようにしたイメージセンサの具体的な構成例を示している。

【0032】

そのイメージセンサは、その基本的な構成が、例えば、D11~D44からなる $4 \times 4$ の画素をマトリクス状に配設して、各1ライン分の画素列を画素列選択回路1から順次出力される選択信号LS1~LS4によって選択し、その選択された画素列における各画素を、画素選択回路2から順次出力される選択信号DS1~DS4によってスイッチ群3における各対応するスイッチSW1~SW4が逐次オン状態にされることによって各画素のセンサ信号Voが時系列的に読み出されるようになっている。図中、4は各画素における前記トランジスタQ1のゲート電圧VG用電源であり、6はドレイン電圧VD用電源である。

40

【0033】

そして、そのイメージセンサにあって、各1ライン分の画素列の選択に際して、その選択

50

された画素列における各画素の前記トランジスタQ1のドレイン電圧VDを所定のタイミングをもって定常時のハイレベルHおよび初期化時のローレベルLに切り換える電圧切換回路5が設けられている。

【0034】

このように構成されたイメージセンサの動作について、図13に示す各部信号のタイムチャートとともに、以下説明をする。

【0035】

まず、画素列選択信号LS1がハイレベルHになると、それに対応するD11, D12, D13, D14からなる第1の画素列が選択される。そして、LS1がハイレベルHになっている一定期間T1のあいだ画素選択信号DS1~DS4が順次ハイレベルHになって、各画素D11, D12, D13, D14のセンサ信号Voが順次読み出される。 10

【0036】

次いで、画素列選択信号LS1がローレベルLになった時点で次のLS2がハイレベルHになると、それに対応するD21, D22, D23, D24からなる第2の画素列が選択される。そして、LS2がハイレベルHになっている一定期間T1のあいだ画素選択信号DS1~DS4が順次ハイレベルHになって、各画素D21, D22, D23, D24のセンサ信号Voが順次読み出される。

【0037】

以下同様に、画素列選択信号LS3およびLS4が連続的にハイレベルHになって各対応する第3および第4の画素列が順次選択され、LS3およびLS4がそれぞれハイレベルHになっている一定期間T1のあいだ画素選択信号DS1~DS4が順次ハイレベルHになって、各画素D31, D32, D33, D34およびD41, D42, D43, D44のセンサ信号Voが順次読み出される。 20

【0038】

また、画素列選択信号LS1がT1期間後にローレベルLに立ち下がった時点で、そのとき選択されている第1の画素列における各画素D11, D12, D13, D14のドレイン電圧VD1をそれまでのハイレベルHからローレベルLに所定時間T2のあいだ切り換えることによって各画素の初期化が行われ、1サイクル期間T3の経過後に行われる次サイクルにおけるセンサ信号の読出しにそなえる。

【0039】

次いで、画素列選択信号LS2がT1期間後にローレベルLに立ち下がった時点で、そのとき選択されている第2の画素列における各画素D21, D22, D23, D24のドレイン電圧VD1をそれまでのハイレベルHからローレベルLに所定時間T2のあいだ切り換えることによって各画素の初期化が行われ、1サイクル期間T3の経過後に行われる次サイクルにおけるセンサ信号の読出しにそなえる。 30

【0040】

以下同様に、画素列選択信号LS3およびLS4がそれぞれT1期間後にローレベルLに立ち下がった時点で、そのとき選択されている第3および第4の画素列にそれぞれ対応するドレイン電圧VD3をローレベルLに切り換えて各画素の初期化が行われ、1サイクル期間T3の経過後に行われる次サイクルにおけるセンサ信号の読出しにそなえる。 40

【0041】

なお、ここでは画素列選択信号LSX(X=1~4)がT1期間後にローレベルLに立ち下がった時点でドレイン電圧VDXをローレベルLに切り換えて初期化を行わせるようにしているが、その初期化のタイミングは画素列選択信号LSXがローレベルL状態にある画素列選択の休止期間T4中であればよい。

【0042】

本発明は、このようなイメージセンサから時系列的に出力する各画素のセンサ信号を増幅してデジタル信号に変換するに際して、図14に示すような構成をとるようにしている。

【0043】

それは、イメージセンサ8から時系列的に出力する各画素のセンサ信号Voをゲインの異 50

なる2つの増幅器91, 92を用いてセンサ信号Voをそれぞれ増幅したうえで、各増幅したセンサ信号をAD変換器101, 102によってデジタル信号DS-1, DS-2にそれぞれ変換するようにしている。そして、ゲインが大きい方の増幅器92によって増幅したセンサ信号のAD変換されたデジタル信号DS-2の値を比較判定回路13において予め設定した基準値と比較して、そのデジタル信号DS-2の値が基準値以下のAD変換の有効範囲にあるか否かを判定する。そして、その判定結果に応じた選択信号SELECTが信号選択回路14に与えられ、その信号選択回路14においてデジタル信号DS-2の値が基準値以下にあるときにはゲインが大きい方の増幅器92によって増幅したセンサ信号のAD変換されたデジタル信号DS-2を選択し、デジタル信号DS-2の値が基準値を越えたときにゲインが小さい方の増幅器91によって増幅したセンサ信号のAD変換されたデジタル信号DS-2を選択して出力するようにしている。図中、15は増幅器91, 92のオフセット回路である。

#### 【0044】

すなわち、この構成によれば、増幅器92のゲインは増幅器91よりも大きいことから、AD変換器102の変換データは早くオーバフローになってしまうが、それがオーバフローしていないのであればそのときのデジタル信号DS-2の方がSN比や分解能が高いからこちらを選択するようにすれば、低照度時のセンサ信号Voの電圧値が小さな領域においてSN比と分解能を改善することができるようになる。

#### 【0045】

図14の構成では、信号選択回路14によって選択されたデジタル信号DS(DS-1またはDS-2)にもとづいて、出力補正回路12においてデジタル演算処理によりイメージセンサ8における各画素の構造上からくる出力特性のばらつきを補正するようにしている。そして、その補正されたデジタル化された各画素のセンサ信号を入、出力特性の変換テーブルが設定されたルックアップ用のメモリ17を用いて、図9に示すように、低照度から高照度の全領域にわたって対数特性をもった変換出力DSを得るようにしている。

#### 【0046】

その場合、図15に示すように、低照度領域の分解能が高くなるように選択されたデジタル信号DSにもとづいてテーブル変換されるため、に示すように、デジタル的に変換される特性TBの階調が密になって階調数を十分に確保できるようになる。

#### 【0047】

図17は、3つの画素の構成上からくる各センサ信号A, B, Cの出力特性のバラツキ状態の一例を示している。ここで、画素出力のしきい値Hに応じたセンサ電流の値Imは各画素のセンサ信号信号A, B, Cが非対数応答領域WAから対数応答領域WBに切り換わる点を示している。また、Ioは暗時のセンサ電流を示している。

#### 【0048】

ここでは、このような非対数応答領域WAにおける各画素のセンサ信号の出力特性の形状がほぼ同一で、対数応答領域WBにおける各画素のセンサ信号の出力特性の傾きがそれぞれ異なるときのイメージセンサの出力補正を行わせる場合を示している。各画素のパラメータとして、それぞれの各センサ信号が非対数応答領域WAから対数応答領域WBに切り換わる点の情報と、暗時の画素出力とを用いている。

#### 【0049】

図16は、図17に示すセンサ信号の出力特性のばらつきを補正するための出力補正回路12における処理のフローを示している。

#### 【0050】

メモリ11には、センサ電流がImの値のときに画素出力がHとなるようなオフセット補正值OFSが設定されている。そして、オフセット補正部121において、そのオフセット補正值OFSを用いた加減算処理をなすことによって各画素のデジタル信号に変換されたセンサ信号DSのオフセット補正を行わせると、図18に示すように、各画素のセンサ信号A, B, Cにおける非対数応答領域WAの特性が一致ようになる。

#### 【0051】

10

20

30

40

50

次に、そのオフセット補正されたセンサ信号 D S 1 にもとづき、ゲイン補正部 1 2 2 において、しきい値 H 以上の対数応答領域 W B に対してゲイン補正のための乗算処理を行う。

【 0 0 5 2 】

具体的には、オフセット補正されたセンサ信号 D S 1 がしきい値 H 以上であるか否かを判断して、しきい値 H 以上であれば、すなわちセンサ信号 D S 1 が対数応答領域 W B にあれば、メモリ 1 0 から読み出されたゲイン補正のための所定の乗数 M L T を用いて、

出力  $H + (\text{センサ信号 } D S 1 - H) \times \text{乗数}$

なる演算を行って、その演算結果を出力補正されたセンサ信号 D S 2 として出力する。

【 0 0 5 3 】

このような各画素のセンサ信号 A , B , C のゲイン補正が行われた結果、図 1 9 に示すように、対数応答領域 W B の特性が一致するようになる。 10

【 0 0 5 4 】

また、その際、オフセット補正されたセンサ信号 D S 1 がしきい値 H よりも小さければ、すなわちセンサ信号 D S 1 が非対数応答領域 W A にあれば、そのままオフセット補正されたセンサ信号 D S 1 を出力補正されたセンサ信号 D S 2 として出力する。

【 0 0 5 5 】

図 2 1 は、3 つの画素の構成上からくる各センサ信号 A , B , C の出力特性のバラツキ状態の他の例を示している。

【 0 0 5 6 】

ここでは、このような対数応答領域 W B における各センサ信号の出力特性の傾きがほぼ同一で、非対数応答領域 W A における各センサ信号の出力特性の形状がそれぞれ異なるときにイメージセンサの出力補正を行わせる場合を示している。 20

【 0 0 5 7 】

図 2 0 は、図 2 1 に示すセンサ信号の出力特性のばらつきを補正するための出力補正回路 1 2 における処理のフローを示している。

【 0 0 5 8 】

メモリ 1 1 には、センサ電流が I m の値のときに画素出力が H となるようなオフセット補正值 O F S が設定されている。そして、オフセット補正部 1 2 1 において、そのオフセット補正值 O F S を用いた加減算処理をなすことによって各画素のデジタル信号に変換されたセンサ信号 D S のオフセット補正を行わせると、図 2 2 に示すように、各画素のセンサ信号 A , B , C における対数応答領域 W B の特性が一致するようになる。 30

【 0 0 5 9 】

次に、そのオフセット補正されたセンサ信号 D S 1 にもとづき、ゲイン補正部 1 1 2 において、しきい値 H 以下の非対数応答領域 W A に対してゲイン補正のための乗算処理を行う。

【 0 0 6 0 】

具体的には、オフセット補正されたセンサ信号 D S 1 がしきい値 H 以下であるか否かを判断して、しきい値 H 以下であれば、すなわちセンサ信号 D S 1 が非対数応答領域 W A にあれば、メモリ 1 0 から読み出されたゲイン補正のための所定の乗数 M L T を用いて、

出力  $H - (H - \text{センサ信号 } D S 1) \times \text{乗数}$

なる演算を行って、その演算結果を出力補正されたセンサ信号 D S 2 として出力する。 40

【 0 0 6 1 】

このような各画素のセンサ信号 A , B , C のゲイン補正が行われた結果、図 2 3 に示すように、非対数応答領域 W A の特性が一致するようになる。

【 0 0 6 2 】

また、その際、オフセット補正されたセンサ信号 D S 1 がしきい値 H よりも大きければ、すなわちセンサ信号 D S 1 が対数応答領域 W B にあれば、そのままオフセット補正されたセンサ信号 D S 1 を出力補正されたセンサ信号 D S 2 として出力する。

【 0 0 6 3 】

図 2 5 は、イメージセンサ 8 における各画素の構成上からくるセンサ信号 A , B , C の出 50

力特性のバラツキ状態のさらに他の例を示している。

【0064】

ここでは、対数応答領域WBにおける各センサ信号A, B, Cの出力特性の傾きがそれぞれ異なるとともに、非対数応答領域WAにおける各センサ信号A, B, Cの出力特性の形状がそれぞれ異なる場合を示している。

【0065】

このような場合には、図24の出力補正回路12における処理のフローに示すように、前述した図16および図20に示す各処理を組み合わせて行わせることによって、各センサ信号A, B, Cのオフセット補正およびゲイン補正が逐次なされて最終的に非対数応答領域WAおよび対数応答領域WBの特性が一致したセンサ信号DS2が得られるようになる。

10

【0066】

なお、図14の構成によれば、増幅器91, 92のゲインの差異にもとづくセンサ信号の出力特性のばらつきは出力補正回路12において補正される。

【0067】

図26は、本発明の他の実施例を示している。ここでは、前述のように、イメージセンサから出力する各画素のセンサ信号をゲインの異なる2つの増幅器によって増幅したうえで、それぞれAD変換することによって得られたデジタル信号DS-1, DS-2にもとづいて、それぞれ出力補正回路121, 122により各画素の出力特性のばらつきを補正したうえで、信号選択回路14によってその各補正されたデジタル信号の選択を行う。そして、その選択されたデジタル信号DSにもとづいて、入, 出力特性の変換テーブルが設定されているルックアップ用のメモリ17を用いて、低照度から高照度の全領域にわたって対数特性をもった変換出力DSを得るようにしている。

20

【0068】

図27は、本発明のさらに他の実施例を示している。ここでは、前述のように、イメージセンサから出力する各画素のセンサ信号をゲインの異なる2つの増幅器によって増幅し、AD変換することによって得られた各デジタル信号DS-1, DS-2にもとづいて、それぞれ出力補正回路121, 122により各画素の出力特性のばらつきを補正したうえで、入, 出力特性の変換テーブルが設定されているルックアップ用のメモリ171, 172を用いて、低照度から高照度の全領域にわたって対数特性をもった変換出力DS-1, DS-2をそれぞれ得て、信号選択回路14によりその各変換出力DS-1, DS-2の選択を行って選択出力DSを生ずるようにしている。この場合、2つのメモリ171, 172を用いることによって、2つの増幅器のゲインの誤差が補正されて出力する。

30

【0069】

図28は、本発明のさらに他の実施例を示している。ここでは、前述のように、イメージセンサから出力する各画素のセンサ信号をゲインの異なる2つの増幅器によって増幅し、AD変換することによって得られた各デジタル信号DS-1, DS-2を信号選択回路141に与えて、その選択されたデジタル信号DS(DS-1またはDS-2)にもとづいて出力補正回路12において各画素の出力特性のばらつきを補正したうえで、2つのメモリ171, 172を用いて2つの増幅器のゲインの誤差を補正して、信号選択回路142から選択出力DSを得るようにしている。信号選択回路141と信号選択回路142とは同一の選択信号SELECTが与えられて、信号選択回路141においてデジタル信号DS-1(DS-2)が選択されたときには、信号選択回路141においてメモリ171(172)側の変換出力が選択されるようになっている。

40

【0070】

図14および図28の構成にあつて、信号選択回路14によって選択されたデジタル信号DSにもとづいて出力補正回路12において各画素の出力特性のばらつきを補正するに際して、2つの増幅器のゲインにそれぞれ応じて予め設定された補正に用いる定数(オフセット補正值OFFS、ゲイン補正の乗数MLT)をデジタル信号DS-1, DS-2の選択

50

状態に応じて切り換えて用いるようにしている。

【0071】

具体的には、図29に示すように、2つの増幅器のゲインにそれぞれ応じた最適な補正定数が設定された2つのメモリ111, 112を設けて、図示しないECUの制御下において、イメージセンサから各画素のセンサ信号を時系列的に読み出すときのアドレス信号ADDRESS(X, Y)に応じて各メモリ111, 112から読み出された定数を、補正定数選択回路18において選択信号SELECTに応じて選択して出力補正回路12に与えるようにする。

【0072】

あるいはまた、図30に示すように、一方の増幅器のゲインに応じた最適な補正定数が設定された1つのメモリ11を設けて、図示しないECUの制御下において、イメージセンサから各画素のセンサ信号を時系列的に読み出すときのアドレス信号ADDRESS(X, Y)に応じてメモリ11から読み出された定数を、定数修正回路19において他方の増幅器のゲインに応じた最適な補正定数に見合うように修正したうえで、補正定数選択回路18において選択信号SELECTに応じて何れかの定数を選択して出力補正回路12に与えるようにする。

【0073】

また、図26および図27の構成にあって、各デジタル信号DS-1, DS-2にもとづいて出力補正回路121, 122において出力特性のばらつきをそれぞれ補正するに際して、2つの増幅器のゲインにそれぞれ応じて予め設定された補正に用いる定数(オフセット補正值OFS、ゲイン補正の乗数MLT)をデジタル信号DS-1, DS-2の選択状態に応じて切り換えて用いるようにしている。

【0074】

具体的には、図31に示すように、2つの増幅器のゲインにそれぞれ応じた最適な補正定数が設定された2つのメモリ111, 112を設けて、図示しないECUの制御下において、イメージセンサから各画素のセンサ信号を時系列的に読み出すときのアドレス信号ADDRESS(X, Y)に応じて各メモリ111, 112から読み出された定数をそれぞれ出力補正回路121, 122に与えるようにする。

【0075】

あるいはまた、図32に示すように、一方の増幅器(91)のゲインに応じた最適な補正定数が設定された1つのメモリ11を設けて、図示しないECUの制御下において、イメージセンサから各画素のセンサ信号を時系列的に読み出すときのアドレス信号ADDRESS(X, Y)に応じてメモリ11から読み出された定数を出力補正回路121に与えるとともに、そのメモリ11から読み出された定数を定数修正回路19において他方の増幅器(92)のゲインに応じた最適な補正定数に見合うように修正したうえで出力補正回路122に与えるようにする。

【0076】

【発明の効果】

以上、本発明によるイメージセンサにあっては、各画素におけるセンサ信号を増幅したうえでデジタル信号に変換して出力するに際して、ゲインの異なる2つの増幅器を用いて増幅したセンサ信号をそれぞれ専用のAD変換器によってデジタル信号に変換して、増幅ゲインが大きい方のデジタル信号がそのAD変換器の有効範囲にある限りその増幅ゲインが大きい方のデジタル信号を選択して出力し、有効範囲を越えたときに増幅ゲインが小さい方のデジタル信号を選択して出力するようにしているため、低照度領域におけるセンサ信号のSN比を向上させるとともにデジタル分解能を改善させることができるという利点を有している。したがって、入出力特性の変換テーブルを用いて任意の出力特性をもったセンサ信号に変換する場合に、ノイズが強調されることがなく、階調が密な画質の良いデジタル画像を得ることができるようになる。

【図面の簡単な説明】

【図1】本発明に係るイメージセンサに用いられる1画素分の光センサ回路を示す電気回

路図である。

【図 2】光センサ回路における各部信号のタイムチャートである。

【図 3】光センサ回路の初期化を行わせたときの照度に対するセンサ信号の出力特性を示す図である。

【図 4】光センサ回路の初期化時におけるトランジスタ Q 1 の電荷 q の流れによる動作状態を模擬的に示す図である。

【図 5】光センサ回路の光信号検出時におけるトランジスタ Q 1 の電荷 q の流れによる動作状態を模擬的に示す図である。

【図 6】光センサ回路におけるフォトダイオード P D のセンサ電流が変化したときの各電圧信号 V p d の変化特性を示す図である。

10

【図 7】光センサ回路において所定のタイミングで光信号の読み出しをくり返し行わせたときの電圧信号 V p d の増幅信号の特性を示す図である。

【図 8】初期化を行わないときの光センサ回路における入射光量が少ないときに所定のタイミングで読み出される画信号の出力特性を示す図である。

【図 9】従来のイメージセンサから出力するセンサ信号を A D 変換して、メモリテーブルを用いて入出力特性変換の処理を行わせるための構成を示すブロック図である。

【図 10】従来のイメージセンサにおけるセンサ信号の特性を完全対数特性になるように入出力特性の変換を行ったときの照度に対するセンサ信号の特性を示す図である。

【図 11】従来のイメージセンサにおけるセンサ信号の特性を完全対数特性になるように入出力特性の変換を行ったときの低照度領域におけるセンサ信号の特性およびデジタル的に変換されるセンサ信号の階調を示す特性図である。

20

【図 12】本発明に係るイメージセンサの具体的な構成例を示すブロック図である。

【図 13】図 12 に示す構成におけるイメージセンサの各部信号のタイムチャートである。

【図 14】本発明によるイメージセンサの一実施例を示すブロック構成図である。

【図 15】本発明によってイメージセンサにおけるセンサ信号の特性を完全対数特性になるように入出力特性の変換を行ったときの低照度領域におけるセンサ信号の特性およびデジタル的に変換されるセンサ信号の階調を示す特性図である。

【図 16】図 14 の構成における出力補正回路における処理のフローの一例を示す図である。

30

【図 17】イメージセンサにおける各画素の構成上からくるセンサ信号の出力特性のバラツキ状態の一例を示す特性図である。

【図 18】図 17 に示す出力特性のバラツキをもった各画素のセンサ信号をオフセット補正した結果を示す特性図である。

【図 19】図 17 に示す出力特性のバラツキをもった各画素のセンサ信号をオフセット補正およびゲイン補正した結果を示す特性図である。

【図 20】図 14 の構成における出力補正回路における処理のフローの他の例を示す図である。

【図 21】イメージセンサにおける各画素の構成上からくるセンサ信号の出力特性のバラツキ状態の他の例を示す特性図である。

40

【図 22】図 21 に示す出力特性のバラツキをもった各画素のセンサ信号をオフセット補正した結果を示す特性図である。

【図 23】図 21 に示す出力特性のバラツキをもった各画素のセンサ信号をオフセット補正およびゲイン補正した結果を示す特性図である。

【図 24】図 14 の構成における出力補正回路における処理のフローのさらに他の例を示す図である。

【図 25】イメージセンサにおける各画素の構成上からくるセンサ信号の出力特性のバラツキ状態のさらに他の例を示す特性図である。

【図 26】本発明の他の実施例を示す部分的なブロック構成図である。

【図 27】本発明のさらに他の実施例を示す部分的なブロック構成図である。

50

【図28】本発明のさらに他の実施例を示す部分的なブロック構成図である。

【図29】図14および図28の構成にあつて、出力補正回路に2つの増幅器のゲインにそれぞれ見合った補正定数をセンサ信号の選択状態に応じて切り換えて与えるようにしたときの一構成例を示すブロック図である。

【図30】図14および図28の構成にあつて、1つの出力補正回路に2つの増幅器のゲインにそれぞれ見合った補正定数をセンサ信号の選択状態に応じて切り換えて与えるようにしたときの他の構成例を示すブロック図である。

【図31】図26および図27の構成にあつて、並設された2つの出力補正回路に2つの増幅器のゲインそれぞれ見合った補正定数を与えるようにしたときの一構成例を示すブロック図である。

10

【図32】図26および図27の構成にあつて、並設された2つの出力補正回路に2つの増幅器のゲインそれぞれ見合った補正定数を与えるようにしたときの他の構成例を示すブロック図である。

#### 【符号の説明】

8 イメージセンサ

9 1 増幅器

9 2 増幅器

1 0 1 A D変換器

1 0 2 A D変換器

1 1 1 補正定数用メモリ

20

1 1 2 補正定数用メモリ

1 2 出力補正回路

1 2 1 出力補正回路

1 2 2 出力補正回路

1 3 比較判定回路

1 4 信号選択回路

1 4 1 信号選択回路

1 4 2 信号選択回路

1 5 オフセット回路

1 7 入，出力特性変換用のメモリ

30

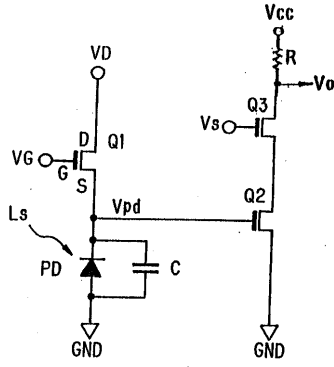
1 7 1 入，出力特性変換用のメモリ

1 7 2 入，出力特性変換用のメモリ

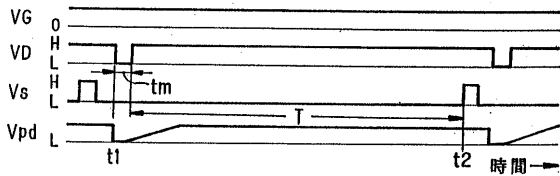
1 8 補正定数選択回路

1 9 定数修正回路

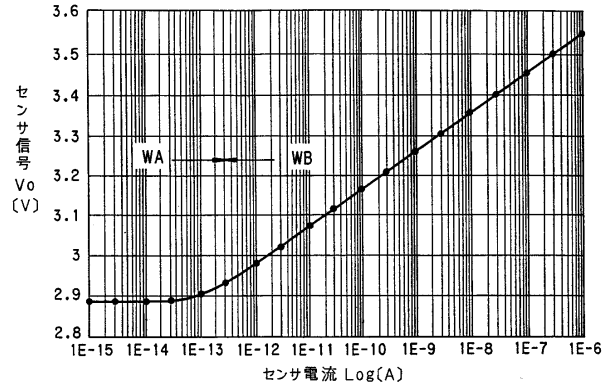
【 図 1 】



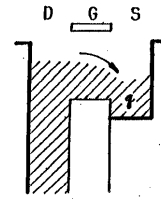
【 図 2 】



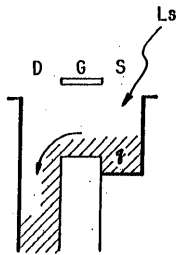
【 図 3 】



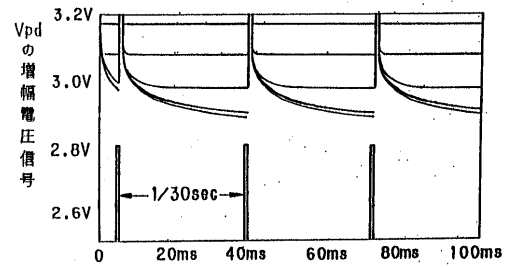
【 図 4 】



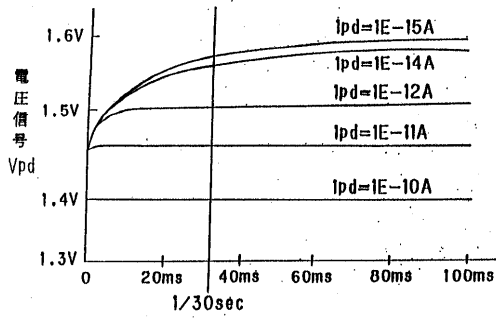
【 図 5 】



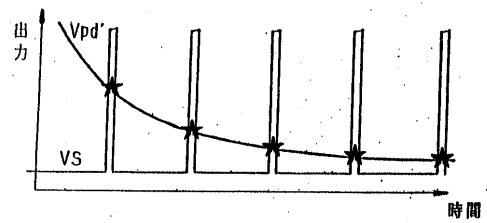
【 図 7 】



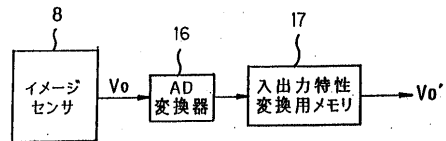
【 図 6 】



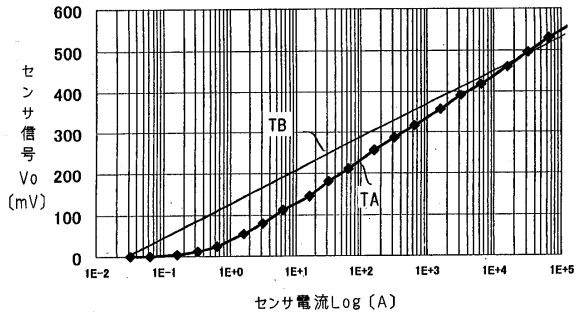
【 図 8 】



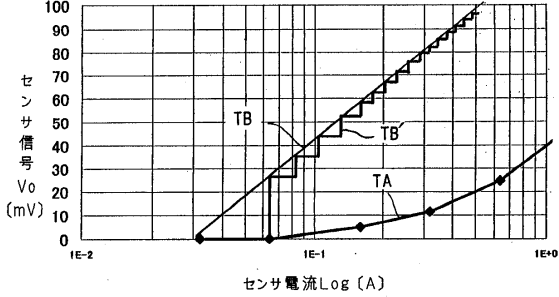
【 図 9 】



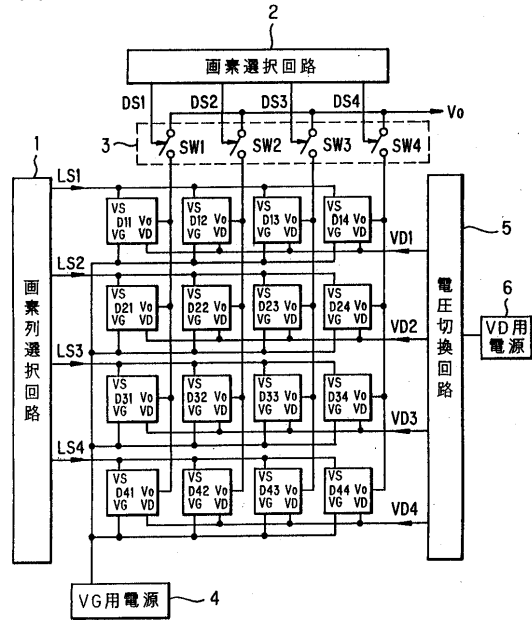
【図10】



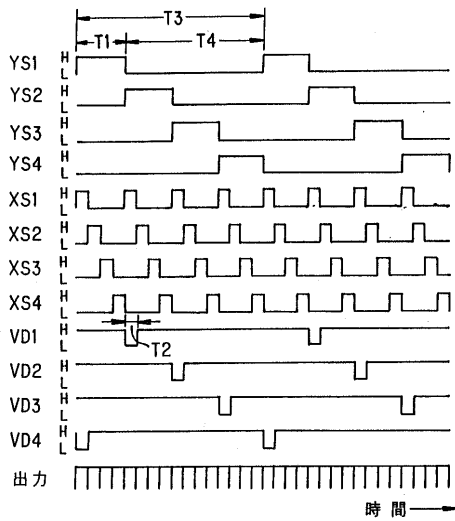
【図11】



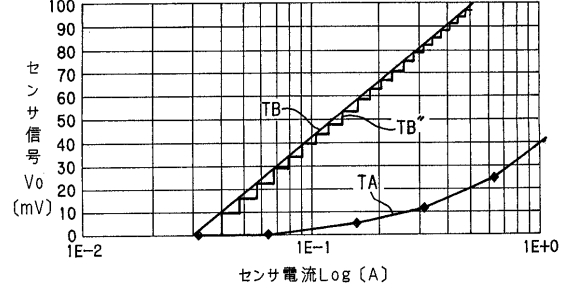
【図12】



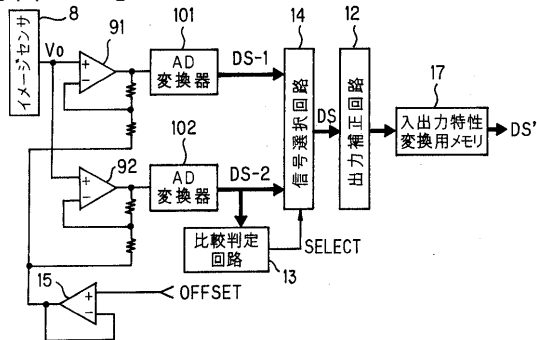
【図13】



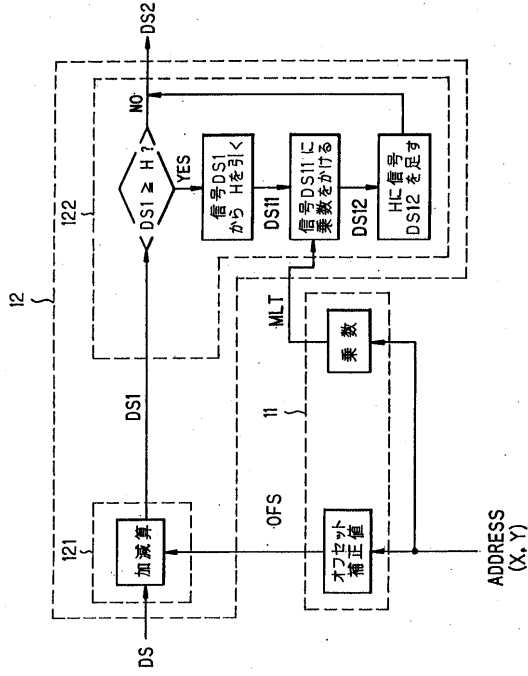
【図15】



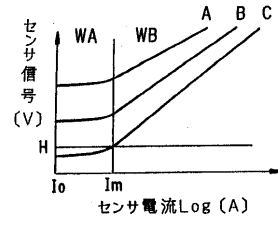
【図14】



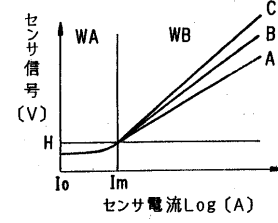
【 図 16 】



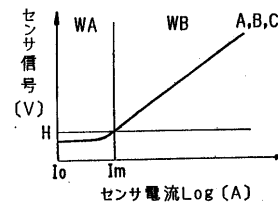
【 図 17 】



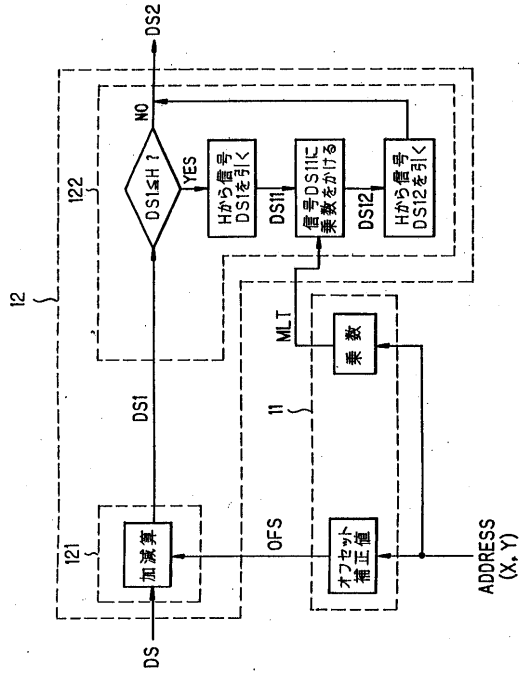
【 図 18 】



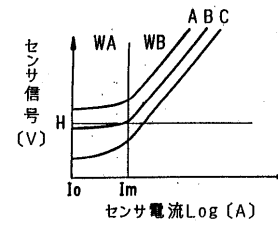
【 図 19 】



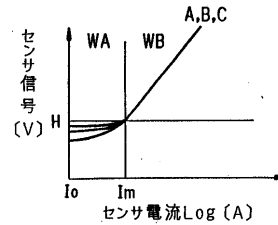
【 図 20 】



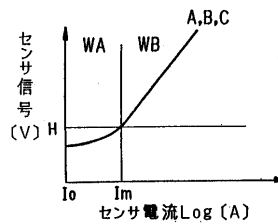
【 図 21 】



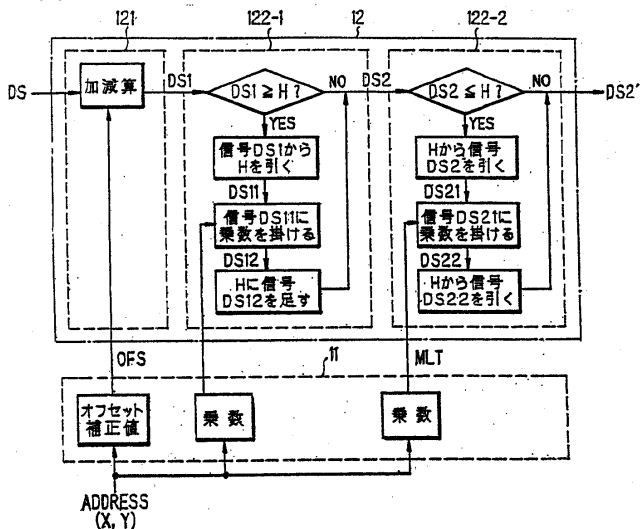
【 図 22 】



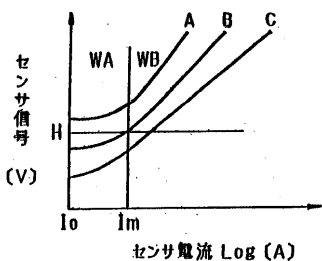
【 図 23 】



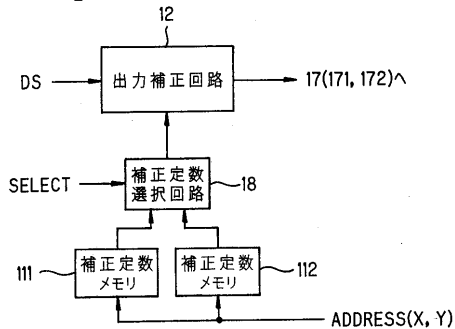
【図 2 4】



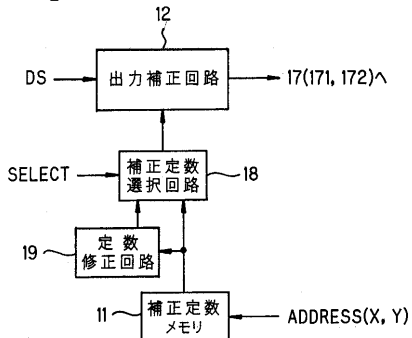
【図 2 5】



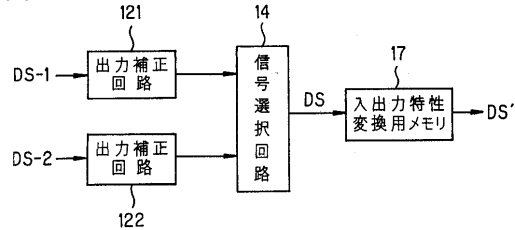
【図 2 9】



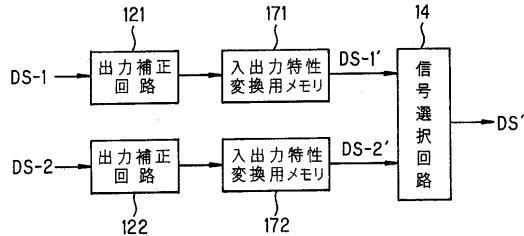
【図 3 0】



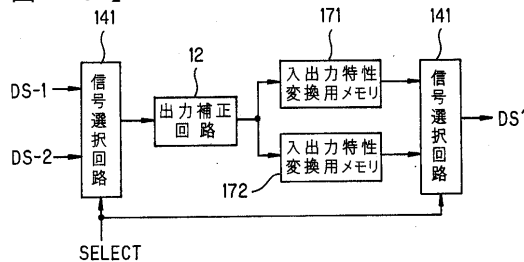
【図 2 6】



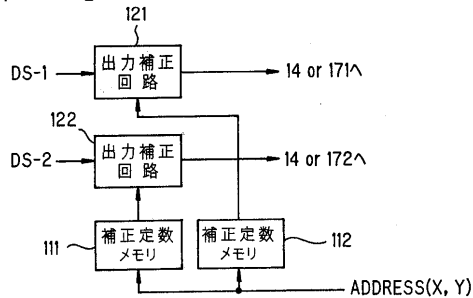
【図 2 7】



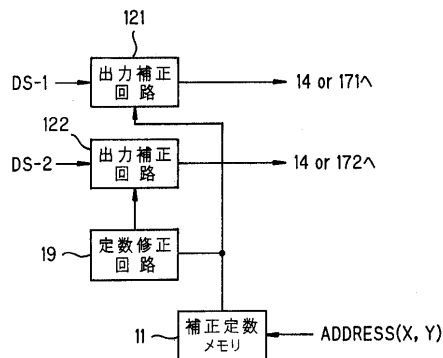
【図 2 8】



【図 3 1】



【図 3 2】



---

フロントページの続き

Fターム(参考) 5C051 AA01 BA02 DE01 DE15 DE17 FA01  
5C077 LL18 LL19 MM04 PQ03 PQ08 PQ12 PQ20 PQ23 RR01