

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2012年5月3日(03.05.2012)

PCT

(10) 国際公開番号
WO 2012/056782 A1

- (51) 国際特許分類:
H01L 27/146 (2006.01) H04N 5/369 (2011.01)
H01L 27/14 (2006.01)
- (21) 国際出願番号: PCT/JP2011/067540
- (22) 国際出願日: 2011年7月29日(29.07.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
PCT/JP2010/069384 2010年10月29日(29.10.2010)
JP
- (71) 出願人(米国を除く全ての指定国について): ユニサンティス エレクトロニクス シンガポール プライベート リミテッド(Unisantiss Electronics Singapore Pte Ltd.) [SG/SG]; 179098 ノースブリッジロード 111、ペニンシュラプラザ、#16-04 Singapore (SG).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 舩岡 富士雄(MASUOKA Fujio) [JP/JP]; 〒1040033 東京都中央区新川1-22-11 フジライト新川ビル2F 日本ユニサンティスエレクトロニクス株式会社内 Tokyo (JP). 原田 望(HARADA Nozomu) [JP/JP]; 〒1040033 東京都中央区新川1-

22-11 フジライト新川ビル2F 日本ユニサンティスエレクトロニクス株式会社内 Tokyo (JP).

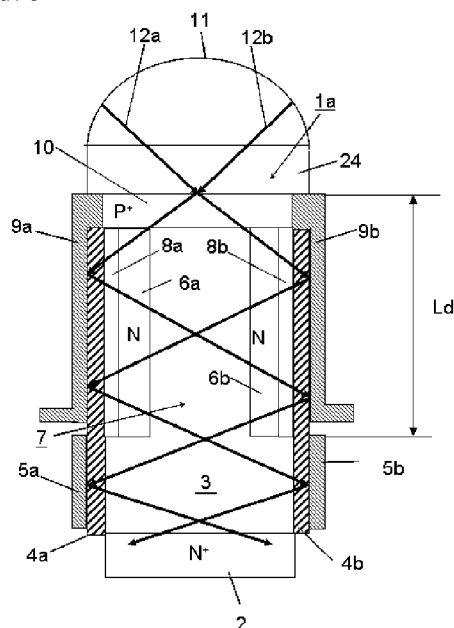
- (74) 代理人: 木村 満(KIMURA Mitsuru); 〒1010054 東京都千代田区神田錦町二丁目7番地 協販ビル2階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) Title: SOLID-STATE IMAGING DEVICE

(54) 発明の名称: 固体撮像装置

[図1A]



(57) Abstract: A semiconductor island (1a) configuring a pixel is provided with: a first N+ semiconductor region (2) formed on a substrate; a second P semiconductor region (3) formed on the region (2); a third N semiconductor region (6a, 6b) formed in the upper lateral region of the region (3); an insulating layer (4a, 4b) formed on the outer circumference of the lower lateral region of the region (2) and the region (6a, 6b); a gate conductor layer (5a, 5b) formed on the outer circumference of the insulating layer (4a, 4b) and functioning as a gate electrode forming a channel to the bottom region of the region (2); a light-reflecting conductor layer (9a, 9b) formed on the outer circumference of the insulating layer (4a, 4b) and the N region (6a, 6b) but not on the gate conductor layer (5a, 5b); a fifth P+ semiconductor region (10) formed on the region (3) and the region (6a, 6b); and, a microlens (11) formed on the region (10) and with the focus point located near the top surface of the said region (10).

(57) 要約: 画素を構成する島状半導体(1a)は、基板上に形成された第1の半導体N+領域(2)と、領域(2)上に形成された第2の半導体P領域(3)と、領域(3)の上部側面領域に形成された第3の半導体N領域(6a, 6b)と、領域(6a, 6b)及び領域(2)の下部側面領域の外周部に形成された絶縁層(4a, 4b)と、絶縁層(4a, 4b)の外周部に形成され、領域(2)の下部領域にチャンネルを形成するゲート電極として機能するゲート導体層(5a, 5b)と、ゲート導体層(5a, 5b)を除くN領域(6a, 6b)及び絶縁層(4a, 4b)の外周部に形成された光反射導体層(9a, 9b)と、領域(3)及び領域(6a, 6b)上に形成された第5の半導

体P+領域(10)と、領域(10)上に形成され、領域(10)の上表面近傍に焦点が位置するマイクロレンズ(11)と、を備える。

WO 2012/056782 A1



(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG). 添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： 固体撮像装置

技術分野

[0001] 本発明は、固体撮像装置に関し、特に、高画素密度、高解像度、低混色、高感度を実現できる固体撮像装置に関する。

背景技術

[0002] 現在、CCDおよびCMOS固体撮像装置は、ビデオカメラ、スチールカメラなどに広く用いられている。そして、固体撮像装置の高画素密度化、高解像度化、カラー撮像における低混色化、そして高感度化などの性能向上が常に求められている。これに対し、固体撮像装置の高解像度化を実現するために画素高密度化などによる技術革新が行われてきた。

[0003] 図12A～図12B、図13に従来の固体撮像装置を示す。

図12Aには、従来例に係る、1個の島状半導体30に1個の画素が構成されている固体撮像装置の断面図を示す（例えば、特許文献1を参照）。図12Aに示すように、この画素を構成する島状半導体30においては、図示しない基板上に、信号線半導体N⁺領域31（以下、「半導体N⁺領域」をドナー不純物が多く含まれた半導体領域とする。）が形成されている。この信号線半導体N⁺領域31上に半導体P領域32（以下、「半導体P領域」をアクセプタ不純物が含まれた半導体領域とする。）が形成され、この半導体P領域32の外周部に絶縁層33a、33bが形成され、この絶縁層33a、33bを介在させてゲート導体層34a、34bが形成されている。このゲート導体層34a、34bの上方部位における半導体P領域の外周部に、半導体N領域35a、35b（以下、「半導体N領域」をドナー不純物が含まれた半導体領域とする。）が形成されている。この半導体N領域35a、35b及び半導体P領域32上において、島状半導体30の上部に半導体P⁺領域36（以下、「半導体P⁺領域」をアクセプタ不純物が多く含まれた半導体領域とする。）が形成されている。この半導体P⁺領域36は、画素選択線3

7 a, 37 bに接続されている。上述した絶縁層33 a, 33 bは、島状半導体30の外周部を囲んだ状態で互いに繋がっている。同様に、ゲート導体層34 a, 34 b、半導体N領域35 a, 35 bも、島状半導体30の外周部を囲んだ状態で互いに繋がっている。

[0004] この島状半導体30について、電磁エネルギー波の一種である光は、島状半導体30上面の半導体P⁺領域36側から照射される。島状半導体30内において、半導体P領域32と半導体N領域35 a, 35 bとからなるフォトダイオード領域が形成されており、この光照射によって、当該フォトダイオード領域における光電変換領域にて信号電荷（ここでは、自由電子）が発生する。そして、この信号電荷は、フォトダイオード領域の半導体N領域35 a, 35 bに蓄積される。また、島状半導体30内において、この半導体N領域35 a, 35 bをゲート、半導体P⁺領域36をソースとし、信号線半導体N⁺領域31近傍の半導体P領域32をドレインにした接合トランジスタが構成されている。そして、接合トランジスタのドレイン・ソース間電流（出力信号）が、半導体N領域35 a, 35 bに蓄積された信号電荷量に対応して変化し、信号線半導体N⁺領域31から外部に取り出されることによって、外部に読み出される。さらに、島状半導体30内には、フォトダイオード領域の半導体N領域35 a, 35 bをソース、ゲート導体層34 a, 34 bをゲート、信号線半導体N⁺領域31をドレイン、半導体N領域35 a, 35 bと信号線半導体N⁺領域31との間における半導体P領域32をチャネルとしたMOSトランジスタが形成されている。そして、この半導体N領域35 a, 35 bに蓄積された信号電荷は、MOSトランジスタのゲート導体層34 a, 34 bにプラス・オン電圧が印加されることによって、信号線半導体N⁺領域31に除去される。

[0005] この固体撮像装置の撮像動作は、信号線半導体N⁺領域31、ゲート導体層34 a, 34 b、半導体P⁺領域36にグランド電圧（0 V）が印加された状態で、島状半導体30の上面から入射した光線の照射によって光電変換領域（フォトダイオード領域）に発生した信号電荷を半導体N領域35 a, 35

bに蓄積する信号電荷蓄積動作と、信号線半導体N⁺領域31及びゲート導体層34a, 34bにグラウンド電圧が印加されるとともに、半導体P⁺領域36にプラス電圧が印加された状態で、蓄積信号電荷量に応じて変化した半導体N領域35a, 35bの電位により変調された接合トランジスタのソース・ドレイン電流を信号電流として読み出す信号電荷読み出し動作と、この信号電荷読み出し動作の後に、半導体P⁺領域36にグラウンド電圧が印加されるとともに、ゲート導体層34a, 34b及び信号線半導体N⁺領域31にプラス電圧が印加された状態で、半導体N領域35a, 35bに蓄積されている信号電荷を信号線半導体N⁺領域31に除去するリセット動作と、からなる。

[0006] 図12Bには、照射光波長 λ が青色光($\lambda=400\text{nm}$)、緑色光($\lambda=550\text{nm}$)、赤色光($\lambda=700\text{nm}$)、赤外光($\lambda=870\text{nm}$)における光照射面からのSi(シリコン)深さ(μm)に対する光吸収強度 I の関係を示す。光吸収強度 I を照射表面での光吸収強度 I_0 で規格化すると、規格化値 I/I_0 は光の進入深さに対して指数関数的に減少する。図12Bは、青色光は深さ $1\mu\text{m}$ 程度でそのほとんどが吸収されるのに対して、緑色光では $5\mu\text{m}$ 、赤色光では $10\mu\text{m}$ 以上の深さにも光が到達し、そこで信号電荷が発生することを示している。実際の固体撮像装置においては、例えば、非特許文献1に記載されているように、緑色光の80%を吸収するように、感光領域の深さを $2.5\sim 3\mu\text{m}$ とすることが必要とされている。

[0007] 図12Aの固体撮像装置における光電変換領域は、半導体P領域32及び半導体N領域35a, 35bによって形成されるフォトダイオード領域である。このため、上述した理由により、このフォトダイオード領域の高さ L_d は $2.5\sim 3\mu\text{m}$ であることが必要となる。現在、2次元状に配列された画素のピッチは、製品化された固体撮像装置の内、最も小さいもので $1.4\mu\text{m}$ であり、 $0.9\mu\text{m}$ のものについても発表されている(例えば、非特許文献2を参照)。そして、更なる画素ピッチの縮小化が求められている。また、互いに隣接し、画素を構成する島状半導体30間の距離を小さくすることは、光線をフォトダイオード領域で有効に受ける受光率の向上にもなり、固

体撮像装置の感度向上に繋がるので、隣接する島状半導体 30 の間での距離の縮小化も求められている。設計ルールが $0.2\ \mu\text{m}$ ($200\ \text{nm}$) の場合、通常において、隣接する島状半導体 30 間の距離が、この $0.2\ \mu\text{m}$ にできるだけ近い寸法になるように加工される。この場合、島状半導体間のアスペクト比（隣接する島状半導体間の距離長に対する深さ長の比）は $1.2.5 \sim 1.5$ 、又は 1.5 以上となる。即ち、幅が細く、深い島状半導体 30 間に形成された溝内に、MOS トランジスタのゲート導体層 34 a, 34 b を形成することが必要となる。また、島状半導体 30 の底部に信号線半導体 N^+ 領域 31 を形成しなければならない。これによって、固体撮像装置の製造が困難となる。このように、固体撮像装置を構成する島状半導体 30 において、高さ L_d が $2.5 \sim 3\ \mu\text{m}$ のフォトダイオード領域が必要とされることによって、固体撮像装置の高画素密度化・高感度化が困難になっている。このため、固体撮像装置において、感度の低下を生じることなく、フォトダイオード領域の高さ L_d を低くする技術が求められている。

[0008] また、実際の撮像時においては、図 12 A に示すように画素である島状半導体 30 に対して斜め方向から入射する光線 38 はその画素を構成する島状半導体 30 に隣接する島状半導体 30 のフォトダイオード領域にも入射する。この画素内での収光率の低下により、本来は 1 個の画素を構成する島状半導体 30 で発生すべき信号電荷が周辺の画素を構成する島状半導体 30 に分散されて発生してしまう。これにより固体撮像装置の解像度の低下や、カラー撮像における混色が発生する。このような不具合は、画素が高密度化されるほど大きくなる。

[0009] また、このような収光率の低下を防ぐため、図 13 に示すように、半導体装置において、フォトダイオード領域 41 の上部に金属壁 39 a, 39 b を設ける技術が存在する（例えば、特許文献 2 を参照）。この画素構造では、半導体基板 40 内にフォトダイオード領域 41 が形成されるとともに、フォトダイオード領域 41 の周辺に素子分離領域 42 と、MOS トランジスタのソース・ドレイン領域 43 a, 43 b とが形成されている。半導体基板 40 上

に形成された第1の層間絶縁層44内に、MOSトランジスタのゲート電極45、コンタクトホール46a、フォトダイオード領域41を包囲する金属壁39a, 39bが形成されている。第1の層間絶縁層44上に第2の層間絶縁層47が形成され、さらに第2の層間絶縁層47上に、SiO₂膜48、SiN膜49、マイクロレンズ50がこの順で形成されている。第2の層間絶縁層47内に、回路配線のためのコンタクトホール46b, 46cが形成されるとともに、第2の層間絶縁層47上に、金属配線51a, 51b, 51c, 51dが形成されている。

[0010] この半導体装置において、マイクロレンズ50を通過した光線52a, 52b, 52c, 52dは、金属壁39a, 39bで反射され、フォトダイオード領域41に入射する。これによって、マイクロレンズ50から入射した光線がフォトダイオード領域41に入射する収光率が改善される。しかし、これらの入射光線は、フォトダイオード領域41表面に対して斜め方向から入射するので、フォトダイオード領域41に入射する光線53a, 53b, 53c, 53dの一部は、当該画素に隣接する画素に漏洩してしまう。

[0011] その他に、1個の画素内での収光率を改善する技術として、マイクロレンズとフォトダイオード領域の間に形成したカラーフィルタ層内に金属壁を設ける技術（例えば、特許文献3を参照）、又はフォトダイオード領域の上部に光波路を形成する技術（例えば、特許文献4を参照）などが知られている。しかしながら、これらの技術によっても、入射光線はフォトダイオード領域の表面に斜め方向から入射するので、フォトダイオード領域への入射光線の一部は、当該画素に隣接する画素に漏洩するようになる。

先行技術文献

特許文献

[0012] 特許文献1：国際公開第2009/034623号

[0013] 特許文献2：米国特許出願公開第2008/0185622号明細書

[0014] 特許文献3：米国特許出願公開第2009/0101946号明細書

[0015] 特許文献4：米国特許出願公開第2008/0145965号明細書

非特許文献

- [0016] 非特許文献1 : G. Agranov, R. Mauritzson; J. Ladd, A. Dokoutchaev, X. fan, X. Li, Z. Yin, R. Johnson, V. Ilenchenkov, S. Nagaraja, W. Gazeley, J. Bai, H. Lee, 瀧澤義順 ; ” CMOS イメージセンサの画素サイズ縮小と特性比較”、映像情報メディア学会報告、ITE Technical Report Vol. 33, No. 38, pp. 9-12 (Sept. 2009)
- [0017] 非特許文献2 : S. G. Wu, C. C. Wang, B. C. Hsieh, Y. L. Tu, C. H. Tseng, T. H. Hsu, R. S. Hsiao, S. Takahashi, R. J. Lin, C. S. Tsai, Y. P. Chao, K. Y. Chou, P. S. CHOU, H. Y. Tu, F. L. Hsueh, L. Tran ; ” A Leading-Edge 0.9 μm Pixel CMOS Image Sensor Technology with Backside Illumination: Future Challenges for Pixel Scaling”, IEDM2010 Digest Papers, 14.1.1 (2010)

発明の概要

発明が解決しようとする課題

- [0018] 図 1 2 A に示す固体撮像装置は、1 個の画素が 1 個の島状半導体 3 0 によって形成されるので、高画素密度化に適している。したがって、先端微細加工技術を適用すれば、光照射面から見た平面上の画素サイズの高画素密度化を図ることができる。しかし、非特許文献 1 に記載の光吸収の条件を適用すると、図 1 2 B のグラフによれば、島状半導体を Si で形成した場合、フォトダイオード領域の高さ L_d は 2.5 ~ 3 μm 必要である。このフォトダイオード領域に必要な高さ L_d は、画素の高密度化が進んでも変わらない。加えて、感度向上のため、島状半導体 3 0 間の距離の縮小化が求められている。このため、高いアスペクト比（島状半導体 3 0 間の距離とフォトダイオード領域の高さとの比）の島状半導体間の加工が必要になる。したがって、幅が細く、深い島状半導体 3 0 間に形成された溝内に、MOS トランジスタのゲート導体層 3 4 a, 3 4 b を形成するとともに、島状半導体 3 0 の底部に信号線 N⁺ 領域 3 1 を形成するため、製造上の困難さが生じる。このように、島状半導体 3 0 による画素構造の形成が困難であることが、固体撮像装置の高画素密度化・高感度化を困難にさせている。このため、固体撮像装置において、感度の低下を生じることなく、フォトダイオード領域の高さ L_d を低く

する技術が求められている。

[0019] 加えて、上述したように、従来の固体撮像装置では、画素を構成する島状半導体 30 に斜め方向から入射する光線 38 は、当該島状半導体 30 に隣接する島状半導体 30 のダイオード領域に入射することがある。この 1 個の画素を構成する 1 個の島状半導体 30 内での収光率の低下により、本来は 1 個の画素（島状半導体 30）で発生すべき信号電荷が周辺の画素（島状半導体 30）に分散して発生する。これにより固体撮像装置の解像度の低下、またはカラー撮像における混色が発生する。この混色はカラー再生画像の画質を低下させるので、低混色化が求められている。

[0020] また、図 13 に示す画素構造（例えば、特許文献 2 を参照）は、フォトダイオード領域 41 の上に金属壁 39 a, 39 b を設けて収光率を上げる技術である。この技術ではフォトダイオード領域 41 の上部においては、当該画素に隣接する画素への光漏洩を減少させて収光率を向上できる。しかしながら、フォトダイオード領域 41 に斜め方向に入射した光線の一部が、当該画素に隣接する画素に入射するため、固体撮像装置の解像度の低下、またはカラー撮像における混色を避けることはできない。このような事情は、特許文献 3 および特許文献 4 に開示された従来例の固体撮像装置においても同様である。この収光率の低下は、高画素密度化が行われるほど大きくなる。このため、フォトダイオード領域 41 の表面に入射する光線の収光率の低下を改善する技術が求められている。

[0021] 本発明は、上記の事情を鑑みてなされたものであり、特に、高画素密度、高解像度、低混色、高感度を可能にする固体撮像装置を実現することを目的とする。

課題を解決するための手段

[0022] 上記目的を達成するため、本発明の観点に係る固体撮像装置は、複数の画素が 2 次元状に配列された固体撮像装置であって、基板上に前記複数の画素を構成する複数の島状半導体が形成され、前記各島状半導体は、それぞれ、

当該島状半導体の下部に形成された第 1 の半導体領域と、

前記第 1 の半導体領域上に形成され、前記第 1 の半導体領域と反対の導電型又は固有半導体である第 2 の半導体領域と、

前記第 2 の半導体領域の上部側面領域に形成され、前記第 1 の半導体領域と同じ導電型である第 3 の半導体領域と、

前記第 3 の半導体領域の外周部に形成され、前記第 1 の半導体領域と反対の導電型である第 4 の半導体領域と、

前記第 4 の半導体領域及び前記第 2 の半導体領域の下部側面領域の外周部に形成された絶縁層と、

前記絶縁層の外周部に形成され、前記第 2 の半導体領域の下部領域にチャネルを形成するゲート電極として機能する導体層と、

前記第 3 の半導体領域、前記第 4 の半導体領域及び前記絶縁層の外周部に形成され、電磁エネルギー波を反射する反射導体層と、

前記第 2 の半導体領域及び前記第 3 の半導体領域の上部領域に形成され、前記第 4 の半導体領域と同じ導電型である第 5 の半導体領域と、

前記第 5 の半導体領域上に形成され、当該第 5 の半導体領域の上表面近傍に焦点が位置するマイクロレンズと、を備え、

前記島状半導体が、光電変換部として機能する部位と、信号電荷蓄積部として機能する部位と、信号電荷読み出し部として機能する部位と、蓄積信号電荷除去部として機能する部位と、を含んでおり、

前記光電変換部が、前記第 2 の半導体領域及び前記第 3 の半導体領域から構成されたフォトダイオード領域から構成され、前記マイクロレンズに入射した電磁エネルギー波により、前記光電変換部に信号電荷が発生し、

前記信号電荷蓄積部が、前記第 3 の半導体領域から構成され、前記光電変換部において発生した信号電荷を蓄積するものであり、

前記信号電荷読み出し部が、前記第 5 の半導体領域、前記第 2 の半導体領域の下部領域をドレイン又はソースとし、前記信号電荷蓄積部をゲートとした接合トランジスタから構成されるとともに、前記信号電荷蓄積部に蓄積さ

れた信号電荷の量に応じて変化する前記接合トランジスタのドレインとソースとの間に流れるドレイン・ソース間電流を出力信号として読み出すように機能し、

前記蓄積信号電荷除去部が、前記第 1 の半導体領域をドレイン、前記導体層をゲート、前記第 3 の半導体領域をソース、前記第 1 の半導体領域と前記第 3 の半導体領域とにより挟まれた前記第 2 の半導体領域をチャネルとした MOS トランジスタから構成され、前記導体層に所定の電圧を印加することにより前記信号電荷蓄積部に蓄積された信号電荷を、前記第 1 の半導体領域に除去するように機能するものである、

ことを特徴とする。

[0023] また、本発明の好ましい態様では、

前記固体撮像装置において、

当該固体撮像装置により実行される撮像動作が、

前記光電変換部で発生した信号電荷を、前記第 3 の半導体領域に蓄積する信号電荷蓄積動作と、

前記第 3 の半導体領域に蓄積された信号電荷の量に応じて、前記接合トランジスタの前記ドレイン・ソース間電流を出力信号として読み出す信号電荷読み出し動作と、

前記第 3 の半導体領域に蓄積した蓄積信号電荷を、前記導体層に所定の電圧を印加して、前記第 1 の半導体領域に除去する蓄積信号電荷除去動作と、を含み、

前記信号電荷蓄積動作、前記信号電荷読み出し動作及び前記蓄積信号電荷除去動作の各動作時において、前記第 4 の半導体領域に、前記信号電荷と反対の極性の電荷が蓄積されている、

ことを特徴とする。

[0024] また、本発明の好ましい態様では、

前記第 1 の半導体領域に代えて、前記第 2 の半導体領域と同じ導電型の第 6 の半導体領域又は前記第 2 の半導体領域と反対の導電型の第 9 の半導体領

域と、前記第2の半導体領域と同じ導電型であって、前記第2の半導体領域に繋がった第7の半導体領域と、前記第2の半導体領域と反対の導電型の第8の半導体領域とを備え、前記第6の半導体領域、前記第9の半導体領域の近傍の前記第2の半導体領域の下部領域が、それぞれ前記接合トランジスタのドレイン、ソースであり、前記第8の半導体領域が、前記MOSトランジスタのドレインである、

ことを特徴とする。

[0025] また、本発明の好ましい態様では、

前記島状半導体の下方領域に形成された反射層を備える、

ことを特徴とする。

[0026] また、本発明の好ましい態様では、

前記島状半導体の下方領域に形成された光透過絶縁層と、該光透過絶縁層の下方領域に形成された光吸収層と、をさらに備え、

前記マイクロレンズから入射し、前記導体層及び前記反射導体層で反射されつつ、前記第1乃至第4の半導体領域を通過し、前記光透過絶縁層に到達した光の反射率が、緑色光で相対的に大きくなるとともに赤色光で相対的に小さくなるように、前記光透過絶縁層の厚さが設定されている、

ことを特徴とする。

[0027] また、本発明の好ましい態様では、

前記島状半導体の下方領域に形成された光透過絶縁層と、該光透過絶縁層の下方領域に形成された光吸収層と、をさらに備え、

前記マイクロレンズから入射し、前記導体層及び前記反射導体層で反射されつつ、前記第1乃至第4の半導体領域を通過し、前記光透過絶縁層に到達した光の反射率が、緑色光及び赤色光で相対的に大きくなるように、前記光透過絶縁層の厚さが設定されている、

ことを特徴とする。

[0028] また、本発明の好ましい態様では、

前記マイクロレンズと前記島状半導体との間に形成された光透明中間層を

備え、

前記マイクロレンズの焦点が、前記光透明中間層の内部に位置する、
ことを特徴とする。

[0029] また、本発明の好ましい態様では、

前記島状半導体上部の中央表層部に、凹部又は凸部が形成され、
前記凹部の凹状の面又は前記凸部の凸状の面を境界面として互いに接する
2つの物質領域の光屈折率が互いに異なる、
ことを特徴とする。

[0030] また、本発明の好ましい態様では、

前記マイクロレンズと前記島状半導体との間に形成された光透明中間層を
備え、

前記マイクロレンズの外周部の1点から入射し、該マイクロレンズの中心
線及び前記光透明中間層を通過して、前記島状半導体上部の外周部の1点に
到達する光線と、前記第5の半導体領域の上表面と直交する線とがなす角度
 θ_i が、ブリュースター角 $\theta_b (= \tan^{-1}(N_1/N_2))$ ；ここで、 N_1 ：前
記光透明中間層の屈折率、 N_2 ：前記第5の半導体領域の屈折率）よりも小さ
い、

ことを特徴とする。

[0031] また、本発明の好ましい態様では、

前記複数の画素が正方格子状、矩形格子状、又は千鳥状に配列されてお
り、

前記複数の画素の内、縦方向に配列されている複数の画素における前記第
1の半導体領域を互いに電氣的に接続するとともに、縦方向に延びる複数の
導体配線と、

前記複数の画素の内、横方向に配列されている複数の画素における前記導
体層を互いに電氣的に接続するとともに、横方向に延びる複数の導体配線と
、

前記複数の画素の内、横方向に配列されている複数の画素における前記反

射導体層を互いに電氣的に接続するとともに、横方向に延びる複数の反射導体配線と、をさらに備え、

前記横方向に延びる導体配線と、前記反射導体配線とが、前記複数の画素への電磁エネルギー波の照射方向から見て、互いに上下に重なることなく、かつ、縦方向に交互に配列されている、
ことを特徴とする。

[0032] また、本発明の好ましい態様では、

前記複数の画素のそれぞれにおける前記反射導体層は、当該画素における前記第5の半導体領域と電氣的に分離されており、前記複数の画素における全ての前記反射導体層は、前記複数の画素が存在する画素領域に亘って、当該画素領域を覆うように互いに繋がっている、
ことを特徴とする。

発明の効果

[0033] 本発明によれば、高画素密度、高解像度、低混色、高感度が実現できる固体撮像装置を提供することができる。

図面の簡単な説明

[0034] [図1A]本発明の第1の実施形態に係る固体撮像装置の画素構造を示す断面図である。

[図1B]第1の実施形態に係る固体撮像装置の光入射面側から見た模式平面図である。

[図1C]第1の実施形態に係る固体撮像装置における、隣接する2個の画素（島状半導体）の立体構造を示す模式立体構造図である。

[図2A]従来例の固体撮像装置の画素構造を示す断面図である。

[図2B]図2AのA-A'線に沿った電位分布図である。

[図2C]本発明の第2の実施形態に係る固体撮像装置の画素構造を示す断面図である。

[図2D]図2CのB-B'線に沿った電位分布図である。

[図2E]図2CのB-B'線に沿った電位分布図である。

[図2F]第2の実施形態に係る固体撮像装置の光入射面側から見た模式平面図である。

[図3A]第2の実施形態の変形例に係る固体撮像装置の画素構造を示す断面図である。

[図3B]図3AのC-C'線に沿った電位分布図である。

[図4A]第2の実施形態の変形例に係る固体撮像装置の画素構造を示す断面図である。

[図4B]図4AのD-D'線に沿った電位分布図である。

[図5A]本発明の第3の実施形態に係る固体撮像装置の画素構造を示す断面図である。

[図5B]第3の実施形態の変形例に係る固体撮像装置の画素構造を示す断面図である。

[図6A]本発明の第4の実施形態に係る固体撮像装置の画素構造を示す断面図である。

[図6B]第4の実施形態に係る固体撮像装置の光透明絶縁層（ SiO_2 層）表面での緑色光、赤色光の反射率の、光透明絶縁層の膜厚依存性の計算結果を示すグラフである。

[図7A]本発明の第5の実施形態に係る固体撮像装置の画素構造を示す断面図である。

[図7B]第5の実施形態に係る固体撮像装置の別の画素構造を示す断面図である。

[図8]本発明の第6の実施形態に係る固体撮像装置の画素構造を示す断面図である。

[図9]本発明の第7の実施形態に係る固体撮像装置の画素構造を示す断面図である。

[図10A]図1Cに示す模式立体構造において、光線が島状半導体の間隙 G_2 に入射している状態を示す模式立体構造図である。

[図10B]本発明の第8の実施形態に係る固体撮像装置の模式平面図である。

[図10C]第8の実施形態に係る固体撮像装置における、隣接する2個の画素（島状半導体）の立体構造を示す模式立体構造図である。

[図10D]第8の実施形態の変形例に係る固体撮像装置における、隣接する2個の画素（島状半導体）の立体構造を示す模式立体構造図である。

[図10E]第8の実施形態の変形例に係る固体撮像装置を光入射面側から見た模式平面図である。

[図11A]本発明の第9の実施形態に係る固体撮像装置の画素構造を示す断面図である。

[図11B]第9の実施形態の変形例に係る固体撮像装置の画素構造を示す断面図である。

[図12A]従来例の固体撮像装置の画素構造を示す断面図である。

[図12B]Si（シリコン）深さと光吸収強度の関係を示すグラフである。

[図13]従来例の別の固体撮像装置の画素構造を示す断面図である。

発明を実施するための形態

[0035] 以下、本発明の実施形態に係る固体撮像装置について図面を参照しながら説明する。

[0036] （第1の実施形態）

図1Aに、本発明の第1の実施形態に係る固体撮像装置の画素を構成する島状半導体1aの断面構造を示す。

図1Aに示すように、各画素を構成する島状半導体1aの下方部位の全体に、基板上の画素領域で第1の走査方向に延びる信号線である第1の半導体N⁺領域2が形成されている。第1の半導体N⁺領域2上には、第1の半導体N⁺領域2と反対の導電型である第2の半導体P領域3が形成されている。第2の半導体P領域3の上部側面領域には、第1の半導体N⁺領域2と同じ導電型である第3の半導体N領域6a、6bが形成されている。

[0037] 第3の半導体N領域6a、6b及び第2の半導体P領域3の下部側面領域の外周部を囲むように絶縁層4a、4bが形成されている。この絶縁層4a、4bの外周部を囲むように、第2の半導体P領域3の下部領域にゲート導

体層 5 a, 5 b が形成されている。このゲート導体層 5 a, 5 b は、例えば金属材料を用いて形成され、光（電磁エネルギー波）を反射する光反射層としても機能する。

[0038] 画素を構成する島状半導体 1 a には、第 3 の半導体 N 領域 6 a, 6 b をソース、ゲート導体層 5 a, 5 b をゲート、第 1 の半導体 N⁺領域 2 をドレイン、第 3 の半導体 N 領域 6 a, 6 b と第 1 の半導体 N⁺領域 2 とによって挟まれた第 2 の半導体 P 領域 3 をチャネルとした MOS トランジスタが形成されている。そして、ゲート導体層 5 a, 5 b の上方側に、第 2 の半導体 P 領域 3 及び第 3 の半導体 N 領域 6 a, 6 b からなるフォトダイオード領域 7 が形成されている。

[0039] フォトダイオード領域 7 の表層部には、第 4 の半導体 P⁺領域 8 a, 8 b が形成されている。第 4 の半導体 P⁺領域 8 a, 8 b は、第 3 の半導体 N 領域 6 a, 6 b と絶縁層 4 a, 4 b との間において、絶縁層 4 a, 4 b に接した状態で形成されている。第 4 の半導体 P⁺領域 8 a, 8 b の外周部には、絶縁層 4 a, 4 b を介して、光などの電磁エネルギー波を反射する光反射導体層 9 a, 9 b が形成されている。光反射導体層 9 a, 9 b は、導体層 5 a, 5 b を除く絶縁層 4 a, 4 b の外周部、即ち、第 3 の半導体 N 領域 6 a, 6 b の外周部に形成されている。光反射導体層 9 a, 9 b は、例えば金属材料を用いて形成され、電流を流す導体層及び光を反射する光反射層として機能する。

[0040] 第 3 の半導体 N 領域 6 a, 6 b の上部には、第 4 の半導体 P⁺領域 8 a, 8 b と電氣的に接続された、第 2 の半導体 P 領域 3 と同じ導電型である第 5 の半導体 P⁺領域 10 が形成されている。この第 5 の半導体 P⁺領域 10 は、光反射導体層 9 a, 9 b と接続されている。この光反射導体層 9 a, 9 b は、第 1 の走査方向（信号線）と直交する方向に延びる画素選択線となる。このため光反射導体層 9 a, 9 b は、光反射層及び画素選択線として機能する。なお、少なくとも第 3 の半導体 N 領域 6 a, 6 b、第 4 の半導体 P⁺領域 8 a, 8 b、及び第 5 の半導体 P⁺領域 10 は、島状半導体 1 a 内に形成されてい

ることが好ましい。

[0041] 画素を構成する島状半導体 1 a においては、第 2 の半導体 P 領域 3 及び第 3 の半導体 N 領域 6 a, 6 b からなるフォトダイオード領域 7 が光電変換部であり、フォトダイオード領域 7 の第 3 の半導体 N 領域 6 a, 6 b は、光電変換部で発生した信号電荷を蓄積する信号電荷蓄積部である。そして、第 5 の半導体 P⁺領域 1 0 と、第 1 の半導体 N⁺領域 2 近傍の第 2 の半導体 P 領域 3 とを、ソース・ドレインとし、フォトダイオード領域 7 の第 3 の半導体 N 領域 6 a, 6 b をゲートとした接合トランジスタは、フォトダイオード領域 7 に蓄積された信号電荷量に対応したソース・ドレイン電流を信号電流として第 1 の半導体 N⁺領域 2 から読み出すための信号電荷読み出し部である。そして、第 3 の半導体 N 領域 6 a, 6 b をソース、ゲート導体層 5 a, 5 b をゲート、第 1 の半導体 N⁺領域 2 をドレイン、第 3 の半導体 N 領域 6 a, 6 b 及び第 1 の半導体 N⁺領域 2 間の第 2 の半導体 P 領域 3 をチャネルとした MOS トランジスタは、第 3 の半導体 N 領域 6 a, 6 b に蓄積された信号電荷を第 1 の半導体 N⁺領域 2 に除去するための蓄積信号電荷除去部である。本実施形態においては、島状半導体 1 a 内に、光電変換部と、信号電荷蓄積部と、信号電荷読み出し部と、蓄積信号電荷除去部とが形成されているとともに、光電変換部が形成されている島状半導体 1 a の外周部が、光反射導体層 9 a, 9 b で覆われている。

[0042] そして、第 5 の半導体 P⁺領域 1 0 上に、光を透過する材料からなる光透過中間領域 2 4 が形成され、この光透過中間領域 2 4 上に、第 5 の半導体 P⁺領域 1 0 の上表面近傍に焦点が位置するマイクロレンズ 1 1 が形成されている。この光透過中間領域 2 4、及びマイクロレンズ 1 1 は、例えば、透明樹脂材料で形成されている。

[0043] この島状半導体 1 a において、マイクロレンズ 1 1 の上面より入射した光線（電磁エネルギー波）1 2 a, 1 2 b は、第 5 の半導体 P⁺領域 1 0 の上表面近傍に位置するマイクロレンズ 1 1 の焦点に集光される。この集光された光線 1 2 a, 1 2 b の内、マイクロレンズ 1 1 の中心部に垂直に入射した光

線以外の、島状半導体 1 a に入射した光線 1 2 a, 1 2 b は、画素選択線である光反射導体層 9 a, 9 b 及び導体層 5 a, 5 b により反射され、島状半導体 1 a の下方に伝播し、当該島状半導体 1 a 内で吸収されて信号電荷を発生する。

このため、感光領域であるフォトダイオード領域 7 での光伝播長は、フォトダイオード領域の高さ L_d より長くなる。このように、感光領域であるフォトダイオード領域 7 での光伝播長を長くできることは、図 1 2 A に示す従来例の画素構造の固体撮像装置と比較して、フォトダイオード領域の高さ L_d を低くしながら同じ感度を得られることを意味している。

[0044] これにより、島状半導体 1 a のアスペクト比（島状半導体 1 a の上部 1 辺長とフォトダイオード領域の高さ L_d との比）を小さくすることができるので、画素を構成する島状半導体を含む画素構造の加工が容易になる。加えて、本実施形態では、画素を構成する島状半導体 1 a に斜め方向から入射した光線 1 2 a, 1 2 b が、光反射導体層 9 a, 9 b 及び導体層 5 a, 5 b によって反射されるので、当該画素を構成する島状半導体 1 a に隣接する画素を構成する島状半導体に漏洩することが防止される。これにより、固体撮像装置の解像度の低下と、カラー撮像における混色が防止される。

[0045] 図 1 B に、本実施形態に係る固体撮像装置において、画素領域に形成された 3×3 個（＝9 個）の画素を構成する島状半導体 $P_{11} \sim P_{33}$ の配列状態を、光入射面側から見た模式平面図を示す。

図 1 B に示すように、マイクロレンズを上面に有する画素を構成する島状半導体 $P_{11} \sim P_{33}$ は、同図上で垂直方向に延びる信号線半導体 N^+ 領域 S_1 , S_2 , S_3 上に形成されている。そして、画素選択線 9 a b 1, 9 a b 2, 9 a b 3 及び MOS ゲート配線 5 a b 1, 5 a b 2, 5 a b 3 が、マトリクス状に配置された島状半導体 $P_{11} \sim P_{33}$ の行方向に配列された島状半導体 $P_{11} \sim P_{33}$ を囲むように形成されている。画素選択線 9 a b 1, 9 a b 2, 9 a b 3 と、MOS ゲート配線 5 a b 1, 5 a b 2, 5 a b 3 とは、上下に重なるように形成されている。そして、信号線半導体 N^+ 領域 S_1 , S_2 , S_3 、MOS ゲート

配線 5 a b 1, 5 a b 2, 5 a b 3、画素選択線 9 a b 1, 9 a b 2, 9 a b 3 は、画素領域の周辺に設けられた駆動・出力回路（図示せず）に接続されている。

[0046] 図 1 C に、図 1 B 中の一点鎖線 A で囲んだ矩形状領域における模式立体構造図を示す。図 1 C に示すように、島状半導体 P_{11} , P_{12} には、図 1 A に示す島状半導体 1 a の第 1 の半導体 N⁺領域 2 に対応する第 1 の半導体 N⁺領域 2 a, 2 b が存在する。この第 1 の半導体 N⁺領域 2 a, 2 b は、基板上で第 1 の走査方向に延びる帯状信号線 N⁺領域 2 a a, 2 b b に電氣的に接続されている。

[0047] また、島状半導体 P_{11} , P_{12} の外周部を囲むように、リング状のゲート導体層 5 a a, 5 b b が形成されている。ゲート導体層 5 a a, 5 b b は、帯状信号線 N⁺領域 2 a a, 2 b b に直交する方向に延びる MOS ゲート配線 5 a b (5 a b 1, 5 a b 2, 5 a b 3) に電氣的に接続されている。リング状の光反射導体層 9 a a, 9 b b が、島状半導体 P_{11} , P_{12} の外周を囲むように形成されている。光反射導体層 9 a a, 9 b b は、帯状信号線 N⁺領域 2 a a, 2 b b に直交する方向に延びる画素選択線 9 a b に電氣的に接続されている。光反射導体層 9 a a, 9 b b は、その上方に形成された第 5 の半導体 P⁺領域 1 0 a, 1 0 b に電氣的に接続されている。第 5 の半導体 P⁺領域 1 0 a, 1 0 b 上には、マイクロレンズ 1 1 a, 1 1 b が配置されている。

[0048] 帯状信号線 N⁺領域 2 a a, 2 b b 上に形成されている島状半導体 P_{11} , P_{12} には、この島状半導体 P_{11} , P_{12} を囲むように、光を反射する導体層 5 a a, 5 b b、光反射導体層 9 a a, 9 b b が形成されている。第 1 の半導体 N⁺領域 2 a, 2 b 及び帯状信号線 N⁺領域 2 a a, 2 b b は十分にドナー不純物がドーピングされた領域であるため、第 1 の半導体 N⁺領域 2 a, 2 b 及び帯状信号線 N⁺領域 2 a a, 2 b b には、入射した光線（電磁エネルギー波）によって信号電荷（ここでは、自由電子）は発生しない。これによりマイクロレンズ 1 1 a, 1 1 b から島状半導体 P_{11} , P_{12} に入射した光線は、当該島状半導体 P_{11} , P_{12} に隣接する画素を構成する島状半導体への光漏洩がほと

んど発生せず、それぞれ、導体層 5 a a, 5 b b、光反射導体層 9 a a, 9 b b で反射されながら島状半導体 P_{11} , P_{12} 内を伝播し、当該島状半導体 P_{11} , P_{12} 内で吸収されて信号電荷が発生する。これにより、島状半導体 P_{11} , P_{12} の高さを低くすることができるとともに、画素構造の加工性が高められ、高画素密度化が実現される。さらに、解像度の低下、カラー撮像での混色のない固体撮像装置が提供できる。

[0049] 第 1 の実施形態において、第 2 の半導体 P 領域 3 (図 1 A 参照) は、P 型の半導体からなるものとしたが、このような P 型の半導体に代えて、当該第 2 の半導体 P 領域 3 は、固有半導体 (Intrinsic semiconductor) であってもよい。固有半導体とは、母体中に不純物が含まれていない半導体であり、そのフェルミ順位は伝導体下端と価電子帯の上端とのエネルギーギャップの中心近傍に位置している。固有半導体は、アクセプタ不純物が微量含まれていれば P-型、全く含まれていない純粋な半導体であれば真性型、ドナー不純物が微量含まれていれば N-型となる。固有半導体は、高抵抗体であり、第 5 の半導体 P+領域 10 a, 10 b と、帯状信号線 N+領域 2 a a, 2 b b との間に電圧が印加されたときに内部に電位勾配が発生する。そして、この電位勾配を有するバルク内に当該第 5 の半導体 P+領域 10 a, 10 b から注入された正孔 (ホール) が信号線 N+領域 2 a a, 2 b b に向かって流れるので、固有半導体からなる第 2 の半導体領域 3 は、接合トランジスタのチャネルとして機能する。

[0050] (第 2 の実施形態)

図 2 A、図 2 B に、従来例の固体撮像装置の断面図、電位分布図をそれぞれ示す。また、図 2 C ~ 図 2 F に、本発明の第 2 の実施形態に係る固体撮像装置の画素構造、電位分布図、模式平面図を示す。

本実施形態に係る固体撮像装置は、第 1 の実施形態に係る固体撮像装置のように、従来例の固体撮像装置 (図 1 2 A 参照) において課題となる、高画素化・高感度化、解像度の低下及びカラー撮像での混色の問題を解決するだけでなく、さらに、暗電流・暗電流ノイズの発生を防止するものである。

[0051] 図2Aに示す島状半導体30の断面構造では、図12Aに示す従来例の固体撮像装置において発生する、解像度の低下、カラー撮像における混色を防止するために、フォトダイオード領域の半導体N領域35a, 35bの外周部を囲むように、絶縁層33a, 33bを介して、光を遮蔽する光遮蔽金属層55a, 55bを設けている点、及び、フォトダイオード領域の表層部に第4の半導体P⁺領域8a, 8bが形成されていない点以外は、図1Aに示す画素構造と同じであるので、以下に説明する場合を除いて同一の符号を付した部位の説明を省略する。この画素構造では、この光遮蔽金属層55a, 55bによって、入射した光線38aが反射されることにより、隣接する画素のフォトダイオード領域への光漏洩が防止されている。

[0052] しかし、フォトダイオード領域の半導体N領域35a, 35bを囲むように、光遮蔽金属層55a, 55bを設けることでは、解像度の低下とカラー撮像での混色を防ぐことができるものの、暗電流と暗電流ノイズの発生を防止することができない。

図2Bに、本実施形態による固体撮像装置の信号電荷蓄積動作時における、図2AのA-A'線に沿った電位分布図を示す。図2Bに示すように、光遮蔽金属層55a (55b) にプラス電圧 V_g (V) が印加されており、半導体P領域32の電圧 V_p (V) はグランド電圧 $V_p (=0V)$ になっている。

図2Bでは、半導体N領域35aに信号電荷 Q_{sig} (ここでは、自由電子) が蓄積されていないときの電位分布を点線で示し、信号電荷 Q_{sig} が蓄積されているときの電位分布を実線で示している。信号電荷の蓄積がない場合の電位分布の底 (電圧の最も高い場所) は半導体N領域35aの内部にあり、その電位分布の底における電位は V_{cm} である。

信号電荷 Q_{sig} が半導体N領域35aに蓄積された場合では、光遮蔽金属層55a (55b) の電位 V_g から絶縁層33a、半導体N領域35aの界面電位 V_i へと電位が深くなる。そして、信号電荷 Q_{sig} が蓄積された領域では、信号電荷蓄積部の電位 V_s で平坦となり、それから半導体N領域

35a、半導体P領域32に向かって電位が V_s から V_p へと浅くなる。

このように信号電荷 Q_{sig} の有無によって、半導体P領域32に広がる空乏層長 L_{dw} が変化する。また、信号電荷 Q_{sig} の有無によって、半導体N領域35aにおいて、絶縁層33aと半導体N領域35aの界面電位を V_i (V) とすると、この界面から半導体N領域35a内部に向かって電位が V_{cm} または V_s まで深くなるように変化する。この状態で、絶縁層33aと半導体N領域35aとの界面におけるエネルギー順位に存在する電子56が熱的に導電帯 (Conduction band) に励起されると、この電子56は、半導体N領域35aにおいて、より深い電位にある信号電荷 Q_{sig} に混入する。この混入される電子56は暗電流と呼ばれ、画素間での暗電流ばらつきが原因の暗電流むらを生じる。また、暗電流自身がノイズ (不要な信号) になり、 S/N (信号・ノイズ比) を低下させる原因になる。図2Bでは、光遮蔽金属層55a, 55bの電圧 V_g を、グランド電圧 (0V) などに変化させても、 V_s が V_i より深くなることには変化がないので、常に絶縁層33aと半導体N領域35aとの界面で発生した暗電流の電子56は半導体N領域35aの内部に移動し、信号電荷 Q_{sig} に混入するようになる。このため、図12Aに示す従来例の画素構造において光遮蔽金属層55a, 55bを設けた場合では、暗電流及び暗電流ノイズの発生を抑制できない。

[0053] 図2Cに、本実施形態に係る固体撮像装置の画素構造を示す。図2Cに示すように、画素を構成する島状半導体1aの下方部位に、信号線となる第1の半導体N⁺領域2が形成されている。第1の半導体N⁺領域2上には、第1の半導体N⁺領域2と反対の導電型である第2の半導体P領域3が形成されている (この第2の半導体P領域は、P型半導体の代わりに固有半導体で形成されてもよい)。この第2の半導体P領域3の上部側面領域には、第1の半導体N⁺領域2と同じ導電型である第3の半導体N領域6a, 6bが形成されている。

第3の半導体N領域6a, 6b及び第2の半導体P領域3の下部側面領域の外周部を囲むように絶縁層4a, 4bが形成されている。この絶縁層4a

、4 bの外周部を囲むように、第2の半導体P領域3の下部領域にゲート導体層5 a、5 bが形成されている。このゲート導体層5 a、5 bは、例えば金属材料を用いて形成され、光線（電磁エネルギー波）を反射する光反射層としても機能する。

[0054] 画素を構成する島状半導体1 aには、第3の半導体N領域6 a、6 bをソース、ゲート導体層5 a、5 bをゲート、第1の半導体N⁺領域2をドレイン、第1の半導体N⁺領域2及び第3の半導体N領域6 a、6 b間の第2の半導体P領域3をチャネルとしたMOSトランジスタが形成されている。そして、ゲート導体層5 a、5 bの上方側に、第2の半導体P領域3及び第3の半導体N領域6 a、6 bからなるフォトダイオード領域7が形成されている。

フォトダイオード領域7の表層部には、第4の半導体P⁺領域8 a、8 bが形成されている。第4の半導体P⁺領域8 a、8 bは、第3の半導体N領域6 a、6 bと絶縁層4 a、4 bとの間において、絶縁層4 a、4 bに接した状態で形成されている。第4の半導体P⁺領域8 a、8 bの外周部には、絶縁層4 a、4 bを介して、光などの電磁エネルギー波を反射する光反射導体層9 9 a、9 9 bが形成されている。光反射導体層9 a、9 bは、導体層5 a、5 bを除く絶縁層4 a、4 bの外周部、即ち、第3の半導体N領域6 a、6 bの外周部に形成されている。光反射導体層9 9 a、9 9 bは、例えば金属材料を用いて形成され、電流を流す導体層及び光を反射する光反射層として機能する。

[0055] 第3の半導体N領域6 a、6 bの上部には、第4の半導体P⁺領域8 a、8 bと電氣的に接続された、第2の半導体P領域3と同じ導電型である第5の半導体P⁺領域1 0が形成されている。この第5の半導体P⁺領域1 0は、金属層1 0 a a、1 0 b bと電氣的に接続されている。この金属層1 0 a a、1 0 b bは、第1の走査方向（信号線）と直交する方向に延びる画素選択線となる。このため金属層1 0 a a、1 0 b bは、光反射層及び画素選択線として機能する。さらに、光反射導体層9 9 a、9 9 bは、画素を構成する島状半導体1 a間に位置する光反射導体層9 9 c、9 9 dに電氣的に接続され

ている。

なお、本実施形態において、光電変換部（フォトダイオード領域 7）、信号電荷蓄積部、信号電荷読み出し部、蓄積信号電荷除去部は、図 1 A に示す第 1 の実施形態における島状半導体 1 a と同様であるので、その説明を省略する。

そして、第 5 の半導体 P⁺領域 1 0 上に、光を透過する材料からなる光透過中間領域 2 4 が形成され、この光透過中間領域 2 4 上に、第 5 の半導体 P⁺領域 1 0 の上表面近傍に焦点が位置するマイクロレンズ 1 1 が形成されている。この光透過中間領域 2 4、及びマイクロレンズ 1 1 は、例えば、透明樹脂材料で形成されている。

この島状半導体 1 a において、マイクロレンズ 1 1 の上面より入射した光線 1 2 a、1 2 b は、第 5 の半導体 P⁺領域 1 0 の上表面近傍に位置するマイクロレンズ 1 1 の焦点に集光される。この集光された光線 1 2 a、1 2 b の内、マイクロレンズ 1 1 の中心部に垂直に入射した光線以外の、島状半導体 1 a に入射した光線 1 2 a、1 2 b は、画素選択線である光反射導体層 9 9 a、9 9 b 及びゲート導体層 5 a、5 b により反射され、島状半導体 1 a 内を伝播し、当該島状半導体 1 a 内で吸収されて信号電荷を発生する。これにより、第 1 の実施形態の固体撮像装置と同様に、島状半導体 1 a の高さ（フォトダイオード領域 7 の高さ L d）を低くすることができる。この結果、画素を構成する島状半導体を含む画素構造の加工性が高められ、高画素密度化が実現されるとともに、解像度の低下、カラー撮像での混色が防止できる固体撮像装置が提供できる。

[0056] 図 2 D に、本実施形態に係る固体撮像装置の信号電荷蓄積動作時における、図 2 C における B-B' 線に沿った電位分布図を示す。図 2 D に示すように、光反射導体層 9 9 a にはグラウンド電圧 V_g（= 0 V）が印加されている。これと同様に、第 1 の半導体 N⁺領域 2 及び第 5 の半導体 P⁺領域 1 0 にもグラウンド電圧 V_g（= 0 V）が印加されている。

図 2 C では、第 4 の半導体 P⁺領域 8 a は第 5 の半導体 P⁺領域 1 0 に電気

的に接続されているので、第4の半導体P⁺領域8aの電位は、グランド電圧 $V_g (= 0V)$ になっている。

信号電荷 Q_{sig} が第3の半導体N領域6aに蓄積されている状態において、第4の半導体P⁺領域8aから第3の半導体N領域6aに向かって、電位は V_g から信号電荷 Q_{sig} のある電位 V_s まで深くなり、信号電荷 Q_{sig} が蓄積された領域において、一定の電位 V_s が保持され、それから第2の半導体P領域3に向かって、この第2の半導体P領域3の電位 V_p まで低下する。この状態において、第4の半導体P⁺領域8aには、第5の半導体P⁺領域10から供給された正孔（ホール）56dが多く存在している。このため、絶縁層4aと第4の半導体P⁺領域8aとの界面におけるエネルギー順位に存在する電子56cが熱的に導電帯に励起されると、この電子56cは、第4の半導体P⁺領域8aに存在する正孔56dと再結合して消滅する。これにより、励起された電子56cは、信号電荷 Q_{sig} に混入することはない、暗電流及び暗電流ノイズは発生しない。

[0057] 図2Eは、本実施形態に係る固体撮像装置の信号電荷読み出し動作時における、図2CのB-B'線に沿った電位分布図を示す。図2C及び図2Eを参照して、信号電荷読み出し動作時には、第5の半導体P⁺領域10にプラス電圧 $V_H (V)$ が印加され、光反射導体層99a、信号線である第1の半導体N⁺領域2、及びゲート導体層5aにはグランド電圧 $V_g (= 0V)$ がそれぞれ印加されている。図2Cに示すように、第4の半導体P⁺領域8aは第5の半導体P⁺領域10に電氣的に接続されているので、第4の半導体P⁺領域8aの電位は、プラス電圧 V_H になっている。

この状態での電位分布図は、光反射導体層99aの電位 V_g から、第4の半導体P⁺領域8aの電位 V_H を経て、信号電荷 Q_{sig} が蓄積された領域の電位 V_s まで上昇する。そして、信号電荷 Q_{sig} が蓄積された領域において、一定の電位 V_s が保持され、さらに第2の半導体P領域3に向かって、この第2の半導体P領域3の電位 V_p まで浅くなる。

この状態において、第4の半導体P⁺領域8aには、第5の半導体P⁺領域

10から供給された正孔（ホール）が多く存在している。このため、図2Dに示す状態と同様に、絶縁層4aと第4の半導体P⁺領域8aとの界面におけるエネルギー順位に存在する電子56cが熱的に導電帯に励起されると、この電子56cは、第4の半導体P⁺領域8aに存在する正孔56dと再結合して消滅する。これにより、励起された電子56cは、信号電荷Q_{sig}に混入することはなく、暗電流及び暗電流ノイズは発生しない。

このように、本実施形態の固体撮像装置によれば、第4の半導体P⁺領域8aの電位を変化させても、電子56cは正孔56dとの再結合によって消滅するので、暗電流及び暗電流ノイズを発生しない状態を維持できる。また、光反射導体層99aの電位が変化しても、第4の半導体P⁺領域8aの電位は、第5の半導体P⁺領域10の電位に保持されるので、絶縁層4aと第4の半導体P⁺領域8aとの界面にあるエネルギー順位に存在する電子56cが熱的に導電帯に励起されても、この電子56cは、第4の半導体P⁺領域8aにある正孔56dと再結合して消滅し、暗電流及び暗電流ノイズが発生しない状態を維持できる。

[0058] 上述したように、第4の半導体P⁺領域8aは、第5の半導体P⁺領域10に電氣的に接続されているので、第4の半導体P⁺領域8aには、信号電荷蓄積時だけでなく、信号電荷読み出し時、蓄積信号電荷除去時においても、第4の半導体P⁺領域8aには第5の半導体P⁺領域10から供給された正孔が多く存在するようになる。このため、絶縁層4aと第4の半導体P⁺領域8aの界面から熱的に導電帯に励起された電子56cは、第4の半導体P⁺領域8aに存在する正孔56dと再結合して消滅する。この結果、暗電流及び暗電流ノイズの発生が防止される。

[0059] 図2Fは、図2Cに示す本実施形態に係る固体撮像装置を光入射面側から見た模式平面図である。図2Fに示すように、図2Cの光反射導体層99a、99bに接続された光反射導体層99c、99dが、画素領域全体に亘って存在して光反射導体接続層99を形成している。画素選択線（金属層）9ab1、9ab2、9ab3（図2Cの金属層10aa、10bbに対応）

は、光反射導体層 99a, 99b 及び光反射導体層 99c, 99d から分離されるとともに、マトリクス状に配置された島状半導体 $P_{11} \sim P_{33}$ の行方向に延びるように形成されている。また、MOS ゲート配線 5ab1, 5ab2, 5ab3、信号線半導体 N^+ 領域 S_1, S_2, S_3 は、図 1B と同様な状態で形成されている。光反射導体接続層 99 は、画素を構成する島状半導体 $P_{11} \sim P_{33}$ の上面を除いて画素領域を光から遮蔽している。このため、画素を構成する島状半導体 $P_{11} \sim P_{33}$ の行方向に形成された隙間 $G_1 \sim G_4$ に入射した入射光線 100 は、島状半導体 $P_{11} \sim P_{33}$ の外周部を囲むように繋がった光反射導体接続層 99 によって隙間 $G_1 \sim G_4$ の間から構造体内部への進入が防止されるので、従来の固体撮像装置のような解像度の低下、カラー撮像における混色が防止される。

[0060] 以下、図 3A, 図 3B を参照しながら、第 2 の実施形態の変形例について説明する。

図 3A に本実施形態の変形例に係る固体撮像装置の画素構造を示す。図 2C では、第 3 の半導体 N 領域 6a, 6b 及び第 4 の半導体 P^+ 領域 8a, 8b の外周部に、ゲート導体層 5a, 5b 及び金属層（画素選択線）10aa, 10bb に対して分離された光反射導体層 99a, 99b が形成されていた。しかし、図 3A に示す変形例の画素構造では、ゲート導体層 56a, 56b が、第 3 の半導体 N 領域 6a, 6b 及び第 4 の半導体 P^+ 領域 8a の外周部まで延びるように形成されている。その他の構成部位は、図 2C に示す断面構造と同じであるので、以下に説明する場合を除いて同一の符号を付した部位の説明を省略する。

[0061] 図 3B に、本実施形態に係る固体撮像装置の信号電荷蓄積動作時における、図 3A における C-C' 線に沿った電位分布図を示す。図 3B に示す状態では、信号電荷蓄積動作時において、ゲート導体層 56a には、グランド電圧 V_{rg1} ($= 0V$) が印加される一方、蓄積信号電荷除去動作時において、ゲート導体層 56a には、プラス電圧 V_{rg2} が印加されている。図 3B では、ゲート導体層 56a に V_{rg1} が印加されている場合の電位分布図を

実線で示し、ゲート導体層 5 6 a に V_{rg2} が印加されている場合の絶縁層 4 a での電位図を点線で示している。図 3 B に示すように、信号電荷 Q_{sig} が第 3 の半導体 N 領域 6 a に蓄積されている状態において、第 4 の半導体 P⁺領域 8 a から第 3 の半導体 N 領域 6 a に向かって、電位は信号電荷 Q_{sig} のある電位 V_s まで深くなり、信号電荷 Q_{sig} が蓄積された領域において、一定の電位 V_s が保持され、それから第 2 の半導体 P 領域 3 に向かって、この第 2 の半導体 P 領域 3 の電位 V_p まで浅くなる。

図 3 A に示すように、第 4 の半導体 P⁺領域 8 a は、第 5 の半導体 P⁺領域 1 0 に電氣的に接続されているので、第 4 の半導体 P⁺領域 8 a の電位 V_{p1} は第 5 の半導体 P⁺領域 1 0 と同電位である。このため、ゲート導体層 5 6 a の電位は、蓄積信号電荷除去動作時に V_{rg1} から V_{rg2} ($> V_{rg1}$) に変化しても、第 4 の半導体 P⁺領域 8 は第 5 の半導体 P⁺領域 1 0 に接続されているため、 V_{p1} に固定されている。このため、第 4 の半導体 P⁺領域 8 a には、アクセプタ領域である第 5 の半導体 P⁺領域 1 0 から供給された正孔（ホール）5 6 d が多く存在している。同様に、信号電荷読出し動作時においても、第 4 の半導体 P⁺領域 8 は第 5 の半導体 P⁺領域 1 0 に接続されているため、第 4 の半導体 P⁺領域 8 a には、第 5 の半導体 P⁺領域 1 0 から供給された正孔（ホール）5 6 d が多く存在している。このため、図 2 D、図 2 E に示す状態と同様に、絶縁層 4 a と第 4 の半導体 P⁺領域 8 a との界面にあるエネルギー順位に存在する電子 5 6 c が熱的に導電帯に励起されると、この電子 5 6 c は、第 4 の半導体 P⁺領域 8 a にある正孔 5 6 d と再結合して消滅する。これにより、励起された電子 5 6 c は、信号電荷 Q_{sig} に混入することはなく、暗電流及び暗電流ノイズは発生しない。このように、本実施形態の固体撮像装置によれば、ゲート導体層 5 6 a の電位が変化しても、暗電流及び暗電流ノイズを発生しない状態を維持できる。

[0062] 以下、図 4 A、図 4 B を参照しながら、第 2 の実施形態の別の変形例について説明する。

図 4 A に本実施形態の変形例に係る固体撮像装置の画素構造を示す。図 2

Cでは、第3の半導体N領域6a、6bの外周部に形成された第4の半導体P⁺領域8a、8b及び第3の半導体N領域6a、6bは、第5の半導体P⁺領域10に電氣的に接続されていた。これに対し、本変形例の画素構造では、第4の半導体P⁺領域88a、88b及び第3の半導体N領域66a、66bは、第5の半導体P⁺領域10と電氣的に分離している。第3の半導体N領域66a、66b及び第4の半導体P⁺領域88a、88bの外周部に、絶縁層4a、4bを介して光反射導体層9a、9bが形成されている。その他の構成部分は、図2Cに示す断面構造と同じであるので、以下に説明する場合を除いて同一の符号を付した部位の説明を省略する。

[0063] 図4Bに、本実施形態に係る固体撮像装置の信号電荷蓄積動作時における、図4AにおけるD-D'線に沿った電位分布図を示す。図4B示す状態では、第4の半導体P⁺領域88a、88bが正孔の蓄積状態（正孔が第2の半導体P領域3から供給され、多く存在する状態）になるように、光反射導体層9a、9bにはマイナス電圧 V_{pg} ($< 0V = V_p$) が印加されている。また、第4の半導体P⁺領域88a、88bの電位は、 V_{p2} ($\cong 0V$) である。図4Bに示すように、信号電荷 Q_{sig} が第3の半導体N領域66aに蓄積されている状態において、第4の半導体P⁺領域88a（88b）から第3の半導体N領域66aに向かって、電位は V_{p2} から信号電荷 Q_{sig} のある電位 V_s まで深くなり、信号電荷 Q_{sig} が蓄積された領域において、一定の電位 V_s が保持され、それから第2の半導体P領域3に向かって、この第2の半導体P領域3の電位 V_p まで浅くなる。

図4Aに示す画素構造では、第4の半導体P⁺領域88a、88bは、第5の半導体P⁺領域10と電氣的に分離されているので、第4の半導体P⁺領域88a、88bの電位は、第5の半導体P⁺領域10の電位とは必ずしも同電位ではない。

この場合、第4の半導体P⁺領域88a、88bには、第2の半導体P領域3より正孔が注入され、多くの正孔が存在している。このため、図3Bに示す状態と同様に、絶縁層4aと第4の半導体P⁺領域88a（88b）の界面

におけるエネルギー順位に存在する電子 5 6 c が熱的に導電帯に励起されると、この電子 5 6 c は、第 4 の半導体 P⁺領域 8 8 a (8 8 b) にある正孔 5 6 d と再結合して消滅する。これにより、励起された電子 5 6 c は、信号電荷 Q_{sig} に混入することはなく、暗電流及び暗電流ノイズは発生しない。

[0064] 以上、図 2 C、図 3 A、図 4 A を参照しながら説明したように、第 3 の半導体 N 領域 6 a, 6 b、6 6 a, 6 6 b の外周部に、第 4 の半導体 P⁺領域 8 a, 8 b、8 8 a, 8 8 b と、絶縁層 4 a, 4 b を介して光反射導体層 9 9 a, 9 9 b、ゲート導体層 5 6 a, 5 6 b、光反射導体層 9 a, 9 b を形成し、固体撮像装置による信号電荷蓄積動作、信号電荷読出し動作、蓄積信号電荷除去動作時において、第 4 の半導体 P⁺領域 8 a, 8 b、8 8 a, 8 8 b に多くの正孔が存在する状態とすることによって、従来例の固体撮像装置において課題となっていた、高画素化・高感度化の実現と、解像度の低下、カラー撮像における混色の発生を解決するだけでなく、暗電流及び暗電流ノイズの発生を防止することもできる。

[0065] (第 3 の実施形態)

図 5 A、図 5 B に、本発明の第 3 の実施形態に係る固体撮像装置の画素構造、その変形例に係る固体撮像装置の画素構造をそれぞれ示す。

[0066] 図 5 A に示す本実施形態の固体撮像装置では、図 1 A に示す第 1 の実施形態の固体撮像装置における島状半導体 1 a の下方に絶縁層 1 3 が形成され、その絶縁層 1 3 の下方に、金属などから形成され、光を反射するとともに導電体からなる光反射導体層 1 4 a が形成されている。マイクロレンズ上面より入射した光線 1 2 b は、画素選択線である光反射導体層 9 a, 9 b 及びゲート導体層 5 a, 5 b によって反射され、島状半導体 1 a の下方に伝播する。そして、絶縁層 1 3 に入射した光線 1 2 c は、光反射導体層 1 4 a で反射され、この反射光線 1 2 d は、再度、画素を形成する島状半導体 1 a 内のフォトダイオード領域 7 に到達して信号電荷を発生させる。これは、図 1 A に示す第 1 の実施形態の固体撮像装置と比較して、本実施形態の固体撮像装置では、その感度を第 1 の実施形態の固体撮像装置と同じとした場合、第 1 の

実施形態の固体撮像装置よりもさらにフォトダイオード領域 7 の高さ L_d を低くすることができる。これにより、画素構造の加工が容易となり、固体撮像装置の高画素密度化が実現される。

[0067] また、本実施形態の固体撮像装置では、フォトダイオード領域 7 の高さ L_d は、第 1 の実施形態の固体撮像装置と同じであっても、感光領域であるフォトダイオード領域 7 での光伝播長を長くすることができるので、光反射導体層 14 a からの反射光線 12 d により発生した信号電荷を、感度向上に寄与させることもできる。

[0068] 図 5 B に示す本実施形態の変形例では、図 1 A に示す島状半導体 1 a の下部に、絶縁層を介することなく直接に光反射導体層 14 b が形成されている。この画素構造によっても、該光反射導体層 14 b で反射された反射光線 12 e が、再び画素を構成する島状半導体 1 a のフォトダイオード領域 7 に入射して信号電荷を発生する。これにより、図 2 A に示す第 2 の実施形態の固体撮像装置と同様な効果が得られる。

これにより、第 2 の実施形態及びその変形例によれば、高画素密度、高解像度、低混色、高感度が得られる固体撮像装置が実現される。

[0069] (第 4 の実施形態)

図 6 A に本発明の第 4 の実施形態に係る固体撮像装置の画素構造を示す。図 6 A に示すように、本実施形態の固体撮像装置は、図 1 A に示す第 1 の実施形態の固体撮像装置の画素を構成する島状半導体 1 a の下方に、 SiO_2 膜などの光透過絶縁層 15 が形成されるとともに、この光透過絶縁層 15 の下に、 Si (シリコン) などからなる、入射光線の一部を吸収する光吸収層 16 が形成されている点以外は、第 1 の実施形態の固体撮像装置と同様な画素構造を有している。

[0070] 光透過絶縁層 15 に入射した光線 17 は、図 6 A に示すように、光透過絶縁層 15 内で多重反射を発生し、光吸収層 16 の表面での反射光線 18 a, 18 b, ... と、光吸収層 16 への入射光線 19 a, 19 b, ... を生じる。この場合、光透過絶縁層 15 内で多重反射され、フォトダイオード領域

7に戻る光量は、光透過絶縁層15の厚さ、SiとSiO₂の光吸収率、屈折率、入射光線の波長、入射角度などに依存して変化する。

[0071] 図6Bに、本実施形態に係る固体撮像装置において、光透過絶縁層(SiO₂層)15の表面に45度の角度で入射した緑色光(波長 $\lambda = 550\text{ nm}$)、赤色光($\lambda = 650\text{ nm}$)がSi光吸収層16で反射したときの反射率のSiO₂層15の膜厚依存性の計算結果をグラフで示す。なお、青色光は島状半導体1aの表面近傍のフォトダイオード領域7で吸収されるので、このような膜厚依存性はみられない。この反射率は、光透過絶縁層15への入射光量に対するフォトダイオード領域7への戻り光量の割合を示す。図6Bに示すように、緑色光、赤色光は、SiO₂層15の厚さに依存して反射率が高くなったり低くなったりする。例えば、SiO₂膜厚を0.5 μm 程度にすると、緑色光、赤色光ともに反射率を相対的に大きくすることができる。一方、例えば、SiO₂膜厚を0.2 μm 程度にすると、緑色光の反射率を相対的に大きくするとともに、赤色光の反射率を相対的に小さくすることができる。このようなSiO₂膜厚の変更により、カラー撮像で青・緑・赤色光の信号出力のバランスを調整する必要がある信号処理においては、SiO₂膜厚を0.2 μm 程度とし、緑色光の感度を上げ、赤色光の感度を下げることによりカラー固体撮像装置の感度向上に寄与させることができる。また、SiO₂膜厚を0.5 μm 程度とし、緑色光、赤色光ともに反射率を高めると、白黒撮像における感度向上に寄与させることができる。このように、SiO₂層15の膜厚の変更により、光の波長によって反射率を変更できることは、SiO₂膜厚の変更により、入射光線の波長と、固体撮像装置の感度の関係を示す分光感度特性が制御できることを意味する。

[0072] 実際の固体撮像装置では、光透過絶縁層(SiO₂層)15の表面にいろいろな入射角度で光が入射し、またマイクロレンズの設計によっても、図6Bの特性は変化する。また、カラー撮像、白黒撮像によっても要求される分光感度特性は異なる。このように、光透過絶縁層(SiO₂層)15の厚さを変化させ、光の波長によって反射率を変更する技術は、所望する分光感度特性

を得る上で、効果的な手法を提供する。

[0073] (第5の実施形態)

図7A、図7Bに本発明の第5の実施形態に係る固体撮像装置の画素構造を示す。

図7A、図7Bに示すように、本実施形態の固体撮像装置は、図1Aに示す第1の実施形態の固体撮像装置の画素（島状半導体）1aにおける第5の半導体P⁺領域10の中央表層部に凹部20a又は凸部20bを形成するとともに、凹部20aの凹状の面又は凸部20bの凸状の面を境界面として互いに接する2つの物質領域の光屈折率を互いに異ならせた点以外は、第1の実施形態の固体撮像装置と同様な画素構造を有している。

[0074] 図7Aに、画素を構成する島状半導体1aにおける第5の半導体P⁺領域10の中央表層部に三角錐状の凹部20aが形成されている例を示す。

図1Aに示す第1の実施形態における画素構造では、第5の半導体P⁺領域10の中央表層部に凹部20aが存在しない。このため、マイクロレンズ11の中央部に垂直に入射した光線21a、21bは、そのまま、光反射導体層9a、9bで反射されることなく、画素を構成する島状半導体1aの内部に入射する。このため、マイクロレンズ11の中央部に垂直に入射する光線21a、21bに対しては、光反射導体層9a、9bの反射によるフォトダイオード領域7での光伝播長を長くする効果を得ることができない。

これに対し、図7Aに示す画素構造では、マイクロレンズ11の中心線に沿って入射する光線21aを除いて、マイクロレンズ11の中央部に垂直に第5の半導体P⁺領域10に入射する光線21bは、凹部20aによって光反射導体層9a、9b側に屈折する。これにより、この屈折された光線22aが光反射導体層9a、9bで反射され、フォトダイオード領域7での光伝播長が長くなり、固体撮像装置の感度が向上する。この凹部20aにおける光線の屈折は、第5の半導体P⁺領域10の材料であるSi（シリコン）の屈折率と、光透過中間領域24の材料である透明樹脂材料の屈折率との差異により生じる。

[0075] 図 7 B に、第 5 の半導体 P⁺領域 10 の中央表層部に三角錐状の凸部 20 b が形成されている例を示す。

図 7 B に示すように、第 5 の半導体 P⁺領域 10 の中央表層部には、図 7 A に示す凹部 20 a の代わりに凸部 20 b を形成してもよい。この場合も、マイクロレンズ 11 の中心線に沿って入射する光線 21 c を除いて、マイクロレンズ 11 の中央部から第 5 の半導体 P⁺領域 10 に垂直に入射する光線 21 d は、凸部 20 b によって光反射導体層 9 a, 9 b 側に屈折する。これにより、この屈折された光線 22 a が光反射導体層 9 a, 9 b で反射され、フォトダイオード領域 7 での光伝播長が長くなり、固体撮像装置の感度が向上する。

[0076] 本実施形態では、凹部 20 a の凹状の面又は凸部 20 b の凸状の面を境界面として互いに接する 2 つの物質領域の光屈折率が互いに異なるようにした。これに限られず、凹部 20 a 又は凸部 20 b 自体が、第 5 の半導体 P⁺領域 10 の材料である Si 又は光透過中間領域 24 の透明樹脂材料とは異なる屈折率を有する材料で形成されていてもよい。これによっても、マイクロレンズ 11 の中央部から第 5 の半導体 P⁺領域 10 に入射する光線は、凹部 20 a 又は凸部 20 b によって光反射導体層 9 a, 9 b 側に屈折する。そして、感光領域であるフォトダイオード領域 7 での光伝播長が長くなり、固体撮像装置の感度が向上する。

[0077] 本実施形態では、図 7 A, 図 7 B を参照して、凹部 20 a 及び凸部 20 b の形状は、いずれも三角錐状とした。これに限られず、マイクロレンズ 11 の中央部に入射した光線が、凹部 20 a 又は凸部 20 b で屈折し、光反射導体層で反射される形状であれば、その他の形状、例えば、円錐状、四角錐状、半円状であってもよい。

[0078] (第 6 の実施形態)

図 8 に本発明の第 6 の実施形態に係る固体撮像装置の画素構造を示す。図 8 に示すように、本実施形態の固体撮像装置は、図 1 A に示す第 1 の実施形態における固体撮像装置の画素を構成する島状半導体 1 a において、マイク

ロレンズ 1 1 の焦点 2 3 が第 5 の半導体 P⁺領域 1 0 の上表面よりも上方側の光透過中間領域 2 4 内に位置する点以外は、第 1 の実施形態の固体撮像装置と同様な画素構造を有している。

[0079] 図 8 に示す画素構造において、マイクロレンズ 1 1 の焦点 2 3 は第 5 の半導体 P⁺領域 1 0 より上部の光透過中間領域 2 4 内に形成されている。

本実施形態の固体撮像装置では、このような画素構造を有することで、マイクロレンズ 1 1 から入射し、光透過中間領域 2 4 の内部の焦点 2 3 に集光される入射光線 2 5 b は、第 5 の半導体 P⁺領域 1 0 の上表面に焦点が位置する場合（第 1 の実施形態の画素構造の場合）の入射光線 2 5 a よりも、最初に光反射導体層 9 a, 9 b に到達する位置が、第 5 の半導体 P⁺領域 1 0 の上表面にさらに接近する。これは、本実施形態の画素構造による入射光線 2 5 b の方が、第 1 の実施形態の画素構造における入射光線 2 5 a よりもフォトダイオード領域 7 での光伝播長がさらに長くできることを意味する。したがって、本実施形態の固体撮像装置によれば、第 1 の実施形態の固体撮像装置と比べ、感度がさらに向上するようになる。

[0080] 図 8 に示す画素構造においても、図 7 A、図 7 B に示すマイクロレンズ 1 1 の中心部に入射する光線 2 1 b, 2 1 d に対しては、フォトダイオード領域 7 での光伝播長を長くする効果は得られない。このため、図 7 A、図 7 B で説明した第 5 の実施形態における構成（第 5 の半導体 P⁺領域 1 0 の中央部に形成された凹部 2 0 a 又は凸部 2 0 b）を、本第 6 の実施形態に適用することによって、更なる固体撮像装置の感度向上が実現される。

[0081] （第 7 の実施形態）

図 9 に本発明の第 7 の実施形態に係る固体撮像装置の画素構造を示す。図 9 に示すように、本実施形態の固体撮像装置は、図 1 A に示す第 1 の実施形態における固体撮像装置の画素を構成する島状半導体 1 a において、マイクロレンズ 1 1 の外周部の 1 点 2 6 a, 2 6 b から入射し、マイクロレンズ 1 1 の中心線 2 7 を通過して、第 5 の半導体 P⁺領域 1 0 の外周部の 1 点 2 8 a, 2 8 b に到達する光線 2 9 a, 2 9 b と、第 5 の半導体 P⁺領域 1 0 の上表

面と直交する線とがなす角度 θ_i が、ブリュースター (Brewster) 角 θ_b より小さいことを特徴としている。

[0082] 図 1 2 A、図 1 3 に示す従来例の固体撮像装置においては、フォトダイオード領域が光を反射する物質で完全に囲まれていないため、フォトダイオード領域に大きい入射角で入射する光線 3 8 は、当該画素に隣接する画素に漏洩する。これに対して、図 1 A に示すように、本実施形態の画素構造では、フォトダイオード領域 7 にどのような角度で光線が入射しても、フォトダイオード領域 7 全体が導体層 5 a, 5 b 及び光反射導体層 9 a, 9 b で完全に包囲されているため、隣接する画素への光漏洩をなくすることが可能になる。これは、マイクロレンズ 1 1 から入射する光線が、第 5 の半導体 P⁺領域 1 0 の内部に到達されれば、その入射光線の全てを有効に信号電荷の発生に寄与させることができることを意味する。しかし、マイクロレンズ 1 1 に対して大きい入射角度で入射する光線は第 5 の半導体 P⁺領域 1 0 表面で反射され、信号電荷の発生に寄与しない。これに対して、第 7 の実施形態に係る固体撮像装置では、下記するように、マイクロレンズ 1 1 に入射し、光透過中間領域 2 4 を通過した全ての光線がフォトダイオード領域 7 に有効に導かれるようにする。

[0083] 図 9 に示すように、マイクロレンズ 1 1 の外周部の 1 点 2 6 a, 2 6 b から入射し、マイクロレンズ 1 1 の中心線 2 7 及び光透過中間領域 2 4 を通過して、第 5 の半導体 P⁺領域 1 0 の外周部の 1 点 2 8 a, 2 8 b に到達する光線 2 9 a, 2 9 b と、第 5 の半導体 P⁺領域 1 0 の表面と直交する角度 θ_i が、ブリュースター角 θ_b より小さくなっている。ブリュースター角 θ_b は、光透過中間領域 2 4 の屈折率を N_1 、第 5 の半導体 P⁺領域 1 0 の屈折率を N_2 とすると次式で示される。

$$\theta_b = \tan^{-1} (N_1 / N_2)$$

上述した角度 θ_i が、ブリュースター角 θ_b より大きいと、マイクロレンズ 1 1 から入射し、光透過中間領域 2 4 を通過した入射光線は、第 5 の半導体 P⁺領域 1 0 の表面で全反射され、第 5 の半導体 P⁺領域 1 0 内に進入しない

。このように、角度 θ_i をブリュースター角 θ_b よりも小さくすることにより、マイクロレンズ11に入射し、光透過中間領域24を通過した全ての光線がフォトダイオード領域7に有効に導かれるようになる。ここで、光線を有効に導くとは、第5の半導体P⁺領域10の表面に入射した光線は全反射することなく第5の半導体P⁺領域10内に入射することを意味する。これにより、固体撮像装置の感度向上が実現できる。

[0084] (第8の実施形態)

以下、図10A～図10Eを参照しながら、本発明の第8の実施形態に係る固体撮像装置について説明する。

[0085] 図10Aに、図1Bに示す第1の実施形態における画素を構成する島状半導体P₁₁～P₃₃の間にて行方向に延びる間隙G₂に入射光線100が入射している状態の模式立体構造図を示す。

図10Aに示すように、上方から入射する入射光線100は島状半導体P₁₁の下方に位置する帯状信号線N⁺領域2aaに入射する。この入射光線100の一部は、屈折率の異なる2つの絶縁層によって挟まれている帯状信号線N⁺領域2aaと、それに隣接する帯状信号線N⁺領域2bb（信号線半導体N⁺領域S₁、S₂、S₃）内で多重反射光101a、101b、101c、101dを生じる。多重反射光101a、101b、101c、101dは、画素を構成する島状半導体P₁₁に隣接する画素を構成する島状半導体P₁₂のフォトダイオード領域7（図1A参照）に入射して信号電荷を発生する。この隣接する画素を構成する島状半導体P₁₂への光漏洩は、固体撮像装置の解像度の低下とカラー撮像における混色を発生する。

[0086] 図10Bに本実施形態に係る固体撮像装置を光入射面側から見た模式平面図を示す。図10Bに示すように、画素を構成する島状半導体P₁₁～P₃₃は、正方格子状又は矩形格子状に配列されている。図面の水平方向に延長して形成された画素選択線9ab1、9ab2、9ab3と、MOSゲート配線5ab1、5ab2、5ab3とは図面上面から見て、互いに重ならないように配列されている。画素選択線9ab1、9ab2、9ab3は、MOSゲ

ート配線 5 a b 1, 5 a b 2, 5 a b 3 間に形成された間隙 G_1 , G_2 , G_3 , G_4 内に配線されている。この構成によって、固体撮像装置の画素領域の全域において、光照射面から入射した入射光は、画素選択線 9 a b 1, 9 a b 2, 9 a b 3 によって進路を阻まれ、直接に多重反射を生じる信号線半導体 N^+ 領域 S_1 , S_2 , S_3 に到達することが防止される。これにより、本実施形態の固体撮像装置によれば、解像度の低下と、カラー撮像における混色が防止される。

[0087] 図 10C に、図 10B の一点鎖線 B で囲まれた領域における模式立体構造図を示す。図 10C に示すように、島状半導体 P_{11} , P_{12} の外周部に形成された光反射導体層 9 a a, 9 b b に接続された画素選択線 9 a b 1 が形成されている。そして、この画素選択線 9 a b 1 は間隙 G_2 が形成されている領域に水平方向に延びるように形成されている。その他は、図 1C に示された画素構造と同様であるので、同一の箇所には同じ符号を付して説明を省略する。光入射面側から見ると、光電変換部が存在する島状半導体 P_{11} , P_{12} 以外の領域は画素選択線 9 a b 1 及び MOS ゲート配線 5 a b によってほぼ覆われているので、入射光線 100 は、図 10A に示す画素構造のように隣接する島状半導体の内部に漏洩することはない。

[0088] 図 10D に、画素を構成する島状半導体の間にて行方向に延びる間隙 G_2 の領域に MOS ゲート配線 5 5 a b 1 を設けている状態の模式立体構造を示す。MOS ゲート配線 5 5 a b 1 を設けている以外は、図 1C、図 10A に示す模式立体構造と同様である。図 10D に示す構造によっても、図 10C に示す構造と同様に、光入射面側から見ると、光電変換部が存在する島状半導体 P_{11} , P_{12} 以外の領域は画素選択線 9 a b 及び MOS ゲート配線 5 5 a b 1 によってほぼ覆われているので、入射光線 100 は、図 10A に示す画素構造のように隣接する島状半導体内部に漏洩することはない。

[0089] 図 10E に本実施形態の変形例に係る固体撮像装置の平面図を示す。図 10E に示すように、画素を構成する島状半導体 $P_{11} \sim P_{33}$ は、上下方向に一直列に配置されず、千鳥状に配置されている。このように画素を構成する島状半

導体 $P_{11} \sim P_{33}$ が千鳥状に配置されるに伴い、信号線半導体 N^+ 領域 S_1 , S_2 , S_3 は、上下方向に千鳥状に蛇行しながら各島状半導体 $P_{11} \sim P_{33}$ を繋げている。図 10B と同様に、画素選択線 9a b 1, 9a b 2, 9a b 3 は、MOS ゲート配線 5a b 1, 5a b 2, 5a b 3 の間隙 G_1 , G_2 , G_3 , G_4 内に配線されている。これによって、固体撮像装置の画素領域の全域において、画素選択線 9a b 1, 9a b 2, 9a b 3 と MOS ゲート配線 5a b 1, 5a b 2, 5a b 3 によって、入射光線が直接に多重反射を生じる信号線半導体 N^+ 領域 S_1 , S_2 , S_3 に到達することが防止される。これにより、本変形例の固体撮像装置によれば、解像度の低下と、カラー撮像における混色が防止される。

[0090] なお、図 10B、図 10E では、光入射面から見た状態で、画素選択線 9a b 1, 9a b 2, 9a b 3 と、MOS ゲート配線 5a b 1, 5a b 2, 5a b 3 との間に微小な隙間が形成されているが、画素選択線 9a b 1, 9a b 2, 9a b 3 と、MOS ゲート配線 5a b 1, 5a b 2, 5a b 3 とを上下に重なるように形成することができる。これによって、固体撮像装置の画素領域の全域において、入射光線は、画素選択線 9a b 1, 9a b 2, 9a b 3 によって、直接に多重反射を生じる信号線半導体 N^+ 領域 S_1 , S_2 , S_3 に到達することがより確実に防止される。これにより、本変形例の固体撮像装置によれば、解像度の低下と、カラー撮像における混色が防止される。

[0091] (第 9 の実施形態)

以下、図 11A、図 11B を参照しながら、本発明の第 9 の実施形態に係る固体撮像装置について説明する。

図 11A に本実施形態に係る固体撮像装置の断面図を示す。図 1A で示される第 1 の実施形態では、第 1 の半導体 N^+ 領域 2 は、MOS トランジスタの下方部位の全体に形成されている。これに対し、図 11A に示すとおり、本実施形態では、第 1 の実施形態において第 1 の半導体 N^+ 領域 2 が形成されていた領域は、第 6 の半導体 P^+ 領域 2c と、第 2 の半導体 P 領域 3 と繋がった第 7 の半導体 P 領域 3b と、この第 7 の半導体 P 領域 3b によって第 6 の半

導体P⁺領域2 cから分離された第8の半導体N⁺領域2 dとから構成されている。本画素構造では、第6の半導体P⁺領域2 cが、フォトダイオード領域7に蓄積された信号電荷を読み出すための信号電荷読み出し部として機能する接合トランジスタのドレインとなり、第8の半導体N⁺領域2 dが、フォトダイオード領域7に蓄積された信号電荷を除去するための蓄積信号電荷除去部として機能するMOSトランジスタのドレインとなっている。この画素構造では、第6の半導体P⁺領域2 cと、第8の半導体N⁺領域2 dとは、第2の半導体P領域3と繋がった第7の半導体P領域3 bによって互いに分離されている。これによって、信号電荷読み出し動作と、蓄積信号電荷除去動作とにおいて、電流の経路を異ならせることができる。この結果、例えば、高速シャッタタイミングを、時間推移で独立した信号電荷読み出しタイミングと、蓄積信号電荷除去タイミングで行え、高速シャッタ動作が可能となるといった撮像動作上の利点を得られる。

また、図11Aにおいて、接合トランジスタの第6の半導体P⁺領域2 cは、図11Bに示す本実施形態の変形例に係る固体撮像装置の画素構造のように、第9の半導体N⁺領域2 c aに置換しても同様な撮像動作が実現される。この場合は、第9の半導体N⁺領域2 c aの近傍の第2の半導体P⁺領域2の下部領域が、信号電荷読み出し部として機能する接合トランジスタのソースとなる。

[0092] なお、上記実施形態では、画素領域に1個、2個、又は3×3個(=9個)で配列された画素を用いて、固体撮像装置の画素構造及びその撮像動作について説明した。しかしこれに限られず、本発明の技術的思想は、それ以外の複数の画素が画素領域に1次元又は2次元状に配列された固体撮像装置に適用できることは勿論である。

[0093] 上記実施形態では、島状半導体1 a中に、光電変換部であるフォトダイオード領域7、信号電荷蓄積部である第3の半導体N領域6 a, 6 b、信号電荷読み出し部である接合トランジスタ、蓄積信号電荷除去部であるMOSトランジスタを有する画素構造としたが、島状半導体中には、それ以外の構成

によって、光電変化部、信号電荷蓄積部、信号電荷読み出し部、蓄積信号電荷除去部を設けた構造であっても、本発明の技術思想に含まれることは言うまでもない。

[0094] 上記実施形態では、画素を構成する島状半導体 1 a, $P_{11} \sim P_{33}$ の構造は、いずれも円柱状のものとした。これに限られず、四角柱状、多角柱状であってもよい。

[0095] 上記実施形態では、第 1 の半導体 N⁺領域 2 及び第 3 の半導体 N 領域 6 a, 6 b は N 型導電型とし、第 2 の半導体 P 領域 3 は P 型導電型とし、かつ、第 4 の半導体 P⁺領域 8 a, 8 b 及び第 5 の半導体 P⁺領域 10 は P 型導電型とした。しかしこれに限られず、第 1 の半導体領域 2 及び第 3 の半導体領域 6 a, 6 b は P 型導電型とし、第 2 の半導体領域 3 は N 型導電型とし、かつ、第 4 の半導体領域 8 a, 8 b 及び第 5 の半導体領域 10 は N⁺型導電型とすることもできる。この場合、N⁺型の第 4 の半導体 N⁺領域には、信号電荷である正孔の反対極性の電子が多く蓄積されている。この状態で、絶縁層 4 a と N⁺型の第 4 の半導体 N⁺領域の界面において、価電子帯に存在する電子が、禁制帯内のエネルギー順位に熱的に導電帯に励起されると、暗電流の原因となる正孔が発生する。この正孔は、N⁺型の第 4 の半導体 N⁺領域に存在する電子と再結合して消滅する。これにより、暗電流となる正孔は、信号電荷 Q_{sig} に混入することはなく、暗電流及び暗電流ノイズは発生しない。

[0096] 上記実施形態では、MOS トランジスタのチャネルは第 2 の半導体 P 領域 3 に電界により形成した（エンハンスメント型）。これに限られず、MOS トランジスタのチャネルは、例えば、第 2 の半導体 P 領域 3 にイオン注入などで不純物を注入するデプレッション型、または埋め込みチャネルによって形成することもできる。

[0097] 上記実施形態では、光透過中間領域 24 は単層構造としたが、光透過中間領域は複数の層で形成されていてもよく、さらには、光透過中間領域 24 にカラーフィルタ層が含まれていてもよい。

[0098] 上記実施形態では、導体層 5 a, 5 b、光反射導体層 9 a, 9 b、99 a

、 99b は、単層の金属膜から形成したが、複数層の金属膜から形成してもよい。また、導体層 5a、5b、光反射導体層 9a、9b、99a、99b は、金属に限られず、不純物ドーピングされた多結晶 Si や、シリサイドのように長波長光を反射する材料層を金属の一部に含ませて形成してもよく、不純物ドーピングされた多結晶 Si や、シリサイドのみで形成してもよい。

[0099] 図 1B、図 2F、図 10B、図 10E では、信号線を構成する S_1 、 S_2 、 S_3 は半導体 N^+ 領域とした。しかしこれに限られず、図 5B に示すように、第 1 の半導体 N^+ 領域 2 の下方に、絶縁層を介することなく直接に金属からなる光反射導体層 14b が形成されている場合では、信号線 S_1 、 S_2 、 S_3 の抵抗はこの光反射導体層 14b によって低下するので、信号線 S_1 、 S_2 、 S_3 は半導体 N^+ 領域でなくともよい。この場合も、図 2F で示される間隙 G_1 、 G_2 、 G_3 、 G_4 に入射した入射光線 100 は、光反射導体層 14b で反射され、その一部が当該画素（島状半導体 1a）に隣接する画素（島状半導体）のフォトダイオード領域 7 に漏洩することが防止される。

[0100] 上記実施形態では、光反射導体層 14a、14b は、電磁波の一種である光などの電磁エネルギー波を反射するものとしたが、光反射導体層は、固体撮像装置の使用目的に応じて、その他の電磁エネルギー波、例えば、赤外線、可視光線、紫外線、X 線、ガンマ線、電子線などを反射するものとしても機能する電磁波反射導体層でもよい。

[0101] なお、本出願は、2010 年 10 月 29 日に出願された PCT/JP2010/69384 に基づく。本明細書中に PCT/JP2010/69384 の明細書、特許請求の範囲、図面全体を参照として取り込むものとする。

[0102] また、本発明は、本発明の広義の精神と範囲を逸脱することなく、様々な実施形態及び変形が可能とされるものである。また、上述した実施形態は、本発明の一実施例を説明するためのものであり、本発明の範囲を限定するものではない。

産業上の利用可能性

[0103] 本発明は、柱状構造を有する半導体内にチャネル領域が形成されているト

ランジスタを備える半導体装置に適用できる。

符号の説明

- [0104] 1 a, 1 b, 1 c, P₁₁～P₃₃ 画素を構成する島状半導体
- 2, 2 a, 2 b 第1の半導体N⁺領域
- 2 c 第6の半導体P⁺領域
- 2 c a 第9の半導体N⁺領域
- 2 d 第8の半導体N⁺領域
- 2 a a, 2 b b 帯状信号線N⁺領域
- 3 第2の半導体P領域
- 3 a 第2の半導体領域（固有半導体領域）
- 3 b 第7の半導体P領域
- 4 a, 4 b 絶縁層
- 5 a, 5 b, 5 a a, 5 b b ゲート導体層（MOSトランジスタのゲート導体層）
- 5 a b, 5 a b 1, 5 a b 2, 5 a b 3, 5 5 a b 1 MOSゲート配線（MOSトランジスタのゲート配線；導体配線）
- 6 a, 6 b, 6 6 a, 6 6 b 第3の半導体N領域
- 7 フォトダイオード領域
- 8 a, 8 b, 8 8 a, 8 8 b 第4の半導体P⁺領域
- 9 a, 9 b, 9 a a, 9 b b 光反射導体層
- 9 a b, 9 a b 1, 9 a b 2, 9 a b 3 画素選択線（光反射導体配線）
- 1 0, 1 0 a, 1 0 b 第5の半導体P⁺領域
- 1 0 a a, 1 0 b b 金属層（画素選択線）
- 1 1, 1 1 a, 1 1 b マイクロレンズ
- 1 2 a, 1 2 b 光線（第5の半導体P⁺領域の上表面近傍の焦点に集光される光）
- 1 2 c 光線
- 1 2 d, 1 2 e 反射光線

- 1 3 絶縁層
- 1 4 a, 1 4 b 光反射導体層
- 1 5 光透過絶縁層
- 1 6 光吸収層
- 1 7 光線 (S i O₂膜への入射光線)
- 1 8 a, 1 8 b 反射光線 (S i 層による反射光)
- 1 9 a, 1 9 b 入射光線 (S i 層への入射光)
- 2 0 a 凹部 (P⁺領域の凹部)
- 2 0 b 凸部 (P⁺領域の凸部)
- 2 1 a, 2 1 c 光線 (マイクロレンズの中心線に沿って入射する光)
- 2 1 b, 2 1 d 光線 (マイクロレンズの中央部に垂直に入射する光)
- 2 2 a 光線 (凹部での屈折光)
- 2 2 b 光線 (凸部での屈折光)
- 2 3 マイクロレンズの焦点
- 2 4 光透過中間領域
- 2 5 a, 2 5 b 第5の半導体P⁺領域への入射光線
- 2 6 マイクロレンズの外周部の1点
- 2 7 マイクロレンズの中心線
- 2 8 a, 2 8 b 第5の半導体P⁺領域の外周部の1点
- 2 9 a, 2 9 b 光線 (マイクロレンズの中心線及び光透過中間領域を通過した光)
- 3 0 島状半導体
- 3 1 信号線半導体N⁺領域
- 3 2 半導体P領域
- 3 3 a, 3 3 b 絶縁層
- 3 4 a, 3 4 b ゲート導体層
- 3 5 a, 3 5 b 半導体N領域
- 3 6 半導体P⁺領域

- 37a, 37b 画素選択線
- 38a 光線（島状半導体に斜め方向から入射する光）
- 39a, 39b 金属壁
- 40 半導体基板
- 41 フォトダイオード領域
- 42 素子分離領域
- 43a, 43b MOSトランジスタのソース・ドレイン領域
- 44 第1の層間絶縁層
- 45 MOSトランジスタのゲート電極
- 46a, 46b, 46c コンタクトホール
- 47 第2の層間絶縁層
- 48 SiO₂膜
- 49 SiN膜
- 50 マイクロレンズ
- 51a, 51b, 51c, 51d 金属配線
- 52a, 52b, 52c, 52d, 100 光線
- 53a, 53b, 53c, 53d, 102 フォトダイオードへの入射光線
- 55a, 55b 光遮蔽金属層
- 56, 56c 電子
- 56a, 56b ゲート導体層
- 56d 正孔（ホール）
- 99 光反射導体接続層
- 99a, 99b, 99c, 99d 光反射導体層
- 100 入射光線
- 101a, 101b, 101c, 101d 信号線N⁺領域内での多重反射光
- G₁, G₂, G₃, G₄ 間隙

L_d フォトダイオード領域の高さ

L_{dw} 半導体P領域に広がる空乏層長

Q_{sig} 信号電荷

S_1, S_2, S_3 信号線半導体N⁺領域

ϕ (V) 電位方向

$V_s, V_p, V_g, V_{pg}, V_{rg1}, V_{rg2}, V_{p1}, V_{p2}, V_H$
電位 (電圧)

請求の範囲

[請求項1]

複数の画素が2次元状に配列された固体撮像装置であって、
基板上に前記複数の画素を構成する複数の島状半導体が形成され、
前記各島状半導体は、それぞれ、
当該島状半導体の下部に形成された第1の半導体領域と、
前記第1の半導体領域上に形成され、前記第1の半導体領域と反対の導電型又は固有半導体である第2の半導体領域と、
前記第2の半導体領域の上部側面領域に形成され、前記第1の半導体領域と同じ導電型である第3の半導体領域と、
前記第3の半導体領域の外周部に形成され、前記第1の半導体領域と反対の導電型である第4の半導体領域と、
前記第4の半導体領域及び前記第2の半導体領域の下部側面領域の外周部に形成された絶縁層と、
前記絶縁層の外周部に形成され、前記第2の半導体領域の下部領域にチャンネルを形成するゲート電極として機能する導体層と、
前記第3の半導体領域、前記第4の半導体領域及び前記絶縁層の外周部に形成され、電磁エネルギー波を反射する反射導体層と、
前記第2の半導体領域及び前記第3の半導体領域の上部領域に形成され、前記第4の半導体領域と同じ導電型である第5の半導体領域と、
前記第5の半導体領域上に形成され、当該第5の半導体領域の上表面近傍に焦点が位置するマイクロレンズと、を備え、
前記島状半導体が、光電変換部として機能する部位と、信号電荷蓄積部として機能する部位と、信号電荷読み出し部として機能する部位と、蓄積信号電荷除去部として機能する部位と、を含んでおり、
前記光電変換部が、前記第2の半導体領域及び前記第3の半導体領域から構成されたフォトダイオード領域から構成され、前記マイクロレンズに入射した電磁エネルギー波により、前記光電変換部に信号電

荷が発生し、

前記信号電荷蓄積部が、前記第3の半導体領域から構成され、前記光電変換部において発生した信号電荷を蓄積するものであり、

前記信号電荷読み出し部が、前記第5の半導体領域、前記第2の半導体領域の下部領域をドレイン又はソースとし、前記信号電荷蓄積部をゲートとした接合トランジスタから構成されるとともに、前記信号電荷蓄積部に蓄積された信号電荷の量に応じて変化する前記接合トランジスタのドレインとソースとの間に流れるドレイン・ソース間電流を出力信号として読み出すように機能し、

前記蓄積信号電荷除去部が、前記第1の半導体領域をドレイン、前記導体層をゲート、前記第3の半導体領域をソース、前記第1の半導体領域と前記第3の半導体領域とにより挟まれた前記第2の半導体領域をチャネルとしたMOSトランジスタから構成され、前記導体層に所定の電圧を印加することにより前記信号電荷蓄積部に蓄積された信号電荷を、前記第1の半導体領域に除去するように機能するものである、

ことを特徴とする固体撮像装置。

[請求項2]

前記固体撮像装置において、

当該固体撮像装置により実行される撮像動作が、

前記光電変換部で発生した信号電荷を、前記第3の半導体領域に蓄積する信号電荷蓄積動作と、

前記第3の半導体領域に蓄積された信号電荷の量に応じて、前記接合トランジスタの前記ドレイン・ソース間電流を出力信号として読み出す信号電荷読み出し動作と、

前記第3の半導体領域に蓄積した蓄積信号電荷を、前記導体層に所定の電圧を印加して、前記第1の半導体領域に除去する蓄積信号電荷除去動作と、

を含み、

前記信号電荷蓄積動作、前記信号電荷読み出し動作及び前記蓄積信号電荷除去動作の各動作時において、前記第4の半導体領域に、前記信号電荷と反対の極性の電荷が蓄積されている、

ことを特徴とする請求項1に記載の固体撮像装置。

[請求項3]

前記第1の半導体領域に代えて、前記第2の半導体領域と同じ導電型の第6の半導体領域又は前記第2の半導体領域と反対の導電型の第9の半導体領域と、前記第2の半導体領域と同じ導電型であって、前記第2の半導体領域に繋がった第7の半導体領域と、前記第2の半導体領域と反対の導電型の第8の半導体領域とを備え、前記第6の半導体領域、前記第9の半導体領域の近傍の前記第2の半導体領域の下部領域が、それぞれ前記接合トランジスタのドレイン、ソースであり、前記第8の半導体領域が、前記MOSトランジスタのドレインであることを特徴とする請求項1又は2に記載の固体撮像装置。

[請求項4]

前記島状半導体の下方領域に形成された反射層を備えることを特徴とする請求項1又は2に記載の固体撮像装置。

[請求項5]

前記島状半導体の下方領域に形成された光透過絶縁層と、該光透過絶縁層の下方領域に形成された光吸収層と、をさらに備え、

前記マイクロレンズから入射し、前記導体層及び前記反射導体層で反射されつつ、前記第1乃至第4の半導体領域を通過し、前記光透過絶縁層に到達した光の反射率が、緑色光で相対的に大きくなるとともに赤色光で相対的に小さくなるように、前記光透過絶縁層の厚さが設定されていることを特徴とする請求項1又は2に記載の固体撮像装置。

[請求項6]

前記島状半導体の下方領域に形成された光透過絶縁層と、該光透過絶縁層の下方領域に形成された光吸収層と、をさらに備え、

前記マイクロレンズから入射し、前記導体層及び前記反射導体層で反射されつつ、前記第1乃至第4の半導体領域を通過し、前記光透過絶縁層に到達した光の反射率が、緑色光及び赤色光で相対的に大きく

なるように、前記光透過絶縁層の厚さが設定されていることを特徴とする請求項 1 又は 2 に記載の固体撮像装置。

[請求項7] 前記マイクロレンズと前記島状半導体との間に形成された光透明中間層を備え、

前記マイクロレンズの焦点が、前記光透明中間層の内部に位置することを特徴とする請求項 1 又は 2 に記載の固体撮像装置。

[請求項8] 前記島状半導体上部の中央表層部に、凹部又は凸部が形成され、
前記凹部の凹状の面又は前記凸部の凸状の面を境界面として互いに接する 2 つの物質領域の光屈折率が互いに異なることを特徴とする請求項 1 又は 2 に記載の固体撮像装置。

[請求項9] 前記マイクロレンズと前記島状半導体との間に形成された光透明中間層を備え、

前記マイクロレンズの外周部の 1 点から入射し、該マイクロレンズの中心線及び前記光透明中間層を通過して、前記島状半導体上部の外周部の 1 点に到達する光線と、前記第 5 の半導体領域の上表面と直交する線とがなす角度 θ_i が、ブリュースター角 θ_b ($= \tan^{-1}(N_1/N_2)$) ; ここで、 N_1 : 前記光透明中間層の屈折率、 N_2 : 前記第 5 の半導体領域の屈折率) よりも小さいことを特徴とする請求項 1 又は 2 に記載の固体撮像装置。

[請求項10] 前記複数の画素が正方格子状、矩形格子状、又は千鳥状に配列されており、

前記複数の画素の内、縦方向に配列されている複数の画素における前記第 1 の半導体領域を互いに電氣的に接続するとともに、縦方向に延びる複数の導体配線と、

前記複数の画素の内、横方向に配列されている複数の画素における前記導体層を互いに電氣的に接続するとともに、横方向に延びる複数の導体配線と、

前記複数の画素の内、横方向に配列されている複数の画素における

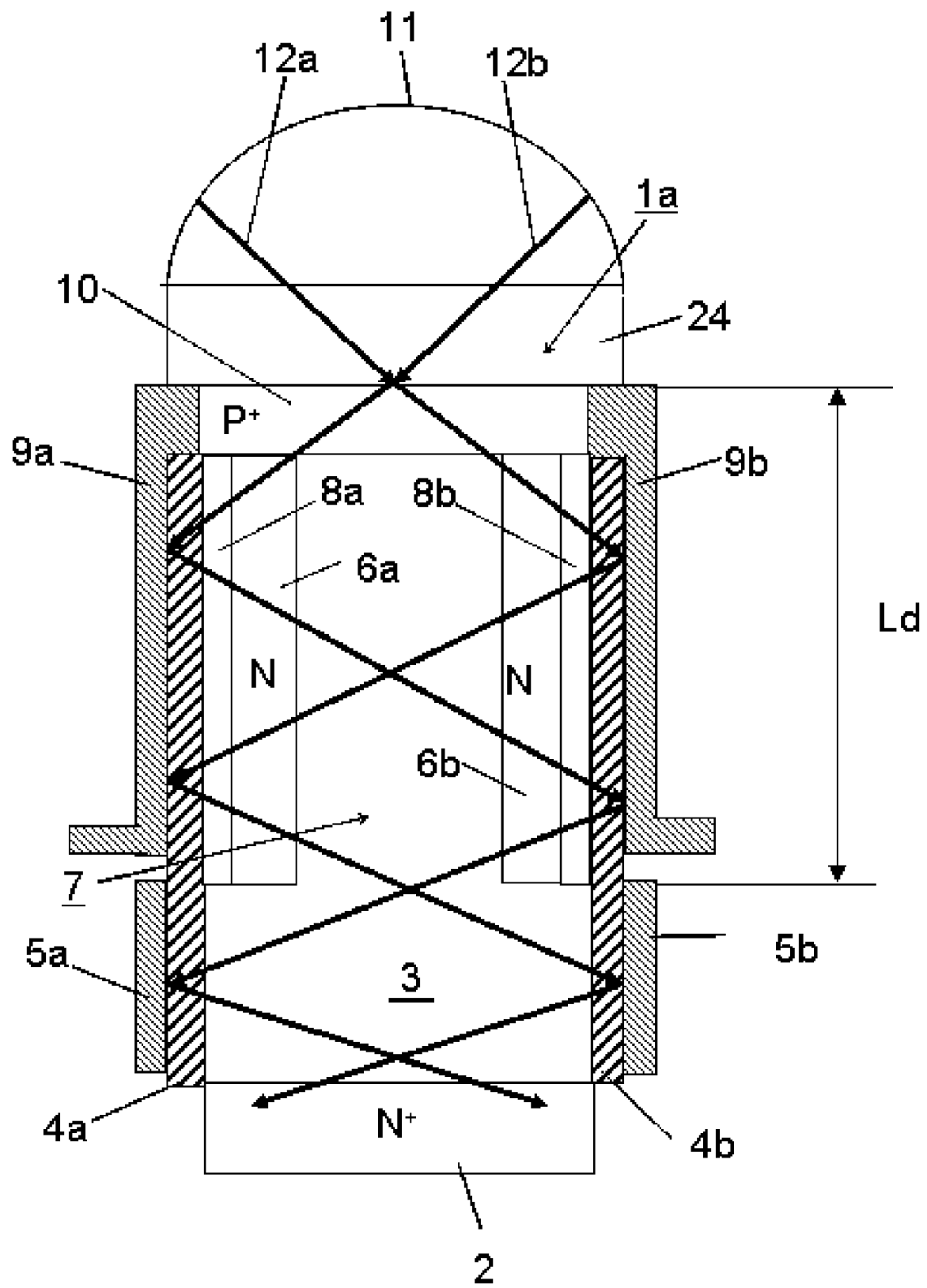
前記反射導体層を互いに電氣的に接続するとともに、横方向に延びる複数の反射導体配線と、をさらに備え、

前記横方向に延びる導体配線と、前記反射導体配線とが、前記複数の画素への電磁エネルギー波の照射方向から見て、互いに上下に重なることなく、かつ、縦方向に交互に配列されていることを特徴とする請求項 1 又は 2 に記載の固体撮像装置。

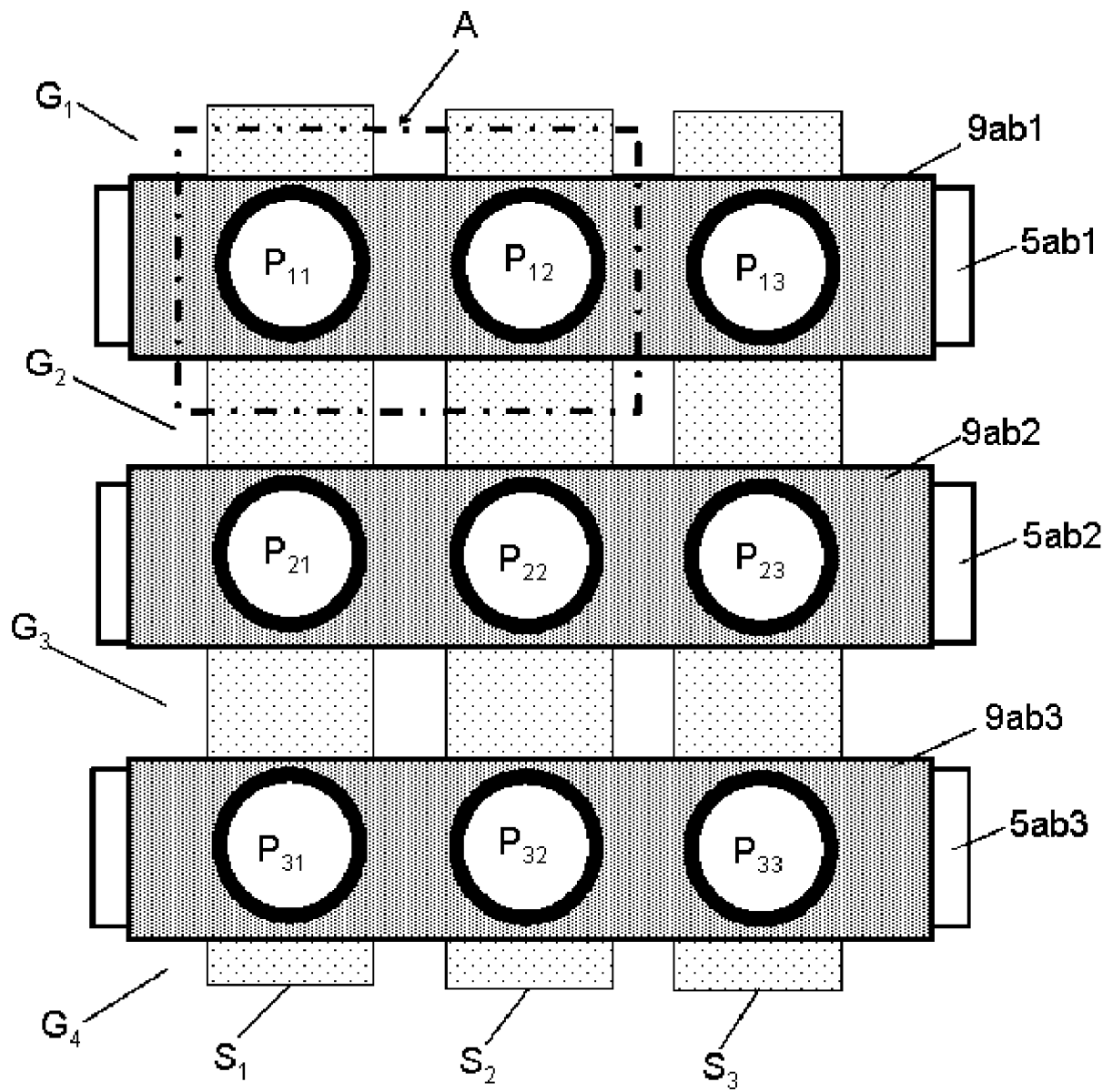
[請求項11]

前記複数の画素のそれぞれにおける前記反射導体層は、当該画素における前記第 5 の半導体領域と電氣的に分離されており、前記複数の画素における全ての前記反射導体層は、前記複数の画素が存在する画素領域に亘って、当該画素領域を覆うように互いに繋がっていることを特徴とする請求項 1 又は 2 に記載の固体撮像装置。

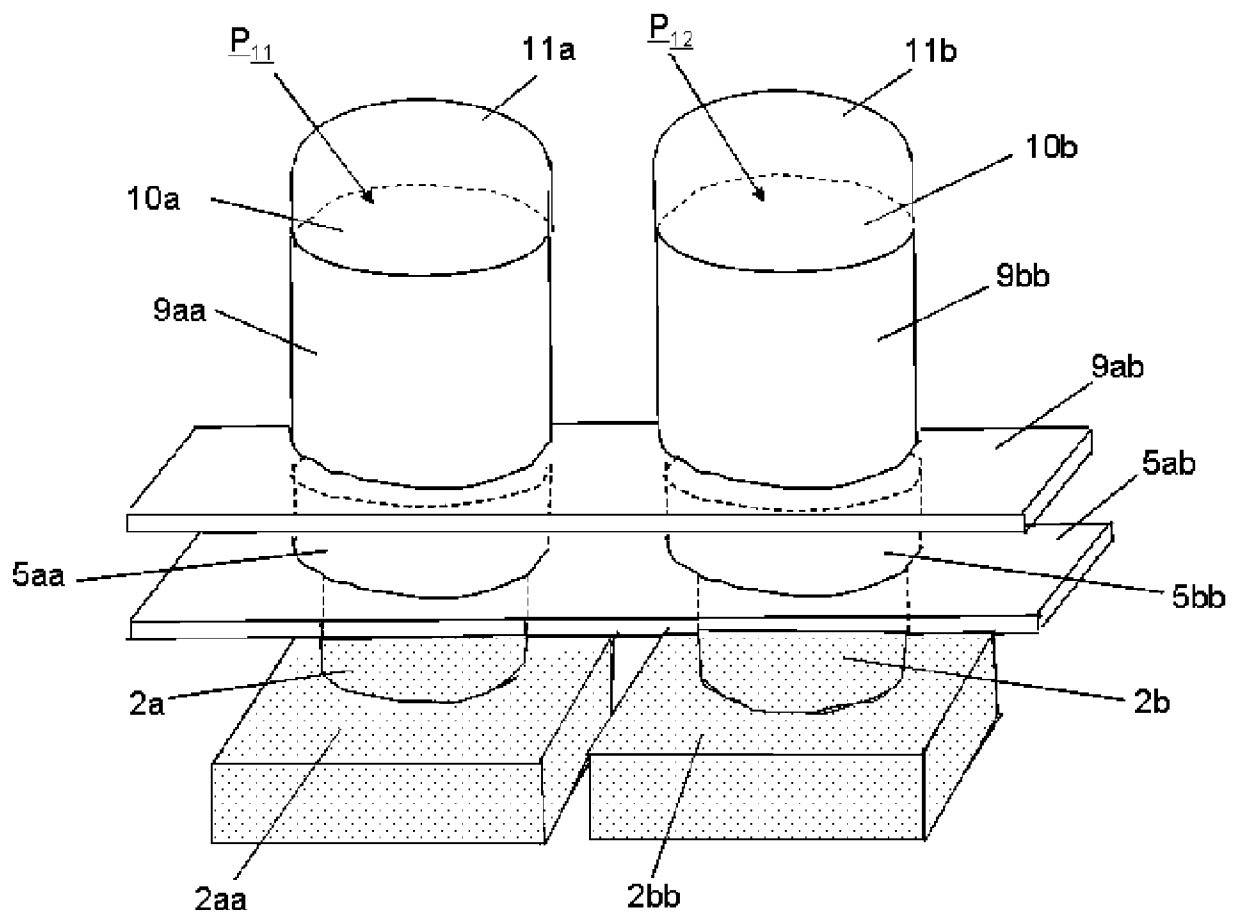
[図1A]



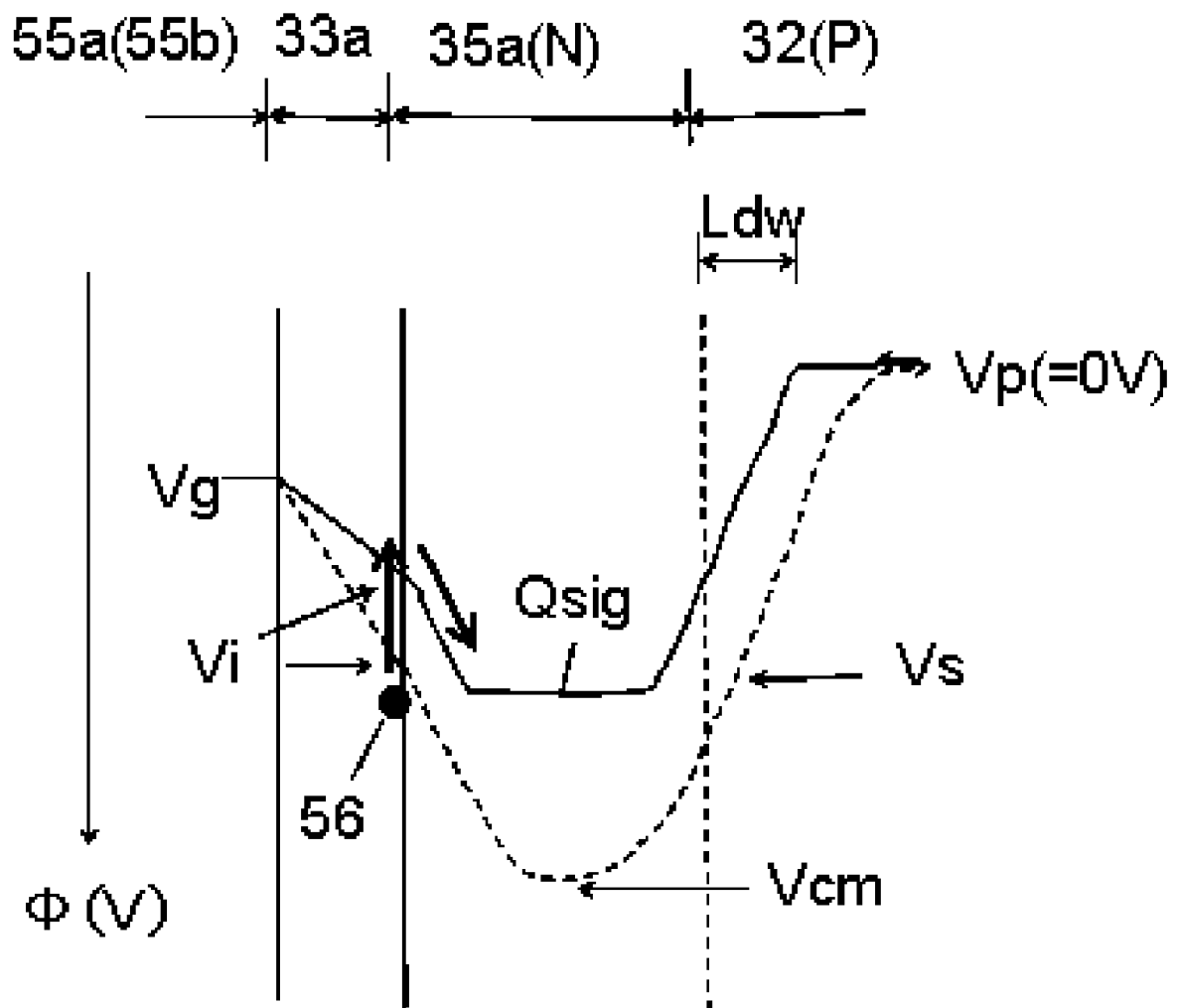
[図1B]



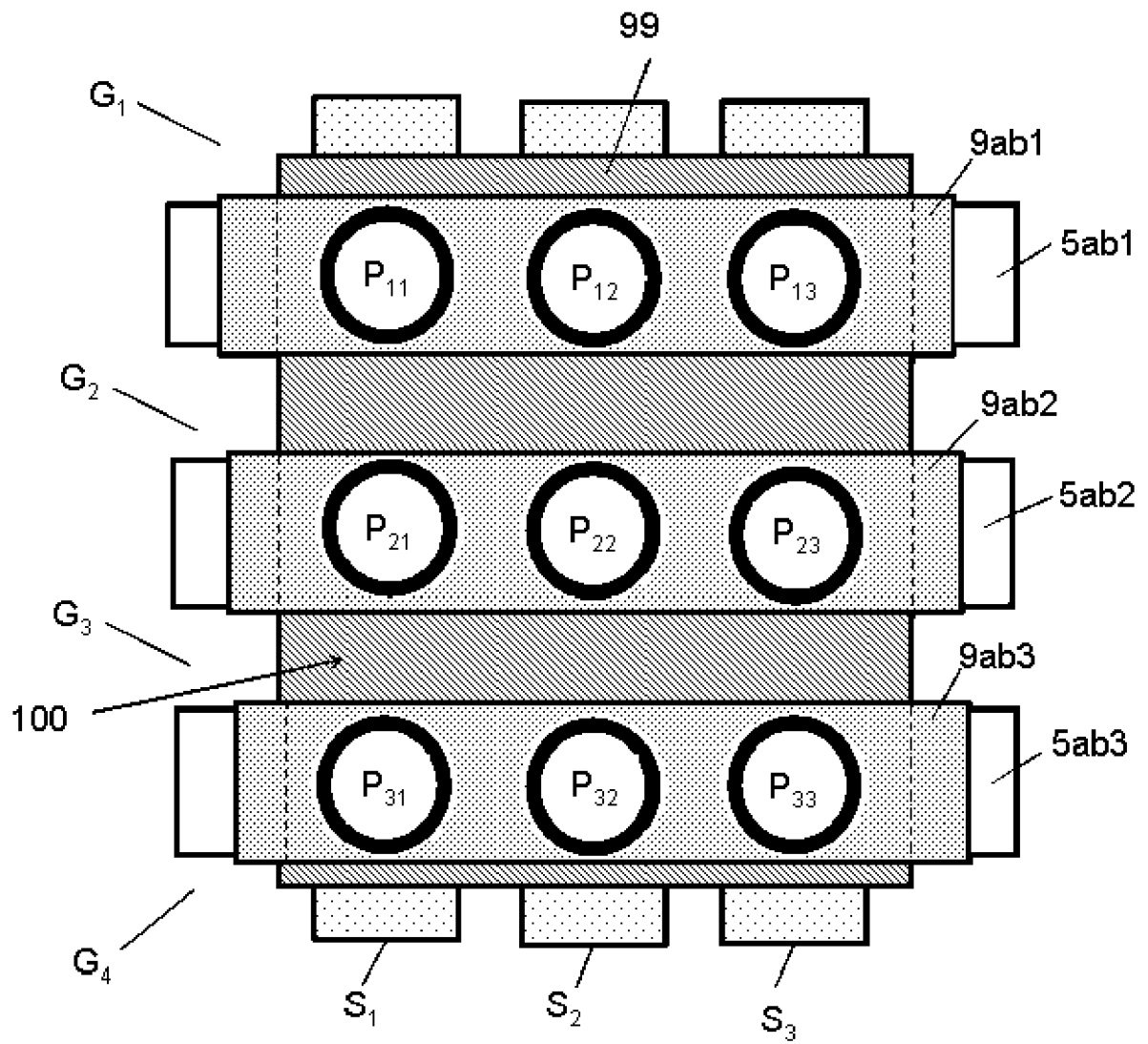
[図1C]



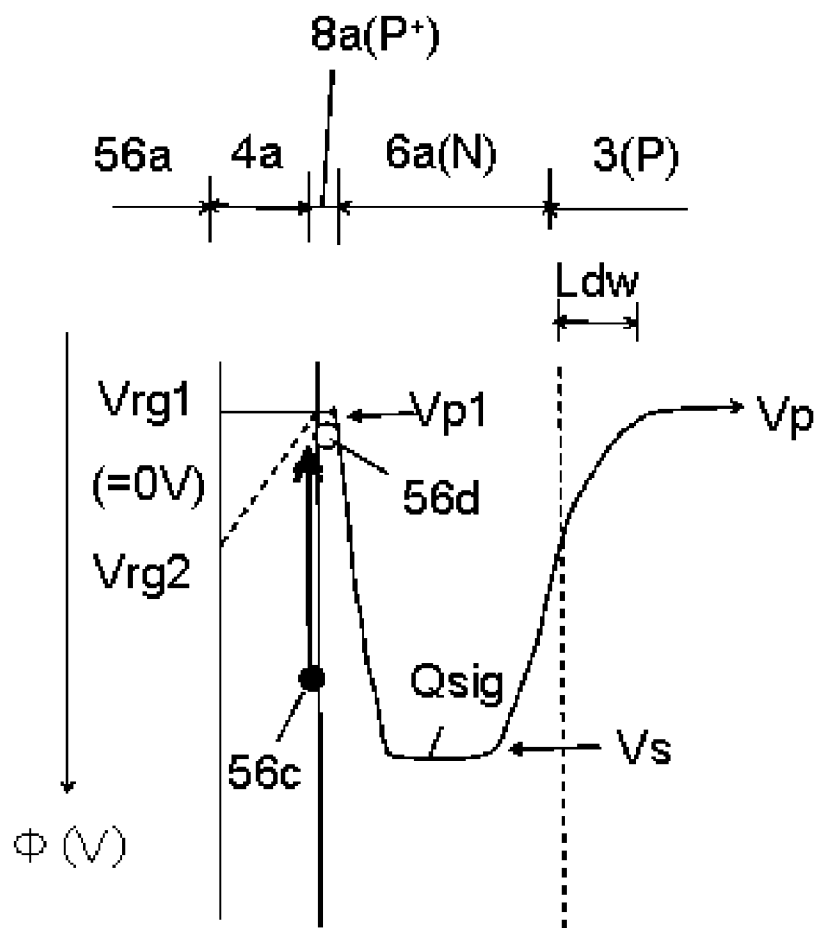
[図2B]



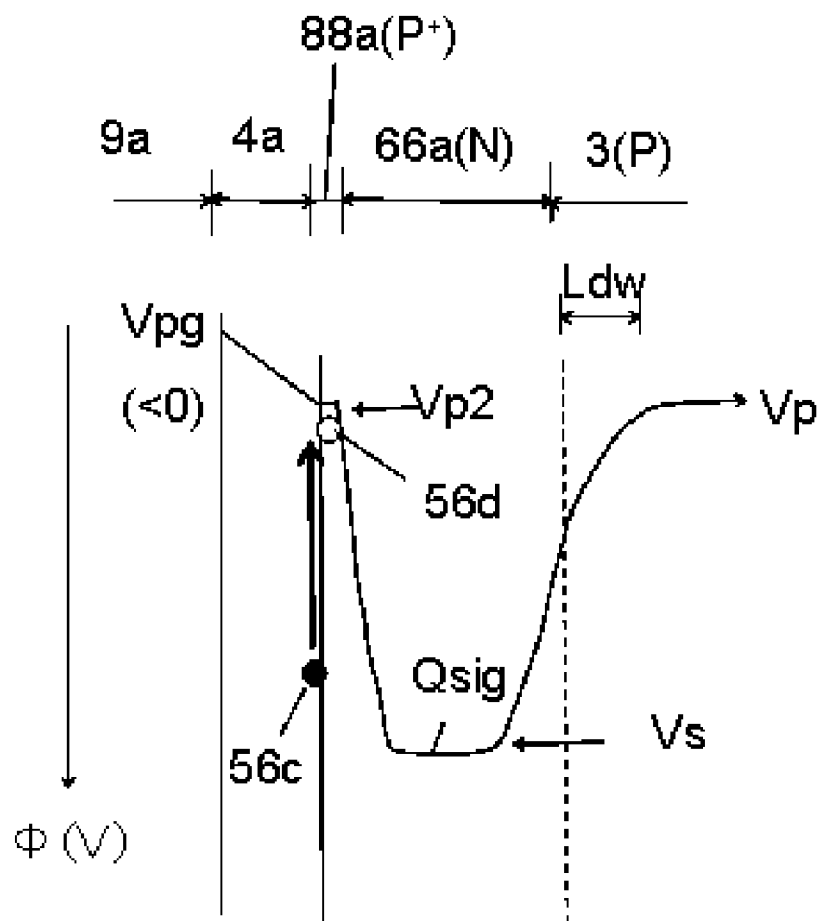
[図2F]



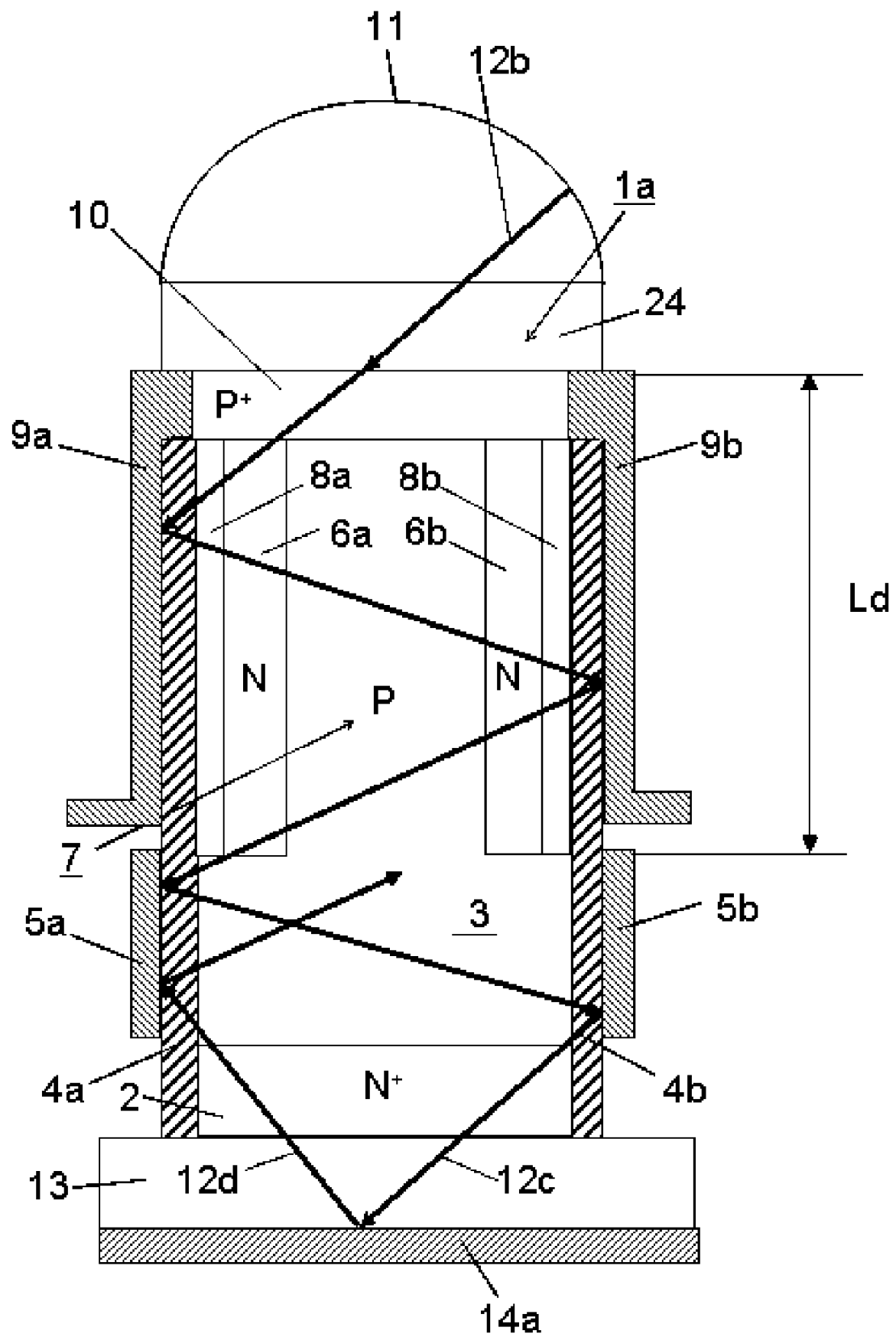
[図3B]



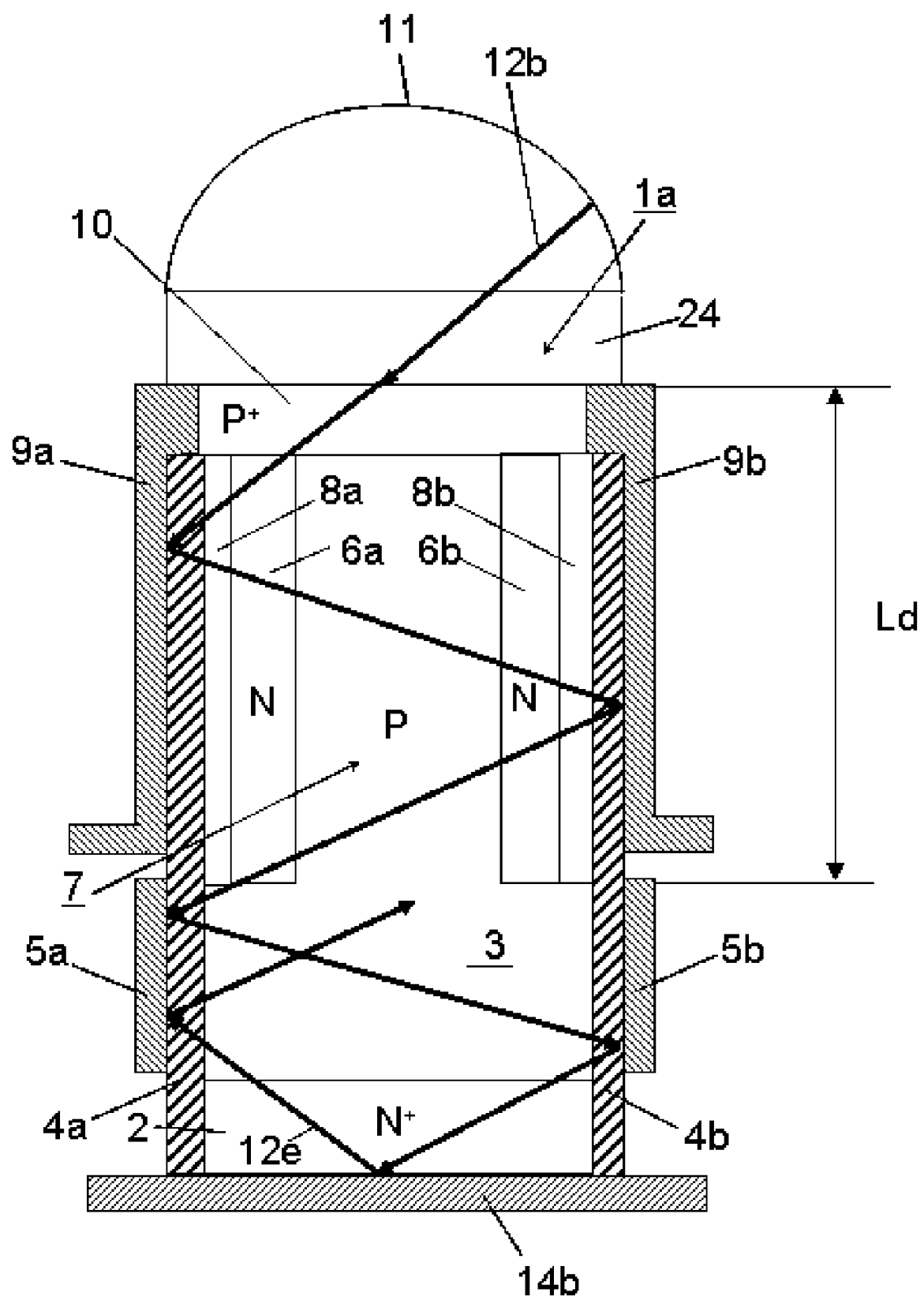
[図4B]



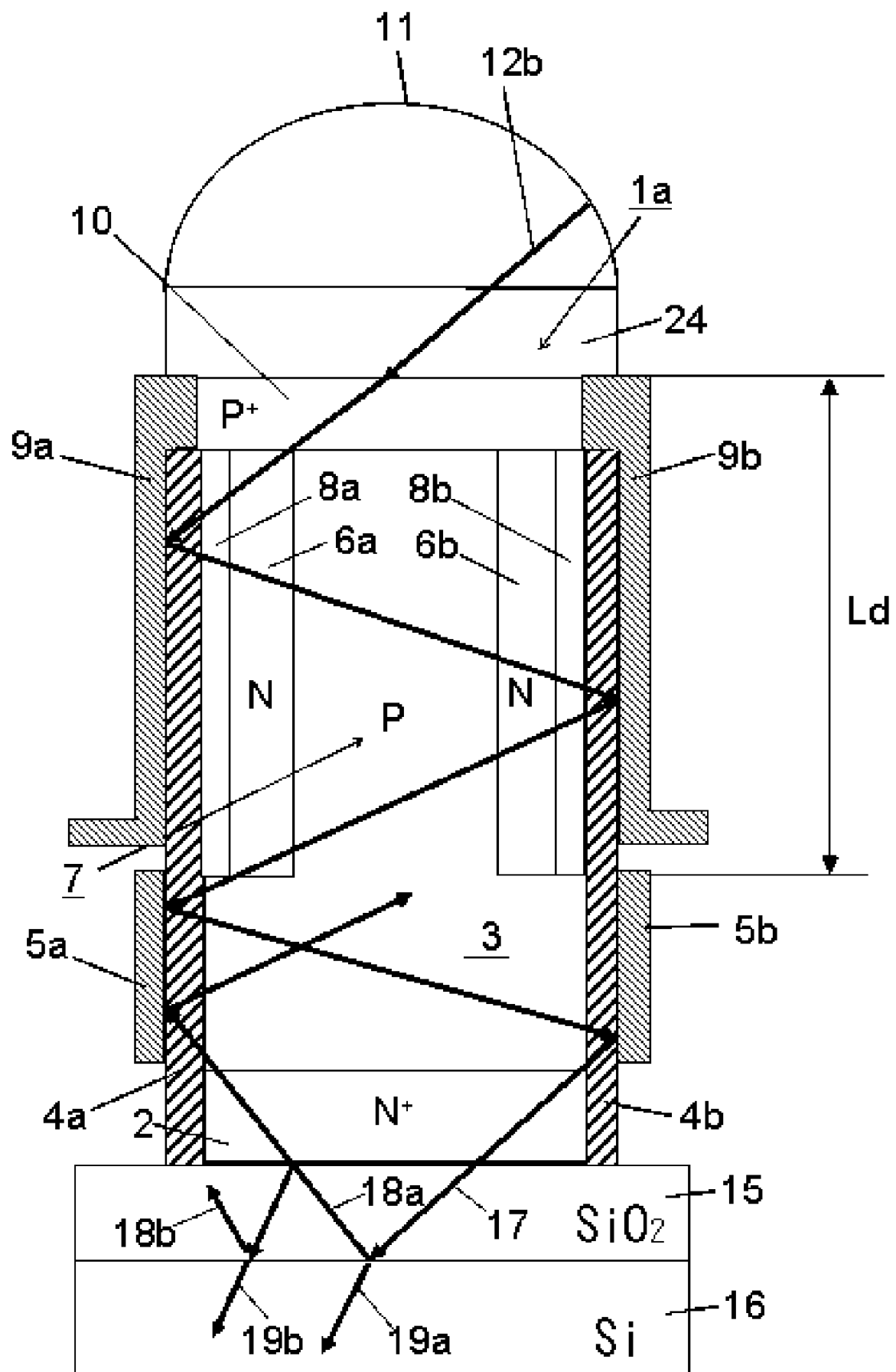
[図5A]



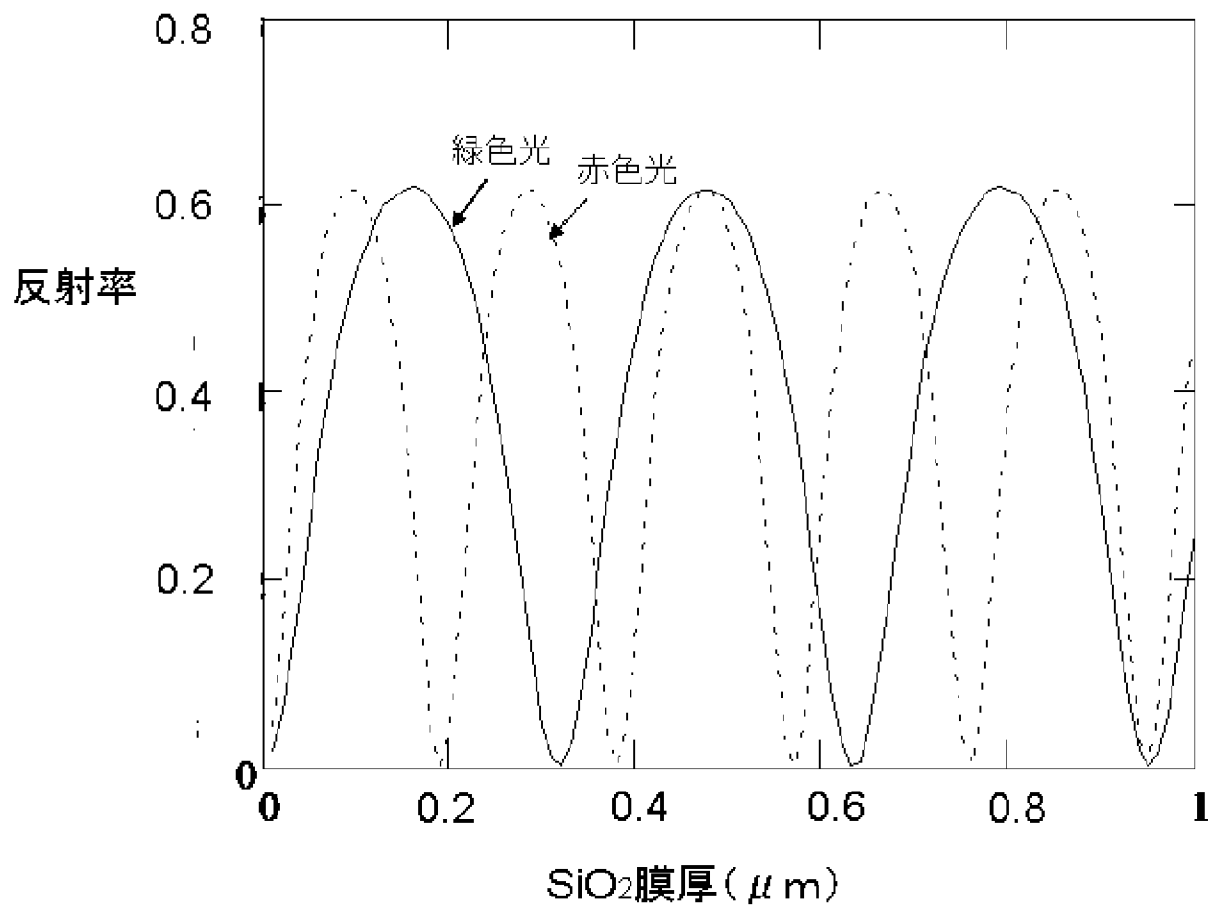
[図5B]



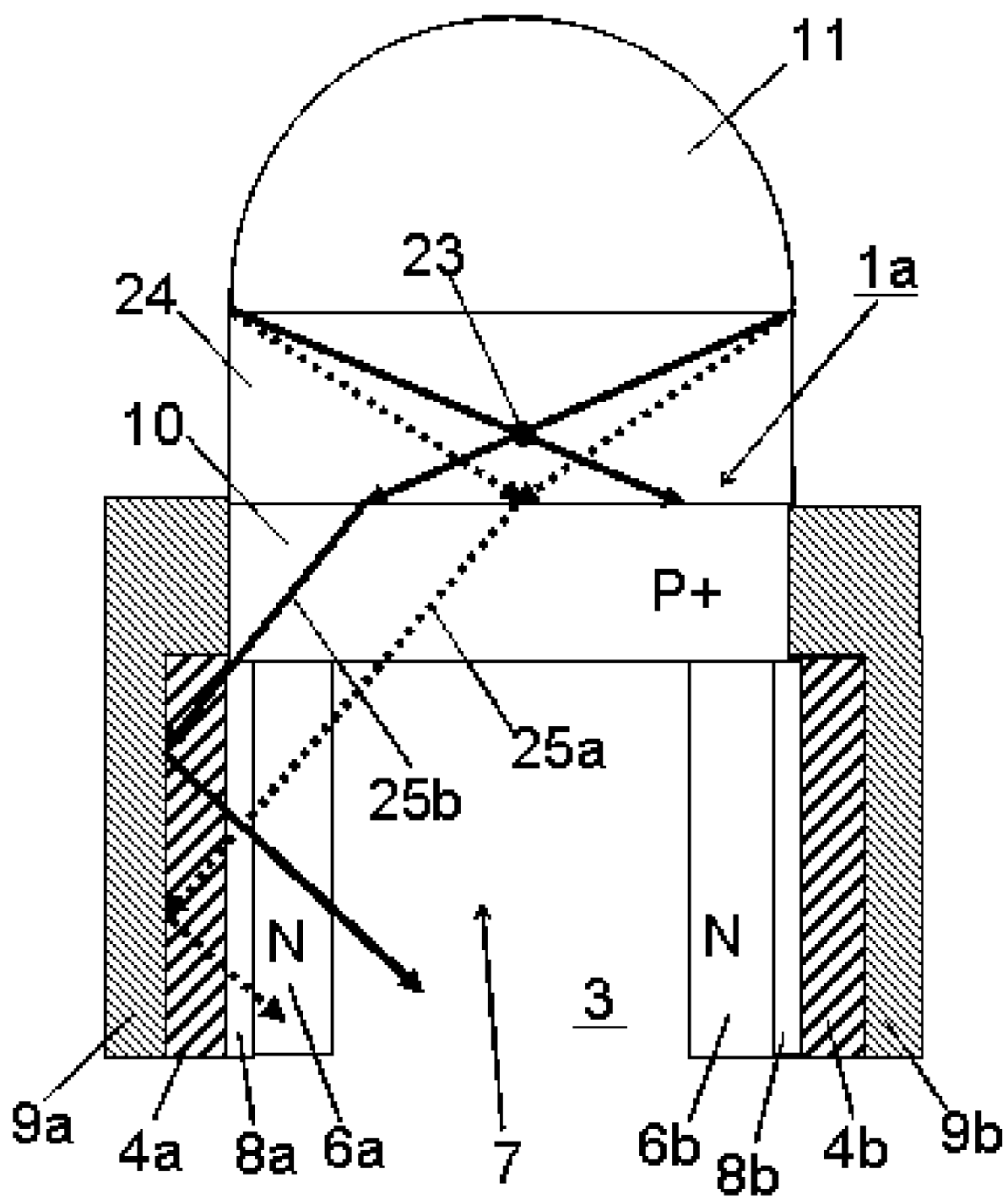
[図6A]



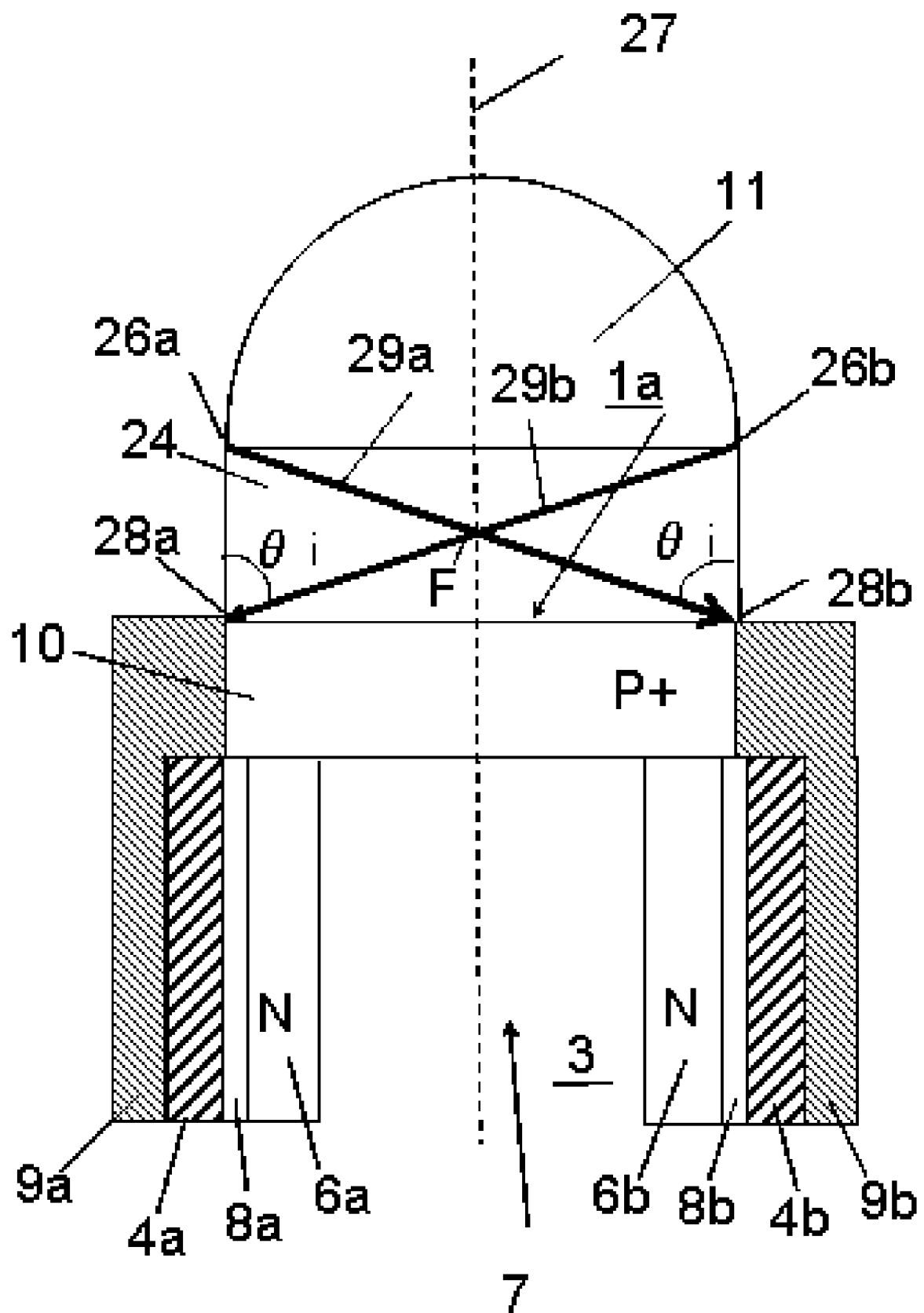
[図6B]



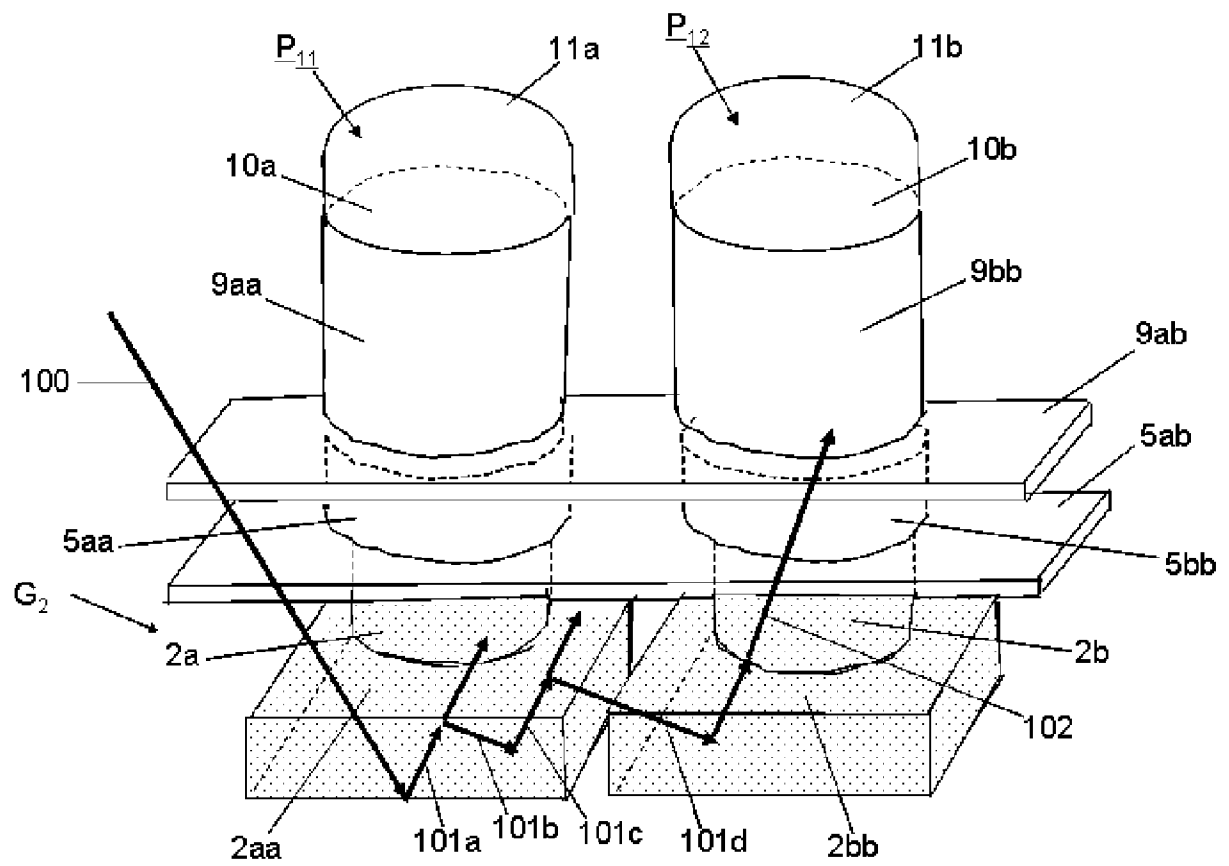
[図8]



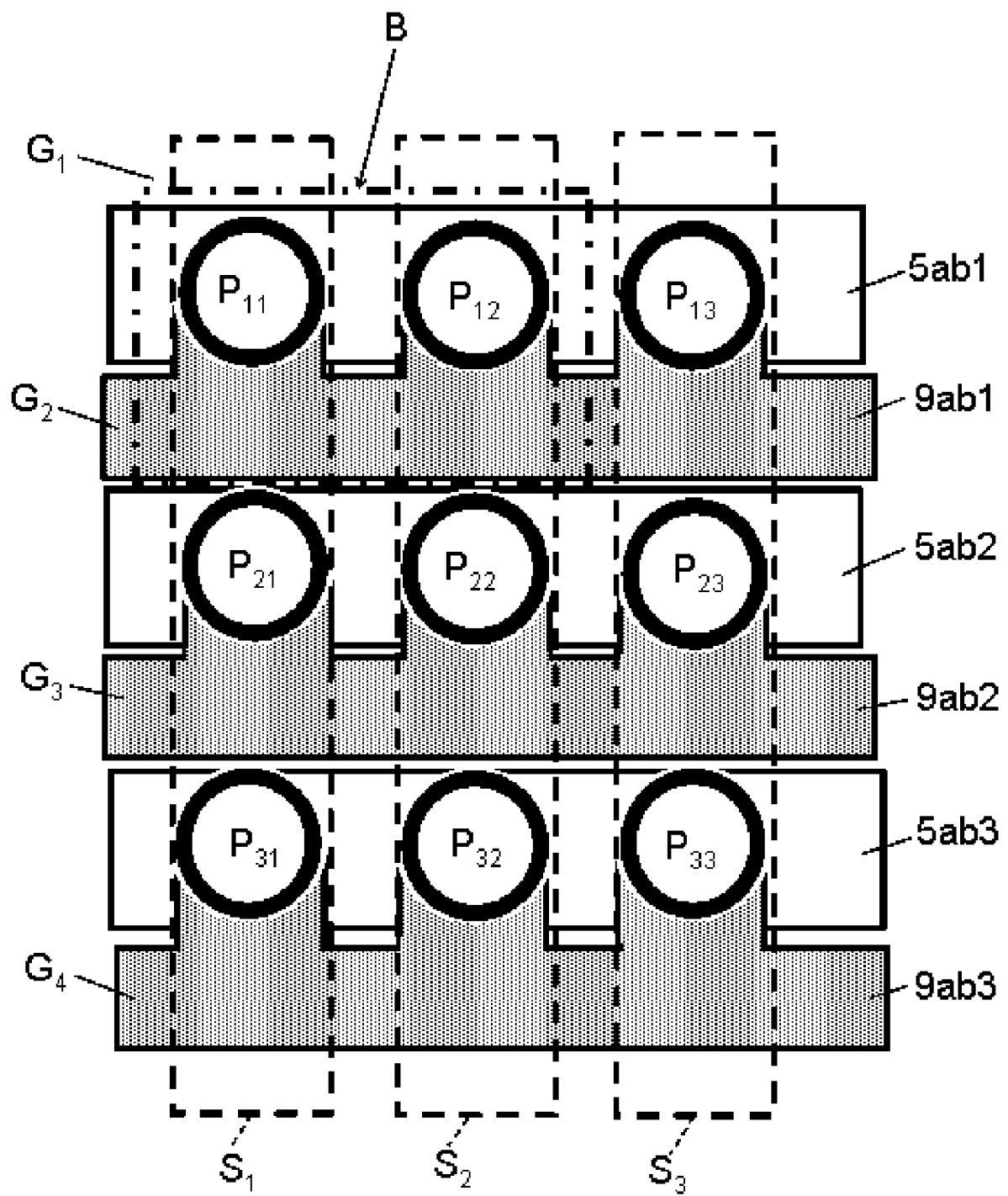
[図9]



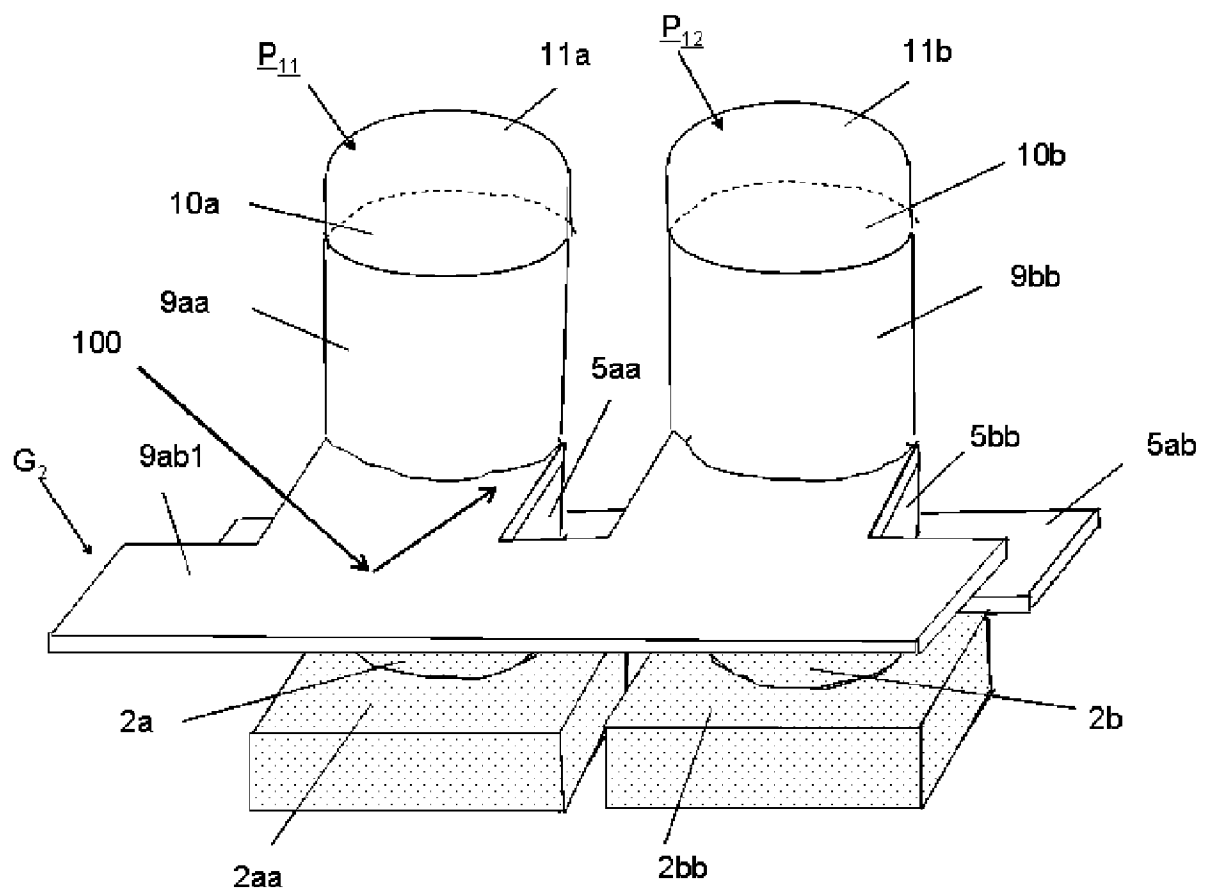
[図10A]



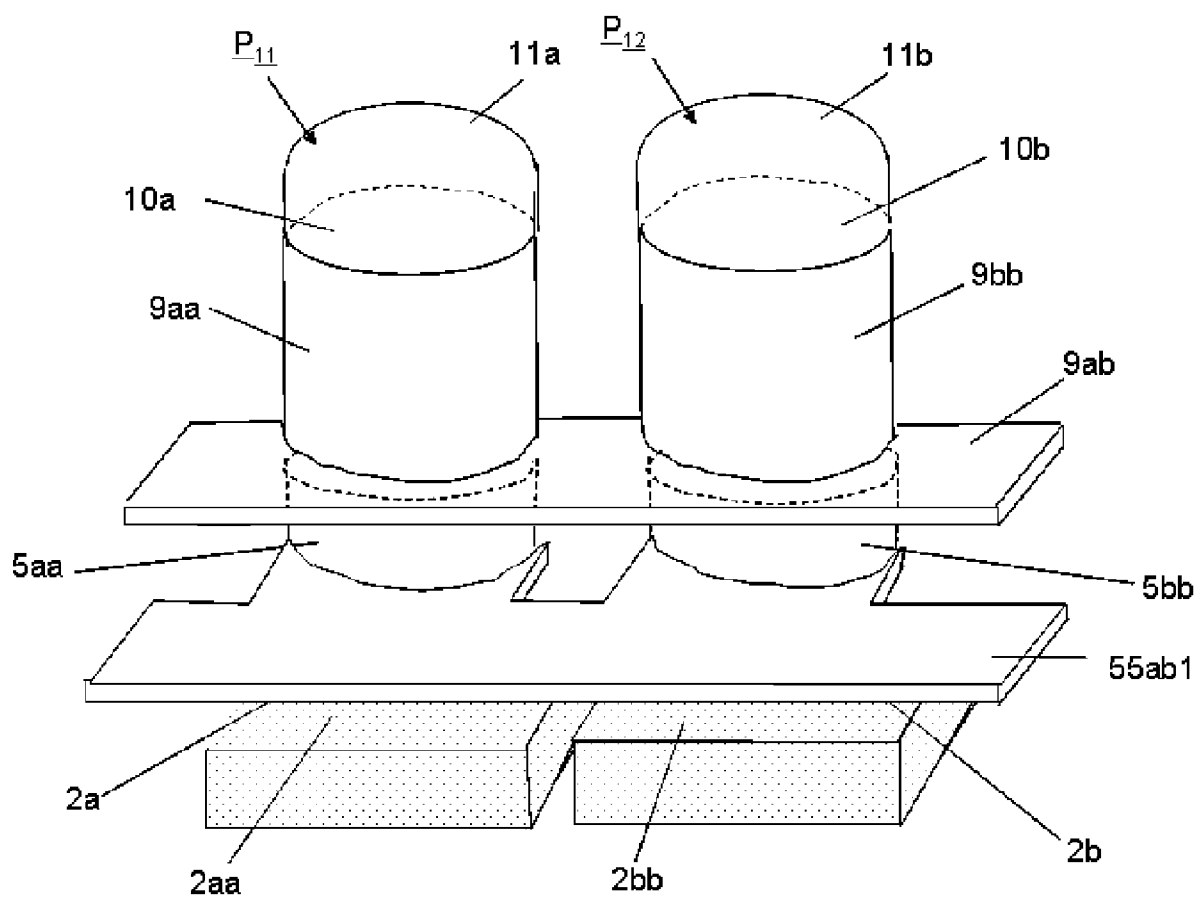
[図10B]



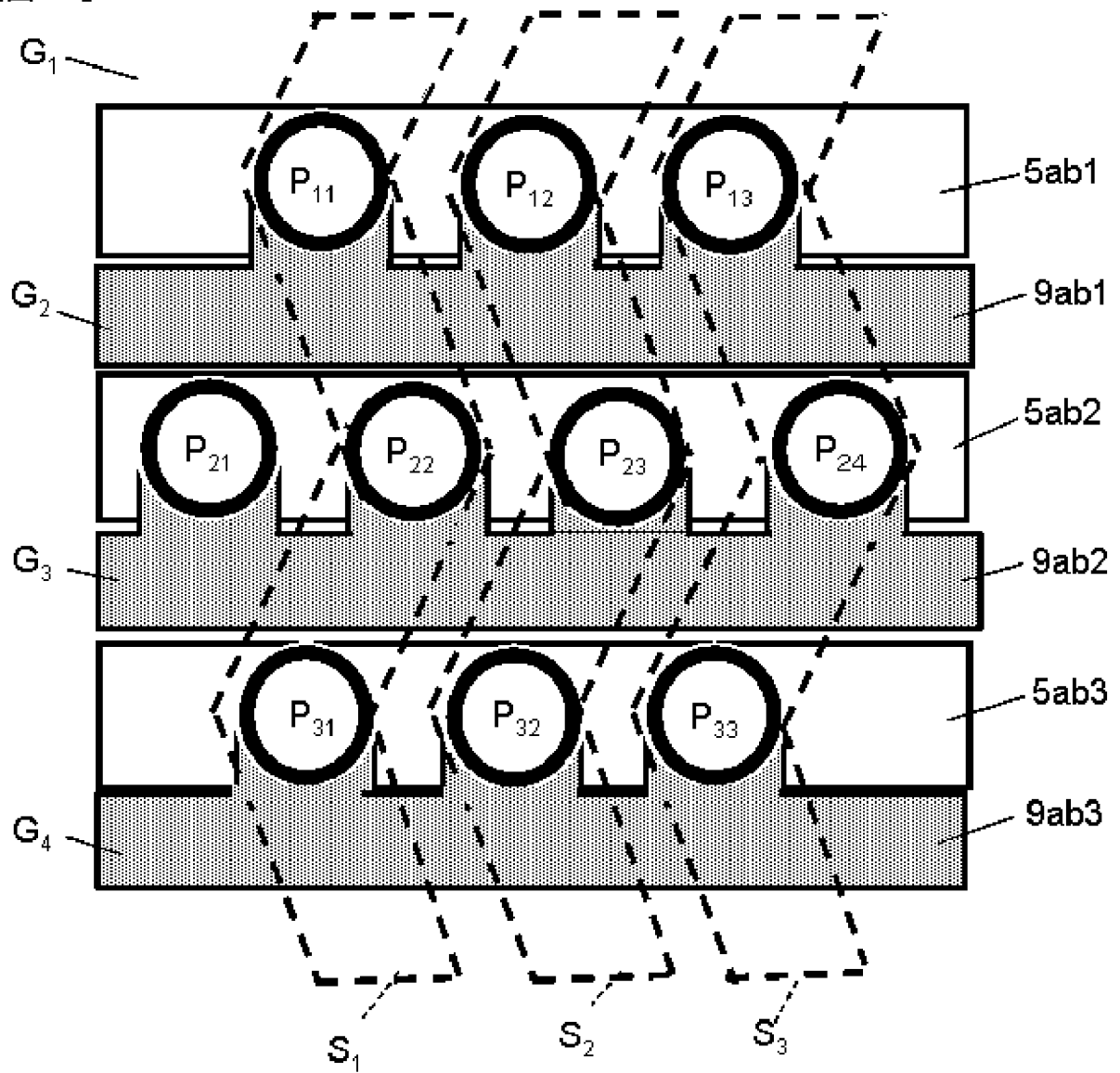
[図10C]



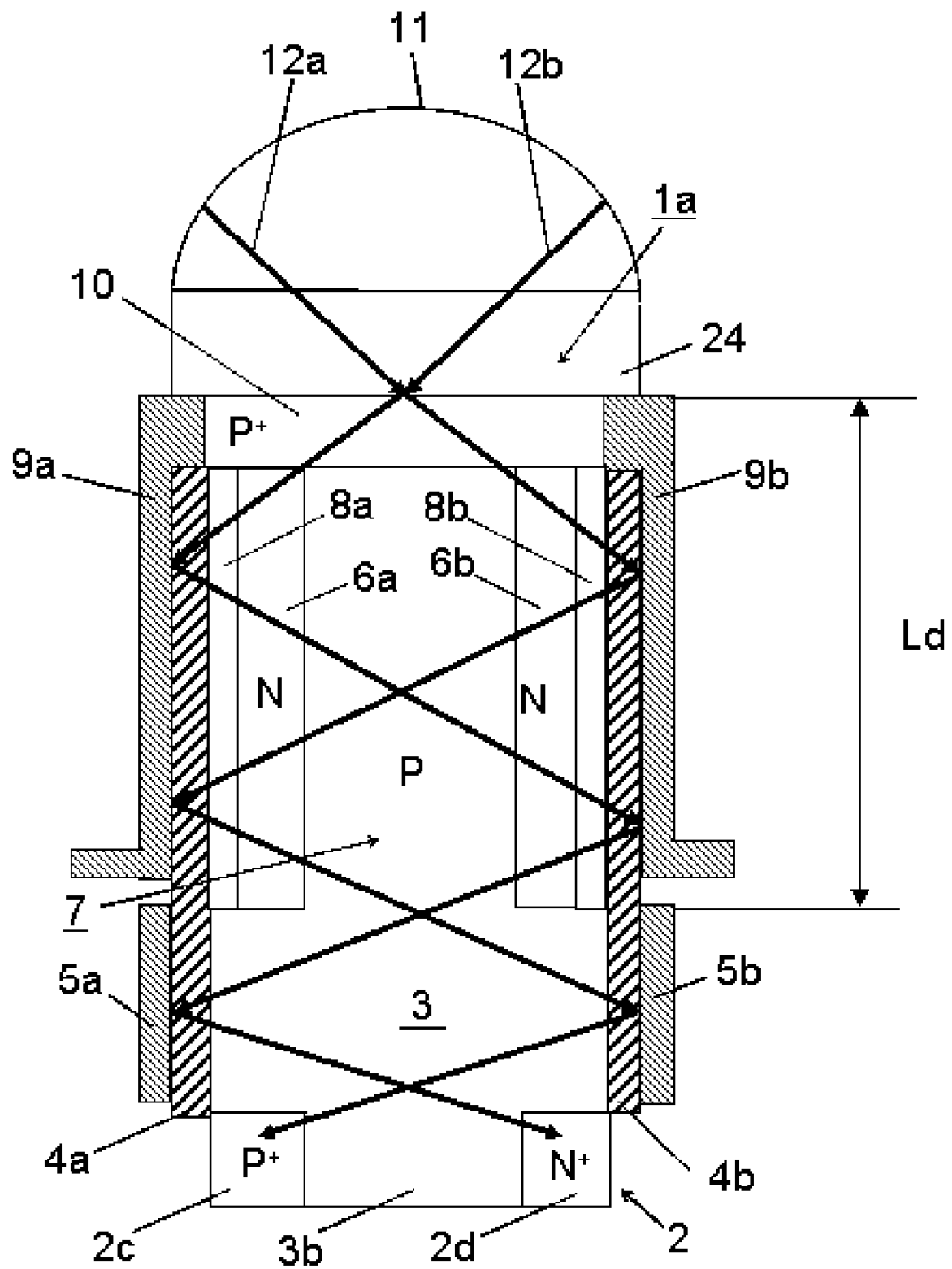
[図10D]



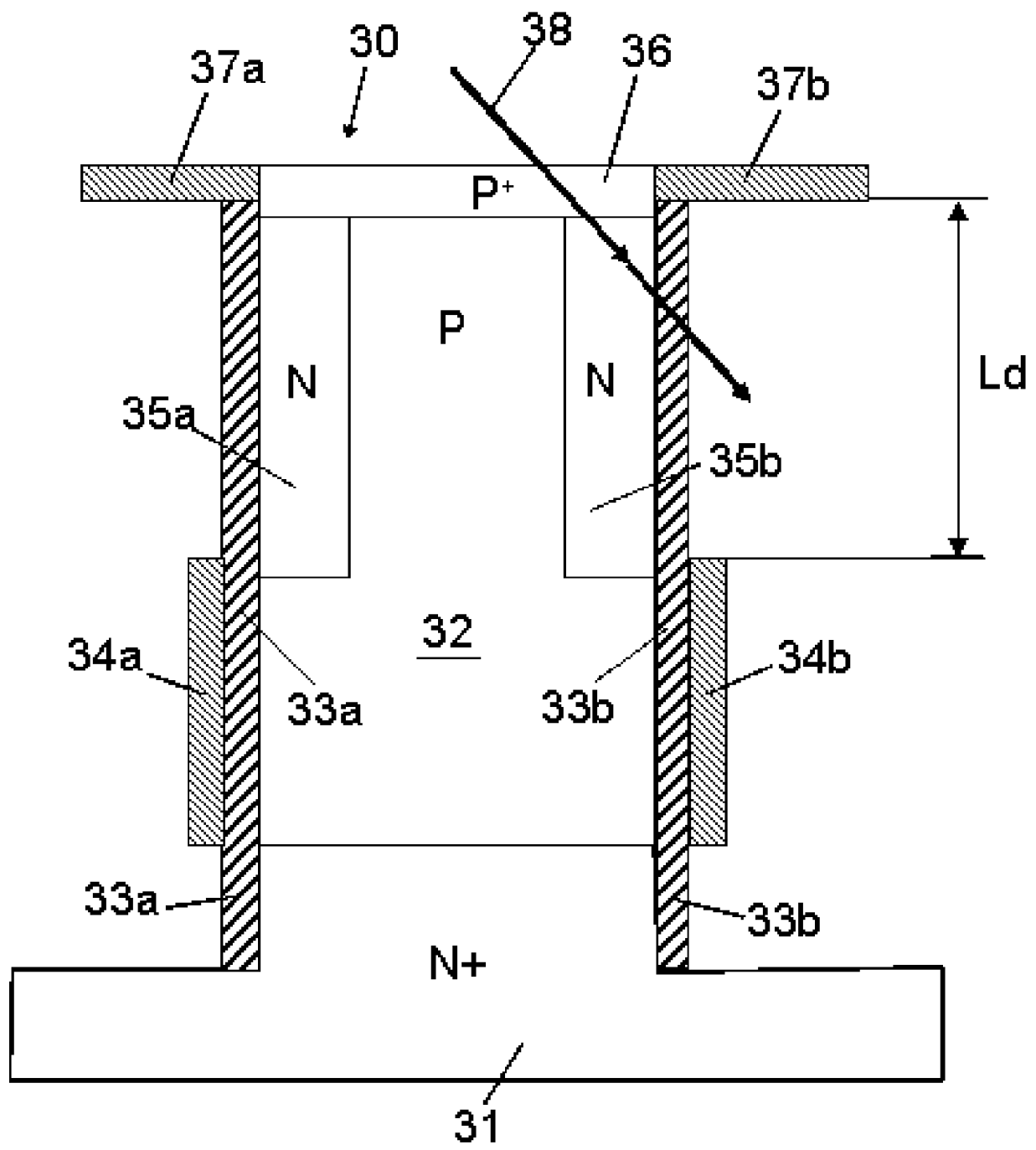
[図10E]



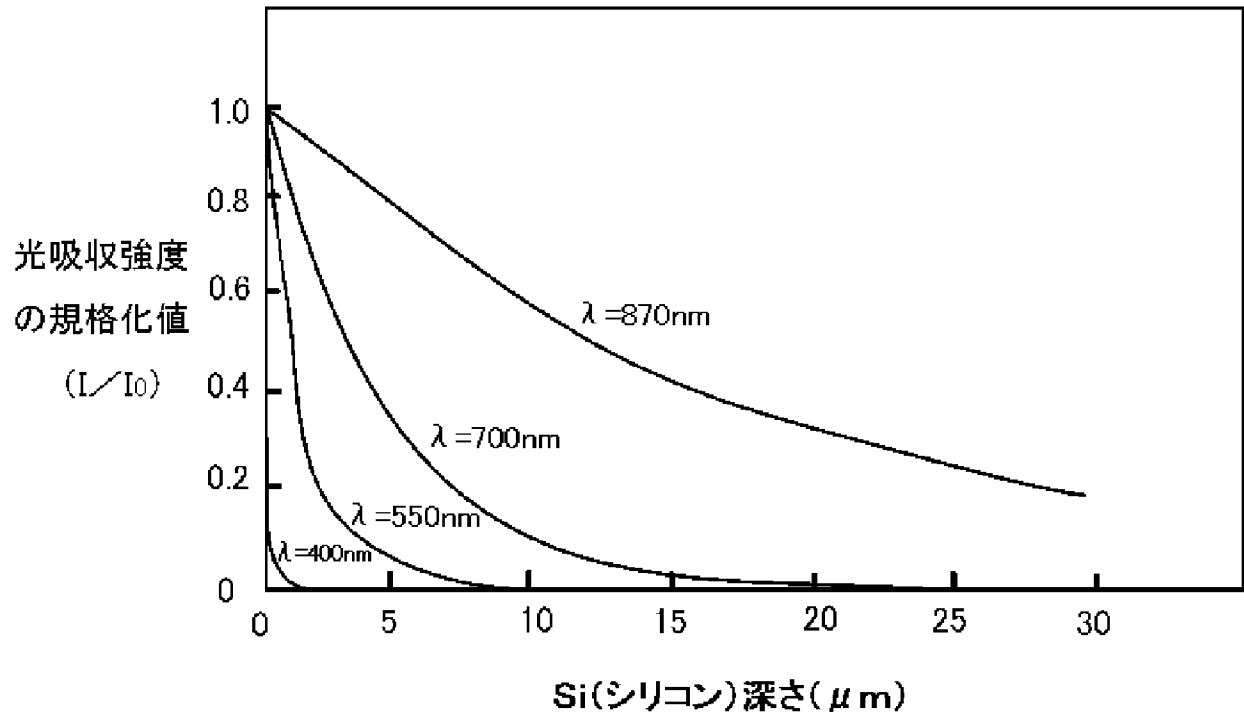
[図11A]



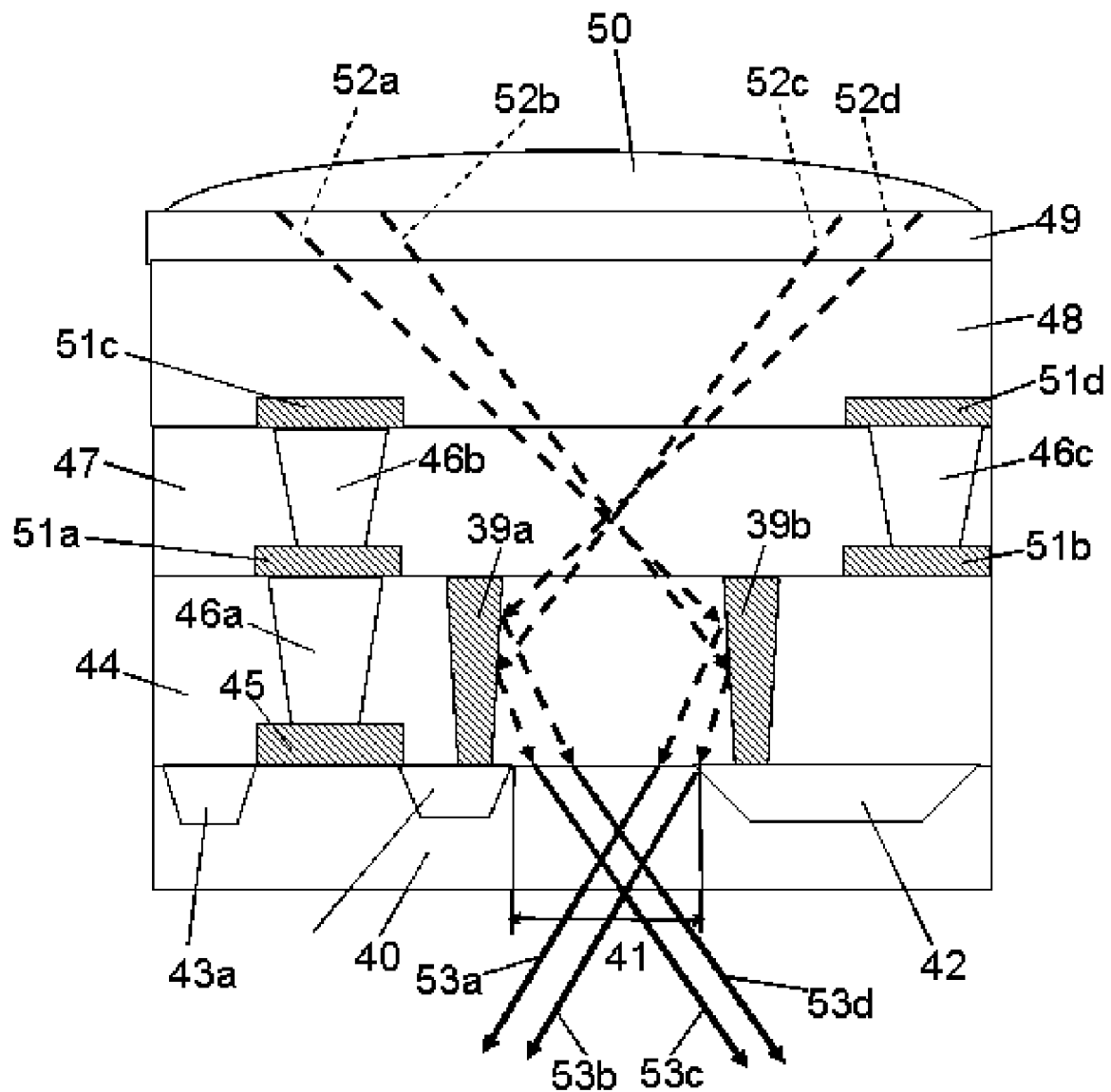
[図12A]



[図12B]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/067540

A. CLASSIFICATION OF SUBJECT MATTER

H01L27/146(2006.01)i, H01L27/14(2006.01)i, H04N5/369(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/146, H01L27/14, H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011

Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	WO 2009/034623 A1 (Unisantis Electronics Japan Ltd.), 19 March 2009 (19.03.2009), entire text; all drawings & US 2009/0065832 A1 & EP 2190018 A1 & WO 2009/034731 A1 & KR 10-2009-0057351 A & CN 101542733 A	1, 4, 11 2, 3, 5-10
Y A	WO 2009/034731 A1 (Unisantis Electronics Japan Ltd.), 19 March 2009 (19.03.2009), entire text; all drawings & US 2009/0065832 A1 & EP 2190018 A1 & WO 2009/034623 A1 & CN 101542733 A & KR 10-2009-0057351 A & CN 101855725 A	1, 4, 11 2, 3, 5-10

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
05 September, 2011 (05.09.11)Date of mailing of the international search report
13 September, 2011 (13.09.11)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/067540

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	WO 2009/133957 A1 (Unisantis Electronics Japan Ltd.), 05 November 2009 (05.11.2009), entire text; all drawings & US 2010/0219457 A1	1, 4, 11 2, 3, 5-10
Y	JP 2009-188316 A (Denso Corp.), 20 August 2009 (20.08.2009), entire text; all drawings (Family: none)	1, 4, 11
Y	JP 2010-56167 A (Sony Corp.), 11 March 2010 (11.03.2010), entire text; all drawings & US 2010/0053400 A1 & CN 101661946 A & KR 10-2010-0024906 A	1, 4, 11
Y	JP 2002-100796 A (Nippon Sheet Glass Co., Ltd.), 05 April 2002 (05.04.2002), entire text; all drawings & US 2003/0106987 A1 & EP 1233458 A1 & WO 2002/007226 A1 & CA 2385086 A & TW 523934 B & CN 1386305 A	11

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L27/146(2006.01)i, H01L27/14(2006.01)i, H04N5/369(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L27/146, H01L27/14, H04N5/369

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2009/034623 A1（日本ユニサンティスエレクトロニクス株式会社） 2009.03.19, 全文, 全図 & US 2009/0065832 A1 & EP 2190018 A1	1, 4, 11
A	& WO 2009/034731 A1 & KR 10-2009-0057351 A & CN 101542733 A	2, 3, 5-10
Y	WO 2009/034731 A1（日本ユニサンティスエレクトロニクス株式会社） 2009.03.19, 全文, 全図 & US 2009/0065832 A1 & EP 2190018 A1 &	1, 4, 11
A	WO 2009/034623 A1 & CN 101542733 A & KR 10-2009-0057351 A & CN 101855725 A	2, 3, 5-10

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 5 . 0 9 . 2 0 1 1

国際調査報告の発送日

1 3 . 0 9 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

柴山 将隆

4 M

3 0 3 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 6 2

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2009/133957 A1 (日本ユニサンティスエレクトロニクス株式会社)	1, 4, 11
A	2009. 11. 05, 全文, 全図 & US 2010/0219457 A1	2, 3, 5-10
Y	JP 2009-188316 A (株式会社デンソー) 2009. 08. 20, 全文, 全図 (ファミリーなし)	1, 4, 11
Y	JP 2010-56167 A (ソニー株式会社) 2010. 03. 11, 全文, 全図 & US 2010/0053400 A1 & CN 101661946 A & KR 10-2010-0024906 A	1, 4, 11
Y	JP 2002-100796 A (日本板硝子株式会社) 2002. 04. 05, 全文, 全図 & US 2003/0106987 A1 & EP 1233458 A1 & WO 2002/007226 A1 & CA 2385086 A & TW 523934 B & CN 1386305 A	11