

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

OPIS PATENTOWY 67209

Patent dodatkowy
do patentu _____

Zgłoszono: 11.IV.1970 (P 139 956)

Pierwszeństwo: _____

Opublikowano: 30.XII.1972

Kl. 21e,13/32

MKP G01r 13/32

CZYTELNIA

JKD

Urząd Patentowy
Polskiej Rzeczypospolitej Ludowej

Twórca wynalazku: Wiesław Klembowski

Właściciel patentu: Warszawskie Zakłady Radiowe, Warszawa (Polska)

Układ tranzystorowy do formowania napięciowych bramek rozjaśniających

1

Przedmiotem wynalazku jest układ tranzystorowy do formowania bramek napięciowych rozjaśniających złożonych z dwóch składowych: składowej prostokątnej i nałożonej na nią składowej zmieniającej się liniowo w czasie. Przebieg napięciowy bramki rozjaśniającej podawany jest na elektrodę sterującą jasność w lampie elektronopromieniowej.

Układ będący przedmiotem wynalazku znajduje zastosowanie we wskaźniku P z cewką obrotową, o wielu zakresach podstaw czasu, a stosujący lampę elektronopromieniową o odchyłaniu elektromagnetycznym. Zobrazowanie radiolokacyjne na ekranie tego wskaźnika P jest wytwarzane przez wywołanie piłokształtnego prądu w cewce odchyłającej, oraz jednoczesny jej obrót dookoła osi lampy elektronopromieniowej wraz z podaniem sygnału radiolokacyjnego i bramki rozjaśniającej na elektrody sterujące lampę w jasności. Jeżeli bramka rozjaśniająca ma kształt prostokątny, to wskutek różnicy prędkości plamki po okręgu bliskim brzegu ekranu i okręgu bliskim środka ekranu, istnieje różnica jasności zobrazowania. Zobrazowanie blisko brzegu ekranu wskutek większej prędkości obwodowej jest słabiej rozjaśnione. Aby temu zapobiec stosuje się bramki rozjaśniające o nałożonej składowej piłokształtnej, zwiększającej jasność zobrazowania w sposób ciągły od środka ekranu ku jego brzegowi.

W znanych układach do formowania tych złożonych bramek rozjaśniających, przebieg wyjściowy

2

uzyskuje się poprzez sumowanie przebiegu prostokątnego z przebiegiem liniowo narastającym na elementach biernych lub na wzmacniaczu operacyjnym z ujemnym sprzężeniem zwrotnym. Wadą zsumowania przebiegów na opornikach jest strata amplitudy wskutek podzielenia się sygnałów wejściowych, co prowadzi często do konieczności wzmocnienia zsumowanego sygnału i rozbudowy układu.

Drugi sposób zsumowania tych przebiegów przy pomocy wzmacniacza operacyjnego jest kosztowny, ze względu na dużą rozbudowę układu. Wadą znanych rozwiązań jest to, że przebieg liniowo narastający jest wytwarzany dodatkowo oprócz przebiegu piłokształtnego podstawy czasu i musi być odpowiednio zmieniane jego nachylenie przy zmianie zakresu podstawy czasu.

Celem wynalazku jest znalezienie prostego rozwiązania układowego, które pozwala na jednoczesne wzmocnienie bramki prostokątnej oraz nałożenie na nią przebiegu liniowo narastającego o nachyleniu zależnym od zakresu podstawy czasu z minimalną stratą amplitudy obu przebiegów.

Cel ten został osiągnięty przez zastosowanie w układzie integratora napięcia liniowo narastającego z wtórnikami emiterowym, a sterowanego za pomocą klucza tranzystorowego, dodatkowej diody Zenera, opornika dołączonego do bazy wtórnika emiterowego, oraz na niedołączeniu pojemności całkowitej w postaci elementu dyskretnego.

Istota wynalazku polega na tym, że w układzie wykorzystującym integrator sterowany kluczem dwustanowym z wtórnikiem emiterowym, gdzie pojemność integratora stanowią pojemności rozproszone układu, w szereg z diodą przez którą zasilany jest z baterii opornik określający stałą czasu integratora, a którego drugi koniec dołączony jest do wspólnego dla kolektora klucza tranzystorowego i bazy wtórnika emiterowego, włączona jest dodatkowa dioda Zenera spolaryzowana zaporowo, oraz że do tego punktu wspólnego dołączony jest opornik na którego drugi koniec podany jest przebieg piłokształtny proporcjonalny do prądu płynącego w cewce odchyłającej, dzięki czemu na wyjściu układu uzyskuje się bramkę napięciową rozjaśniającą o stałej składowej prostokątnej i nałożonej na nią składowej piłokształtnej zmienianej współbieżnie ze zmianą zakresu podstawy czasu.

Wykorzystanie układu integratora z wtórnikiem emiterowym przy zastosowaniu dodatkowych elementów, pozwala na prosty i oszczędny sposób wzmocnienia bramki rozjaśniającej z jednoczesnym zsumowaniem z przebiegiem piłokształtnym. Dzięki wprowadzeniu poprzez dodatkowy opornik przebiegu piłokształtnego z wyjścia integratora wytwarzającego przebieg odchylający na bazę wtórnika emiterowego uzyskuje się to, że składowa liniowa w sygnale wyjściowym posiada automatycznie nachylenie proporcjonalne do nachylenia przebiegu odchylającego, a amplituda tej składowej jest stała.

Układ według wynalazku nie wymaga żadnego elementu zmienianego zależnie od zakresu podstawy czasu, jak również dodatkowego przebiegu piłokształtnego, co stanowi o jego dużej prostocie i oszczędności jeśli chodzi o ilość zastosowanych elementów.

Przykład układu według wynalazku został pokazany na rysunku, na którym fig. 1 przedstawia schemat ideowy układu, a fig. 2 uproszczone przebiegi napięciowe występujące w układzie według wynalazku.

Układ według wynalazku wykorzystuje integrator z wtórnikiem emiterowym **T2** (bootstrap) w którym pojemność integratora stanowią pojemności rozproszone układu, które ograniczają szybkość narastania przedniego zbocza przebiegu wyjściowego **c**. Do punktu 5 stanowiącego punkt wspólny dla kolektora klucza tranzystorowego **T1** i bazy wtórnika emiterowego **T2**, dołączony jest dodatkowy opornik **R1**. Kolektor tranzystora **T2** zasilany jest wprost z baterii **+E**, natomiast opornik integratora **R2** włączony pomiędzy punkt 5 i punkt 3 wspólny dla diody **D1** i kondensatora **C** jest zasilany z baterii **+E**, poprzez szeregowo połączone: diodę **D1** oraz dodatkową diodę Zenera **D2** spolaryzowaną zaporowo. Pomiedzy emiterem tranzystora **T2** a masą układu, włączone są szeregowo połączone oporniki **R3** i **R4**.

Kondensator **C** stanowiący zastępcze źródło napięciowe w czasie cyklu pracy integratora włączony jest pomiędzy punkt 3 a punkt 6 wspólny dla oporników **R3** i **R4** stanowiący jednocześnie wyjście układu. Natomiast tranzystor **T1**, na którego bazę podawany jest przebieg **a** sterujący cyklem pracy

integratora dołączony jest emiterem do punktu 7, stanowiącego masę układu. Przebieg piłokształtny **6** proporcjonalny do prądu w cewce odchyłającej podawany jest na koniec 2 opornika **R1**. Dioda Zenera **D2** zabezpiecza przed nasyceniem w czasie cyklu pracy układu tranzystor **T2**, a opornik **R3** służy jedynie do zwiększania oporności wejściowej wtórnika emiterowego **T2**. Natomiast dołączenie do punktu 5 dodatkowego opornika **R1** pozwala na uzyskanie wejścia sumacyjnego.

Na wejście 1 według wynalazku podawane są bramki prostokątne a zatykające tranzystor **T1**, będący w stanie ustalonym nasyconym. W stanie ustalonym, kiedy baza wtórnika emiterowego **T2** jest zwarta poprzez nasycony tranzystor **T1** do masy, na wyjściu 6 panuje potencjał zerowy, bez względu na napięcie podawane na wejście 2. Okres gdy **T1** zostaje zatkany pod wpływem przebiegu **a** podawanego na wejście 1 odpowiada okresowi pracy integratora. Wtedy pojemności rozproszone włączone pomiędzy punkt 5 a masę układu są ładowane w przybliżeniu liniowo przez opornik **R2**, czemu odpowiada narastanie napięcia na wyjściu 6 układu. Ze względu na to, że pojemności rozproszone są zwykle bardzo małe, można przyjąć iż narastanie to jest skokowe.

Przebieg z wyjścia 6 przenosi się poprzez kondensator **C** do punktu 3 i zatyka diodę **D1**. Ponieważ w stanie ustalonym kondensator **C** ładuje się do napięcia $U_c = E - U_z$, gdzie U_z — napięcie diody Zenera **D2**, to napięcie na wyjściu 6 wzrośnie tylko o tę wartość. Przebieg napięciowy wprowadzony przez opornik **R1** zostanie dodany do składowej stałej U_c , gdyż jest wprowadzony na bazę tranzystora **T2** o dużej oporności wejściowej. Zmieniając wartość opornika **R1** można zmienić amplitudę składowej piłokształtnej w przebiegu wyjściowym **c**. Ponowne pojawienie się napięcia dodatniego na bazie **T1** powoduje powrót układu do stanu ustalonego, to jest spadek do zera napięcia na wyjściu 6 i naładowanie się kondensatora **C** do wartości U_c .

Zastrzeżenie patentowe

Układ tranzystorowy do formowania napięciowych bramek rozjaśniających wykorzystujący integrator z wtórnikiem emiterowym, gdzie pojemność integratora stanowią pojemności rozproszone układu, sterowany kluczem dwustanowym, **znamienny tym**, że w szereg z diodą (**D1**) przez którą zasilany jest z baterii (**+E**) opornik (**R2**) określający stałą czasu integratora, a którego drugi koniec dołączony jest do punktu (5) wspólnego dla kolektora klucza tranzystorowego (**T1**) i bazy wtórnika emiterowego (**T2**) włączona jest dodatkowa dioda Zenera (**D2**) spolaryzowana zaporowo, oraz że do punktu 5 wspólnego dla kolektora klucza tranzystorowego (**T1**) i bazy wtórnika emiterowego (**T2**) dołączony jest opornik (**R1**) na którego drugi koniec (2) podany jest przebieg piłokształtny proporcjonalny do prądu płynącego w cewce odchyłającej, dzięki czemu na wyjściu (6) układu uzyskuje się bramkę napięciową rozjaśniającą o stałej składowej prostokątnej i nałożonej na nią składowej piłokształtnej zmienianej współbieżnie ze zmianą zakresu podstawy czasu.

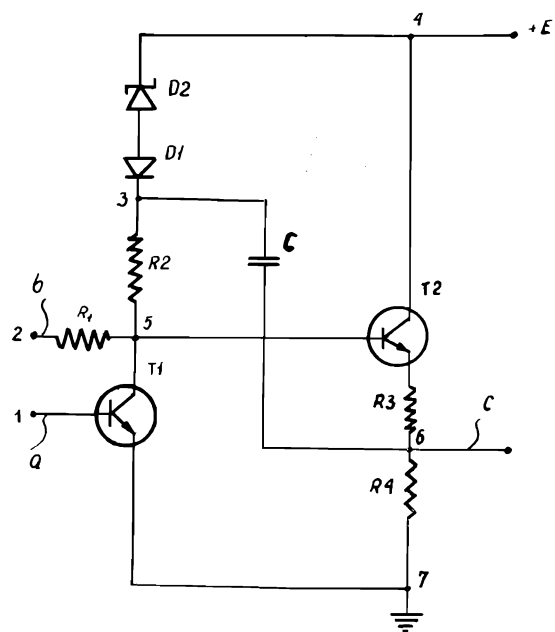


Fig.1.

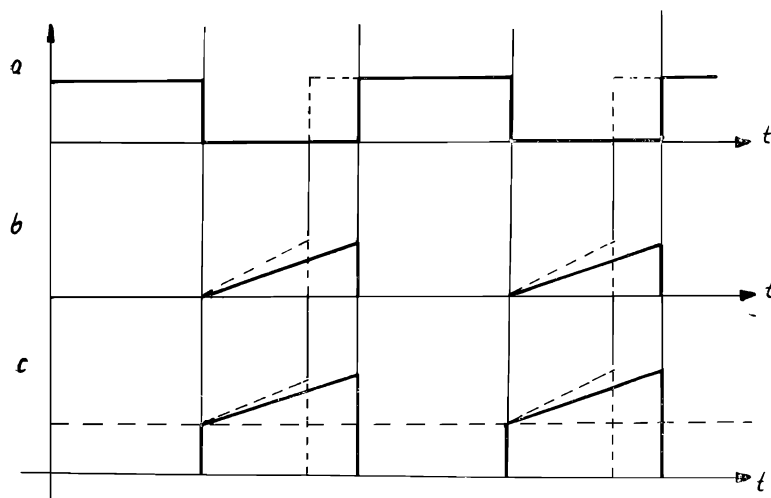


Fig.2.