

公 告 本

申請日期	87 年 6 月 25 日
案 號	87110259
類 別	H05K 1/30, 36, B23K 1/00

A4
C4

453137

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	矽半導體元件之電極構造及使用它之矽元件之製造方法
	英 文	
二、發明 人	姓 名	(1) 莊司孝志 (2) 堺丈和
	國 籍	(1) 日本 (2) 日本
三、申請人	住、居所	(1) 日本國埼玉縣秩父市大字下影森一五〇五昭和 電工株式會社綜合研究所秩父研究室內 (2) 日本國埼玉縣秩父市大字下影森一五〇五昭和 電工株式會社綜合研究所秩父研究室內
	姓 名 (名稱)	(1) 昭和電工股份有限公司 昭和電工株式會社
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都港區芝大門一丁目一三番九號
	代 表 人 姓 名	(1) 大橋光夫

裝

訂

線

453137

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期：

案號：

，☐有 ☐無主張優先權

日本

1997 年 8 月 25 日 9-243397

☒有主張優先權

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

(發明所屬之技術領域)

本發明係關於一種在經強化電極表面之半導體元件及配線基板不使用搭接線端即可直接連接，實裝，且在該實裝時可採用較大之基板與矽半導體元件之間的高度（搭接高度）的矽半導體元件及其製造方法及使用它之電路基板。

(以往之技術)

近年來不管企業或家庭甚至於所有領域之裝置，機械，器具均被電子化，又，其使用之電子零件之範圍或種類均成為廣範圍者。如此在遍及多方面之電子化中，設定電子控制半導體元件之電路基板被採用極多，因而其適用範圍，使用電路基板之種類，數量也顯著地逐漸增大。

此種電路基板係一般有很多種類者被實用化，在配線基板上實裝各種半導體元件（IC，各種隆起接點等），者。因施以電路基板之小型化或減少連接不良，連接錯誤，或提高連接部之強度等，因此被採用之比率逐漸增加。

如此欲將各種半導體元件等實裝於配線基板上時，由於在配線基板與半導體元件之間注入封裝樹脂，或是對於發熱之緩衝必須或較理想設置某一程度（通常為 $50 \sim 100 \mu m$ ）之間隔。

為了設置該間隔（以下稱該間隔為「搭接高度」）有很多提案。

例如有：以導電性黏接劑連接印刷基板上之電路部分

（請先閱讀背面之注意事項再填寫本頁）

代

訂

2

五、發明說明(2)

與晶片零件電極間的方法，在印刷基板上之基板電極與半導體元件之晶片電極電鍍必需高度之銅，又經鍍金之後以共晶焊接該物並予以連接的方法，依Au球隆起接點（螺絲柱型隆起接點）的連接法；依導電性聚合物搭搭接點的連接法，鍍金樹脂球連接法；以絕緣樹脂球作為芯的微囊製各向異性導電性薄膜連接法，以金屬球作為芯的微囊製各向異性導電性薄膜連接法等。

此外，也有Au球隆起接點直接連接法等，惟在該方法，因成本高而被要求降低成本。

在此等以往公知之方法中，若使用導電性樹脂等之較高電阻之導電材時連接電阻變大，或使用焊料電鍍基板來連接時即使在半導體元件側施以處理在焊料之濕潤擴展性也不好，又，有無法充分得到搭接高度等之問題，又，在晶片搭載之連接性具有低可靠性等之問題。

因此，對於配線基板必須將矽半導體元件，成為連接之高可靠性，低連接電阻，且可自由地選擇搭接高度的矽隆起接點。

(發明欲解決之課題)

本發明之目的係在於提供一種對於配線基板不必使用搭接線端即可直接連接而可提高連接之可靠性，連接電阻小且可自由地選擇搭接高度的焊料粘附矽元件所用的半導體元件之電極構造，焊料粘附矽元件及其製造方法，以及使用焊料粘附矽元件的電路基板。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(3)

(解決課題所用之手段)

本發明係

(1) 一種矽半導體元件之電極構造，其特徵為：在矽半導體元件，具有在半導體面上與半導體形成歐姆接觸的第1金屬層，及對於有機酸比第1金屬層有高耐腐蝕性且焊料濕潤性優異的第2金屬層，第2金屬層所形成之範圍具有圍繞第1金屬層且完全地覆蓋至側面之構造的電極，

(2) 上述(1)所述的矽半導體元件之電極構造，其中，第1金屬層由Al，Ti，W或Au中之一種所構成；第2金屬層由Cu，Ni或Au（第1金屬層為Au時施以直接疊層時係除外）中之一種所構成，

(3) 上述(1)或(2)記載的矽半導體元件之電極構造，其中，在第1金屬層與第2金屬層之間插入Ni或Cr（但是第2金屬層為Ni時係被限定於Cr）之中間金屬層，且該中間金屬層係完全地覆蓋第1金屬層，又介經第2金屬層完全地覆蓋第1金屬層及中間金屬層者，

(4) 一種矽半導體元件之電極構造，屬於上述(1)至(3)中任何一項所述的矽半導體元件，其特徵為：保留電極表面之所定範圍，以絕緣物遮蔽周圍者，

(5) 一種焊料粘附矽元件之製造方法，其特徵為：在矽基板，疊層第1金屬層，完全覆蓋該金屬層地疊層中間金屬層，完全覆蓋第1金屬層及中間金屬層地疊層第2

(請先閱讀背面之注意事項再填寫本頁)

訂

象

五、發明說明(4)

金屬層，然後以絕緣物覆蓋該金表面，再經阻礙，蝕刻而開設該電極表面之所定範圍的窗，然後在該半導體元件之窗部分選擇性地附與黏接性，在該黏接部附著焊料粉末，經加熱熔融者。

(發明之實施形態)

作為使用於本發明的半導體元件之電極構造之第1金屬層的金屬，係選定與半導體之矽基板成為歐姆接合之金屬。作為與矽成為歐姆接合之金屬，係有Al，Ti，W，Au，在矽半導體元件上製作此等之第1金屬層之任一種之後，藉由熱處理施以歐姆接觸。

在該第1金屬層上疊層第2金屬層成為完全地覆蓋該層。作為第2金屬層之選擇基準，係必須比第1金屬層為貴金屬且對於有機酸具有高耐腐蝕性且焊料濕潤性優異，又矽半導體及第1金屬層之密接地優異者。具體而言有Cu，Ni，Au。選定該第2金屬層係考量實裝時所使用之硬焊材之適應性，矽半導體及第1金屬層之密接性來決定較理想。因設置該第2金屬層，因此在黏接層形成處理上得到安定之黏接層之形成及本發明之半導體係耐焊耐腐蝕性高，焊料濕潤性成為良好，高精度焊料隆起接點形成成為可實行，因密接性優異，因此對於配線基板之實裝成為容易。

為了本發明之焊料粘附矽元件，形成歐姆接合之第1金屬層必須對於有機酸之耐腐蝕性高，且須完全地覆蓋焊

(請先閱讀背面之注意事項再填寫本頁)

表

訂

頁

五、發明說明(5)

料濕潤性優異之第2金屬層。

又，尤其是，由於如本發明之焊料粘附矽元件搭載厚 $50 \sim 100 \mu\text{m}$ 或其以上厚度之厚焊料層（稱此種焊接狀態為焊料隆起接點），因此將以第2金屬層覆蓋第1金屬層之半導體元件經阻礙，蝕刻而露出金屬電極（第2金屬層），在該金屬露出部選擇性地附與黏結性，在該黏結部附著焊料粉末，經熔融後搭載焊球時，如上所述，至少設置 $10 \mu\text{m}$ 之相差係為了防止第1金屬層之側蝕刻上有效。

又，在此時，如上所述地在半導體面上設置第1金屬層與第2金屬層之兩層的半導體也可以，惟在第1金屬層與第2金屬層之層間設置Ni或Cr（但是第2金屬層為Ni時被限定在Cr。）之中間金屬層較理想。該中間金屬層，係其有提高表面電極之第2金屬層之強度的效果。

上述半導體元件係如以往地也可使用作為半導體元件，惟以絕緣物遮蔽該半導體元件之周圍之後，介經常法開設窗，在該處介經搭載焊球，可得到製造具有搭接高度之電路基板有效之焊料粘附矽元件。

以下說明在半導體元件搭載焊球之方法。

作為該方法，將黏接性附與在僅現在金屬露出部，眾可以在包括萘三唑系衍生物，苯並三唑系衍生物，咪唑系衍生物，苯咪唑系衍生物，巰基苯並噻唑系衍生物及苯並噻唑硫代脂肪酸衍生物之至少一種的溶液介經浸漬處理或塗佈，處理而可以附與。（請參照日本特開平7-

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明(6)

7 2 4 4 號及特開平 7 - 7 4 4 5 9 號)。

作為此時之條件，在處理溫度 $30 \sim 60^{\circ}\text{C}$ ，處理時間 $5 \text{ sec} \sim 5 \text{ min}$ 加以處理。又，作為處理藥劑之濃度係蔡三唑系衍生物，苯並三唑系衍生物，咪唑系衍生物，苯咪唑系衍生物，巰基苯並噻唑系衍生物及苯並噻唑硫代脂肪酸系衍生物之至少一種包括 $0.05 \sim 20$ 重量%者，尤其是，含有銅離子 $50 \sim 1000 \text{ ppm}$ ，使用微酸性之液體的焊球形成用液較理想。

此時之焊球形成溶液係較安定者，對於使用於第 1 金屬層之 A 1 等具有強腐蝕性，因有側蝕刻電極之虞極大，又雖不明原因惟未做完全覆蓋時雖未施以側蝕刻也使不良率變大，因此，如上所述，必須介經第 2 金屬層施以完全地覆蓋。

作為該方法之特徵，係在介經以往之方法以絕緣物遮蔽整體半導體元件後開設窗，之後將焊球選擇性地搭載於該窗之部分，此乃完全不需要定位等之煩雜手數還可容易自動搭載焊料粉末。又，在電鍍法等對於欲形成厚度較厚較困難，而在一次處理無法確保所需厚度時，則將附著焊料粉末的半導體元件一旦加熱熔融之後，再以相同過程在塗佈之部分附與黏接性，在此，可以容易地將附著焊料粉末來增加焊球層之厚度。依照該方法，不但一次處理所得之層厚較粗厚，還可在其上面簡單地搭載焊料。

又，在以上之說明中，說明在半導體元件搭載焊球之方法，惟對於配線基板也同樣地實行處理，在配線基板之

(請先閱讀背面之注意事項再填寫本頁)

不

訂

五、發明說明(7)

連接部分(電極部分)也同樣地搭載焊球，介經接合搭載該焊球之半導體元件與配線基板之焊球彼此間，可製作搭接高度大的電路基板。如此所得到之電路基板係視需要在間隙部填充封裝用絕緣樹脂作為成品之電路基板。

例如欲製造搭接高度為 $50\mu\text{m} \sim 100\mu\text{m}$ 之電路基板時，則半導體元件側之隆起接點高度(電極高度+焊球之高度)作為 $50 \sim 120\mu\text{m}$ ，而配線基板側之隆起接點高度(同)作為 $30 \sim 100\mu\text{m}$ ，即使熔融焊料並施以連接也可以確保該搭接高度。

又，此時，稍變更半導體元件側之焊料粉末與配線基板側之焊料粉末之組成，來變更各該融點，對於維持形狀，確保搭接高度上有利。

例如，半導體元件側之一方係作為比 sn-pb 共晶系高融點之 $80\text{pb} / 20\text{sn}$ 或 $95\text{pb} / 5\text{sn}$ ，而配線基板側係作為 Sn-Pb 共晶焊接實行等方法也可有利地使用。

如此，本發明之焊料粘附矽元件，係無搭接線端即可加以連接，依搭接線端之連接的半導體元件，在保護搭接線端所用之底座等成型樹脂而形成比半導體元件晶片本體之大小較大，而在配線基板上所佔之面積變大，惟在本發明的半導體元件因不必使用搭接線端，因此，對於小型化極有利。

又，作為第2金屬層，由於選擇焊料濕潤性優異之金屬層，因此實裝上簡單且可確實地連接，尤其是連接可成

(請先閱讀背面之注意事項再填寫本頁)

不

訂

五、發明說明(8)

爲焊料／焊料之導電性高且強度大之連接，成爲可直接實裝在配線基板上而在連接上可大幅度改善可靠性。

如此所得到之電路基板，係可較自由地選擇搭接高度，容許度大且高度高的電路基板。結果，即使使用相同半導體元件，成爲也可避免以往形成問題之依發熱所引起的麻煩，而電路基板之設計也成爲容易。

連接係無搭接線端而在焊料／焊料間實行，因此，連接電阻也小，且可靠性也高者。

(實施例)

(實施例1)

作爲構造1，在矽晶片1上真空蒸著厚 $1\mu\text{m}$ 之A¹2，然後在A¹2上面真空蒸著厚 $1\mu\text{m}$ 之Cu3(第1圖)。

作爲構造2，在矽晶片1上真空蒸著厚 $1\mu\text{m}$ 之Cu3，然後在該Cu3上真空蒸著厚 $3\mu\text{m}$ 之Ni4(第2圖)。

作爲構造3，在矽晶片1上真空蒸著厚 $1\mu\text{m}$ 之A¹2，然後在該A¹2上真空蒸著厚 $1\mu\text{m}$ 之Cu3成爲覆蓋其整體(第3圖)。

作爲構造4，在矽晶片1上真空蒸著厚 $1\mu\text{m}$ 之Cu3，然後在該Cu3上真空蒸著厚 $3\mu\text{m}$ 之Ni4成爲覆蓋其整體(第4圖)。

作爲構造5，在矽晶片1上真空蒸著厚 $1\mu\text{m}$ 之

(請先閱讀背面之注意事項再填寫本頁)

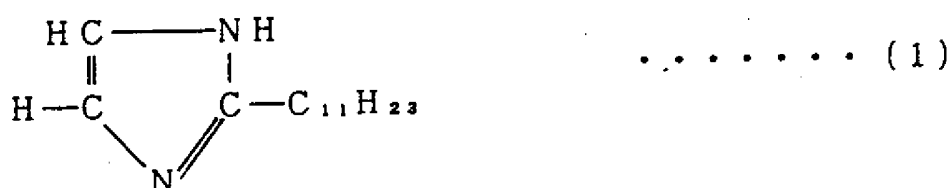
訂

五、發明說明(9)

A 6 2，然後在該 A 6 2 上真空蒸著厚 $1\ \mu\text{m}$ 之 Cu 3 成爲覆蓋其整體，又以絕緣物 5 遮蔽其整體，經阻礙蝕刻施以開設窗俾露出 Cu 電極面 3 (第 5 圖)。

將如第 1 圖至第 5 圖所示之構造的具有電極之晶圓測試基板隆起接點 (節距 $250\ \mu\text{m}$ ，巷徑 $90\ \mu\text{m}\ \phi$)，首先以硫酸水溶液施以事前處理，然後在介經醋酸調整 pH 成爲約 4.5 的以下述化學式 (1) 式所示之 2-+-烷基咪唑之 2 重量 % 水溶液所構成的焊球形成溶液加溫成 40°C ，施以 5 分鐘浸漬。

【化 1】



取出該物，經水洗，乾燥後，撒上平均粒徑 $120\ \mu\text{m}$ 之 20 Sn / 80 Pb 之焊料粉末，以空氣吹掉多餘之粉末。此時之焊接粉末之附著狀態係如下。

五、發明說明 (10)

〔 表 1 〕

	附 著 狀 況	備 註
構 造 1	×	因發生異物而附著不良
構 造 2	△	只電極之一部分附著
構 造 3	○	附著係全體上均勻良好
構 造 4	○	附著係全體上均勻良好
構 造 5	○	附著係全體上均勻良好

如此將附著焊料粉末之測試基板隆起接點在氮氣流中加熱 170°C ，30秒鐘，定著焊料粉末之後，塗佈水溶性助熔劑，在流動氧氣含有量 500 p p m 之氮氣體的反射爐中預熱 150°C ，在反射爐溫度 300°C 熔融焊料粉末。以熱水洗淨之後，測定焊球之生成狀態及其高度及西格瑪 σ 。將結果表示於表 2。由此觀看，若形成如構造 3 至 5 之隆起接點的巷，即可安定地使用在配線基板。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

頁

五、發明說明 (11)

〔表 2〕

	焊球之狀態	備註	焊料層之高度	σ
構造 1	×	未塗佈	— —	
構造 2	△	未塗佈發生	— —	
構造 3	○	塗佈良好	1 0 3 μ m	3 . 0
構造 4	○	塗佈良好	1 0 5 μ m	3 . 1
構造 5	○	塗佈良好	1 0 2 μ m	3 . 0

(實施例 2)

作為構造 3，在矽晶片 1 上真空蒸著厚 1 μ m 之 A 6 2，然後，在該 A 6 2 上真空蒸著厚 1 μ m 之 C u 3 成為覆蓋其整體。將如該構造 3 所示之構造的具有電極之晶圓測試基板隆起接點（節距 2 5 0 μ m，巷徑 9 0 μ m ϕ ），首先以硫酸水溶液施以事前處理，然後將介經醋酸調整 p H 成為約 4 . 5 的 2 - + - 烷基咪唑之 2 重量 % 水溶液所構成的焊球形成溶液加溫成 4 0 $^{\circ}$ C，施以 5 分鐘浸漬。

取出該物，經水洗乾燥後，橫上 S n / 3 7 P b 共晶焊料粉末，以空氣吹掉多餘之粉末。

如此將附著焊料粉末之測試基板隆起接點在氮氣流中加熱 1 7 0 $^{\circ}$ C，3 0 秒鐘，定著焊料粉末之後，塗佈水溶性助熔劑，在流動氧氣含有量 5 0 0 p p m 之氮氣體的反

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明(12)

射爐中預熱溫度 150℃，反射爐溫度 200℃ 熔融焊料粉末。然後以熱水洗淨之後作為焊料粘附矽元件。

配線基板(節距 250 μ m)也以同樣之方法實行處理來形成焊料隆起接點。

在此等兩者之焊料隆起接點塗佈助熔劑，在流動氧氣含有量 500 ppm 之氮氣體之反射爐預熱溫度 150℃，在反射爐溫度 200℃ 熔融焊料並施以接合，將接合後之隆起接點高度表示於如下。

〔表 3〕

晶圓隆起接點高度	配線基板隆起接點高度	隆起接點高度
60	30	40
80	30	56
100	30	69
120	30	87
60	60	55
60	80	64
60	100	77

(發明之效果)

本發明係關於一種矽半導體元件之電極構造。保留電極之所定範圍而以絕緣物遮蔽周圍的矽半導體元件之電極構造，焊料粘附矽元件，其製造方法及電路基板的發明，

(請先閱讀背面之注意事項再填寫本頁)

衣

訂

五、發明說明 (13)

關於一種爲了製作高搭接接點高度之電路基板，爲了達成此之電極構造及焊料粘附矽元件者。

本發明之半導體元件係由於耐焊接耐蝕性，焊料濕潤性優異，因此，對於焊料之密接性具優異性。又，在第1金屬層與第2金屬層之中間插入中間金屬層時，可提高表面電極之強度。又，因此等金屬層係完全地覆蓋比其下層之金屬層，因此，不會有下層之金屬受焊料侵蝕，或搭載焊球時被藥品側蝕刻之情事。

又，在搭載焊球時，由於採用附與容易控制焊料厚度之黏接性之方法，因此可簡單地製造。將該焊料粘附矽元件搭載於配線基板時，由於配線基板側也同樣地搭載焊球之後，因可採用大搭接高度，因此，即使使用相同材質，相同半導體元件也可提高耐熱性，因而基板之設計也成爲容易。

如此，因可成爲無搭接線端之實裝，因此可減小連接電阻，可維持高連接強度，又因製造也可以焊料／焊料之連接，因此也可提高可靠性。

(圖式之簡單說明)

第1圖係表示使用實施例的具有電極之晶圓測試基板隆起接點的構造圖。

(記號之說明)

1：矽晶片，2：Al，3：Cu，4：Ni：絕緣

(請先閱讀背面之注意事項再填寫本頁)

衣

訂

五、發明說明 (14)

物。

(請先閱讀背面之注意事項再填寫本頁)

不

訂

四、中文發明摘要(發明之名稱：矽半導體元件之電極構造及使用它之矽元件之製造方法)

提供一種對於配線基板不必使用搭接線端即可直接連接而連接電阻小且可自由地選擇搭接高度的半導體元件之電極，焊料粘附矽元件及其製造方法以及使用焊料粘附矽元件之電路基板。

一種焊料粘附矽元件及其製造方法以及焊料粘附矽元件及重疊焊料搭載部彼此間實裝焊料被裝配線基板的電路基板，其特徵為：在矽基板，疊層第1金屬層，完全覆蓋該金屬層地疊層中間金屬層，完全覆蓋第1金屬層及中間金屬層地疊層第2金屬層，然後以絕緣物覆蓋該金表面，再經阻礙，蝕刻而開設該電極表面之所定範圍的窗，然後在該半導體元件之窗部分選擇性地附與黏接性，在該黏接部附著焊料粉末，該加熱熔融者。

英文發明摘要(發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種矽半導體元件之電極構造，其特徵為：在矽半導體元件，具有在半導體面上與半導體形成歐姆接觸的第1金屬層，及對於有機酸比第1金屬層有高耐腐蝕性且焊料濕潤性優異的第2金屬層，第2金屬層所形成之範圍具有圍繞第1金屬層且完全地覆蓋至側面之構造的電極。

2. 如申請專利範圍第1項所述的矽半導體元件之電極構造，其中，第1金屬層由Al, Ti, W或Au中之一種所構成，第2金屬層由Cu, Ni或Au（第1金屬層為Au時施以直接疊層時係除外）中之一種所構成者。

3. 如申請專利範圍第1項或第2項所述的矽半導體元件之電極構造，其中，在第1金屬層與第2金屬層之間插入Ni或Cr（但是第2金屬層為Ni時係被限定於Cr）之中間金屬層，且該中間金屬層係完全地覆蓋第1金屬層。又介經第2金屬層完全地覆蓋第1金屬層及中間金屬層者。

4. 一種矽半導體元件之電極構造，屬於申請專利範圍第1項至第3項中任何一項所述的矽半導體元件，其特徵為：保留電極表面之所定範圍，以絕緣物遮蔽周圍者。

5. 一種焊料粘附矽元件之製造方法，其特徵為：在矽基板，疊層第1金屬層，完全覆蓋該金屬層地疊層中間金屬層，完全覆蓋第1金屬層及中間金屬層地疊層第2金屬層，然後以絕緣物覆蓋該金表面，再經阻礙，蝕刻而開設該電極表面之所定範圍的窗，然後在該半導體元件之窗部分選擇性地附與黏接性，在該黏接部附著焊料粉末，經

（請先閱讀背面之注意事項再填寫本頁）

表

訂

六、申請專利範圍

加熱熔融者。

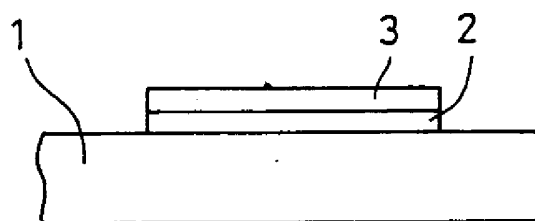
(請先閱讀背面之注意事項再填寫本頁)

裝

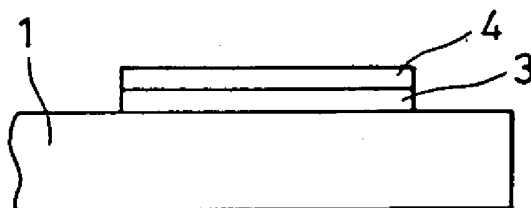
訂

第 1 圖

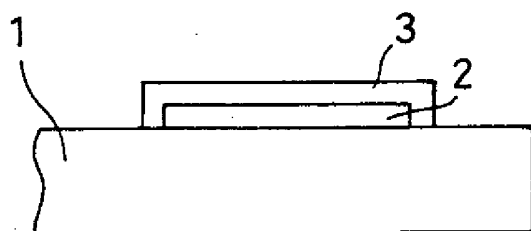
781619



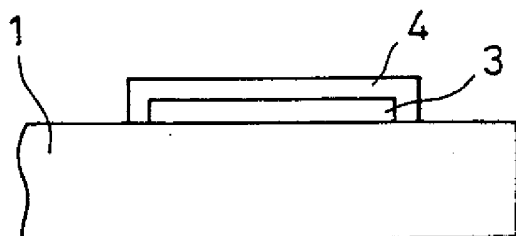
構造 1



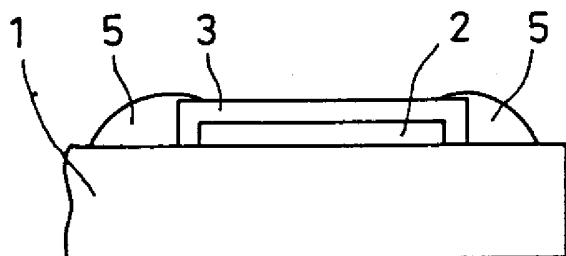
構造 2



構造 3



構造 4



構造 5