

República Federativa do Brasil
Ministério do Desenvolvimento, Indústria
e do Comércio Exterior
Instituto Nacional da Propriedade Industrial.

(21) **PI 1002938-9 A2**



(22) Data de Depósito: 06/08/2010
(43) Data da Publicação: 10/04/2012
(RPI 2153)

(51) *Int.Cl.:*
H04L 27/26
H04N 5/44
H04H 40/18

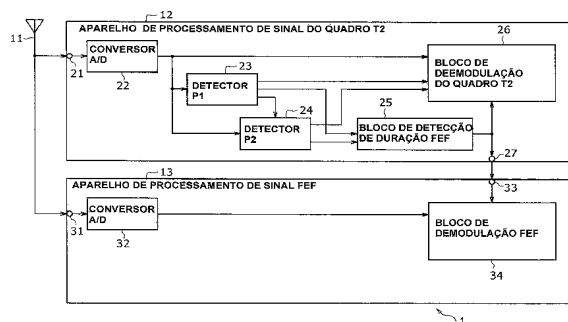
(54) **Título:** APARELHO E MÉTODO DE PROCESSAMENTO DE SINAL, E, SISTEMA DE RECEPÇÃO

(30) **Prioridade Unionista:** 13/08/2009 JP 2009-187804

(73) **Titular(es):** Sony Corporation

(72) **Inventor(es):** John Wilson, Kazuhiro Shimizu, Samuel Atungsiri, Takashi Yokokawa

(57) **Resumo:** APARELHO E MÉTODO DE PROCESSAMENTO DE SINAL, E, SISTEMA DE RECEPÇÃO. É descrito aqui um aparelho de processamento de sinal, incluindo um primeiro bloco de detecção; um segundo bloco de detecção; um bloco de detecção de duração; um bloco de emissão de informação de duração; e um bloco de demodulação.



“APARELHO E MÉTODO DE PROCESSAMENTO DE SINAL, E, SISTEMA DE RECEPÇÃO”

FUNDAMENTOS DA INVENÇÃO

1. CAMPO DA INVENÇÃO

5 A presente invenção refere-se a um aparelho de processamento de sinal, um método de processamento de sinal e um sistema de recepção. Mais particularmente, a invenção refere-se a um aparelho de processamento de sinal, um método de processamento de sinal e um sistema de recepção adaptados para reduzir a escala de circuitos e diminuir a dissipação de
10 energia.

2. DESCRIÇÃO DA TÉCNICA RELACIONADA

Nos últimos anos foi atestado o uso muito difundido de um esquema de modulação chamado multiplexação de divisão de frequência ortogonal (OFDM) para transmitir sinais digitais. O esquema OFDM envolve
15 ter numerosas subportadoras ortogonais fornecidas dentro da largura de banda e atribuir dados à amplitude e fase de cada uma das subportadoras de modulação digital, através de PSK (Chaveamento de Deslocamento de Fase) e QAM (Modulação de Amplitude de Quadratura). Os sinais de domínio de tempo da OFDM são transmitidos em unidades de símbolos chamadas
20 símbolos OFDM.

O esquema OFDM é aplicado extensivamente em radiodifusões digitais de ondas terrestres que são altamente suscetíveis as interferências de multitrajetos. As radiodifusões digitais de ondas terrestres, adotando o esquema OFDM, são submetidas a padrões, tais como DVB-T
25 (Radiodifusão Terrestre de Vídeo Digital) e ISDB-T (Radiodifusão Terrestre Digital de Serviços Integrados).

Neste ínterim, ETSI (European Telecommunication Standard Institute) está atualmente trabalhando em DVB (Radiodifusão de Vídeo Digital) –T2 como um padrão de radiodifusão digital terrestre de próxima

geração (vide, “DVB Bluebook A122 Rev.1, Codificação e modulação de canal de estrutura de quadro para um sistema de radiodifusão de televisão terrestre digital de segunda geração (DVB-T2); descrito no website DVB, atualizado em 1 de setembro de 2008 (acessado em 5 de agosto de 2009, na Internet em <URL:

De acordo com DVB-T2, dados são transmitidos em unidades de quadros de transmissão chamadas quadros T2. Também de acordo com DVB-T2, o quadro T2 é transmitido multiplexado com um sinal chamado FEF (Quadro de Futura Extensão) tendo uma diferente estrutura daquela do quadro T2.

Geralmente, sob recebimento de um fluxo de sinal transmitido multiplexado com sinais, cada um tendo uma diferente estrutura com base em um esquema diferente, aparelhos de recepção, cada um compatível com um tipo de sinal diferente, detectam e recebem o sinal correspondente independentemente. Sob DVB-T2, um aparelho de recepção, para receber quadros T2, e um aparelho de recepção, para receber FEFs, detectam e recebem o sinal relevante independentemente.

A Fig. 1 é uma vista esquemática mostrando uma estrutura de quadro típica de acordo com DVB-T2.

Sob DVB-T2, como indicado na Fig. 1, quadros T2 e partes FEFs são multiplexados quando transmitidos. Especificamente, cada parte FEFs multiplexada com quadros T2 tem um comprimento predeterminado (comprimento FEF) e é transmitida em intervalos predeterminados (intervalos FEF), cada um elaborado da pluralidade de quadros T2.

Os quadros T2 e as partes FEF, cada um tem um símbolo OFDM P1 (que pode simplesmente ser chamado de símbolo abaixo). P1, juntamente com P2 a serem discutidos mais tarde, é um sinal de preâmbulo

que contém informações necessárias para cada processamento, como demodulação do sinal OFDM.

P1 tem codificada correção de erro de informação de identificação (isto é, contém informações de sinalização) para determinar se o
5 quadro em questão é um quadro T2 ou uma parte FEF.

Segue-se que o aparelho de recepção para receber quadros T2 e o aparelho de recepção para receber partes FEF podem, cada um, detectar quadros T2 ou partes FEF para demodulação, por aquisição da informação contida em P1, enquanto excluindo a influência dos elementos irrelevantes
10 para aumentado desempenho de demodulação.

Quando um dado quadro é um quadro T2, P1 contém outra informação de sinalização. Esta informação, desejada para fins de demodulação, tipicamente inclui o tamanho FFT, para realizar computações FFT de outros símbolos, que não P1 (isto é, o tamanho FFT é o número de
15 amostras (símbolos), submetidas a uma única computação FFT). Isto é, se o quadro de interesse for um quadro T2, então P1 inclui tal informação, como o tamanho FFT e modo de transmissão necessário para demodulação P2. Segue-se que para demodular P2 deseje-se demodular P1 primeiro.

No quadro T2, o símbolo P1 é seguido pelos símbolos P2, símbolos chamados cada um de “Normal”, e um símbolo chamado FC
20 (Fechamento de Quadro), nesta ordem.

Cada símbolo OFDM é geralmente elaborado de um símbolo efetivo e um intervalo de proteção. O símbolo efetivo constitui um período de sinal em que IFFT é realizado sob demodulação. O intervalo de proteção é
25 formado tendo-se uma forma de onda parcial da última parte do símbolo efetivo copiada, não modificada para o início do símbolo efetivo. Na Fig. 1, cada intervalo de proteção é indicado como GI; P1 não tem qualquer G1.

P2 contém pré-sinalização L1 (PRE L1) e pós-sinalização L1 (POST L1).

A pré-sinalização L1 inclui a informação necessária para demodular a pós-sinalização L1. A pós-sinalização L1 inclui informações desejadas de cada aparelho de recepção para acesso à camada física (isto é, canais de camadas).

5 A pré-sinalização L1 inclui tais informações como o comprimento GI, um padrão piloto (PP) representativo dos locais de sinal piloto indicando que símbolos (subportadoras) contêm sinais pilotos como sinais conhecidos, a presença ou ausência de uma extensão de largura de banda de transmissão (BWT_EXT), para transmitir o sinal OFDM e o número
10 de símbolos OFDM incluídos em um quadro T2 (NDSYM). Estes pedaços de informações incluídos na pré-sinalização L1 constituem as informações necessárias para demodular símbolos de dados (incluindo FC).

 A outra pré-sinalização L1 inclui informações fornecendo mais detalhes de uma duração FEF (comprimento FEF, intervalo FEF, etc.,
15 mostrados na Fig. 1), bem como informações relacionadas indicativas do tipo FEF (tipo FEF).

 Assim, o aparelho de recepção, para receber quadros T2, e o aparelho de recepção, para receber FEFs, podem, cada um, detectar quadros T2 ou partes FEF com mais precisão, para fins de demodulação, adquirindo-
20 se as informações de dentro de P2, ao mesmo tempo excluindo-se mais precisamente a influência dos elementos irrelevantes para aumentado desempenho de demodulação.

 No exemplo da Fig. 1, dois P2s são mostrados localizados em um quadro T2. Na prática, cada quadro T2 pode acomodar 1 através de 16 P2s
25 como símbolos OFDM.

SUMÁRIO DA INVENÇÃO

Onde um fluxo de sinal é transmitido multiplexado com uma pluralidade de sinais, cada um tendo uma diferente estrutura com base em um esquema diferente, cada aparelho de recepção compatível com um diferente

tipo de sinal é para detectar e receber o sinal correspondente independentemente. Em tais casos, deseja-se que cada aparelho de recepção possua seu próprio arranjo para a detecção, reprodução síncrona e demodulação do sinal de interesse.

5 DVB-T2 não faz exceção à regra acima. Sob DVB-T2, cada aparelho de recepção para receber quadros T2 ou para receber FEFs espera-se que tenha os arranjos necessários para sincronicamente reproduzir e demodular o sinal multiplexado sendo recebido.

Entretanto, alguns processos, tais como aqueles para detectar
10 P1 e P2 do sinal multiplexado recebido e adquirir a informação de sinalização, são comuns ao aparelho de recepção para recepção do quadro T2 e para o aparelho de recepção para recepção FEF. Isto significa que existe uma redundância de arranjos de processamento incorporados em diferentes tipos de aparelhos de recepção.

15 As formas de realização da presente invenção foram feitas em vista das circunstâncias acima e provêem um aparelho de processamento de sinal, um método de processamento de sinal e um sistema de recepção adaptados para reduzir a escala de circuitos e diminuir a dissipação de energia.

20 Na realização da presente invenção e de acordo com uma sua forma de realização, é provido um aparelho de processamento de sinal incluindo primeiro meio de detecção, para detectar um primeiro sinal de preâmbulo de um sinal multiplexado composto da pluralidade de sinais, cada um contendo o primeiro sinal de preâmbulo e tendo uma diferente estrutura;
25 segundo meio de detecção, configurado de modo que as informações que são incluídas no primeiro sinal de preâmbulo detectado pelo primeiro meio de detecção e identificando cada um da pluralidade de sinais, indicam um primeiro sinal, então o segundo meio de detecção detecta um segundo sinal de preâmbulo em seguida ao primeiro sinal de preâmbulo; meio de detecção de

duração, para detectar uma duração do segundo sinal do sinal multiplexado com base em informações incluídas no segundo sinal de preâmbulo detectado pelo segundo meio de detecção; meio de emissão de informação de duração, para emitir informações acerca da duração do segundo sinal detectado pelo
5 meio de detecção de duração para outro aparelho de processamento de sinal, configurado para demodular um dos primeiro e segundo sinais do sinal multiplexado; e meio de demodulação, para demodular o outro dos primeiro e segundo sinais do sinal multiplexado com base em informações incluídas no primeiro sinal de preâmbulo, sobre as informações incluídas no segundo sinal
10 de preâmbulo e nas informações acerca da duração do segundo sinal detectado pelo meio de detecção de duração.

Preferivelmente, o aparelho de processamento de sinal da invenção pode ainda incluir meio de conversão A/D para converter o sinal multiplexado em um sinal digital.

15 Preferivelmente, o aparelho de processamento de sinal da invenção pode ainda incluir meio de emissão de sinal para emitir o sinal digital convertido pelo meio de conversão A/D para aquele outro aparelho de processamento de sinal.

Preferivelmente, o aparelho de processamento de sinal da
20 invenção pode ainda incluir o primeiro meio de emissão de informação para emitir as informações incluídas no segundo sinal de preâmbulo para aquele outro aparelho de processamento de sinal.

Preferivelmente, o aparelho de processamento de sinal da
25 invenção pode ainda incluir o segundo meio de emissão de informações, para produzir as informações incluídas no primeiro sinal de preâmbulo para aquele outro aparelho de processamento de sinal.

De acordo com outra forma de realização da presente invenção, é provido um método de processamento de sinal incluindo as etapas de fazer com que um aparelho de processamento de sinal detecte um primeiro

5 sinal de preâmbulo de um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo o primeiro sinal de preâmbulo e tendo uma diferente estrutura; se a informação for incluída no primeiro sinal de preâmbulo detectado e identificar cada um da pluralidade de sinais indicando um primeiro sinal, então fazendo com que o aparelho de processamento de sinal detecte um segundo sinal de preâmbulo seguido do primeiro sinal de preâmbulo; fazendo com que o aparelho de processamento de sinal detecte uma duração de um segundo sinal do sinal multiplexado com base em informações incluídas no segundo sinal de preâmbulo detectado; fazendo com
10 que o aparelho de processamento de sinal emita informações acerca da duração do segundo sinal detectado para outro aparelho de processamento de sinal, configurado para demodular um dos primeiro e segundo sinais do sinal multiplexado; e fazendo com que o aparelho de processamento de sinal demodule o outro dos primeiro e segundo sinais do sinal multiplexado com
15 base em informações incluídas no primeiro sinal de preâmbulo, nas informações incluídas no segundo sinal de preâmbulo e nas informações acerca da duração do segundo sinal.

De acordo com uma outra forma de realização da presente invenção, é provido um aparelho de processamento de sinal incluindo meio de
20 entrada de informação de duração, configurado de modo que se a informação for incluída em um primeiro sinal de preâmbulo detectado de um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo o primeiro sinal de preâmbulo e tendo uma diferente estrutura, e identificar cada um da pluralidade de sinais indicando um primeiro sinal, então o meio de
25 entrada de informação de duração introduz informações acerca da duração de um segundo sinal detectado do sinal multiplexado com base em informações incluídas em um segundo sinal de preâmbulo detectado em seguida ao primeiro sinal de preâmbulo, as informações acerca da duração do segundo sinal sendo introduzidas de outro aparelho de processamento de sinal,

configurado para demodular um dos primeiro e segundo sinais do sinal multiplexado; e meio de demodulação para demodular o outro dos primeiro e segundo sinais do sinal multiplexado com base na segunda entrada de informação de duração de sinal através do meio de entrada de informações.

5 Preferivelmente, o aparelho de processamento de sinal da invenção pode ainda incluir meio de conversão A/D para converter o sinal multiplexado em um sinal digital; em que o meio de demodulação pode demodular o outro sinal do sinal multiplexado, utilizando o sinal digital convertido pelos meio de conversão A/D.

10 Preferivelmente, o aparelho de processamento de sinal da invenção pode ainda incluir meio de entrada de sinal para introduzir um sinal digital convertido do sinal multiplexado daquele outro aparelho de processamento de sinal; em que o meio de demodulação pode demodular o outro sinal do sinal multiplexado, utilizando a entrada de sinal digital através
15 do bloco de entrada de sinal.

Preferivelmente, o aparelho de processamento de sinal da invenção pode ainda incluir primeiro meio de entrada de informações, para introduzir as informações incluídas no segundo sinal de preâmbulo daquele outro aparelho de processamento de sinal; em que o meio de demodulação
20 pode demodular o outro sinal do sinal multiplexado com base também em informações incluídas no primeiro sinal de preâmbulo.

Preferivelmente, o aparelho de processamento de sinal da invenção pode ainda incluir segundo meio de entrada de informações, para introduzir as informações incluídas no primeiro sinal de preâmbulo daquele
25 outro aparelho de processamento de sinal; em que o meio de demodulação pode demodular o outro sinal do sinal multiplexado com base também nas informações incluídas no primeiro sinal de preâmbulo.

De acordo com ainda outra forma de realização da presente invenção, é provido um método de processamento de sinal, incluindo as

etapas de informações que são incluídas em um primeiro sinal de preâmbulo detectado de um sinal multiplexado, composto de uma pluralidade de sinais, cada um contendo o primeiro sinal de preâmbulo e tendo uma diferente estrutura e que identifica cada um da pluralidade de sinais indicando um primeiro sinal, em seguida fazendo com que o aparelho de processamento de sinal introduza informações acerca de uma duração de um segundo sinal detectado do sinal multiplexado, com base em informações incluídas em um segundo sinal de preâmbulo detectado em seguida ao primeiro sinal de preâmbulo, as informações acerca da duração do segundo sinal sendo introduzidas por outro aparelho de processamento de sinal, configurado para demodular um dos primeiro e segundo sinais do sinal multiplexado; e fazendo com que o aparelho de processamento de sinal demodule o outro dos primeiros e segundo sinais do sinal multiplexado com base na informação de duração do segundo sinal que foi introduzido.

De acordo com ainda outra forma de realização da presente invenção, é provido um aparelho de processamento de sinal incluindo um primeiro bloco de processamento de sinal, configurado para extrair um de um primeiro e um segundo sinal, de um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo um primeiro sinal de preâmbulo e tendo uma diferente estrutura; e um segundo bloco de processamento de sinal, configurado para extrair o outro dos primeiro e segundo sinais do sinal multiplexado; em que o primeiro bloco de processamento de sinal inclui primeiro meio de detecção, para detectar o primeiro sinal de preâmbulo do sinal multiplexado, segundo meio de detecção, configurado de modo que se a informação for incluída no primeiro sinal de preâmbulo detectado pelo primeiro meio de detecção e identificar cada um da pluralidade de sinais indicando um primeiro sinal, então o segundo meio de detecção detecta um segundo sinal de preâmbulo em seguida ao primeiro sinal de preâmbulo, meio de detecção de duração, para detectar uma duração de um segundo sinal do

5 sinal multiplexado, com base em informações incluídas no segundo sinal de preâmbulo detectado pelo segundo meio de detecção, meio de emissão de informação de duração, para emitir informações acerca da duração do segundo sinal detectado pelo meio de detecção de duração para o segundo
10 bloco de processamento de sinal, e meio de demodulação, para demodular um dos primeiro e segundo sinais do sinal multiplexado com base em informações incluídas no primeiro sinal de preâmbulo, em informações incluídas no segundo sinal de preâmbulo e em informações acerca da duração do segundo sinal detectado pelo meio de detecção de duração, e o segundo
15 bloco de processamento de sinal inclui meio de entrada de informação de duração para introduzir a segunda informação de duração de sinal do primeiro bloco de processamento de sinal; e meio de demodulação para demodular o outro dos primeiro e segundo sinais do sinal multiplexado com base na segunda entrada de informação de duração de sinal através do meio de entrada de informação de duração.

De acordo com já outra forma de realização da presente invenção, é provido um método de processamento de sinal para uso com um aparelho de processamento de sinal tendo um primeiro e um segundo bloco de processamento de sinal, o método de processamento de sinal incluindo as
20 etapas de fazer com que o primeiro bloco de processamento de sinal detecte um primeiro sinal de preâmbulo de um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo o primeiro sinal de preâmbulo e tendo uma diferente estrutura; se a informação for incluída no primeiro sinal de preâmbulo e identificar cada um da pluralidade de sinais indicando um
25 primeiro sinal, então fazendo com que o primeiro bloco de processamento de sinal detecte um segundo sinal de preâmbulo em seguida ao primeiro sinal de preâmbulo; fazendo com que o primeiro bloco de processamento de sinal detecte uma duração de um segundo sinal detectado do sinal multiplexado com base em informações incluídas no segundo sinal de preâmbulo detectado;

fazendo com que o primeiro bloco de processamento de sinal emita informações acerca da duração do segundo sinal detectado para o bloco de processamento do segundo sinal; fazendo com que o primeiro bloco de processamento de sinal demodule um dos primeiro e segundo sinais do sinal multiplexado com base em informações incluídas no primeiro sinal de preâmbulo, em informações incluídas no segundo sinal de preâmbulo e em informações acerca da duração do segundo sinal; fazendo com que o segundo bloco de processamento de sinal introduza as informações acerca da duração do segundo sinal do primeiro bloco de processamento de sinal; e fazendo com que o segundo bloco de processamento de sinal demodule o outro dos primeiro e segundo sinais do sinal multiplexado com base na entrada de informações acerca da duração do segundo sinal que foi introduzido.

De acordo com outra forma de realização da presente invenção, é provido um sistema de recepção incluindo um bloco de aquisição configurado para adquirir um sinal via um canal de transmissão; e um bloco de processamento de decodificação do canal de transmissão, configurado para realizar um processo de decodificação de canal de transmissão do sinal adquirido via o canal de transmissão, o processo de decodificação de canal de transmissão incluindo pelo menos um processo de demodulação; em que o sinal adquirido via o canal de transmissão é um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo um primeiro sinal de preâmbulo e tendo uma diferente estrutura, e o bloco de processamento de decodificação do canal de transmissão incluindo primeiro meio de detecção, para detectar o primeiro sinal de preâmbulo do sinal multiplexado, segundo meio de detecção, configurado de modo que se a informação for incluída no primeiro sinal de preâmbulo detectado pelo primeiro meio de detecção e identificar cada um da pluralidade de sinais indicando um primeiro sinal, então o segundo meio de detecção detecta um segundo sinal de preâmbulo em seguida ao primeiro sinal de preâmbulo, meio de detecção de duração, para

detectar uma duração de um segundo sinal do sinal multiplexado com base em informações incluídas no segundo sinal de preâmbulo detectado pelo segundo meio de detecção, meio de emissão de informação de duração, para emitir informações acerca da duração do segundo sinal detectado pelo meio de
5 detecção de duração para um aparelho configurado para demodular um dos primeiro e segundo sinais do sinal multiplexado, e meio de demodulação, para demodular o outro dos primeiro e segundo sinais do sinal multiplexado com base em informações incluídas no primeiro sinal de preâmbulo, em informações incluídas no segundo sinal de preâmbulo e em informações
10 acerca da duração do segundo sinal detectado pelo meio de detecção de duração.

De acordo com uma outra forma de realização da presente invenção, é provido um sistema de recepção incluindo um bloco de processamento de decodificação do canal de transmissão, configurado para
15 realizar um processo de decodificação de canal de transmissão em um sinal adquirido via um canal de transmissão, o processo de decodificação do canal de transmissão incluindo pelo menos um processo de demodulação; e um bloco de processamento de decodificação da fonte de informação, configurado para realizar um processo de decodificação da fonte de
20 informação no sinal tendo sofrido o processo de decodificação de canal de transmissão, o processo de decodificação da fonte de informação incluindo pelo menos o processo de expandir informações comprimidas para restaurar informações originais; em que o sinal adquirido via o canal de transmissão é um sinal multiplexado composto de uma pluralidade de sinais, cada um
25 contendo um primeiro sinal de preâmbulo e tendo uma diferente estrutura, e o bloco de processamento de decodificação do canal de transmissão incluindo primeiro meio de detecção, para detectar o primeiro sinal de preâmbulo do sinal multiplexado, segundo meio de detecção, configurado de modo que se a informação for incluída no primeiro sinal de preâmbulo detectado pelo

primeiro meio de detecção e identificar cada um da pluralidade de sinais indicando um primeiro sinal, então o segundo meio de detecção detecta um segundo sinal de preâmbulo em seguida ao primeiro sinal de preâmbulo, meio de detecção de duração, para detectar uma duração de um segundo sinal do
5 sinal multiplexado com base em informações incluídas no segundo sinal de preâmbulo detectado pelo segundo meio de detecção, meio de emissão de informação de duração, para emitir informações acerca da duração do segundo sinal detectado pelo meio de detecção de duração para um aparelho configurado demodular um dos primeiro e segundo sinais do sinal
10 multiplexado, e meio de demodulação, para demodular o outro dos primeiro e segundo sinais do sinal multiplexado com base em informações incluídas no primeiro sinal de preâmbulo, em informações incluídas no segundo sinal de preâmbulo e em informações acerca da duração do segundo sinal detectado pelo meio de detecção de duração.

15 De acordo com mesmo outra forma de realização da presente invenção, é provido um sistema de recepção incluindo um bloco de processamento de decodificação do canal de transmissão, configurado para realizar um processo de decodificação de canal de transmissão em um sinal adquirido via um canal de transmissão, o processo de decodificação de canal
20 de transmissão incluindo pelo menos um processo de demodulação; e um bloco de emissão configurado para emitir uma imagem ou um som com base no sinal tendo sofrido o processo de decodificação de canal de transmissão; em que o sinal adquirido via o canal de transmissão é um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo um primeiro sinal
25 de preâmbulo e tendo uma diferente estrutura, e o bloco de processamento de decodificação do canal de transmissão incluindo primeiro meio de detecção, para detectar o primeiro sinal de preâmbulo do sinal multiplexado, segundo meio de detecção, configurado de modo que se a informação for incluída no primeiro sinal de preâmbulo detectado pelo primeiro meio de detecção e

identificar cada um da pluralidade de sinais indicando um primeiro sinal, então o segundo meio de detecção detecta um segundo sinal de preâmbulo em seguida ao primeiro sinal de preâmbulo, meio de detecção de duração, para detectar uma duração de um segundo sinal do sinal multiplexado com base em

5 informações incluídas no segundo sinal de preâmbulo detectado pelo segundo meio de detecção, meio de emissão de informação de duração, para emitir informações acerca da duração do segundo sinal detectado pelo meio de detecção de duração para um aparelho configurado demodular um dos primeiro e segundo sinais do sinal multiplexado, e meio de demodulação, para

10 demodular o outro dos primeiro e segundo sinais do sinal multiplexado com base em informações incluídas no primeiro sinal de preâmbulo, em informações incluídas no segundo sinal de preâmbulo e em informações acerca da duração do segundo sinal detectado pelo meio de detecção de duração.

15 De acordo com ainda outra forma de realização da presente invenção, é provido um sistema de recepção incluindo um bloco de processamento de decodificação do canal de transmissão, configurado para realizar um processo de decodificação de canal de transmissão em um sinal adquirido via um canal de transmissão, o processo de decodificação de canal

20 de transmissão incluindo pelo menos um processo de demodulação; e um bloco de gravação configurado para registrar o sinal tendo suportado o processo de decodificação de canal de transmissão; em que o sinal adquirido via o canal de transmissão é um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo um primeiro sinal de preâmbulo e

25 tendo uma diferente estrutura e o bloco de processamento de decodificação do canal de transmissão incluindo primeiro meio de detecção, para detectar o primeiro sinal de preâmbulo do sinal multiplexado, segundo meio de detecção, configurado de modo que se a informação for incluída no primeiro sinal de preâmbulo detectado pelo primeiro meio de detecção e identificar

cada um da pluralidade de sinais indicando um primeiro sinal, então o segundo meio de detecção detecta um segundo sinal de preâmbulo em seguida ao primeiro sinal de preâmbulo, meio de detecção de duração, para detectar uma duração de um segundo sinal do sinal multiplexado com base em informações incluídas no segundo sinal de preâmbulo detectado pelo segundo meio de detecção, meio de emissão de informação de duração, para emitir informações acerca da duração do segundo sinal detectado pelo meio de detecção de duração para um aparelho configurado demodular um dos primeiro e segundo sinais do sinal multiplexado, e meio de demodulação, para demodular o outro dos primeiro e segundo sinais do sinal multiplexado com base em informações incluídas no primeiro sinal de preâmbulo, em informações incluídas no segundo sinal de preâmbulo e em informações acerca da duração do segundo sinal detectado pelo meio de detecção de duração.

De acordo com algumas das formas de realização da invenção resumidas acima, um primeiro sinal de preâmbulo é detectado de um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo o primeiro sinal de preâmbulo e tendo uma diferente estrutura. Se a informação for incluída no primeiro sinal de preâmbulo detectado e identificar cada um da pluralidade de sinais indicando um primeiro sinal, então um segundo sinal de preâmbulo é detectado em seguida ao primeiro sinal de preâmbulo. Uma duração de um segundo sinal do sinal multiplexado é detectada com base em informações incluídas no segundo sinal de preâmbulo detectado. As informações acerca da duração do segundo sinal detectado são emitidas para outro aparelho de processamento de sinal, configurado para demodular um dos primeiro e segundo sinais do sinal multiplexado. O outro dos primeiro e segundo sinais do sinal multiplexado é então demodulado com base em informações incluídas no primeiro sinal de preâmbulo, em informações incluídas no segundo sinal de preâmbulo e em informações acerca da duração

do segundo sinal.

De acordo com algumas outras formas de realização da invenção resumidas acima, se a informação for incluída em um primeiro sinal de preâmbulo detectado de um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo o primeiro sinal de preâmbulo e tendo uma diferente estrutura e identificar cada um da pluralidade de sinais indicando um primeiro sinal, então a informação é introduzida acerca da duração de um segundo sinal detectado do sinal multiplexado com base em informações incluídas em um segundo sinal de preâmbulo detectado em seguida ao primeiro sinal de preâmbulo, as informações acerca da duração do segundo sinal sendo introduzidas por outro aparelho de processamento de sinal, configurado para demodular um dos primeiro e segundo sinais do sinal multiplexado. O outro dos primeiro e segundo sinais do sinal multiplexado é em seguida demodulado com base em informações de duração do segundo sinal que foi introduzido.

De acordo com ainda outras formas de realização da invenção resumidas acima, um primeiro bloco de processamento de sinal é feito detectar um primeiro sinal de preâmbulo de um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo o primeiro sinal de preâmbulo e tendo uma diferente estrutura; Se a informação for incluída no primeiro sinal de preâmbulo e identificar cada um da pluralidade de sinais indicando um primeiro sinal, então um segundo sinal de preâmbulo é detectado em seguida ao primeiro sinal de preâmbulo. O primeiro bloco de processamento de sinal é feito detectar uma duração de um segundo sinal detectado do sinal multiplexado com base em informações incluídas no segundo sinal de preâmbulo detectado. As informações acerca da duração do segundo sinal detectado são emitidas para um segundo bloco de processamento de sinal. Um dos primeiro e segundo sinais do sinal multiplexado é demodulado com base em informações incluídas no primeiro

5 sinal de preâmbulo, em informações incluídas no segundo sinal de preâmbulo e em informações acerca da duração do segundo sinal. O segundo bloco de processamento de sinal é feito introduzir a informação acerca da duração do segundo sinal do primeiro bloco de processamento de sinal. O outro dos primeiro e segundo sinais do sinal multiplexado é em seguida demodulado com base na entrada de informações acerca da duração do segundo sinal que foi introduzido.

De acordo com ainda outras formas de realização da invenção resumidas acima, um primeiro sinal de preâmbulo é detectado de um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo um primeiro sinal de preâmbulo e tendo uma diferente estrutura. Se a informação for incluída no primeiro sinal de preâmbulo e identificar cada um da pluralidade de sinais indicando um primeiro sinal, então um segundo sinal de preâmbulo é detectado em seguida ao primeiro sinal de preâmbulo. Uma duração de um segundo sinal do sinal multiplexado é detectada com base em informações incluídas no segundo sinal de preâmbulo detectado. As informações acerca da duração do segundo sinal detectado são emitidas para um aparelho configurado para demodular um dos primeiro e segundo sinais do sinal multiplexado. O outro dos primeiro e segundo sinais do sinal multiplexado é demodulado com base em informações incluídas no primeiro sinal de preâmbulo, em informações incluídas no segundo sinal de preâmbulo e em informações acerca da duração do segundo sinal.

O aparelho de processamento de sinal das formas de realização da presente invenção pode ser um aparelho independente ou um bloco ou blocos internos constituindo parte de um único aparelho.

Os programas das formas de realização da presente invenção podem ser oferecidos transmitidos via meio de transmissão ou registrados em meio de armazenagem.

As formas de realização da presente invenção, quando

adequadamente realizadas, como resumido acima, podem reduzir a escala de circuitos, diminuir a dissipação de energia e eficazmente demodular sinais multiplexados.

BREVE DESCRIÇÃO DOS DESENHOS

5 A Fig. 1 é uma vista esquemática mostrando uma estrutura de quadro para DVB-T2;

 A Fig. 2 é um diagrama em blocos mostrando um primeiro exemplo de configuração de um sistema de processamento de sinal em que as formas de realização da presente invenção são aplicadas;

10 A Fig. 3 é um fluxograma explanatório de um processo de modulação realizado por um aparelho de processamento de sinal do quadro T2;

 A Fig. 4 é um fluxograma explanatório de um processo de modulação realizado por um aparelho de processamento de sinal FEF;

15 A Fig. 5 é um diagrama em blocos mostrando um segundo exemplo de configuração do sistema de processamento de sinal em que as formas de realização da presente invenção são aplicadas;

 A Fig. 6 é um fluxograma explanatório de outro processo de modulação realizado pelo aparelho de processamento de sinal do quadro T2;

20 A Fig. 7 é um fluxograma explanatório de outro processo de modulação realizado pelo aparelho de processamento de sinal FEF;

 A Fig. 8 é um diagrama em blocos de um terceiro exemplo de configuração do sistema de processamento de sinal em que as formas de realização da presente invenção são aplicadas.

25 A Fig. 9 é um fluxograma explanatório de outro processo de modulação realizado pelo aparelho de processamento de sinal do quadro T2.

 A Fig. 10 é um fluxograma explanatório de outro processo de modulação realizado pelo aparelho de processamento de sinal FEF;

 A Fig. 11 é um diagrama em blocos mostrando um quarto

exemplo de configuração do sistema de processamento de sinal em que as formas de realização da presente invenção são aplicadas;

A Fig. 12 é um diagrama em blocos mostrando um quinto exemplo de configuração do sistema de processamento de sinal em que as formas de realização da presente invenção são aplicadas;

A Fig. 13 é um diagrama em blocos mostrando um primeiro exemplo de configuração de um sistema de recepção em que as formas de realização da presente invenção são aplicadas;

A Fig. 14 é um diagrama em blocos mostrando um segundo exemplo de configuração do sistema de recepção em que as formas de realização da presente invenção são aplicadas;

A Fig. 15 é um diagrama em blocos mostrando um terceiro exemplo de configuração do sistema de recepção em que as formas de realização da presente invenção são aplicadas; e

A Fig. 6 é um diagrama em blocos mostrando uma estrutura de hardware típica de um computador.

DESCRIÇÃO DETALHADA DAS FORMAS DE REALIZAÇÃO PREFERIDAS

A seguinte é uma descrição de uma primeira e uma segunda formas de realização do aparelho de processamento de sinal em que as formas de realização da presente invenção são aplicadas. A descrição será dada sob os seguintes tópicos:

1. Primeira forma de realização (exemplos de configuração do sistema de processamento de sinal)
2. Segunda forma de realização (exemplos de configuração do sistema de recepção)

<1. Primeira forma de realização>

[Exemplo de configuração do sistema de processamento de sinal]

A Fig. 2 é um diagrama em blocos mostrando um primeiro

exemplo de configuração do sistema de processamento de sinal em que as formas de realização da presente invenção são aplicadas.

O sistema de processamento de sinal 1 da Fig. 2 recebe um sinal elaborado dos quadros T2 multiplexados com partes FEF (quadro de futura extensão) de acordo com DVB (Radiodifusão de Vídeo)- T2, como ilustrado na Fig. 1. Isto é, o sistema de processamento de sinal 1 recebe um sinal multiplexado composto de uma pluralidade de sinais, cada um tendo uma diferente estrutura, tal como quadros T2 e partes FEF mostrados na Fig. 1, e extratos, tais como quadros T2 e partes FEF do sinal multiplexado.

O sistema de processamento de sinal 1 é constituído por uma antena 11, um aparelho 12 de processamento de sinal do quadro T2, e um aparelho 13 de processamento de sinal FEF. O aparelho 12 de processamento de sinal do quadro T2 e o aparelho 13 de processamento de sinal FEF podem, cada um, estar composto de um LSI para uso em um aparelho de TV.

A antena 11 recebe um sinal multiplexado, tendo quadros T2 e partes FEF multiplexados ali. O sinal multiplexado recebido é enviado pela antena 11 para o aparelho 12 de processamento de sinal do quadro T2 e aparelho 13 de processamento de sinal FEF.

O aparelho 12 de processamento de sinal do quadro T2 é composto de um terminal de entrada de sinal 21, um conversor (analógico-digital) A/D 22, um detector P1 23, um detector P2 24, um bloco 25 de detecção de duração FEF, um bloco 26 de demodulação do quadro T2 e um terminal de emissão de informações 27.

O terminal de entrada de sinal 21 introduz o sinal multiplexado vindo pela antena 11 e envia o sinal para o conversor A/D 22. O conversor A/D 22 converte o sinal multiplexado recebido da forma analógica para digital. O sinal multiplexado digital é alimentado ao detector P1 23, detector P2 24 e bloco 26 de demodulação do quadro T2.

O detector P1 23 detecta P1 incluído no sinal multiplexado

vindo do conversor A/D 22. Ilustrativamente, tendo-se a vantagem do fato que P1 contém sua própria cópia, o detector P1 23 observa picos de correlação e, desse modo, detecta o local P1 do sinal multiplexado.

5 Como mostrado na Fig. 1, P1 é encontrado em quadros T2, bem como em partes FEF. Isto é, o quadro T2 e parte FEF são sinais, cada um contendo P1 e tendo uma diferente estrutura.

P1 contém informações de identificação como sinalização (codificação de correção de erro), para determinar se o quadro em questão é um quadro T2 ou uma parte FEF. Se o quadro em questão for um quadro T2, 10 P1 inclui mais informações (sinalização) necessárias para realizar o processo de demodulação, digamos, o tamanho FEF (isto é, número de amostras (símbolos) submetidas a uma única computação FFT) para computações do FFT em outros símbolos que não P1.

O detector P1 23 adquire informações contidas em P1 e 15 informações locais acerca de P1 (chamadas de informação P1 coletivamente abaixo), e alimenta a informação P1, assim obtida, para o detector P2 e bloco de demodulação do quadro T2. O detector P1 23 também envia as informações P1 (informações locais P1, para ser mais específico) ao bloco 25 de detecção de duração FEF.

20 Se as informações de identificação incluídas em P1 indicarem um quadro T2, então o detector P2 24 detecta P2 contido no sinal multiplexado vindo do conversor A/D 22, com base nas informações incluídas em P1 e desejadas para o processo de demodulação. Se as informações de identificação incluídas em P1 indicarem uma parte FEF, então o detector P2 24 para sua operação até o próximo quadro T2 ser detectado.

P2 contém pré-sinalização L1 (PRE L1) e pós-sinalização L1 (POST L1). A pré-sinalização L1 inclui informações necessárias para demodular a pós-sinalização L1. A pós-sinalização L1 inclui informações desejadas pelo aparelho de recepção recebendo este sinal multiplexado para

acesso à camada física (isto é, a seus canais de camada).

A pré-sinalização L1 inclui tais informações como um padrão piloto (PP) indicando em que símbolos sinais piloto (subportadoras) são localizados como sinais conhecidos, a presença ou ausência de uma extensão da largura de banda de transmissão (BWT_EXT), para transmitir o sinal OFDM e o número de símbolos OFDM incluídos em um quadro T2 (NDSYM). Estes pedaços de informações contidas na pré-sinalização L1 são desejados para demodular os símbolos dos dados (incluindo FC).

A pré-sinalização L1 ainda inclui informações especificando a duração FEF abrangendo o comprimento FEF e o intervalo FEF (mostrado na Fig. 1), bem como as informações relacionadas com FEF indicando o tipo de FEF (Tipo_FEF).

O detector P2 24 adquire os pedaços de informações, acima mencionados, incluídos em P2 (chamada de informação P2 coletivamente abaixo), e envia a informação P2 adquirida para o bloco 26 de demodulação do quadro T2. Das informações P2 assim obtidas, o detector P2 24 seleciona o comprimento FEF e o intervalo FEF e envia-os para o bloco 25 de detecção de duração FEF. Alternativamente, o detector P2 24 pode suprir todas as informações relacionadas com FEF para o bloco 25 de detecção de duração FEF.

Com base no comprimento FEF e intervalo FEF, alimentados pelo detector P2 24, o bloco 25 de detecção de duração FEF detecta uma duração das partes FEF (chamada de duração FEF abaixo) do sinal multiplexado. O bloco 25 de detecção de duração FEF envia informações acerca da duração FEF detectada para o bloco 26 de demodulação do quadro T2 e terminal de emissão de informações 27.

Ilustrativamente, o bloco 26 de demodulação do quadro T2 é estruturado de tal maneira para incluir um bloco de computação FEF, um bloco de equalização e um bloco de correção de erro. Determinando-se que o

segmento do sinal multiplexado pelo conversor A/D 22, que não a duração FEF indicada pelas informações do bloco 25 de detecção de duração FEF, é formado por um quadro T2, o bloco 26 de demodulação do quadro T2 demodula o quadro T2 usando as informações do detector P1 23, bem como
5 as informações do detector P2 24. Isto é, o quadro T2 é demodulado pelo bloco 26 de demodulação do quadro T2 através da computação FFT, equalização e correção de erro, antes sendo enviado para blocos a jusante, tais como um decodificador, não mostrado.

O terminal de emissão de informações 27 é conectado a um
10 terminal de entrada de informações 33 do aparelho 13 de processamento de sinal FEF. As informações acerca da duração FEF, detectada pelo bloco 25 de detecção de duração FEF, são emitidas através do terminal de emissão de informações 27 para o aparelho 13 de processamento de sinal FEF.

O aparelho 13 de processamento de sinal FEF é composto de
15 um terminal de entrada de sinal 31, um conversor A/D 32, o terminal de entrada de informações 33 e um bloco de demodulação FEF 34.

O terminal de entrada de sinal 31 introduz o sinal multiplexado pela antena 11 e envia o sinal para o conversor A/D 32. O conversor A/D 32 converte o sinal multiplexado recebido da forma analógica para digital e envia
20 o sinal multiplexado digital para o sinal de demodulação FEF 34. O terminal de entrada de informações 33 introduz as informações acerca da duração FEF pelo aparelho de processamento de sinal do quadro T2 e envia as informações para o bloco de demodulação FEF 34.

Determinando-se que a duração FEF do sinal multiplexado
25 pelo conversor A/D 32, que é indicada pelas informações do terminal de entrada de informações 33, é formada por uma parte FEF, o bloco de demodulação FEF 34 demodula a parte FEF. Como com o bloco 26 de demodulação do quadro T2, o bloco de demodulação FEF 34 pode ser estruturado para incluir um bloco de computação FEF, um bloco de

equalização e um bloco de correção de erro. Os dados demodulados pelo bloco de demodulação FEF 34 são emitidos para blocos a jusante, não mostrados.

No exemplo da Fig. 2, como descrito acima, o aparelho 12 de processamento de sinal do quadro T2 supre o aparelho 13 de processamento de sinal FEF com as informações de duração FEF necessárias para demodular partes FEF. Por esta razão, não se deseja que o aparelho 13 de processamento de sinal FEF tenha um detector P1, um detector P2 e um bloco de detecção de duração FEF para detectar a duração FEF. A menos que a duração FEF seja detectada, o aparelho 13 de processamento de sinal FEF pode parar suas operações de circuito.

Portanto, no sistema de processamento de sinal 1 da Fig. 2, a estrutura de circuitos do aparelho 13 de processamento de sinal FEF é significativamente simplificada. Isto ajuda a reduzir a escala de circuitos e desse modo diminuir a dissipação de energia do aparelho.

[Processo de demodulação típico]

Descrito abaixo com referência ao fluxograma da Fig. 3 está o processo de demodulação realizado pelo aparelho 12 de processamento de sinal do quadro T2 da Fig. 2 para processamento de sinal.

O terminal de entrada de sinal 21 introduz um sinal multiplexado pela antena 11 e envia o sinal para o conversor A/D 22. Sob recebimento do sinal multiplexado pela antena 11, o conversor A/D 22 entra na etapa S11 e converte o sinal da forma analógica para digital. Após a conversão, o conversor A/D 22 alimenta o sinal multiplexado digital para o detector P1 23, detector P2 24 e bloco 26 de demodulação do quadro T2.

No recebimento do sinal multiplexado pelo conversor A/D 22, o detector P1 23 vai para a etapa S12. Na etapa S12, o detector P1 23 detecta P1 incluído no sinal multiplexado. O detector P1 23 prossegue, para adquirir informações P1 e alimentar a informação P1 obtida para o detector P2 24 e

bloco 26 de demodulação do quadro T2. Da informação P1, o detector P1 23 seleciona a informação local P1 e a envia para o bloco 25 de detecção de duração FEF.

Na etapa S13, o detector 24 verifica até determinar se o sinal multiplexado (isto é, seu quadro), atualmente suprido pelo conversor A/D 22, é um quadro T2 com base na informação de identificação como parte da informação P1 do detector P1 23. Se na etapa S13 o quadro do sinal multiplexado for constatado ser um quadro T2, então o detector P2 24 vai para a etapa S14. Na etapa S14, o detector P2 24 detecta P2 incluído no sinal multiplexado pelo conversor A/D 22 baseado na informação P1.

O detector P2 24 adquire a informação incluída em P2 e envia a informação obtida para o bloco 26 de demodulação do quadro T2. Da informação P2 adquirida, o detector P2 24 seleciona o comprimento FEF e intervalo FEF e os envia para o bloco 25 de detecção de duração FEF.

Na etapa S15, o bloco 25 de detecção de duração FEF detecta uma duração FEF do sinal multiplexado com base na informação local P1 do detector P1 23 e do comprimento FEF e intervalo FEF do detector P2 24. O bloco 25 de detecção de duração FEF envia informações acerca da duração FEF detectada para o bloco 26 de demodulação do quadro T2 e terminal de emissão de informações 27.

Na etapa S16, o terminal de emissão de informações 27 emite para o aparelho 13 de processamento de sinal FEF as informações acerca da duração FEF detectada pelo bloco 25 de detecção de duração FEF.

Se na etapa S13 o quadro do sinal multiplexado não for constatado ser um quadro T2, então o detector P2 24 para sua operação e não envia as informações incluídas em P2 para o bloco 25 de detecção de duração FEF. Isto significa que as informações acerca da duração FEF não serão detectadas. Isto é, se na etapa S13 o quadro de interesse não for constatado ser um quadro T2, então as etapas S14 a S16 serão puladas e o controle passado

para a etapa S17.

Na etapa S17, o bloco 26 de demodulação do quadro T2 demodula o quadro T2 com base na duração FEF indicada pelas informações vindas do bloco 25 de detecção de duração FEF. Isto é, determinando-se que
 5 o segmento do sinal multiplexado pelo conversor A/D 22, que não a duração FEF indicada pelas informações do bloco 25 de detecção de duração FEF, é um quadro T2, o bloco 26 de demodulação do quadro T2 demodula o quadro T2 através do uso das informações do detector P1 23, bem como das informações do detector P2 24.

10 Devido aos quadros T2 serem demodulados com base na duração FEF detectada, como descrito acima, o bloco 26 de demodulação do quadro T2 pode excluir a influência da duração FEF sobre a demodulação dos quadros T2. Isto torna possível aumentar o desempenho de demodulação do quadro T2.

15 Descrito abaixo, com referência ao fluxograma da Fig. 4, está o processo de demodulação realizado pelo aparelho 13 de processamento de sinal FEF da Fig. 2 para processamento de sinal.

O terminal de emissão de sinal 31 introduz um sinal multiplexado pela antena 11 e envia o sinal para o conversor A/D 32. No
 20 recebimento do sinal multiplexado pela antena 11, o conversor A/D 32 entra na etapa S31 e converte o sinal da forma analógica para digital. Após a conversão, o conversor A/D 32 envia o sinal multiplexado digital para o bloco 34 de demodulação FEF.

Entretanto, com P1 e P2 detectados pelo aparelho 12 de
 25 processamento de sinal do quadro T2, o terminal de emissão de informações 27 do aparelho 12 emite informações acerca da duração FEF detectada pelo bloco 25 de detecção de duração FEF para o aparelho 13 de processamento de sinal FEF (na etapa S16 da Fig. 3).

Correspondentemente, o terminal de entrada de informações

33 da etapa S32 introduz as informações de duração FEF do aparelho 12 de processamento de sinal do quadro T2 e envia as informações para o bloco 34 de demodulação FEF. Se nenhuma duração FEF for detectada pelo aparelho 12 de processamento de sinal do quadro T2, então a etapa S32 é pulada.

5 Na etapa S33, o bloco 34 de demodulação FEF demodula a parte FEF com base nas informações de duração FEF. Especificamente, determinando-se que a duração FEF do sinal multiplexado pelo conversor A/D 22, que é indicada pelas informações do terminal de entrada de informações 33, é formada por uma parte FEF, o bloco 34 de demodulação
10 FEF demodula a parte FEF.

Como descrito acima, as partes FEF do sinal multiplexado são demoduladas com base nas informações de duração FEF do aparelho 12 de processamento de sinal do quadro T2. Isto possibilita o bloco 34 de demodulação FEF excluir a influência dos quadros T2 na demodulação das
15 partes FEF. Isto, por sua vez, torna possível aumentar o desempenho de demodulação da parte FEF.

Além disso, visto que não há necessidade do aparelho 13 de processamento de sinal FEF detectar uma duração FEF, o aparelho 13 pode parar suas operações de circuito, exceto durante a duração FEF.

20 **[Outro exemplo de configuração do sistema de processamento de sinal]**

A Fig. 5 é um diagrama em blocos mostrando um segundo exemplo de configuração do sistema de processamento de sinal em que as formas de realização da presente invenção são aplicadas. Dos numerais de referência da Fig. 5, aqueles já utilizados na Fig. 2 indicam partes iguais ou
25 correspondentes, e as descrições destas partes serão omitidas abaixo onde redundantes.

O sistema de processamento de sinal 51 da Fig. 5 é composto de uma antena 11, um aparelho 61 de processamento de sinal do quadro T2 e um aparelho 62 de processamento de sinal FEF.

O aparelho 61 de processamento de sinal do quadro T2 é comum ao aparelho 12 de processamento de sinal do quadro T2 da Fig. 2, pelo fato de incluir o terminal de entrada de sinal 21, conversor A/D 22, detector P1 23, detector P2 24, bloco 25 de detecção de duração FEF, bloco 26 de demodulação do quadro T2 e terminal de emissão de informações 27. O aparelho 61 de processamento de sinal do quadro T2 é diferente de sua contraparte 12 da Fig. 2, pelo fato de adicionalmente conter um terminal de emissão de sinal 71.

O aparelho 62 de processamento de sinal FEF é comum ao aparelho 13 de processamento de sinal FEF da Fig. 2, pelo fato de incluir o terminal de entrada de informações 33 e bloco 34 de demodulação FEF. O aparelho 62 de processamento de sinal FEF é diferente de sua contraparte 13 da Fig. 2, pelo fato de excluir o terminal de entrada de sinal 31 e conversor A/D 32, enquanto adicionalmente contendo um terminal de entrada de sinal 81.

No aparelho 61 de processamento de sinal do quadro T2 da Fig. 5, o sinal multiplexado na forma digital pelo conversor A/D 22 é enviado ao detector P1 23, detector P2 24 e bloco 26 de demodulação do quadro T2, bem como para o terminal de emissão de sinal 71.

O terminal de emissão de sinal 71 emite o sinal multiplexado digital, vindo do conversor A/D 22, para o aparelho 62 de processamento de sinal FEF. A emissão de sinal multiplexado digital do terminal de emissão de sinal 71 é introduzida ao terminal de entrada de sinal 81 do aparelho 62 de processamento de sinal FEF. O terminal de entrada de sinal 81 envia o sinal multiplexado digital que foi introduzido para o bloco 34 de demodulação FEF.

Determinando-se que a duração FEF do sinal multiplexado do terminal de entrada de sinal 81, que é indicada pelas informações do terminal de entrada de informações 33, é formada por uma parte FEF, o bloco 34 de

demodulação FEF demodula a parte FEF.

Como com o sistema de processamento de sinal 1 da Fig. 1, não é necessário para o sistema de processamento de sinal 51 da Fig. 5 incorporar um detector P1, um detector P2 e um bloco de detecção de duração FEF. Além disso, o sistema de processamento de sinal 51 da Fig. 5 não tem necessidade de um conversor A/D.

Portanto, no sistema de processamento de sinal 51 da Fig. 5, os circuitos constituindo o aparelho 62 de processamento de sinal FEF podem ser ainda simplificados. O sistema de processamento de sinal 51 é, assim, permitido reduzir mais a escala de seus circuitos e diminuir a dissipação de energia.

[Outro processo de demodulação típico]

Descrito abaixo com referência ao fluxograma da Fig. 6 está o processo de demodulação realizado pelo aparelho 61 de processamento de sinal do quadro T2 da Fig. 5 para processamento de sinal.

O terminal de entrada de sinal 21 introduz um sinal multiplexado pela antena 11 e envia o sinal para o conversor A/D 22. Sob recebimento do sinal multiplexado pela antena 11, o conversor A/D 22 entra na etapa S61 e converte o sinal da forma analógica para digital. Após a conversão, o conversor A/D 22 alimenta o sinal multiplexado digital para o detector P1 23, detector P2 24, bloco 26 de demodulação do quadro T2 e terminal de emissão de sinal 71.

Na etapa S62, o terminal de emissão de sinal 71 emite o sinal multiplexado digital, vindo do conversor A/D 22, para o aparelho 62 de processamento de sinal FEF.

As etapas subsequentes (isto é, etapas S63 a S68) são basicamente as mesmas que as etapas S12 a S17 da Fig. 3 e, assim, não serão mais examinadas.

No processo de demodulação da Fig. 6, como descrito acima,

quadros T2 são também demodulados com base na duração FEF detectada. Isto possibilita o bloco 26 de demodulação do quadro T2 excluir a influência da duração FEF na demodulação dos quadros T2. Isto, por sua vez, torna possível aumentar o desempenho de demodulação do quadro T2.

5 Descrito abaixo com referência ao fluxograma da Fig. 7 está o processo de demodulação realizado pelo aparelho 62 de processamento de sinal FEF da Fig. 5 para processamento de sinal.

10 O terminal de emissão de sinal 71 do aparelho 61 de processamento de sinal do quadro T2 emite, para o aparelho 62 de processamento de sinal FEF (na etapa S62 da Fig.6), o sinal multiplexado convertido pelo conversor A/D 22 da forma analógica para digital, em seguida à entrada através da antena 11.(pág. 44)

15 Correspondentemente, o terminal de entrada de sinal 81 da etapa S81 introduz o sinal multiplexado digital e alimenta-o ao bloco 34 de demodulação FEF.

As etapas subsequentes (isto é, etapas S82 e S83) são basicamente as mesmas que as etapas S32 a S33 da Fig. 4 e, assim, não serão mais examinadas.

20 No processo de demodulação da Fig. 7, como descrito acima, as partes FEF são demoduladas com base na duração FEF, vinda do aparelho 61 de processamento de sinal do quadro T2. Isto possibilita o bloco 34 de demodulação FEF excluir a influência de quadros T2 na demodulação das partes FEF. Isto, por sua vez, torna possível aumentar o desempenho de demodulação da parte FEF.

25 **[Outro exemplo de configuração do sistema de processamento de sinal]**

A Fig. 8 é um diagrama em blocos mostrando um terceiro exemplo de configuração do sistema de processamento de sinal em que as formas de realização da presente invenção são aplicadas. Dos numerais de referência da Fig. 8, aqueles já utilizados na Fig. 2 indicam partes iguais ou

correspondentes e as descrições destas partes serão omitidas abaixo onde redundantes.

O sistema de processamento de sinal 101 da Fig. 8 é composto de uma antena 11, um aparelho 111 de processamento de sinal do quadro T2 e um aparelho 112 de processamento de sinal FEF.

O aparelho 111 de processamento de sinal do quadro T2 é comum ao aparelho 12 de processamento de sinal do quadro T2 da Fig. 2, pelo fato de incluir o terminal de entrada de sinal 21, conversor A/D 22, detector P1 23, detector P2 24, bloco 25 de detecção de duração FEF, bloco 26 de demodulação do quadro T2 e terminal de emissão de informações 27. O aparelho 111 de processamento de sinal do quadro T2 é diferente de sua contraparte 12 da Fig. 2, pelo fato de adicionalmente conter terminais de emissão de informações 121 e 122.

O aparelho 112 de processamento de sinal FEF é comum ao aparelho 13 de processamento de sinal FEF da Fig. 2, pelo fato de incluir o terminal de entrada de sinal 31, conversor A/D 32, terminal de entrada de informações 33 e bloco 34 de demodulação FEF. O aparelho 112 de processamento de sinal FEF é diferente de sua contraparte 13 da Fig. 2, pelo fato de adicionalmente conter terminais de entrada de informações 131 e 132.

No aparelho 111 de processamento de sinal do quadro T2 da Fig. 8, a informação local P1, vinda do detector P1 23, não é suprida somente ao bloco 25 de detecção de duração FEF, porém também ao terminal de emissão de informações 121. Da informação P2, vinda do detector P2 24, as informações relacionadas com FEF são alimentadas ao terminal de emissão de informações 122.

O terminal de emissão de informações 121 emite a informação local P1, vinda do detector P1 23, para o terminal de entrada de informações 131 do aparelho 112 de processamento de sinal FEF. O terminal de emissão de informações 122 emite as informações relacionadas com FEF, vindas do

detector P2 24, para o terminal de entrada de informações 132 do aparelho 112 de processamento de sinal FEF.

O terminal de entrada de informações 131 introduz a informação local P1 do terminal de emissão de informações 121 e emite a
 5 informação para o bloco 34 de demodulação FEF. O terminal de entrada de informações 132 introduz as informações relacionadas com FEF, vindas do terminal de emissão de informações 122, e alimenta a informação para o bloco 34 de demodulação FEF.

Determinando-se que a duração FEF do sinal multiplexado
 10 pelo conversor A/D 32, que é indicada pela informação do terminal de entrada de informações 33, é formada por uma parte FEF, o bloco 34 de demodulação FEF demodula a parte FEF. Para demodulação da parte FEF, o bloco 34 de demodulação FEF utiliza a informação local P1, do terminal de entrada de informações 131, e as informações relacionadas com FEF, do terminal de
 15 entrada de informações 132, quando desejado.

Como descrito acima, o sistema de processamento de sinal 101 da Fig. 8 não tem necessidade de um detector P1, um detector P2 e um bloco de detecção de duração FEF, como com o sistema de processamento de sinal 1 da Fig. 2. Além disso, o bloco 34 de demodulação FEF é suprido com a
 20 informação local P1 e informações relacionadas com FEF, além das informações de duração FEF. Isto possibilita o sistema de processamento de sinal 101 realizar demodulação da parte FEF mais confiavelmente do que antes.

[Outro processo de demodulação típico]

25 Descrito abaixo com referência ao fluxograma da Fig. 9 está o processo de demodulação realizado pelo aparelho 111 de processamento de sinal do quadro T2 da Fig. 8 para processamento de sinal.

O terminal de entrada de sinal 21 introduz um sinal multiplexado pela antena 11 e emite o sinal para o conversor A/D 22. Sob

recebimento do sinal multiplexado pela antena 11, o conversor A/D 22 entra na etapa 111 e converte o sinal da forma analógica para digital. Após a conversão, o conversor A/D 22 alimenta o sinal multiplexado digital para o detector P1 23, detector P2 24 e bloco 26 de demodulação do quadro T2.

5 No recebimento do sinal multiplexado pelo conversor A/D 22, o detector P1 23 vai para a etapa S112. Na etapa S112, o detector P1 23 detecta P1 incluído no sinal multiplexado. O detector P1 23 prossegue para adquirir informações P1 e alimentar a informação P1 adquirida para o detector P2 24 e bloco 26 de demodulação do quadro T2. Da informação P1, o
10 detector P1 23 seleciona a informação local P1 e a envia para o bloco 25 de detecção de duração FEF e terminal de emissão de informações 121.

 Na etapa S113, o terminal de emissão de informações 121 emite a informação P1 (informação local P1, no caso do aparelho 111 de processamento de sinal do quadro T2), vinda do detector P1 23, para o
15 terminal de entrada de informações 131 do aparelho 112 de processamento de sinal FEF.

 Na etapa S114, o detector P2 24 verifica até determinar se o sinal multiplexado (isto é, seu quadro), atualmente suprido pelo conversor A/D 22, é um quadro T2 com base na informação de identificação como parte
20 da informação P1 do detector P1 23. Se na etapa S114 o sinal multiplexado for constatado ser um quadro T2, então o detector P2 24 vai para a etapa S115. Na etapa S115, o detector P2 24 detecta P2 incluído no sinal multiplexado pelo conversor A/D 22 baseado na informação P1.

 O detector P2 24 obtém a informação incluída em P2 e envia a
25 informação obtida para o bloco 26 de demodulação do quadro T2. Da informação P2, assim adquirida, o detector P2 24 seleciona o comprimento FEF e intervalo FEF e os envia para o bloco 25 de detecção de duração FEF. O detector P2 24 ainda adquire a informação incluída em P2 e alimenta a informação adquirida para o bloco 26 de demodulação do quadro T2. Da

informação P2 obtida, o detector P2 24 também seleciona informações relacionadas com FEF e as envia para o terminal de emissão de informações 132.

Na etapa S116, o terminal de emissão de informações 122 emite a informação P2 (informação relacionada com FEF no caso do aparelho 111 de processamento de sinal do quadro T2), vinda do detector P2 24, para o terminal de entrada de informações 132 do aparelho 112 de processamento de sinal FEF.

Na etapa S117, a seção de detecção de duração FEF 25 detecta uma duração FEF do sinal multiplexado com base no comprimento FEF e intervalo FEF da informação alimentada pelo detector P2 24. O bloco 25 de detecção de duração FEF prossegue para suprir informações acerca da duração FEF detectada para o bloco 26 de demodulação do quadro T2 e terminal de emissão de informações 27.

Na etapa S118, o terminal de emissão de informações 27 emite, para o aparelho 13 de processamento de sinal FEF, as informações acerca da duração FEF detectada pelo bloco 25 de detecção de duração FEF.

Se na etapa S114 o sinal multiplexado não for constatado ser um quadro T2, então o detector P2 24 para sua operação e não alimenta a informação incluída em P2 para o bloco 25 de detecção de duração FEF. Consequentemente, a informação acerca da duração FEF não é detectada. Isto é, se na etapa S114 o sinal multiplexado não for determinado ser um quadro T2, então as etapas S115 a S118 são puladas e o controle é passado para a etapa S119.

Na etapa S119, o bloco 26 de demodulação do quadro T2 demodula o quadro T2. Especificamente, determinando-se que o segmento do sinal multiplexado pelo conversor A/D 22, que não a duração FEF indicada pelas informações do bloco 25 de detecção de duração FEF, é formado por um quadro T2, o bloco 26 de demodulação do quadro T2 demodula o quadro

T2 utilizando as informações do detector P1 23, bem como as informações do detector P2 24.

No processo de demodulação da Fig. 9, os quadros T2 são demodulados também com base na duração FEF detectada como descrito acima. Isto possibilita o bloco 26 de demodulação do quadro T2 excluir a
5 influência da duração FEF na demodulação dos quadros T2. Isto, por sua vez, torna possível aumentar o desempenho da demodulação do quadro T2.

Descrito abaixo com referência ao fluxograma da Fig. 10 está o processo de demodulação realizado pelo aparelho 112 de processamento de
10 sinal do quadro T2 da Fig. 2 para processamento de sinal.

O terminal de entrada de sinal 31 introduz um sinal multiplexado pela antena 11 e envia o sinal para o conversor A/D 32. Sob recebimento do sinal multiplexado pela antena 11, o conversor A/D 32 entra na etapa S131 e converte o sinal da forma analógica para digital. Após a
15 conversão, o conversor A/D 32 alimenta o sinal multiplexado digital para o bloco 26 de demodulação do quadro T2.

Neste ponto, o terminal de emissão de informações 121 do aparelho 111 de processamento de sinal do quadro T2 emite o sinal P1 detectado (informação local P1, para ser mais específico) para o aparelho 112
20 de processamento de sinal FEF (na etapa S113 da Fig. 9). Correspondentemente, o terminal de entrada de informações 131 da etapa S132 introduz a informação P1 (informação local P1, no caso do aparelho 112 de processamento de sinal FEF) do aparelho 111 de processamento de sinal do quadro T2 e envia a informação para o bloco 34 de demodulação FEF.

25 O terminal de emissão de informações 122 do aparelho 111 de processamento de sinal do quadro T2 também emite a informação P2 detectada (informação relacionada com FEF, para ser mais específica) para o aparelho 112 de processamento de sinal FEF (na etapa S116 da Fig. 9). Correspondentemente, o terminal de entrada de informações 132 da etapa

S133 introduz a informação P2 (informação relacionada com FEF, no caso do aparelho 112 de processamento de sinal FEF) pelo aparelho 111 de processamento de sinal do quadro T2 e envia a informação para o bloco 34 de demodulação FEF.

5 Além disso, o terminal de emissão de informações 27 do aparelho 111 de processamento de sinal do quadro T2 emite para o aparelho 112 de processamento de sinal FEF (na etapa S118 da Fig. 9) a informação acerca da duração FEF detectada pelo bloco 25 de detecção de duração FEF do aparelho 111 de processamento de sinal do quadro T2.
10 Correspondentemente, o terminal de entrada de informações 33 da etapa S32, introduz a informação de duração FEF pelo aparelho 111 de processamento de sinal do quadro T2 e envia a informação para o bloco 34 de demodulação FEF.

Se o aparelho 111 de processamento de sinal do quadro T2
15 determinar que o quadro atual não é uma parte FEF com base na informação P1, então as etapas S133 e S134 serão saltadas.

Na etapa S135, determinando-se que a duração FEF do sinal multiplexado pelo conversor A/D 32, que é indicada pela informação do terminal de entrada de informações 33, é formada por uma parte FEF, o bloco
20 34 de demodulação FEF demodula a parte FEF. Para demodulação da parte FEF, o bloco 34 de demodulação FEF utiliza a informação local P1, vinda pelo terminal de entrada de informações 131, e as informações relacionadas com FEF do terminal de entrada de informações 132, quando desejado.

Como descrito acima, as partes FEF são demoduladas não
25 somente baseadas na duração FEF do aparelho 111 de processamento de sinal do quadro T2, mas também na informação local P1 do terminal de entrada de informações 131, bem como as informações relacionadas com FEF do terminal de entrada de informações 132. Isto possibilita o bloco 34 de demodulação FEF excluir a influência de quadros T2 na demodulação das

partes FEF. Isto, por sua vez, torna possível aumentar o desempenho da demodulação da parte FEF.

[Outro exemplo de configuração do sistema de processamento de sinal]

a Fig. 11 é um diagrama em blocos mostrando um quarto exemplo de configuração do sistema de processamento de sinal em que as formas de realização da presente invenção são aplicadas. Dos numerais de referência da Fig. 11, aqueles já utilizados na Fig. 2 indicam partes iguais ou correspondentes, e as descrições destas partes serão omitidas abaixo onde redundantes.

O sistema de processamento de sinal 151 da Fig. 11 é composto de uma antena 11, um aparelho 161 de processamento de sinal do quadro T2 e um aparelho 162 de processamento de sinal.

O aparelho 161 de processamento de sinal do quadro T2 é comum ao aparelho 12 de processamento de sinal do quadro T2 da Fig. 2, pelo fato de incluir o terminal de entrada de sinal 21, conversor A/D 22 e bloco 26 de demodulação do quadro T2. O aparelho 161 de processamento de sinal do quadro T2 é diferente de sua contraparte 12 da Fig. 2, pelo fato de excluir o detector P1 23, detector P2 24, bloco 25 de detecção de duração FEF e terminal de emissão de informações 27, enquanto adicionalmente contendo terminais de entrada de informações 171 a 173.

O aparelho 162 de processamento de sinal FEF é comum ao aparelho 13 de processamento de sinal FEF da Fig. 2, pelo fato de incluir o terminal de entrada de sinal 31, conversor A/D 32 e bloco 34 de demodulação FEF. O aparelho 162 de processamento de sinal FEF é diferente de sua contraparte 13 da Fig. 2, pelo fato de adicionalmente conter um detector P1 181, um detector P2 182, um bloco 183 de detecção de duração FEF e terminais de emissão de informações 184 a 186.

No aparelho 161 de processamento de sinal do quadro T2, o conversor A/D 22 converte o sinal multiplexado recebido da forma analógica

para digital e envia o sinal multiplexado para o bloco 26 de demodulação do quadro T2.

Determinando-se que o segmento do sinal multiplexado pelo conversor A/D 22, que não a duração FEF indicada pelas informações do terminal de entrada de informações 173, é formado por um quadro T2, o bloco 26 de demodulação do quadro T2 demodula o quadro T2 usando as informações vindas dos terminais de entrada de informações 171 e 172.

O terminal de entrada de informações 171 introduz a informação P1 pelo terminal de emissão de informações 184 do aparelho 162 de processamento de sinal FEF e alimenta as informações para o bloco 26 de demodulação do quadro T2. O terminal de entrada de informações 172 introduz a informação P2 pelo terminal de emissão de informações 185 do aparelho 162 de processamento de sinal FEF e envia as informações para o bloco 26 de demodulação do quadro T2. O terminal de entrada de informações 173 introduz as informações acerca da duração FEF pelo terminal de emissão de informações 186 do aparelho 162 de processamento de sinal FEF e supre as informações para o bloco 26 de demodulação do quadro T2.

No aparelho 162 de processamento de sinal FEF, entretanto, o conversor A/D 32 converte o sinal multiplexado de forma analógica pelo terminal de entrada de sinal 31 em um sinal multiplexado de forma digital e envia o sinal multiplexado digital para o detector P1 181, detector P2 182 e bloco 34 de demodulação FEF.

Como com o detector P1 23 da Fig. 2, o detector P1 181 detecta P1 incluído no sinal multiplexado pelo conversor A/D 32. O detector P1 181 adquire informações formadas pelas informações incluídas em P1 e pelas informações acerca do local P1 e envia as informações P1 adquiridas para o detector P2 182 e terminal de emissão de informações 184. Também, o detector P1 181 alimenta a informação local P1 para o bloco 183 de detecção

de duração FEF e bloco 34 de demodulação FEF.

Quando as informações de identificação incluídas em P1 identificam um quadro T2, o detector P2 182, igual ao detector P2 24 da Fig. 2, detecta P2 incluído no sinal multiplexado pelo conversor A/D 32 com base nas informações que são incluídas em P1 e que são necessárias para o processo de demodulação.

O detector P2 182 adquire informações P2 e envia as informações P2 adquiridas para o terminal de emissão de informações 185. Das informações P2, assim obtidas, o detector P2 182 seleciona o comprimento FEF e intervalo FEF e alimenta-os para o bloco 183 de detecção de duração FEF. Das informações P2 adquiridas, o detector P2 182 seleciona informações relacionadas com FEF e fornece as informações para o bloco 34 de demodulação FEF. Quando as informações de identificação incluídas em P1 identificam uma parte FEF, o detector P2 182, assim como com o detector P2 24 da Fig. 2, para sua operação até o próximo quadro T2 ser detectado.

Como o bloco 25 de detecção de duração FEF da Fig. 2, o bloco 183 de detecção de duração FEF detecta uma duração FEF, do sinal multiplexado com base no comprimento FEF e intervalo FEF, fornecida pelo detector P2 24. O bloco 183 de detecção de duração FEF emite informações acerca da duração FEF detectada para o bloco 34 de demodulação FEF e terminal de emissão de informações 186.

Determinando-se que a duração FEF do sinal multiplexado pelo conversor A/D 32, que é indicada pelas informações do bloco 183 de detecção de duração FEF, é formada por uma parte FEF, o bloco 34 de demodulação FEF demodula a parte FEF. Para demodular a parte FEF, o bloco 34 de demodulação FEF utiliza as informações locais vindas do detector P1 181 e as informações relacionadas com FEF do detector P2 182, quando desejado.

O terminal de emissão de informações 184 emite a informação

P1, vinda do detector P1 181, para o terminal de entrada de informações 171 do aparelho 161 de processamento de sinal do quadro T2. O terminal de emissão de informações 185 emite as informações P2, alimentadas pelo detector P2 182, para o terminal de entrada de informações 172 do aparelho 161 de processamento de sinal do quadro T2. O terminal de emissão de informações 186 emite as informações de duração FEF, supridas pelo bloco 183 de detecção de duração FEF, para o terminal de entrada de informações 173 do aparelho 161 de processamento de sinal do quadro T2.

Como descrito acima, o detector P1 181, detector P2 182 e bloco 183 de detecção de duração FEF do aparelho 162 de processamento de sinal FEF da Fig. 11 correspondem, respectivamente, ao detector P1 23, detector P2 24 e bloco 25 de detecção de duração FEF do aparelho 12 de processamento de sinal do quadro T2 da Fig. 2.

Isto é, o aparelho 162 de processamento de sinal FEF do sistema de processamento de sinal 151 da Fig. 11 é equivalente ao aparelho 111 de processamento de sinal do quadro T2 do sistema de processamento de sinal 101 da Fig. 8, exceto quanto ao bloco 26 de demodulação do quadro T2 do aparelho 111 ser substituído pelo bloco 34 de demodulação FEF. O aparelho 161 de processamento de sinal do quadro T2 do sistema de processamento de sinal 151 da Fig. 11 é equivalente ao aparelho 161 de processamento de sinal FEF do sistema de processamento 101 da Fig. 8, exceto quanto ao bloco 34 de demodulação FEF do aparelho 161 ser substituído pelo bloco 26 de demodulação do quadro T2.

Segue-se que o processo de demodulação realizado pelo aparelho 161 de processamento de sinal do quadro T2 é basicamente o mesmo que o processo de demodulação mostrado na Fig. 10, exceto que a etapa S135 da Fig. 10 envolve a demodulação do quadro T2. Outras descrições das etapas envolvidas são, assim, redundantes e não serão fornecidas abaixo.

Da mesma forma, o processo de demodulação realizado pelo

aparelho 162 de processamento de sinal FEF é basicamente o mesmo que o processo de demodulação mostrado na Fig. 9, exceto que a etapa S119 da Fig. 9 envolve demodular a parte FEF. Outras descrições das etapas envolvidas são, assim, redundantes e não serão fornecidas abaixo.

5 No exemplo da Fig. 11, como examinado acima, o aparelho 162 de processamento de sinal FEF fornece o aparelho 111 de processamento de sinal do quadro T2 com as informações P1, informações P2 e informações de duração FEF necessárias para demodular os quadros T2. Isto significa que não há necessidade do aparelho 111 de processamento de sinal do quadro T2
10 incorporar o detector P1, detector P2 e bloco de detecção de duração FEF para detectar partes das informações acima mencionadas. Além disso, o aparelho 111 de processamento de sinal do quadro T2 pode parar suas operações de circuito durante a duração FEF.

 Como um resultado, o sistema de processamento de sinal 1 da
15 Fig. 11 permite que os circuitos constituindo o aparelho 111 de processamento de sinal do quadro T2 sejam simplificados apreciavelmente. Isto, por sua vez, torna possível para o aparelho 111 reduzir a escala de circuitos e diminuir a dissipação de energia.

[Outro exemplo de configuração do aparelho de processamento de sinal]

20 A Fig. 12 é um diagrama em blocos mostrando um quinto exemplo de configuração do sistema de processamento de sinal em que as formas de realização da presente invenção são aplicadas. Dos numerais de referência da Fig. 12, aqueles já utilizados na Fig. 2 indicam partes iguais ou correspondentes, e as descrições destas partes serão omitidas abaixo onde
25 redundantes.

 A Fig. 12 mostra um aparelho de processamento de sinal 201 agindo como um sistema de processamento de sinal. O aparelho 201 de processamento de sinal da Fig. 12 recebe um sinal multiplexado composto de quadros T2 e partes FEF e extrai estes quadros T2 e partes FEF

individualmente do sinal recebido. Mais especificamente, o aparelho de processamento de sinal 201 incorpora um aparelho 213 de processamento de sinal do quadro T2, que provê a função de receber quadros T2, e um aparelho de processamento de sinal FEF 214, que oferece a função de receber partes FEF.

O sistema de processamento de sinal 201 da Fig. 12 é composto de uma antena 11, um terminal de entrada de sinal 211, um conversor A/D 212, o aparelho 213 de processamento de sinal do quadro T2 e o aparelho 214 de processamento de sinal FEF.

O terminal de entrada de sinal 211 introduz um sinal multiplexado pela antena 11 e envia o sinal para o conversor A/D 22. Sob recebimento do sinal multiplexado de forma analógica, o conversor A/D 22 converte o sinal para forma digital. O conversor A/D 22 alimenta o sinal multiplexado para o aparelho 213 de processamento de sinal do quadro T2 e aparelho 214 de processamento de sinal FEF.

O aparelho 213 de processamento de sinal do quadro T2 detecta P1, P2 e uma duração FEF pelo sinal multiplexado, vindo pelo conversor A/D 22, e emite informações acerca da duração FEF detectada para o aparelho 214 de processamento de sinal FEF. Também, o aparelho 213 de processamento de sinal do quadro T2 demodula o quadro T2 utilizando informações acerca de P1, P2 e duração FEF detectados. O quadro T2 demodulado é emitido ilustrativamente para um decodificador a jusante, não mostrado.

O aparelho 213 de processamento de sinal do quadro T2 213 é comum ao aparelho 12 de processamento de sinal do quadro T2 da Fig. 2, pelo fato de incluir o detector P1 23, detector P2 24, bloco 25 de detecção de duração FEF, bloco 26 de demodulação do quadro T2 e terminal de emissão de informações 27. O aparelho 213 de processamento de sinal do quadro T2 é diferente de sua contraparte 12 da Fig. 2, pelo fato de excluir o conversor A/D

22.

Determinando-se que a duração FEF do sinal multiplexado pelo conversor A/D 22, que é indicada pelas informações do aparelho 213 de processamento de sinal do quadro T2, é formada por uma parte FEF, o aparelho 214 de processamento de sinal FEF demodula a parte FEF. Os dados da parte FEF demodulada são emitidos ilustrativamente para um decodificador a jusante, não mostrado.

O aparelho 214 de processamento de sinal FEF é comum ao aparelho 13 de processamento de sinal FEF da Fig. 2, pelo fato de incluir o terminal de entrada de sinal 31, terminal de entrada de informações 33 e bloco 34 de demodulação FEF. O aparelho 214 de processamento de sinal FEF é diferente de sua contraparte 13 da Fig. 2, pelo fato de excluir o conversor A/D 32.

O processo de demodulação, realizado pelo aparelho 213 de processamento de sinal do quadro T2, é basicamente o mesmo que o processo de demodulação mostrado na Fig. 3, exceto que a etapa S11 da Fig. 3 envolvendo a conversão A/D é omitida. Outras descrições das etapas envolvidas são, assim, redundantes e não serão fornecidas abaixo.

Da mesma forma, o processo de demodulação realizado pelo aparelho 214 de processamento de sinal FEF é basicamente o mesmo que o processo de demodulação mostrado na Fig. 4, exceto que a etapa S31 da Fig. 4 envolvendo a conversão A/D é omitida. Outras descrições das etapas envolvidas são, assim, redundantes e não serão fornecidas abaixo.

Como descrito acima, o sistema de processamento de sinal das formas de realização da presente invenção pode ser constituído como um único aparelho, possuindo tanto a função de receber quadros T2 como a função de receber partes FEF.

Nos parágrafos anteriores, os exemplos de configuração foram mostrados receber o sinal analógico. Alternativamente, se um sinal digital for

recebido, estes exemplos somente precisarão excluir o conversor A/D; os componentes remanescentes poderão ser utilizados como eles são.

Nos parágrafos anteriores, os exemplos de configuração foram mostrados receber o sinal multiplexado composto de quadros T2 e partes FEF.

5 Entretanto, os quadros T2 e partes FEF não são limitativas das formas de realização da presente invenção. O número de sinais para ser multiplexado não é limitado a dois. Em outras palavras, esta invenção pode ser empregada em qualquer aparelho, para receber um sinal multiplexado composto de uma pluralidade de sinais, cada um tendo uma diferente estrutura, o aparelho
10 extraindo os sinais individuais do sinal multiplexado recebido.

<2. Segunda forma de realização>

[Exemplos de configuração do sistema de recepção]

A Fig. 13 é um diagrama em blocos mostrando um primeiro exemplo de configuração do sistema de recepção em que as formas de
15 realização da presente invenção são aplicadas.

Na Fig. 13, o sistema de recepção é composto de um bloco de aquisição 301, um bloco de processamento de decodificação do canal de transmissão 302 e um bloco de processamento de decodificação da fonte de
informação 303.

20 Os dados compondo ilustrativamente os programas de TV são adquiridos na forma de sinais OFDM através de OFDM. Como mostrado na Fig. 1, o sinal OFDM é um sinal multiplexado tendo quadros T2 e partes FEF multiplexados ali, quando transmitido.

O sinal multiplexado é transmitido ilustrativamente por
25 estações de radiodifusão e servidores Web, não mostrados, e adquirido pelo bloco de aquisição 301.

O bloco de aquisição 301 adquire o sinal multiplexado tipicamente via canais de transmissão, tais como transmissões digitais terrestres, transmissões digitais de satélite, redes de CATV (televisão a cabo)

e outras redes, incluindo a Internet. O sinal multiplexado assim adquirido é enviado para o bloco de processamento de decodificação do canal de transmissão 302.

5 Onde o sinal multiplexado é transmitido ilustrativamente por estações de radiodifusão usando-se ondas terrestres, ondas de satélite ou redes de CATV, o bloco de aquisição 301 pode ser composto de um sintonizador ou uma caixa de sinal de frequência (STB). Onde o sinal multiplexado é transmitido por servidores Web em uma base de multidifusão, tais como IPTV (Televisão de Protocolo de Internet), o bloco de aquisição pode ser
10 formado por uma interface de redes, tais como NIC (cartão de interface de rede).

O bloco de processamento de decodificação do canal de transmissão 302 realiza um processo de decodificação do canal de transmissão do sinal adquirido pelo bloco de aquisição 301 sobre o canal de
15 transmissão, o processo de decodificação do canal de transmissão incluindo pelo menos o processamento de demodulação, tal como computações FFT e equalização. O sinal resultante do processo de decodificação do canal de transmissão é enviado para o bloco de processamento de decodificação da fonte de informação 303.

20 O sinal adquirido pelo bloco de aquisição 301 sobre o canal de transmissão é um sinal distorcido, tendo sido influenciado por características do canal de transmissão. O bloco de processamento de decodificação do canal de transmissão 302 realiza processamento de demodulação, tal como computações FEF e equalização do sinal assim adquirido.

25 O processo de decodificação do canal de transmissão pode incluir o processo de corrigir erros que possam ter ocorrido no canal de transmissão. A codificação LDPC e codificação Reed-Solomon são exemplos típicos de codificação de correção de erro.

O bloco de processamento de decodificação da fonte de

informação 303 realiza um processo de decodificação da fonte de informação do sinal, tendo sofrido o processo de decodificação de canal de transmissão, o processo de decodificação da fonte de informação inclui pelo menos o processo de expandir informações comprimidas para restaurar as informações originais.

Isto é, pode haver casos em que o sinal adquirido pelo bloco de aquisição 301 pode ter sido codificado por compressão, a fim de reduzir a quantidade de dados, tais como imagens e sons constituindo a informação de interesse. Em tais casos, o bloco de processamento de decodificação da fonte de informação 303 realiza, sobre o sinal codificado por compressão, o processo de decodificação da fonte de informação incluindo o processo de expandir informações comprimidas para restaurar as informações originais (processo de expansão).

Se o sinal adquirido pelo bloco de aquisição 301 sobre o canal de transmissão não for codificado por compressão, o bloco de processamento de decodificação da fonte de informação 303 não realiza o processo de expandir as informações comprimidas em informações originais.

Um exemplo do processo de expansão é a decodificação MPEG. O processo de decodificação do canal de transmissão pode incluir desmisturar, além do processo de expansão.

No sistema de recepção estruturado, como descrito acima, o bloco de aquisição 301 pode ilustrativamente realizar codificação por compressão, tal como codificação MPEG sobre os dados compondo imagens e sons. O sinal tendo sofrido codificação de correção de erro pode também ser adquirido durante o canal de transmissão e enviado para o bloco de processamento de decodificação do canal de transmissão 302.

O bloco de processamento de decodificação do canal de transmissão 302 realiza, sobre o sinal do bloco de aquisição 301, o mesmo processo de demodulação que aquele realizado por pelo menos um dos

aparelhos de processamento de sinal constituindo o sistema de processamento de sinal mostrado nas Figs. 2, 5, 8, 11 ou 12, como o aparelho de demodulação. O sinal resultante do processo de demodulação é suprido ao bloco de processamento de decodificação da fonte de informação 303.

5 O bloco de processamento de decodificação da fonte de informação 303 realiza o processo de decodificação da fonte de informação, tal como decodificação MPEG do sinal vindo do bloco de processamento de decodificação do canal de transmissão 302. Imagens e sons resultantes do processo de decodificação são emitidos do bloco de processamento de decodificação da fonte de informação 303.

O sistema de recepção da Fig. 13, descrito acima, pode ser aplicado ilustrativamente aos sintonizadores de TV, para receber transmissões de TV digitais.

15 O bloco de aquisição 301, bloco de processamento de decodificação do canal de transmissão 302 e bloco de processamento de decodificação da fonte de informação 303 podem, cada um, ser estruturados como um aparelho independente (um módulo de hardware, tal como um IC (Circuito Integrado) ou um módulo de software).

20 Parte do ou todos os bloco de aquisição 301, bloco de processamento de decodificação do canal de transmissão 302 e bloco de processamento de decodificação da fonte de informação 303, podem ser instalados em combinação com um aparelho independente. Isto é, um conjunto do bloco de aquisição 301 e bloco de processamento de decodificação do canal de transmissão 302, um conjunto do bloco de processamento de decodificação do canal de transmissão 302 e bloco de processamento de decodificação da fonte de informação 303 ou um conjunto do bloco de aquisição 301, bloco de processamento de decodificação do canal de transmissão 302 e bloco de processamento de decodificação da fonte de informação 303, podem ser formados em um único aparelho independente.

A Fig. 14 é um diagrama em blocos mostrando um segundo exemplo de configuração do sistema de recepção em que as formas de realização da presente invenção são aplicadas.

5 Dos numerais de referência da Fig. 14, aqueles já utilizados na Fig. 13 indicam partes iguais ou correspondentes, e as descrições destas partes serão omitidas abaixo onde redundantes.

10 O sistema de recepção da Fig. 14 é comum ao sistema de recepção da Fig. 13, pelo fato de incluir o bloco de aquisição 301, bloco de processamento de decodificação do canal de transmissão 302 e bloco de processamento de decodificação da fonte de informação 303. O sistema de recepção da Fig. 14 é diferente de sua contraparte da Fig. 13, pelo fato de adicionalmente conter um bloco de emissão 311.

15 O bloco de emissão 311 é ilustrativamente composto de um dispositivo para exibir imagens e/ou de alto-falantes para emitir sons. Como tal, o bloco de emissão 311 emite as imagens e sons representados pela emissão de sinal do bloco de processamento de decodificação da fonte de informação 303. Em resumo, o que o bloco de emissão 311 faz é exibir imagens e/ou emitir sons.

20 O sistema de recepção, acima descrito na Fig. 14, pode ser empregado ilustrativamente nos aparelhos de TV, para receber transmissões de TV digitais ou em receptores de radio, para receber transmissões de rádio.

25 Se o sinal adquirido pelo bloco de aquisição 301 não for constatado ser codificado por compressão, então a emissão de sinal pelo bloco de processamento de decodificação do canal de transmissão 302 é enviada diretamente para o bloco de emissão 311.

A Fig. 15 é um diagrama em blocos mostrando um terceiro exemplo de configuração do sistema de recepção em que as formas de realização da presente invenção são aplicadas.

Dos numerais de referência da Fig. 5, aqueles já utilizados na

Fig. 13 indicam partes iguais ou correspondentes, e as descrições destas partes serão omitidas abaixo onde redundantes.

O sistema de recepção da Fig. 15 é comum ao sistema de recepção da Fig. 13, pelo fato de incluir o bloco de aquisição 301 e bloco de processamento de decodificação do canal de transmissão 302.

O sistema de recepção da Fig. 15 é diferente de sua contraparte da Fig. 13, pelo fato de excluir o bloco de processamento de decodificação da fonte de informação e adicionalmente conter um bloco de gravação 321.

O bloco de gravação 321 registra (isto é, armazena) a emissão de sinal do bloco de processamento de decodificação do canal de transmissão 302 (tal como pacotes TS de fluxos de transporte MPEG) para meio de gravação (isto é, armazenamento), incluindo discos ópticos, discos rígidos (discos magnéticos) e memórias flash.

O sistema de recepção, resumido acima na Fig. 15, pode ser aplicado ilustrativamente em gravadores para gravar transmissões de TV.

Na Fig. 15, o sistema de recepção pode ser estruturado alternativamente para incluir o bloco de processamento de decodificação da fonte de informação 303. Nesta instalação, o bloco de processamento de decodificação da fonte de informação 303 realiza o processo de decodificação da fonte de informação do sinal recebido, de modo que as imagens e sons adquiridos pelo sinal decodificado possam ser registrados pelo bloco de gravação 321.

Nos parágrafos anteriores, as formas de realização da presente invenção foram descritas como aplicadas no aparelho de recepção para receber o sinal OFDM, tendo quadros T2 e partes FEF multiplexados ali, quando transmitidos de acordo com DVB-T2. Entretanto, isto não é limitativo das formas de realização da presente invenção. Alternativamente, a invenção pode ser aplicada a qualquer aparelho, para receber um sinal multiplexado composto de uma pluralidade de sinais, cada um tendo uma diferente

estrutura, o aparelho extraíndo os sinais individuais do sinal multiplexado recebido.

A série de processos, descrita acima, pode ser executada por hardware ou software. Em que os processos são para ser realizados por software, os programas constituindo o software são instalados em computadores adequados para execução do processo. Tais computadores incluem um com o software relevante, instalado antecipadamente em seu hardware dedicado, e um computador pessoal de fins gerais ou equipamento igual, capaz de executar diversas funções com base nos programas instalados ali.

A Fig. 16 é um diagrama em blocos mostrando uma estrutura de hardware típica de um computador que realiza a série de processos, acima descrita, utilizando programas.

No computador, uma CPU (unidade central de processamento) 401, um ROM (memória exclusiva de leitura) 402 e um RAM (memória de acesso aleatório) 403 são interconectados por um barramento 404.

Uma interface de entrada/emissão 405 é também conectada ao barramento 404. A interface de entrada/emissão 405 é conectada com um bloco de entrada 406, um bloco de emissão 407, um bloco de armazenagem 408, um bloco de comunicação 409 e uma unidade 410.

O bloco de entrada 406 é ilustrativamente composto de um teclado, um mouse e um microfone. O bloco de emissão 407 é tipicamente composto de um monitor e alto-falantes. O bloco de armazenagem 408 é geralmente formado por um disco rígido ou outra memória não volátil. O bloco de comunicação 409 é tipicamente constituído por uma interface de rede. A unidade 410 direciona o meio removível 411, tal como discos magnéticos, discos ópticos, discos magneto-ópticos ou memórias semicondutoras.

No computador estruturado, como resumido acima, a CPU 401

realiza a série de processos, acima descrita, ilustrativamente, tendo-se os programas relevantes carregados pelo bloco de armazenamento 408 dentro da RAM 403, para execução através da interface de entrada/emissão 405 e barramento 404.

5 Ilustrativamente, os programas a serem executados pelo computador (isto é, pela CPU 401) podem ser oferecidos gravados no meio removível 411 como meio de pacote. Alternativamente, os programas podem ser oferecidos transferidos através de meio de transmissão com fio ou sem fio, incluindo redes de área locais, a Internet e transmissões digitais.

10 No computador, os programas podem ser instalados pelo meio removível 411, colocado na unidade 410, dentro do bloco de armazenamento 408, através da interface de entrada/emissão 405. Alternativamente, os programas podem ser recebidos pelo bloco de comunicação 409, via meio de transmissão com fio e sem fio, e instalados dentro do bloco de
15 armazenamento 408. Como outra alternativa, os programas podem ser pré-instalados na ROM 402 ou no bloco de armazenamento 408.

Os programas para execução pelo computador também podem ser processados na sequência representada neste relatório (isto é, em uma base de série de tempo), em paralelo ou de outro modo apropriadamente
20 temporizada, tal como quando são invocados.

Deve ser entendido por aqueles hábeis na técnica que várias modificações, combinações, sub-combinações e alterações podem ocorrer, dependendo das exigências do projeto e outros fatores, na medida em que eles estão dentro do escopo das reivindicações anexas ou dos seus equivalentes.

25 O presente pedido contém o assunto relacionado com aquele descrito no Pedido de Patente Prioritária Japonesa JP 2009-187804, depositado no Escritório de Patentes Japonesas em 13 de Agosto de 2009, cujo inteiro conteúdo é incorporado por este meio por referência.

REIVINDICAÇÕES

1. Aparelho de processamento de sinal, caracterizado pelo fato de compreender:

primeiro meio de detecção para detectar um primeiro sinal de preâmbulo de um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo dito primeiro sinal de preâmbulo e tendo uma diferente estrutura;

segundo meio de detecção, configurado de modo que, se informações que são incluídas em dito primeiro sinal de preâmbulo, detectadas por dito primeiro meio de detecção e que identificam cada um de dita pluralidade de sinais, indicar um primeiro sinal, então dito segundo meio de detecção detecta um segundo sinal de preâmbulo em seguida a dito primeiro sinal de preâmbulo;

meio de detecção de duração, para detectar uma duração de dito segundo sinal de dito sinal multiplexado, com base nas informações incluídas em dito segundo sinal de preâmbulo, detectadas por dito segundo meio de detecção;

meio de emissão de informações de duração, para emitir informações acerca do segundo sinal de duração, detectadas por dito meio de detecção de duração, para outro aparelho de processamento de sinal, configurado para demodular um de ditos primeiro e segundo sinais de dito sinal multiplexado; e

meio de demodulação para demodular o outro de ditos primeiro e segundo sinais de dito sinal multiplexado, com base nas informações incluídas em dito primeiro sinal de preâmbulo, nas informações incluídas em dito segundo sinal de preâmbulo e nas informações acerca de dita duração de segundo sinal, detectadas por dito meio de detecção de duração.

2. Aparelho de processamento de sinal de acordo com a

reivindicação 1, caracterizado pelo fato de compreender adicionalmente meio de conversão de analógico-para-digital, para converter dito sinal multiplexado em um sinal digital.

3. Aparelho de processamento de sinal de acordo com a
5 reivindicação 2, caracterizado pelo fato de compreender adicionalmente meio de emissão para emitir dito sinal digital convertido por dito meio de conversão de analógico para digital para dito outro aparelho de processamento de sinal.

4. Aparelho de processamento de sinal de acordo com a
10 reivindicação 1, caracterizado pelo fato de compreender adicionalmente primeiro meio de emissão de informações, para emitir as informações incluídas em dito segundo sinal de preâmbulo para dito outro aparelho de processamento de sinal.

5. Aparelho de processamento de sinal de acordo com a
15 reivindicação 4, caracterizado pelo fato de compreender adicionalmente segundo meio de emissão de informações, para emitir as informações incluídas em dito primeiro sinal de preâmbulo para dito outro aparelho de processamento de sinal.

6. Método de processamento de sinal, caracterizado pelo fato
20 de compreender as etapas de:

fazer com que um aparelho de processamento de sinal detecte um primeiro sinal de preâmbulo de um sinal multiplexado, composto de uma pluralidade de sinais, cada um contendo dito primeiro sinal de preâmbulo e tendo uma diferente estrutura;

25 se informações que são incluídas no primeiro sinal de preâmbulo detectado e que identifiquem cada um de dita pluralidade de sinais, indicarem um primeiro sinal, então fazer com que dito aparelho de processamento de sinal detecte um segundo sinal de preâmbulo em seguida a dito primeiro sinal de preâmbulo;

fazer com que dito aparelho de processamento de sinal detecte uma duração de um segundo sinal em dito sinal multiplexado, com base em informações incluídas no segundo sinal de preâmbulo detectadas;

5 fazer com que dito aparelho de processamento de sinal emita informações acerca da duração do segundo sinal detectado para outro aparelho de processamento de sinal, configurado para demodular um de ditos primeiro e segundo sinais em dito sinal multiplexado; e

10 fazer com que dito aparelho de processamento de sinal demodule o outro de ditos primeiro e segundo sinais em dito sinal multiplexado, com base nas informações incluídas em dito primeiro sinal de preâmbulo, nas informações incluídas em dito segundo sinal de preâmbulo e nas informações acerca de dita duração de segundo sinal.

7. Aparelho de processamento de sinal, caracterizado pelo fato de compreender:

15 meio de entrada de informações de duração, configurado de modo que, se as informações que são incluídas em um primeiro sinal de preâmbulo, detectadas de um sinal multiplexado, composto de uma pluralidade de sinais, cada um contendo dito primeiro sinal de preâmbulo e tendo uma diferente estrutura e que identificam cada um de dita pluralidade
20 de sinais, indicarem um primeiro sinal, então dito meio de entrada de informações de duração introduz informações acerca de uma duração de um segundo sinal detectado de dito sinal multiplexado, com base nas informações incluídas em um segundo sinal de preâmbulo, detectado em seguida a dito primeiro sinal de preâmbulo, as informações acerca da duração do segundo
25 sinal sendo introduzidas por outro aparelho de processamento de sinal, configurado para demodular um de ditos primeiro e segundo sinais de dito sinal multiplexado; e

 meio de demodulação para demodular o outro de ditos primeiro e segundo sinais de dito sinal multiplexado, com base na segunda

entrada de informações de duração de sinal, através de dito meio de entrada de informações.

8. Aparelho de processamento de sinal de acordo com a reivindicação 7, caracterizado pelo fato de compreender adicionalmente meio de conversão de analógico-para-digital, para converter dito sinal multiplexado em um sinal digital;

em que dito meio de demodulação demodula dito outro sinal em dito sinal multiplexado, utilizando dito sinal digital convertido por dito meio de conversão de analógico-para-digital.

9. Aparelho de processamento de sinal de acordo com a reivindicação 7, caracterizado pelo fato de compreender adicionalmente meio de entrada de sinal para introduzir um sinal digital convertido de dito sinal multiplexado de dito outro aparelho de processamento de sinal;

em que dito meio de demodulação demodula dito outro sinal em dito sinal multiplexado, utilizando dita entrada de sinal digital através de dito meio de entrada de sinal.

10. Aparelho de processamento de sinal de acordo com a reivindicação 7, caracterizado pelo fato de compreender adicionalmente primeiro meio de entrada de informações para introduzir as informações de dito outro aparelho de processamento de sinal;

em que dito meio de demodulação demodula dito outro sinal de dito sinal multiplexado, com base também nas informações incluídas em dito segundo sinal de preâmbulo.

11. Aparelho de processamento de sinal de acordo com a reivindicação 10, caracterizado pelo fato de compreender adicionalmente segundo meio de entrada de informações, para introduzir as informações incluídas em dito primeiro sinal de preâmbulo de dito outro aparelho de processamento de sinal;

em que dito meio de demodulação demodula dito outro sinal

em dito sinal multiplexado, com base também nas informações incluídas em dito primeiro sinal de preâmbulo.

12. Método de processamento de sinal, caracterizado pelo fato de compreender as etapas de:

5 se informações que são incluídas em um primeiro sinal de preâmbulo, detectadas de um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo dito primeiro sinal de preâmbulo e tendo uma diferente estrutura e que identifica cada um de dita pluralidade de sinais, indicarem um primeiro sinal, então fazer com que um aparelho de
10 processamento de sinal introduza informações acerca de uma duração de um segundo sinal detectado de dito sinal multiplexado, com base em informações incluídas em um segundo sinal de preâmbulo detectado em seguida a dito primeiro sinal de preâmbulo, as informações acerca da duração do segundo sinal sendo introduzidas de outro aparelho de processamento de sinal
15 configurado para demodular um de ditos primeiro e segundo sinais de dito sinal multiplexado; e

 fazer com que dito aparelho de processamento de sinal demodule o outro de ditos primeiro e segundo sinais de dito sinal multiplexado, com base nas informações de duração do segundo sinal que foi
20 introduzido.

13. Aparelho de processamento de sinal, caracterizado pelo fato de compreender:

 um primeiro bloco de processamento de sinal, configurado para extrair um de um primeiro e segundo sinais de um sinal multiplexado,
25 composto de uma pluralidade de sinais, cada um contendo um primeiro sinal de preâmbulo e tendo uma diferente estrutura; e

 um segundo bloco de processamento de sinal, configurado para extrair o outro de ditos primeiro e segundo sinais de dito sinal multiplexado; em que

dito primeiro bloco de processamento de sinal inclui

primeiro meio de detecção para detectar dito primeiro sinal de preâmbulo de dito sinal multiplexado,

segundo meio de detecção configurado de modo que, se
 5 informações que são incluídas em dito primeiro sinal de preâmbulo, detectadas por dito primeiro meio de detecção, e que identificam cada um de dita pluralidade de sinais, indicarem um primeiro sinal, então dito segundo meio de detecção detecta um segundo sinal de preâmbulo em seguida a dito primeiro sinal de preâmbulo,

10 meio de detecção de duração, para detectar uma duração de um segundo sinal em dito sinal multiplexado, com base em informações incluídas em dito segundo sinal de preâmbulo, detectadas por dito segundo meio de detecção,

meio de emissão de informações de duração para emitir
 15 informações acerca da duração de segundo sinal, detectadas por dito meio de detecção de duração, para dito segundo bloco de processamento de sinal, e

meio de demodulação para demodular dito um de ditos primeiro e segundo sinais de dito sinal multiplexado, com base nas informações incluídas em dito primeiro sinal de preâmbulo, nas informações
 20 incluídas em dito segundo sinal de preâmbulo, e em informações acerca de dita duração de segundo sinal, detectadas por dito meio de detecção de duração, e

dito segundo bloco de processamento de sinal inclui

meio de entrada de informações de duração para introduzir
 25 informações de duração de segundo sinal de dito primeiro bloco de processamento de sinal; e

meio de demodulação para demodular ditos outros de primeiro e ditos segundo sinais de dito sinal multiplexado, com base em informações de duração do segundo sinal, introduzidas através de dito meio de introdução

de informações de duração.

14. Método de processamento de sinal para uso com um aparelho de processamento de sinal, tendo um bloco de processamento do primeiro e segundo sinais, caracterizado pelo fato de compreender as etapas de:

fazer com que dito primeiro bloco de processamento de sinal detecte um sinal de preâmbulo de um sinal multiplexado, composto de uma pluralidade de sinais, cada um contendo dito primeiro sinal de preâmbulo e tendo uma diferente estrutura;

se informações que são incluídas em dito sinal de primeiro preâmbulo e que identifiquem cada um de dita pluralidade de sinais indicar um primeiro sinal, então fazer com que dito primeiro bloco de processamento de sinal detecte um segundo sinal de preâmbulo, em seguida a dito primeiro sinal de preâmbulo;

fazer com que dito primeiro bloco de processamento de sinal detecte uma duração de um segundo sinal detectado de dito sinal multiplexado, com base em informações incluídas no segundo sinal de preâmbulo detectado;

fazer com que dito primeiro bloco de processamento de sinal emita informações acerca da duração do segundo sinal detectado para dito segundo bloco de processamento de sinal;

fazer com que dito primeiro bloco de processamento de sinal demodule um de ditos primeiro e segundo sinais em dito sinal multiplexado, com base nas informações incluídas em dito primeiro sinal de preâmbulo, nas informações incluídas em dito segundo sinal de preâmbulo e nas informações acerca de dita duração de segundo sinal;

fazer com que dito segundo bloco de processamento de sinal introduza as informações acerca de dita duração de segundo sinal de dito primeiro bloco de processamento de sinal;

fazer com que dito segundo bloco de processamento de sinal demodule o outro de dito primeiro e segundo sinais de dito sinal multiplexado, com base nas informações de entrada sobre dita duração de segundo sinal, que foi introduzida.

5 15. Sistema de recepção, caracterizado pelo fato de compreender:

um bloco de aquisição configurado para adquirir um sinal via um canal de transmissão; e

10 um bloco de processamento de processamento de decodificação de canal de transmissão, configurado para realizar um processo de decodificação de canal de transmissão no sinal adquirido via dito canal de transmissão, dito processo de decodificação de canal de transmissão incluindo pelo menos um processamento de demodulação; em que

15 dito sinal adquirido via dito canal de transmissão é um sinal de multiplexação composto de uma pluralidade de sinais, cada um contendo um primeiro sinal de preâmbulo e tendo uma diferente estrutura, e

dito bloco de processamento de decodificação de canal de transmissão inclui

20 primeiro meio de detecção, para detectar dito primeiro sinal de preâmbulo de dito sinal multiplexado,

segundo meio de detecção configurado de modo que, se as informações que são incluídas em dito primeiro sinal de preâmbulo, detectadas por dito primeiro meio de detecção e que identificam cada um de dita pluralidade de sinais, indicarem um primeiro sinal, em seguida dito
25 segundo meio de detecção detecta um segundo sinal de preâmbulo em seguida a dito primeiro sinal de preâmbulo,

meio de detecção de duração, para detectar uma duração de um segundo sinal em dito sinal multiplexado, com base em informações incluídas em dito segundo sinal de preâmbulo, detectadas por dito segundo meio de

detecção,

meio de emissão de informações de duração, para emitir informações acerca da duração do segundo sinal, detectadas por dito meio de detecção de duração, para um aparelho configurado para demodular um de ditos primeiro e segundo sinais de dito sinal multiplexado, e

meio de demodulação para demodular o outro de ditos primeiro e segundo sinais de dito sinal multiplexado, com base nas informações incluídas em dito primeiro sinal de preâmbulo, nas informações incluídas em dito segundo sinal de preâmbulo e nas informações acerca de dita duração de segundo sinal, detectadas por dito meio de detecção de duração.

16. Sistema de recepção, caracterizado pelo fato de compreender:

um bloco de processamento de decodificação de canal de transmissão, configurado para realizar um processo de decodificação de canal de transmissão em um sinal adquirido via um canal de transmissão, dito processo de decodificação de canal de transmissão incluindo pelo menos um processo de demodulação; e

um bloco de processamento de decodificação de fonte de informação, configurado para realizar um processamento de decodificação de fonte de informação no sinal tendo sofrido dito processo de decodificação de canal de transmissão, dito processamento de decodificação de fonte de informação incluindo pelo menos o processo de expandir informações comprimidas para restaurar informações originais; em que

dito sinal adquirido via dito canal de transmissão é um sinal multiplexado composto de uma pluralidade de sinais, cada um contendo um primeiro sinal de preâmbulo e tendo uma diferente estrutura, e

dito bloco de processamento de decodificação de canal de transmissão inclui

primeiro meio de detecção para detectar dito primeiro sinal de preâmbulo de dito sinal multiplexado,

segundo meio de detecção configurado de modo que, se as informações que são incluídas em dito primeiro sinal de preâmbulo, detectadas por dito primeiro meio de detecção e que identificam cada um de dita pluralidade de sinais, indicarem um primeiro sinal, então dito segundo meio de detecção detecta um segundo sinal de preâmbulo em seguida a dito primeiro sinal de preâmbulo,

meio de detecção de duração para detectar uma duração de um segundo sinal em dito sinal multiplexado, com base em informações incluídas em dito segundo sinal de preâmbulo, detectadas por dito segundo meio de detecção,

meio de emissão de informações de duração, para emitir informações acerca da duração do segundo sinal, detectadas por dito meio de detecção de duração, para um aparelho configurado para demodular um de ditos primeiro e segundo sinais de dito sinal multiplexado, e

meio de demodulação, para demodular o outro de ditos primeiro e segundo sinais de dito sinal multiplexado, com base nas informações incluídas em dito primeiro sinal de preâmbulo, nas informações incluídas em dito segundo sinal de preâmbulo e nas informações acerca de dita duração de segundo sinal, detectadas por dito meio de detecção de duração.

17. Sistema de recepção, caracterizado pelo fato de compreender:

um bloco de processamento de decodificação de canal de transmissão, configurado para realizar um processo de decodificação de canal de transmissão em um sinal adquirido via um canal de transmissão, dito processo de decodificação de canal de transmissão incluindo pelo menos um processo de demodulação; e

um bloco de emissão, configurado para emitir uma imagem ou um som com base no sinal tendo sofrido dito processo de decodificação de canal de transmissão; em que

5 dito sinal adquirido via dito canal de transmissão é um sinal multiplexado, composto de uma pluralidade de sinais, cada um contendo um primeiro sinal de preâmbulo e tendo uma diferente estrutura, e

 dito bloco de processamento de decodificação de canal de transmissão inclui

10 primeiro meio de detecção para detectar dito primeiro sinal de preâmbulo de dito sinal multiplexado,

 segundo meio de detecção, configurado de modo que, se informações que são incluídas em dito primeiro sinal de preâmbulo, detectadas por dito primeiro meio de detecção e que identificam cada um de dita pluralidade de sinais, indicarem um primeiro sinal, então dito segundo
15 meio de detecção detecta um segundo sinal de preâmbulo em seguida a dito primeiro sinal de preâmbulo,

 meio de detecção de duração para detectar uma duração de um segundo sinal de dito sinal multiplexado, com base em informações incluídas em dito segundo sinal de preâmbulo, detectadas por dito segundo meio de
20 detecção,

 meio de emissão de informações de duração, para emitir informações acerca da duração do segundo sinal, detectadas por dito meio de detecção de duração, para um aparelho configurado para demodular um de ditos primeiro e segundo sinais de dito sinal multiplexado, e

25 meio de demodulação para demodular o outro de ditos primeiro e segundo sinais de dito sinal multiplexado, com base nas informações incluídas em dito primeiro sinal de preâmbulo, nas informações incluídas em dito segundo sinal de preâmbulo e em informações acerca de dita duração de segundo sinal, detectadas por dito meio de detecção de

duração.

18. Sistema de recepção, caracterizado pelo fato de compreender:

5 um bloco de processamento de decodificação de canal de transmissão, configurado para realizar um processo de decodificação de canal de transmissão em um sinal adquirido via um canal de transmissão, dito processo de decodificação de canal de transmissão incluindo pelo menos um processo de demodulação; e

10 um bloco de gravação, configurado para gravar o sinal tendo sofrido dito processo de decodificação de canal de transmissão; em que

dito sinal adquirido via dito canal de transmissão é um sinal multiplexado, composto de uma pluralidade de sinais, cada um contendo um sinal de primeiro preâmbulo e tendo uma diferente estrutura, e

15 dito bloco de processamento de decodificação de canal de transmissão inclui

primeiro meio de detecção para detectar dito primeiro sinal de preâmbulo de dito sinal multiplexado,

20 segundo meio de detecção configurado de modo que, se informações que são incluídas em dito primeiro sinal de preâmbulo, detectadas por dito primeiro meio de detecção e que identificam cada um de dita pluralidade de sinais, indicarem um primeiro sinal, então dito segundo meio de detecção detecta um segundo sinal de preâmbulo em seguida a dito primeiro sinal de preâmbulo,

25 meio de detecção de duração para detectar uma duração de um segundo sinal em dito sinal multiplexado, com base em informações incluídas em dito segundo sinal de preâmbulo pro dito segundo meio de detecção,

meio de emissão de informações de duração, para emitir informações acerca da duração do segundo sinal, detectadas por dito meio de detecção de duração, para um aparelho configurado para demodular um de

ditos primeiro e segundo sinais de dito sinal multiplexado, e

meio de demodulação, para demodular o outro de ditos primeiro e segundo sinais de dito sinal multiplexado, com base nas informações incluídas em dito primeiro sinal de preâmbulo, nas informações

- 5 incluídas no dito segundo sinal de preâmbulo e nas informações acerca de dita duração de segundo sinal, detectadas por dito meio de detecção de duração.

FIG. 1

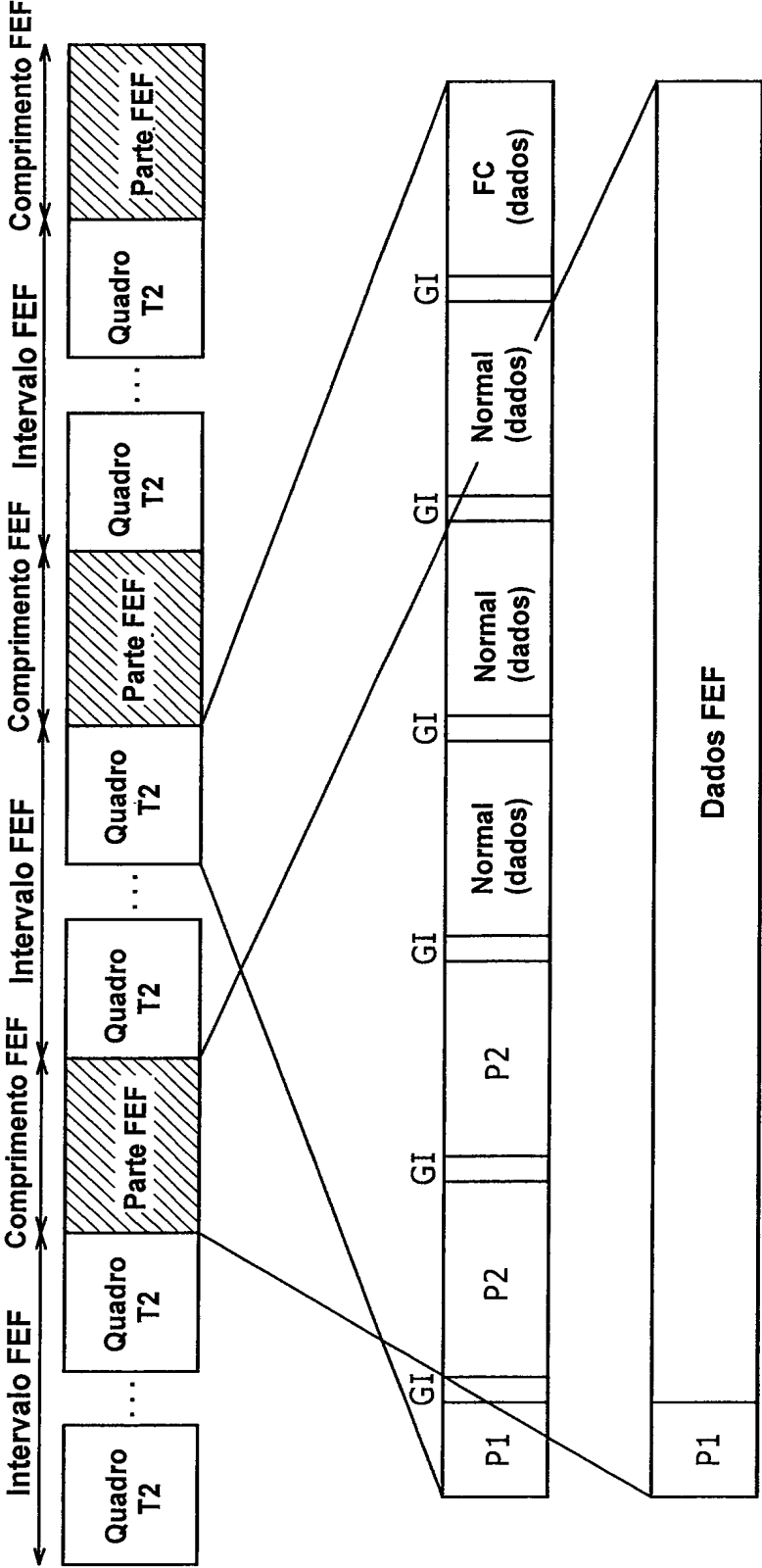


FIG. 2

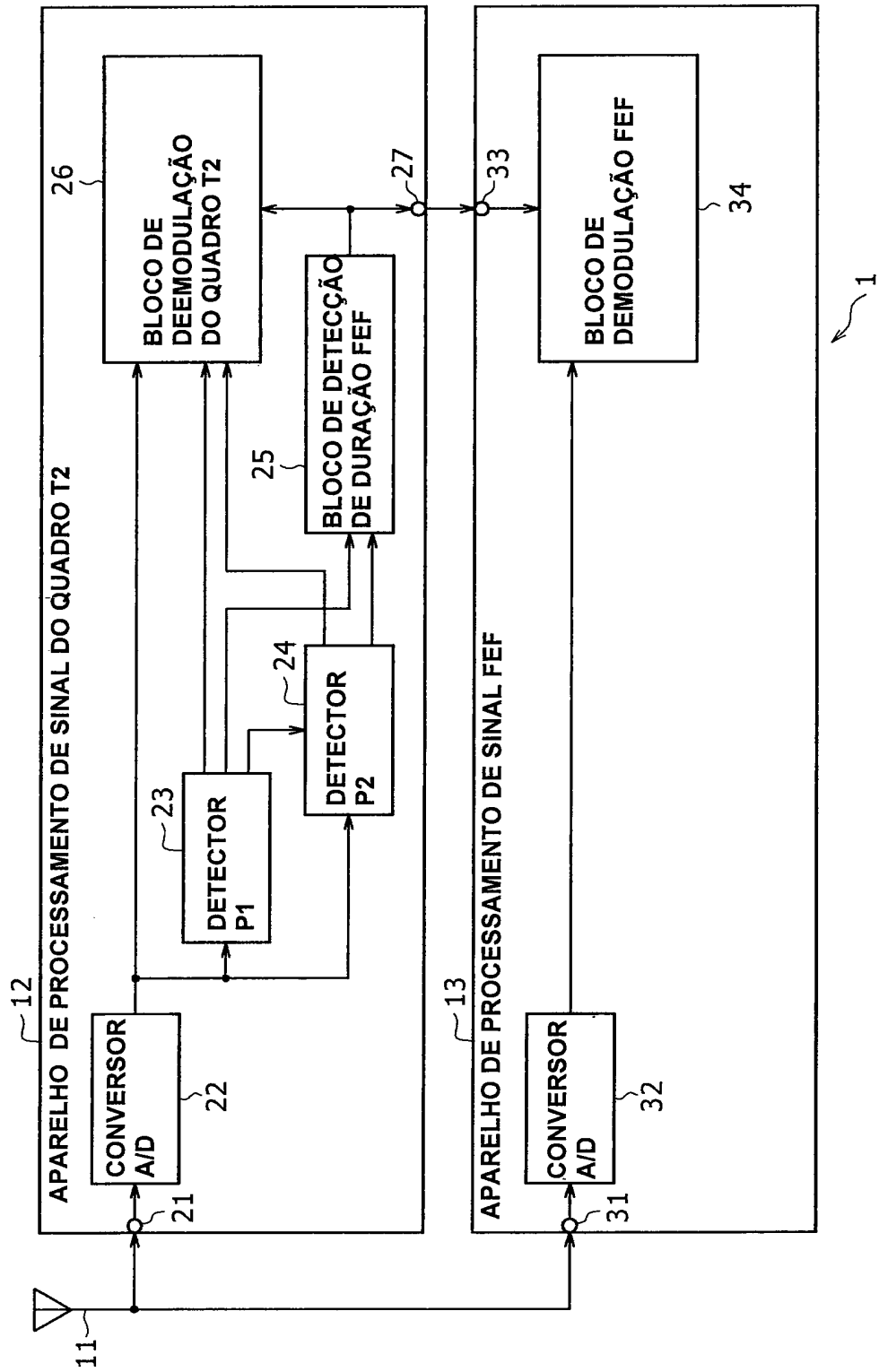


FIG. 3

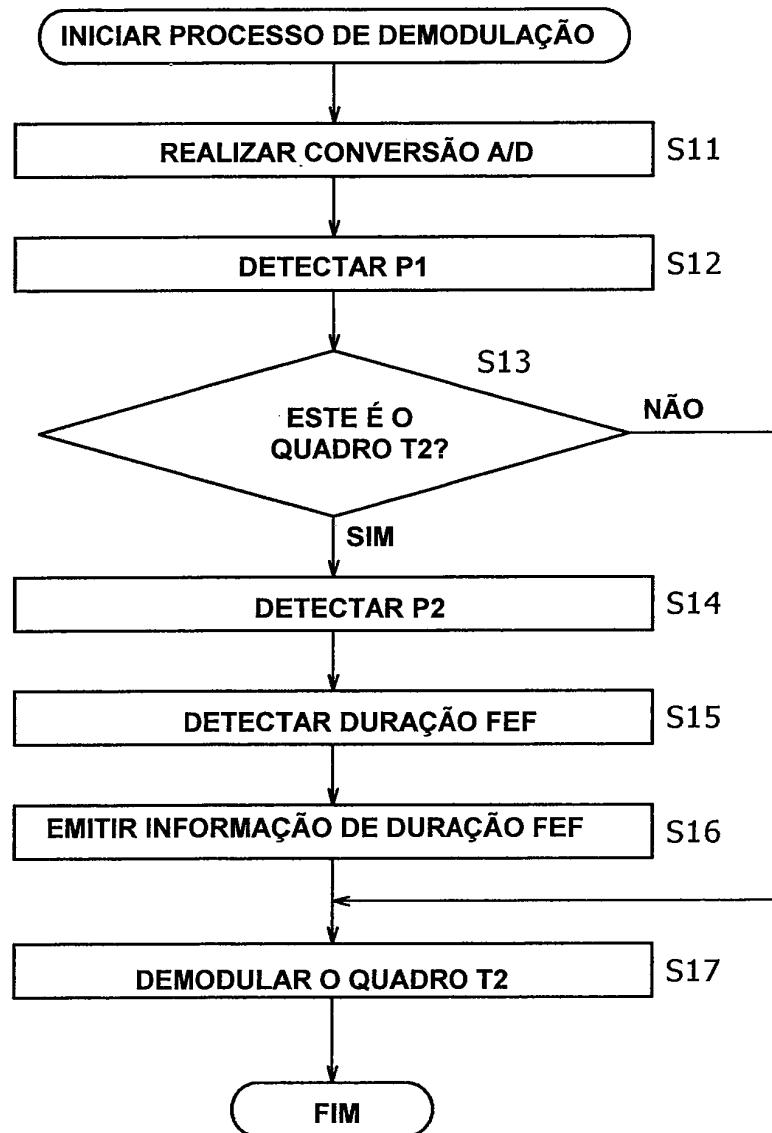


FIG. 4

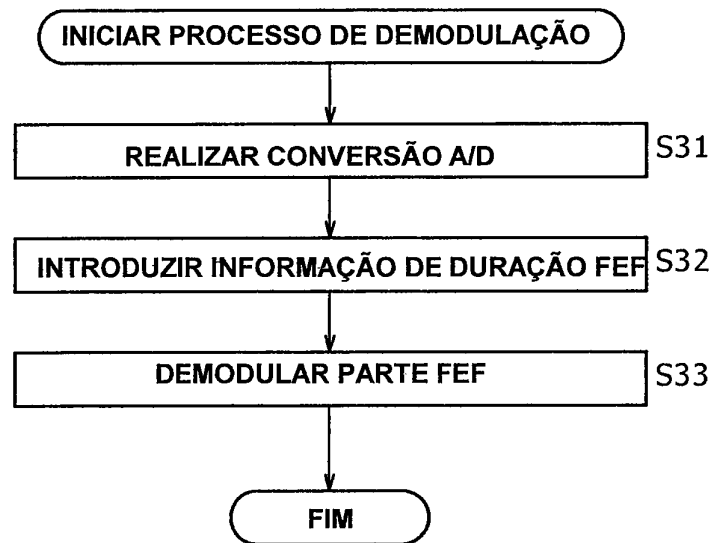


FIG. 5

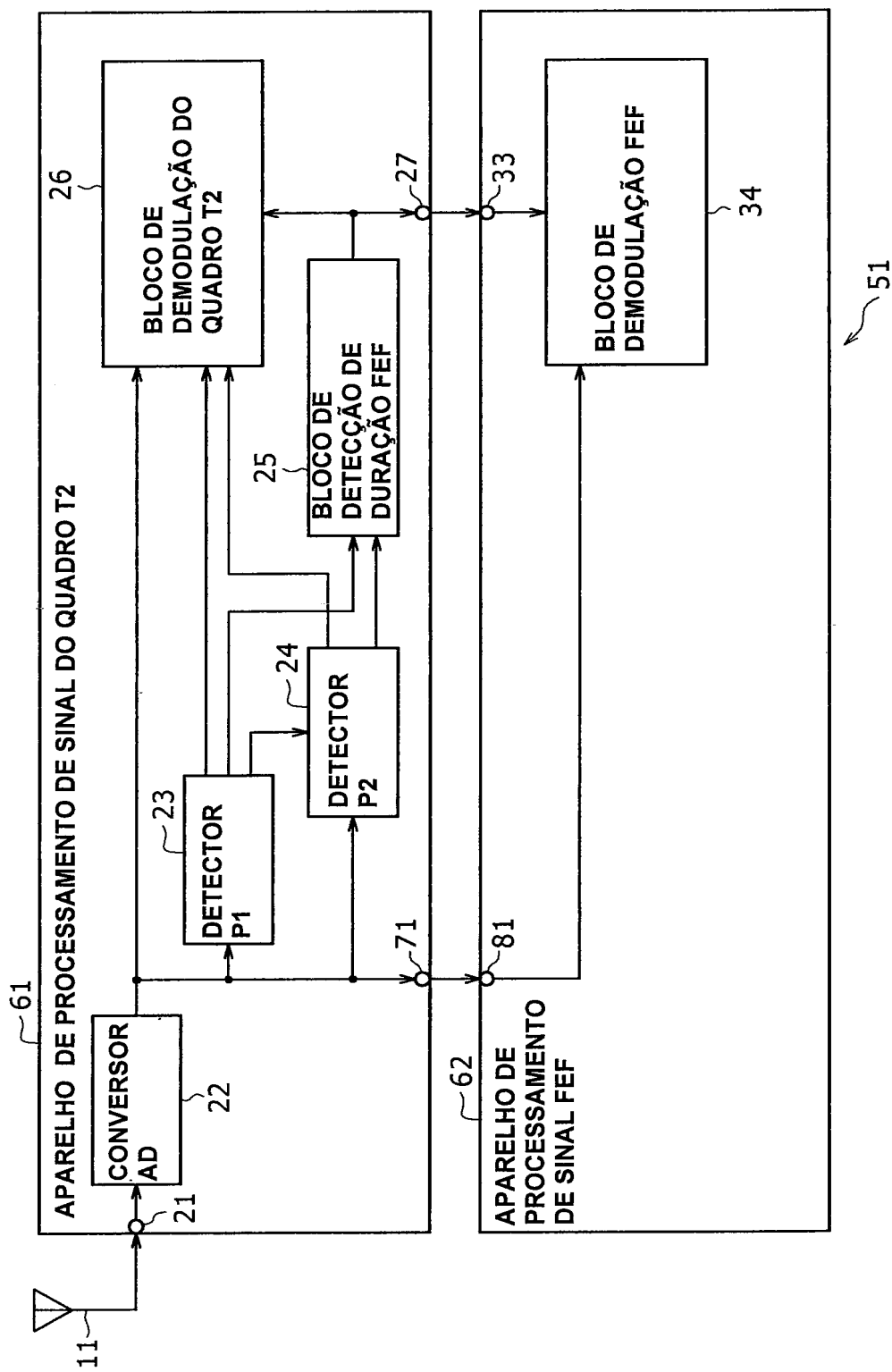


FIG. 6

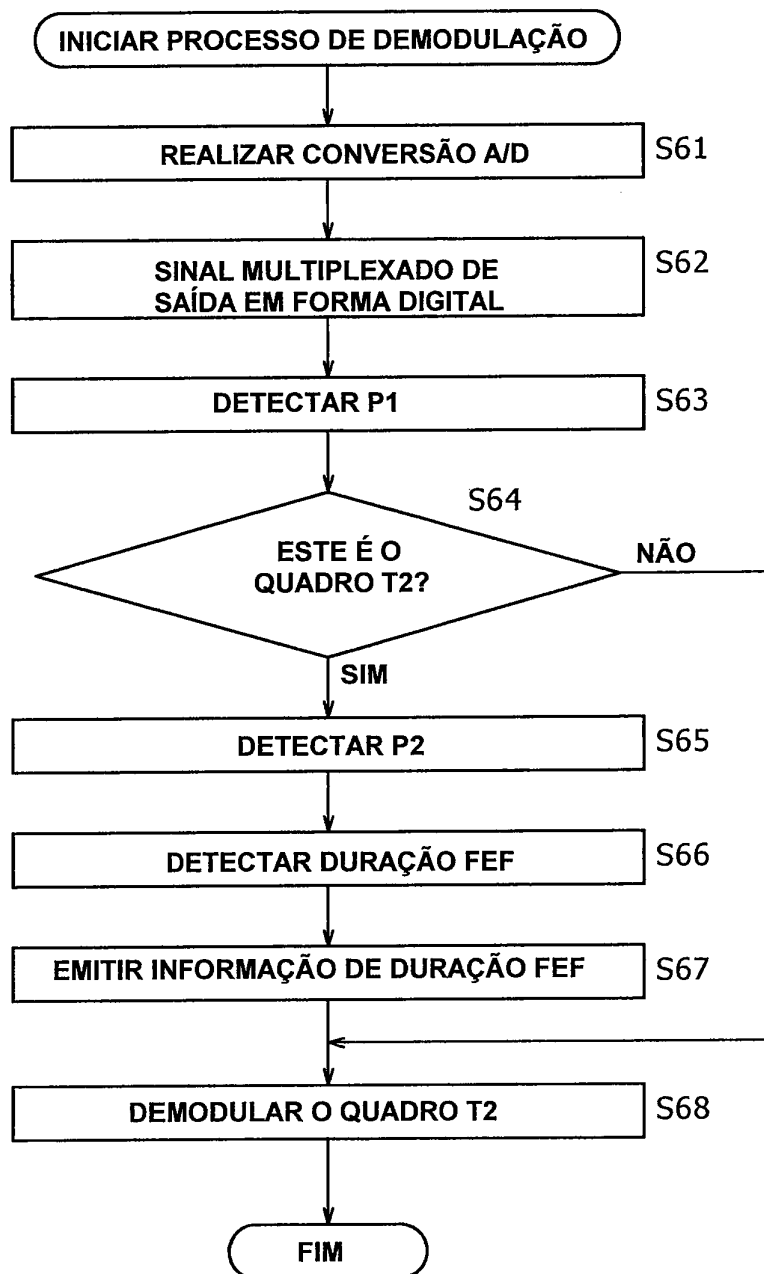


FIG. 7

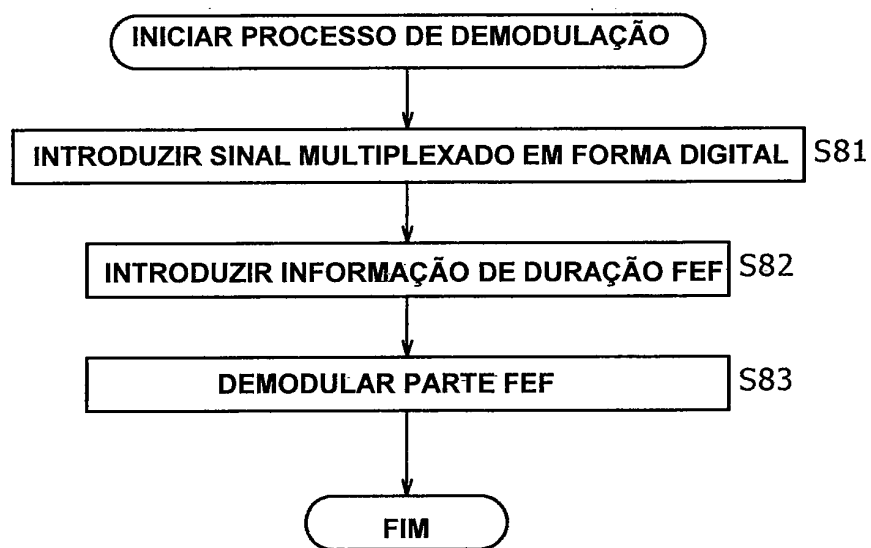


FIG. 8

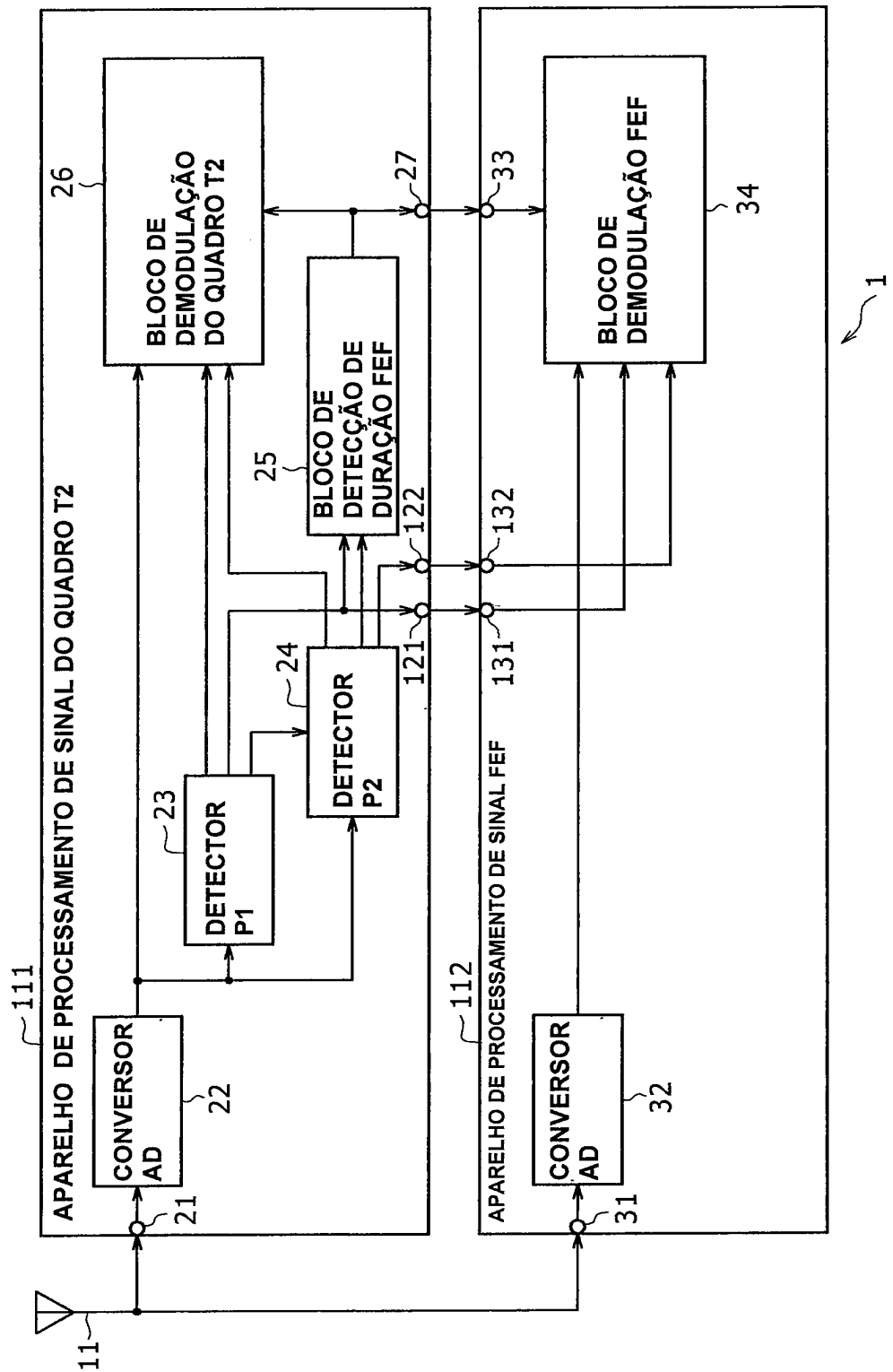


FIG. 9

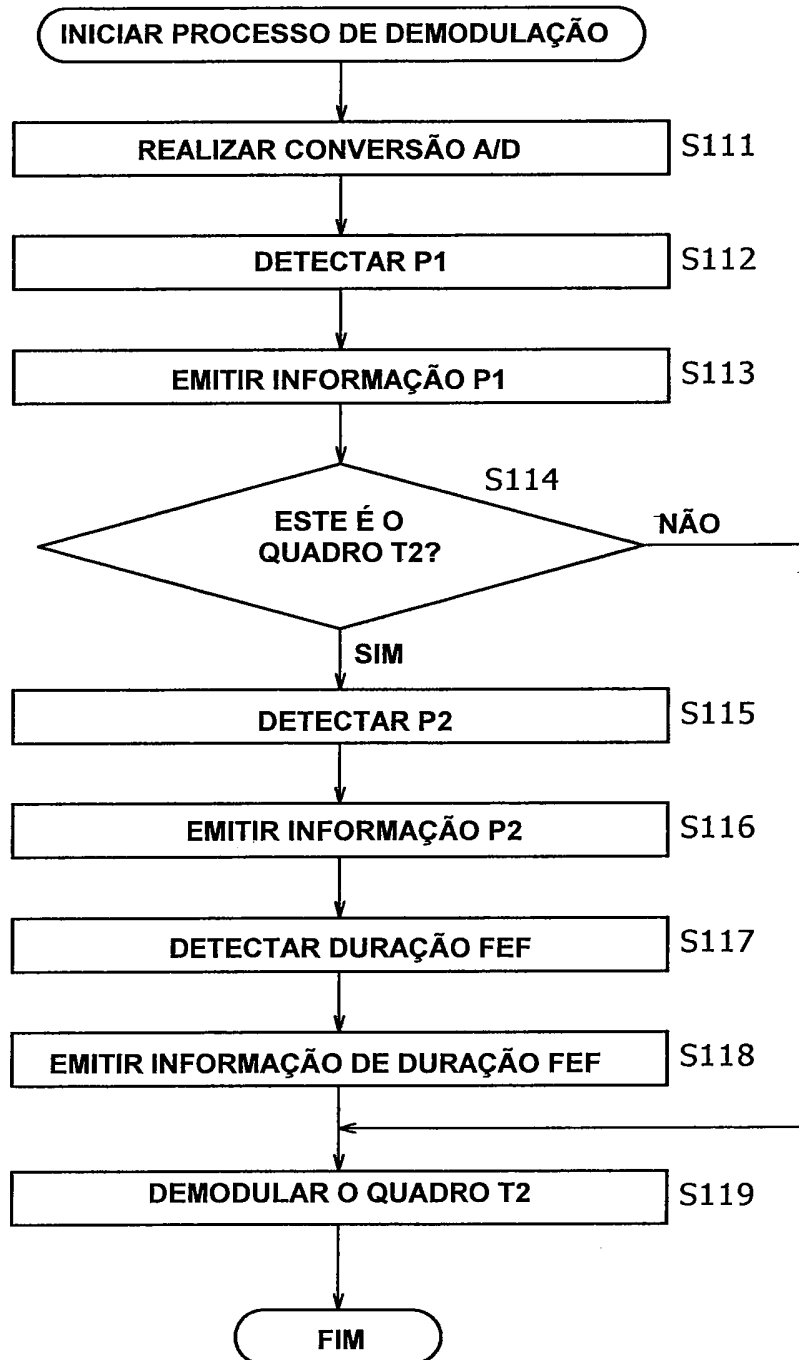


FIG. 10

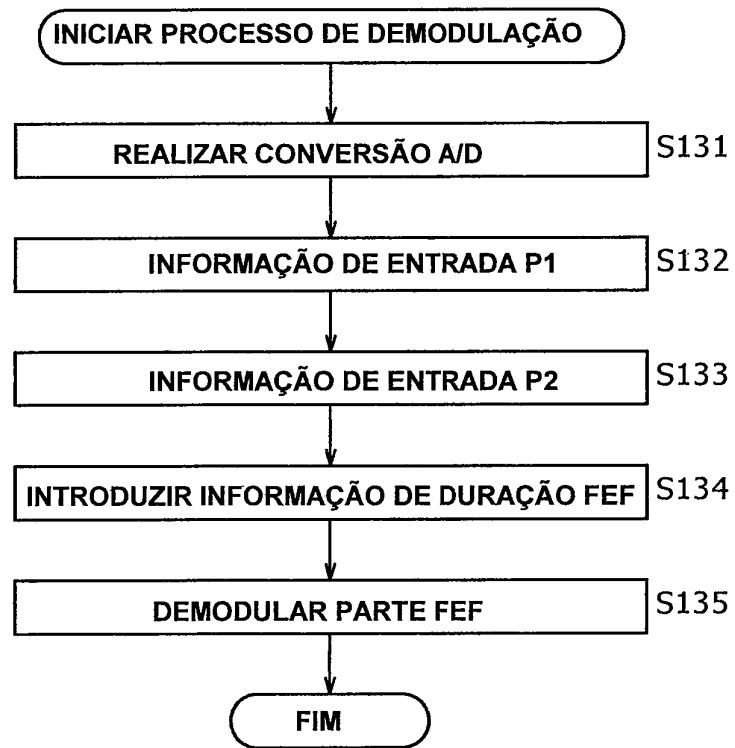


FIG. 11

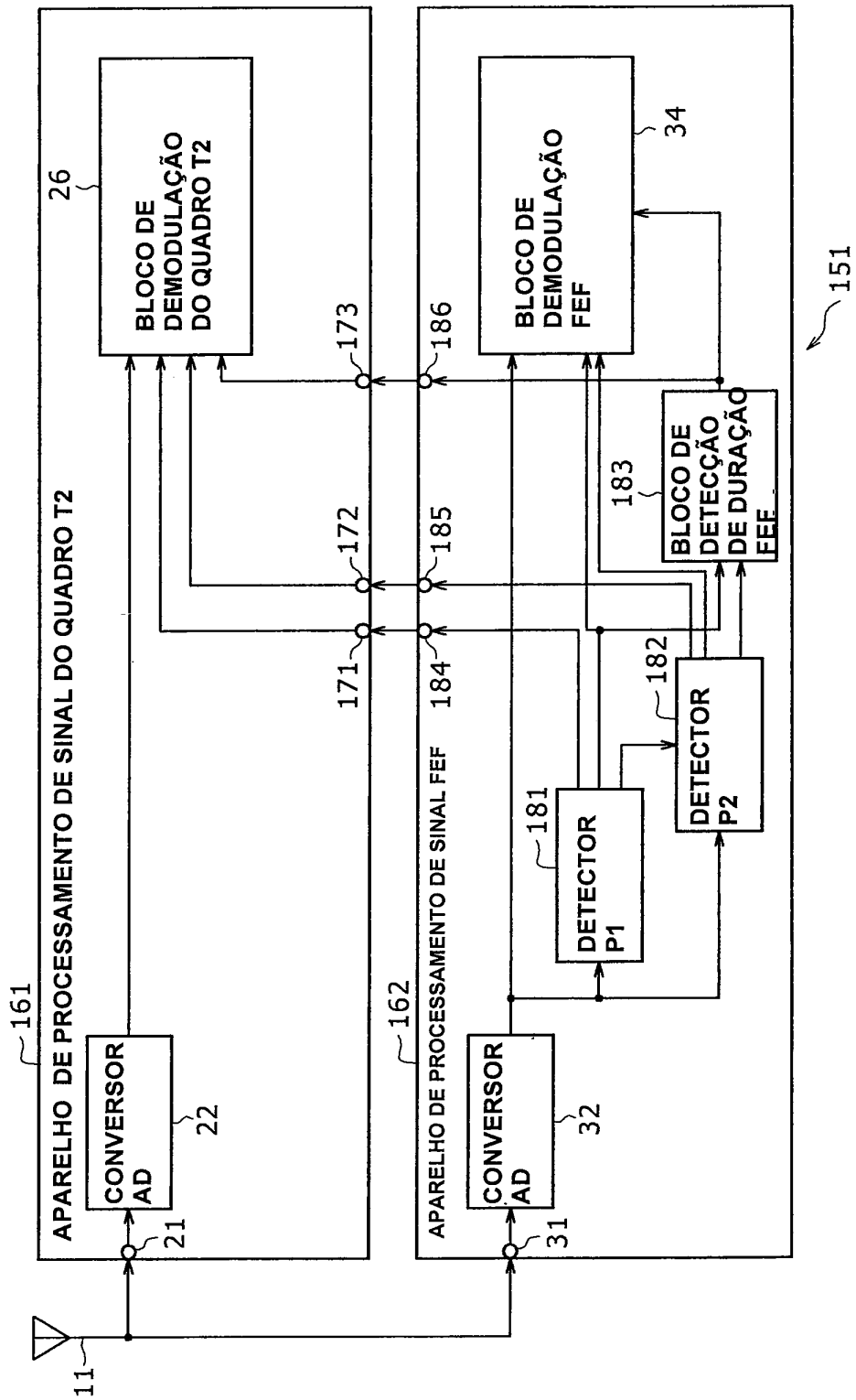


FIG. 12

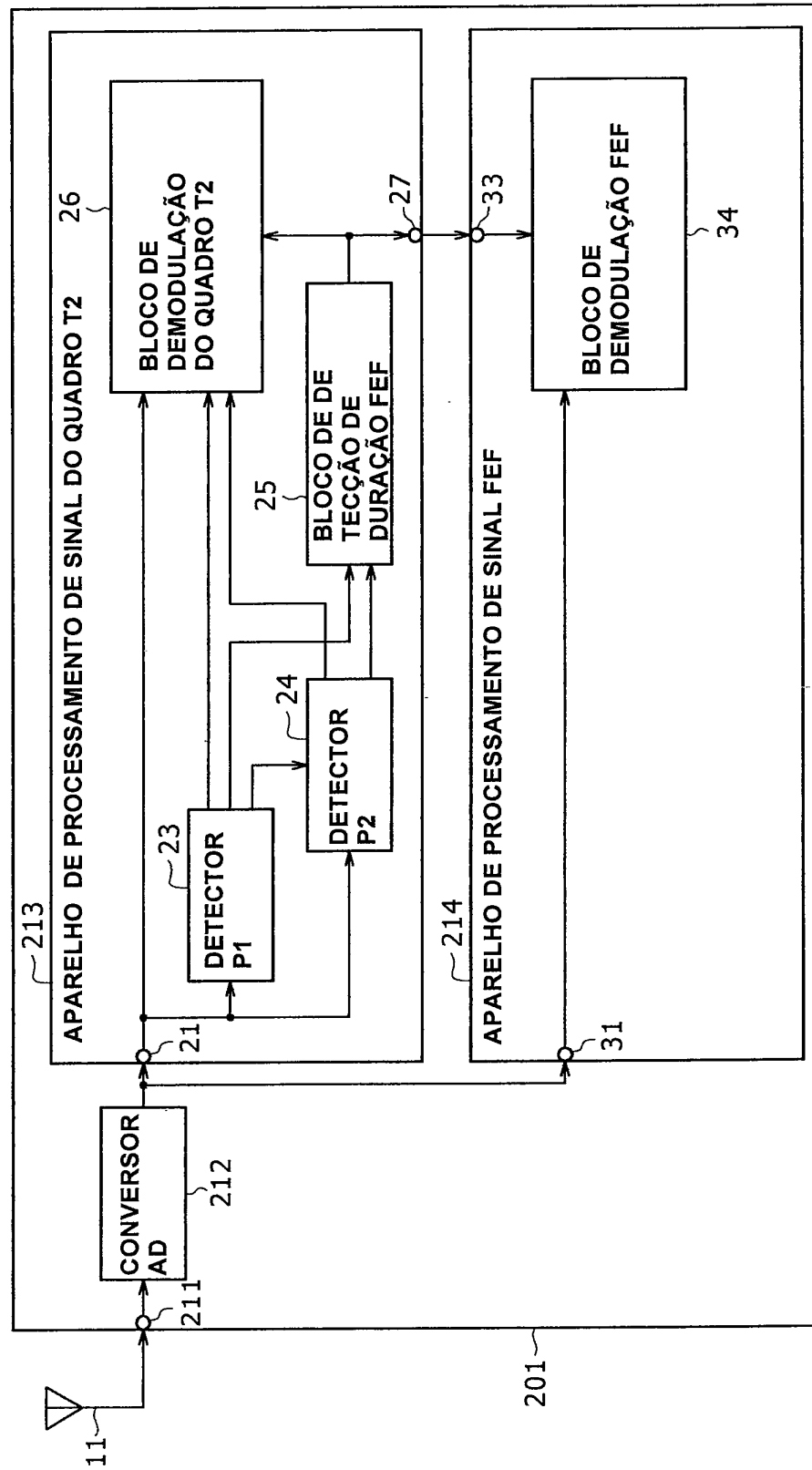


FIG. 13

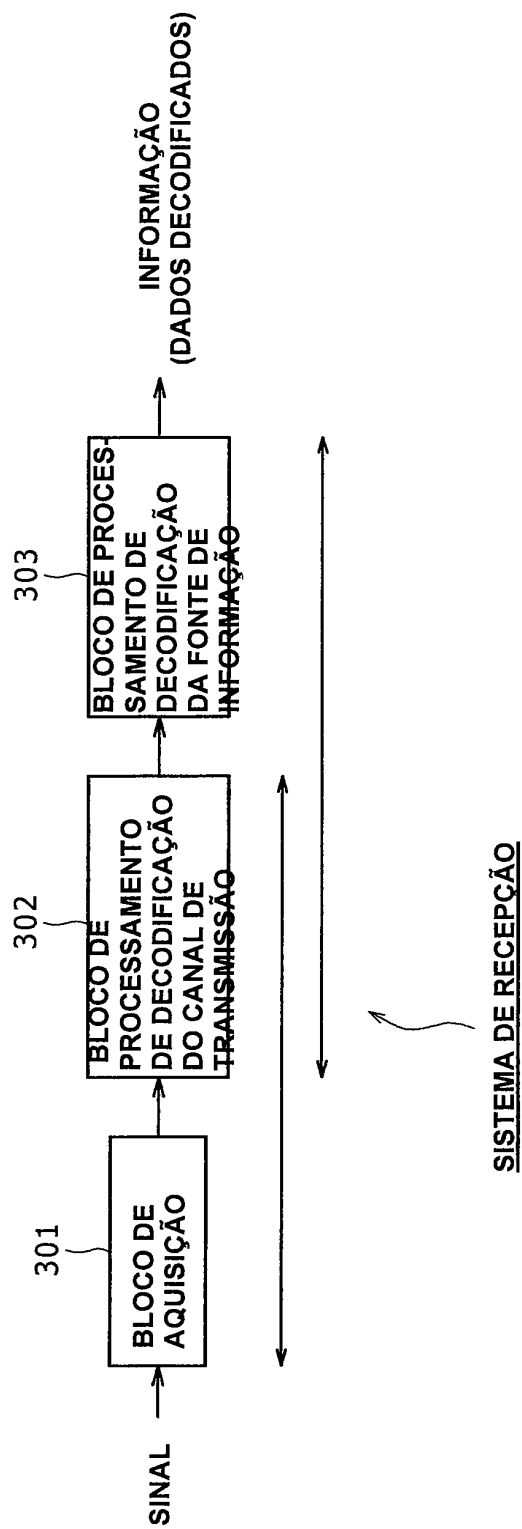


FIG. 14

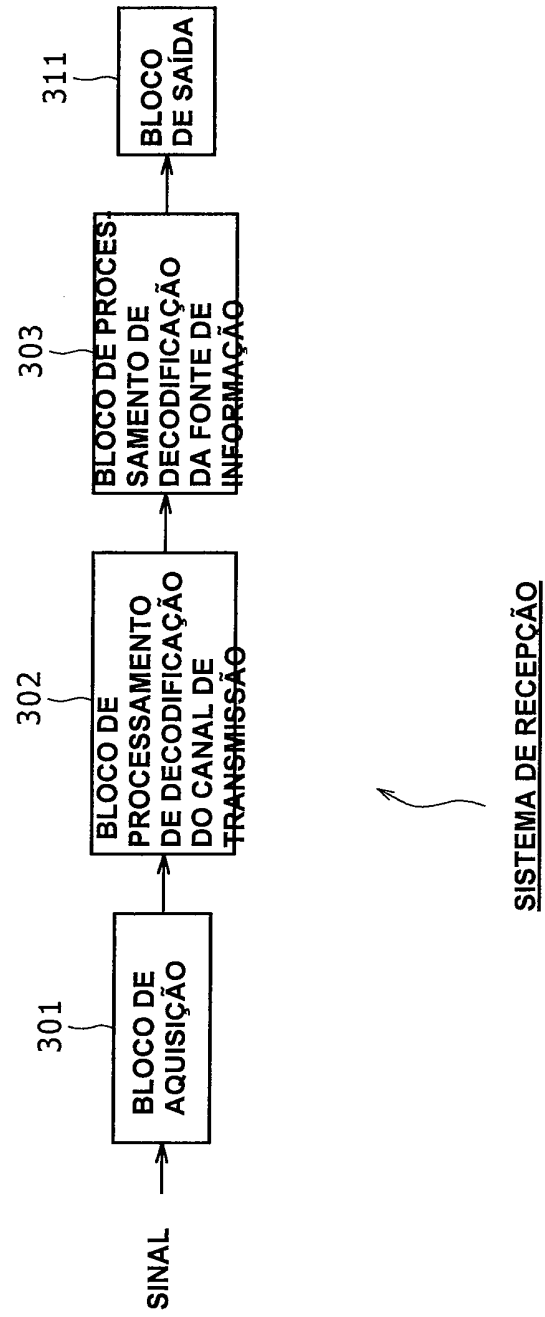


FIG. 15

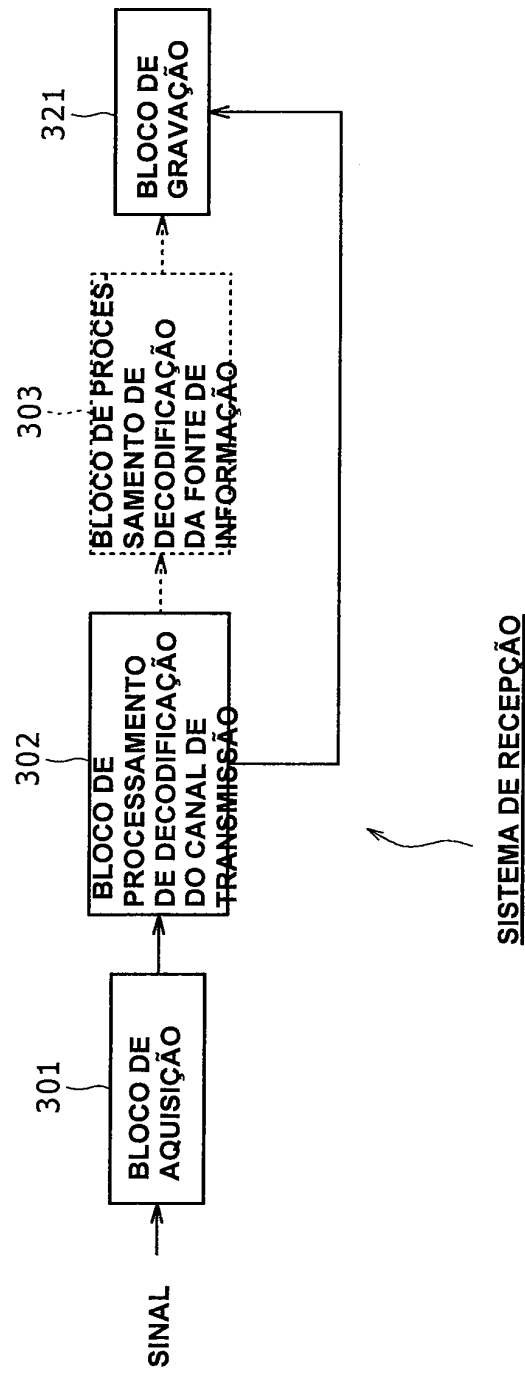
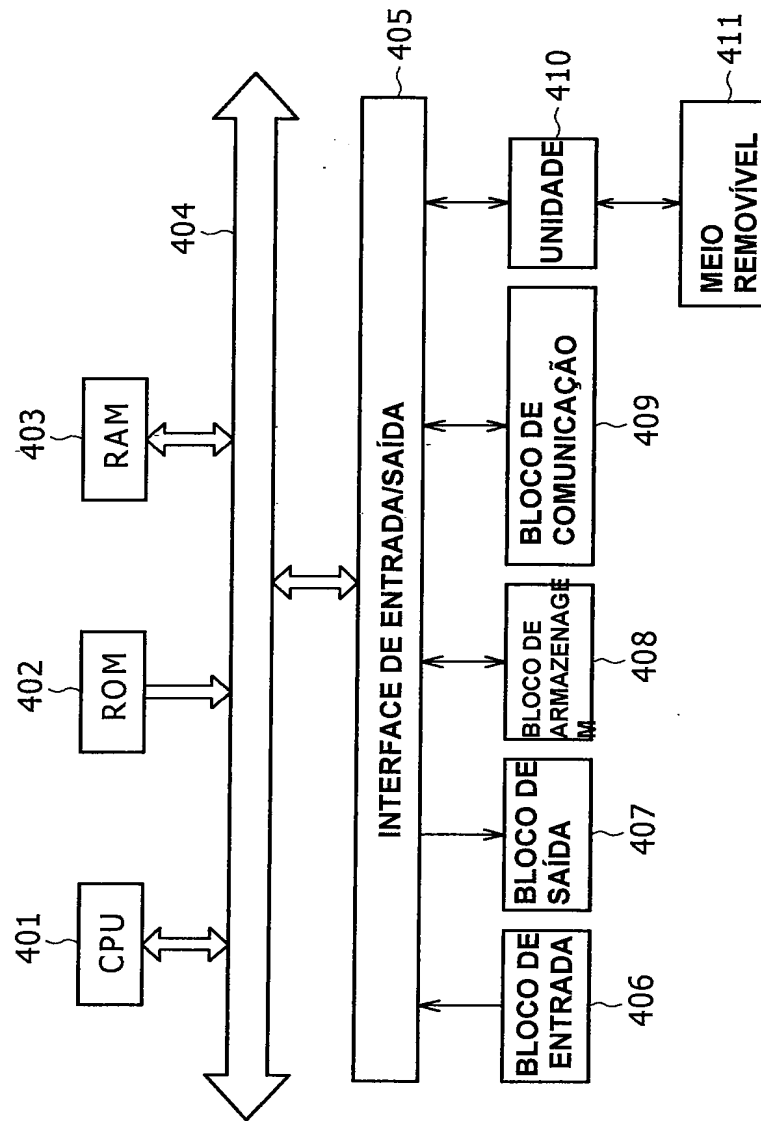


FIG. 16



RESUMO

“APARELHO E MÉTODO DE PROCESSAMENTO DE SINAL, E, SISTEMA DE RECEPÇÃO”

É descrito aqui um aparelho de processamento de sinal, incluindo um primeiro bloco de detecção; um segundo bloco de detecção; um bloco de detecção de duração; um bloco de emissão de informação de duração; e um bloco de demodulação.