

[12] 发明专利说明书

[21] ZL 专利号 97182075.9

[45]授权公告日 2002年5月8日

[11]授权公告号 CN 1084585C

[22]申请日 1997.12.31 [24]颁证日 2002.5.8

[21]申请号 97182075.9

[30]优先权

[32]1997.3.27 [33]US [31]08/826,461

[86]国际申请 PCT/GB97/03558 1997.12.31

[87]国际公布 W098/44769 英 1998.10.8

[85]进入国家阶段日期 1999.9.27

[73]专利权人 福特汽车公司

地址 美国密执安

[72]发明人 安德鲁·扎卡里·格洛瓦茨基

迈克尔·乔治·托德

库翁尼·范·彭

审查员 刘名华

[74]专利代理机构 永新专利商标代理有限公司

代理人 吴静波

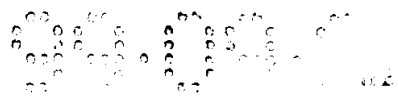
权利要求书1页 说明书8页 附图页数5页

[54]发明名称 用于电子元件安装的模制插座

[57]摘要

一种无需焊接的电路组件,包括其至少一个表面上有端头(14)的一电子元件(10)和其表面上有电路迹线(30)、其中有一插座(24)的一模制三维基体(20),该插座(24)的形状与该电子元件(10)一致。该插座(24)中有多个与电子元件(10)的各端头(14)相配的电触头(40),至少一个电触头(40)与该基体(20)上的至少一个电路迹线(30)连接。该插座(24)和电触头(40)的尺寸做成在元件的端头与电触头之间形成过盈配合,使得元件(10)位于插座(24)中时紧固在其中。元件(10)位于插座(24)中时其端头(14)与其电触头(40)机械连接和电连接。

ISSN 1008-4274



权 利 要 求 书

1、一种电路组件，包括：一电子元件（10），其至少一个表面上有端头（14）；一具有第一曲面（22）的模制基体（20），其上有电路迹线（30），其中有一插座（24），所述插座（24）的形状与所述电子元件（10）一致；以及紧邻所述插座（24）的多个电触头（40），所述电触头（40）与所述电子元件（10）的所述端头（14）相配，至少一个所述电触头（40）与所述基体（20）上的至少一个电路迹线（30）连接；其中，所述插座（24）和所述电触头（40）的尺寸做成在所述电触头与所述电子元件（10）的所述端头之间形成过盈配合，从而所述电子元件（10）位于所述插座（24）中时紧固在其中；所述电子元件（10）位于所述插座（24）中时所述端头（14）与其电触头（40）机械连接和电连接；其特征在于，所述电子元件有一主体（12），从所述主体（12）的至少一边上伸出弹性引线（18），所述引线（18）可朝所述主体（12）向里弹性偏转，所述基体（20）在所述插座（24）的内壁（25）与所述基体（20）的所述第一表面（22）的交界处有一唇部（50），所述唇部（50）伸入所述插座（24）一定距离；其中，每一所述弹性引线（18）上弯出一向外伸展突起部（19），每一突起部（19）在每一所述弹性引线（18）上的位置使得每一突起部（19）在所述元件位于所述插座中（24）时在所述唇部（50）底下抵靠所述唇部（50）。

用于电子元件安装的模制插座

本发明一般涉及电子元件的安装，特别涉及使用模制插座把电子元件安装到三维表面基体上。

一般把电子元件焊接到电路板基体上。在电子工业中使用各种焊接技术，包括公知的回流焊接、波焊和汽相焊接。这些技术都需要使用处理温度较高的金属合金焊料。此外，这些技术都用于平面电路板。

最近，人们对用适应性更强的非平面（即“三维”或“曲面”）电路基体代替现有平面电路板的兴趣日增。例如，如图 1A 所示，过去电路和元件放置在刚性、平面电路板 60 上用紧固件 64 把该电路板装到一模制塑料壳体 62 上，现在则如图 1B 所示，电路和元件直接放置到壳体的内表面或外表面上。在这种结构中，模制壳体 62 的表面一般喷涂金属，然后把电子元件和电路焊接其上，因此壳体代替平面电路板用作元件和电路的基体。这种结构的优点是电子器件与支撑壳体或毗连的其它模制构件连成一体，因此加工步骤减少，无需使用紧固件和其它硬件 64，产品的总成本降低。

但是，这种一体化结构无法使用现有焊接技术，原因至少有两条。首先，这种一体化结构的非平面表面使得该结构无法使用只能处理平面基体的回流炉之类焊接设备。其次，用来形成这种一体化结构的塑料树脂常常无法承受现有焊接工艺的高热和/或化学侵蚀。

因此希望提供一种完全不用焊接就可把电子电路与三维模制基体连成一体的方法。

本发明提供一种无需焊接的电路组件，包括其至少一个表面上有端头的一电子元件和其表面上有电路迹线、其中有一插座的一模



制三维基体，其中该插座的形状与该电子元件一致。插座中有许多与电子元件的各端头相配的电触头，至少一个电触头与该基体上的至少一个电路迹线连接。插座和电触头的尺寸做成：在元件的端头与电触头之间形成过盈配合，使得元件位于插座中时紧固在其中。元件位于插座中时其端头与电触头机械连接和电连接。本发明还包括额外部件，例如电子元件底面与插座底面之间的粘合剂和密封地覆盖电子元件和基体的与电子元件毗连的周边部的模制电绝缘材料。

本发明的一个优点是电子电路和元件直接与支撑壳体或其它三维模制基体连成一体，从而加工步骤减少、所需部件数减少、产品总成本降低。

本发明的另一个优点是可无需焊接就可把电子电路和元件与三维模制基体连成一体。

本发明的另一个优点是可把低温熔化塑料用作电子电路和元件的基体材料。

下面结合附图举例说明本发明，附图中：

图 1A 和 1B 为现有技术中与电子元件和电路连接的模制结构的立体图；

图 2A—2C 为本发明第一实施例的正视剖面图，分别示出电子元件插入插座之前、之中和之后；

图 3A—3H 为可用于本发明第一实施例的各种电子元件及其插座的立体图；

图 4A 和 4B 分别为沿图 3D 和 3E 中剖面线 1-1 和 2-2 剖取的、供其底面上有端头的电子元件插入的插座的俯视图，示出电触头沉积之前和之后；

图 5A—5D 为本发明第一实施例另一些构型的正视剖面图，示出其引线有突出部的电子元件插入其插座之前；

图 5E 为图 5A 的局部放大图，示出电子元件在插入其插座后的

一唇部和其上有突出部的引线；

图 6A—6D 为本发明第二实施例的正视剖面图，示出有引线的电子元件的引线在插入其插座之前；

图 7A—7D 为本发明第二实施例的插座开口的立体图；

图 8 为沿图 7B 中剖面线 8-8 剖取的一槽形插座开口的端视剖面图；

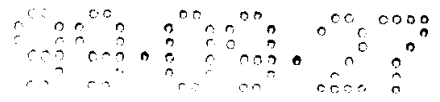
图 9A—9D 为本发明第二实施例的另一些构型的正视剖面图；

图 10 为本发明第一实施例另一构型的立体图，示出在基体第一表面与第二表面之间有一穿孔导电路径的一插座和触头；以及

图 11 为沿图 10 中剖面线 11-11 剖取的剖面图。

参见各附图，图 2A—2C 示出本发明第一实施例，在该实施例中，一电子元件 10 不用焊料与一三维模制塑料基体 20 的第一表面 22 上的电路迹线 30 电连接。基体 20 还可有一形状与第一表面 22 一致的第二表面 23。第一表面 22 和第二表面 23 可分别为基体 20 的外表面和内表面或内表面和外表面。在该实施例中，电子元件 10 有一主体 12，其至少一个表面上有端头 14。基体 20 的第一表面 22 上有一插座 24，但该插座不一直伸展到基体的第二表面 23（即插座 24 不是一穿孔）。插座 24 的形状与放置其中的电子元件 10 一致。图 3A—3H 例示出这类元件 10 及其插座 24。

插座 24 中有多个与元件 10 的各端头 14 相配的电触头 40。至少一个触头 40 与基体 20 上的至少一个迹线 30 连接。这些触头 40 可为喷涂金属、金属箔、导电薄膜、管脚、板等，可用化学喷涂、真空金属汽相沉积、挠曲电路模塑、夹物模塑、层叠、模压、粘合等工艺制成。例如，电触头 40 可为用电解沉积直接沉积在基体 20 上（并与电路铜迹线 30 接触）的锡。触头 40 也可多层喷涂金属。例如，在电路迹线 30（一般为铜）位于基体上后把铜沉积在基体 20 上形成一基层。然后可在该基层顶面用锡沉积出第二层。此外，基层与外层之间可有中间金属（例如钯、金）层，以防止基层与外层



之间生成不希望有的金属化合物。触头 40 至少位于插座内壁 25 上，但也可伸展到基体表面 22 在插座 24 周边的一部分上和/或插座底面 27 的一部分上。

元件 10 在插座 24 中放置成其端头 14 与其触头 40 机械连接和电连接。为此可根据元件 10 确定插座 24 和触头 40 的尺寸，使得触头 40 与元件 10 的端头 14 之间形成过盈配合，从而元件 10 在插入插座 24 中后紧固在其中。这示出在图 2B 中，元件的端头 14 在元件 10 插入插座 24 中时在某点上与其触头 40 过盈配合。插座的内壁 25 可有一坡度，以便插入和过盈配合。如图 2C 所示，应控制好插座宽度、插座深度、插座壁坡度、触头厚度和触头坡度之类尺寸的公差，以使该过盈配合使得元件 10 可在插座 24 中压入到所需深度，同时又紧固在其中。为此，还可用可延展金属合金制成触头 40 和/或在元件 10 的底面 16 与插座 24 的与元件的底面 16 邻接的表面之间使用粘合剂 15。

插座 24 和触头 40 的尺寸可做成使得元件 10 插入插座中后其顶面 17 与周围基体表面 22 齐平。此外，不管元件顶面 17 与基体表面 22 是否齐平，元件 10 上方和基体表面 22 在元件 10 周边部可用封装物 26 密封元件 10，从而防止外物侵入并使元件 10 在插座 24 中紧固得更牢。这一封装物 26 所使用材料的热膨胀系数与基体材料相同，以使两者之间的热应变最小。封装物 26 也可覆盖不止一个元件 10。

如图 2A—2C 所示，基体 20 中在靠近内壁 25 处还可有空腔 29。这些空腔 29 提高了插座壁 25 的弹性，从而便于在插座 24 中插入和紧固元件 10。这些空腔 29 可在基体模制过程中用注入空气等方法形成。

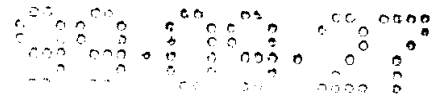
端头 14 和触头 40 最好用防氧化的金属或金属合金制成，例如金、钯或锡、铅和/或铋的合金。端头 14 和/或触头 40 也可多层结构，从而至少最外层由防氧化金属或防氧化无机涂层构成。不过，

即使端头 14 和/或触头 40 的外表面氧化，在出现过盈配合后元件 10 进一步压入插座 24 时端头 14 与触头 40 相擦，从而至少除去一部分可能形成在端头 14 和/或触头 40 上的氧化层。

应该看到，如图 3D 和 3E 中的元件 10b 和 10c 所示，元件 10 的端头 14b 可布置在其底面 16 上。对于这种元件，触头 40 位于插座内壁 25 上并伸展到插座底面 27 上而在底下与元件底面上的端头 14b 相配。插座 24 的尺寸和触头 40 的位置使得在元件主体 12 与插座内壁 25 之间形成过盈配合，从而元件 10 在插入插座 24 中后紧固在其中。如图 4A 所示，插座内壁 25 上可有凹口 21，使得触头 40 在凹口 21 中退离元件主体 12，从而触头 40 不碰到元件主体。也可不使用凹口 21，而是插座做成两相对内壁 25 或壁部与元件主体 12 形成过盈配合，同时另两个相对内壁 25 或壁部与元件主体 12 相间距。在这种结构中，触头 40 位于相间距壁 25 或壁部以及插座底面 27 上。如图 3E 和 4B 中元件 10c 和触头 40c 所示，也可不在元件主体 12 与插座内壁 25 之间形成过盈配合，而是插座内壁 25 和触头 40 的尺寸做成在元件主体 12 与触头 40 本身之间形成过盈配合。

第一实施例可使用许多种元件。例如，图 3A—3H 示出各种有端头的元件 10e（例如无引线陶瓷芯片底座或 LCCC）、各种端头位于底面上的元件 10b/10c、一有引线的塑料芯片底座（PLCC）10p、一倒四方扁平体（QFP）元件 10q 和一倒双列直插块（DIP）元件 10d 及其各种插座和触头构型。

当使用其主体至少一边上伸出一弹性引线 18、该引线 18 可朝主体 12 向里弹性偏转的 J 形引线、海鸥翼或其它元件 10 时，其插座 24 中还可有一便于元件 10 在插入后紧固其中的部件。如图 5A—5E 所示，该部件包括一位于插座内壁 25 与基体表面 22 交界处的唇部 50。该唇部 50 伸入插座 24 中一定距离，可比方说由基体 20 上该部位处一伸向插座 24 内部（例如在基体 20 模制过程中使用凸轮动作）的隆起 51 构成，然后在该隆起 51 上沉积触头 40。也可不在



基体 20 上形成这类隆起 51，而是触头 40 由其上有唇部 50 的金属插入物构成，然后把插入物贴到基体 20 的插座壁上，使唇部 50 获得正确定位。与该唇部 50 相配，每一引线 18 上弯出一向外伸出的突起部 19，如图 5E 所示，每一引线 18 上的每一突起部 19 在元件 10 插入插座 24 中后位于唇部 50 底下与之抵靠。也可不在引线 18 上弯出突起部 19，而是把一薄片 19m 焊接或装在每一引线 18 上合适部位。唇部 50 向里伸入插座 24 的程度如图 5E 所示应便于引线 18 向里偏转、便于元件 10 插入插座 24 中，同时在唇部底下留出足够大的空间，使得突起部 19 在插入后可抵靠其上。可使用这种突起部-唇部部件的元件 10 包括、但不限于 J 形引线元件 10j（例如 PLCC）、倒海鸥翼元件 10g（例如 QFP 和小剖面集成电路或 SOIC）和倒穿孔引线元件或右边向上穿孔引线元件 10t（例如穿孔 DIP）。

（应该指出，这里所使用的"引线"一词指比方说 DIP、PLCC、QFP、SOIC 中从元件主体向外伸出、其长度大于厚度的导体和图 3F-3H 所示公知镀通孔（PTH）元件。同样，"引线"也可指管脚格栅阵列（PGA）元件和某些子插件板上的管脚型接头。另一方面，这里所使用的"端头"一词指（1）如上所述"引线"，以及（2）图 3A-3E 所示端头位于其端面上的元件 10e 和端头位于其底面上的元件 10b/10c 中从元件主体突起得不厉害的那类导体（即从元件主体向外伸出的长度小于厚度的导体）。"端头"还可指球形格栅阵列（BGA）之类元件上的凸缘状接头。

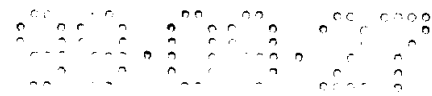
图 6A-6D 示出本发明第二实施例。该实施例包括其至少一边上有引线 18 的一元件 10、其上有电路迹线 30 的一三维模制基体 20 和基体 20 中多个与元件引线 18 相配的电插座 42。每一插座 42 中有一供元件引线 18 牢牢插入其中的开口 44/46，开口 44/46 的大小做成在每一插座 42 及其引线 18 之间形成过盈配合。至少一个插座 42 与基体 20 上至少一个电路迹线连接。元件 10 放置成每一引线 18 插入其插座 42 中。

每一插座 42 有一供其引线 18 插入其中的开口 44/46。开口 44/46 根据从元件 10 上伸出、待插入其中的引线 18 的类型可采用两种不同构型之一。首先，对于具有 J 形引线 18j 或海鸥翼引线 18g 的元件 10j/10g 来说，如图 7B 和 7C 所示，对应插座 42 有槽形开口 46，其方向使得开口的纵向轴线与紧邻的基体表面 22 相切。如图 8 所示，这种开口 46 中在开口的内壁 47 与基体表面 22 之间交界处可有一凸肩 48。其次，如图 7A 所示，对于具有穿孔型引线 18t（例如管脚格栅阵列（PGA）10w 和 DIP10d）的元件 10t 来说，对应插座 42 有孔状开口 44，其方向使得开口的纵向轴线与紧邻的基体表面 22 正交。开口 44 可为一直通到基体第二表面 23 的一穿孔，也可为一盲孔。

插座 42 可由喷涂金属、镀层、金属箔、导电薄膜等构成，它们沉积或模制成基体表面 22 上的槽形或孔形凸起，每一插座 42 有一个凸起。例如，对于有穿孔型引线的元件 10t，插座 42 可由基体 20 中的镀通孔（或盲孔）构成。插座 42 也可由插入或模制入基体 20 中的金属插入物或套管构成。

在第一实施例中，一元件的所有触头 40 都在形状与元件一致的单一插座 24 中，而在第二实施例中无需这类单一插座。在第一实施例中，各触头 40 一起固定整个元件 10；即过盈配合形成在（1）全部触头 40 与（2）整个元件 10 之间。但在第二实施例中各插座 42 独立而非集体工作，因此每一元件有多个过盈配合；即每一插座与插入其中的引线之间形成一过盈配合。

尽管第二实施例中无需形状与元件一致的单一插座 24，但基体表面 22 上可有这样一个插座 24，从而在各引线 18 分别插入其插座 42 中时元件 10 位于插座 24 中。图 9A 中的元件 10x 示出这一结构。也可如图 9B 和 9D 所示，元件 10y 及其多个插座 42 都位于一插座 24 中，以使用其顶面一般与周围基体表面 22 齐平的封装物 26 封装。在使用用于海鸥翼元件 10g 的凹座 28 时，如图 9C 所示，凹座 28 中可有一肩 52，插座 42 布置在肩 52 的顶面 54 上。这一结构与上面



一样，便于齐平封装。图 7D 示出这一结构的一典型插座 42，其中，倒海鸥翼元件 10g 位于一凹座 28 中。

当按照第二实施例使用与元件 10x 对应的插座 24 时，如图 9A 所示，插座内壁 25 的尺寸可做成在壁 25 与元件 10 的主体 12 之间形成过盈配合。同样，对于图 9C 所示倒海鸥翼元件 10g，插座内壁的尺寸可做成在壁 25 与引线 18 之间形成过盈配合。

在第一和第二实施例中，如图 10 和 11 所示，不但基体 20 的第一表面 22、而且第二表面 23 上也可有电路迹线 30。第一和第二表面 22/23 之间可有导电路径 38，使得一个或多个端头 14 与第二表面 23 上的对应迹线 30 连接。导电路径 38 可由基体 20 中其上电镀导电材料 34 的穿孔 32 构成或由插入穿孔 32 中的导电材料 34 插头或管脚构成。导电材料 34 可为与电路迹线 30 相同的材料（通常为铜），也可为与触头 40 相同的材料或某种不同材料。

本领域普通技术人员显然可对本发明作出种种修正。例如，对于上述第一实施例所使用的倒海鸥翼元件 10g，触头 40 可布置在紧邻插座 24 的基体第一表面 22 上而不是插座内壁 25 上。在这种结构中，插座深度做成：使得元件引线 18 在元件 10g 位于插座 24 中时与其电触头 40 机械接触和电接触。同时，在这种结构中，过盈配合不形成在触头 40 与引线 18 之间，而是靠插座 24 的正确尺寸在插座内壁 25 与引线 18 之间形成过盈配合。作为另一种修正，一元件的各引线 18 及其电触头 40 或插座 42 可错开地布置在元件 10 的一边或多边上，而不是在一边上一一起布置成一行。这种结构可防止相邻触头 40 或插座 42 互相短接，特别是在各元件 10 的节距更小时。

说明书附图

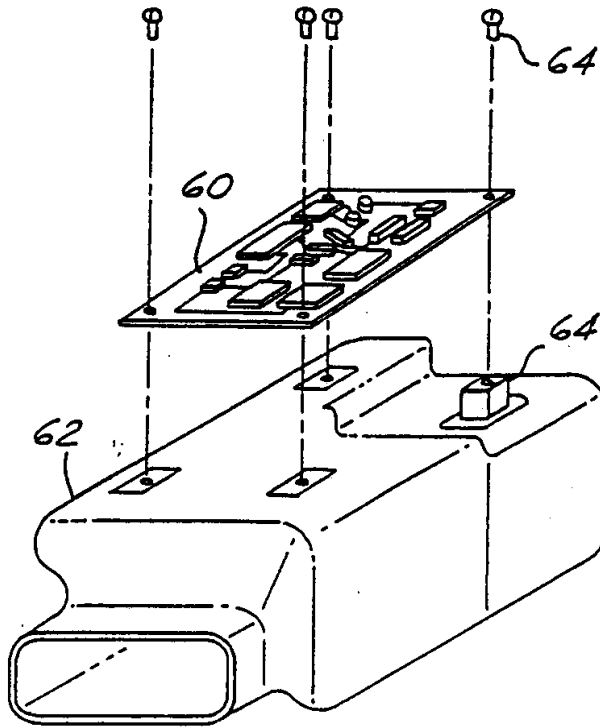


图 1A

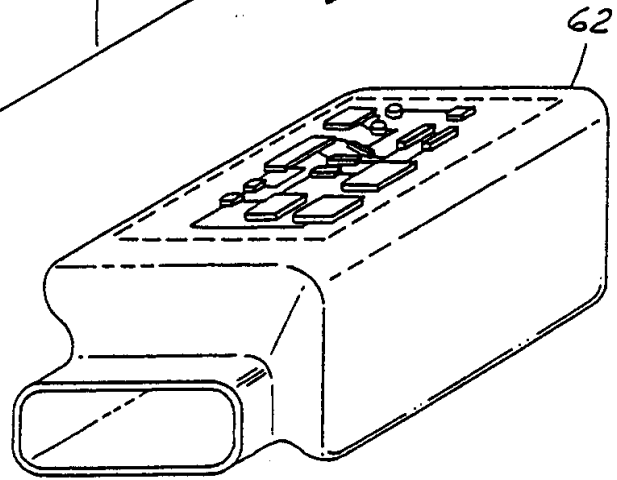


图 1B

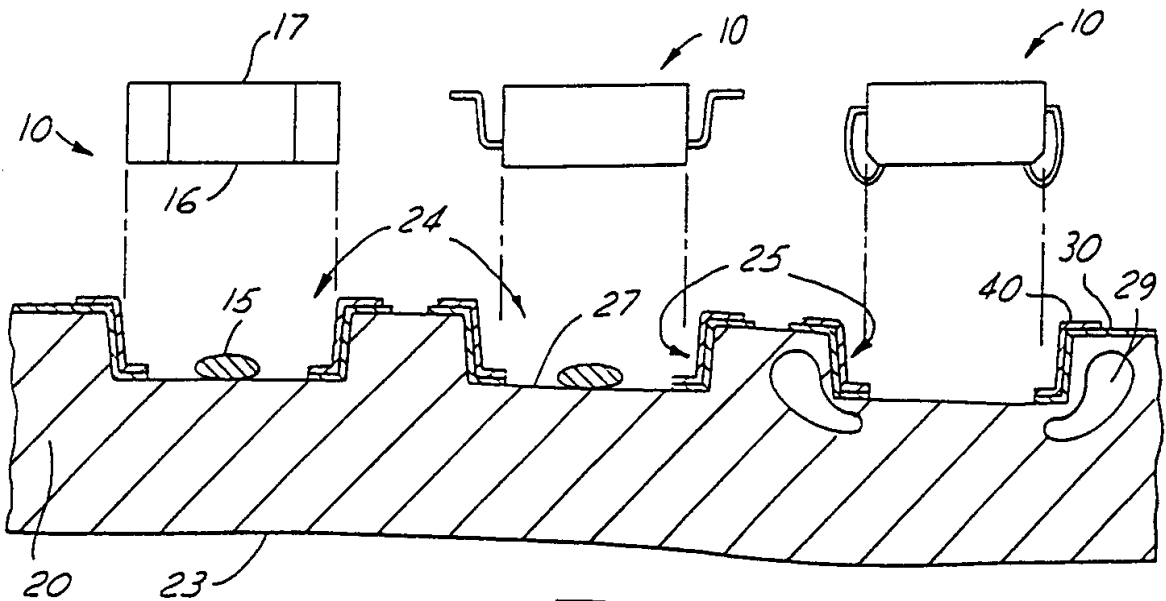


图 2A

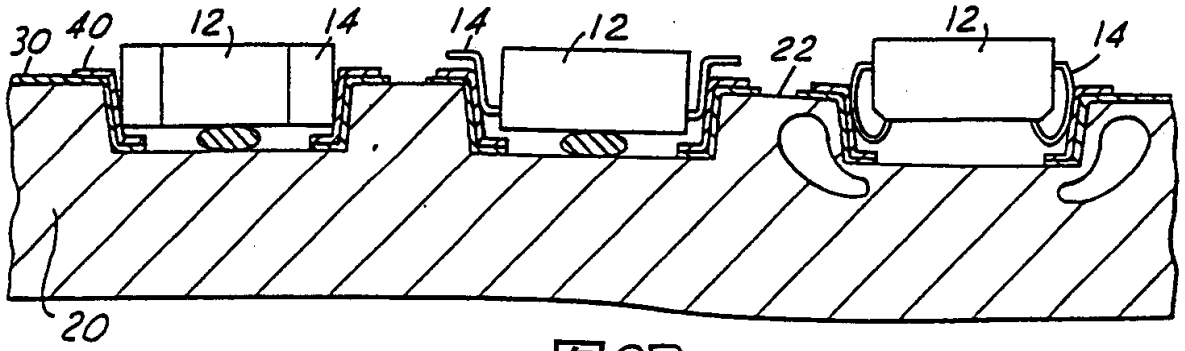


图2B

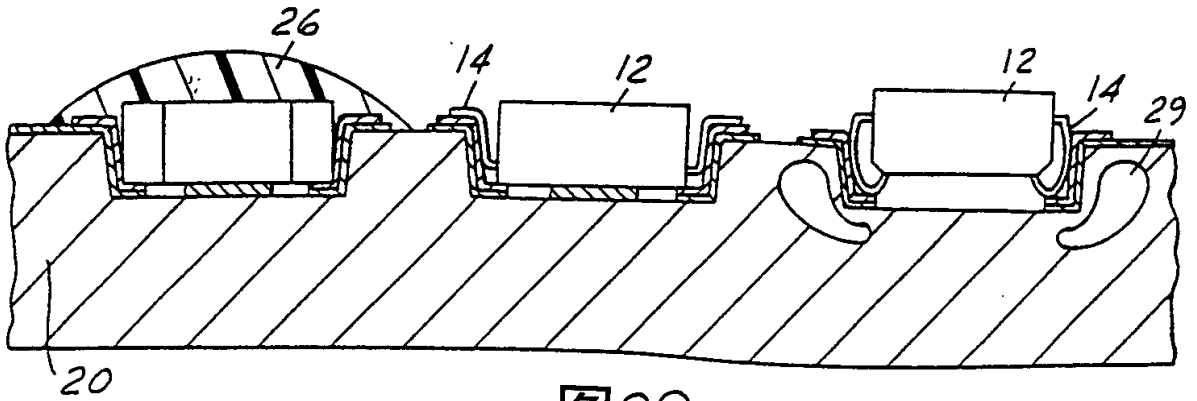


图2C

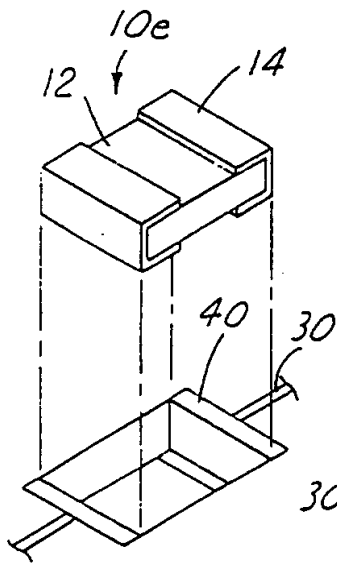


图3A

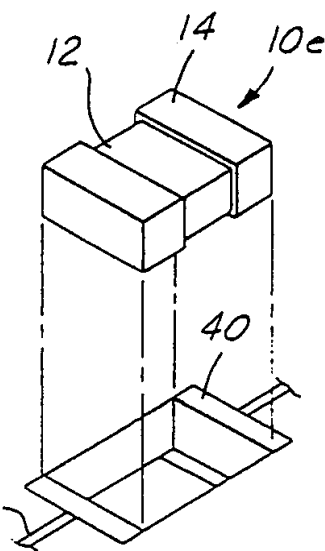


图3B

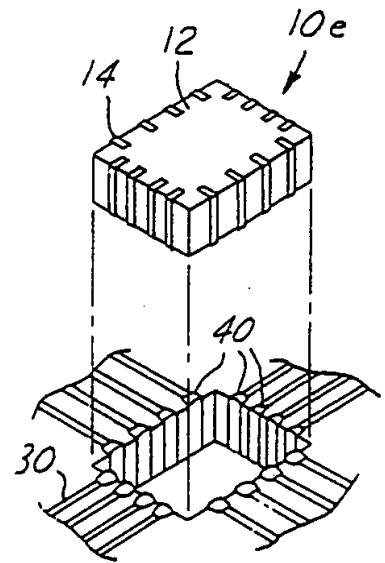


图3C

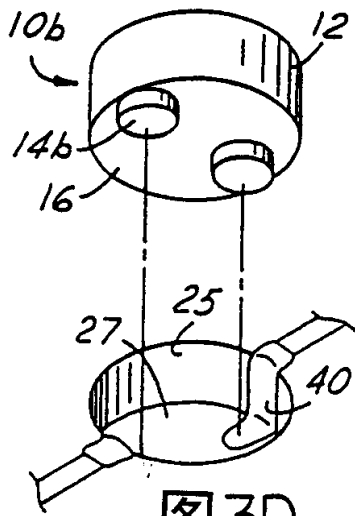


图 3D

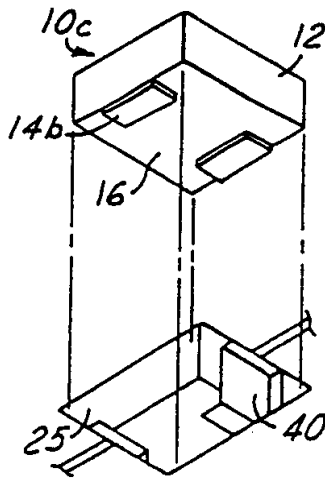


图 3E

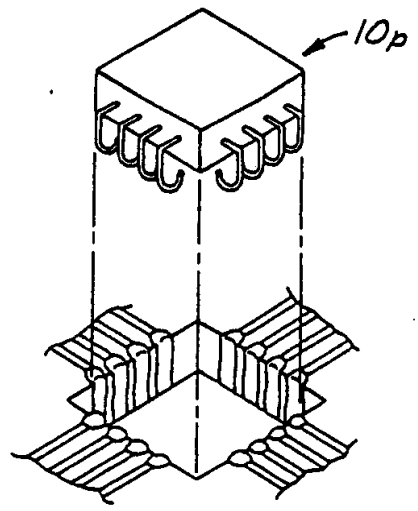


图 3F

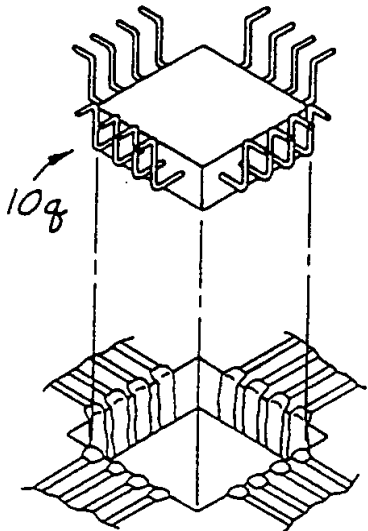


图 3G

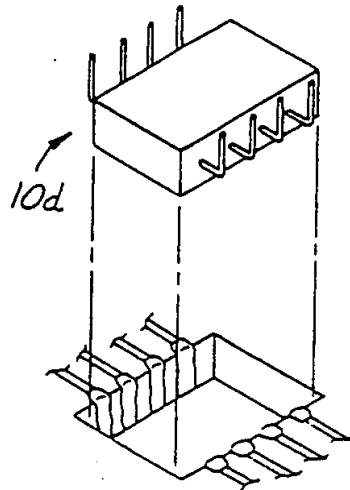


图 3H

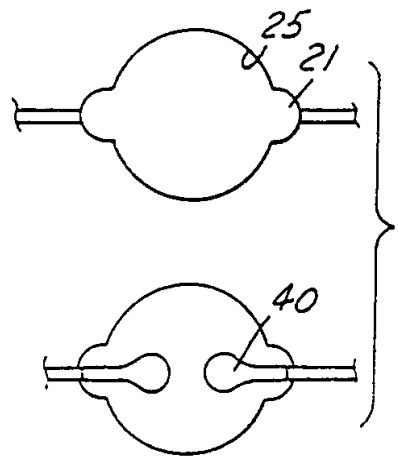


图 4A

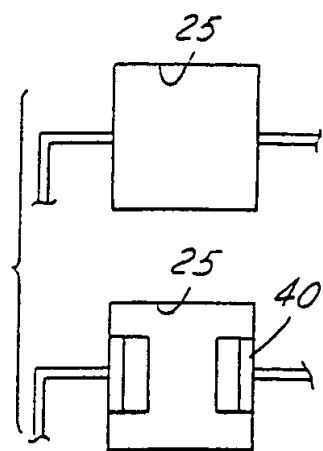


图 4B

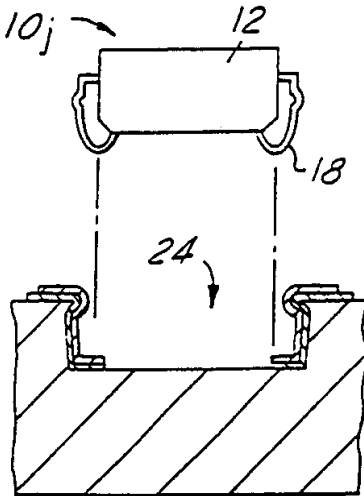


图 5A

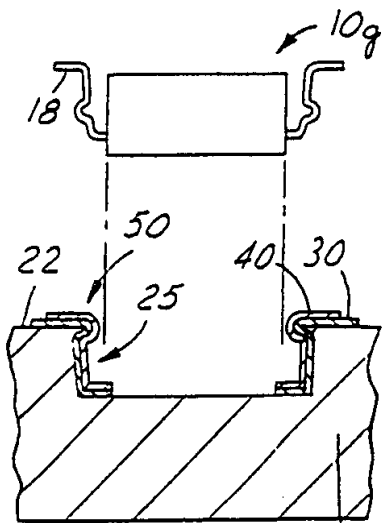


图 5B

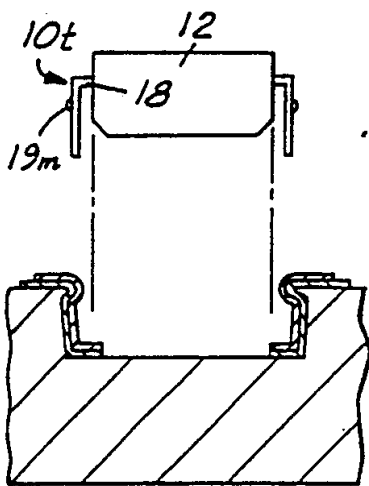


图5C

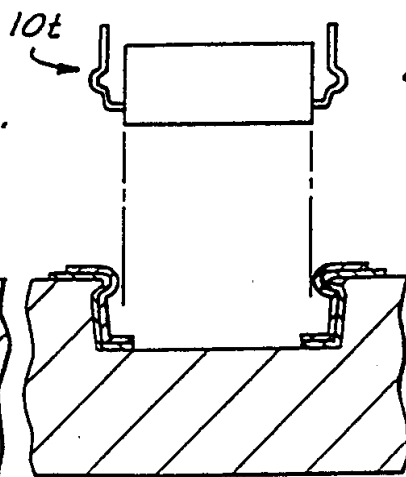


图5D

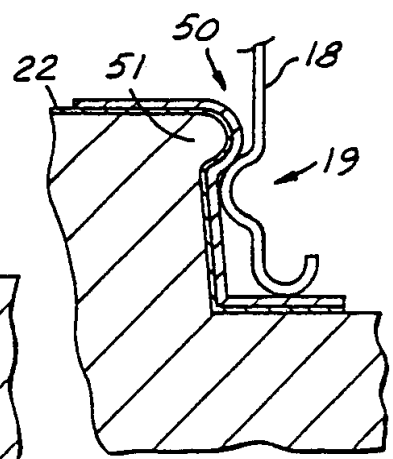


图5E

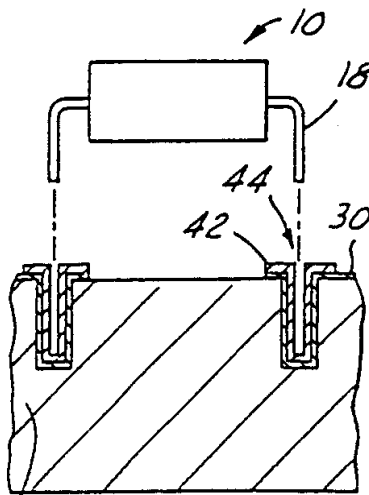


图6A

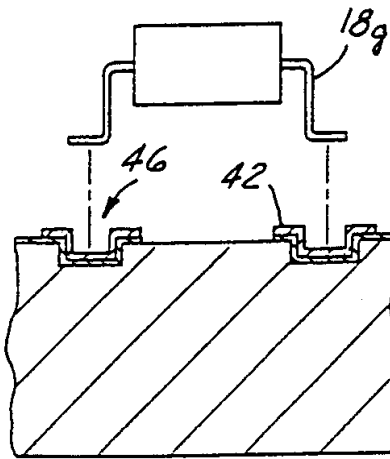


图6B

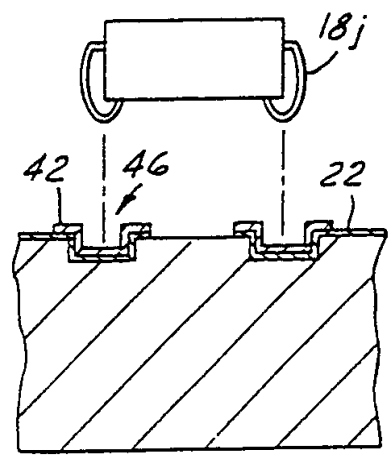


图6C

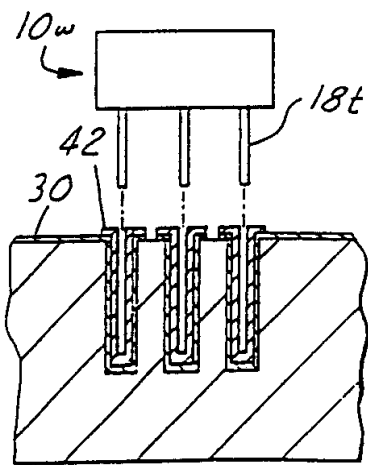


图6D

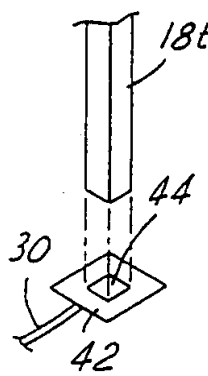


图7A

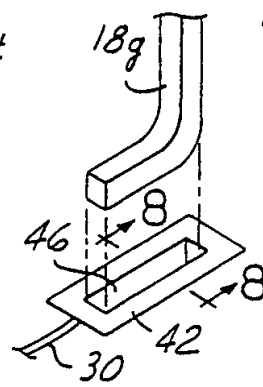


图7B

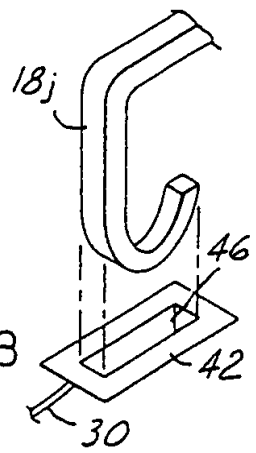


图7C

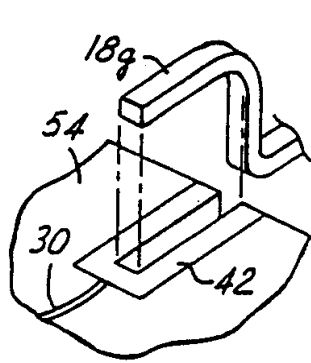


图7D

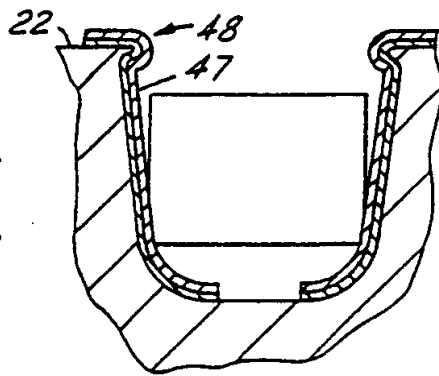


图8

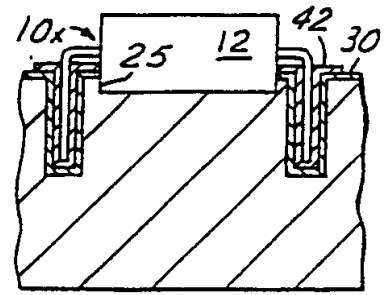


图9A

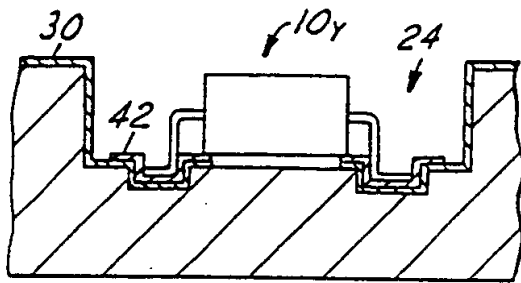


图9B

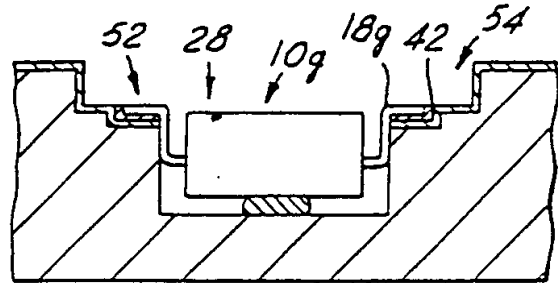


图9C

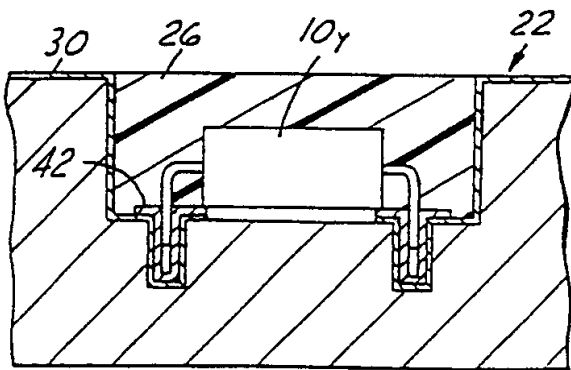


图9D

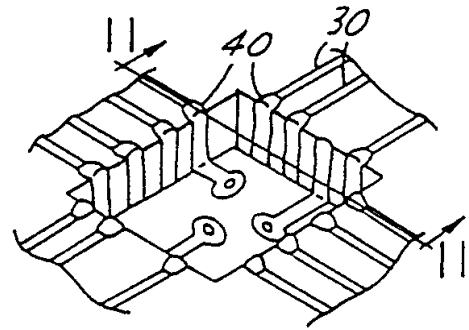


图10

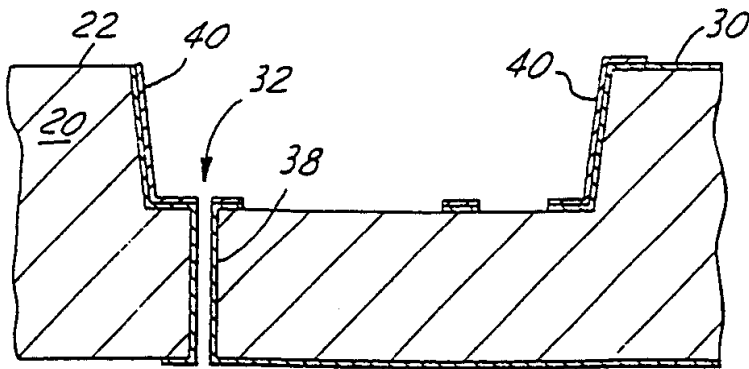


图11