

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6692804号
(P6692804)

(45) 発行日 令和2年5月13日(2020.5.13)

(24) 登録日 令和2年4月17日(2020.4.17)

(51) Int.Cl. F I
A 6 1 B 8/14 (2006.01) A 6 1 B 8/14

請求項の数 8 (全 31 頁)

(21) 出願番号	特願2017-518210 (P2017-518210)	(73) 特許権者	515244151
(86) (22) 出願日	平成27年10月7日(2015.10.7)		バタフライ ネットワーク、インコーポレイテッド
(65) 公表番号	特表2017-534358 (P2017-534358A)		アメリカ合衆国、コネチカット州 06437 ギルフォード、オールド ウィットフィールド ストリート 530
(43) 公表日	平成29年11月24日(2017.11.24)		
(86) 国際出願番号	PCT/US2015/054405	(74) 代理人	100079108
(87) 国際公開番号	W02016/057622		弁理士 稲葉 良幸
(87) 国際公開日	平成28年4月14日(2016.4.14)	(74) 代理人	100109346
審査請求日	平成30年9月19日(2018.9.19)		弁理士 大貫 敏史
(31) 優先権主張番号	62/060,822	(74) 代理人	100117189
(32) 優先日	平成26年10月7日(2014.10.7)		弁理士 江口 昭彦
(33) 優先権主張国・地域又は機関	米国 (US)	(74) 代理人	100134120
			弁理士 内藤 和彦

最終頁に続く

(54) 【発明の名称】 超音波信号処理回路ならびに関連装置および方法

(57) 【特許請求の範囲】

【請求項 1】

超音波トランスデューサアレイから受信した信号を処理するための方法であって、
信号サンプルを提供するために、受信超音波エネルギーを表す前記受信した信号をデジタル領域に変換することと、

前記信号サンプルの直交復調を実行し、それに続いて、前記復調済み信号サンプルの高速フーリエ変換および周波数領域における信号調節を実行することと、

前記復調済み信号サンプルの高速フーリエ変換および前記周波数領域における信号調節に続いて、集計エレベーション値を提供するために前記超音波トランスデューサアレイのエレベーションチャンネルに対応する周波数領域値を集計することと、

超音波画像形成処理のために前記集計エレベーション値を出力することと、を含み、
前記信号調節が、周波数領域重み関数を前記周波数領域値に適用することを含む、方法。

【請求項 2】

時間領域重み関数を前記復調済み信号サンプルに適用することをさらに含み、
前記高速フーリエ変換が、前記時間領域重み関数が適用された前記復調済み信号サンプル上で実行される、請求項 1 に記載の方法。

【請求項 3】

前記信号サンプルの直交復調を実行する前に、形成予定の画像に対応する前記信号サンプルのサブセットを前記信号サンプルから抽出することをさらに含み、

10

20

前記直交復調が、前記信号サンプルのサブセット上で実行される、請求項 1 又は 2 に記載の方法。

【請求項 4】

データ低減のために前記復調済み信号サンプルをダウンサンプリングすることを含み、

前記高速フーリエ変換が、前記ダウンサンプリングされた前記復調済み信号サンプル上で実行される、請求項 1 から 3 のいずれか一項に記載の方法。

【請求項 5】

超音波エネルギーの受信に応答して受信信号を提供するように構成された超音波トランスデューサアレイと、

前記受信信号を処理するように構成された処理回路であって、

信号サンプルを提供するために前記受信信号をデジタル領域に変換するように構成された変換回路と、

前記信号サンプルの直交復調を実行するように構成された直交復調回路と、

前記信号サンプルの直交復調に続いて、前記復調済み信号サンプルの高速フーリエ変換および周波数領域において周波数領域値に周波数領域重み関数を適用することを含む信号調節を実行する高速フーリエ変換回路と、

集計されたエレベーション値を提供するために前記超音波トランスデューサアレイのエレベーションチャネルに対応する前記重み付けされた周波数領域値の集計を実行するように構成された集計エレベーションチャネル回路と、

超音波画像形成処理のために前記集計されたエレベーション値を出力するように構成された出力回路と、を含む、処理回路と、

を備える、超音波デバイス。

【請求項 6】

前記復調済み信号サンプルに少なくとも 1 つの時間領域重み関数を適用するように構成された時間領域信号調節回路をさらに含み、

前記高速フーリエ変換回路は、前記時間領域重み関数が適用された前記復調済み信号サンプル上で前記高速フーリエ変換を実行するように構成される、請求項 5 に記載の超音波デバイス。

【請求項 7】

前記信号サンプルの直交復調を実行する前に、形成予定の画像に対応する前記信号サンプルのサブセットを前記信号サンプルから抽出するように構成された抽出回路をさらに含み、

前記直交復調回路は、前記信号サンプルの前記サブセット上で直交復調を実行するように構成される、請求項 5 又は 6 に記載の超音波デバイス。

【請求項 8】

データ低減のために前記復調済み信号サンプルをダウンサンプリングするように構成されたダウンサンプリング回路をさらに含み、

前記高速フーリエ変換回路は、ダウンサンプリングされた前記復調済み信号サンプル上で前記高速フーリエ変換を実行するように構成される、請求項 5 から 7 のいずれか一項に記載の超音波デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

関連出願の相互参照

この出願は、米国特許法第 119 (e) 条の下で、2014 年 10 月 7 日に出願された「ULTRASOUND SIGNAL PROCESSING CIRCUITRY AND RELATED APPARATUS AND METHODS」と称する代理人整理番号 B1348、70014US00 の米国仮特許出願第 62/060,822 号の利益を主張し、同特許は、その全体が参照により本明細書に組み込まれる。

10

20

30

40

50

【0002】

技術分野

本開示の態様は、超音波撮像および／または処理技術などの撮像および／または処理のための回路、デバイス、システムおよび方法に関する。より具体的には、本開示の態様は、超音波トランスデューサアレイから受信された信号を処理するための回路および方法に関する。

【0003】

背景

医学的応用のために使用される超音波トランスデューサアレイは、通常、医学的応用のための超音波画像を生成するために、必要に応じて、大量のデータを生成する。所望の画質や複雑性が高いほど、より多くのデータが通常は必要とされる。

10

【0004】

超音波トランスデューサアレイからのアナログ信号の複数のチャネルを超音波システムの制御および処理電子機器に輸送するという問題は、超音波撮像の解像度を向上するためおよび高質の3D立体撮像を可能にするために必要とされるトランスデューサのより大きな高密度のアレイの利用を制限している。

【発明の概要】

【0005】

本開示は、信号を処理するために使用されるデジタルおよびアナログ回路を含む、超音波トランスデューサベースの撮像システムの超音波トランスデューサアレイから受信された信号の処理の態様を説明する。いくつかの実施形態では、信号サンプルは、1つまたは複数の重み関数の適用によって処理されるかまたは調節される。いくつかの実施形態では、1つまたは複数の重み関数は、時間領域の信号サンプルに適用することができる。他の実施形態では、信号サンプルは、周波数領域に変換することができ、1つまたは複数の重み関数は、周波数領域で適用することができる。さらなる実施形態では、1つまたは複数の重み関数は、時間領域で適用することができ、1つまたは複数の重み関数は、周波数領域で適用することができる。重み関数は、チャンネル依存性および／またはチャンネル非依存性であり得る。処理済みデータは、画像形成プロセッサに提供することができる。画像形成処理前の信号の処理は、超音波トランスデューサアレイから受信された信号の「前処理」と呼ぶことができる。

20

30

【0006】

いくつかの実施形態は、超音波トランスデューサアレイから受信された信号を処理するための方法を対象とする。方法は、アナログ領域からデジタル領域への受信信号の変換後の受信信号の信号調節を含む。

【0007】

いくつかの実施形態は、超音波トランスデューサアレイから受信された信号を処理するための方法を対象とする。方法は、信号サンプルを提供するために受信信号をデジタル領域に変換することと、信号サンプルの直交復調を実行し、それに続いて、復調済み信号サンプルの高速フーリエ変換および周波数領域における信号調節を実行することを含む。

【0008】

いくつかの実施形態は、超音波トランスデューサアレイから受信された信号を処理するための方法を対象とする。方法は、受信信号の高速フーリエ変換に続いて、周波数領域における超音波トランスデューサアレイのエレベーションチャネルを集計することを含む。

40

【0009】

いくつかの実施形態は、超音波トランスデューサアレイから受信された信号を処理するための方法を対象とする。方法は、フーリエリサンプリング画像形成処理および／または逆投影画像形成処理のために信号を提供するために受信信号を処理することを含む。

【0010】

いくつかの実施形態は、超音波トランスデューサアレイから受信された信号を処理するための方法を対象とする。方法は、部分的に処理された信号サンプルを提供するために第

50

1のチャンネル数で受信信号を処理することと、部分的に処理された信号サンプルをメモリに格納することと、第1のチャンネル数より少ない第2のチャンネル数で、部分的に処理された信号サンプルの処理を完了することとを含む。

【0011】

いくつかの実施形態は、超音波トランスデューサアレイから受信された信号を処理するための方法を対象とする。方法は、信号サンプルを提供するために受信信号をデジタル領域に変換することと、信号サンプルを調節することと、画像形成処理のために調節済み信号サンプルを出力することとを含む。

【0012】

いくつかの実施形態は、超音波エネルギーの受信に応答して受信信号を提供するように構成された超音波トランスデューサアレイと、受信信号を処理するように構成された処理回路とを含む超音波デバイスを対象とする。処理回路は、信号サンプルを提供するために受信信号をデジタル領域に変換するように構成された変換回路と、信号サンプルを調節するように構成された調節回路と、画像形成処理のために調節済み信号サンプルを出力するように構成された出力回路とを含む。

10

【0013】

いくつかの実施形態は、超音波トランスデューサアレイから受信された信号を処理するための方法を対象とする。方法は、信号サンプルを提供するために受信信号をデジタル領域に変換することと、形成予定の画像に対応する信号サンプルのサブセットを信号サンプルから抽出することと、信号サンプルに時間領域重み関数を適用することと、重み付けされた信号サンプルを周波数領域値に変換することと、周波数領域値に周波数領域重み関数を適用することと、画像形成処理のために重み付けされた周波数領域値を出力することとを含む。

20

【図面の簡単な説明】

【0014】

開示される技術の様々な態様や実施形態は、以下の図を参照して説明される。図は、必ずしも原寸に比例するとは限らないことを理解すべきである。複数の図で見られるアイテムは、それらのアイテムが見られるすべての図において、同じ参照番号で示される。

【0015】

【図1】開示される技術の様々な態様を具体化するモノリシック超音波デバイスの説明に役立つ例のブロック図である。

30

【図2】いくつかの実施形態において、要素に電圧を印加して超音波パルスを放出するために、または、トランスデューサ要素によって検知された超音波パルスを表す要素からの信号を受信して処理するために、所定のトランスデューサ要素用のTX回路およびRX回路をどのように使用することができるかを示すブロック図である。

【図3】図2に示されるRX回路のアナログ処理ブロックおよびデジタル処理ブロック内に含めることができるコンポーネントの説明に役立つ例のブロック図である。

【図4】図2に示されるRX回路のアナログ処理ブロックおよびデジタル処理ブロック内に含めることができるコンポーネントの説明に役立つ例のブロック図である。

【図5】図2に示されるRX回路のアナログ処理ブロックおよびデジタル処理ブロック内に含めることができるコンポーネントの説明に役立つ例のブロック図である。

40

【図6】図2に示されるRX回路のアナログ処理ブロックおよびデジタル処理ブロック内に含めることができるコンポーネントの説明に役立つ例のブロック図である。

【図7】図2に示されるRX回路のアナログ処理ブロックおよびデジタル処理ブロック内に含めることができるコンポーネントの説明に役立つ例のブロック図である。

【図8】図2に示されるRX回路のアナログ処理ブロックおよびデジタル処理ブロック内に含めることができるコンポーネントの説明に役立つ例のブロック図である。

【図9】実施形態による、RX回路のデジタル処理ブロックのブロック図である。

【図10】図9に示されるQDM、フィルタおよびダウンサンプリングブロックの実施形態のブロック図である。

50

【図 1 1】実施形態による、図 9 の時間領域調節ブロックのブロック図である。

【図 1 2】実施形態による、図 9 に示される F F T ブロックのブロック図である。

【図 1 3】実施形態による、図 9 に示される周波数領域調節ブロックのブロック図である。

。

【図 1 4】実施形態による、図 1 3 に示される集計チャンネルブロックのブロック図である。

。

【図 1 5】実施形態による、信号処理アーキテクチャのチャンネル構成の例の概略ブロック図である。

【図 1 6】実施形態による、信号処理方法の例のフローチャートである。

【発明を実施するための形態】

10

【0 0 1 6】

本開示の態様は、超音波トランスデューサアレイから受信された信号を処理するためのデジタルおよびアナログ回路ならびに方法に関する。いくつかの実施形態では、超音波トランスデューサアレイおよび回路は、単一の相補型金属酸化膜半導体（C M O S）チップもしくは基板上にまたは超音波プローブ内の複数のチップ上に集積することができる。本開示は、超音波トランスデューサ要素または超音波トランスデューサ要素のグループからの信号を処理するため、および、高度な高質撮像応用のための十分にロバストなデータを提供するために、独自の、コスト効果が高い、拡張可能な集積信号処理アーキテクチャを提供する。従って、本開示の態様は、集積超音波トランスデューサ（例えば、C M O S 超音波トランスデューサ）およびデジタル回路を有する単一基板超音波デバイスで使用できるアーキテクチャを提供する。

20

【0 0 1 7】

本開示は、超音波トランスデューサベースの撮像システムの超音波トランスデューサアレイから受信された信号の処理の態様を説明する。いくつかの実施形態では、信号サンプルは、1 つまたは複数の重み関数またはマスクの適用によって処理されるかまたは調節される。いくつかの実施形態では、1 つまたは複数の重み関数は、時間領域の信号サンプルに適用することができる。他の実施形態では、信号サンプルは、周波数領域に変換することができる。1 つまたは複数の重み関数は、周波数領域で適用することができる。さらなる実施形態では、1 つまたは複数の重み関数は、時間領域で適用することができる。1 つまたは複数の重み関数は、周波数領域で適用することができる。重み関数は、チャンネル依存性および／またはチャンネル非依存性であり得る。処理済みデータは、画像形成プロセッサに提供することができる。画像形成処理前の信号の処理は、超音波トランスデューサアレイから受信された信号の「前処理」と呼ぶことができる。

30

【0 0 1 8】

それに加えて、信号サンプルは、画像形成処理に有利な形態に変換することができる。例えば、画像形成処理の前に、いくつかのエレベーションチャンネルに対応するデータを組み合わせることができる。一般に、様々な信号処理機能は、特定のアーキテクチャに基づいて、画像形成処理の前にまたは画像形成処理の間に実行することができる。信号処理アーキテクチャは、処理されるデータの量を低減するために、データ低減、圧縮および／またはダウンサンプリングをさらに含み得る。そのような動作は、例えば、直交復調、フィルタリングおよびダウンサンプリングを含み得る。さらなる実施形態では、画像の形成に貢献しない信号サンプルまたは画像を劣化する信号サンプルは処分することができる。

40

【0 0 1 9】

上記で説明される態様および実施形態ならびに追加の態様および実施形態は、以下でさらに説明される。これらの態様および／または実施形態は、この点において本出願は制限されないため、個別に、すべて一緒にまたは 2 つ以上の任意の組合せで、使用することができる。

【0 0 2 0】

図 1 は、本開示の様々な態様を具体化するモノリシック超音波デバイス 1 0 0 の説明に役立つ例を示す。示されるように、デバイス 1 0 0 は、1 つまたは複数のトランスデュー

50

サ配列（例えば、アレイ）102、送信（TX）回路104、受信（RX）回路106、タイミング&制御回路108、信号調節／処理回路110、電力管理回路118および／または高強度集束超音波（HIFU）コントローラ120を含み得る。示される実施形態では、示される要素はすべて、単一の半導体ダイ112上に形成される。しかし、代替の実施形態では、示される要素のうちの1つまたは複数は、代わりに、オフチップに位置することもできることを理解すべきである。それに加えて、示される例はTX回路104とRX回路106の両方を示しているが、代替の実施形態では、TX回路のみまたはRX回路のみを採用することができる。例えば、そのような実施形態は、1つまたは複数の送信専用デバイス100が音響信号を送信するために使用される状況、ならびに、1つまたは複数の受信専用デバイス100が、超音波撮像されている対象中を透過するかまたは超音波撮像されている物体によって反射された音響信号を受信するために使用される状況で採用することができる。

10

【0021】

1つまたは複数の示されるコンポーネント間の通信は、多くの方法のいずれかで実行できることを理解すべきである。いくつかの実施形態では、例えば、統合ノースブリッジによって採用されるものなどの1つまたは複数の高速バス（図示せず）を使用して、高速イントラチップ通信または1つもしくは複数のオフチップコンポーネントとの通信を可能にすることができる。

【0022】

1つまたは複数のトランスデューサアレイ102は、多くの形態のいずれかを取ることができ、本技術の態様は、必ずしも特定のタイプまたは配列のトランスデューサセルまたはトランスデューサ要素の使用を必要とするわけではない。実際に、「アレイ」という用語がこの説明で使用されているが、いくつかの実施形態では、トランスデューサ要素はアレイ状に組織化されておらず、代わりに、何らかの非アレイ方式で配列されている場合があることを理解すべきである。様々な実施形態では、アレイ状のトランスデューサ要素102の各々は、例えば、1つもしくは複数のCMUT、1つもしくは複数のCMOS超音波トランスデューサ（CUT）および／または1つもしくは複数の他の適切な超音波トランスデューサセルを含み得る。いくつかの実施形態では、トランスデューサアレイ102のトランスデューサ要素は、TX回路104および／またはRX回路106の電子機器と同じチップ上に形成することができる。超音波トランスデューサセル、要素および配列（例えば、アレイ）ならびにそのようなデバイスを基本的なCMOS回路と集積する方法の多くの例は、その全開示が参照により本明細書に組み込まれる、2014年3月13日に出願された「COMPLEMENTARY METAL OXIDE SEMICONDUCTOR (CMOS) ULTRASONIC TRANSDUCERS AND METHODS FOR FORMING THE SAME」と称する代理人整理番号B1348, 70007US01の米国特許出願第14／208, 351号で詳細に論じられている。

20

30

【0023】

CUTは、例えば、CMOSウエハに形成される空洞を含み得、空洞は膜で覆われる（いくつかの実施形態では、空洞は膜で密封される）。カバーされた空洞構造からトランスデューサセルを作成するため、電極を提供することができる。CMOSウエハは、トランスデューサセルを接続できる集積回路を含み得る。トランスデューサセルおよびCMOSウエハは、モノリシックに集積することができ、従って、単一の基板（CMOSウエハ）上の集積超音波トランスデューサセルおよび集積回路が形成される。

40

【0024】

TX回路104（含まれる場合）は、例えば、撮像に使用される音響信号を生成するために、トランスデューサアレイ102の個々の要素またはトランスデューサアレイ102内の1つもしくは複数の要素グループを駆動するパルスを生成することができる。他方では、RX回路106は、音響信号がそのような要素に作用する際に、トランスデューサアレイ102の個々の要素によって生成された電子信号を受信して処理することができる。

【0025】

いくつかの実施形態では、タイミング&制御回路108は、デバイス100の他の要素

50

の動作の同期および連動に使用されるすべてのタイミングおよび制御信号の生成に対する責任を有し得る。示される例では、タイミング&制御回路108は、入力ポート116に供給される単一のクロック信号CLKによって駆動される。クロック信号CLKは、例えば、オンチップ回路コンポーネントのうちの1つまたは複数を駆動するために使用される高周波数クロックであり得る。いくつかの実施形態では、クロック信号CLKは、例えば、信号調節／処理回路110の高速シリアル出力デバイス（図1には図示せず）を駆動するために使用される1.5625GHzまたは2.5GHzクロック、あるいは、ダイ112上の他のデジタルコンポーネントを駆動するために使用される20MHzまたは40MHzクロックであり得、タイミング&制御回路108は、ダイ112上の他のコンポーネントを駆動するために、必要に応じて、クロックCLKを除くかまたは乗じることができる。他の実施形態では、異なる周波数の2つ以上のクロック（上記で言及されるものなど）は、オフチップソースからタイミング&制御回路108に別々に供給することができる。

10

【0026】

電力管理回路118は、例えば、オフチップソースからの1つまたは複数の入力電圧 V_{IN} をチップの動作を実行するために必要とされる電圧に変換すること、ならびにそうでなければ、デバイス100内の電力消費量を管理することに対する責任を有し得る。いくつかの実施形態では、例えば、単一の電圧（例えば、1.2V、80V、100V、120Vなど）をチップに供給することができ、電力管理回路118は、必要に応じて、電荷ポンプ回路を使用してまたは他の何らかのDC／DC電圧変換メカニズムを介して、その電圧のステップアップまたはステップダウンを行うことができる。他の実施形態では、他のオンチップのコンポーネントでの処理および／または他のオンチップのコンポーネントへの分配のために、複数の異なる電圧を電力管理回路118に別々に供給することができる。

20

【0027】

図1に示されるように、いくつかの実施形態では、HIFUコントローラ120は、トランスデューサアレイ102の1つまたは複数の要素を介するHIFU信号の生成を可能にするために、ダイ112上に集積することができる。他の実施形態では、トランスデューサアレイ102を駆動するためのHIFUコントローラは、オフチップに位置することも、デバイス100とは別のデバイス内に位置することもさえもできる。すなわち、本開示の態様は、超音波撮像能力の有無にかかわらず、超音波オンチップHIFUシステムの提供に関する。しかし、いくつかの実施形態は、いかなるHIFU能力も有さない場合があり、従って、HIFUコントローラ120を含まない場合があることを理解すべきである。

30

【0028】

その上、それらの実施形態では、HIFUコントローラ120は、HIFU機能を提供するものとして区別可能な回路を表さない場合があることを理解すべきである。例えば、いくつかの実施形態では、図1の残りの回路（HIFUコントローラ120以外）は、超音波撮像機能および／またはHIFUの提供に適したものであり得る、すなわち、いくつかの実施形態では、同じ共有回路を撮像システムとしておよび／またはHIFUのために動作させることができる。撮像機能を呈するかまたはHIFU機能を呈するかは、システムに提供される電力に依存し得る。HIFUは、通常、超音波撮像より高い電力で動作する。従って、撮像適用に適切な第1の電力レベル（または電圧レベル）をシステムに提供することにより、システムは撮像システムとして動作する一方で、より高い電力レベル（または電圧レベル）を提供することにより、システムはHIFUのために動作することができる。そのような電力管理は、いくつかの実施形態では、オフチップ制御回路によって提供することができる。

40

【0029】

異なる電力レベルの使用に加えて、撮像およびHIFU適用は、異なる波形を利用することができる。従って、波形生成回路を使用して、撮像システムまたはHIFUシステム

50

として、システムの動作に適した波形を提供することができる。

【0030】

いくつかの実施形態では、システムは、撮像システムとHIFUシステムの両方として動作することができる（例えば、画像誘導HIFUを提供することが可能である）。そのようないくつかの実施形態では、同じオンチップ回路を利用して、2つの様式間の動作を制御するために使用される適切なタイミングシーケンスで、両方の機能を提供することができる。本開示に記載される様々な実施形態で採用できるHIFU実装および動作特徴に関する追加の詳細は、その全内容が参照により本明細書に組み込まれる、2012年10月17日に出願された「TRANSMISSIVE IMAGING AND RELATED APPARATUS AND METHODS」と称する米国特許出願第13/654,337号で説明されている。

10

【0031】

示される例では、1つまたは複数の出力ポート114は、出力信号調節／処理回路110の1つまたは複数のコンポーネントによって生成された高速シリアルデータストリームを出力することができる。そのようなデータストリームは、例えば、ダイ112上に集積された1つまたは複数のUSB3.0モジュールおよび／または1つまたは複数の10GB、40GBもしくは100GBイーサネット（登録商標）モジュールによって生成することができる。いくつかの実施形態では、出力ポート114上で生成された信号ストリームは、二次元、三次元および／または断層画像の生成および／または表示のためにコンピュータ、タブレットまたはスマートフォンに供給することができる。画像形成能力が信号調節／処理回路110に組み込まれる実施形態では、限られた量の処理電力およびメモリしかアプリケーション実行に利用可能ではないスマートフォンまたはタブレットなどの比較的低い電力のデバイスでさえ、出力ポート114からのシリアルデータストリームのみを使用して画像を表示することができる。上記で記述されるように、オンチップアナログ／デジタル変換およびデジタルデータストリームをオフロードするための高速シリアルデータリンクの使用は、本開示のいくつかの実施形態による「超音波オンチップ」解決法の促進に役立つ特徴のうちの1つである。

20

【0032】

図1に示されるものなどのデバイス100は、多くの撮像および／または処理（例えば、HIFU）適用のいずれかで使用することができ、本明細書で論じられる特定の例は、制限するものと見なすべきではない。示される一実装形態では、例えば、CMUT要素のN×Mの平面状または実質的に平面状のアレイを含む撮像デバイスは、1つまたは複数の送信段階の間にアレイ102の要素のいくつかまたはすべてに電圧を印加し（一緒にまたは個別に）、各受信段階の間にCMUT要素が対象によって反射された音響信号を検知するように1つまたは複数の受信段階の間にアレイ102の要素のいくつかまたはすべてによって生成された信号を受信して処理することによって、それ自体を、対象（例えば、人の腹部）の超音波画像を取得するために使用することができる。他の実装形態では、アレイ102の要素のいくつかは音響信号を送信するためにのみ使用し、同時に、同じアレイ102の他の要素は音響信号を受信するためにのみ使用することができる。その上、いくつかの実装形態では、単一の撮像デバイスは、個々のデバイスのP×QアレイまたはCMUT要素の個々のN×Mの平面状アレイのP×Qアレイを含み得、そのコンポーネントは、単一のデバイス100でまたは単一のダイ112上で具体化できるものより多くの数のCMUT要素からデータを蓄積できるように、並列に、順番に、または、他の何らかのタイミングスキームに従って、動作することができる。

30

40

【0033】

さらなる他の実装形態では、対の撮像デバイスを対象にまたがるように配置することができ、その結果、対象の一方の側の撮像デバイスのデバイス100の1つまたは複数のCMUT要素は、そのようなパルスが対象によって著しく減衰されない範囲で、対象の他方の側の撮像デバイスのデバイス100の1つまたは複数のCMUT要素によって生成された音響信号を検知することができる。その上、いくつかの実装形態では、同じデバイス100を使用して、それ自体のCMUT要素のうちの1つまたは複数からの音響信号の散乱

50

と、対象の反対側の撮像デバイスに配置されたCMUT要素のうちの1つまたは複数からの音響信号の送信の両方を測定することができる。

【0034】

図2は、いくつかの実施形態において、トランスデューサ要素204に電圧を印加して超音波パルスを放出するために、または、トランスデューサ要素204によって検知された超音波パルスを表すトランスデューサ要素204からの信号を受信して処理するために、所定のトランスデューサ要素204用のTX回路104およびRX回路106をどのように使用することができるかを示すブロック図である。いくつかの実装形態では、TX回路104は、「送信」段階の間に使用することができ、RX回路は、送信段階とは重複しない「受信」段階の間に使用することができる。他の実装形態では、TX回路104およびRX回路106のうちの1つは、対の超音波ユニットが透過撮像のみのために使用される際など、所定のデバイス100では単に使用されない場合がある。上記で記述されるように、いくつかの実施形態では、デバイス100は、代わりに、TX回路104のみまたはRX回路106のみを採用することができ、本技術の態様は、必ずしもそのようなタイプの回路の両方の存在を必要とするわけではない。様々な実施形態では、TX回路104および／またはRX回路106は、単一のトランスデューサセル（例えば、CUTまたはCMUT）、単一のトランスデューサ要素204内の2つ以上のトランスデューサセルのグループ、トランスデューサセルのグループを含む単一のトランスデューサ要素204、アレイ102内の2つ以上のトランスデューサ要素204のグループ、または、トランスデューサ要素204のアレイ102全体と関連付けられたTX回路および／またはRX回路を含み得る。

10

20

【0035】

図2に示される例では、TX回路104／RX回路106は、アレイ102の各トランスデューサ要素204用の別々のTX回路および別々のRX回路を含むが、タイミング&制御回路108および信号調節／処理回路110の各々のたった1つの例しか存在しない。それに従って、そのような実装形態では、タイミング&制御回路108は、ダイ112上のTX回路104／RX回路106の組合せのすべての動作の同期および連動に対する責任を有し得、信号調節／処理回路110は、ダイ112上のRX回路106のすべてからの入力を取り扱いに対する責任を有し得る。他の実施形態では、タイミングおよび制御回路108は、各トランスデューサ要素204に対してまたはトランスデューサ要素204のグループに対して複製することができる。

30

【0036】

図2に示されるように、デバイス100の様々なデジタルコンポーネントを駆動するためのクロック信号の生成および／または分配に加えて、タイミング&制御回路108は、TX回路104の各TX回路の動作を可能にするための「TX可能」信号を出力するか、または、RX回路106の各RX回路の動作を可能にするための「RX可能」信号を出力することができる。示される例では、RX回路106のスイッチ202は、TX回路104を使用可能にする前は常に開いておき、TX回路104の出力によりRX回路106が駆動されないようにすることができる。スイッチ202は、RX回路106の動作を可能にする際は閉じて、RX回路106がトランスデューサ要素204によって生成された信号を受信して処理できるようにすることができる。

40

【0037】

示されるように、それぞれのトランスデューサ要素204用のTX回路104は、波形ジェネレータ206とパルサ208の両方を含み得る。波形ジェネレータ206は、例えば、生成された波形に対応するトランスデューサ要素204への駆動信号をパルサ208に出力させるため、パルサ208に印加する予定の波形の生成に対する責任を有し得る。

【0038】

図2に示される例では、それぞれのトランスデューサ要素204用のRX回路106は、アナログ処理ブロック210、アナログ／デジタル変換器（ADC）212およびデジタル処理ブロック214を含む。ADC 212は、例えば、10ビットまたは12ビット

50

ト、20M s p s、25M s p s、40M s p s、50M s p sまたは80M s p s A D Cを含み得る。

【0039】

デジタル処理ブロック214における処理の後、ダイ112上のRX回路のすべての出力（その数は、この例では、チップ上のトランスデューサ要素204の数に等しい）は、信号調節／処理回路110のマルチプレクサ（MUX）216に供給される。他の実施形態では、トランスデューサ要素の数は、RX回路の数より多く、いくつかのトランスデューサ要素が単一のRX回路に信号を提供する。MUX 216は、RX回路からのデジタルデータを多重化し、MUX 216の出力は、データがダイ112から出力される（例えば、1つまたは複数の高速シリアル出力ポート114を介して）前の最終的な処理のために、信号調節／処理回路110の多重化済みデジタル処理ブロック218に供給される。MUX 216は任意選択のものであり、いくつかの実施形態では、並列信号処理が実行される。高速シリアルデータポートは、ブロック間もしくはブロック内のいかなるインタフェースでも、チップ間のいかなるインタフェースでも、および／または、ホストに対するいかなるインタフェースでも、提供することができる。アナログ処理ブロック210および／またはデジタル処理ブロック214の様々なコンポーネントは、高速シリアルデータリンクまたは別の方法を介してダイ112から出力する必要があるデータの量を低減することができる。従って、いくつかの実施形態では、例えば、アナログ処理ブロック210および／またはデジタル処理ブロック214の1つまたは複数のコンポーネントは、RX回路106が、向上させた信号対雑音比（SNR）でおよび波形の多様性に適合する方法で、送信されたおよび／または散乱した超音波圧力波を受信できるようにする上で役立てることができる。従って、そのような要素を含めることにより、いくつかの実施形態では、開示される「超音波オンチップ」解決法をさらに促進および／または強化することができる。

【0040】

アナログ処理ブロック210に任意選択で含めることができる特定のコンポーネントについて以下で説明するが、それに加えてまたはその代替として、そのようなアナログコンポーネントに対するデジタル対応部分をデジタル処理ブロック214で採用できることを理解すべきである。その逆もまた当てはまる。すなわち、デジタル処理ブロック214に任意選択で含めることができる特定のコンポーネントについて以下で説明するが、それに加えてまたはその代替として、そのようなデジタルコンポーネントに対するアナログ対応部分をアナログ処理ブロック210で採用できることを理解すべきである。

【0041】

図3は、RX回路のアナログ処理ブロック210およびデジタル処理ブロック（図2を参照）内に含めることができるコンポーネントの説明に役立つ例を示す。いくつかの実施形態では、RX回路106のコンポーネントは、例えば、D Cから50M H zまでの帯域幅を集合的に有し、4 d B未満の雑音指数、45 d Bのエイリアス高調波除去および40 d Bのチャンネル分離で、50 d B、60 d B、70 d B、80 d Bまたはそれ以上の利得を提供することができる。そのようなパラメータは、単なる例示のためにリストされ、制限することを意図しない。他の性能パラメータも可能であり、企図される。

【0042】

図3に示されるように、アナログ処理ブロック210は、例えば、低雑音増幅器（L N A）302、可変利得増幅器（V G A）304およびローパスフィルタ（L P F）306を含み得る。いくつかの実施形態では、V G A 304は、例えば、タイミング&制御回路108に含まれる時間利得補償（T G C）回路を介して調整することができる。L P F 306は、取得された信号のアンチエイリアシングに備える。いくつかの実施形態では、L P F 306は、例えば、5 M H z程度の周波数カットオフを有する二次ローパスフィルタを含み得る。しかし、他の実装形態も可能であり、企図される。上記で記述されるように、A D C 212は、例えば、10ビットまたは12ビット、20M s p s、25M s p s、40M s p s、50M s p sまたは80M s p s A D Cを含み得る。

【0043】

図3の例では、RX回路106のデジタル制御ブロック214は、デジタル直交復調(DQDM)回路308、平均回路314(アキュムレータ310および平均メモリ312を含む)および出力バッファ316を含む。DQDM回路308は、例えば、受信信号のデジタル化バージョンを中心周波数からベースバンドにミックスダウンし、次いで、ベースバンド信号をローパスフィルタ処理して間引くように構成することができる。DQDM回路308は、受信信号から未使用の周波数を除去することによって帯域幅のロスレス低減を可能にすることができ、従って、信号調節/処理回路110によって処理してダイ112からオフロードする必要があるデジタルデータの量を著しく低減することができる。これらのコンポーネントによって達成される帯域幅低減は、本明細書で説明される「超音波オンチップ」実施形態の実行の促進および/または改善に役立てることができる。

10

【0044】

いくつかの実施形態では、DQDM 308の中心周波数「 f_c 」を、アレイ102で使用されるトランスデューサ要素の対象の周波数と一致させることが望ましい場合がある。図3に示されるDQDM 308および/または他のコンポーネントに加えてまたはその代わりに、いくつかの実施形態においてRX回路106に含めることができる追加のコンポーネントの例は、図4~8と関係して以下で説明する。示される実施形態の平均回路314(アキュムレータ310および平均メモリ312を含む)は、データの受信ウィンドウを平均するように機能する。

20

【0045】

図4は、例えば、波形除去を実行し、受信回路の信号対雑音比を向上させる整合フィルタ402を含むRX回路106の例示的な実装形態を示す。「整合」フィルタとラベル付けされているが、フィルタ回路402は、実際に、受信信号から波形を分離するための整合フィルタまたは不整合フィルタとして動作することができる。整合フィルタ402は、線形周波数変調(LFM)または非LFMパルスに有効であり得る。

30

【0046】

整合フィルタ402としての使用に適した回路の例示的な実施形態は、図5に示されている。示されるように、整合フィルタ402は、例えば、パディング回路502、高速フーリエ変換(FFT)回路504、乗算器506、ローパスフィルタ508、デシメータ回路510および逆FFT回路512を含み得る。採用される場合、パディング回路502は、例えば、巡回畳み込みのFFT実装からアーチファクトを回避できるほど十分に、入力信号にパディングを適用することができる。

【0047】

「整合」フィルタとして動作するように、乗算器506に適用される「 $H(\omega)$ 」の値は、送信波形 $T_x(\omega)$ の共役であるべきである。従って、いくつかの実施形態では、フィルタ402は、実際に、乗算器506に送信波形 $T_x(\omega)$ の共役を適用することによって、「整合」フィルタとして動作することができる。しかし、他の実施形態では、「整合」フィルタ402は、代わりに、不整合フィルタとして動作することができ、その事例では、送信波形 $T_x(\omega)$ の共役以外の何らかの値を乗算器506に適用することができる。

40

【0048】

図6は、RX回路106の別の例示的な実装形態を示す。図6の実施形態では、RX回路106は、対象の信号を絶縁することによって帯域幅を低減するために、さらなる別の技法を実行できるデチャープ回路602を含む。また、デチャープ回路は、時折、「デジタルランプ」または「ストレッチ」回路とも呼ばれる。様々な実施形態では、デチャープ回路602は、アナログ処理ブロック210内に含めることも、RXのデジタル処理ブロック214内に含めることも、RX回路106のアナログ処理ブロック210とデジタル処理ブロック214の両方に含めることもできる。LFM波形でのデチャープ回路の使用は、時間を周波数に効果的に変換する。

【0049】

50

デジタルデチャープ回路602の例は、図7に示されている。示されるように、デチャープ回路602は、デジタル乗算器702、デジタルローパスフィルタ704およびデシメータ回路706を含み得る。(図8と関係して以下で論じられるアナログデチャープ回路は、デジタル乗算器およびフィルタよりむしろ、アナログ乗算器およびフィルタを採用し、デシメータ回路706を含まない。)図7に示される「参照チャープ」は、例えば、対応するTX回路104の波形ジェネレータ206によって生成されるものと同じ「チャープ」であり得る。

【0050】

図8は、RX回路106のさらなる別の例示的な実装形態を示す。この例では、デジタル処理ブロック214のDQDM回路およびデジタルデチャープ回路の使用よりむしろ、アナログ直交復調(AQDM)回路802およびアナログデチャープ回路804がアナログ処理ブロック210に含まれる。そのような実施形態では、AQDM 802は、例えば、ベースバンドに入力信号を混ぜて、次いで、望まない周波数をアナログ信号から除去するためにローパスアナログフィルタ(図示せず)を採用するために、アナログミキサ(図示せず)およびローカル発振器(図示せず)を採用することができる。図8に示されるように、この実施形態では、アナログデチャープ回路804の出力をデジタル信号フォーマットに変換するために、2つのADC 806a、b(例えば、2つの10ビットまたは12ビット、10MSPS、20MSPS、25MSPS、40MSPS、50MSPSまたは80MSPS ADC)を採用することができるが、ADC 806a、bの各々は、他の例で採用されるADC 212の半分のレートで実行することができ、従って、電力消費量を潜在的に低減することができる。

【0051】

デジタル信号処理回路

図9は、実施形態による、RX回路106のデジタル処理ブロック214のブロック図である。図9のデジタル処理ブロック214は、ADC 212から信号サンプルを受信し、信号サンプルを処理し、画像形成処理のためのデータを提供する信号処理回路として構成される。信号処理は、これらに限定されないが、データ低減、データ圧縮および/またはダウンサンプリングのための処理、様々な物理的および回路効果の補償のための処理、選択された形式へのデータの変換のためおよび/または選択されたデータポート上の送信のための処理、ならびに/あるいは、異なる励振を説明するためおよび/またはあるタイプの励振から別のタイプに変換するための処理を含み得る。

【0052】

図9に示されるように、信号処理回路は、抽出範囲スワスブロック910、直交復調ブロック912、ローパスフィルタ(LPF)として示されるフィルタブロック914、ダウンサンプリングブロック916、メモリ920、時間領域信号調節ブロック922、高速フーリエ変換(FFT)ブロック924、周波数領域信号調節ブロック926、集計エレベーションチャネルブロック930、逆高速フーリエ変換(IFFT)ブロック932を含む。信号処理チェーンの出力は、フーリエリサンプリング画像形成プロセッサ940および/または逆投影画像形成プロセッサ942などの1つまたは複数の画像形成プロセッサ(IFP)に供給することができる。以下で論じられるように、抽出範囲スワスブロック910は、ADC 212からのデータの適切なストリーミングによって実装することができる。以下でさらに論じられるように、メモリ920は、信号処理回路のいかなるポイントにも位置し得る。

【0053】

図9の信号処理回路は、単一の超音波トランスデューサ要素または超音波トランスデューサ要素のグループからADC 212を介して受信された信号を処理する。従って、信号処理チェーンの少なくとも一部分は、各超音波トランスデューサ要素または超音波トランスデューサ要素のグループに対して繰り返される。以下で論じられるように、いくつかの実施形態では、信号処理チェーンの一部分は、低減されたチャネル数を利用し、時分割多重化方式でいくつかのチャネルに対する信号を処理する。低減されたチャネル数を信号

処理に利用することにより、各超音波トランスデューサ要素または超音波トランスデューサ要素のグループに対して1つの信号処理チャネルを利用する構成と比べて、チップエリアおよび電力消費量を低減することができる。単なる例示として、超音波トランスデューサアレイは、1000の超音波トランスデューサ要素を含み得、それにより、1000の信号処理チャネルが必要とされる。いくつかの実施形態では、メモリ920の前の処理チャネルの数と比べて、メモリ920に続く処理チャネルの数が低減される。例えば、メモリ920に続いて4、8または16のチャネルを使用することができるが、アーキテクチャはチャネル数に関して制限されない。示されるように、メモリ920は、時分割多重化を介して効果的なレート変更を行うために、信号処理回路のいかなるポイントにも位置し得る。

10

【0054】

図9の信号処理回路は、特定の超音波システムの要件に応じて、いくつかのブロックが迂回または省略される各種の構成を有し得る。例えば、直交復調ブロック912、フィルタブロック914およびダウンサンプリングブロック916は、データ低減を実行し、データ低減が必要とされないシステムでは、迂回または省略することができる。集計エレベーションチャネルブロック930は、チャネル集計が画像形成プロセッサによって実行されるシステムでは、迂回または省略することができる。IFFTブロック932は、画像形成プロセッサが周波数領域データに基づいて動作するシステムでは、迂回または省略することができる。いくつかの実施形態では、FFTブロック924および周波数領域信号調節ブロック926は、迂回または省略することができる。他の実施形態では、時間領域信号調節ブロック922は、迂回または省略することができる。

20

【0055】

抽出範囲スワスブロック

抽出範囲スワスブロック910は、画像に貢献する入力サンプルを選択し、画像に貢献しない入力サンプルを処分する。画素が開口に対する所定の範囲および場所を有し、所定のパルス長を有する波形が使用される画像を処理するため、所定の受信機／励振の組合せに対して画像画素に貢献する時間サンプルセットがある。このセット外の時間サンプルは処分することができる。いくつかの実施形態では、抽出範囲スワスブロック910は、ADC 212からのデータのストリーミングによって実装することができ、データの選択範囲は、データがデジタル化されるおよび／または信号処理回路に注入される開始および終了時刻によって定義される。

30

【0056】

受信スワスの貢献部分の抽出は、データ転送要件（オンボードで行われる際）、データ格納要件（メモリへのまたはディスクへの書き込みにかかわらず）および処理負担を低減することができる。これは、データ低減の重要性に応じて、様々なコンパクト度に対して行うことができる。基本的な実装形態は、すべての受信機およびすべての励振にわたる一定の開始時刻を有するすべての受信機およびすべての励振にわたる一定の時間範囲を含む。他の実装形態は、各受信機および各励振に対する別々の開始時刻および時間範囲を使用することができる。データ転送の後、データは、処理に必要とされるどのような形式でも整列および配列される。

40

【0057】

通常、システムが送信している間またはその直後には、ゼロではない受信A/Dサンプルが存在し、受信機保護回路またはスイッチングがあるにもかかわらず、飽和または他の非線形性から生じる高度に歪んだA/D値をもたらす。これらのサンプルは、使用可能な画像に貢献せず、画像における多くの問題およびアーチファクトを生じさせ、それにより、一般に、基本的な診断を行うことがより難しくなる。いかなる種類の逆畳み込みまたは他の時間周波数領域処理（単に処理帯域に切り捨てる場合が多い）を実行する際も、延長された時間領域のエネルギーは、画像全体を汚染し得る。これらのサンプルのエネルギーは受信チャネル全体のエネルギーの大半を占めるため、これらのサンプルが存在するスペクトルを推定する（診断または較正のため）ことは問題となり得る。

50

【0058】

これらのサンプルは、前処理の間に処分することができる。この非線形部分が終了する近似インデックスは、相対遅延情報および波形のパルス長を使用して決定することができる。追加のバッファは、非線形サンプルがすべて識別されたことを確信するために使用することができる。このプロセスは、近い範囲で処分される画像の量を最小化するために、チャンネルおよび励振にわたって独立して実行することができる。

【0059】

プリプロセッサへの入力におけるデータは、実数または複素数であり得、暗黙キャリア周波数を既に有し得る。キャリア調整、ローパスフィルタリングおよびダウンサンプリングを組み合わせたステップは、データが複素数であること、過度にオーバーサンプリング 10
されていないこと、および、画像形成プロセッサに対する所望のキャリア周波数を有することを保証する。既存のキャリア周波数は、「デフォルト」のものであり得、所望の処理帯域の実際の中心ではない場合がある。

【0060】

データ低減

図10は、図9の直交復調(QDM)ブロック912、フィルタブロック914および 20
ダウンサンプリングブロック916の例のブロック図である。図10は、複素数入力信号 $x[n]$ の虚数 ($I[n]$) および直交 ($Q[n]$) 部分に対する2つの別々のデータストリームとして直交復調ブロック912を実装できることを示す。QDMブロック912は、数値制御発振器、または、 $\cos(2\pi f_c t)$ および $\sin(2\pi f_c t)$ の生成 20
に使用できる他の任意の適切なコンポーネントを含み、中心周波数 f_c は、特定の量の復調を提供するように選択される。復調は、0 Hzが中心になるようにまたはフィルタリングのために何らかの所望の周波数範囲内に来るように信号を位相変調することができる。いくつかの実施形態では、 f_c を、アレイ102で使用されるトランスデューサの対象の周波数と一致させることが望ましい場合がある。QDMブロック912からの虚数および直交データストリームは、出力の前に、フィルタブロック914およびダウンサンプリングブロック916によってさらに処理される。フィルタブロック914は、ローパスフィルタリング(LPF)を実行するものとして示されている。しかし、バンドパスフィルタリング(BPF)やハイパスフィルタリング(HPF)などの他のタイプのフィルタリングをフィルタブロック914で代わりに使用できることを理解すべきである。 30

【0061】

本開示のいくつかの実施形態では、カスケード積分コム(CIC)フィルタアーキテクチャを使用して、フィルタリング(例えば、フィルタブロック914の場合)およびデシメーション(例えば、ダウンサンプリングブロック916の場合)を実行することができる。例えば、そのようなCICフィルタアーキテクチャは、正確な遅延時間インデックスを使用して範囲値を正確に計算するために使用することができる。CICフィルタは、ローパスフィルタとしての多数(N)の段および動作を含む一方で、出力データストリーム $y[n]$ を生成するために入力データストリーム $x[n]$ を間引く。段の数を増加すると、通過帯域のドループは増大するが、段の数を増加すると、画像除去は改善される。いくつかの実装形態では、通過帯域ドループは、CICフィルタがデータに適用された後に適用される補償フィルタを使用して、少なくとも部分的に対処することができる。 40

【0062】

図10の回路は、デジタル処理回路で実装される6つの処理段を含む。いかなる数のデジタル処理段も含めることができ、図10に示される6つの段の実装形態は単なる例示のために提供されることを理解すべきである。それに加えて、超音波撮像デバイスのいくつかの動作モードは、特定の適用に対する異なる量および／またはタイプの圧縮(非圧縮を含む)を提供するために、図10で説明されるデジタル信号処理機能のいくつか(ただし、すべてではない)を採用することができる。デジタル信号処理コンポーネントのモード選択および後続の起動／停止は、適切ないかなる技法も使用して達成することができる。

【0063】

図10に示されるように、受信デジタル信号 $x[n]$ は、最初に、QDMブロック912によって処理され、QDMブロック912は、対の乗算器回路1020、1022、正弦波ジェネレータ1024および位相シフト要素1026を含む。QDMブロック912の出力は、ローパスフィルタ(LPF)として実装されるフィルタブロック914に送られる。図10の示されるアーキテクチャでは、LPF 914は、積分段1012aおよびコム段1012bを含むカスケード積分コム(CIC)フィルタの一部として示されている。LPF 914に対して適切ないかなるローパスフィルタも使用できるが、好ましくは、LPF 914は、ダウンサンプリングブロック916によって提供されるダウンサンプリングの前に、QDMブロック912の乗算演算から高周波数画像を除去し、信号のアンチエイリアシングを行えるほど十分なものであるべきであることを理解すべきである。

10

【0064】

図10の示されるアーキテクチャでは、QDMブロック912の出力は、CICフィルタの積分段1012aに提供される。示されるように、積分段612aは、遅延要素1030および加算要素1032を含む。積分段1012aの出力は、ダウンサンプリングブロック916に送られ、ダウンサンプリングブロック916は、ダウンサンプリング回路1040を使用して、受信デジタル信号をM倍でダウンサンプリングする。これらに限定されないが、 $M=2, 4, 6, 8, 16, 24, 32, 48$ または64でのダウンサンプリングを含む、適切ないかなる量のダウンサンプリング(M)も使用することができる。 $M=4$ のダウン変換は、入力されたデータの半分の量を生成する(1/4のサンプルレートだが、2倍のデータチャンネル数)。

20

【0065】

ダウンサンプリングブロック916の出力は、CICフィルタのコム段1012bに送られる。示されるように、コム段1012bは、遅延要素1050および減算要素1052を含む。コム段1012bの出力は、再量子化回路1016に送られ、再量子化回路1016では、再量子化回路1060を使用してデジタル信号の再量子化が実行される。再量子化回路1016の出力は、算術論理演算ユニット(ALU)1018に送られ、算術論理演算ユニット(ALU)1018は、追加の演算処理を提供する。

【0066】

メモリ

30

再び図9を参照すると、メモリ920は、受信信号サンプルが抽出範囲スワスブロック910、直交復調ブロック912、ローパスフィルタ914およびダウンサンプリングブロック916によって処理された後に、信号サンプルを格納する。メモリ920に格納された信号サンプルは、時間によってインデックスが設けられる。信号サンプルは、時間領域信号調節ブロック922が必要とする際に、メモリ920から読み取られる。以下で論じられるように、メモリ920に続く処理は、いくつかの入力チャンネル上で動作することができる。それに従って、信号サンプルは、超音波トランスデューサアレイから受信次第および初期の処理の後で、メモリ920に書き込まれる。信号サンプルは、メモリ920に続く処理ブロックが必要とする際に、メモリ920から読み取られる。

【0067】

40

メモリは、いかなる対のブロック間またはサブブロック(ブロック内のブロック)間でも提供することができる。処理回路のいかなるポイントでも、メモリブロックは、ストリーミング処理レートの低減を促進することができ、従って、処理に必要とされる並列リソースの数を低減することができ、例えば、同時に処理されている1152のチャンネルをメモリに保存し、次いで、メモリの後、ストリーミング処理が一度に単に4つのチャンネルからなるようにすることができる。ストリーミングレートを低減する理由の1つは、例えば、ユニバーサルシリアルバス(USB)、Firewire、小振幅差動信号伝送(LVDS)、Thunderboltまたは他のものなどのデータレートインタフェースを一致させることによって、速度とリソースとの間の関係を最適化するためである。

【0068】

50

時間領域信号調節

図9に示される時間領域信号調節ブロック922は、時間領域における信号サンプルの信号調節を実行する。信号調節は、様々な効果を補償するための時間領域信号の重み付けを伴い得る。重み付けは、重み関数またはマスクを使用して実行することができる。重み関数は、送信事象などの参照時間続く時間の範囲に対応する係数または重み値を含み得る。従って、例えば、信号サンプルは、参照時間後の時刻 t_0 、 t_1 、 t_2 、 $\dots$ t_n におけるサンプルを含み得、重み関数は、参照時間後の各信号サンプルに対応する係数または重み値を含み得る。各信号サンプルには対応する係数を乗じて、重み付けされた信号サンプルを提供する。時間領域信号調節ブロック922のメモリは、1つまたは複数の重み関数の係数を格納することができる。重み関数は、固定することも、柔軟性を提供するためにホストコンピュータからダウンロードすることもできる。重み関数は、チャンネル依存性またはチャンネル非依存性であり得る。信号サンプルへの重み値の乗算は、複素数乗算であり得る。

10

【0069】

図11は、図9の時間領域信号調節ブロック922の例の概略ブロック図である。図11の時間領域信号調節ブロック922は、複素数乗算器1110およびランダムアクセスメモリ(RAM)1120を含む。複素数乗算器1110の各々は、メモリ920から信号サンプルを受信し、RAM1120から重み値を受信する。複素数乗算器1110は、信号サンプルの時間領域重み付けを実行する。重み係数を含む重み関数は、RAM1120に格納される。信号サンプルのインデックスに対応する重み係数は、RAM1120から読み取られ、信号サンプルが受信されると乗算が実行される。いくつかの実施形態では、RAM1120は、補償すべき単一の効果に対応する単一の重み関数を含む。他の実施形態では、重み関数は、補償すべき2つ以上の効果の組合せであり得る。さらなる実施形態では、図11の信号調節回路は、2回以上繰り返され、複素数乗算器1110の各セットによって異なる重み関数が適用される。

20

【0070】

図11の実施形態では、時間領域信号調節ブロック922は、4つの複素数乗算器1110を含む。しかし、時間領域信号調節ブロック922は、例えば、8つの乗算器または16の乗算器など、並列で動作するいかなる所望の数の乗算器も含み得る。さらに、複素数乗算器1110は、信号サンプルが実数値で表されている場合は、従来の乗算器と置き換えることができる。いくつかの実施形態では、信号サンプルは、12ビット実数値および12ビット虚数値を含む、24ビットを含み得る。しかし、いかなるサイズおよびフォーマットの信号サンプルも利用することができる。

30

【0071】

受信信号は、所望の特性を有する画像を生成するために、時間および／または範囲にわたって変更する必要がある場合がある。これは、時間または範囲圧縮領域における重み付けを使用して行うことができる。ほぼすべての領域で実行される重み付けは、物理的に関連する現象を説明するために行うことができる。例として、周波数領域における重み、TGC(時間利得補償)を説明するための時間依存性重み、および、減衰／「範囲損失」を説明するための範囲依存性重みとして適用される時不変伝達関数が挙げられる。時間領域は、範囲圧縮領域とは区別すべきである。時間にわたって適用される重みおよび範囲にわたって適用される重みは、時間領域データに課された十分に長い波形がある際は、異なるものを意味する。時間領域効果としてより正確に説明される効果(TGCまたは他の時間依存性受信機利得など)および範囲領域効果としてより正確に説明される効果(組織減衰など)がある。

40

【0072】

正確なプリプロセッサ(または前進演算子、処理がどのモードを使用／定義しているかに依存する)は、2つの間で起こる波形およびシステム伝達関数適用／除去で、時間および範囲領域重みの適用／除去を分離する。範囲および／または時間における急激な移行は、拡張された波形が存在する際はこれらは物理的に異なるものを意味するため、ならびに

50

、急激な勾配および移行はスペクトルの形状に影響を及ぼすため（データ自体を使用して逆畳み込みを行う際に関連する、すなわち、範囲／時間領域のランプが時間スペクトルにおける導関数である）、慎重に適用する必要がある。状況、パラメータまたは所望の画質により時間および範囲重みを別々に適用することが決定された際は、真の範囲処理を使用することができる。

【0073】

時間領域重み付けとは別々に「真の範囲重み付け」を実行するため、前処理チェーンの残りの形態および出力前処理済みデータ領域の定義に応じて、追加のFFTが必要とされる場合がある。このことを行うための潜在的な組合せのすべてを説明するための多くの方法がある。最も演算効率の高い前処理の1つは、高速時間および範囲重み付けを組み合わせ10
せて、時間に沿って適用される単一のセットの重みにする。重みを組み合わせる際は、範囲依存性重みを時間領域に移動させる。

【0074】

出力をシフトするFFTがFFTの後で望まれる（時間領域重み付けの後の前処理ブロック）場合は、それは、FFTの前に時間に沿って乗算することによって遂行できることに留意されたい。これを遂行するための線形位相ランプは、前処理の間の追加の演算コストなしで、事前に演算された時間領域重み付けに吸収させることができる。

【0075】

時間領域重み付けがチャンネル依存性であるかまたはチャンネル非依存性であるかにかかわらず、分散（周波数依存性）時間領域重み付け（または「真の範囲重み付け」）を実行す20
ることが望ましい場合がある。これは、多項式展開または他の基底展開およびマルチレートフィルタバンクによるものを含む、いくつかの方法で行うことができる。

【0076】

時間領域重み付けの最も基本的な事例は、チャンネル非依存性（受信機および励振非依存性）重み付けである。時間にわたって適用される唯一の重み付けがチャンネル非依存性である際は、メモリの保存およびインデキシングの単純化が存在し得る。他の形態の時間領域重み付け（受信機依存性、励振依存性またはチャンネル依存性）が使用される際は、このチャンネル非依存性重みは、他の時間領域重み付けに吸収させることができる。チャンネル非依存性時間領域重みの例は、（1）上記で論じられるようなキャリア周波数調整、（2）時間において適用されるとFFTの後でFFTが時間周波数領域をシフトする線形位相、なら30
びに、（3）いくつかの事例ではあらゆる受信機およびあらゆる励振に対して同じである時間利得補償（TGC）プロファイルを含む。

【0077】

時間の関数であるが、励振の関数ではない、受信機依存性高速時間領域重みがあり得る。その例は、個別に補償する必要があるほど受信機ごとに十分に異なるTGCプロファイルである（これは、依然として、TGC設定／パラメータがあらゆる受信機に対して同じである場合の事例でもあり得る。これは、増幅器利得の変化が非常に大きいためにそれらを別々に扱う必要がある場合に可能である）。

【0078】

励振依存性高速時間領域重みを適用する必要があるあり得る。これは、すべての励振にわたって信号を最良に量子化するために異なるTGC設定が意図的に使用されるほど励振が十分に異なる際の事例であり得る。40

【0079】

範囲依存性重みが時間領域重みと組み合わせられるというようなシナリオである際に、励振依存性の過度の時間遅延があれば、時間／範囲ラインナップは励振ごとに変化する。励振にわたって同じ時間／範囲関係を維持するための方法の1つは、開口の中心（FFT中心であり、平均ではない）において同じ遅延を有することである。

【0080】

チャンネル依存性時間領域重みは、前処理チェーン内で適用することができる。また、受信機依存性時間領域重みのセットおよび励振依存性時間領域重みのセットを有することも50

可能であり、これにより、これらを組み合わせて単一のセットのチャネル依存性重みにするメモリ格納と、これらを組み合わせて2つの別々のセットのより複雑なインデキシングを伴う乗算にするメモリ格納との間のトレードオフが生じる。

【0081】

関連性の主要な真の時間依存性重み付けは、時間利得補償 (TGC) である。時間領域重みに吸収させることができる／時間領域重みと組み合わせることができる特定の範囲依存性重みについては以下で論じる。TGC プロファイルおよびその補正重み付け (通常、プロファイルの逆数であり、恐らくは何らかの正則化を伴う) は、特定のセンサの各々からの狭帯域情報として提供すべきである。

【0082】

高速フーリエ変換ブロック

図9のFFTブロック924の例の概略ブロック図は、図12に示されている。図12のFFTブロック924は、FFTユニット1210、データセクタ1220およびゼロスタップ論理1230を含む。FFTブロック924は、時間領域信号調節ブロック922による重み付けの後に信号サンプルを受信し、信号サンプルの高速フーリエ変換処理を実行する。データセクタ1220は、ゼロスタップ論理1230からの制御信号に従って、FFTユニット1210に提供される信号サンプルまたはゼロの値を選択する。データセクタ1220は、事実上、入力信号サンプルのゼロパディングを提供する。いくつかの実施形態では、データセクタ1220は、各チャネルにおけるゼロパディングの個々の制御を提供するために、FFTユニット1210の各々に対する別々のデータセクタとして構成することができる。

【0083】

いくつかの実施形態では、FFTユニット1210は、1024ポイント可変ストリーミングFFTユニットであり得る。しかし、他のFFTユニットを利用することもできる。図12の例では、信号サンプルは、12ビット実数値および12ビット虚数値を含む、24ビットであり得る。FFTユニット1210は、時間領域信号を周波数領域値に変換し、それは、図12の例では、16ビットを有する。しかし、いかなる数のビットおよび実数または複素数信号サンプルも利用することができる。

【0084】

図9のFFTブロック924は、ゼロパディング、高速フーリエ変換 (FFT) および所望の処理帯域への切り捨てを含む。データは、より大きな既定のサイズのゼロで満たされたアレイのFFT中心に、トリミングされた時間領域データを置くことによってゼロパディングされる。トリミングされたアレイに対するゼロパディングの量／より大きなアレイのサイズは、以下で論じられるようないくつかの因子に依存する。

【0085】

因子の1つは、時間領域波形の長さであり、他のすべてのシステムの時間領域インパルス応答は、「整合フィルタリング」を介してデータへの畳み込み／データからの除去が行われる (真の整合フィルタはオリジナルの信号と同じ畳み込み長を有する)。これは、前方散乱および前方散乱の随伴モードで前処理チェーンを使用する際に関連する。

【0086】

別の因子は、「逆」および「逆」の随伴モードでデータを処理する際の時間領域不整合フィルタの長さである。ここでは、「不整合フィルタ」という用語は、整合フィルタではない参照信号を意味する。特定の使用のものである不整合フィルタ生成技法は、単に、信号のスペクトルの正則化された逆畳み込みによって生成された信号である。不整合フィルタのお粗末な選択は適切な波形の除去を行わないが、有用な不整合フィルタは、整合フィルタ以上の効果的な長さを有する可能性が高い。いくつかの事例では、望まない信号を容易に除去できるように、長さを拡張して、望まない信号を引き離すことができる。前方／随伴処理に対して畳み込みが行われた信号の長さ、と、「逆」／「逆」の随伴処理に対して畳み込みが行われた信号の長さとの間には、別々のチェーンがより効率的でより適切であるほど十分に大きな差があり得る。

10

20

30

40

50

【0087】

不整合フィルタの長さを意図的に非常に長くしている際は、不整合フィルタによってブッシュされた望まない信号を除去するため、および、最終的な前処理済みの複素数散乱関数に対するすべてのモード間の時間周波数グリッド（周波数の数、間隔、開始周波数）を等しくするために、追加のFFTの対およびパディング／切り捨て／範囲における重みを追加することが適切であり得る。

【0088】

前方および随伴モードに対するこれらの同じFFTサイズや追加のFFT対も使用する単一のブランチが可能であるが、同じFFTサイズおよび追加のFFT対を「逆」に対して使用することは実施されない。「良いFFTサイズ」の使用により、FFTの速度に大きな違いが生じ、従って、他のすべてのサイズ変更情報を考慮した後、次に大きい「良いFFTサイズ」が通常使用される。

10

【0089】

FFTの効果の1つは、表される周波数におけるシフトである。このリマッピングは、データがDFT（離散フーリエ変換）／FFTに入る際およびデータがDFT（離散フーリエ変換）／FFTから出る際に使用されるクワドラントスワップ／「FFTシフト」と見なされる場合が多い。FFTシフトでの単なるメモリの移動は、待ち時間ペナルティを招く場合が多いが、アルゴリズムは、FFTシフトペナルティを除去するために「効率化する」ことができる。FFTシフトは、ゼロではないデータをゼロパディングされたアレイに挿入する間、または、処理が起こる1-Dバッファからデータを取り出す際に、実行

20

【0090】

FFTシフトを間接的に実行するための別の方法は、線形位相ランプを乗じることによるものである（FFTへの入力上で乗じられる線形位相ランプは、出力のFFTシフトをもたらし、FFTの出力上で乗じられる線形位相ランプは、FFTシフトを入力に適用するものと同じ効果をもたらす）。これを実行する線形位相ランプは、単純なものである（長さが4で割り切れる際は、両側において±1であり、長さが2でのみ割り切れる際は、異なる側において

【数1】

F1

30

である）。4では均等に割り切れないかなりの長さの本物の「良いFFTサイズ」は多くはないと考える際は、これらの線形位相ランプは、FFTの両側において、高速時間または時間周波数サンプルにわたって単に±1である。

【0091】

これらの線形位相ランプを時間領域乗算および周波数領域乗算と組み合わせることにより、FFTへのFFTシフトインおよびFFTからのFFTシフトアウトは、組み合わされた重みの初期の演算の後に、追加の演算負担なしで実行することができる。

【0092】

FFTの後、スペクトルは、画像に貢献するように選択された処理帯域の部分にトリミングされる。これは、画質要件から選択することができる。

40

【0093】

周波数領域信号調節

図9の周波数領域信号調節ブロック926の例の概略ブロック図は、図13に示されている。周波数領域信号調節ブロック926は、信号サンプルに対応する周波数領域値を受信し、周波数領域における信号調節を実行する。具体的には、周波数領域信号調節ブロック926は、1つまたは複数の効果を補償するために、周波数領域値の重み付けを実行し、重み付けされた周波数領域値を提供する。

【0094】

図13を参照すると、周波数領域信号調節ブロック926は、数値制御発振器（NCO

50

1～NCO4) 1310、RAM 1320、複素数乗算器1330、1332および1334、ならびに、RAM 1340を含む。RAM 1320は、初期の位相情報をNCO 1310に提供する。NCO 1310の出力は、複素数乗算器1330の各々の1つの入力にそれぞれ提供され、アポディゼーション値は、RAM 1320から複素数乗算器1330の第2の入力に提供される。複素数乗算器1330の出力は、複素数乗算器1332の各々の1つの入力にそれぞれ提供される。RAM 1340は、複素数乗算器1332の第2の入力に重み値または係数を提供する。複素数乗算器1332の出力は、複素数乗算器1334の各々の1つの入力にそれぞれ提供され、FFTブロック924からの入力は、複素数乗算器1334の各々の第2の入力に提供される。複素数乗算器1334の出力は、RAM 1340に含まれる1つまたは複数の重み関数に従って調節されている重み付けされた周波数領域値である。

10

【0095】

RAM 1320は、チャンネル非依存性またはチャンネル依存性乗算を適応させるためにサイズ変更することができる。その上、実装形態は、受信機トランスデューサ場所（例えば、アレイ行チャンネル依存性および列チャンネル非依存性あるいはその逆）に依存し得る。ここでは、NCOは、乗算のための単一の周波数を生成しており、それは、関連時間領域信号（逆FFT後の信号）における遅延を与える効果を有する。第1の乗算は、遅延およびアポディゼーションを与えるための方法である。

【0096】

周波数領域前処理および重み付けは、データ上の処理の大部分を実行し、画質に対する最も大きな影響を有する。これは、1つ1つのすべての伝達関数が組み合わされ、説明されるところであり、動き補償／位相調整を実行できるところである。

20

【0097】

高速時間FFTの前に入力をシフトするFFTが望まれる場合は（時間周波数領域重み付けの前の前処理ブロック）、それは、FFT後の時間周波数に沿った乗算によって遂行することができる。これを遂行するための線形位相ランプは、前処理の間、追加の演算コストもなく、事前に演算された時間周波数重み付けのいずれかに吸収させることができる。

【0098】

チャンネル非依存性および受信機／励振／チャンネル依存性重み付けを組み合わせるための多くのオプションおよび組合せがある。基本的な形態についてはここで論じ、特定の選択は特定のシナリオに委ねられる。

30

【0099】

チャンネル非依存性周波数領域重み付けは、いくつかの効果、すなわち、（1）単に非平坦波形ジェネレータ／伝達関数の組合せでシステムが生成したどのようなものも使用することよりむしろ、画像における特定のサイドローブ構造を強いるために選択される、時間周波数線形開口重み付け、（2）すべてのチャンネルにわたって適用される一定の「マスタ波形」、および、（3）共通のトランスデューサ伝達関数を説明するために望ましい場合がある。

【0100】

ほとんどの事例では、前処理内で適用する必要がある少なくとも1つの受信機／励振／チャンネル依存性周波数領域重み付けがあり、チャンネル非依存性周波数領域重み付けはそこに吸収させることができる。可能な例外の1つは、受信機／励振／チャンネル依存性周波数領域重み付けが位相限定である際であり得、位相は、低次多項式によって説明される（線形位相での動き補償または他の二次位相関数での位相調整など）。この事例では、位相限定関数は、オンザフライで効率的に演算することができ、チャンネル非依存性重みは、別々の乗算ステップとして適用される。これはより多くの全乗算を招くが、事前に演算された重み（特に、完全なチャンネル依存性重み）を格納するために使用される大量のメモリを保存することになる。

40

【0101】

50

受信機依存性周波数領域重み付けは有用であり得る。これは、組み合わせられた送信機／トランスデューサ／受信機の各々の伝達関数がそれらを別々に説明することを保証できるほど十分に異なる場合の事例であろう。

【0102】

励振依存性周波数領域重み付けは、受信機非依存性であるデータに適用することができる。関連する例は、平面波励振に対するものであり、平面波角度の関数である中間受信機における位相基準に対するオフセット遅延がある場合が多い。これは時間領域補間または完全なチャンネル依存性周波数領域重み付けに吸収させることができるが、重みの完全なセットのためのメモリ格納の量は、励振依存性重み付けを魅力的なものにすることができる。

10

【0103】

また、チャンネル依存性周波数領域重み付けも利用することができる。最も一般的な重み付けは、データのあらゆるチャンネル上で潜在的に異なるものであり、チャンネルは、独自の受信機／励振の組合せである。いかなるチャンネル非依存性重み付けも、チャンネル依存性、受信機依存性または励振依存性重み付けに吸収させることができる。

【0104】

受信機依存性重み付けおよび励振依存性重み付けを使用する際は、両方の重み付けを単一のチャンネル依存性重み付けに吸収させるために必要な追加の格納と、2つの別々の乗算を伴うより少ない格納の使用との間のトレードオフがあり得る。

【0105】

20

周波数非依存性、時間／範囲非依存性だが、チャンネル依存性の重み付けを提供する必要がある。この重み付けの最も共通のタイプは、受信機ごとに異なるが、励振にわたって一定であるスカラ利得である。これらの重みは、最も少ない数の係数を有する可能性が高いが（高速時間A／Dサンプルが受信機の数よりも圧倒的に多いため）、あらゆる複素数乗算が高価であれば、これらのタイプの重みは、最も適切などのような方法でも他のチャンネル依存性重みに吸収させることができる（どちらが同じ受信機／励振／チャンネル依存性を有する対応する重みセットを有するかに応じて、高速時間においてまたは周波数に沿って）。前処理内のどこにも受信機／励振／チャンネル依存性補正がない場合は、別々の乗算段階を有することと、これらの高速時間／周波数非依存性重みを吸収できる完全なチャンネル依存性重みの格納との間のトレードオフを行うことができる。

30

【0106】

真の範囲処理は、他の重み付けとは別々に実行することができる。特に長い波形で、高速時間および範囲領域の物理的プロセスをより良く模倣するために、波形適用／除去の前後に重みを適用することが望ましいシナリオがあり得る。これらを別々にするか、それらを高速時間重みにひとまとめにするかの選択は、特定のシナリオおよび制約に依存する。

【0107】

局所的な音響エネルギーが組織中を伝播する際の局所的な音響エネルギーの低減は重要であり得る。画像を平滑化するために、推定範囲依存性プロファイルで生のデータを重み付けしないことが望ましい場合がある。近似範囲減衰を補償することは有用であり得る。具体的には、多くの2-D画像定式化は、無限のラインソースおよび無限のライントランスデューサ要素を想定し、それにより、円筒状の波の減衰が生じる。これらの定式化の多くは、実際は、生データに正しい円筒状の波の挙動を強いる（前方の意味で使用される際のことであり、「逆」の意味で使用される際は正確に除去される）。しかし、実際のトランスデューサはむしろポイントソースのように挙動し、ボリュームは点散乱体から構成されるため、基本的な伝播損失を説明するには、球面波がより適切である。

40

【0108】

組織中の信号減衰特性は、一般には、あらかじめ分かっているわけではない。しかし、推定パラメータを用いる均一プロセスとしての減衰の近似は、ダウンレンジの関数として画像明度を平滑化する上で役立つことができる。想定された均一減衰パラメータを用いても、減衰は、多項式展開もしくは他の基底展開、マルチレートを通じてまたは他の手段

50

によって、周波数の関数として強いられる／除去されるべきである。これが演算的に負担がかかり過ぎるものであれば、単一の周波数におけるパラメータを使用して近似させることができる。

【0109】

集計エレベーションチャンネル

図9の集計エレベーションチャンネルブロック930の例の概略ブロック図は、図14に示されている。集計エレベーションチャンネルブロック930は、周波数領域のエレベーションチャンネルデータを集計することを実行する。他の実施形態では、エレベーションチャンネルデータの集計は、画像形成プロセッサによって実行することができる。

【0110】

図14を参照すると、集計エレベーションチャンネルブロック930は、レジスタ1410、データセクタ1412、集計ユニット1420、1422、1424、1426、データセクタ1430、1432、RAM 1440、1442、データセクタ1450、1452、および、OR回路1460を含む。重み付けされた周波数領域値は、レジスタ1410およびデータセクタ1412を介して集計ユニット1420および1422に提供され、集計ユニット1420および1422では、重み付けされた周波数領域値は、異なるエレベーションチャンネルを表す。集計ユニット1420および1422の出力は、集計ユニット1424および1426の各々の1つの入力にそれぞれ提供される。RAM 1440および1442は、データセクタ1430および1432を介して、追加のチャンネルに対する周波数領域値を集計ユニット1424および1426の第2の入力にそれぞれ提供する。集計ユニット1424および1426の出力は、データセクタ1450および1452によって、RAM 1440および1442にそれぞれルーティングされるか、または、集計エレベーションチャンネルブロックの出力のためにOR回路1460にルーティングされる。集計エレベーションチャンネルブロック930は、チャンネルの構成可能な集計を提供する。

【0111】

いくつかのシナリオでは、周波数領域重み付けの後、時間周波数に沿ったデータのフィルタリングおよびリサンプリングが必要であり得る。これは、ローパスフィルタリング／ダウンサンプリング／リサンプリングによって、または、中間の別の重み付けを伴うFFT対によって、行うことができる。この一般的な形態は、様々な処理オプションを考慮する際に心に留めておくことができる。

【0112】

範囲圧縮領域のデータは、プリプロセッサの必要な出力／画像形成への入力（例えば、逆投影）であり得る。領域選択にかかわらず、標準化データポートは、そのポートが明示的に所定のプリプロセッサ／IFP処理チェーンに沿ったウェイポイントであるかどうかにかかわらず、処理チェーンに沿って確立することができる。範囲圧縮データポートに達するため、周波数領域重み付けの後に別のFFT（高速時間に沿ってFFTが行われた場合はIFFT）が実行される。図9のIFFT 932は、集計エレベーションチャンネルブロック930によって、または、集計エレベーションチャンネルブロック930が利用されていない場合は周波数領域信号調節ブロック926によって、周波数領域データ出力を画像形成処理のための時間領域に変換するために使用することができる。これは、再構築のためにサンプリングされていない範囲圧縮データに基づいて動作するためにある程度のゼロパディングを有し得る。

【0113】

言及されるように、プリプロセッサの出力は、画像形成プロセッサ（IFP）によって取り込まれる予定のデータである。好ましくは、画像形成プロセッサへのこの入力は、時間周波数と受信機チャンネル領域における複素数散乱関数の形態であるべきであるが、これが唯一のオプションではない。範囲圧縮領域における画像形成プロセッサの入力を有するブランチは、逆投影などの再構築に有用である。

【0114】

チャンネル構成

信号処理アーキテクチャのチャンネル構成の例の概略ブロック図は、図15に示されている。図15の例では、いくつかの入力チャンネル1510（チャンネル0、チャンネル1…チャンネルMを含む）を組み合わせて単一の出力チャンネル1520にする。入力チャンネル1510によって出力された信号サンプルは、チャンネルメモリ1530に書き込まれる。具体的には、チャンネル0によって出力された信号サンプルはチャンネル0メモリに書き込まれ、チャンネル1によって出力された信号サンプルはチャンネル1メモリに書き込まれ、…、チャンネルMによって出力された信号サンプルはチャンネルMメモリに書き込まれる。信号サンプル値は、出力チャンネル1520による処理の必要に応じて、チャンネルメモリ1530から読み取られる。

10

【0115】

図15の例では、各入力チャンネル1510は、抽出範囲スワスブロック910、直交復調ブロック912、LPF 914およびダウンサンプリングブロック916を含み得る。出力チャンネル1520は、時間領域信号調節ブロック922、FFTブロック924、周波数領域信号調節ブロック926、集計エレベーションチャンネルブロック930およびIFFTブロック932を含み得、各チャンネルメモリ1530は、メモリ920に相当する。しかし、より多くのまたはより少ない信号処理機能を各入力チャンネル1510に含めることができ、同様に、より多くのまたはより少ない信号処理機能を出力チャンネル1520に含めることができる。

20

【0116】

デジタル信号処理方法

図9の信号処理回路によって実行される方法の例を示すフローチャートは、図16に示されている。段階1610では、信号処理回路は、ADC 212から信号サンプルを受信する。段階1612では、画像に貢献しない信号サンプルを処分することができる。また、非線形信号サンプルも処分することができる。段階1614では、直交復調ブロック912によって直交復調が実行され、段階1616では、LPF 914によってフィルタリングが実行される。段階1618では、ダウンサンプリングブロック916によってフィルタリングされた信号のダウンサンプリングが実行される。次いで、段階1620では、部分的に処理された信号サンプルをメモリ920に格納することができる。

30

【0117】

段階1630では、メモリ920からデータ値が読み取られ、時間領域信号調節ブロック922によって時間領域信号調節が実行される。上記で説明されるように、時間領域信号調節は、時間領域信号への1つまたは複数の重み関数の適用を含み得る。段階1632では、高速フーリエ変換が信号サンプルに適用され、段階1634では、周波数領域信号調節が実行される。上記で説明されるように、周波数領域信号調節は、周波数領域データへの1つまたは複数の周波数領域重み関数の適用を伴う。段階1636では、集計エレベーションチャンネルブロック930によってエレベーションチャンネルが集計され、それにより、画像形成処理のために供給されるデータの量が低減される。段階1638では、画像形成処理に時間領域信号が必要とされる場合は、逆高速フーリエ変換を調節済み信号サンプルに適用することができる。段階1640では、調節済み信号サンプルが画像形成処理に利用される。

40

【0118】

図16のプロセスでは、任意選択の機能を省略することができる。例えば、画像形成処理の間に集計が実行される場合は、段階1636のエレベーションチャンネルの集計を省略することができる。別の例では、段階1640の画像形成処理が周波数領域データに基づいて動作される際は、段階1638の逆高速フーリエ変換を省略することができる。それに加えて、いくつかの応用では、段階1614の直交復調、段階1616のフィルタリングおよび段階1618のダウンサンプリングなどのデータ低減動作を省略することができる。その上、追加のステップを図16の信号処理方法内に含めることができる。

【0119】

50

本開示に記載される技術のいくつかの態様および実施形態をこうして説明してきたが、様々な改変、変更および改善が当業者に容易に思い当たることを理解されたい。そのような改変、変更および改善は、本明細書で説明される技術の精神および範囲内にあることが意図される。例えば、当業者は、機能を実行するためならびに／あるいは本明細書で説明される結果および／または利点のうちの1つまたは複数を得るための各種の他の手段および／または構造を容易に想像でき、そのような変形および／または変更の各々は、本明細書で説明される実施形態の範囲内であると考えられる。当業者は、定められた通りの実験のみを使用して本明細書で説明される特定の実施形態の多くの均等物を認識するかまたは確認することができる。従って、前述の実施形態は単なる例示として提示されていることや、具体的に説明されるものとして以外に、添付の請求項およびその均等物の範囲内で本発明の実施形態を実践できることを理解されたい。それに加えて、本明細書で説明される2つ以上の特徴、システム、物品、材料、キットおよび／または方法のいかなる組合せも、そのような特徴、システム、物品、材料、キットおよび／または方法が相互に矛盾しない場合は、本開示の範囲内に含まれる。

【0120】

上記で説明される実施形態は、多くの方法のいずれかで実装することができる。プロセスまたは方法の実行に関与する本開示の1つまたは複数の態様および実施形態は、デバイス（例えば、コンピュータ、プロセッサまたは他のデバイス）による実行が可能なプログラム命令を利用して、プロセスもしくは方法を実行するかまたはその実行を制御することができる。この点において、様々な発明概念は、1つまたは複数のコンピュータまたは他のプロセッサ上で実行されると、上記で説明される様々な実施形態のうちの1つまたは複数を実装する方法を実行する1つまたは複数のプログラムで符号化された1つのコンピュータ可読記憶媒体（または複数のコンピュータ可読記憶媒体）（例えば、コンピュータメモリ、1つもしくは複数のフロッピーディスク、コンパクトディスク、光ディスク、磁気テープ、フラッシュメモリ、フィールドプログラマブルゲートアレイもしくは他の半導体デバイスの回路構成、または、他の有形コンピュータ記憶媒体）として具体化することができる。1つまたは複数のコンピュータ可読媒体は、上記で説明される態様の様々なものを実装するためにその上に格納された1つまたは複数のプログラムを1つまたは複数の異なるコンピュータまたは他のプロセッサにロードできるように、輸送可能なものであり得る。いくつかの実施形態では、コンピュータ可読媒体は、非一時的な媒体であり得る。

【0121】

「プログラム」または「ソフトウェア」という用語は、本明細書では、上記で説明されるような様々な態様を実装するようにコンピュータまたは他のプロセッサをプログラムするために採用できる任意のタイプのコンピュータコードまたはコンピュータ実行可能命令のセットを指すために一般的な意味で使用される。それに加えて、一態様によれば、実行されると本開示の方法を実行する1つまたは複数のコンピュータプログラムは、単一のコンピュータまたはプロセッサに存在する必要はないが、本開示の様々な態様を実装するために、多くの異なるコンピュータまたはプロセッサ間でモジュール方式で分散できることを理解すべきである。

【0122】

コンピュータ実行可能命令は、1つまたは複数のコンピュータまたは他のデバイスによって実行されるプログラムモジュールなどの多くの形態のものであり得る。一般に、プログラムモジュールは、特定のタスクを実行するかまたは特定の抽象データタイプを実装するルーチン、プログラム、オブジェクト、コンポーネント、データ構造などを含む。通常、プログラムモジュールの機能は、様々な実施形態における要望通りに組み合わせるかまたは分散させることができる。

【0123】

また、データ構造は、任意の適切な形態でコンピュータ可読媒体に格納することができる。説明を簡単にするため、データ構造は、データ構造における場所を通じて関連付けられるフィールドを有するように示すことができる。そのような関係は、フィールド間の関

係を伝えるコンピュータ可読媒体における場所をフィールドの格納に割り当てることによって同様に達成することができる。しかし、データ要素間の関係を確認するポインタ、タグまたは他のメカニズムの使用を含めて、任意の適切なメカニズムを使用して、データ構造のフィールドの情報間の関係を確認することができる。

【0124】

ソフトウェアで実装される際は、ソフトウェアコードは、単一のコンピュータで提供されるかまたは複数のコンピュータ間で分散されるかにかかわらず、任意の適切なプロセッサまたはプロセッサの集合体上で実行することができる。

【0125】

さらに、コンピュータは、非限定的な例として、ラックマウント式コンピュータ、デスクトップコンピュータ、ラップトップコンピュータまたはタブレットコンピュータなど、多くの形態のいずれかで具体化できることを理解すべきである。それに加えて、コンピュータは、携帯情報端末（PDA）、スマートフォンまたは他の任意の適切な携帯もしくは固定電子デバイスを含む、一般的にはコンピュータとは見なされないが適切な処理能力を有するデバイスに埋め込むことができる。

10

【0126】

また、コンピュータは、1つまたは複数の入力および出力デバイスを有し得る。これらのデバイスは、他のものの間で、ユーザインタフェースを提示するために使用することができる。ユーザインタフェースを提供するために使用できる出力デバイスの例は、出力の視覚表現のためのプリンタまたは表示画面や、出力の可聴表現のためのスピーカまたは他の音発生デバイスを含む。ユーザインタフェースのために使用できる入力デバイスの例は、キーボード、マウスなどのポインティングデバイス、タッチパッドおよびデジタル化タブレットを含む。別の例として、コンピュータは、音声認識を通じてまたは他の可聴フォーマットで、入力情報を受信することができる。

20

【0127】

そのようなコンピュータは、ローカルエリアネットワークまたは広域ネットワーク（企業ネットワークなど）およびインテリジェントネットワーク（IN）またはインターネットを含む、任意の適切な形態の1つまたは複数のネットワークによって相互接続することができる。そのようなネットワークは、任意の適切な技術に基づき得、任意の適切なプロトコルに従って動作することができ、無線ネットワーク、有線ネットワークまたは光ファイバネットワークを含み得る。

30

【0128】

また、説明されるように、いくつかの態様は、1つまたは複数の方法として具体化することができる。方法の一部として実行される動作は、任意の適切な方法で順序付けることができる。それに従って、示される実施形態において順次動作として示される場合であっても、いくつかの動作を同時に実行することを含み得る、示されるものとは異なる順番で動作が実行される実施形態を構築することができる。

【0129】

すべての定義は、本明細書で定義され使用される場合は、辞書の定義、参照によって組み込まれる文書の定義および／または定義される用語の一般的な意味を制御するものと理解すべきである。

40

【0130】

「a」および「an」という不定冠詞は、本明細書および請求項で使用される場合は、それとは異なる規定が明確に示されていない限り、「少なくとも1つ」を意味するものと理解すべきである。

【0131】

「および／または」という記載は、本明細書および請求項で使用される場合は、そのように結合された要素の「一方または両方」、すなわち、いくつかの事例において連言的に存在する要素および他の事例において選言的に存在する要素を意味するものと理解すべきである。「および／または」と共にリストされる複数の要素は、同じように、すなわち、

50

そのように結合された要素の「1つまたは複数」と解釈すべきである。「および／または」節によって具体的に特定された要素以外の他の要素は、具体的に特定されたそれらの要素に関連するかまたは関連しないかにかかわらず、任意選択により存在し得る。従って、非限定的な例として、「Aおよび／またはB」への言及は、「含む (comprising)」などの開放言語と併せて使用される際は、一実施形態では、Aのみ（任意選択によりB以外の要素を含む）を指し、別の実施形態では、Bのみ（任意選択によりA以外の要素を含む）を指し、さらなる別の実施形態では、AとBの両方（任意選択により他の要素を含む）を指すなど、可能である。

【0132】

本明細書および請求項で使用される場合は、1つまたは複数の要素のリストを言及する際の「少なくとも1つ」という記載は、要素のリスト内の要素のいずれか1つまたは複数から選択された少なくとも1つの要素を意味するが、必ずしも要素のリスト内で具体的にリストされる各要素およびあらゆる要素の少なくとも1つを含むわけではなく、要素のリスト内の要素のいかなる組合せも除外しないものと理解すべきである。また、この定義により、具体的に特定されたそれらの要素に関連するかまたは関連しないかにかかわらず、「少なくとも1つ」という記載が指す要素のリスト内で具体的に特定された以外の要素が任意選択により存在することも可能になる。従って、非限定的な例として、「AおよびBの少なくとも1つ」（または同等に「AまたはBの少なくとも1つ」または同等に「Aおよび／またはBの少なくとも1つ」）は、一実施形態では、少なくとも1つの（任意選択により複数を含む）A（Bは存在せず、任意選択によりB以外の要素を含む）を指し、別の実施形態では、少なくとも1つの（任意選択により複数を含む）B（Aは存在せず、任意選択によりA以外の要素を含む）を指し、さらなる別の実施形態では、少なくとも1つの（任意選択により複数を含む）Aおよび少なくとも1つの（任意選択により複数を含む）B（任意選択により他の要素を含む）を指すなど、可能である。

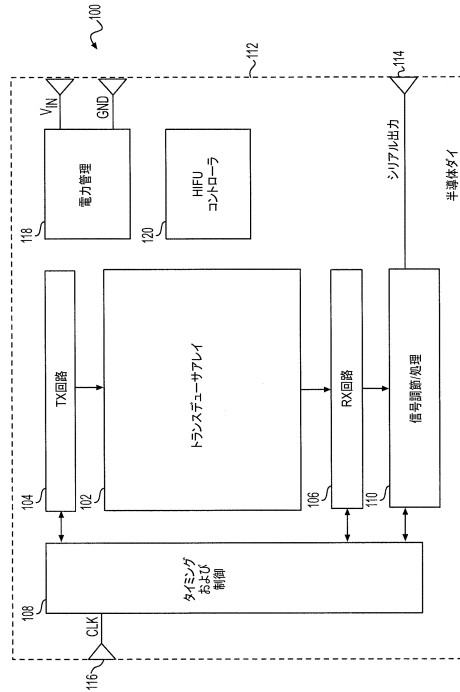
【0133】

また、本明細書で使用される表現および用語は、説明を目的とし、制限するものと見なすべきではない。本明細書における「含む (including, comprising, containing)」、「有する (having)」、「伴う (involving)」およびその変形例の使用は、その後リストされるアイテムおよびその均等物ならびに追加のアイテムを包含することが意図される。

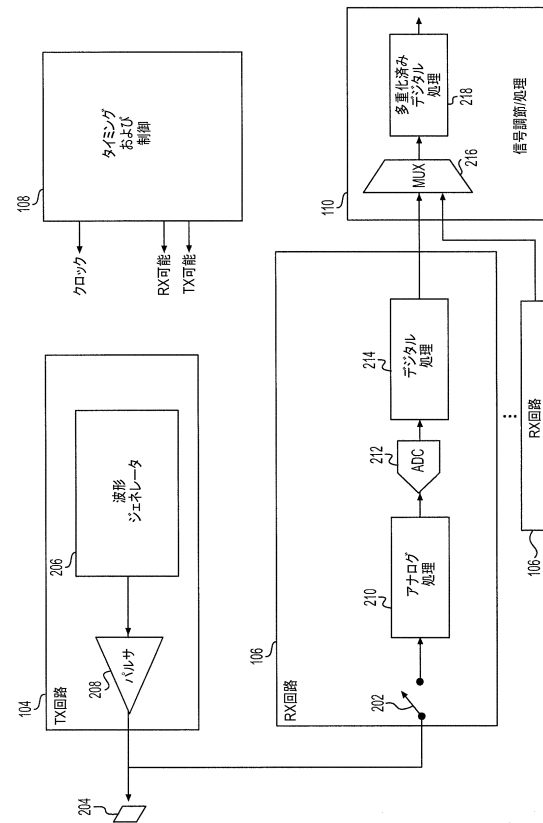
【0134】

請求項および上記の明細書では、「含む (comprising, including, containing)」、「保持する (carrying, holding)」、「有する (having)」、「伴う (involving)」、「から構成される (composed of)」などのすべての移行句および同様のものは、開放されているもの、すなわち、「これらに限定されないが、～を含む」を意味するものと理解されたい。「～からなる」および「本質的に～からなる」の移行句のみが閉鎖または半閉鎖移行句のそれぞれであるものとする。

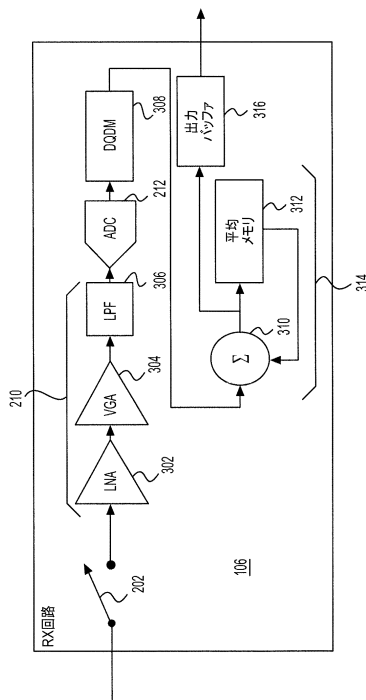
【図 1】



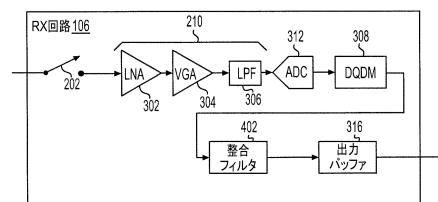
【図 2】



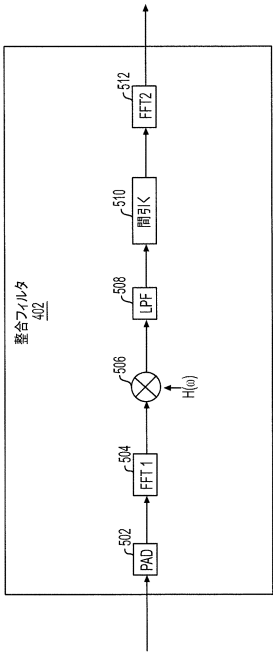
【図 3】



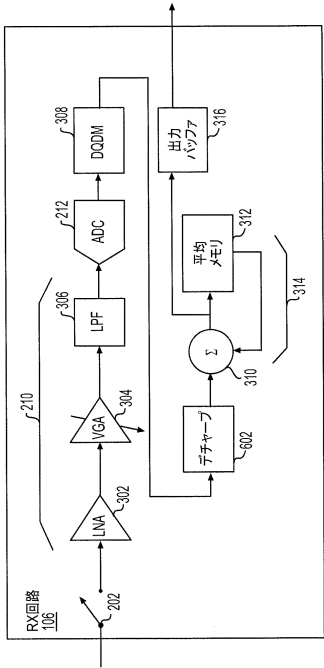
【図 4】



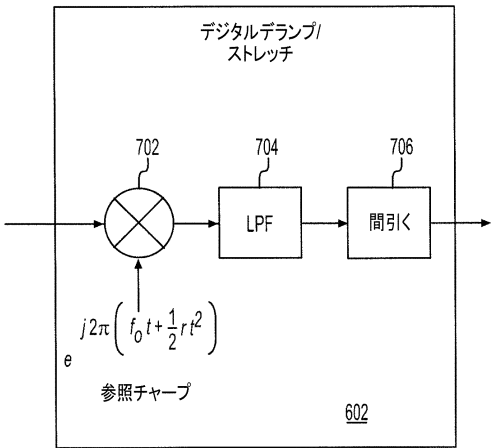
【図 5】



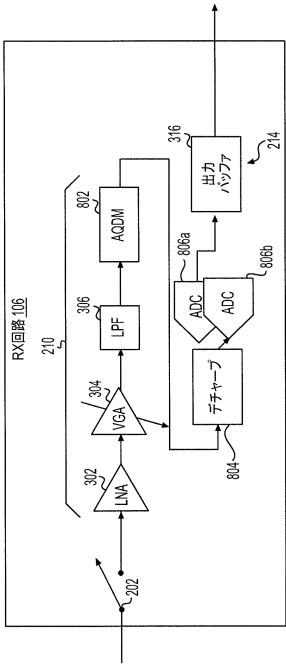
【図 6】



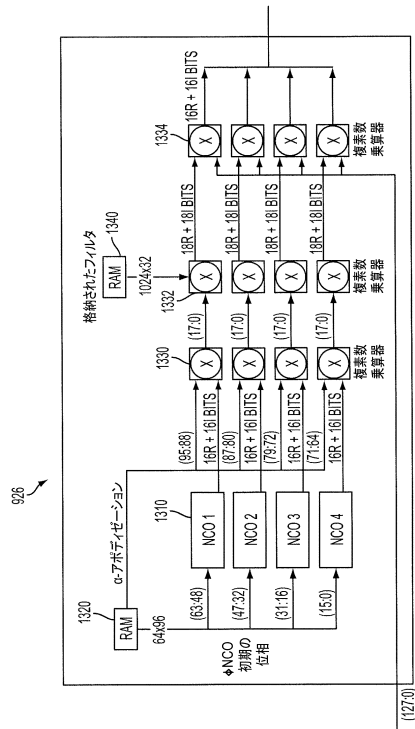
【図 7】



【図 8】



【図 13】



【図 14】

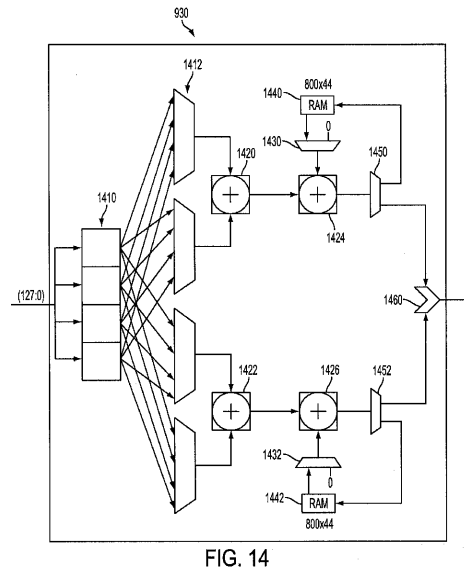
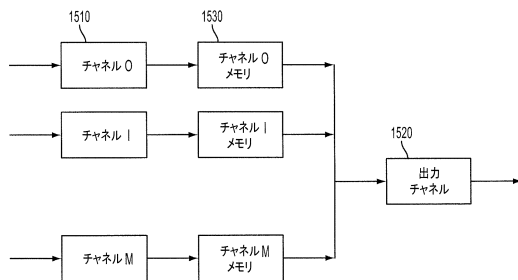
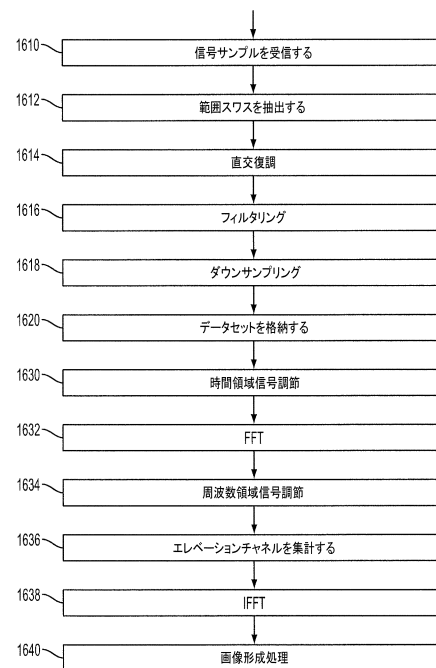


FIG. 14

【図 15】



【図 16】



フロントページの続き

- (72)発明者 ラルストン, タイラー, エス.
アメリカ合衆国, コネチカット州 06413, クリントン, ビーチ パーク ロード 56
- (72)発明者 サンチェス, ネバダ, ジェイ.
アメリカ合衆国, コネチカット州 06437, ギルフォード, リトル メドウ ロード 128
0

審査官 門田 宏

- (56)参考文献 国際公開第2014/151362 (WO, A2)
特表2001-507794 (JP, A)
米国特許出願公開第2003/0028113 (US, A1)
国際公開第2013/180269 (WO, A1)
特表2014-515980 (JP, A)
米国特許出願公開第2014/0200456 (US, A1)
米国特許第06200266 (US, B1)
特開平04-276243 (JP, A)
特開2013-123559 (JP, A)
米国特許出願公開第2014/0269190 (US, A1)
韓国公開特許第10-2012-0065658 (KR, A)
特開平11-342129 (JP, A)
特開平10-179589 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
A61B 8/00 - 8/15