

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04N 3/15 (2006.01)

H04N 5/335 (2006.01)



[12] 发明专利说明书

专利号 ZL 200610142061.7

[45] 授权公告日 2009 年 7 月 8 日

[11] 授权公告号 CN 100512370C

[22] 申请日 2006.10.8

[21] 申请号 200610142061.7

[30] 优先权

[32] 2005.10.26 [33] JP [31] 2005-310899

[73] 专利权人 三洋电机株式会社

地址 日本国大阪府

[72] 发明人 谷本孝司

[56] 参考文献

CN1117683A 1996.2.28

US6173424B1 2001.1.9

US6166670A 2000.12.26

审查员 张秋阳

[74] 专利代理机构 中科专利商标代理有限责任公司

代理人 李香兰

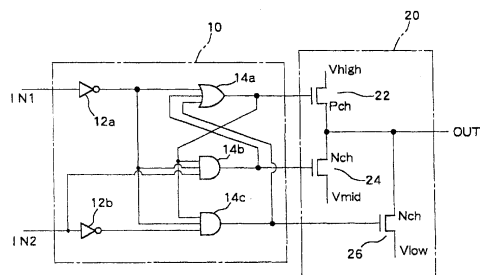
权利要求书 2 页 说明书 11 页 附图 3 页

[54] 发明名称

三值脉冲发生电路

[57] 摘要

本发明提供一种三值脉冲发生电路，其可实现抑制开关元件的贯通电流来降低消耗电力。具备：包括三个逻辑元件(14a、14b、14c)的逻辑电路部(10)和包括由三个逻辑元件(14a、14b、14c)的各自输出而控制的三个开关元件(22、24、26)的开关控制部(20)。由三值脉冲发生电路(100)可以解决上述课题，该三值脉冲发生电路(100)通过按照使三个开关元件(22、24、26)不同时处于导通状态的方式进行控制，切换并输出互相不同的三个电压值(V_{high} 、 V_{mid} 、 V_{low})。



1、一种三值脉冲发生电路，输出互相不同的三个电压值，其特征在于，

具备：包括三个逻辑元件的逻辑电路部；和包括由所述三个逻辑元件的各个输出而控制的三个开关元件的开关控制部，

在所述三个开关元件的各自一端分别输入互相不同的三个电压值，从另一端输出电压值，

所述逻辑电路部以如下方式进行控制：按照使所述三个开关元件不同时处于导通状态的方式切换所述三个电压值并输出，

将所述三个逻辑元件中的一个输出反馈到其他两个逻辑元件中至少一个的输入。

2、根据权利要求1所述的三值脉冲发生电路，其特征在于，

所述逻辑电路部构成为包括 OR 元件和第一 AND 元件以及第二 AND 元件，

所述 OR 元件的输出被反馈到所述第一 AND 元件以及所述第二 AND 元件的输入，

所述第一 AND 元件的输出以及所述第二 AND 元件的输出被反馈到所述 OR 元件的输入。

3、根据权利要求1所述的三值脉冲发生电路，其特征在于，

所述逻辑电路部构成为包括 OR 元件、第一 AND 元件和第二 AND 元件及多谐振荡器电路，

所述 OR 元件的输出被反馈到所述第一 AND 元件以及所述第二 AND 元件的输入，

所述第一 AND 元件的输出以及所述第二 AND 元件的输出被反馈到所述 OR 元件的输入，并且经由所述多谐振荡器电路被反馈到所述第一 AND 元件以及所述第二 AND 元件的输入。

4、根据权利要求1所述的三值脉冲发生电路，其特征在于，

所述逻辑电路部构成为包括第一 OR 元件、第二 OR 元件和 AND 元件以及多谐振荡器电路，

所述 AND 元件的输出被反馈到所述第一 OR 元件以及所述第二 OR 元件的输入，

所述第一 OR 元件的输出以及所述第二 OR 元件的输出被反馈到所述 AND 元件的输入，并且经由所述多谐振荡器电路被反馈到所述第一 OR 元件以及所述第二 OR 元件的输入。

三值脉冲发生电路

技术领域

本发明涉及一种抑制开关元件的贯通电流，减少消耗电力的三值脉冲发生电路。

背景技术

固体摄像装置具备光电变换部和电荷传输部的功能，是一种用于通过电荷传输部传输由光电变换部对应入射光而生成的信息电荷，从而得到图像数据的装置。作为固体摄像装置例示了 CCD (Charge Coupled Device) 固体摄像装置。

例如，帧传输型 CCD 固体摄像装置具备：兼具光电变换元件和垂直移位寄存器的摄像部、具备对从摄像部传输而来的信息电荷的暂时进行缓存的垂直移位寄存器的蓄积部、具备从蓄积部将按每一行输出的信息电荷进行输送的水平移位寄存器的水平传输部、和输出与从水平传输部按每一位输出的信息电荷对应的电压的输出部。在帧传输型 CCD 固体摄像装置中，当进行摄像时，对摄像部中配置为矩阵状的光电变换元件的每一位生成与入射光强度对应的信息电荷。此外，在帧传输时，摄像部的各位所生成的信息电荷通过垂直移位寄存器被以一帧量垂直传输，缓存在蓄积部中，并且被缓存在蓄积部中的信息电荷按每一行量向水平传输部传输。

在固体摄像装置中，为了提高摄像时的信息电荷的蓄积能力和垂直传输时的信息电荷的传输效率，需要以摄像时和垂直传输时不同电压值的时钟脉冲施加给摄像部以及蓄积部的三值时钟脉冲进行控制。

发明内容

因此，本发明的目的在于，提供一种抑制开关元件的贯通电流，降低消耗电力的三值脉冲发生电路。

本发明涉及一种输出互相不同的三个电压值的三值脉冲发生电路，其

特征在于，具备：包括三个逻辑元件的逻辑电路部；和包括由所述三个逻辑元件的各个输出而控制的三个开关元件的开关控制部，在所述三个开关元件的各自一端，分别输入互相不同的三个电压值，从另一端输出电压值，所述开关控制部通过按照使所述三个开关元件不同时处于导通状态的方式进行控制，切换所述三个电压值并输出，将所述三个逻辑元件中的一个输出反馈到其他两个逻辑元件中至少一个的输入，可进行控制以使所述三个开关元件不同时处于导通状态。

具体而言，优选所述逻辑电路部构成为包括 OR 元件和第一 AND 元件以及第二 AND 元件，所述 OR 元件的输出被反馈到所述第一 AND 元件以及所述第二 AND 元件的输入，所述第一 AND 元件的输出以及所述第二 AND 元件的输出被反馈到所述 OR 元件的输入。

此外，优选所述逻辑电路部构成为包括 OR 元件、第一 AND 元件和第二 AND 元件及多谐振荡器电路，所述 OR 元件的输出被反馈到所述第一 AND 元件以及所述第二 AND 元件的输入，所述第一 AND 元件的输出以及所述第二 AND 元件的输出被反馈到所述 OR 元件的输入，并且经由所述多谐振荡器电路被反馈到所述第一 AND 元件以及所述第二 AND 元件的输入。

这些逻辑电路，能够适用于采用两个 N 沟道 MOSFET 和一个 P 沟道 MOSFET 作为所述三个开关元件而构成的所述开关控制部。

此外，优选所述逻辑电路部构成为包括第一 OR 元件、第二 OR 元件和 AND 元件以及多谐振荡器电路，所述 AND 元件的输出被反馈到所述第一 OR 元件以及所述第二 OR 元件的输入，所述第一 OR 元件的输出以及所述第二 OR 元件的输出被反馈到所述 AND 元件的输入，并且经由所述多谐振荡器电路被反馈到所述第一 OR 元件以及所述第二 OR 元件的输入。

这些逻辑电路，能够适用于采用一个 N 沟道 MOSFET 和两个 P 沟道 MOSFET 作为所述三个开关元件而构成的所述开关控制部。

通过本发明，能够抑制三值脉冲发生电路中的开关元件的贯通电流，降低消耗电力。

附图说明

图1是表示本发明第一实施方式所涉及的三值脉冲发生电路的结构的电路图。

图2是表示本发明第一实施方式所涉及的三值脉冲发生电路的作用的时序图。

图3是表示本发明第二实施方式所涉及的三值脉冲发生电路的结构的电路图。

图4是表示本发明第二实施方式所涉及的三值脉冲发生电路的作用的时序图。

图5是表示本发明第三实施方式所涉及的三值脉冲发生电路的结构的电路图。

图6是表示本发明第三实施方式所涉及的三值脉冲发生电路的作用的时序图。

图中：10、30、50—逻辑电路部；12a、12b、32a、32b、52a、52b—NOT 元件；14a、36a、56a、56b—OR 元件；14b、14c、36b、36c、56c—AND 元件；20、40、60—开关控制部；22、42、62、64—P 沟道 MOSFET；24、26、44、46、66—N 沟道 MOSFET；34a、34b—NOR 元件；54a、54b—NAND 元件；100、200、300—三值脉冲发生电路。

具体实施方式

（第一实施方式）

本发明的第一实施方式的三值脉冲发生电路 100 如图 1 所示，包括逻辑电路部 10 以及开关控制部 20。逻辑电路部 10 包括逻辑元件，生成控制开关元件的开关的控制信号并输出。开关控制部 20 包括多个开关元件，按照由逻辑电路部 10 生成的控制信号选择规定三个电压值 V_{high} 、 V_{mid} 、 V_{low} 中的一个，作为输出信号 OUT 输出。三值脉冲发生电路 100，例如用作帧传输方式的 CCD 固体摄像装置中的摄像部的驱动用驱动器，但并不限于此，也可用作其他装置的驱动用驱动器。

逻辑电路部 10 能够包括：兼作缓冲器的 NOT 元件 12a 和 12b、OR 元件 14a、AND 元件 14b 和 14c 而构成。本实施方式的 OR 元件 14a、AND

元件 14b 和 14c 分别具有三个输入端子。此外，开关控制部 20 包括 P 沟道 MOSFET22、N 沟道 MOSFET24、26。

对 NOT 元件 12a 输入第一输入信号 IN1，对 NOT 元件 12b 输入第二输入信号 IN2。第二输入信号 IN2 还被输入到 AND 元件 14b 中。NOT 元件 12a 的输出被输入到 OR 元件 14a 及 AND 元件 14b、14c。此外，NOT 元件 12b 的输出被输入到 AND 元件 14c。

OR 元件 14a 的输出被输入到开关控制部 20 的 MOSFET22 的栅极，并且被输入到 AND 元件 14b、14c。AND 元件 14b 的输出被输入到开关控制部 20 的 MOSFET24 的栅极，并且被输入到 OR 元件 14a。AND 元件 14c 的输出被输入到开关控制部 20 的 MOSFET26 的栅极，并且被输入到 OR 元件 14a。

向开关控制部 20 的 MOSFET22 的源极施加第一电压 V_{high} ，对 MOSFET24 的源极施加比第一电压 V_{high} 低的第二电压 V_{mid} ，对 MOSFET26 的源极施加比第二电压 V_{mid} 低的第三电压 V_{low} 。例如第一电压 V_{high} 为 3V，第二电压 V_{mid} 为 -5V，第三电压 V_{low} 为 -7V。MOSFET22、24、26 的漏极与输出端子公共连接。

接下来，参照图 2，对三值脉冲发生电路 100 的作用进行说明。图 2 是表示输出信号 OUT 相对第一输入信号 IN1 以及第二输入信号 IN2 的状态的变化的时序图。

当第一输入信号 IN1 为低电平，第二输入信号 IN2 也为低电平时，只有 MOSFET26 为导通状态，MOSFET22、24 为截止状态。因此，输出信号 OUT 成为第三电压值 V_{low} 。当第一输入信号 IN1 为高电平，第二输入信号 IN2 为低电平的情况下，只有 MOSFET22 为导通状态，MOSFET24、26 为截止状态。此外，在第一输入信号 IN1 以及第二输入信号 IN2 均为高电平的情况下，只有 MOSFET22 为导通状态，MOSFET24、26 为截止状态。因此，输出信号 OUT 成为第一电压值 V_{high} 。在第一输入信号 IN1 为低电平，第二输入信号 IN2 为高电平的情况下，只有 MOSFET24 为导通状态，MOSFET22、26 为截止状态。因此，输出信号 OUT 成为第二电压值 V_{mid} 。

此时，如图 2 所示，在第一输入信号 IN1 为高电平的期间中使第二输

入信号 IN2 从低电平变化为高电平。由此，在第一电压值 V_{high} 和第二电压值 V_{mid} 之间或者第一电压值 V_{high} 和第三电压值 V_{low} 之间切换输出信号 Vout，能够产生三值脉冲。

在逻辑电路电路部 10 中，OR 元件 14a 的输出被反馈到 AND 元件 14b、14c 的输入中，并且 AND 元件 14b、14c 的输出被反馈到 OR 元件 14a 的输入。这样，通过对作为开关元件的三个 MOSFET22、24、26 输出控制信号的三个逻辑元件、即 OR 元件 14a、AND 元件 14b、14c 的输出互相进行反馈，能够按照只使开关控制部 20 中所包括的开关元件、即 MOSFET22、24、26 的任意一个处于导通状态的方式进行控制。能够防止因 MOSFET22、24 同时处于导通状态而导致 MOSFET22 的源极和 MOSFET24 的源极处于被连接的状态，因 MOSFET22、26 同时处于导通状态而导致 MOSFET22 的源极和 MOSFET26 的源极处于被连接的状态，因 MOSFET24、26 同时处于导通状态而导致 MOSFET24 的源极和 MOSFET26 的源极处于被连接的状态。即，能够防止多个开关元件同时处于导通状态而产生的贯通电流的发生，由此可以降低三值脉冲发生电路 100 的消耗电力。

（第二实施方式）

本发明第二实施方式的三值脉冲发生电路 200，如图 3 所示，包括逻辑电路部 30 以及开关控制部 40。逻辑电路部 30 与第一实施方式同样包括逻辑元件，生成控制开关元件的开关的控制信号并输出。开关控制部 40，与第一实施方式相同包括多个开关元件，按照由逻辑电路部 30 所生成的控制信号选择规定的三个电压值 V_{high} 、 V_{mid} 、 V_{low} 中的一个，作为输出信号 OUT 输出。三值脉冲发生电路 200，例如用作帧传输方式的 CCD 固体摄像装置的摄像部的驱动用驱动器，但并不限于此，也可用作其他装置的驱动用驱动器。

逻辑电路部 30，可以包括兼作缓冲器的 NOT 元件 32a 和 32b、构成多谐振荡器的 NOR 元件 34a 和 34b、OR 元件 36a 以及 AND 元件 36b 和 36c 而构成。本实施方式的 OR 元件 36a、AND 元件 36b、36c 分别具有三个输入端子。此外，开关控制部 40 构成为包括 P 沟道 MOSFET42、N 沟

道 MOSFET44、46。

对 NOT 元件 32a 输入第一输入信号 IN1，对 NOT 元件 32b 输入第二输入信号 IN2。第二输入信号 IN2 还被输入到 NOR 元件 34b 中。NOT 元件 32a 的输出被输入到 OR 元件 36a 及 AND 元件 36b、36c。NOT 元件 32b 的输出被输入到 NOR 元件 34a。此外，NOR 元件 34a 的输出被输入到 AND 元件 36b，NOR 元件 34b 的输出被输入到 AND 元件 36c。

OR 元件 36a 的输出 A 被输入到开关控制部 40 的 MOSFET42 的栅极，并且被输入到 AND 元件 36b、36c。AND 元件 36b 的输出 B 被输入到开关控制部 40 的 MOSFET44 的栅极，并且被输入到 OR 元件 36a 以及构成多谐振荡器电路的 NOR 元件 34b。AND 元件 36c 的输出 C 被输入到开关控制部 40 的 MOSFET46 的栅极，并且被输入到 OR 元件 36a 以及构成多谐振荡器电路的 NOR 元件 34a。

开关控制部 40 与第一实施方式的开关控制部 20 相同，由一个 P 沟道 MOSFET42 以及两个 N 沟道 MOSFET44 构成。开关控制部 40 的 MOSFET42 的源极被施加第一电压 V_{high} ，在 MOSFET44 的源极施加比第一电压 V_{high} 低的第二电压 V_{mid} ，在 MOSFET46 的源极施加比第二电压 V_{mid} 低的第三电压 V_{low} 。例如第一电压 V_{high} 为 3V，第二电压 V_{mid} 为 -5V，第三电压 V_{low} 为 -7V。MOSFET42、44、46 的漏极与输出端子公共连接。

接下来，参照图 4，对三值脉冲发生电路 200 的作用进行说明。图 4 是表示输出 A、B、C 以及输出信号 OUT 相对第一输入信号 IN1 以及第二输入信号 IN2 的状态的变化的时序图。

当第一输入信号 IN1 为低电平，第二输入信号 IN2 也为低电平时，输出 A 以及输出 C 为高电平，输出 B 为低电平。由此，只有 MOSFET46 为导通状态，MOSFET42、44 为截止状态。因此，输出信号 OUT 成为第三电压值 V_{low} 。

接着，如果第二输入信号 IN2 仍保持低电平，第一输入信号 IN1 变为高电平，则首先 AND 元件 36c 的输出 C 变化为低电平（步骤 S1）。接着，受到 AND 元件 36c 的变化，构成多谐振荡器电路的 NOR 元件 34a 的输出变为高电平，NOR 元件 34b 的输出变为低电平（步骤 S2）。由此，AND 元件 36c 的输出 C 的变换延迟，OR 元件 36a 的输出 A 变为低电平。即，

在 MOSFET46 变为截止状态后, 只有 MOSFET42 变为导通状态。因此, 输出信号 OUT 从第三电压值 V_{low} 切换为第一电压值 V_{high} 。

如果第二输入信号 IN2 仍保持低电平, 第一输入信号 IN1 变为低电平, 则稍微延迟后 OR 元件 36a 的输出 A 再次返回到高电平 (步骤 S3), 延迟一段时间后 AND 元件 36c 的输出 C 变为高电平 (步骤 S4)。由此, 输出信号 OUT 再次变为第三电压值 V_{low} 。

在第一输入信号 IN1 仍保持高电平, 第二输入信号 IN2 变为高电平的情况下, 只有 MOSFET22 为导通状态, MOSFET24、26 为截止状态。因此, 输出信号 OUT 成为第一电压值 V_{high} 。

接下来, 当第二输入信号 IN2 仍保持高电平, 第一输入信号 IN1 变为低电平时, 首先 OR 元件 36a 的输出 A 变化为高电平 (步骤 S5)。接着, 受到 OR 元件 36a 的输出 A 的变化, AND 元件 36b 的输出 B 变为高电平。即, 在 MOSFET42 变为截止状态后, 只有 MOSFET44 变为导通状态。因此, 输出信号 OUT 从第一电压值 V_{high} 切换为第二电压值 V_{mid} 。

如果第二输入信号 IN2 仍保持高电平, 第一输入信号 IN1 返回到高电平, 则稍微延迟后 AND 元件 36b 的输出 B 再次返回到低电平 (步骤 S7), 延迟一段时间后 OR 元件 36a 的输出 A 变为低电平 (步骤 S8)。由此, 输出信号 OUT 再次变为第一电压值 V_{high} 。

如上所述, 可以一边进行控制以使开关控制部 40 的开关元件同时只有一个处于导通状态, 一边在第一电压值 V_{high} 和第二电压值 V_{mid} 之间或者第一电压值 V_{high} 和第三电压值 V_{low} 之间切换输出信号 OUT。此外, 在本实施方式的三值脉冲发生电路 200 中, 也可以一边进行控制以使开关控制部 40 的开关元件同时只有一个处于导通状态, 一边在第二电压值 V_{mid} 和第三电压值 V_{low} 之间进行切换。

在逻辑电路部 30 中, OR 元件 36a 的输出被反馈到 AND 元件 36b、36c 的输入, 并且 AND 元件 36b、36c 的输出经由多谐振荡器电路分别反馈到 AND 元件 36c、36b 的输入。这样, 通过互相反馈 OR 元件 36a、AND 元件 36b、36c 的输出, 能够进行控制以使只有开关控制部 40 中包括的开关元件、即 MOSFET42、44、46 的任意一个变为导通状态, 该 OR 元件 36a、AND 元件 36b、36c 是对作为开关元件的三个 MOSFET42、44、46

输出控制信号的三个逻辑元件。能够防止因 MOSFET42、44 同时处于导通状态而使得 MOSFET42 的源极和 MOSFET44 的源极处于被连接的状态，因 MOSFET42、46 同时处于导通状态而使得 MOSFET42 的源极和 MOSFET46 的源极处于被连接的状态，因 MOSFET44、46 同时处于导通状态而使得 MOSFET44 的源极和 MOSFET46 的源极处于被连接的状态。即，能够防止多个开关元件同时处于导通状态而发生的贯通电流的产生，由此可以降低三值脉冲发生电路 200 的消耗电力。

（第三实施方式）

本发明第三实施方式的三值脉冲发生电路 300 如图 5 所示，包括逻辑电路部 50 以及开关控制部 60。逻辑电路部 50 与第一实施方式同样包括逻辑元件，生成控制开关元件的开关的控制信号并输出。开关控制部 60 与第一实施方式同样包括多个开关元件，按照由逻辑电路部 50 所生成的控制信号选择规定的三个电压值 V_{high} 、 V_{mid} 、 V_{low} 中的一个，作为输出信号 OUT 输出。三值脉冲发生电路 300，例如用作帧传输方式的 CCD 固体摄像装置中的摄像部的驱动用驱动器，但并不限于此，也可用作其他装置的驱动用驱动器。

逻辑电路部 50，可以包括兼作缓冲器的 NOT 元件 52a 和 52b、构成多谐振荡器的 NAND 元件 54a 和 54b、OR 元件 56a 和 56b 以及 AND 元件 56c 而构成。本实施方式的 OR 元件 56a 和 56b、AND 元件 56c 分别具有三个输入端子。此外，开关控制部 60 构成为包括 P 沟道 MOSFET62、64、N 沟道 MOSFET66。

对 NOT 元件 52a 输入第一输入信号 IN1，对 NOT 元件 52b 输入第二输入信号 IN2。第二输入信号 IN2 还被输入到 NAND 元件 54a 中。NOT 元件 52a 的输出被输入到 OR 元件 56a、56b 及 AND 元件 56c。NOT 元件 52b 的输出被输入到 NAND 元件 54b。此外，NAND 元件 54a 的输出被输入到 OR 元件 56a，NAND 元件 54b 的输出被输入到 OR 元件 56b。

OR 元件 56a 的输出 A 被输入到开关控制部 60 的 MOSFET62 的栅极，并且被输入到 AND 元件 56c 以及构成多谐振荡器电路的 NAND 元件 54b。OR 元件 56b 的输出 B 被输入到开关控制部 60 的 MOSFET64 的栅极，并

且被输入到 AND 元件 56c 以及构成多谐振荡器电路的 NAND 元件 54a。AND 元件 56c 的输出 C 被输入到开关控制部 60 的 MOSFET66 的栅极, 并且被输入到 OR 元件 56a、56b。

开关控制部 60 的 MOSFET62 的源极被施加第一电压 V_{high} , 对 MOSFET64 的源极施加比第一电压 V_{high} 低的第二电压 V_{mid} , 对 MOSFET66 的源极施加比第二电压 V_{mid} 低的第三电压 V_{low} 。例如第一电压 V_{high} 为 1V, 第二电压 V_{mid} 为 -3V, 第三电压 V_{low} 为 -7V。MOSFET62、64、66 的漏极与输出端子公共连接。

接下来, 参照图 6, 对三值脉冲发生电路 300 的作用进行说明。图 6 是表示输出 A、B、C 以及输出信号 OUT 相对第一输入信号 IN1 以及第二输入信号 IN2 的状态的变化的时序图。

当第一输入信号 IN1 为低电平, 第二输入信号 IN2 也为低电平时, 输出 A、输出 B 以及输出 C 全部为高电平。由此, 只有 MOSFET66 为导通状态, MOSFET62、64 为截止状态。因此, 输出信号 OUT 成为第三电压值 V_{low} 。

接下来, 如果第二输入信号 IN2 仍保持低电平, 第一输入信号 IN1 变为高电平, 则首先 AND 元件 56c 的输出 C 变化为低电平 (步骤 S10)。接着, 受到 AND 元件 56c 的变化, OR 元件 56b 的输出变为低电平 (步骤 S11)。即, 在 MOSFET66 变为截止状态后, 只有 MOSFET64 变为导通状态。因此, 输出信号 OUT 从第三电压值 V_{low} 切换为第二电压值 V_{mid} 。

如果第二输入信号 IN2 仍保持低电平, 第一输入信号 IN1 返回到低电平, 则稍微延迟后 OR 元件 56b 的输出 B 再次返回到高电平 (步骤 S12), 延迟一段时间后 AND 元件 56c 的输出 C 变为高电平 (步骤 S13)。由此, 输出信号 OUT 再次变为第三电压值 V_{low} 。

在第一输入信号 IN1 仍保持低电平, 第二输入信号 IN2 变为高电平的情况下, 输出 A、输出 B 以及输出 C 全部维持高电平的状态。因此, 只有 MOSFET66 处于导通状态, 输出信号 OUT 维持第三电压值 V_{low} 。

接着, 如果第二输入信号 IN2 仍保持高电平, 第一输入信号 IN1 变为高电平, 则首先 AND 元件 56c 的输出 C 变化为低电平 (步骤 S14)。接着, 受到 AND 元件 56c 的输出 C 的变化, AND 元件 56a 的输出 A 变为

低电平（步骤 S15）。即，在 MOSFET66 变为截止状态后，只有 MOSFET62 变为导通状态。因此，输出信号 OUT 从第三电压值 V_{low} 切换为第一电压值 V_{high} 。

如果第二输入信号 IN2 仍保持高电平，第一输入信号 IN1 返回到低电平，则稍微延迟后 OR 元件 56a 的输出 A 再次返回到高电平（步骤 S16），延迟一段时间后 AND 元件 56c 的输出 C 变为高电平（步骤 S17）。由此，输出信号 OUT 再次变为第三电压值 V_{low} 。

接下来，如果第一输入信号 IN1 仍保持高电平，第二输入信号 IN2 从低电平变为高电平，则首先 OR 元件 56b 的输出 B 变化为高电平（步骤 S18）。接下来，受到 OR 元件 56b 的输出 B 的变化，OR 元件 56a 的输出 A 变为低电平（步骤 S19）。即，在 MOSFET64 处于截止状态后，只有 MOSFET62 处于导通状态。因此，输出信号 OUT 从第二电压值 V_{mid} 切换为第一电压值 V_{high} 。

如果第一输入信号 IN1 仍保持高电平，第二输入信号 IN2 返回到低电平，则稍微延迟后 OR 元件 56a 的输出 A 再次返回到高电平（步骤 S20），延迟一段时间后 OR 元件 56b 的输出 B 成为低电平（步骤 S21）。由此，输出信号 OUT 再次变为第二电压值 V_{mid} 。

如上所述，可以一边进行控制以使开关控制部 60 的开关元件同时只有一个处于导通状态，一边在第一电压值 V_{high} 和第二电压值 V_{mid} 之间或者第一电压值 V_{high} 和第三电压值 V_{low} 之间、或者第二电压值 V_{mid} 与第三电压值 V_{low} 之间切换输出信号 OUT。

在逻辑电路部 50 中，AND 元件 56c 的输出被反馈到 OR 元件 56a、56b 的输入，并且 OR 元件 56a、56b 的输出经由多谐振荡器电路分别反馈到 OR 元件 56b、56c 的输入。这样，通过互相反馈 OR 元件 56a 和 56b、AND 元件 56c 的输出，能够进行控制以使只有开关控制部 60 中包括的开关元件、即 MOSFET62、64、66 的任意一个变为导通状态，该 OR 元件 56a 和 56b、AND 元件 56c 是对作为开关元件的三个 MOSFET 元件 62、64、66 输出控制信号的三个逻辑元件。能够防止因 MOSFET62、64 同时处于导通状态而使得 MOSFET62 的源极和 MOSFET64 的源极处于被连接的状态，因 MOSFET62、66 同时处于导通状态而使得 MOSFET62 的源极

和 MOSFET66 的源极处于被连接的状态，因 MOSFET64、66 同时处于导通状态而使得 MOSFET64 的源极和 MOSFET66 的源极处于被连接的状态。即，能够防止多个开关元件同时处于导通状态所发生的贯通电流的产生，由此可以降低三值脉冲发生电路 300 的消耗电力。

此外，三值脉冲发生电路 300 在 $(V_{\text{high}} - V_{\text{mid}}) < (V_{\text{mid}} - V_{\text{low}})$ 的情况下，通过采用 P 沟道 MOSFET64，能够避免反向栅偏置效应所引起的驱动能力的降低。因此，在 $(V_{\text{high}} - V_{\text{mid}}) < (V_{\text{mid}} - V_{\text{low}})$ 的情况下，优选采用三值脉冲发生电路 300。另一方面，在 $(V_{\text{high}} - V_{\text{mid}}) > (V_{\text{mid}} - V_{\text{low}})$ 的情况下，优选采用三值脉冲发生电路 200。

此外，在第一到第三实施方式的三值脉冲发生电路 100、200、300 中，通过提高逻辑电路部 10、30、50 的驱动电压，也能够提高后级的开关控制部 20、40、60 的驱动能力。

另外，本发明的技术思想并不限于上述实施方式，也可采用与逻辑电路 10、30、50 不同的逻辑电路来控制开关控制部。其中，通过采用上述实施方式的逻辑电路 10、30、50，能够使电路比其他逻辑电路简易且小型，能够抑制制造成本。

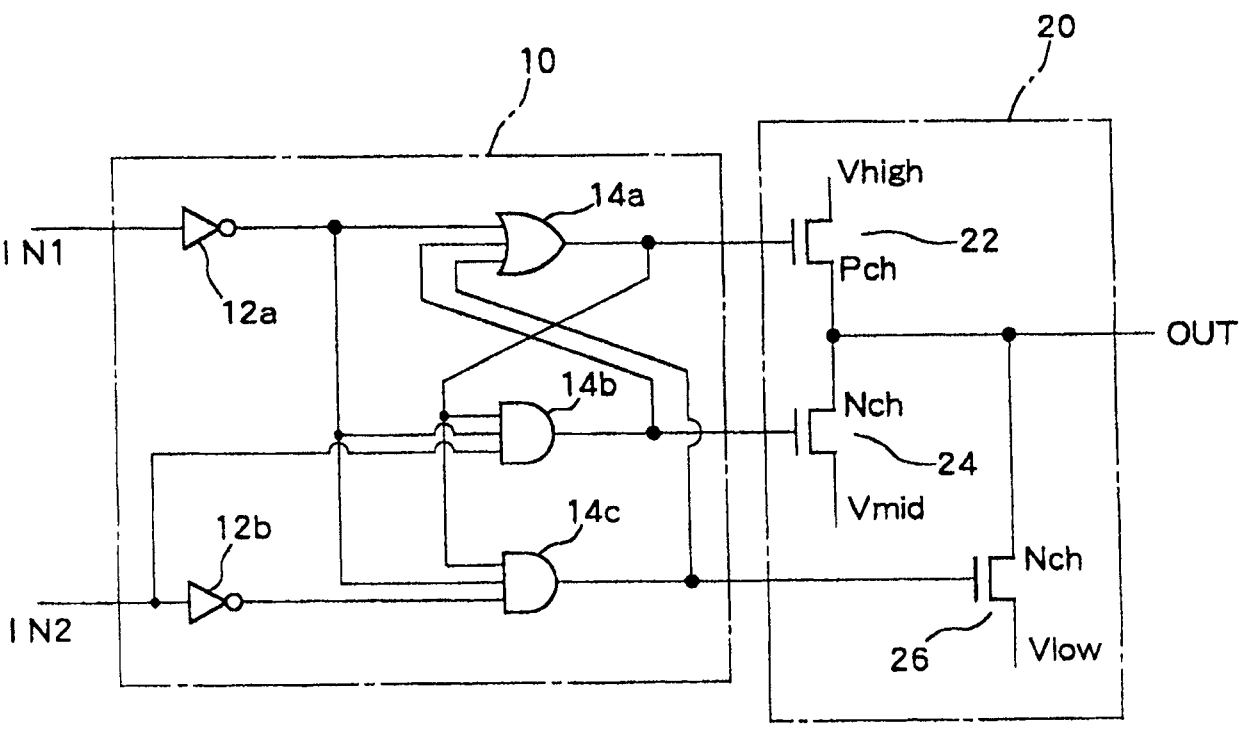


图 1

100

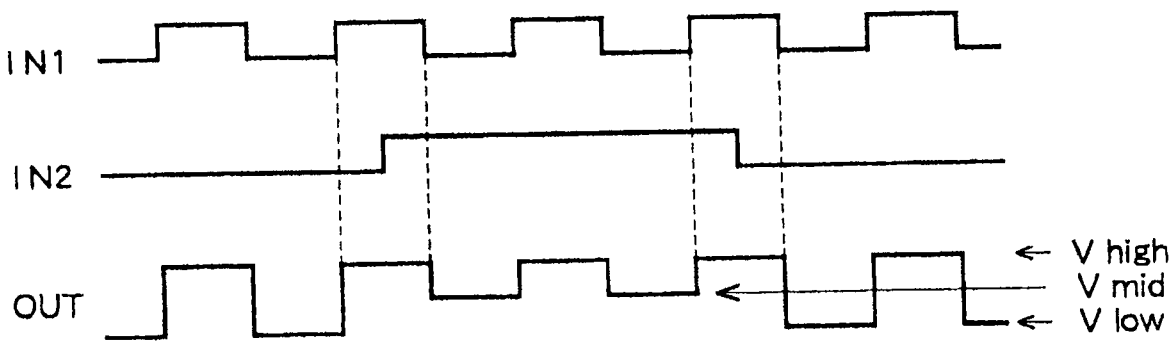
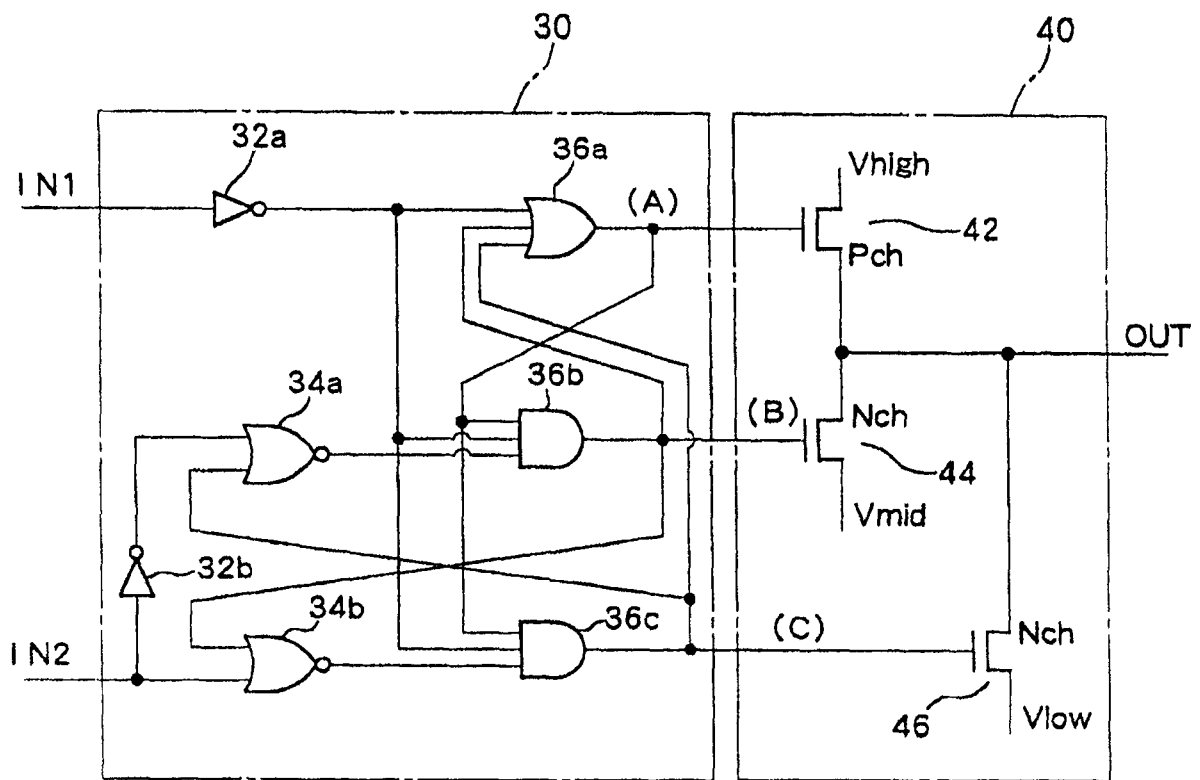


图 2



200

图 3

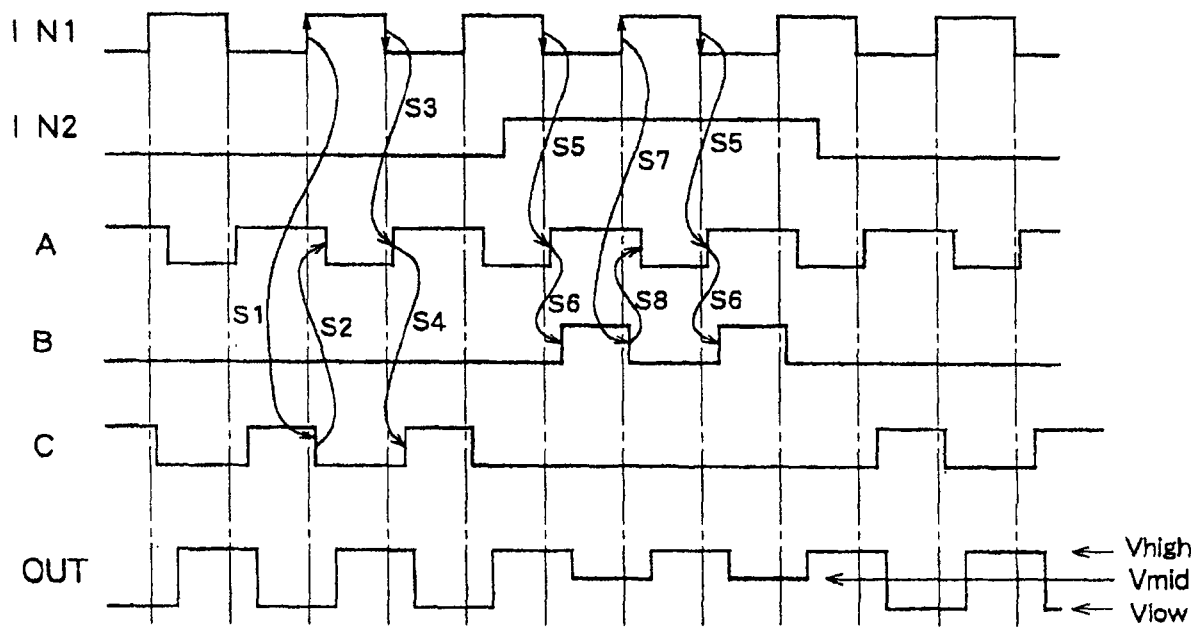


图 4

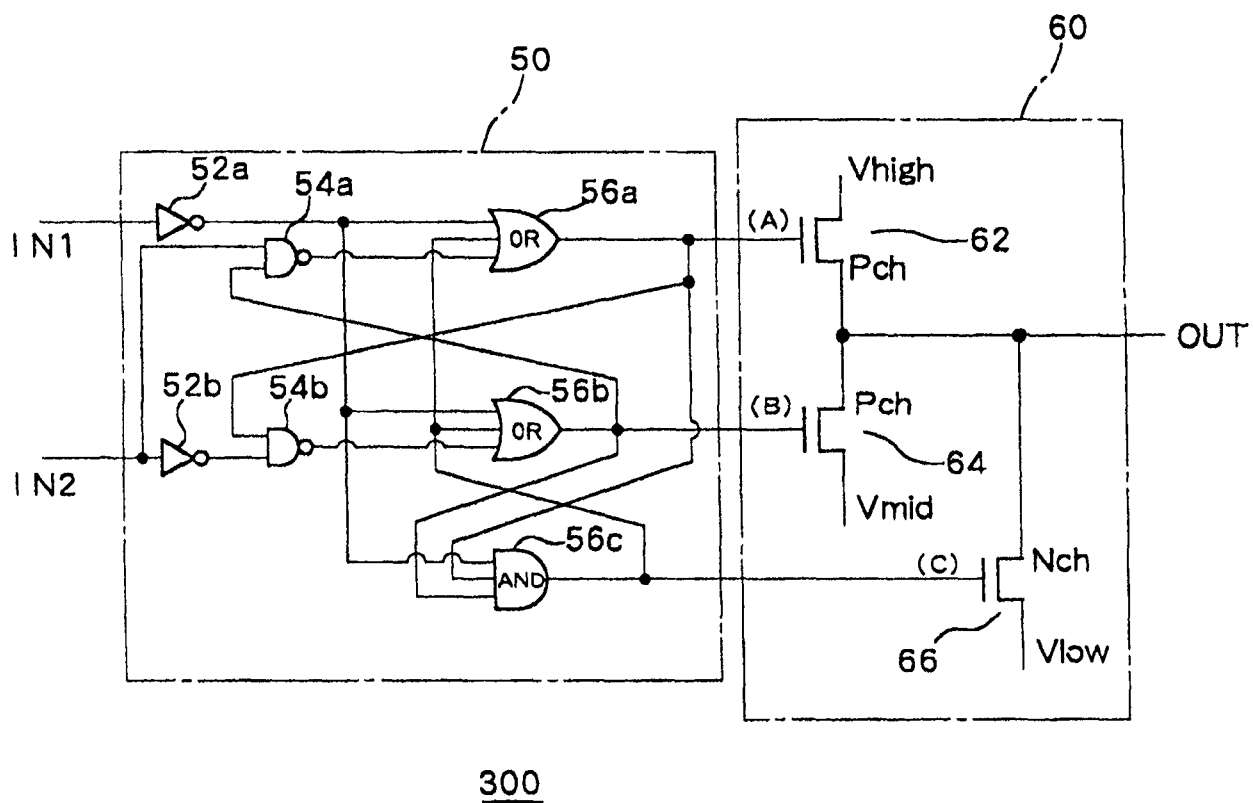


图 5

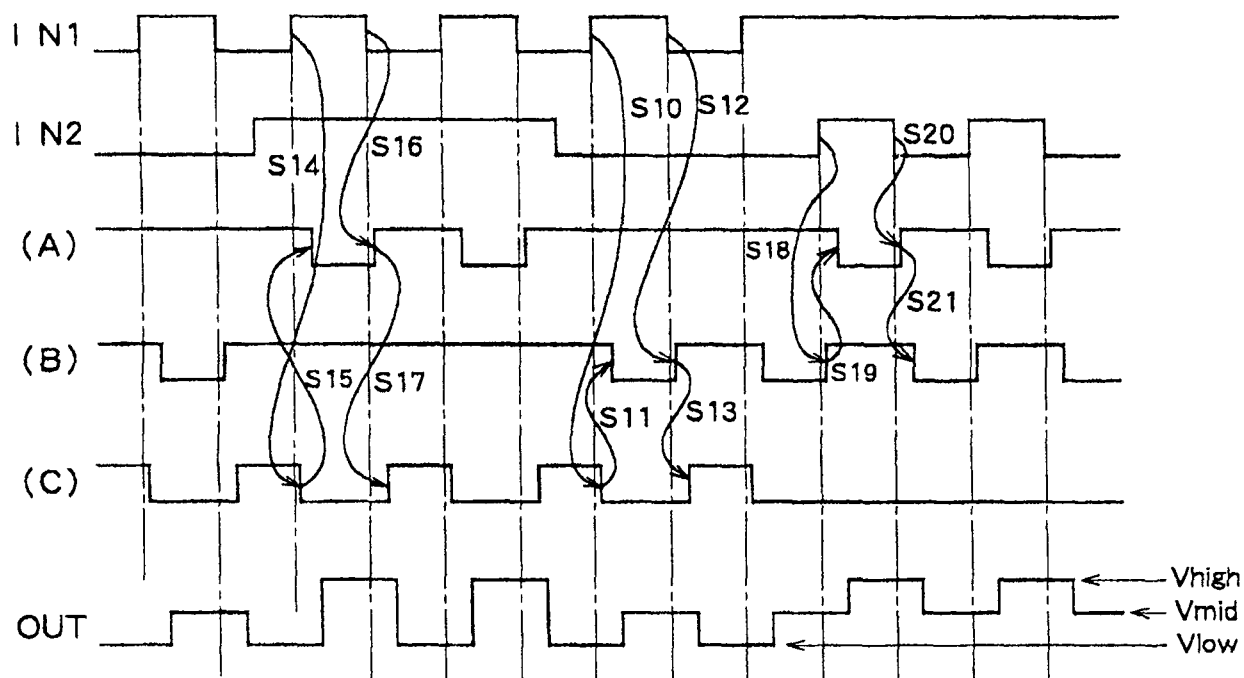


图 6