

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-211388

(P2010-211388A)

(43) 公開日 平成22年9月24日(2010.9.24)

(51) Int.Cl.

G06F 17/30 (2006.01)

F 1

G06F 17/30 415
G06F 17/30 330A

テーマコード(参考)

5B075

審査請求 未請求 請求項の数 8 O L (全 30 頁)

(21) 出願番号

特願2009-55211(P2009-55211)

(22) 出願日

平成21年3月9日(2009.3.9)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(74) 代理人 100126240

弁理士 阿部 琢磨

(74) 代理人 100124442

弁理士 黒岩 創吾

(72) 発明者 島倉 正美

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

F ターム(参考) 5B075 ND02 PP12 PP23 QS13 UU40

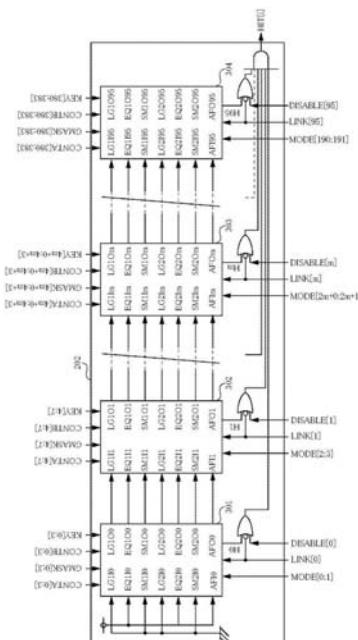
(54) 【発明の名称】検索装置及び検索方法

(57) 【要約】 (修正有)

【課題】検索要素ごとに検索条件を設定可能とし、複数の検索要素を一括して検索できるようにする。

【解決手段】それが2個の全比較器を含む複数の比較手段と、前記複数の比較手段を選択的に連結する連結手段と、検索ごとに前記複数の比較手段に判定式を設定するとともに、前記複数の比較手段が選択的に連結されるように前記連結手段を設定する設定手段を有する。比較器202は、それが2個の全比較器を含む複数の比較器コア部301乃至304を有する。比較器コア部301乃至304は、検索ごとに、判定式が設定されるとともに、選択的に連結される。

【選択図】図11



【特許請求の範囲】**【請求項 1】**

それが 2 個の全比較器を含む複数の比較手段と、
前記複数の比較手段を選択的に連結する連結手段と、
検索ごとに、前記複数の比較手段に判定式を設定するとともに、前記複数の比較手段が選択的に連結されるように前記連結手段を設定する設定手段を有することを特徴とする検索装置。

【請求項 2】

請求項 1において、複数の判定式と、それが連結すべき比較手段を指定する複数の指定データを対応して記憶可能な記憶手段を有し、前記設定手段は、前記複数の判定式のそれに対応して記憶されている指定データにより指定された複数の比較手段が連結されるように前記連結手段を設定し、前記複数の判定式のそれぞれに対応して記憶されている指定データにより指定された比較手段は、検索データが前記複数の判定式のそれぞれに適合するか判定することを特徴とする検索装置。 10

【請求項 3】

請求項 1において、前記設定手段は、連結された比較手段ごとにドントケアを設定することを特徴とする検索装置。

【請求項 4】

請求項 1において、前記設定手段は、判定式に応じて、2 個ある全比較器の一方の出力を無効とすることを特徴とする検索装置。 20

【請求項 5】

請求項 1において、前記設定手段は、記憶手段に保持された情報をドントケア情報として機能させるか検索データとして機能させるか、判定式によって決定することを特徴とする検索装置。

【請求項 6】

請求項 1において、前記設定手段は、該比較手段に与える検索順序を、検索ごとに順序を入れ替え可能であることを特徴とする検索装置。

【請求項 7】

請求項 6において、前記設定手段は、検索履歴を参照して、検索順序を入れ替えることを特徴とする検索装置。 30

【請求項 8】

検索データが適合する判定式を複数の比較手段を用いて検索する検索方法であって、検索データが複数の判定式のそれぞれに適合するか順次判定する判定処理において、前記複数の判定式のそれぞれに対応する指定データにより指定される比較手段を連結し、検索データが前記複数の判定式のそれぞれに適合するか前記連結された比較手段を用いて判定することを特徴とする検索方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は検索装置または検索方法に関する。 40

【背景技術】**【0002】**

従来、高速な検索を実現するために、C A M (内容参照可能メモリ又は連想メモリとも呼ばれる) を利用することが知られている。例えば、ルーターなどにおいては、T C P / I P 処理に使用される I P アドレス検索を高速化するために、C A M が利用されている。しかしながら、範囲指定を含む検索処理においては従来型 C A M では行なえずソフトウェアによって逐次比較検索を行っている。例えば、I P s e c (I P Security Protocol) において用いられるセキュリティ・ポリシー・データベース (S P D) は、複数の要素と要素ごとに異なる検索条件で検索され、更に検索条件には範囲指定も含まれる。S P D は、セキュリティ・ポリシーを管理するデータベースであり、I P s e 50

c では、セキュリティ・ポリシーに従ってパケットを処理する。

【0003】

このような検索は、DOS攻撃等に対処するためのフィルタリング処理においても行なわれている。このような検索が行われるのは、ネットワークプロトコル処理に限らず、画像処理の分野でも行われる。

【0004】

PC(パーソナル・コンピュータ)等高速なCPUを保有する機器では、このような検索処理を行なっても、著しいパフォーマンス低下とはならない。しかしながら、安価なコンシューマ機器のように搭載するCPUがPCのそれに比べて非力で、当該CPUが製品の主要機能を担っている場合は重負荷である検索処理を行なわせることはできない。また、特許文献1に開示されているようにマグニチュード比較器を用いて従来型CAMを拡張し、大小比較ができるようにした提案もある。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2005-129218号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

特許文献1に開示されている提案では前述の検索処理のように検索要素を組み換えることが出来ないという問題がある。さらには、特許文献1に開示されている提案では、検索条件(一致、不一致、範囲内、範囲外)の組み替えることも、複数の要素の組み合わせを同時に検索することも出来ない。

【0007】

また、特許文献1で開示されたマグニチュード比較器は特殊なセルで構成されており、安価なコンシューマ機器に搭載するLSIを開発する上で、半導体開発ベンダの選定や開発期間及びコスト面で不向きである。一般に流通している標準的なロジック・セルで構成可能な検索装置が望まれている。

【課題を解決するための手段】

【0008】

上記課題を解決するため、本発明においては、それぞれが2個の全比較器を含む複数の比較手段と、前記複数の比較手段を選択的に連結する連結手段と、検索ごとに、前記複数の比較手段に判定式を設定するとともに、前記複数の比較手段が選択的に連結されるよう前記連結手段を設定する設定手段を有することを特徴とする。

【発明の効果】

【0009】

上記構成により、様々な検索処理を同一検索装置で行なうことが出来る。

【図面の簡単な説明】

【0010】

【図1】本発明の一実施例に係る構成を示す図である。

【図2】本発明の一実施例に係るディスクリプタのデータ構造、登録/参照データ・バッファの構造、及び、検索データを示す図である。

【図3】本発明の一実施例に係るインターフェース部に内蔵するレジスタ・セットの構成を示す図である。

【図4】本発明の一実施例に係る検索ブロックを詳しく説明する図である。

【図5】本発明の一実施例に係る検索テーブルの構成及び1152ビット・ワードの内訳を示す図である。

【図6】本発明の一実施例に係るアプリケーションの設定表である。

【図7】本発明の一実施例に係る登録データの構成を示す図である。

【図8】本発明の一実施例に係る登録データの構成を示す図である。

10

20

30

40

50

【図9】本発明の一実施例に係る登録データの構成を示す図である。

【図10】本発明の一実施例に係る検索キーとマスク情報の構成を示す図である。

【図11】本発明の一実施例に係る比較器を詳しく説明する図である。

【図12】本発明の一実施例に係る比較器コア部を詳しく説明する図である。

【図13】本発明の一実施例に係る4bit全比較器1の真理値表である。

【図14】本発明の一実施例に係る4bit全比較器2の真理値表である。

【図15】本発明の一実施例に係る一致検索モードにおけるセレクタの真理値表である。

【図16】本発明の一実施例に係る不一致検索モードにおけるセレクタの真理値表である。

【図17】本発明の一実施例に係る範囲内検索モードにおけるセレクタの真理値表である

10

【図18】本発明の一実施例に係る範囲外検索モードにおけるセレクタの真理値表である

【発明を実施するための形態】

【0011】

図1は本発明を実施した検索装置(以降SEと呼称する)101を示した概略図である。SE101は、種々のデータ処理に使用される。SE101は、主要機能である検索、登録、参照、削除などのコマンド処理を、図2(A)乃至(C)に示すディスクリプタ601と付属する各種データ(701、801)を、外部メモリ107から読み出して実行する。この読み出しがインターフェース部102に内蔵されたDMAC(ダイレクト・メモリ・アクセス・コントローラ)109によって行われる。

20

【0012】

インターフェース部102はレジスタ・セット108を含む。レジスタ・セット108の詳細を図3に示す。レジスタ・セット108はディスクリプタ・アドレス・レジスタ501、ビットマップ・アドレス・レジスタ502及び検索結果アドレス・レジスタ503から構成されている。SE101に対するコマンドの伝達は、外部メモリ107に置いたディスクリプタ601の先頭アドレスをディスクリプタ・アドレス・レジスタ501に書き込むことで行われる。書き込まれたディスクリプタ601の先頭アドレスはインターフェース部102に内蔵された FIFO(ファースト・イン・ファースト・アウト・メモリ)110に一時的に格納される。SE101は、このFIFO110からディスクリプタ601の先頭アドレスを取り出し、この先頭アドレスを手掛かりにディスクリプタ601と付属する各種データ(701、801)をDMAC109によって外部メモリ107から読み出し、コマンドを実行する。

30

【0013】

レジスタ・セット108内のレジスタの選択はREG_ADDRESS信号によって行なう。該レジスタへの書き込みデータはWRITE_DATA信号で伝達され、WRITE_REG信号でレジスタに書き込まれる。また、該レジスタからの読み出しデータはREG_ADDRESS信号とREAD_REG信号で選択され、READ_DATA信号でSE101の外部に伝達される。

40

【0014】

DMAC109は、外部メモリ107のアドレスを選択するDMA_ADDRESS信号のほか、DMA_REQ信号とDMA_RDY信号を使ってDMA動作を制御する。DMA動作中、読み書きされるデータはDMA_WRITE_DATA信号やDMA_READ_DATA信号によって伝達される。

【0015】

本実施例においてSE101は、検索を行なう機能を有する32個の検索ブロック1乃至32(103乃至105)を内蔵する。検索ブロック1乃至32(103乃至105)の内部は共通で、その概略を図4に示す。各検索ブロックが内蔵するメモリ201は複数個のメモリから構成されているが、トータルビット幅は1152ビットである。よって、これら各検索ブロックが内蔵するメモリを全てあわせると1152ビット・ワード×10

50

24アドレスのメモリとみなせる。このメモリのイメージを図5(A)に示す。本説明では前述のアドレスをエントリ・アドレス1102、前述のメモリを検索テーブル1101と呼称する。1152ビット・ワードの内訳を図5(B)に示す。本実施例では、任意エントリ・アドレスの1152ビット・ワードは4ビットごとの96個の領域から構成されている。ここで1152ビット・ワードのデータ1001をエントリ登録データと呼称する。本実施例では、32個の検索ロックを設けたが、本発明は、検索手段を複数の検索ロックに分割する形態には限らない。

【0016】

本実施例において検索モードには、一致検索(検索モード=00)と不一致検索(検索モード=01)があり、更に、範囲内検索(検索モード=10)と範囲外検索(検索モード=11)がある。一致検索(検索モード=00)と不一致検索(検索モード=01)では、ビット単位の比較で一致・不一致を判定する。範囲内検索と範囲外検索では、1個の領域(4ビット)又は隣接した複数の領域を結合した連結領域ごとに、あらかじめ設定した上限値と下限値の範囲内にあるか、範囲外にあるかを判定する。つまり領域又は連結領域ごとにMODE[0:191]データ1004によって検索モードが設定される。

10

【0017】

また、隣接する領域どうしの結合はLINK[0:95]データ1005によって設定される。ここで、LINK[0:95]データ1005で96個の領域の連結状態を指定し、その値が1の場合は後段の領域との分離を、値が0の場合は後段の領域との連結を意味する。更に、DISABLE[0:95]データ1006によって未使用領域を設定する。

20

【0018】

CONTA1002及びCONTB1003は検索モードによって働きが異なる。一致検索は標準的なターナリCAMと同様な動作で、CONTA1002に比較対象のデータを格納し、CONTB1003にターナリCAMで使用されるDon't Care(ドントケア)ビットを格納する。不一致検索では、CONTA1002に比較対象のデータを格納し、CONTB1003にDon't Careビットを格納する。範囲内検索と範囲外検索においては、CONTA1002に範囲の上限値、CONTB1003に範囲の下限値をそれぞれ格納する。

30

【0019】

次に、検索、登録、参照、削除などのコマンドの動作を説明する。本コマンド処理の説明をわかりやすくするため、ネットワーク通信処理で広く行われているパケット・フィルタリングを事例とする。パケット・フィルタリングはネットワーク回線から受信したパケットを、パケットや受信環境に含まれる情報を基に、パケットの取捨選択を行なう機能である。パケットや受信環境に含まれる情報は様々なものがある。しかしながら、ここでは、本事例では受信パケットの情報として発信元IPアドレス、宛先IPアドレス、プロトコルタイプ、上位プロトコルの宛先ポート番号を使い、受信環境の情報として受信したインターフェース番号を使う。本フィルタリングでは検索テーブル1101に登録された条件に一致したパケットを破棄し、それ以外を通過させるものとする。

40

【0020】

本事例の受信環境は受信インターフェースを2つ持ち、そのインターフェース番号を1と2とする。また、パケット・フィルタリングの設定アプリケーションから図6に示す設定が行なわれた状況を想定する。本パケット・フィルタリングが機能するサーバーのIPアドレスを172.10.1.10とする。

40

【0021】

図6の設定1は接続される全てのクライアントに対してTelnet(ポート番号23)の要求を排除している。設定2はIPアドレス172.10.2.100から172.10.2.200までのクライアントに対してインターフェース番号1を経由してのFTP(ポート番号21)の要求を排除している。設定3はIPアドレス172.10.1.20以外のクライアントに対してポート番号9800から9900のサービスを排除して

50

いる。図6に記載のANYとは何でもよいという意味である。設定2の発信元IPアドレス項と設定3の宛先ポート番号項はいずれも範囲指定がされている。また、設定3の発信元IPアドレス項は不一致かどうかを見ている。

【0022】

登録コマンドの動作を説明する。登録コマンドを使って図6の内容を検索テーブル1101に設定する。始めに、図7に示すように、外部メモリ107に設定1に対応する登録データ1201を用意する。ここで、発信元IPアドレス項とインターフェース番号項がANY指定であるため、CONTBの対応部分(1202, 1203)にDon't Careビットが設定されている。また、CONTAの有効ビットが 24×4 ビットであるため、未使用ビット(72×4)に対応したDISABLEの対応部分1204は全て1が設定される。
10

【0023】

次に、外部メモリ107にディスクリプタ601を用意する。ディスクリプタ601の内容は以下の通りである。

【0024】

コマンド・フィールド602に登録コマンド・コード($0 \times 0000_0001$)を設定する。エントリ・アドレス・フィールド603には検索テーブル1101の未使用エントリ・アドレスを設定する。この事例では、検索テーブル1101が初期化直後で、検索テーブル1101が全て未使用であるので、エントリ・アドレス0($0 \times 0000_0000$)を設定することにする。データ・アドレス・フィールド604には先ほど用意した登録データ1201の先頭アドレスを設定する。ビットマップ・アドレス・フィールド605は登録コマンドでは使用しないのでゼロを設定する。終了ステータス・フィールド606にはゼロを設定する。このゼロ設定の意味は、SE101によってコマンド終了時にゼロ以外の値が終了ステータス・フィールド606に書き込まれ、ポーリングシステムによってコマンド終了を知るためである。
20

【0025】

次に、用意したディスクリプタ601の先頭アドレスをディスクリプタ・アドレス・レジスタ501に書き込み、SE101に登録コマンドを通知する。

【0026】

通知を受けたSE101の内部動作を説明する。 FIFO110に書き込まれたディスクリプタ601の先頭アドレスを読み出したインターフェース部102は内蔵するDMAC109を起動して外部メモリ107に記されたディスクリプタ601をインターフェース部102内部のバッファに取り込む。コマンドを解析し、登録コマンドであると認識したインターフェース部102は再度DMAC109を起動して登録データを外部メモリ107から取り込む。取り込み先はエントリ・アドレス・フィールド603に記載された値をCONTENTS_ADDRESS[0:1023]信号として各検索ブロック103~105のメモリ201に出力する。該当する検索ブロックのメモリ201(エントリ・アドレスが0)が選択され、DMAC109によって取り込まれた登録データはWRITE_CONTENTS信号によって伝達され、WRITE_ENABLE信号によってメモリ201に書き込まれる。
30
40

【0027】

次に、図8に示すように、図6の設定2に対応する登録データ1301を外部メモリ107に用意する。ここで、発信元IPアドレス項はIPアドレスが172.10.2.100から172.10.2.200までの範囲指定であるため、CONTAの該当部分1302には172.10.2.200($0 \times a0a02c8$)の値が設定される。また、CONTBの該当部分1303には172.10.2.100($0 \times a0a0264$)の値が設定される。更に範囲内検索するために該当するMODEの該当部分1304に範囲内検索のコード10が設定される。この8つの領域を連結し他と独立させるため、LINKの該当部分1305に連結の区切りを示す値1を設定する。検索テーブル1101に書き込まれるエントリ・アドレスが1となる以外は前述の設定1と同様な動作となる
50

。

【0028】

次に、図9に示すように、図6の設定3に対応する登録データ1401を外部メモリ107に用意する。ここで、宛先ポート番号項が範囲指定であるため前述と同様に1403、1404、1406、1408の設定となる。また、発信元IPアドレス項が不一致指定であるためMODEの該当部分1405に不一致検索のコード01が設定される。LINKの該当部分1407に連結の区切りを示す値1を設定する。検索テーブル1101に書き込まれるエントリ・アドレスが3となる以外は前述の設定1と同様な動作となる。

【0029】

削除コマンドの動作を説明する。削除コマンドは、指定したエントリ・アドレスに記載の登録データを検索テーブル1101から削除する動作で、具体的には指定したエントリ・アドレスのDISABLE[0:95]ビットを全て1とする動作である。この操作によって後述の検索コマンド処理において、当該エントリ・アドレスは検索対象から除外される。削除コマンド・コードは0x0000_0002である。

10

【0030】

参照コマンドの動作を説明する。参照コマンドは、指定したエントリ・アドレスの検索テーブル1101に記載の登録データを、ディスクリプタ601のデータ・アドレス・フィールドに記載されたアドレスを先頭とする登録/参照データ・バッファ701に転送する動作である。参照コマンドは登録データの参照のほか、検索対象外の領域つまりDISABLEビットが1となっている領域を通常メモリと同様に使用することを意図して設けられたものである。すなわち、参照コマンドは、登録データと関連するデータ構造体のアドレスを格納したり、あるいは関連する情報を直接的に格納したりするために用いられる。参照コマンド・コードは0x0000_0003である。

20

【0031】

検索コマンドの動作を説明する。検索コマンドは、図2(C)に示すKEYとGMASKの組み合わせデータである検索データ801の内容が、検索テーブル1101に登録された各エントリ・アドレスに記載の条件に適合するか否かを判定する処理である。ここでKEYは検索キー、GMASKはグローバル・マスクで図10(A)乃至(B)に具体的な事例を示す。

30

【0032】

インターフェース部102は受領したディスクリプタが検索コマンドと判断するとDMAC109を起動して外部メモリ107に置かれた検索データ801を読み出す。DMA109は、この検索データ801をKEY[0:383]信号とGMASK[0:383]信号を介して各検索ブロック103乃至105の比較器202に伝達する。その後、インターフェース部102はSTART信号によって制御部106に検索開始を指示する。検索開始によって、制御部106は各検索ブロック103乃至105のメモリ201へS_ADDRESS信号によってアドレスを出力する。このアドレスは、各検索ブロック103乃至105に設けられた、32エントリ・アドレス分のメモリ201の0番地から31番地まで、動作クロック毎に1づつ増分し出力される。このメモリ・アクセスにより検索テーブル1101に登録された全データが動作クロック毎に逐次読み出され、各検索ブロック103乃至105内の比較器202に伝達される。

40

【0033】

図11に比較器202の詳細を示す。比較器202は96個の比較器コア部301乃至304から構成されている。各比較器コア部にはONTA、ONTB、KEY、GMASKの各信号がそれぞれ4ビット、MODE信号が2ビット、LINK信号が1ビット入力される。その他、各比較器コア部には前段の比較器コア部からのキャリー信号であるLG1On、EQ1On、SM1On、LG2On、EQ2On、SM2On、AFOnの各信号が入力される。nは0から94までの整数である。ただし、初段の比較器コア部301のキャリー入力については初期値としてLG1I0、SM1I0、LG2I0及びSM2I0は値0、EQ1I0、EQ2I0及びAFI0は値1を与える。図11の信号

50

表記で L G 1 I 0 の I は入力を表し、 L G 1 O 0 の O は出力を表す。また、 L G 1 I 0 、 L G 1 O 0 の 0 は 96 個ある比較器コア部の 0 番目という意味である。

【 0 0 3 4 】

次に、 m 番目の比較器コア部 303 を例にその内部構成を図 12 に示す。ここで m は 0 から 95 までの整数であり、以降の本文中においても同様とする。比較手段である比較器コア部 303 は、 4 bit 全比較器 1 (401) 、 4 bit 全比較器 2 (402) 、セレクタ 403 及びいくつかのロジック・ゲートから構成されている。比較器コア部 303 は、 2 個の全比較器 401 、 402 を有する。図 13 に 4 bit 全比較器 1 (401) の入出力信号に関する真理値表を示す。また、図 14 に 4 bit 全比較器 2 (402) の入出力信号に関する真理値表を示す。これらの 4 bit 全比較器は一般的に知られている 4 bit マグニチュード・コンパレータ（大小比較器）と同等な機能を有する。

10

【 0 0 3 5 】

セレクタ 403 には C O N T B 、 M O D E 、 G M A S K 、 L I N K 、 A F の各信号の他、 4 bit 全比較器 1 (401) 及び 4 bit 全比較器 2 (402) からそれぞれ出力されるキャリー信号である L G 1 、 E Q 1 、 S M 1 、 L G 2 、 E Q 2 、 S M 2 が入力される。セレクタ 403 は M O D E [2m+0 : 2m+1] 信号（検索モード）によって動作を変える。検索モードは前述したように一致検索（検索モード = 00 ）、不一致検索（検索モード = 01 ）、範囲内検索（検索モード = 10 ）及び範囲外検索（検索モード = 11 ）の 4 種類である。そこで、検索モード毎にセレクタ 403 の動作を説明する。

20

【 0 0 3 6 】

一致検索（検索モード = 00 ）では 4 bit 全比較器 2 (402) の出力 L G 2 、 E Q 2 、 S M 2 は使用されない。一致検索では C O N T B 信号で伝達されるデータはターナリ C A M で使用される D o n ' t C a r e (ドントケア) ビットと同じ意味を持たせるため、以下のように構成している。すなわち、セレクタ 403 から D C 信号を値 1 で出力し、 C O N T B 信号が 4 bit 全比較器 1 (401) の入力信号 C A [0] ~ C A [3] 及び入力信号 K [0] ~ K [3] のマスク信号となるように構成している。この D C 信号の扱いは不一致検索（検索モード = 01 ）でも同様である。すなわち、セレクタ 403 は、検索モードに応じて、 2 個ある全比較器の一方の出力を無効とする。

20

【 0 0 3 7 】

以上述べた、一致検索（検索モード = 00 ）におけるセレクタ 403 の入出力の真理値表を図 15 に示す。ここで、 G M A S K 信号は K E Y 信号とペアで入力されるが、 G M A S K 信号の意味は K E Y 信号のビット毎のマスク機能である。つまり、 G M A S K 信号が値 1 であると、対応する K E Y 信号の値によらずに常に 4 bit 全比較器 1 (401) の入力信号である K 信号は 1 となる。同時にもう一方の C A 信号も 1 となり、当該ビットは D o n ' t C a r e となる。判定結果は H m 信号に出力されて値 1 は検索条件（判定式）に適合していることを表し、値 0 は検索条件との不一致を表す。尚、本文中、検索条件に適合していることをヒットしているあるいはヒットと表現する場合もある。

30

【 0 0 3 8 】

不一致検索（検索モード = 01 ）におけるセレクタ 403 の入出力の真理値表を図 16 に示す。不一致検索時の 4 bit 全比較器 1 (401) や 4 bit 全比較器 2 (402) の役割や G M A S K 信号の働きは次に述べる点以外は一致検索（検索モード = 00 ）時と同様である。

40

【 0 0 3 9 】

A F 信号は連結領域の最下位の比較器コア部から伝播して来るキャリー信号で、最下位ビット以降、検索条件との適合が続く間、値 1 を伝播する。つまりセレクタ 403 の A F I m 信号が 1 で且つ、 4 bit 全比較器 1 (401) のキャリー信号が検索条件との適合を示す E Q 1 信号が 0 （不一致検索なので）の場合又はマスク信号である C O N T A 又は G M A S K が全て 1 の場合、 A F O m 信号は値 1 となる。ただし、 L I N K [m] が 1 の場合、連結領域の境界があるので、 A F O m 信号は無条件に初期値の値 1 となる。なお、上述したように、 A F I 0 は値 1 である。

50

【0040】

キャリー信号 A F は連結領域全てがマスク信号でマスクされていた場合、検索条件に適合すると判定させるために必要である。例えば連結領域で G M A S K が全て 1 の場合、最上位の比較器コア部の 4 b i t 全比較器 1 (4 0 1) のキャリー信号出力の E Q 1 が値 1 となるため、このままでは不一致検索としては検索条件に適合しないと判断される。キャリー信号 A F は、この誤判定を防止する役割を持つ。

【0041】

範囲内検索（検索モード = 1 0 ）及び範囲外検索（検索モード = 1 1 ）では C O N T B 信号に範囲の下限値の意味を持たせる。そのためセレクタ 4 0 3 は D C 信号に値 0 を出力し、一致検索（検索モード = 0 0 ）などでビット毎のマスクの意味を持たせていた C O N T B 信号と G M A S K 信号の機能を停止する。すなわち、外部メモリ（記憶手段）に保持された C O N T B 信号をドントケア情報として機能させるか検索データとして機能させるかを、検索時に比較器 2 0 2 に与える M O D E 信号によって決定する。範囲内検索及び範囲外検索では、C O N T B 信号を、M O D E 信号によって、検索データとして機能させる。範囲内検索（検索モード = 1 0 ）及び範囲外検索（検索モード = 1 1 ）では 4 b i t 全比較器 1 (4 0 1) において範囲の上限値と検索キー K [0 : 3] が比較され、4 b i t 全比較器 2 (4 0 2) において範囲の下限値と検索キー K [0 : 3] が比較される。これらの比較結果であるキャリー信号 L G 1 、 E Q 1 、 S M 1 、 L G 2 、 E Q 2 、 S M 2 がセレクタ 4 0 3 に入力される。

10

【0042】

ここで範囲内検索（検索モード = 1 0 ）におけるセレクタ 4 0 3 の入出力信号の真理値表を図 1 7 に示す。また、範囲外検索（検索モード = 1 1 ）におけるセレクタ 4 0 3 の入出力信号の真理値表を図 1 8 に示す。

20

【0043】

真理値表に示すように範囲内検索（検索モード = 1 0 ）及び範囲外検索（検索モード = 1 1 ）では判定結果である H m 信号は、比較器コア部に入力する L I N K 信号が値 1 、つまり当該比較器コア部が連結領域の境界である場合に出力される。このように、比較器コア部は、L I N K 信号により選択的に連結される。L I N K 信号の値は、連結すべき比較器コア部を指定する指定データである。L I N K 信号の値は、検索ごとに設定される。

30

【0044】

更に、比較器コア部に入力される L I N K 信号が値 1 で、且つ G M A S K 信号が 0 × F 値の場合、検索キー K [0 : 3] によらずセレクタ 4 0 3 は H m 信号に値 1 を出力し、検索条件に適合していることを示す。つまり連結領域単位で（連結された比較器コア部ごとに）マスクし、D o n ' t C a r e （ドントケア）に設定することができる。

【0045】

以上説明したように、本実施形態では、C O N T A 、 C O N T B 、 M O D E 信号は、判定式であり、制御部 1 0 6 によりメモリ 2 0 1 から読み出されて比較器コア部に設定される。比較器コア部は、セレクタ 4 0 3 により選択的に連結される。制御部 1 0 6 は、L I N K 信号をメモリ 2 0 1 から読み出してセレクタ 4 0 3 に設定する。セレクタ 4 0 3 は、L I N K 信号に従って、比較器コア部を連結する。検索を行なう場合、その検索で使用される比較器コア部が L I N K 信号で指定され、L I N K 信号に従って連結された比較器コア部が C O N T A 、 C O N T B 、 M O D E 信号により指定される判定式に検索データが適合するか判定する。

40

【0046】

メモリ 2 0 1 は、複数の検索条件の判定式を記憶可能である。本実施形態での検索条件は、図 6 に示したとおりである。メモリ 2 0 1 に記憶される検索条件には、連結すべき比較器コア部を指定する指定データである L I N K データが含まれる。すなわち、検索条件は、判定式、及び、検索データが判定式に適合するか連結して判定する比較器コア部を指定する指定データである L I N K データが含まれる。メモリ 2 0 1 は、この検索条件を複数組記憶可能である。

50

【0047】

検索データが適合する判定式を複数の比較器コア部を用いて検索する判定処理において、制御部106は、メモリ201に複数組記憶されている検索式とLINKデータを1組ずつ読出す。そして、制御部106は、判定式を比較器コア部に順次設定するとともに、設定した判定式に対応するLINKデータをセレクタ403に設定して、検索データが判定式に適合するか判定する比較器コア部を連結する。制御部106は、この設定をメモリに記憶されている検索式とLINKデータのそれぞれについて、順次行なう。このようにして、比較器202は、検索ごとに異なる判定式に検索データが適合するか順次判定し、検索データが適合する判定式が検索される。

【0048】

10

本実施形態では、START信号によって検索が開始されてから32クロックで検索が終了する。開始から終了までの間に、各比較器コア部301乃至304から出力された検索結果H0乃至H95は対応するLINK信号とDISABLE信号によってマスクされてHIT[i]信号に集約されて制御部106に入力される。つまり、32クロックのクロックごとに検索ロック1乃至32(103乃至105)から出力されたHIT[0:31]信号の値は、各エントリ・アドレス1102に対応した1024ビット(HIT[0:31]×32)の検索結果となる。この検索結果を、以降、検索結果アドレス・ビットマップと呼称する。

【0049】

20

制御部106では検索結果アドレス・ビットマップから検索条件に適合していることを示す値1の数をカウントし、検索終了を示すDONE信号とともに、その総和をHIT_COUNT[0:9]信号でインターフェース部102に伝達する。一方、検索結果アドレス・ビットマップは出力されるたびにR_BTM[0:31]信号でインターフェース部102に伝達する。検索結果アドレス・ビットマップはエントリ・アドレス順に並び替えるためにインターフェース部102に設けられたバッファに一時保持される。

【0050】

30

インターフェース部102は、DMAC109を使って、ディスクリプタ601のビットマップ・アドレス・フィールド605に記載されたアドレスの格納バッファに、検索結果アドレス・ビットマップを転送する。この検索結果アドレス・ビットマップは、エントリ・アドレス順に並び替えられている。検索結果アドレス・ビットマップの格納バッファは外部メモリ107に用意されている。

【0051】

30

インターフェース部102は、検索結果アドレス・ビットマップの転送終了後にディスクリプタ601の終了ステータス・フィールド606に書き込む。この書き込みでは、終了ステータス[16:31]を値1(正常終了を表す)とし、終了ステータス[0:9]をHIT_COUNT[0:9]信号で得たカウント値(いわゆるマルチヒット数)とする。続いて、終了通知のための割り込み信号であるINT信号をアサートする。この後、インターフェース部102は、FIFO110から次のアドレスを読み出す動作に入る。

【0052】

40

ところで、前述のカウント値が1以上の場合、どのエントリ・アドレスの検索条件に適合しているかを知るため、本実施例では、インターフェース部102にアドレス変換器111を備えている。アドレス変換器111は、検索結果アドレス・ビットマップをヒット箇所に対応するエントリ・アドレス値に変換する。外部メモリ107に書き出された検索結果アドレス・ビットマップの先頭アドレスをビットマップ・アドレス・レジスタ502に書き込むと、アドレス変換器111は先頭アドレスを手掛かりに検索結果アドレス・ビットマップを読み出す。更に、ヒット箇所を調べ対応するエントリ・アドレス値に変換し、検索結果アドレス・レジスタ503に格納、表示する。アドレス変換器111は次候補のヒット箇所の探索をバックグラウンドで進めており、検索結果アドレス・レジスタ503からアドレス値が読み出されると、次候補のアドレスを検索結果アドレス・レジスタ503に格納、表示する。アドレス変換器111は次候補がなければ検索結果アドレス・レ

50

ジスタ 503 に $0 \times FFFF_FFFF$ 値を表示し、ヒット箇所が無いことを示す。

【0053】

なお、このアドレス変換器 111 は、検索結果アドレス・ビットマップから 32 ビットづつデータを取り出し、下位ビット・アドレスから探索し、値 1 の箇所を発見すると(1)式に示す変換を行なう。ここで検索結果アドレス・ビットマップから 32 ビットづつデータを取り出す回数を r 、値 1 を発見した 32 ビット中のビット・アドレスを A とすると、求めるエントリ・アドレス EA は、

$$EA = A + 32(r - 1) \quad (1)$$

となる。

【0054】

以上の実施例では比較器コア部 301 乃至 304 に 4 ビット構成の全比較器を使用していたが、SE101 の用途によっては 4 ビット以外の構成の全比較器を使用してもよい。またメモリ 201 のアドレスサイズを 32 としているが実装規模を縮小するため検索時間は長くなるが 32 より大きなサイズを採用することも、逆に 32 より小さなサイズを採用し検索時間を短縮することもできる。

【0055】

以上述べたように、複数の検索要素が混在し且つ各検索要素のサイズや検索条件(検索モード)を様々に設定可能な、いわばプログラマブルな SE が実現できる。標準的なロジック・ゲートを使い SE が実現できる。

【0056】

さて、本実施例では検索ブロック 1 乃至 32 (103 乃至 105) に与える検索アドレス $S_ADDR[0:31]$ 信号は制御部 106 から出力されている。このとき、検索ブロック 1 乃至 32 (103 乃至 105) に与えるアドレスは共通であった。しかしながら他の実施例では、検索履歴が残る、2 回目以降の検索からは前回ヒットしたエントリ・アドレスを優先して検索するように、検索ブロックごとに、 $S_ADDR[0:31]$ 信号に出力するアドレス順序を組み替える。すなわち、発行済みのエントリ・アドレスについて LRU (Least Recently Used) テーブルを作り、検索がヒットするごとに LRU テーブル内の優先順位の変更を行なう。このようにして、比較器 202 に与える検索順序を、検索ごとに順序を入れ替える。検索順序は、検索履歴を参照して決定する。これは、同一端末どうしで連続してパケットを送受信することが多いネットワーク処理などでは、LRU テーブルを使用したエントリ・アドレスの組み換えは、検索時間の短縮につながり、パフォーマンスの向上に役立つ。

【0057】

以上のように、検索時に複数の要素の組み合わせを同時に検索することも、検索要素の組み換えや検索条件(一致、不一致、範囲内、範囲外)の組み替えもプログラマブルに行なうことも実現できる。これによって、様々な検索処理を同一検索装置で行なうことが出来、システムの性能向上と機能向上が期待される。

【0058】

また、標準的なロジック・セルで構成可能な検索装置であるため搭載する LS1 を開発する上で、半導体開発ベンダの選定に自由度を持たせることも可能で、更に設計や検証といった開発期間及び半導体プロセスの簡素化でコスト面においても有利となる。

【0059】

以上において、本発明が特定の実施例に関して図示され、かつ、説明されたが、さらには他の修正および改善が可能である。本発明は前述の実施例に示された特定の形式に限定されるものではなく、かつ添付の特許請求の範囲において本発明の精神および範囲から離れることのない全ての修正をカバーすることを考えていることが理解されるべきである。

【符号の説明】

【0060】

101 SE

102 インターフェース部

10

20

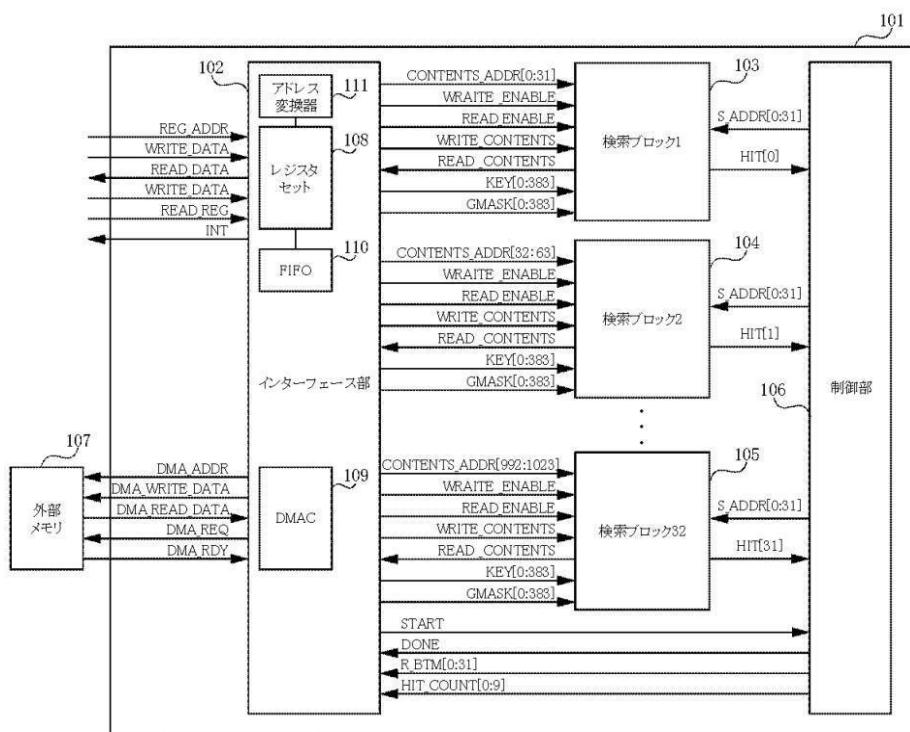
30

40

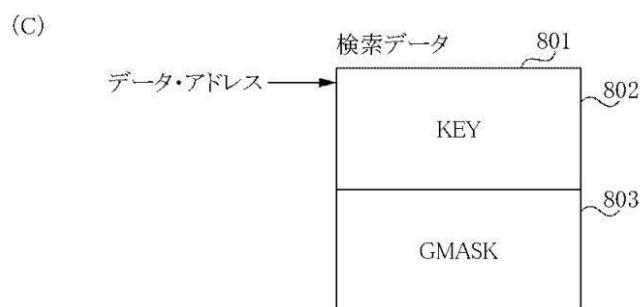
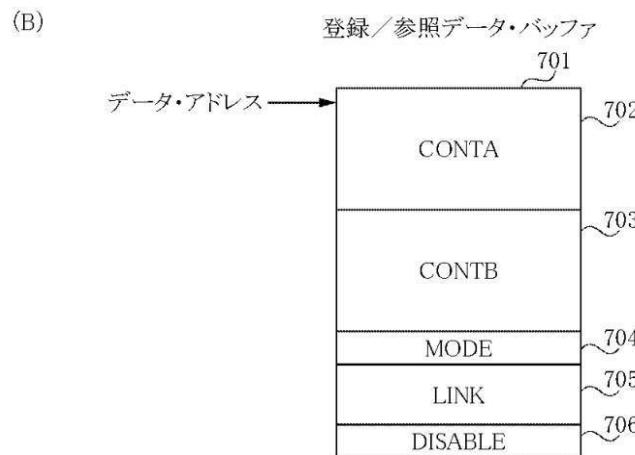
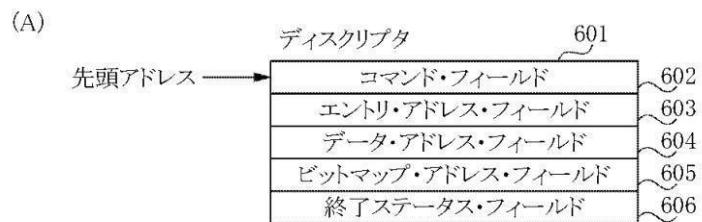
50

1 0 3 ~ 1 0 5 検索 ブロック
1 0 6 制御部
1 0 7 外部メモリ
1 0 8 レジスタ・セット
1 0 9 D M A C
1 1 0 F I F O
1 1 1 アドレス変換器

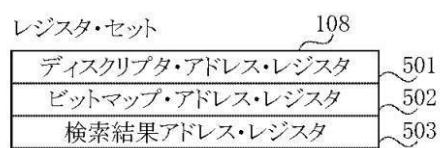
【図1】



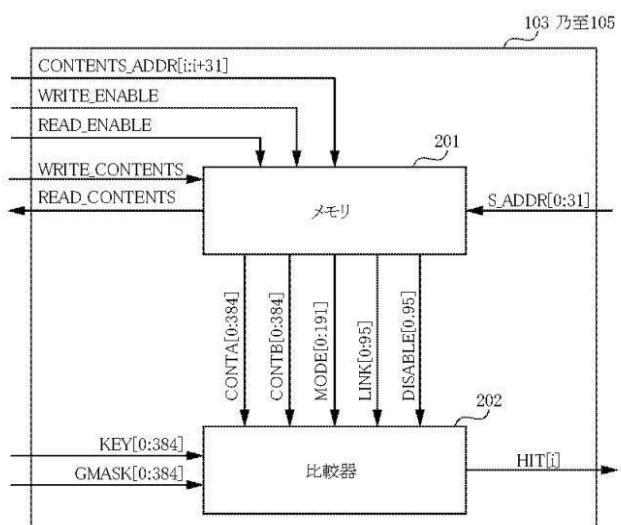
【図2】



【図3】



【図4】

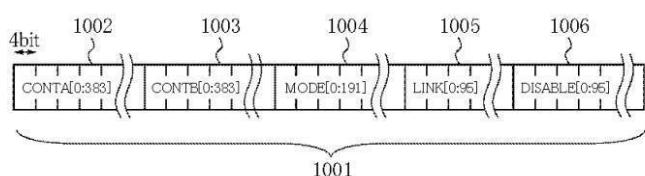


【図5】

(A)

エントリ・アドレス 0	1102	CONTA[0:383]	CONTB[0:383]	MODE[0:191]	LINK[0:95]	DISABLE[0:95]
エントリ・アドレス 1		CONTA[0:383]	CONTB[0:383]	MODE[0:191]	LINK[0:95]	DISABLE[0:95]
エントリ・アドレス 2		CONTA[0:383]	CONTB[0:383]	MODE[0:191]	LINK[0:95]	DISABLE[0:95]
⋮		⋮	⋮	⋮	⋮	⋮
エントリ・アドレス 1022		CONTA[0:383]	CONTB[0:383]	MODE[0:191]	LINK[0:95]	DISABLE[0:95]
エントリ・アドレス 1023		CONTA[0:383]	CONTB[0:383]	MODE[0:191]	LINK[0:95]	DISABLE[0:95]

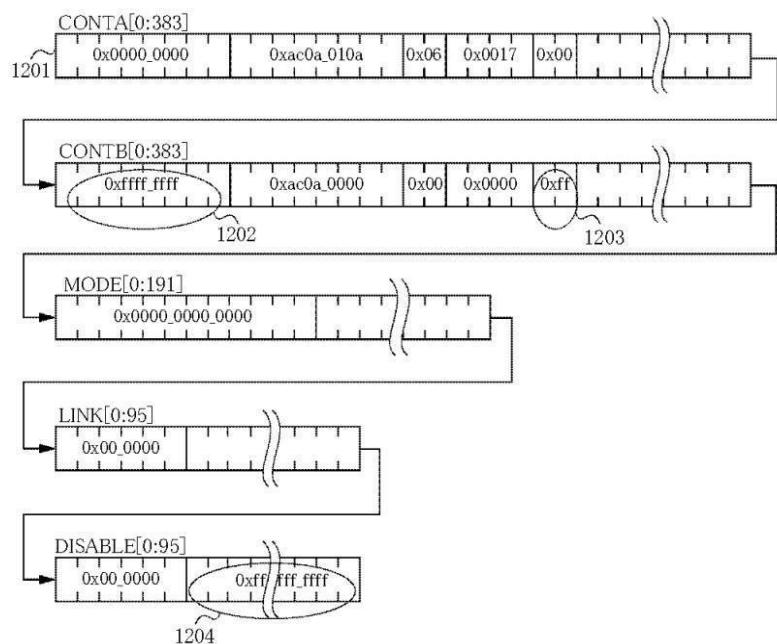
(B)



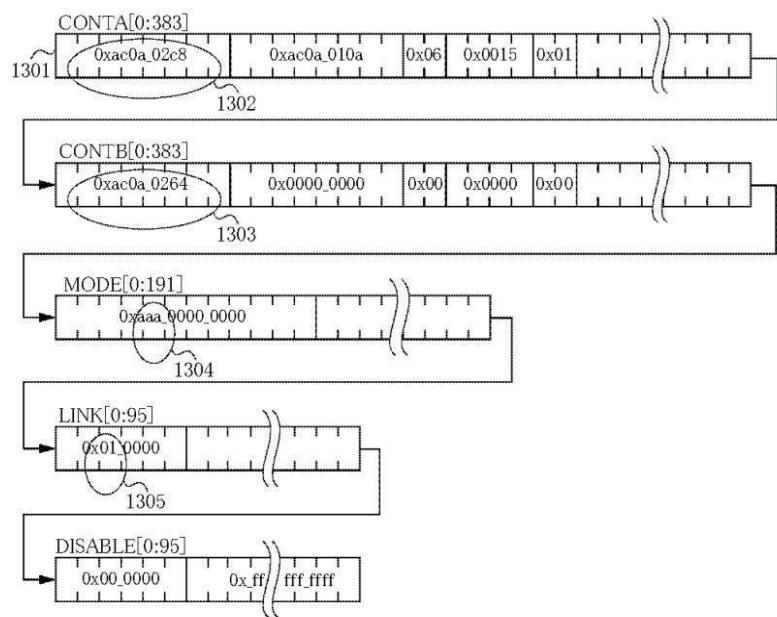
【図 6】

	発信元IPアドレス	宛先IPアドレス	プロトコルタイプ	宛先ポート番号	インターフェース番号
設定1	ANY	172.10.1.10	6	23	ANY
設定2	172.10.2.100から172.10.2.200まで	172.10.1.10	6	21	1
設定3	172.10.1.20以外	172.10.1.10	6	9800から59900	ANY

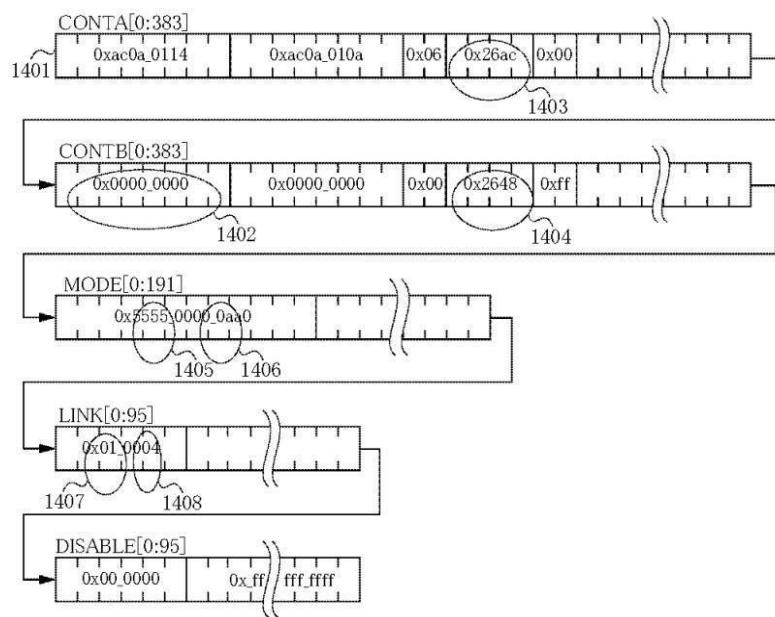
【図7】



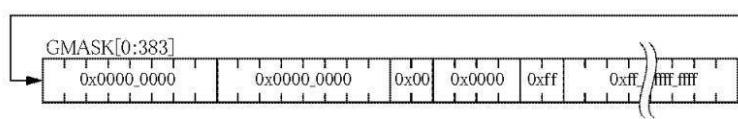
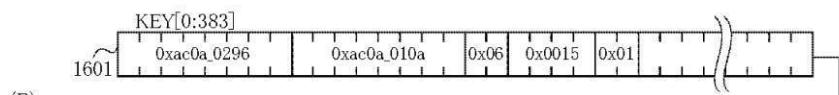
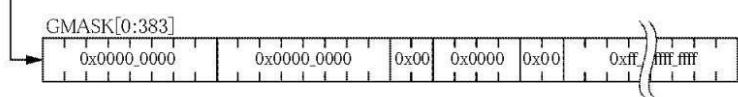
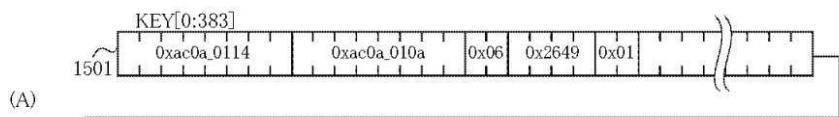
【図8】



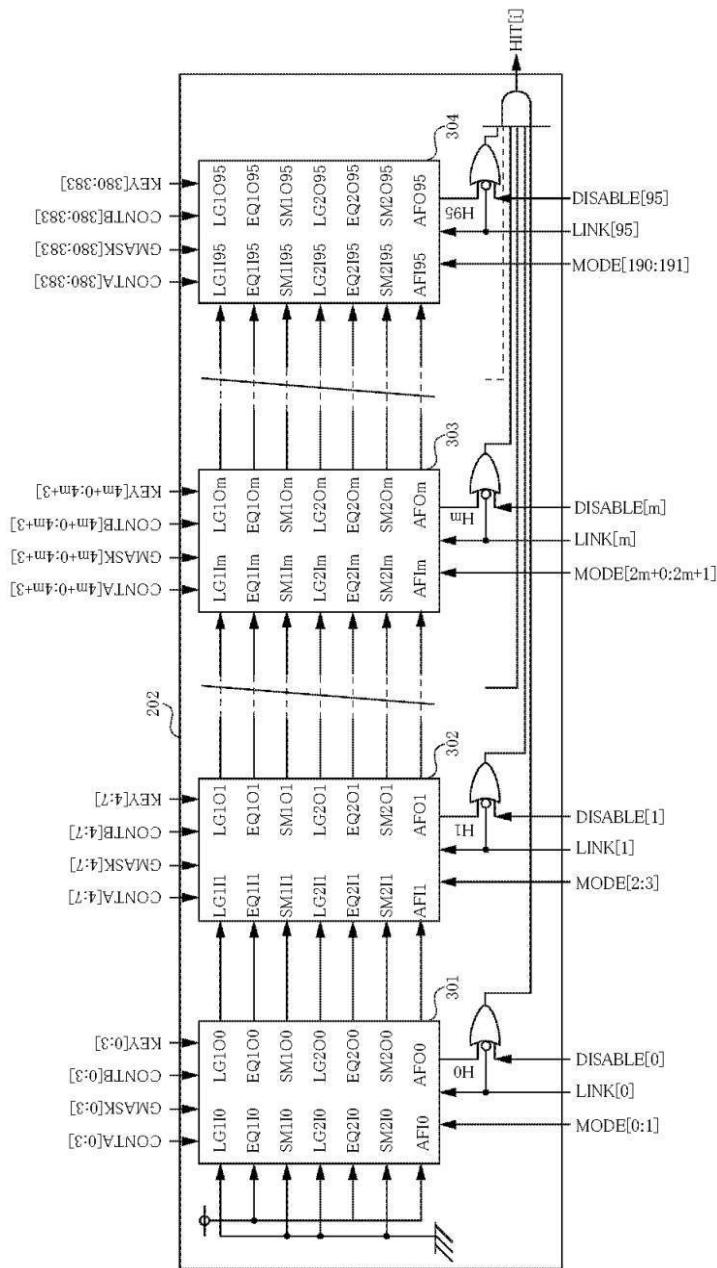
【図9】



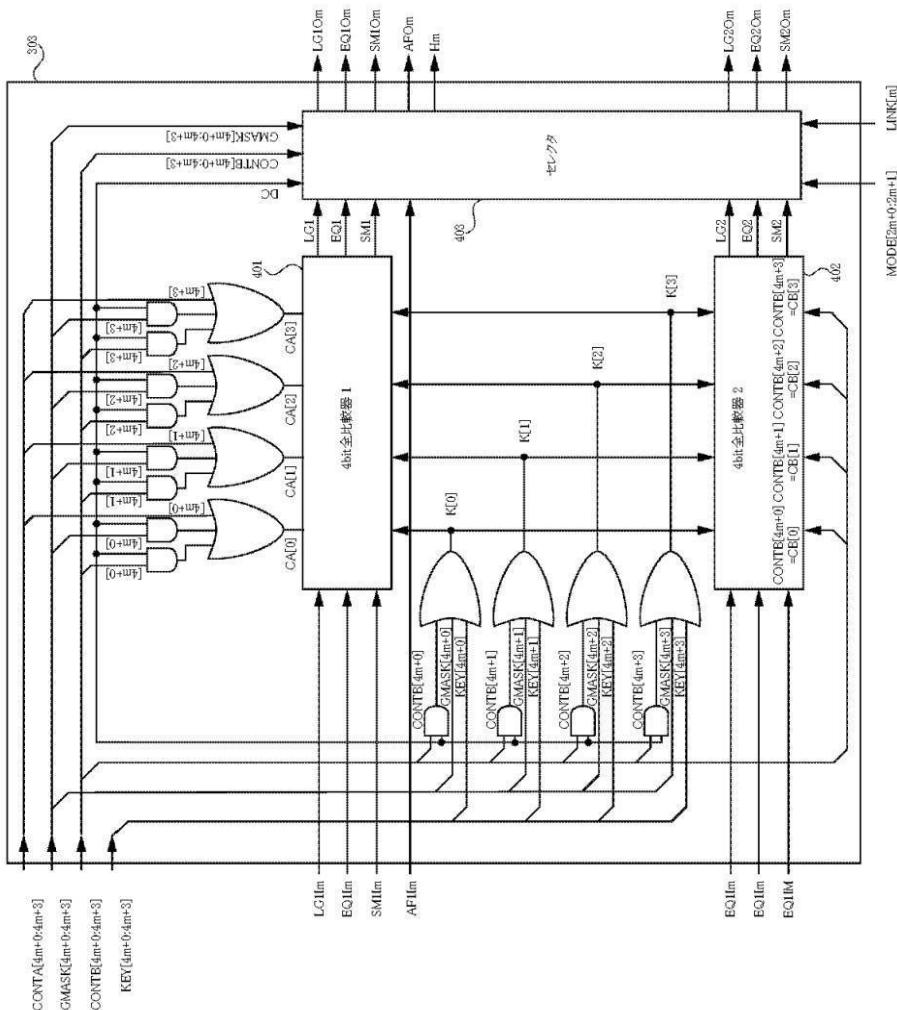
【図10】



【図 11】



【図12】



【図 13】

COMPARING		INPUT		CASCAADING				OUTPUT		
		CA[1],K[1]	CA[0],K[0]	SM1IM CA<K	EQ1IM CA=K	LG1IM CA>K	SMI CA>K	EQ1 CA=K	LGI CA>K	
CA[3],K[3]	CA[2],K[2]	X	X	X	X	X	0	0	1	
CA[3]>K[3]	CA[2]>K[2]	X	X	X	X	X	0	0	1	
CA[3]=K[3]	CA[2]=K[2]	X	X	X	X	X	0	0	1	
CA[3]=K[3]	CA[2]=K[2]	CA[1]>K[1]	X	X	X	X	0	0	1	
CA[3]=K[3]	CA[2]=K[2]	CA[1]=K[1]	CA[0]>K[0]	X	X	X	0	0	1	
CA[3]=K[3]	CA[2]=K[2]	CA[1]=K[1]	CA[0]=K[0]	0	0	1	0	0	1	
CA[3]=K[3]	CA[2]=K[2]	CA[1]=K[1]	CA[0]=K[0]	0	1	0	0	1	0	
CA[3]=K[3]	CA[2]=K[2]	CA[1]=K[1]	CA[0]=K[0]	1	0	1	0	0	0	
CA[3]=K[3]	CA[2]=K[2]	CA[1]=K[1]	CA[0]<K[0]	X	X	X	1	0	0	
CA[3]=K[3]	CA[2]=K[2]	CA[1]<K[1]	X	X	X	X	1	0	0	
CA[3]=K[3]	CA[2]<K[2]	X	X	X	X	X	1	0	0	
CA[3]<K[3]	X	X	X	X	X	X	1	0	0	

【図 14】

	INPUT				CASCAADING				OUTPUT		
	COMPARING		K[0],CB[0]		SM2IM K>CB	LG2IM K>CB	SM2 K>CB	EQ2 K>CB	LG2 K>CB		
K[3],CB[3]	K[2],CB[2]	K[1],CB[1]	K[0],CB[0]	X	X	X	X	X	0	0	1
K[3]>CB[3]	X	X	X	X	X	X	X	X	0	0	1
K[3]=CB[3]	K[2]>CB[2]	K[1]>CB[1]	K[0]>CB[0]	X	X	X	X	X	0	0	1
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	K[0]=CB[0]	X	X	X	X	X	0	0	1
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	K[0]=CB[0]	X	X	X	X	X	0	0	1
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	K[0]=CB[0]	0	0	1	1	0	0	0	1
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	K[0]=CB[0]	0	1	0	0	0	0	0	1
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	K[0]=CB[0]	1	0	0	0	0	1	0	0
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	K[0]=CB[0]	1	0	0	1	0	0	0	0
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	K[0]<CB[0]	X	X	X	X	X	1	0	0
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	X	X	X	X	X	X	1	0	0
K[3]<CB[3]	K[2]<CB[2]	X	X	X	X	X	X	X	1	0	0

【図 15】

	一致検索					
MODE[$(2m+0:2m+1]$]	00	00	00	00	00	00
LINK[m]	0	0	0	1	1	1
LG1	1	0	0	1	0	0
EQ1	0	1	0	0	1	0
SM1	0	0	1	0	0	1
LG2	X	X	X	X	X	X
EQ2	X	X	X	X	X	X
SM2	X	X	X	X	X	X
GMASK[$4m+0:4m+3]$ or CONTB[$4m+0:4m+3]$]	X	X	X	X	X	X
AFIm	X	X	X	X	X	X
LG1Om	1	0	0	0	0	0
EQ1Om	0	1	0	1	1	1
SM1Om	0	0	1	0	0	0
AFOm	0	0	0	0	0	0
LG2Om	X	X	X	X	X	X
EQ2Om	X	X	X	X	X	X
SM2Om	X	X	X	X	X	X
DC	1	1	1	1	1	1
Hm	0	1	0	0	1	0

【図 16】

MODE[(2m+0:2m+1]	不一致検索									
	01	01	01	01	01	01	01	01	01	01
LINK[m]	0	0	0	0	0	1	1	1	1	1
LG1	1	0	0	0	0	1	0	0	0	0
EQ1	0	1	1	1	0	0	1	1	1	0
SM1	0	0	0	0	1	0	0	0	0	1
LG2	X	X	X	X	X	X	X	X	X	X
EQ2	X	X	X	X	X	X	X	X	X	X
SM2	X	X	X	X	X	X	X	X	X	X
GMASK[4m+0:4m+3] or CONTB[4m+0:4m+3]	X	=0xF	=0xF	$\neq 0xF$	X	X	=0xF	$\neq 0xF$	$\neq 0xF$	X
AFlm	X	0	1	X	X	X	0	1	X	X
LG1Om	1	0	0	0	0	1	0	0	0	0
EQ1Om	0	1	1	1	0	0	1	1	1	0
SM1Om	0	0	0	0	1	0	0	0	0	1
AFOm	0	0	1	0	0	1	1	1	1	1
LG2Om	X	X	X	X	X	X	X	X	X	X
EQ2Om	X	X	X	X	X	X	X	X	X	X
SM2Om	X	X	X	X	X	X	X	X	X	X
DC	1	1	1	1	1	1	1	1	1	1
Hm	0	0	0	0	0	1	0	1	0	1

【図17】

	範囲内検索、(CA \geq K)and(K \geq CB)															
MODE[2m+0:2m+1]	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10
LINK[m]	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1
LG1	1	1	0	0	0	0	0	0	0	0	1	1	0	0	0	0
EQ1	0	0	1	1	0	0	0	0	0	0	0	1	1	0	0	0
SM1	0	0	0	0	0	0	0	1	1	0	0	0	0	0	1	1
LG2	1	0	0	1	0	0	1	0	0	0	1	0	0	0	1	1
EQ2	0	1	0	0	1	0	0	1	0	0	1	0	0	1	0	0
SM2	0	0	1	0	0	0	1	0	0	1	0	0	1	0	0	1
CONTB[4m+0:4m+3]	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
GMASK[4m+0:4m+3]	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
AFIm	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
LG1Om	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
EQ1Om	0	0	1	1	0	0	0	0	1	1	1	1	1	1	1	1
SM1Om	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0
AF0m	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
LG2Om	1	0	1	0	0	1	0	0	0	0	1	1	1	1	1	1
EQ2Om	0	1	0	0	1	0	0	1	0	0	0	0	0	0	0	0
SM2Om	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0
DC	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Hm	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	1

【 18 】