

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-211388

(P2010-211388A)

(43) 公開日 平成22年9月24日(2010.9.24)

(51) Int.Cl.

G06F 17/30 (2006.01)

F I

G06F 17/30

4 1 5

G06F 17/30

3 3 0 A

テーマコード (参考)

5 B 0 7 5

審査請求 未請求 請求項の数 8 O L (全 30 頁)

(21) 出願番号 特願2009-55211 (P2009-55211)

(22) 出願日 平成21年3月9日 (2009.3.9)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(74) 代理人 100126240

弁理士 阿部 琢磨

(74) 代理人 100124442

弁理士 黒岩 創吾

(72) 発明者 島倉 正美

東京都大田区下丸子3丁目30番2号キヤ
ノン株式会社内

Fターム(参考) 5B075 ND02 PP12 PP23 QS13 UU40

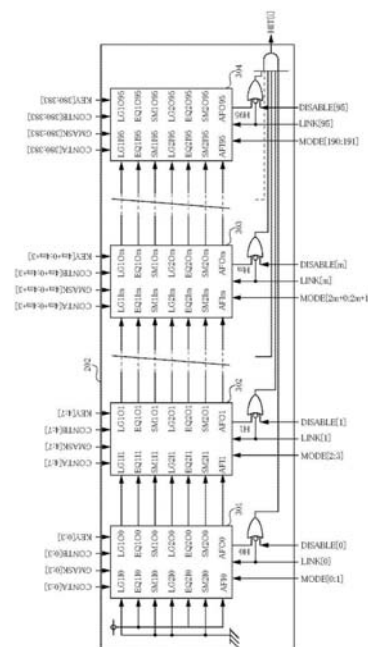
(54) 【発明の名称】 検索装置及び検索方法

(57) 【要約】 (修正有)

【課題】検索要素ごとに検索条件を設定可能とし、複数の検索要素を一括して検索できるようにする。

【解決手段】それぞれが2個の全比較器を含む複数の比較手段と、前記複数の比較手段を選択的に連結する連結手段と、検索ごとに前記複数の比較手段に判定式を設定するとともに、前記複数の比較手段が選択的に連結されるように前記連結手段を設定する設定手段を有する。比較器202は、それぞれが2個の全比較器を含む複数の比較器コア部301乃至304を有する。比較器コア部301乃至304は、検索ごとに、判定式が設定されるとともに、選択的に連結される。

【選択図】図11



【特許請求の範囲】**【請求項 1】**

それぞれが 2 個の全比較器を含む複数の比較手段と、
前記複数の比較手段を選択的に連結する連結手段と、
検索ごとに、前記複数の比較手段に判定式を設定するとともに、前記複数の比較手段が
選択的に連結されるように前記連結手段を設定する設定手段を有することを特徴とする検
索装置。

【請求項 2】

請求項 1 において、複数の判定式と、それぞれが連結すべき比較手段を指定する複数の
指定データに対応して記憶可能な記憶手段を有し、前記設定手段は、前記複数の判定式の
それぞれに対応して記憶されている指定データにより指定された複数の比較手段が連結さ
れるように前記連結手段を設定し、前記複数の判定式のそれぞれに対応して記憶されてい
る指定データにより指定された比較手段は、検索データが前記複数の判定式のそれぞれに
適合するか判定することを特徴とする検索装置。

10

【請求項 3】

請求項 1 において、前記設定手段は、連結された比較手段ごとにドントケアを設定する
ことを特徴とする検索装置。

【請求項 4】

請求項 1 において、前記設定手段は、判定式に応じて、2 個ある全比較器の一方の出力
を無効とすることを特徴とする検索装置。

20

【請求項 5】

請求項 1 において、前記設定手段は、記憶手段に保持された情報をドントケア情報とし
て機能させるか検索データとして機能させるか、判定式によって決定することを特徴とす
る検索装置。

【請求項 6】

請求項 1 において、前記設定手段は、該比較手段に与える検索順序を、検索ごとに順序
を入れ替え可能であることを特徴とする検索装置。

【請求項 7】

請求項 6 において、前記設定手段は、検索履歴を参照して、検索順序を入れ替えること
を特徴とする検索装置。

30

【請求項 8】

検索データが適合する判定式を複数の比較手段を用いて検索する検索方法であって、
検索データが複数の判定式のそれぞれに適合するか順次判定する判定処理において、前
記複数の判定式のそれぞれに対応する指定データにより指定される比較手段を連結し、検
索データが前記複数の判定式のそれぞれに適合するか前記連結された比較手段を用いて判
定することを特徴とする検索方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は検索装置または検索方法に関する。

40

【背景技術】**【0002】**

従来、高速な検索を実現するために、CAM（内容参照可能メモリ又は連想メモリとも
呼ばれる）を利用することが知られている。例えば、ルーターなどにおいては、TCP /
IP 処理に使用される IP アドレス検索を高速化するために、CAM が利用されている。
しかしながら、範囲指定を含む検索処理においては従来型 CAM では行なえずソフトウエ
アによって逐次比較検索を行っている。例えば、IPsec（IP Security
Protocol）において用いられるセキュリティ・ポリシー・データベース（SPD）
は、複数の要素と要素ごとに異なる検索条件で検索され、更に検索条件には範囲指定も
含まれる。SPD は、セキュリティ・ポリシーを管理するデータベースであり、IPsec

50

cでは、セキュリティ・ポリシーに従ってパケットを処理する。

【0003】

このような検索は、D o S 攻撃等に対処するためのフィルタリング処理においても行なわれている。このような検索が行われるのは、ネットワークプロトコル処理に限らず、画像処理の分野でも行われる。

【0004】

P C (パーソナル・コンピュータ) 等高速な C P U を保有する機器では、このような検索処理を行なっても、著しいパフォーマンス低下とはならない。しかしながら、安価なコンシューマ機器のように搭載する C P U が P C のそれに比べて非力で、当該 C P U が製品の主要機能を担っている場合は重負荷である検索処理を行なわせることはできない。また、特許文献 1 に開示されているようにマグニチュード比較器を用いて従来型 C A M を拡張し、大小比較ができるようにした提案もある。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2 0 0 5 - 1 2 9 2 1 8 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

特許文献 1 に開示されている提案では前述の検索処理のように検索要素を組み換えることが出来ないという問題がある。さらには、特許文献 1 に開示されている提案では、検索条件 (一致、不一致、範囲内、範囲外) の組み替えることも、複数の要素の組み合わせを同時に検索することも出来ない。

【0007】

また、特許文献 1 で開示されたマグニチュード比較器は特殊なセルで構成されており、安価なコンシューマ機器に搭載する L S I を開発する上で、半導体開発ベンダの選定や開発期間及びコスト面で不向きである。一般に流通している標準的なロジック・セルで構成可能な検索装置が望まれている。

【課題を解決するための手段】

【0008】

上記課題を解決するため、本発明においては、それぞれが 2 個の全比較器を含む複数の比較手段と、前記複数の比較手段を選択的に連結する連結手段と、検索ごとに、前記複数の比較手段に判定式を設定するとともに、前記複数の比較手段が選択的に連結されるように前記連結手段を設定する設定手段を有することを特徴とする。

【発明の効果】

【0009】

上記構成により、様々な検索処理を同一検索装置で行なうことが出来る。

【図面の簡単な説明】

【0010】

【図 1】本発明の一実施例に係る構成を示す図である。

【図 2】本発明の一実施例に係るディスクリプタのデータ構造、登録 / 参照データ・バッファの構造、及び、検索データを示す図である。

【図 3】本発明の一実施例に係るインターフェース部に内蔵するレジスタ・セットの構成を示す図である。

【図 4】本発明の一実施例に係る検索ブロックを詳しく説明する図である。

【図 5】本発明の一実施例に係る検索テーブルの構成及び 1 1 5 2 ビット・ワードの内訳を示す図である。

【図 6】本発明の一実施例に係るアプリケーションの設定表である。

【図 7】本発明の一実施例に係る登録データの構成を示す図である。

【図 8】本発明の一実施例に係る登録データの構成を示す図である。

10

20

30

40

50

【図 9】本発明の一実施例に係る登録データの構成を示す図である。

【図 10】本発明の一実施例に係る検索キーとマスク情報の構成を示す図である。

【図 11】本発明の一実施例に係る比較器を詳しく説明する図である。

【図 12】本発明の一実施例に係る比較器コア部を詳しく説明する図である。

【図 13】本発明の一実施例に係る 4 b i t 全比較器 1 の真理値表である。

【図 14】本発明の一実施例に係る 4 b i t 全比較器 2 の真理値表である。

【図 15】本発明の一実施例に係る一致検索モードにおけるセクタの真理値表である。

【図 16】本発明の一実施例に係る不一致検索モードにおけるセクタの真理値表である。

【図 17】本発明の一実施例に係る範囲内検索モードにおけるセクタの真理値表である

10

【図 18】本発明の一実施例に係る範囲外検索モードにおけるセクタの真理値表である

【発明を実施するための形態】

【0011】

図 1 は本発明を実施した検索装置（以降 S E と呼称する）101 を示した概略図である。S E 101 は、種々のデータ処理に使用される。S E 101 は、主要機能である検索、登録、参照、削除などのコマンド処理を、図 2（A）乃至（C）に示すディスクリプタ 601 と付属する各種データ（701、801）を、外部メモリ 107 から読み出して実行する。この読み出しはインターフェース部 102 に内蔵された D M A C（ダイレクト・メモリ・アクセス・コントローラ）109 によって行われる。

20

【0012】

インターフェース部 102 はレジスタ・セット 108 を含む。レジスタ・セット 108 の詳細を図 3 に示す。レジスタ・セット 108 はディスクリプタ・アドレス・レジスタ 501、ビットマップ・アドレス・レジスタ 502 及び検索結果アドレス・レジスタ 503 から構成されている。S E 101 に対するコマンドの伝達は、外部メモリ 107 に置いたディスクリプタ 601 の先頭アドレスをディスクリプタ・アドレス・レジスタ 501 に書き込むことで行われる。書き込まれたディスクリプタ 601 の先頭アドレスはインターフェース部 102 に内蔵された F I F O（ファースト・イン・ファースト・アウト・メモリ）110 に一時的に格納される。S E 101 は、この F I F O 110 からディスクリプタ 601 の先頭アドレスを取り出し、この先頭アドレスを手掛かりにディスクリプタ 601 と付属する各種データ（701、801）を D M A C 109 によって外部メモリ 107 から読み出し、コマンドを実行する。

30

【0013】

レジスタ・セット 108 内のレジスタの選択は R E G _ A D D R 信号によって行なう。該レジスタへの書き込みデータは W R I T E _ D A T A 信号で伝達され、W R I T E _ R E G 信号でレジスタに書き込まれる。また、該レジスタからの読み出しデータは R E G _ A D D R 信号と R E A D _ R E G 信号で選択され、R E A D _ D A T A 信号で S E 101 の外部に伝達される。

【0014】

40

D M A C 109 は、外部メモリ 107 のアドレスを選択する D M A _ A D D R 信号のほか、D M A _ R E Q 信号と D M A _ R D Y 信号を使って D M A 動作を制御する。D M A 動作中、読み書きされるデータは D M A _ W R I T E _ D A T A 信号や D M A _ R E A D _ D A T A 信号によって伝達される。

【0015】

本実施例において S E 101 は、検索を行なう機能を有する 32 個の検索ブロック 1 乃至 32（103 乃至 105）を内蔵する。検索ブロック 1 乃至 32（103 乃至 105）の内部は共通で、その概略を図 4 に示す。各検索ブロックが内蔵するメモリ 201 は複数個のメモリから構成されているが、トータルビット幅は 1152 ビットである。よって、これら各検索ブロックが内蔵するメモリを全てあわせると 1152 ビット・ワード×10

50

24 アドレスのメモリとみなせる。このメモリのイメージを図5(A)に示す。本説明では前述のアドレスをエントリ・アドレス1102、前述のメモリを検索テーブル1101と呼称する。1152ビット・ワードの内訳を図5(B)に示す。本実施例では、任意エントリ・アドレスの1152ビット・ワードは4ビットごとの96個の領域から構成されている。ここで1152ビット・ワードのデータ1001をエントリ登録データと呼称する。本実施例では、32個の検索ブロックを設けたが、本発明は、検索手段を複数の検索ブロックに分割する形態には限らない。

【0016】

本実施例において検索モードには、一致検索(検索モード=00)と不一致検索(検索モード=01)があり、更に、範囲内検索(検索モード=10)と範囲外検索(検索モード=11)がある。一致検索(検索モード=00)と不一致検索(検索モード=01)では、ビット単位の比較で一致・不一致を判定する。範囲内検索と範囲外検索では、1個の領域(4ビット)又は隣接した複数の領域を結合した連結領域ごとに、あらかじめ設定した上限値と下限値の範囲内にあるか、範囲外にあるかを判定する。つまり領域又は連結領域ごとにMODE[0:191]データ1004によって検索モードが設定される。

【0017】

また、隣接する領域どうしの結合はLINK[0:95]データ1005によって設定される。ここで、LINK[0:95]データ1005で96個の領域の連結状態を指定し、その値が1の場合は後段の領域との分離を、値が0の場合は後段の領域との連結を意味する。更に、DISABLE[0:95]データ1006によって未使用領域を設定する。

【0018】

CONTA1002及びCONTB1003は検索モードによって働きが異なる。一致検索は標準的なターナリCAMと同様な動作で、CONTA1002に比較対象のデータを格納し、CONTB1003にターナリCAMで使用されるDon't Care(ドントケア)ビットを格納する。不一致検索では、CONTA1002に比較対象のデータを格納し、CONTB1003にDon't Careビットを格納する。範囲内検索と範囲外検索においては、CONTA1002に範囲の上限値、CONTB1003に範囲の下限値をそれぞれ格納する。

【0019】

次に、検索、登録、参照、削除などのコマンドの動作を説明する。本コマンド処理の説明をわかりやすくするため、ネットワーク通信処理で広く行われているパケット・フィルタリングを事例とする。パケット・フィルタリングはネットワーク回線から受信したパケットを、パケットや受信環境に含まれる情報を基に、パケットの取捨選択を行なう機能である。パケットや受信環境に含まれる情報は様々なものがある。しかしながら、ここでは、本事例では受信パケットの情報として発信元IPアドレス、宛先IPアドレス、プロトコルタイプ、上位プロトコルの宛先ポート番号を使い、受信環境の情報として受信したインターフェース番号を使う。本フィルタリングでは検索テーブル1101に登録された条件に一致したパケットを破棄し、それ以外を通過させるものとする。

【0020】

本事例の受信環境は受信インターフェースを2つ持ち、そのインターフェース番号を1と2とする。また、パケット・フィルタリングの設定アプリケーションから図6に示す設定が行なわれた状況を想定する。本パケット・フィルタリングが機能するサーバーのIPアドレスを172.10.1.10とする。

【0021】

図6の設定1は接続される全てのクライアントに対してTelnet(ポート番号23)の要求を排除している。設定2はIPアドレス172.10.2.100から172.10.2.200までのクライアントに対してインターフェース番号1を経由してのFTP(ポート番号21)の要求を排除している。設定3はIPアドレス172.10.1.20以外のクライアントに対してポート番号9800から9900のサービスを排除して

10

20

30

40

50

いる。図 6 に記載の A N Y とは何でもよいという意味である。設定 2 の発信元 I P アドレス項と設定 3 の宛先ポート番号項はいずれも範囲指定がされている。また、設定 3 の発信元 I P アドレス項は不一致かどうかを見ている。

【 0 0 2 2 】

登録コマンドの動作を説明する。登録コマンドを使って図 6 の内容を検索テーブル 1 1 0 1 に設定する。始めに、図 7 に示すように、外部メモリ 1 0 7 に設定 1 に対応する登録データ 1 2 0 1 を用意する。ここで、発信元 I P アドレス項とインターフェース番号項が A N Y 指定であるため、C O N T B の対応部分 (1 2 0 2 、 1 2 0 3) に D o n ' t C a r e ビットが設定されている。また、C O N T A の有効ビットが 2 4 × 4 ビットであるため、未使用ビット (7 2 × 4) に対応した D I S A B L E の対応部分 1 2 0 4 は全て 1 が設定される。

10

【 0 0 2 3 】

次に、外部メモリ 1 0 7 にディスクリプタ 6 0 1 を用意する。ディスクリプタ 6 0 1 の内容は以下の通りである。

【 0 0 2 4 】

コマンド・フィールド 6 0 2 に登録コマンド・コード (0 × 0 0 0 0 __ 0 0 0 1) を設定する。エントリ・アドレス・フィールド 6 0 3 には検索テーブル 1 1 0 1 の未使用エントリ・アドレスを設定する。この事例では、検索テーブル 1 1 0 1 が初期化直後で、検索テーブル 1 1 0 1 が全て未使用であるので、エントリ・アドレス 0 (0 × 0 0 0 0 __ 0 0 0 0) を設定することにする。データ・アドレス・フィールド 6 0 4 には先ほど用意した登録データ 1 2 0 1 の先頭アドレスを設定する。ビットマップ・アドレス・フィールド 6 0 5 は登録コマンドでは使用しないのでゼロを設定する。終了ステータス・フィールド 6 0 6 にはゼロを設定する。このゼロ設定の意味は、S E 1 0 1 によってコマンド終了時にゼロ以外の値が終了ステータス・フィールド 6 0 6 に書き込まれ、ポーリングシステムによってコマンド終了を知るためである。

20

【 0 0 2 5 】

次に、用意したディスクリプタ 6 0 1 の先頭アドレスをディスクリプタ・アドレス・レジスタ 5 0 1 に書き込み、S E 1 0 1 に登録コマンドを通知する。

【 0 0 2 6 】

通知を受けた S E 1 0 1 の内部動作を説明する。F I F O 1 1 0 に書き込まれたディスクリプタ 6 0 1 の先頭アドレスを読み出したインターフェース部 1 0 2 は内蔵する D M A C 1 0 9 を起動して外部メモリ 1 0 7 に記されたディスクリプタ 6 0 1 をインターフェース部 1 0 2 内部のバッファに取り込む。コマンドを解析し、登録コマンドであると認識したインターフェース部 1 0 2 は再度 D M A C 1 0 9 を起動して登録データを外部メモリ 1 0 7 から取り込む。取り込み先はエントリ・アドレス・フィールド 6 0 3 に記載された値を C O N T E N T S __ A D D R [0 : 1 0 2 3] 信号として各検索ブロック 1 0 3 ~ 1 0 5 のメモリ 2 0 1 に出力する。該当する検索ブロックのメモリ 2 0 1 (エントリ・アドレスが 0) が選択され、D M A C 1 0 9 によって取り込まれた登録データは W R I T E __ C O N T E N T S 信号によって伝達され、W R I T E __ E N A B L E 信号によってメモリ 2 0 1 に書き込まれる。

30

40

【 0 0 2 7 】

次に、図 8 に示すように、図 6 の設定 2 に対応する登録データ 1 3 0 1 を外部メモリ 1 0 7 に用意する。ここで、発信元 I P アドレス項は I P アドレスが 1 7 2 . 1 0 . 2 . 1 0 0 から 1 7 2 . 1 0 . 2 . 2 0 0 までの範囲指定であるため、C O N T A の該当部分 1 3 0 2 には 1 7 2 . 1 0 . 2 . 2 0 0 (0 × a c 0 a 0 2 c 8) の値が設定される。また、C O N T B の該当部分 1 3 0 3 には 1 7 2 . 1 0 . 2 . 1 0 0 (0 × a c 0 a 0 2 6 4) の値が設定される。更に範囲内検索とするために該当する M O D E の該当部分 1 3 0 4 に範囲内検索のコード 1 0 が設定される。この 8 つの領域を連結し他と独立させるため、L I N K の該当部分 1 3 0 5 に連結の区切りを示す値 1 を設定する。検索テーブル 1 1 0 1 に書き込まれるエントリ・アドレスが 1 となる以外は前述の設定 1 と同様な動作となる

50

。

【 0 0 2 8 】

次に、図 9 に示すように、図 6 の設定 3 に対応する登録データ 1 4 0 1 を外部メモリ 1 0 7 に用意する。ここで、宛先ポート番号項が範囲指定であるため前述と同様に 1 4 0 3 、 1 4 0 4 、 1 4 0 6 、 1 4 0 8 の設定となる。また、発信元 IP アドレス項が不一致指定であるため MODE の該当部分 1 4 0 5 に不一致検索のコード 0 1 が設定される。LINK の該当部分 1 4 0 7 に連結の区切りを示す値 1 を設定する。検索テーブル 1 1 0 1 に書き込まれるエントリ・アドレスが 3 となる以外は前述の設定 1 と同様な動作となる。

【 0 0 2 9 】

削除コマンドの動作を説明する。削除コマンドは、指定したエントリ・アドレスに記載の登録データを検索テーブル 1 1 0 1 から削除する動作で、具体的には指定したエントリ・アドレスの DISABLE [0 : 9 5] ビットを全て 1 とする動作である。この操作によって後述の検索コマンド処理において、当該エントリ・アドレスは検索対象から除外される。削除コマンド・コードは 0 x 0 0 0 0 _ 0 0 0 2 である。

【 0 0 3 0 】

参照コマンドの動作を説明する。参照コマンドは、指定したエントリ・アドレスの検索テーブル 1 1 0 1 に記載の登録データを、ディスクリプタ 6 0 1 のデータ・アドレス・フィールドに記載されたアドレスを先頭とする登録 / 参照データ・バッファ 7 0 1 に転送する動作である。参照コマンドは登録データの参照のほか、検索対象外の領域つまり DISABLE ビットが 1 となっている領域を通常メモリと同様に使用することを意図して設けられたものである。すなわち、参照コマンドは、登録データと関連するデータ構造体のアドレスを格納したり、あるいは関連する情報を直接的に格納したりするために用いられる。参照コマンド・コードは 0 x 0 0 0 0 _ 0 0 0 3 である。

【 0 0 3 1 】

検索コマンドの動作を説明する。検索コマンドは、図 2 (C) に示す KEY と G M A S K の組み合わせデータである検索データ 8 0 1 の内容が、検索テーブル 1 1 0 1 に登録された各エントリ・アドレスに記載の条件に適合するか否かを判定する処理である。ここで KEY は検索キー、G M A S K はグローバル・マスクで図 1 0 (A) 乃至 (B) に具体的事例を示す。

【 0 0 3 2 】

インターフェース部 1 0 2 は受領したディスクリプタが検索コマンドと判断すると D M A C 1 0 9 を起動して外部メモリ 1 0 7 に置かれた検索データ 8 0 1 を読み出す。D M A C 1 0 9 は、この検索データ 8 0 1 を KEY [0 : 3 8 3] 信号と G M A S K [0 : 3 8 3] 信号を介して各検索ブロック 1 0 3 乃至 1 0 5 の比較器 2 0 2 に伝達する。その後、インターフェース部 1 0 2 は S T A R T 信号によって制御部 1 0 6 に検索開始を指示する。検索開始によって、制御部 1 0 6 は各検索ブロック 1 0 3 乃至 1 0 5 のメモリ 2 0 1 へ S _ A D D R 信号によってアドレスを出力する。このアドレスは、各検索ブロック 1 0 3 乃至 1 0 5 に設けられた、3 2 エントリ・アドレス分のメモリ 2 0 1 の 0 番地から 3 1 番地まで、動作クロック毎に 1 ずつ増分し出力される。このメモリ・アクセスにより検索テーブル 1 1 0 1 に登録された全データが動作クロック毎に逐次読み出され、各検索ブロック 1 0 3 乃至 1 0 5 内の比較器 2 0 2 に伝達される。

【 0 0 3 3 】

図 1 1 に比較器 2 0 2 の詳細を示す。比較器 2 0 2 は 9 6 個の比較器コア部 3 0 1 乃至 3 0 4 から構成されている。各比較器コア部には C O N T A 、 C O N T B 、 K E Y 、 G M A S K の各信号がそれぞれ 4 ビット、M O D E 信号が 2 ビット、L I N K 信号が 1 ビット入力される。その他、各比較器コア部には前段の比較器コア部からのキャリー信号である L G 1 O n 、 E Q 1 O n 、 S M 1 O n 、 L G 2 O n 、 E Q 2 O n 、 S M 2 O n 、 A F O n の各信号が入力される。n は 0 から 9 4 までの整数である。ただし、初段の比較器コア部 3 0 1 のキャリー入力については初期値として L G 1 I 0 、 S M 1 I 0 、 L G 2 I 0 及び S M 2 I 0 は値 0 、 E Q 1 I 0 、 E Q 2 I 0 及び A F I 0 は値 1 を与える。図 1 1 の信号

10

20

30

40

50

表記でLG1I0のIは入力を表し、LG1O0のOは出力を表す。また、LG1I0、LG1O0の0は96個ある比較器コア部の0番目という意味である。

【0034】

次に、m番目の比較器コア部303を例にその内部構成を図12に示す。ここでmは0から95までの整数であり、以降の本文中においても同様とする。比較手段である比較器コア部303は、4bit全比較器1(401)、4bit全比較器2(402)、セレクタ403及びいくつかのロジック・ゲートから構成されている。比較器コア部303は、2個の全比較器401、402を有する。図13に4bit全比較器1(401)の入出力信号に関する真理値表を示す。また、図14に4bit全比較器2(402)の入出力信号に関する真理値表を示す。これらの4bit全比較器は一般的に知られている4bit マグニチュード・コンパレータ(大小比較器)と同等な機能を有する。

【0035】

セレクタ403にはCONTB、MODE、GMA SK、LINK、AFの各信号の他、4bit全比較器1(401)及び4bit全比較器2(402)からそれぞれ出力されるキャリー信号であるLG1、EQ1、SM1、LG2、EQ2、SM2が入力される。セレクタ403はMODE[2m+0:2m+1]信号(検索モード)によって動作を変える。検索モードは前述したように一致検索(検索モード=00)、不一致検索(検索モード=01)、範囲内検索(検索モード=10)及び範囲外検索(検索モード=11)の4種類である。そこで、検索モード毎にセレクタ403の動作を説明する。

【0036】

一致検索(検索モード=00)では4bit全比較器2(402)の出力LG2、EQ2、SM2は使用されない。一致検索ではCONTB信号で伝達されるデータはターナリCAMで使用されるDon't Care(ドントケア)ビットと同じ意味を持たせるため、以下のように構成している。すなわち、セレクタ403からDC信号を値1で出力し、CONTB信号が4bit全比較器1(401)の入力信号CA[0]~CA[3]及び入力信号K[0]~K[3]のマスク信号となるように構成している。このDC信号の扱いは不一致検索(検索モード=01)でも同様である。すなわち、セレクタ403は、検索モードに応じて、2個ある全比較器の一方の出力を無効とする。

【0037】

以上述べた、一致検索(検索モード=00)におけるセレクタ403の入出力の真理値表を図15に示す。ここで、GMA SK信号はKEY信号とペアで入力されるが、GMA SK信号の意味はKEY信号のビット毎のマスク機能である。つまり、GMA SK信号が値1であると、対応するKEY信号の値によらずに常に4bit全比較器1(401)の入力信号であるK信号は1となる。同時にもう一方のCA信号も1となり、当該ビットはDon't Careとなる。判定結果はHm信号に出力されて値1は検索条件(判定式)に適合していることを表し、値0は検索条件との不一致を表す。尚、本文中、検索条件に適合していることをヒットしているあるいはヒットと表現する場合もある。

【0038】

不一致検索(検索モード=01)におけるセレクタ403の入出力の真理値表を図16に示す。不一致検索時の4bit全比較器1(401)や4bit全比較器2(402)の役割やGMA SK信号の働きは次に述べる点以外は一致検索(検索モード=00)時と同様である。

【0039】

AF信号は連結領域の最下位の比較器コア部から伝播して来るキャリー信号で、最下位ビット以降、検索条件との適合が続く間、値1を伝播する。つまりセレクタ403のAFIm信号が1で且つ、4bit全比較器1(401)のキャリー信号が検索条件との適合を示すEQ1信号が0(不一致検索なので)の場合又はマスク信号であるCONTA又はGMA SKが全て1の場合、AFOm信号は値1となる。ただし、LINK[m]が1の場合、連結領域の境界であるので、AFOm信号は無条件に初期値の値1となる。なお、上述したように、AFI0は値1である。

10

20

30

40

50

【 0 0 4 0 】

キャリー信号 A F は連結領域全てがマスク信号でマスクされていた場合、検索条件に適合すると判定させるために必要である。例えば連結領域で G M A S K が全て 1 の場合、最上位の比較器コア部の 4 b i t 全比較器 1 (4 0 1) のキャリー信号出力の E Q 1 が値 1 となるため、このままでは不一致検索としては検索条件に適合しないと判断される。キャリー信号 A F は、この誤判定を防止する役割を持つ。

【 0 0 4 1 】

範囲内検索 (検索モード = 1 0) 及び範囲外検索 (検索モード = 1 1) では C O N T B 信号に範囲の下限値の意味を持たせる。そのためセクタ 4 0 3 は D C 信号に値 0 を出力し、一致検索 (検索モード = 0 0) などでビット毎のマスクの意味を持たせていた C O N T B 信号と G M A S K 信号の機能を停止する。すなわち、外部メモリ (記憶手段) に保持された C O N T B 信号をドントケア情報として機能させるか検索データとして機能させるかを、検索時に比較器 2 0 2 に与える M O D E 信号によって決定する。範囲内検索及び範囲外検索では、C O N T B 信号を、M O D E 信号によって、検索データとして機能させる。範囲内検索 (検索モード = 1 0) 及び範囲外検索 (検索モード = 1 1) では 4 b i t 全比較器 1 (4 0 1) において範囲の上限値と検索キー K [0 : 3] が比較され、4 b i t 全比較器 2 (4 0 2) において範囲の下限値と検索キー K [0 : 3] が比較される。これらの比較結果であるキャリー信号 L G 1、E Q 1、S M 1、L G 2、E Q 2、S M 2 がセクタ 4 0 3 に入力される。

【 0 0 4 2 】

ここで範囲内検索 (検索モード = 1 0) におけるセクタ 4 0 3 の入出力信号の真理値表を図 1 7 に示す。また、範囲外検索 (検索モード = 1 1) におけるセクタ 4 0 3 の入出力信号の真理値表を図 1 8 に示す。

【 0 0 4 3 】

真理値表に示すように範囲内検索 (検索モード = 1 0) 及び範囲外検索 (検索モード = 1 1) では判定結果である H m 信号は、比較器コア部に入力する L I N K 信号が値 1、つまり当該比較器コア部が連結領域の境界である場合に出力される。このように、比較器コア部は、L I N K 信号により選択的に連結される。L I N K 信号の値は、連結すべき比較器コア部を指定する指定データである。L I N K 信号の値は、検索ごとに設定される。

【 0 0 4 4 】

更に、比較器コア部に入力される L I N K 信号が値 1 で、且つ G M A S K 信号が 0 x F 値の場合、検索キー K [0 : 3] によらずセクタ 4 0 3 は H m 信号に値 1 を出力し、検索条件に適合していることを示す。つまり連結領域単位で (連結された比較器コア部ごとに) マスクし、D o n ' t C a r e (ドントケア) に設定することができる。

【 0 0 4 5 】

以上説明したように、本実施形態では、C O N T A、C O N T B、M O D E 信号は、判定式であり、制御部 1 0 6 によりメモリ 2 0 1 から読出されて比較器コア部に設定される。比較器コア部は、セクタ 4 0 3 により選択的に連結される。制御部 1 0 6 は、L I N K 信号をメモリ 2 0 1 から読出してセクタ 4 0 3 に設定する。セクタ 4 0 3 は、L I N K 信号に従って、比較器コア部を連結する。検索を行なう場合、その検索で使用される比較器コア部が L I N K 信号で指定され、L I N K 信号に従って連結された比較器コア部が C O N T A、C O N T B、M O D E 信号により指定される判定式に検索データが適合するか判定する。

【 0 0 4 6 】

メモリ 2 0 1 は、複数の検索条件の判定式を記憶可能である。本実施形態での検索条件は、図 6 に示したとおりである。メモリ 2 0 1 に記憶される検索条件には、連結すべき比較器コア部を指定する指定データである L I N K データが含まれる。すなわち、検索条件は、判定式、及び、検索データが判定式に適合するか連結して判定する比較器コア部を指定する指定データである L I N K データが含まれる。メモリ 2 0 1 は、この検索条件を複数組記憶可能である。

10

20

30

40

50

【 0 0 4 7 】

検索データが適合する判定式を複数の比較器コア部を用いて検索する判定処理において、制御部 106 は、メモリ 201 に複数組記憶されている検索式と L I N K データを 1 組ずつ読出す。そして、制御部 106 は、判定式を比較器コア部に順次設定するとともに、設定した判定式に対応する L I N K データをセレクタ 403 に設定して、検索データが判定式に適合するか判定する比較器コア部を連結する。制御部 106 は、この設定をメモリに記憶されている検索式と L I N K データのそれぞれについて、順次行なう。このようにして、比較器 202 は、検索ごとに異なる判定式に検索データが適合するか順次判定し、検索データが適合する判定式が検索される。

【 0 0 4 8 】

本実施形態では、S T A R T 信号によって検索が開始されてから 32 クロックで検索が終了する。開始から終了までの間に、各比較器コア部 301 乃至 304 から出力された検索結果 H0 乃至 H95 は対応する L I N K 信号と D I S A B L E 信号によってマスクされて H I T [i] 信号に集約されて制御部 106 に入力される。つまり、32 クロックのクロックごとに検索ブロック 1 乃至 32 (103 乃至 105) から出力された H I T [0 : 31] 信号の値は、各エントリ・アドレス 1102 に対応した 1024 ビット (H I T [0 : 31] × 32) の検索結果となる。この検索結果を、以降、検索結果アドレス・ビットマップと呼称する。

【 0 0 4 9 】

制御部 106 では検索結果アドレス・ビットマップから検索条件に適合していることを示す値 1 の数をカウントし、検索終了を示す D O N E 信号とともに、その総和を H I T _ C O U N T [0 : 9] 信号でインターフェース部 102 に伝達する。一方、検索結果アドレス・ビットマップは出力されるたびに R _ B T M [0 : 31] 信号でインターフェース部 102 に伝達する。検索結果アドレス・ビットマップはエントリ・アドレス順に並び替えるためにインターフェース部 102 に設けられたバッファに一時保持される。

【 0 0 5 0 】

インターフェース部 102 は、D M A C 109 を使って、ディスクリプタ 601 のビットマップ・アドレス・フィールド 605 に記載されたアドレスの格納バッファに、検索結果アドレス・ビットマップを転送する。この検索結果アドレス・ビットマップは、エントリ・アドレス順に並び替えられている。検索結果アドレス・ビットマップの格納バッファは外部メモリ 107 に用意されている。

【 0 0 5 1 】

インターフェース部 102 は、検索結果アドレス・ビットマップの転送終了後にディスクリプタ 601 の終了ステータス・フィールド 606 に書き込む。この書き込みでは、終了ステータス [16 : 31] を値 1 (正常終了を表す) とし、終了ステータス [0 : 9] を H I T _ C O U N T [0 : 9] 信号で得たカウント値 (いわゆるマルチヒット数) とする。続いて、終了通知のための割り込み信号である I N T 信号をアサートする。この後、インターフェース部 102 は、F I F O 110 から次のアドレスを読み出す動作に入る。

【 0 0 5 2 】

ところで、前述のカウント値が 1 以上の場合、どのエントリ・アドレスの検索条件に適合しているかを知るため、本実施例では、インターフェース部 102 にアドレス変換器 111 を備えている。アドレス変換器 111 は、検索結果アドレス・ビットマップをヒット箇所に対応するエントリ・アドレス値に変換する。外部メモリ 107 に書き出された検索結果アドレス・ビットマップの先頭アドレスをビットマップ・アドレス・レジスタ 502 に書き込むと、アドレス変換器 111 は先頭アドレスを手掛かりに検索結果アドレス・ビットマップを読み出す。更に、ヒット箇所を調べ対応するエントリ・アドレス値に変換し、検索結果アドレス・レジスタ 503 に格納、表示する。アドレス変換器 111 は次候補のヒット箇所の探索をバックグラウンドで進めており、検索結果アドレス・レジスタ 503 からアドレス値が読み出されると、次候補のアドレスを検索結果アドレス・レジスタ 503 に格納、表示する。アドレス変換器 111 は次候補がなければ検索結果アドレス・レ

10

20

30

40

50

ジスタ 503 に 0 x F F F F _ F F F F F 値を表示し、ヒット箇所が無いことを示す。

【0053】

なお、このアドレス変換器 111 は、検索結果アドレス・ビットマップから 32 ビットづつデータを取り出し、下位ビット・アドレスから探索し、値 1 の箇所を発見すると (1) 式に示す変換を行なう。ここで検索結果アドレス・ビットマップから 32 ビットづつデータを取り出す回数を r 、値 1 を発見した 32 ビット中のビット・アドレスを A とすると、求めるエントリ・アドレス $E A$ は、

$$E A = A + 32 (r - 1) \quad (1)$$

となる。

【0054】

以上の実施例では比較器コア部 301 乃至 304 に 4 ビット構成の全比較器を使用していたが、SE101 の用途によっては 4 ビット以外の構成の全比較器を使用してもよい。またメモリ 201 のアドレスサイズを 32 としているが実装規模を縮小するため検索時間は長くなるが 32 より大きなサイズを採用することも、逆に 32 より小さなサイズを採用し検索時間を短縮することもできる。

【0055】

以上述べたように、複数の検索要素が混在し且つ各検索要素のサイズや検索条件 (検索モード) を様々に設定可能な、いわばプログラマブルな SE が実現できる。標準的なロジック・ゲートを使い SE が実現できる。

【0056】

さて、本実施例では検索ブロック 1 乃至 32 (103 乃至 105) に与える検索アドレス $S_ADDR[0:31]$ 信号は制御部 106 から出力されている。このとき、検索ブロック 1 乃至 32 (103 乃至 105) に与えるアドレスは共通であった。しかしながら他の実施例では、検索履歴が残る、2 回目以降の検索からは前回ヒットしたエントリ・アドレスを優先して検索するように、検索ブロックごとに、 $S_ADDR[0:31]$ 信号に出力するアドレス順序を組み替える。すなわち、発行済みのエントリ・アドレスについて LRU (Least Recently Used) テーブルを作り、検索がヒットするごとに LRU テーブル内の優先順位の変更を行なう。このようにして、比較器 202 に与える検索順序を、検索ごとに順序を入れ替える。検索順序は、検索履歴を参照して決定する。これは、同一端末どうして連続してパケットを送受信することが多いネットワーク処理などでは、LRU テーブルを使用したエントリ・アドレスの組み換えは、検索時間の短縮につながり、パフォーマンスの向上に役立つ。

【0057】

以上のように、検索時に複数の要素の組み合わせを同時に検索することも、検索要素の組み換えや検索条件 (一致、不一致、範囲内、範囲外) の組み替えもプログラマブルに行なうことも実現できる。これによって、様々な検索処理を同一検索装置で行なうことが出来、システムの性能向上と機能向上が期待される。

【0058】

また、標準的なロジック・セルで構成可能な検索装置であるため搭載する LSI を開発する上で、半導体開発ベンダの選定に自由度を持たせることも可能で、更に設計や検証といった開発期間及び半導体プロセスの簡素化でコスト面においても有利となる。

【0059】

以上において、本発明が特定の実施例に関して図示され、かつ、説明されたが、さらに他の修正および改善が可能である。本発明は前述の実施例に示された特定の形式に限定されるものではなく、かつ添付の特許請求の範囲において本発明の精神および範囲から離れることのない全ての修正をカバーすることを考えていることが理解されるべきである。

【符号の説明】

【0060】

101 SE

102 インターフェース部

10

20

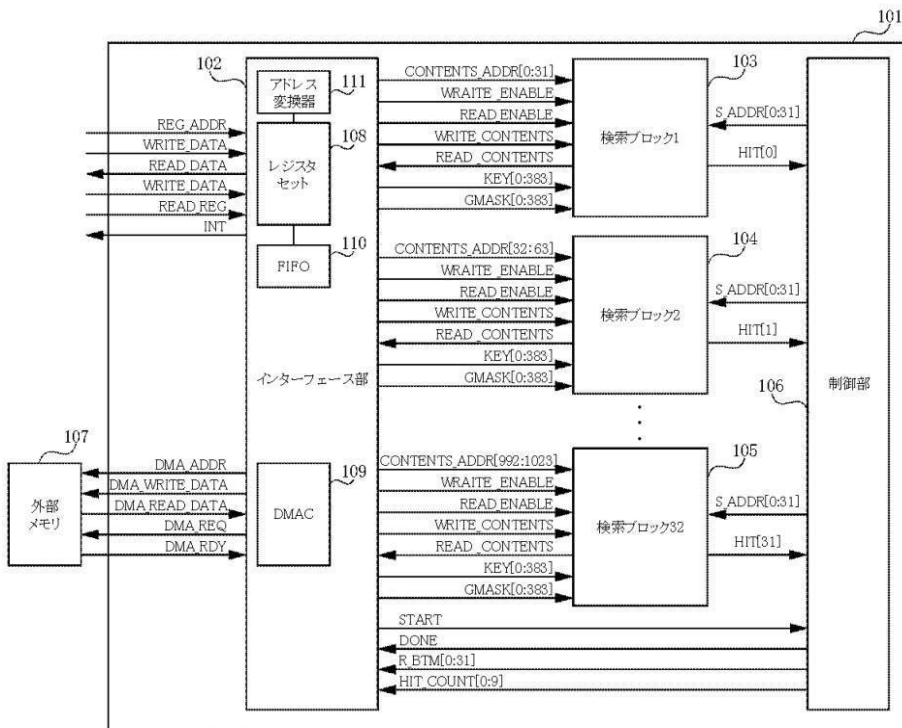
30

40

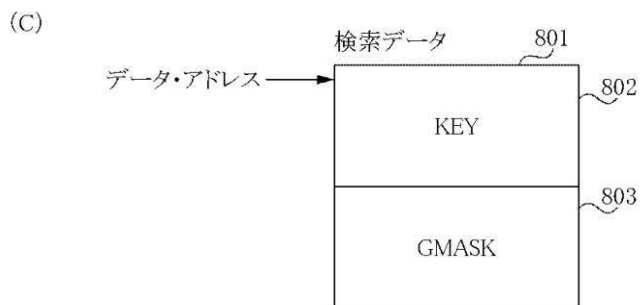
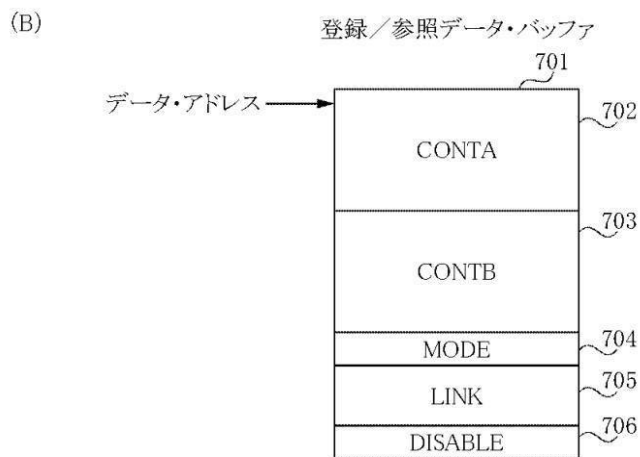
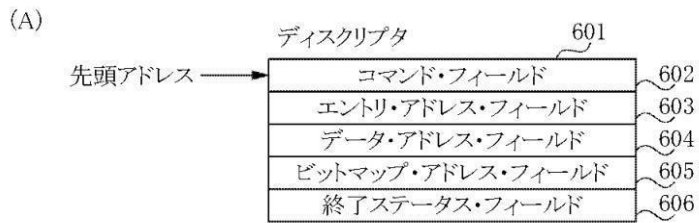
50

1 0 3 ~ 1 0 5 検索ブロック
1 0 6 制御部
1 0 7 外部メモリ
1 0 8 レジスタ・セット
1 0 9 D M A C
1 1 0 F I F O
1 1 1 アドレス変換器

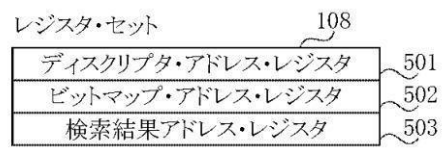
【図 1】



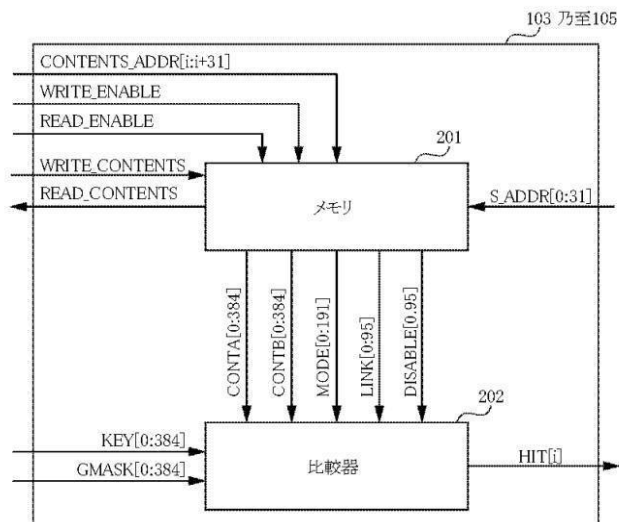
【図 2】



【図 3】



【 図 4 】

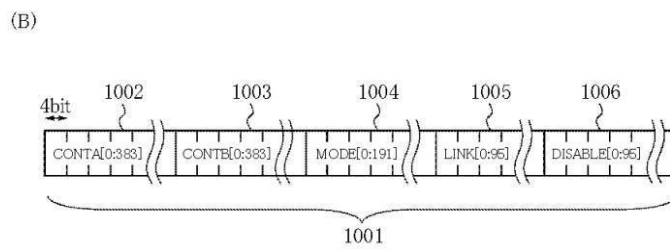


【 図 5 】

(A)

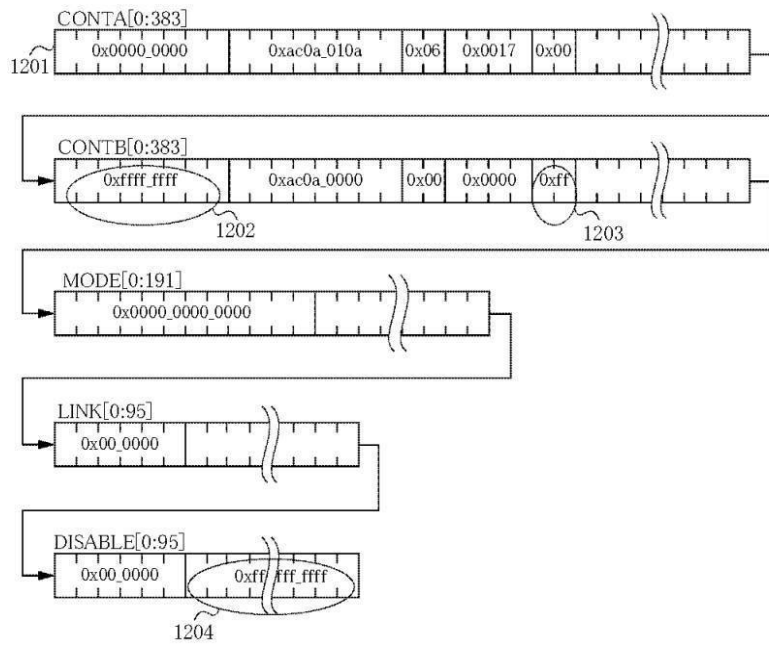
1102

エン트리・アドレス 0	CONTA[0:383]	CONTB[0:383]	MODE[0:191]	LINK[0:95]	DISABLE[0:95]
エン트리・アドレス 1	CONTA[0:383]	CONTB[0:383]	MODE[0:191]	LINK[0:95]	DISABLE[0:95]
エン트리・アドレス 2	CONTA[0:383]	CONTB[0:383]	MODE[0:191]	LINK[0:95]	DISABLE[0:95]
⋮	⋮	⋮	⋮	⋮	⋮
エン트리・アドレス 1022	CONTA[0:383]	CONTB[0:383]	MODE[0:191]	LINK[0:95]	DISABLE[0:95]
エン트리・アドレス 1023	CONTA[0:383]	CONTB[0:383]	MODE[0:191]	LINK[0:95]	DISABLE[0:95]

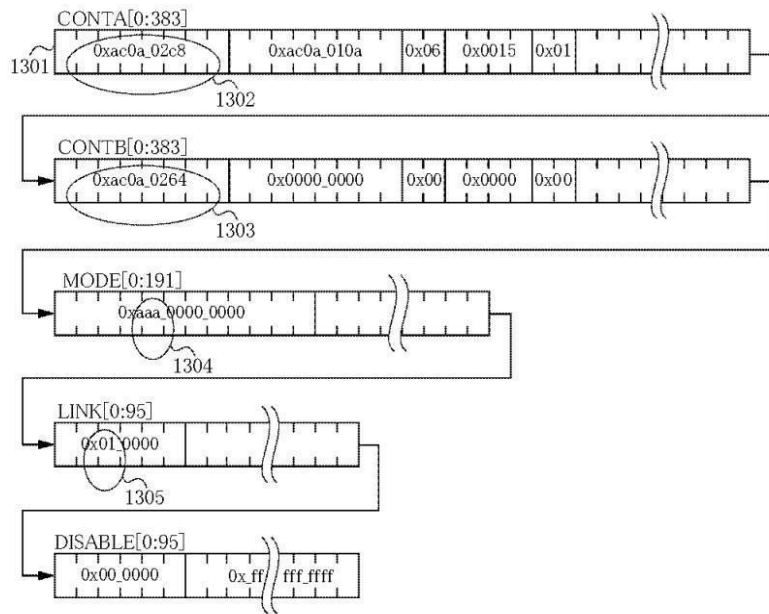


	発信元IPアドレス	宛先IPアドレス	プロトコルタイプ	宛先ポート番号	インターフェース番号
設定1	ANY	172.10.1.10	6	23	ANY
設定2	172.10.2.100から172.10.2.200まで	172.10.1.10	6	21	1
設定3	172.10.1.20以外	172.10.1.10	6	9800から9900	ANY

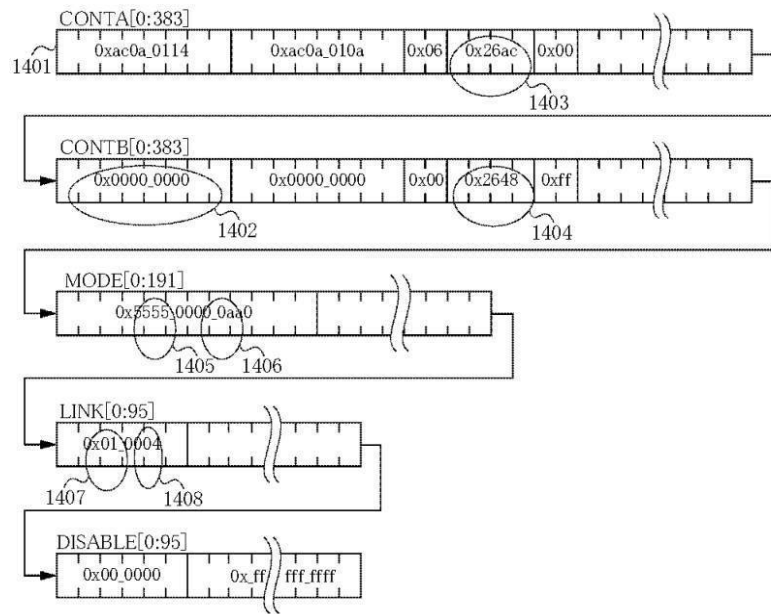
【 図 7 】



【 図 8 】



【 図 9 】



【 図 1 0 】

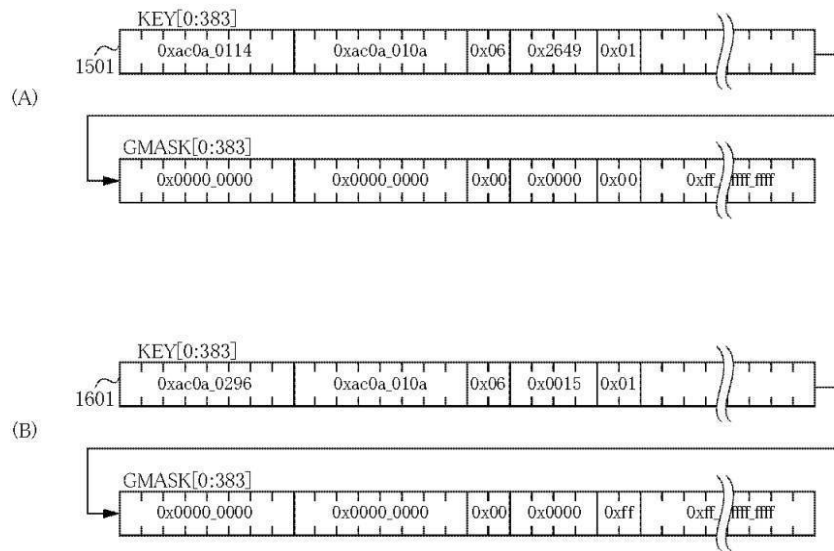


Figure 1 is a block diagram of a multi-channel system 202. The system is composed of four parallel processing channels, each with a 301, 302, 303, and 304 block. Each block has inputs for LG, EQ, SM, LG2, EQ2, SM2, and AFO, and outputs for DISABLE, LINK, and MODE. The channels are labeled with indices 0, 1, m, and 95. A common HIT output is shown at the top.

The system 202 is divided into four main sections, each corresponding to a different channel index:

- Channel 0:** Inputs: LG10, EQ10, SM10, LG20, EQ20, SM20, AFO0. Outputs: DISABLE[0], LINK[0], MODE[0:1].
- Channel 1:** Inputs: LG11, EQ11, SM11, LG21, EQ21, SM21, AFO1. Outputs: DISABLE[1], LINK[1], MODE[2:3].
- Channel m:** Inputs: LG1m, EQ1m, SM1m, LG2m, EQ2m, SM2m, AFIm. Outputs: DISABLE[m], LINK[m], MODE[2m+0:2m+1].
- Channel 95:** Inputs: LG195, EQ195, SM195, LG295, EQ295, SM295, AFO95. Outputs: DISABLE[95], LINK[95], MODE[190:191].

Each channel block (301, 302, 303, 304) also receives a common input from a source (represented by a ground symbol) and a common output to a target (represented by a HIT symbol). The outputs are labeled as HIT[0], HIT[1], HIT[m], and HIT[95].

COMPARING					INPUT		CASCADING			OUTPUT		
CA[3],K[3]	CA[2],K[2]	CA[1],K[1]	CA[0],K[0]	SMIM CA<K	EQIM CA<K	LGIM CA<K	SMI CA<K	EQI CA<K	LG1 CA<K			
CA[3]>K[3]	X	X	X	X	X	X	0	0	1			
CA[3]=K[3]	CA[2]>K[2]	X	X	X	X	X	0	0	1			
CA[3]=K[3]	CA[2]=K[2]	CA[1]>K[1]	X	X	X	X	0	0	1			
CA[3]=K[3]	CA[2]=K[2]	CA[1]=K[1]	CA[0]>K[0]	X	X	X	0	0	1			
CA[3]=K[3]	CA[2]=K[2]	CA[1]=K[1]	CA[0]=K[0]	0	0	1	0	0	1			
CA[3]=K[3]	CA[2]=K[2]	CA[1]=K[1]	CA[0]=K[0]	0	1	0	0	1	0			
CA[3]=K[3]	CA[2]=K[2]	CA[1]=K[1]	CA[0]=K[0]	1	0	0	1	0	0			
CA[3]=K[3]	CA[2]=K[2]	CA[1]=K[1]	CA[0]<K[0]	X	X	X	1	0	0			
CA[3]=K[3]	CA[2]=K[2]	CA[1]<K[1]	X	X	X	X	1	0	0			
CA[3]=K[3]	CA[2]=K[2]	X	X	X	X	X	1	0	0			
CA[3]=K[3]	CA[2]<K[2]	X	X	X	X	X	1	0	0			
CA[3]<K[3]	X	X	X	X	X	X	1	0	0			
CA[3]<K[3]	X	X	X	X	X	X	1	0	0			

INPUT										OUTPUT			
COMPARING					CASCADING								
K[3],CB[3]	K[2],CB[2]	K[1],CB[1]	K[0],CB[0]		SM2IM K<CB	EQ2IM K=CB	LG2IM K>CB	SM2 K<CB	EQ2 K=CB	LG2 K>CB			
K[3]>CB[3]	X	X	X		X	X	X	0	0	1			
K[3]=CB[3]	K[2]>CB[2]	X	X		X	X	X	0	0	1			
K[3]=CB[3]	K[2]=CB[2]	K[1]>CB[1]	X		X	X	X	0	0	1			
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	K[0]>CB[0]		X	X	X	0	0	1			
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	K[0]=CB[0]		0	0	1	0	0	1			
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	K[0]=CB[0]		0	1	0	0	1	0			
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	K[0]=CB[0]		1	0	0	1	0	0			
K[3]=CB[3]	K[2]=CB[2]	K[1]=CB[1]	K[0]<CB[0]		X	X	X	1	0	0			
K[3]=CB[3]	K[2]=CB[2]	K[1]<CB[1]	X		X	X	X	1	0	0			
K[3]=CB[3]	K[2]<CB[2]	X	X		X	X	X	1	0	0			
K[3]<CB[3]	X	X	X		X	X	X	1	0	0			

【図 15】

	一致検索					
MODE[(2m+0:2m+1)]	00	00	00	00	00	00
LINK[m]	0	0	0	1	1	1
LG1	1	0	0	1	0	0
EQ1	0	1	0	0	1	0
SM1	0	0	1	0	0	1
LG2	X	X	X	X	X	X
EQ2	X	X	X	X	X	X
SM2	X	X	X	X	X	X
GMASK[4m+0:4m+3] or CONTB[4m+0:4m+3]	X	X	X	X	X	X
AFIm	X	X	X	X	X	X
LG1Om	1	0	0	0	0	0
EQ1Om	0	1	0	1	1	1
SM1Om	0	0	1	0	0	0
AFOm	0	0	0	0	0	0
LG2Om	X	X	X	X	X	X
EQ2Om	X	X	X	X	X	X
SM2Om	X	X	X	X	X	X
DC	1	1	1	1	1	1
Hm	0	1	0	0	1	0

【図 16】

	不一致検索									
MODE[(2m+0:2m+1)]	01	01	01	01	01	01	01	01	01	01
LINK[m]	0	0	0	0	0	1	1	1	1	1
LG1	1	0	0	0	0	1	0	0	0	0
EQ1	0	1	1	1	0	0	1	1	1	0
SM1	0	0	0	0	1	0	0	0	0	1
LG2	X	X	X	X	X	X	X	X	X	X
EQ2	X	X	X	X	X	X	X	X	X	X
SM2	X	X	X	X	X	X	X	X	X	X
GMASK[4m+0:4m+3] or CONTB[4m+0:4m+3]	X	=0xF	=0xF	≠0xF	X	X	=0xF	=0xF	≠0xF	X
AFIm	X	0	1	X	X	X	0	1	X	X
LG1Om	1	0	0	0	0	1	0	0	0	0
EQ1Om	0	1	1	1	0	0	1	1	1	0
SM1Om	0	0	0	0	1	0	0	0	0	1
AFOm	0	0	1	0	0	1	1	1	1	1
LG2Om	X	X	X	X	X	X	X	X	X	X
EQ2Om	X	X	X	X	X	X	X	X	X	X
SM2Om	X	X	X	X	X	X	X	X	X	X
DC	1	1	1	1	1	1	1	1	1	1
Hm	0	0	0	0	0	1	0	1	0	1

[illegible]

[illegible]