

公告本

申請日期	91.5.16
案 號	91110249
類 別	G06F 3/00

A4
C4

589564

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 名稱	中 文	易購型儲存器包封體用容錯匯流排
	英 文	FAULT TOLERANT BUS FOR HIGHLY AVAILABLE STORAGE ENCLOSURE
二、發明 人	姓 名	(1)詹姆斯 J. 德布蘭克 James J. deBlanc (2)卡爾 R. 海尼 Carl R. Haynie (3)詹姆斯 L. 懷特 James L. White
	國 籍	美 國 USA
	住、居所	(1)美國加州羅斯維爾市南峭壁道1242號 1242 South Bluff Drive, Roseville, CA 95678, USA (2)美國加州派勒特山市楠西道5001號 5001 Nance Drive, Pilot Hill, CA 95664, USA (3)美國加州羅斯維爾市春田圓環611號 611 Springfield Circle, Roseville, CA 95678, USA
三、申請人	姓 名 (名稱)	美商·惠普公司 HEWLETT-PACKARD COMPANY
	國 籍	美 國 USA
	住、居所 (事務所)	美國加州帕羅亞托·哈諾維街3000號 3000 Hanover Street, Palo Alto, CA 94304, USA
	代 表 人 姓 名	安 O. 巴斯金 Ann O. Baskins

本紙張尺度適用中國國家標準 (CNS) A4規格 (210×297公釐)

A6
B6

美 國（地區） 申請專利，申請日期： 案號： ，☒有 ☐無主張優先權
2001,06,01 09/872,924

有關微生物已寄存於：_____，寄存日期：_____，寄存號碼：_____

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (1)

發明領域

本發明係有關匯流排架構之領域。更具體地係有關容錯匯流排架構。

發明背景

高容量之大量儲存子系統典型地由多個儲存裝置如磁碟機建置而成，用以在單一裝置故障時將資料遺失的程度減至最少。此種組態亦可以藉由將資料區域分散至數個儲存裝置來提高效能。某些系統特意地將資料與錯誤修正碼分散到數個儲存裝置使其能夠在一或多個裝置故障時能夠將資料全部恢復。

這些儲存陣列是以許多儲存裝置群組共用同一背板的方式設計。此一背板或中間板將共有信號如電源線、控制線、資料線連接至每一儲存裝置。此背板通常也會將儲存裝置連接至輸入/輸出控制卡。

當儲存裝置機械故障時，此故障的裝置並不會影響其餘裝置的運作。然而當使用共有匯流排來分配電子信號時，若有一磁碟機故障則會使共有匯流排處於非預期的鎖定狀態，因而無法存取其餘磁碟機或喪失其餘磁碟機的控制機能。為了避免單一電子故障而影響連接至同一背板控制卡之所有裝置的風險，可以對每一儲存裝置使用獨立的信號線。

舉例而言，每一個裝置可以以自身的控制線連接至I/O控制卡。此一方式需要在IO控制卡上對每一控制線有一專屬的連接腳或信號線，而且IO控制器必需分別驅動每一信

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (2)

號線。假若有一磁碟機故障時，其餘的磁碟機則不受影響。

此一方法的缺點為此種架構並無法輕易的擴充。在包封體中，其中有15個裝置，每個裝置有8條控制信號線，因此每一/控制卡必需要有120條不同的控制信號線。此龐大數目的不同控制信號線會增加成本以及增加實現儲存陣列與I/O控制卡的複雜度。

發明概述

在檢視已知系統及方法的限制後，揭示提供與多個電子裝置連接及通訊用容錯匯流排之方法與裝置。背板裝置包括用以傳送多個信號之共有匯流排。共有匯流排的每一信號線具有一電流限制單元RA。背板更包括隔離電路，用以將共有匯流排的每一信號線經由隔離電路電子地耦合至電子裝置。在一實施例中，電子裝置為經由連接器可移除式地連接至背板信號線。在一實施例中，隔離電路包括將共有匯流排之至少一條信號線耦合製電子裝置之內建電阻RD。與某些信號線連接之隔離電路可能更包含拉昇電阻。RA與RD所選擇的數值是以確保共有匯流排符合預設電流及電壓為依據，以確保改變狀態時不受一或多個電子裝置的輸入與接地短路的影響。此容錯匯流排設計容許一或多個連接的電子裝置如磁碟機故障時不會抑制匯流排切換狀態的功能。

本發明的其他特性與優點將經由附有之圖示以及下列的詳細說明而表露。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (3)

圖示說明

本發明是藉由範例的形式做解說，但並不限定於所附圖示之範疇，其中類似的參考代表類似的元件，這些圖示為：

第1圖解說從共有匯流排充分地將各個驅動信號線隔離以避免單一信號裝置電子故障時進而影響與此共有匯流排連接之其餘磁碟機之方法。

第2圖解說從匯流排驅動器驅動匯流排為高電為狀態至單一磁碟機信號路徑之電路模組。

第3圖解說單一磁碟機預設隔離電路用輸入電壓與故障磁碟機阻抗之對應曲線圖。

第4圖解說從共有匯流排充分地將各個具有拉昇電阻之驅動信號線隔離以避免單一信號裝置電子故障時進而影響與此共有匯流排連接之其餘磁碟機之方法。

第5圖解說具有拉昇電阻之信號線從匯流排驅動器驅動匯流排為高電為狀態至單一磁碟機信號路徑之電路模組。

第6圖解說具有拉昇電阻之單一磁碟機預設隔離電路用輸入電壓與故障磁碟機阻抗之對應曲線圖。

第7圖解說包括具有隔離電路的背板的裝置包封體。

詳細說明

磁碟機儲存陣列典型地包含配置在共同儲存包封體中多個獨立的磁碟機。這些磁碟機是可拆卸的，因此磁碟機可以在保養或有磁碟機故障時加以置換。控制、位址以及

(請先閱讀背面之注意事項再填寫本頁)

訂

編

五、發明說明 (4)

資料信號經由中間板或背板提供至磁碟機。在一實施例中，磁碟機具有能夠可移除地連接磁碟機至共同背板用以在磁碟機與IO控制卡間傳遞這些信號之連接器。

SFF(Small Form Factor)委員會發展並發表儲存工業用標準，這些標準包括根據協定與連接器實體規格及連接器各個接腳功能有關的標準。常用的連接器標準包括“具有平行選擇之40根接腳SCA-2連接器”(SFF-8045)、“SCSI磁碟機用之80根接腳SCA-2連接器”(SFF-8046)、“具有循序選擇之40根接腳SCA-2連接器”(SFF-8047)、以及“具有平行ESI之80根接腳SCA-2連接器”(SFF-8048)。“SCA”是指單一連接器裝置，為包括電源、資料及控制信號接腳之一種磁碟機連接器。

SCA連接器可以支援數種不同的協定。例如SFF-8045定義適合用作直接連接光纖通道磁碟機至背板或主機板之單一連接器。光纖通道作為通用傳輸媒介，用以傳送包括SCSI、IPI-3、HIPPI-FP、IP以及ATM/AAL5現有介面協定的指令組。

光纖通道相容磁碟機的數根接腳是專門用作磁碟控制。例如對於單一光纖通道相容磁碟需要磁碟機位址(SEL_n，7個位元)、啟動控制(START_n，2個位元)、以及裝置控制(DEV_CTRL_CODE_n，3個位元)共有12個獨立的控制線。假若使用獨立控制線讓每一磁碟機作為故障安全防護裝置而不採用匯流排控制線時，要支援大於某一數量的磁碟機時所需要的高速連接線數目將變得很繁複。例如

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (5)

15個磁碟機時，每一I/O控制卡用就需要180條獨立的連接線(亦即180條信號線)給控制信號用。這代表當使用接腳形式連接器時，將會有大量的接腳數目。

某些用以減少所需要信號線數目的方式是當不需要動態控制時以硬體連線至高或低電位來實現。例如一個有15個磁碟機的包封體，並不需要7個位元來啟動每一磁碟機的唯一識別碼。即使有4條控制線可以設置為高或低電位，這樣也只能夠減少60條信號線。I/O控制器仍舊需要支援其餘控制線用之120條信號線。再者，假若使用備用I/O控制砌石，全部120條信號線必需個別連接至2個I/O控制器上。

儘管控制信號可以藉由共用經過所有磁碟的共有匯流排來減少完全不同信號線的數量，有幾種規格，例如具有平行選擇40根接腳之SFF-8045 SCA-2連接器以及SCSI磁碟機用80根接腳之SFF-8046 SCA-2連接器禁止透過數個磁碟機來驅動必需為高電位狀態的信號線(或是能夠切換成高電位狀態的信號線)。如此當共有匯流排上的磁碟機故障或關機時可以保護其餘的磁碟機。這些標準建議每一磁碟機應該具有獨立供應之信號以確保磁碟機正常運作。假若這些信號是匯集至數個磁碟機時，當有磁碟機電源故障或其他電子故障時會使這些信號變成某一種狀態而使其他運作中的磁碟機異常動作。

SFF規格定義SCA連接器接腳與信號分配以及SCA連接器信號所需要的電流與電壓對應關係。根據驅動信號線是否具有拉升電阻而產生不同的運作限制。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (6)

例如 SEL_n控制線並不具有拉升電阻。SEL_n控制線之高、低電位狀態運作限制如下表1所示：

表 1

狀態	電流	電壓
高電位	$-20\ \Omega\ A < I_{ih} < 20\ \Omega\ A$	$2.2V < V_{ih} < 5.25V$
低電位	$-20\ \Omega\ A < I_{ih} < 20\ \Omega\ A$	$-0.5V < V_{ih} < 0.7V$

START_x/MATED信號被定義為具有拉升電阻。表2定義 START_x/MATED信號線之高、低電位狀態運作限制：

表 2

狀態	電流	電壓
高電位	$-20\ \Omega\ A < I_{ih} < 20\ \Omega\ A$	$2.2V < V_{ih} < 5.25V$
低電位	$0\ \Omega\ A < I_{ih} < -1mA$	$-0.5V < V_{ih} < 0.7V$

第1圖說明匯流信號所使用之隔離技術。經由隔離電阻 RD將匯流排的信號供應至每一磁碟機110~130來取代個別供應控制信號至每一磁碟機。在此實施例中，單一隔離電阻 RD將每一磁碟機耦合至與共有匯流信號耦合之分支。圖中展示的匯流信號100為 SEL_N信號線之一。

電阻 RF將一或多個磁碟機的輸入接地來模擬匯流排負載。每台這種的磁碟機有效地將其對應的 RD與其餘故障磁碟機的隔離電阻並聯。因此 $RF \approx \frac{RD}{n}$ ，其中 n為故障的磁碟機數量。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (7)

匯流排100連接到驅動電晶體140驅動之開路集極(或開路汲極)。與各式的SFF規格相較，假如所選擇的RA與RD即使在一或多個故障磁碟機出現時仍可以確保符合運作限制之電流與電壓時，此方式可以使用共有匯流排將控制信號匯流至全部的磁碟機而不用各自獨立的控制線。注意到RA限制留經共有匯流排的總電流大小。因此每一共用的信號現有一RA，但是每一裝置有一獨立的同軸RD將其耦合至共有匯流排。雖然第1圖中是以被動元件(例如電阻)來做解說，像RA之電流限制元件之實現可以使用其他實施例中的主動電路來實現。

當驅動電晶體140將匯流排100拉為低電壓狀態時，驅動電晶體140為飽和狀態。因此節點150的電壓大約為0.2V。在任一所選擇磁碟機的輸入節點122的最大電壓規範為不能超過0.7V。因此當匯流排為低電位狀態時，任一RD124的最大值由下列公式計算：

$$RD_{\max} = \frac{0.7 - 0.2V}{20\mu A},$$

因此在低電位輸入狀態RD的最大值大約為25KΩ。在低電位狀態時RD並沒有最小值限制。

第2圖展示在高電位狀態時傳送匯流信號至單一所選磁碟機210之戴維寧等效組態。輸入高電位狀態是由短路的磁碟機所產生。參考第1與第2圖，VTH及RTH為VCC、RA及RF對應之戴維寧等效電路。VTH對應節點150之電壓。在故障的高電位狀態，RTH與VTH是以下列公式計算：

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (8)

$$R_{TH} = R_A \cdot \frac{R_F}{R_A + R_F}$$

$$V_{TH} = V_{CC} \cdot \frac{R_F}{R_A + R_F}$$

節點212(122)之輸入電壓 V_{in} 是以下列公式計算：

$$V_{in} = V_{TH} - I_{in\ max} \cdot (R_D + R_{TH})$$

在高電位狀態時，當磁碟機輸入電流降低拉升電壓時會產生最壞的狀況。在最壞的負載狀況下，所允許之最低 V_{in} 為2.2V。

在高電位狀態， R_D 值必需夠大以避免其餘的磁碟機輸入衰減至接地。 R_A 值必需小到足以將匯流排保持在高電位狀態，即使有數個磁碟機故障成接地狀態。雖然 R_A 與 R_D 的選擇實際上彈性很大，但總拉升電阻($R_A + R_D$)不可低於 $3.3K\Omega$ ，因為其為SFF-8045規格之要求。此外，越低的 R_A 值可以使匯流排驅動器140有更高的電流處理能力。電源供應器的電壓會明顯地影響 R_A 與 R_D 之選擇。在一實施例中， V_{CC} 大約為5V。 R_A 及 R_D 值的選擇為

$$R_A = 470\ \Omega$$

$$R_D = 2900\ \Omega$$

第3圖之曲線圖300展示以 V_{CC} 、 R_A 與 R_D 特定組合之 V_{in} 與 R_F 曲線圖。要維持高電位狀態所需最小 V_{in} 之 R_F 大約為 $390\ \Omega$ 。數個短路的裝置有效地放置電阻 R_D 與這些磁碟機並聯。如此大約可對應7台短路的裝置($INT\left(\frac{2900}{390}\right) = 7$)。更

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (9)

多短路的裝置將使Vin無法符合或超過高電位狀態所需之最低臨界值。對於15台磁碟機之陣列而言，仍舊反應足夠的隔離來容納一半磁碟機的故障。設計者可以依據所需要系統的強健度自由地選擇適當的數值來容納更少或更多的故障。

RD可以增加至低電壓狀態的極限值(亦即25KΩ)以容許更高的故障率。提高RD值會產生雜訊並降低每條信號線對雜訊的容許度。但是將RD從2900Ω增加至大約5800Ω則可以提供充分的隔離以容許14台磁碟機故障。當然，假如有如此多的裝置故障時則失去裝置陣列的基本目的。然而匯流排在此故障數量下仍舊能夠在高、低電位間切換。

驅動匯流排的裝置(例如電晶體140)必需能夠處理總電流。參考第1圖，電晶體140必需處理的總電流定義如下：

$$I_{TOTAL} = \frac{VCC - V_{150}}{RA} + n \cdot I_{in\ max}$$

對具有15個磁碟的陣列而言， I_{TOTAL} 可以下列計算而得：

$$I_{TOTAL} = \frac{5.0V - 0.2V}{470\Omega} + 15 \cdot 20\mu A = 11ma$$

第4圖展示從共有匯流排充分隔離具有拉升電阻之各個磁碟信號線以預防單一裝置電子故障時影響其餘磁碟在共有匯流排上之通訊之方法實施例。磁碟機410~430耦合至由開路集極(汲極)電晶體440驅動之共有START_x信號線上。每一磁碟機420的輸入具有一拉升電阻426。SFF-8045

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (10)

規定拉升電阻之電阻值為 $10K\Omega$ 。每一所選擇的磁碟機輸入信號線是經由電阻RD424耦合至START_x信號線400。RF代表有一或多個故障磁碟機時之匯流排負載。

當匯流排400為低電位時，磁碟機輸入電壓是由VCC、拉升電阻以及RD組成之分壓器來決定。對所選擇的磁碟機420而言，相關的同軸電阻RD424必需夠小以確保當匯流排400在低電位狀態時 $V_{in} < 0.7V$ 。

電流與電壓之解說是以磁碟機430來作分析。電阻RD的最大值以下列公式決定：

$$RD = \frac{V_{432} - V_{450}}{I_{RD}}$$

當匯流排400為低電位狀態時，因為驅動電晶體440處於飽和狀態，因此 V_{450} 大約為 $0.2V$ 。RD是由最低 V_{in} 低電位電壓層級(從表2中可得為 $0.7V$)、最壞的 V_{CC} 情況($5.25V$)、最壞的磁碟機 I_{in} 情況以及雜訊幅度層級而定。

V_{in} 對應至節點432的電壓。假設雜訊幅度為 $300mV$ ，則 $V_{in}(V_{432})$ 最小值為 $0.4V(0.7-0.3)$ 。 I_{RD} 是由下列公式計算：

$$I_{RD} = \frac{V_{CC} - V_{432}}{R_{pullup}} + I_{in}$$

代入表2可求得 $RD \approx 396\Omega$ ，當拉升電阻為 $10K\Omega$ 時。標準電阻值為 383Ω ，1%的公差確保 V_{in} 維持在最小值之上。

第5圖展示當匯流排為高電位狀態時，從匯流排驅動器至具有拉升電阻單一磁碟機之信號路徑電路組態。參考第4～5圖，VTH 520及RTH 530為 V_{CC} 、RA以及RF之戴維寧等

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (11)

效電路。磁碟機之 V_{in} 計算公式如下：

$$V_{in} = \frac{(V_{CC} - R_{pullup} \cdot I_{in})(RD + RTH) + R_{pullup} \cdot VTH}{R_{pullup} + RD + RTH}$$

設計者可以自由地選擇適當的 RA 及 RD 值以符合設計者需要之強健層級。在一實施例中，所選擇的 RA 大約為 158Ω (可以輕易地以標準電阻例如 2 個 316Ω 電阻並聯而成)。所選擇的 RF 不能低於 128Ω 以確保足夠的 V_{in} 。當維持 $V_{in} > 2.2V$ 時，大約可以有 3 台磁碟機可以短路 $\left(\frac{383}{128} = 3\right)$ 。

顯而易見地， RD 與 RA 電阻值的選擇視數個因素而定，這些因素包括規定的運作限制條件、 VCC 以及是否使用拉升電阻。在典型 VCC 及沒有拉升電阻時，展示系統可能選擇的 RD 範圍大約為 $1K\Omega \sim 25K\Omega$ 。在具有拉升電阻的情況下， RD 的電阻值典型地小於 $1K\Omega$ 。 RA 同樣會隨 RD 、 VCC 、規定的運作限制條件、匯流排驅動器的電流切換能力以及是否使用拉升電阻而變化。在各個實施例中，所選擇的 RA 範圍為 $10\Omega \sim 5K\Omega$ ，依據是否使用拉升電阻而定。

第 7 圖展示與有拉升電阻或沒有拉升電阻裝置 760 通訊用具有容錯共有信號匯流排 730 之一或多個背板 710 之裝置陣列儲存包封體 750 之實施例。所展示的共有匯流排 730 並不具有拉升電阻。每一共同匯集之信號線 (例如共有匯流排 730 的每一條信號線) 有一連接至信號線與全部裝置共用之限流元件 RA 742。每一裝置有獨立的電阻 RD 740 以連接該裝置至每一共同匯流信號線。匯流排驅動器 744 用以驅動匯

(請先閱讀背面之注意事項再填寫本頁)

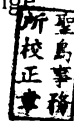
訂

四、中文發明摘要(發明之名稱：易購型儲存器包封體用容錯匯流排)

電子裝置包封體用背板裝置包括包含數個信號線之共有匯流排，每一信號線具有限流元件RA。隔離電路將共有匯流排的每一條信號線與電子裝置對應之信號線使信號能夠透過此隔離電路在共有匯流排與電子裝置之間通訊。在一實施例中，背板更包含連接器使其可移除地連接電子裝置，例如磁碟機。在一實施例中，將共有匯流排的每一條信號線耦合至連接器的隔離電路包含一同軸電阻RD。與某些信號線連接的隔離電路可能包括拉升電阻。所選擇的RA及RD電阻值必需能確保共有匯流排符合預定的電流與電壓規範，如此即使一或多個裝置因為短路接地故障時共有匯流排仍能切換狀態。

英文發明摘要(發明之名稱：FAULT TOLERANT BUS FOR HIGHLY AVAILABLE STORAGE ENCLOSURE)

A backplane apparatus for an electronic device enclosure includes a common bus comprising a plurality of signal lines, each signal line having a current limiting element, RA. Isolation circuitry is provided for electrically coupling each of the plurality of signal lines of the common bus to a corresponding plurality of signal lines of the electronic device to enable signal communication between the common bus and the electronic device through the isolation circuitry. In one embodiment, the backplane apparatus further comprises connectors to enable removably attaching the electronic devices such as disk drives. In one embodiment, the isolation circuitry coupling each signal line of the common bus to the connector comprises an inline resistor, RD. The isolation circuitry associated with some of the signal lines may include pull up resistors. The values of RA and RD are selected to ensure that the common bus meets pre-determined current and voltage requirements so that the common bus can change states even if one or more of the devices fail by shorting to ground.



(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種背板裝置，其包含：

包含數個信號線之一種共有匯流排，該共有匯流排的每一條信號線各具有一限流元件RA；以及

將該共有匯流排之該數個信號線的每條信號線電子地耦合至一電子裝置對應之數個信號信以經由該隔離電路在該共有匯流排與該電子裝置間通訊之一隔離電路。

2. 如申請專利範圍第1項之裝置，其更包含：

經由該隔離電路可移除地耦合該電子裝置之該數個信號線至該共有匯流排之該數個信號線用之一個連接器。

3. 如申請專利範圍第1項之裝置，其中該每條信號線用的該隔離電路包含一個同軸電阻RD。

4. 如申請專利範圍第3項之裝置，其中該RD的電阻值範圍大約為 $1K\Omega$ 至 $25K\Omega$ 。

5. 如申請專利範圍第1項之裝置，其中該些信號信中至少一個信號線用的該隔離電路更包含一個拉升電阻。

6. 如申請專利範圍第5項之裝置，其中該隔離電路更包含一個同軸電阻RD。

7. 如申請專利範圍第6項之裝置，其中該RA的電阻值範圍大約為 10Ω 至 $5K\Omega$ 。

8. 如申請專利範圍第1項之裝置，其中該些信號信中至少一個信號線用的該隔離電路沒有拉升電阻。

9. 如申請專利範圍第1項之裝置，其中該隔離電路包含數

(請先閱讀背面之注意事項再填寫本頁)

訂

六、申請專利範圍

個被動元件。

10. 如申請專利範圍第1項之裝置，其中該隔離電路包含數個主動元件。

11. 如申請專利範圍第1項之裝置，其中該電子裝置為一台磁碟機。

12. 一種背板裝置，其包含：

包含數個信號線之一種共有匯流排，每一該信號線具有第一限流元件RA；以及

一個隔離電路，其將該共有匯流排之該數個信號線的每條信號線電子地耦合至數個對應的電子裝置，該每一個裝置具有對應之數個信號線使其能夠在該共有匯流排與該每一個裝置之間通訊。

13. 如申請專利範圍第12項之裝置，其更包含：

經由該隔離電路可移除地耦合該每一個電子裝置之該數個信號線至該共有匯流排對應之該數個信號線用之一個連接器。

14. 如申請專利範圍第12項之裝置，其中耦合該些對應信號線之該隔離電路的每一條信號線包含一個同軸電阻。

15. 如申請專利範圍第14項之裝置，其中該RD的電阻值範圍大約為 $1K\Omega$ 至 $25K\Omega$ 。

16. 如申請專利範圍第14項之裝置，其中該些信號信中至少一個信號線用的該隔離電路更包含一個拉升電阻。

17. 如申請專利範圍第16項之裝置，其中該RD的電阻值小於 $1K\Omega$ 。

(請先閱讀背面之注意事項再填寫本頁)

訂

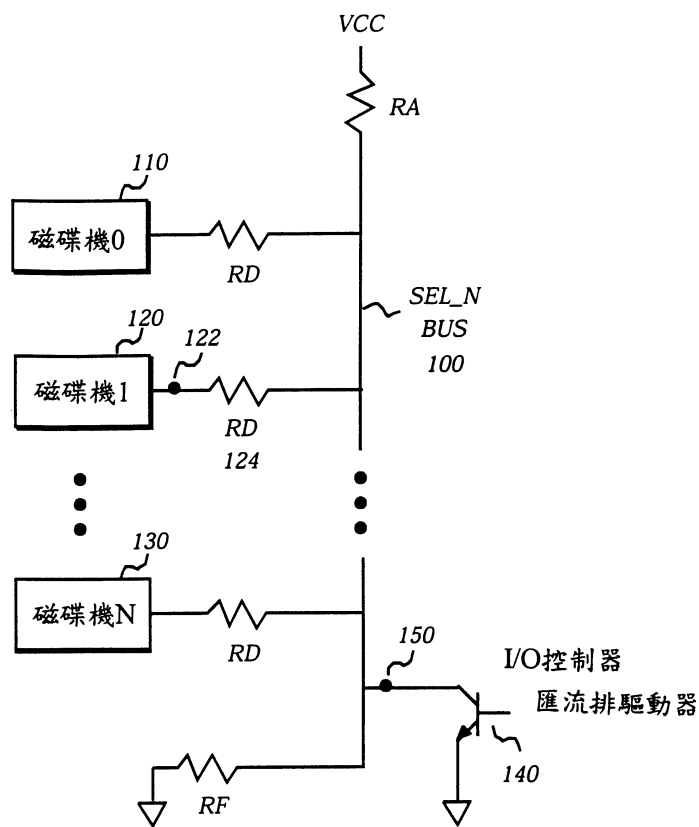
六、申請專利範圍

18. 如申請專利範圍第12項之裝置，其中該共有匯流排該每一個所選擇的信號線的RA電阻值範圍大約為 10Ω 至 $5K\Omega$ 。
19. 如申請專利範圍第12項之裝置，其中至少一個該信號線用的該隔離電路沒有拉升電阻。
20. 如申請專利範圍第12項之裝置，其中該些電子裝置包括數個磁碟機。

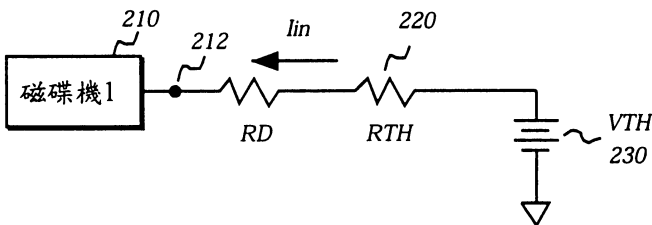
(請先閱讀背面之注意事項再填寫本頁)

訂

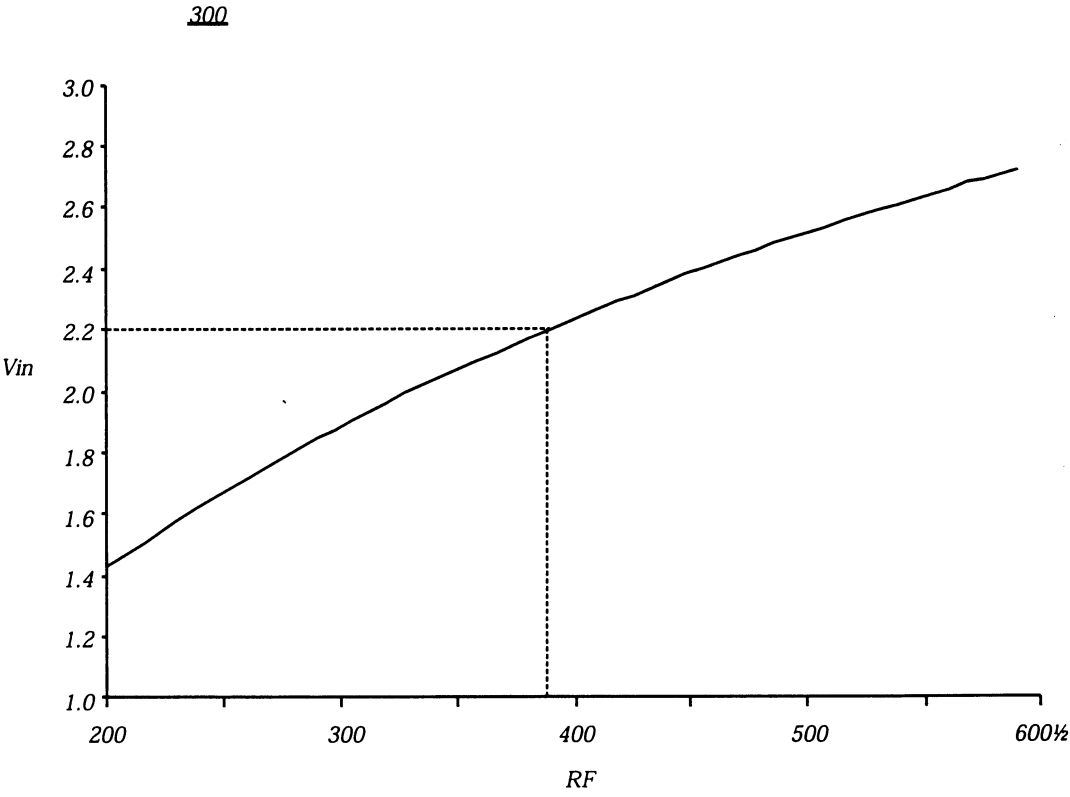
91110549



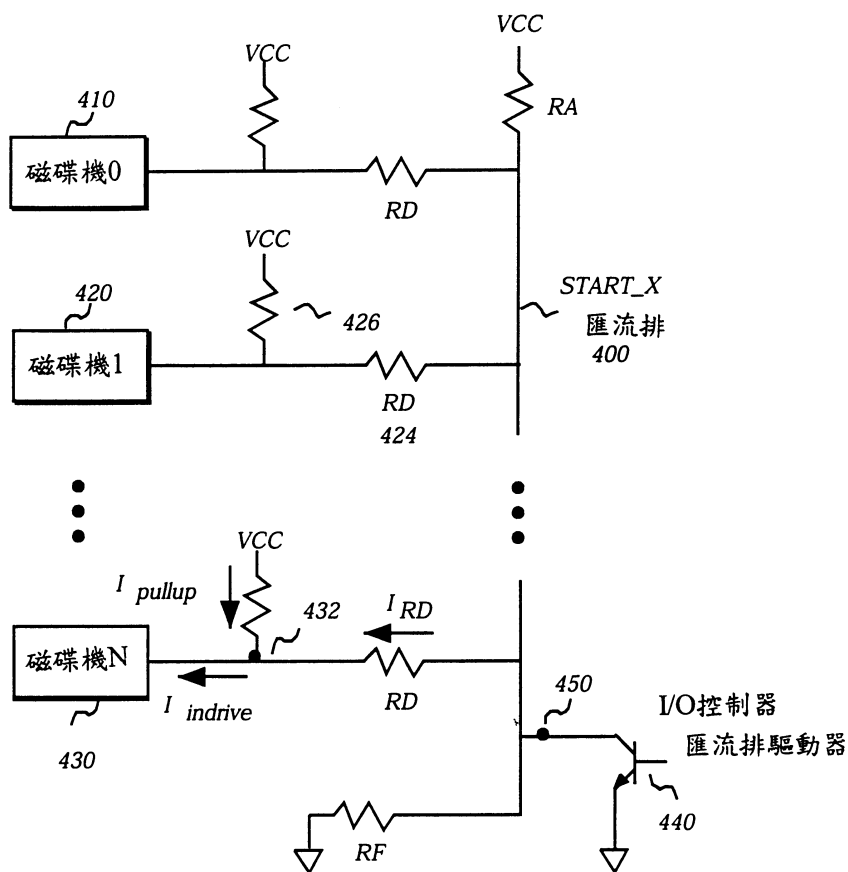
第 1 圖



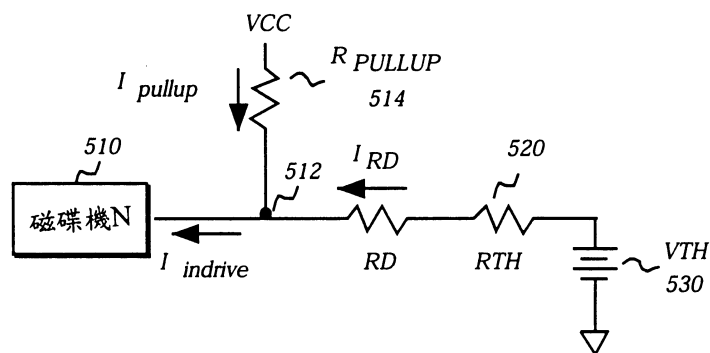
第 2 圖



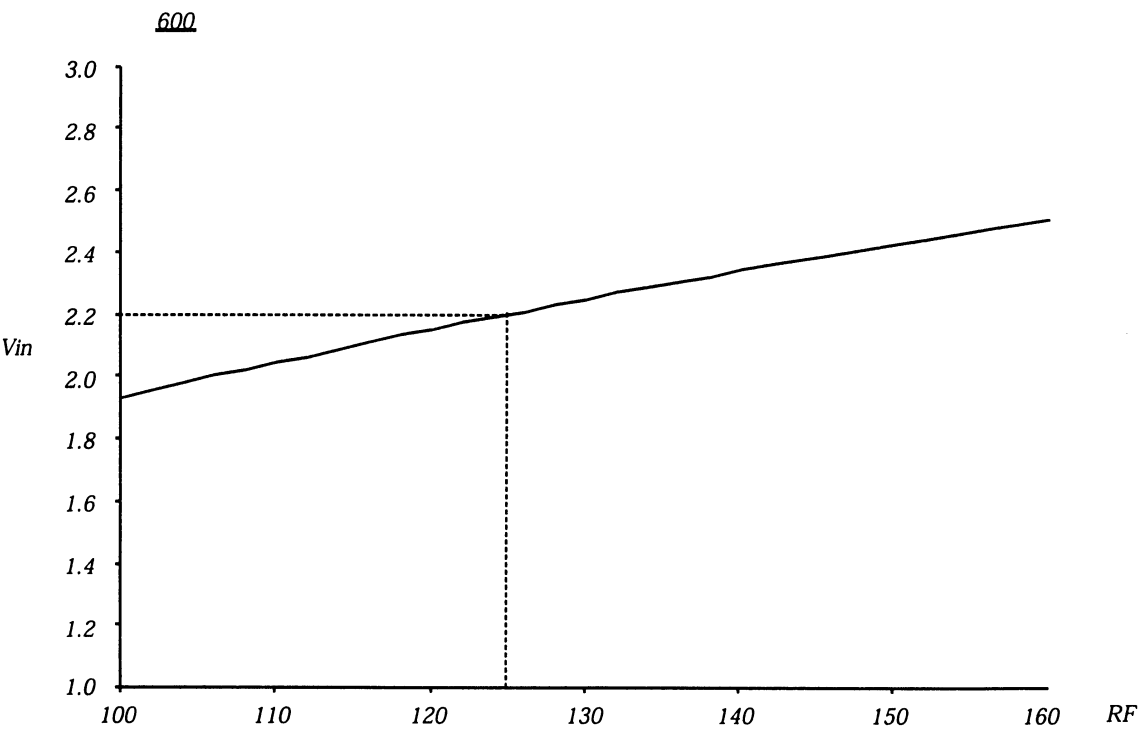
第 3 圖



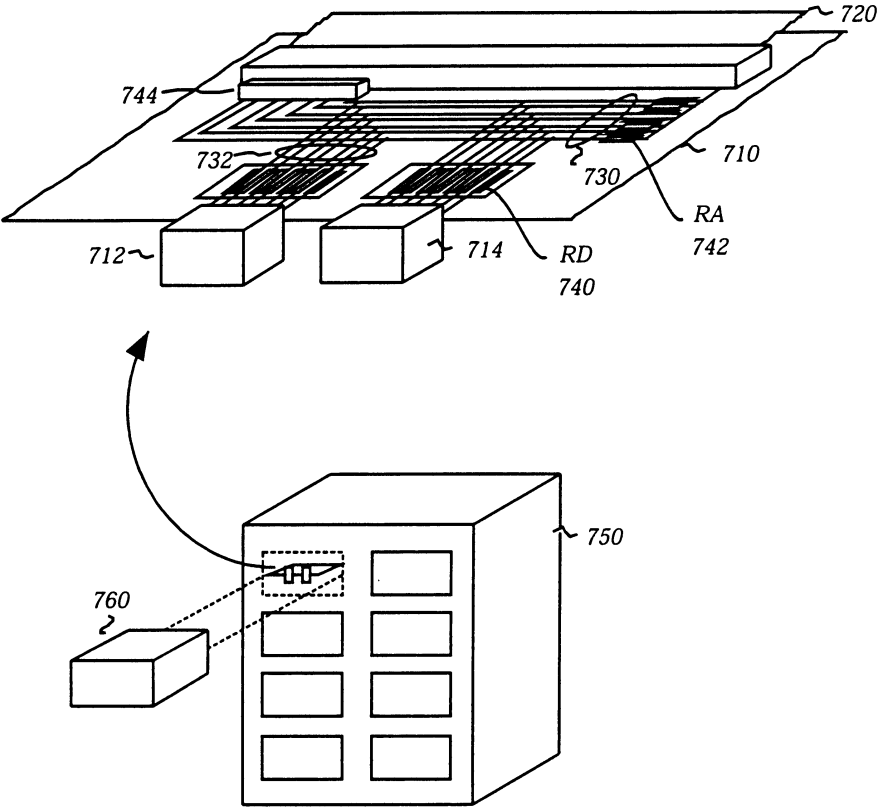
第 4 圖



第 5 圖



第 6 圖



第 7 圖

修正替換頁
93年2月20日

A7
B7

五、發明說明 (12)

流排狀態並連結高或低電位控制信號至所連接的裝置。

5 背板可以連接至輸入/輸出卡，例如控制卡720。背板提供有數個連接器712、714以連接如磁碟機之裝置760至背板以及對應之共有匯流排730。每一連接器之各個獨立信號線732是經由適當的被動或主動元件740以及匯流排732連接至共有匯流排730。

10 在一實施例中，被動元件740用以在共有匯流排730中提供充分的隔離使此匯流排即使在一或數個裝置故障時可以符合光纖通道的要求。被動元件值及配置是依信號線是否具有拉升電阻而定。換言之，主動電路，例如電晶體和運算放大器可以用來取代被動元件並達到充分的隔離。

在上述詳細解說中，本發明是經由參考特定示範實施例來做解說。可以有各種的修改與更動而不背離本發明專利申請範圍之主要精神與範疇。

15 元件標號對照表

100、400、730…匯流排	710…背板
110、120、130、210、410、	712、714…連接器
420、430、510…磁碟機	720…控制卡
122、150、212、432、450、	732、400…信號線
20 512…節點	30 740…主動元件
140、440…電晶體	742…限流元件
124、220、424、426、514、	744…匯流排驅動器
520…電阻	750…裝置陣列儲存包封體
230、530… V_{TH}	760…裝置
25 300、600…曲線圖	

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線