

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5710870号
(P5710870)

(45) 発行日 平成27年4月30日(2015.4.30)

(24) 登録日 平成27年3月13日(2015.3.13)

(51) Int.Cl. F I
HO2M 3/155 (2006.01) HO2M 3/155 P
 HO2M 3/155 K

請求項の数 1 (全 16 頁)

(21) 出願番号	特願2009-222619 (P2009-222619)	(73) 特許権者	000116068
(22) 出願日	平成21年9月28日(2009.9.28)		ローランド株式会社
(65) 公開番号	特開2011-72156 (P2011-72156A)		静岡県浜松市北区細江町中川2036番地の1
(43) 公開日	平成23年4月7日(2011.4.7)	(74) 代理人	110000534
審査請求日	平成24年9月27日(2012.9.27)		特許業務法人しんめいセンチュリー
		(72) 発明者	森本 善信
			静岡県浜松市北区細江町中川2036-1
			ローランド株式会社
			内
		(72) 発明者	浅川 信二
			静岡県浜松市北区細江町中川2036-1
			ローランド株式会社
			内

最終頁に続く

(54) 【発明の名称】 DC-DCコンバータ

(57) 【特許請求の範囲】

【請求項1】

一次電池または二次電池から構成される主電池と、その主電池の電圧が供給される負荷とを備えた主電源回路と併用されるDC-DCコンバータであり、

インダクタンス素子を有するインダクタンス手段と、一次電池または二次電池から構成され前記主電池よりも最大電圧が小さい副電池であって直流電流を供給する電流供給手段と、その電流供給手段から前記インダクタンス手段への前記直流電流の供給および停止を、導通または遮断の切り換えによって制御するスイッチング手段と、1周期中に占める信号出力期間の割合であるデューティ比を増減することで前記スイッチング手段の導通期間を増減する変調信号を生成し、その変調信号を前記スイッチング手段へ出力する信号出力手段と、その信号出力手段により出力された変調信号にตอบสนองして前記インダクタンス手段に発生する前記副電池の電圧が昇圧された起電力を整流する整流手段およびその整流された起電力を平滑化し充電する平滑充電手段とを備え、その平滑充電手段により平滑化された起電力を出力電圧として、その出力電圧が前記主電池の電圧よりも高い場合に前記出力電圧を前記負荷へ供給すると共に、その供給する出力電圧を目標電圧に近づけるために前記副電池の電圧を昇圧するDC-DCコンバータであって、

前記主電池の電圧と前記出力電圧とが供給され、前記主電池の電圧を目標電圧として、その目標電圧に対する前記出力電圧の低下量を検出する検出手段と、

その検出手段により検出された低下量が大きくなるに従って、前記信号出力手段が生成する変調信号のデューティ比を単調増加させる指示を行う増加指示手段と、

その増加指示手段により増加が指示された前記デューティ比が1未満の値である所定値以下となる場合には、前記増加指示手段による前記デューティ比の単調増加の指示を許可して、その指示されたデューティ比による変調信号を前記信号出力手段に出力させる一方、

前記増加指示手段により増加が指示された前記デューティ比が前記所定値を超える場合には、前記検出手段により検出された低下量が大きくなるにつれて、前記増加指示手段により増加が指示されたデューティ比を、そのデューティ比が前記所定値に抑制される直線に漸近させることで、前記増加が指示された前記デューティ比を1未満に増加を抑制し、その抑制したデューティ比による変調信号を前記信号出力手段に出力させることで、前記スイッチング手段が導通状態に維持され続けることを抑制する抑制手段とを備えていることを特徴とするDC-DCコンバータ。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明はDC-DCコンバータに関し、特に、従来のDC-DCコンバータと比較して、出力電圧の昇圧が継続される期間を長くすることができるDC-DCコンバータに関するものである。

【背景技術】

【0002】

電池からコイルへの直流電流の供給と停止とを切り換えて、コイルに起電力を発生させることで出力電圧を昇圧するDC-DCコンバータは、例えば、特開2001-103738号公報に記載のものが知られている。この特開2001-103738号公報に記載のDC-DCコンバータに代表される従来のDC-DCコンバータでは、目標電圧と昇圧した出力電圧とを比較して、目標電圧に対する出力電圧の低下をフィードバックすることにより、出力電圧を目標電圧に近づけている。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2001-103738号公報

30

【発明の概要】

【発明が解決しようとする課題】

【0004】

ここで、DC-DCコンバータにおいては、電池の消耗により電池電圧が低下することで、目標電圧に対する出力電圧の低下が大きくなり、その状態が継続すると、フィードバックによって無理な昇圧が行われ、最悪の場合、電池からコイルへ直流電流が供給され続ける事態（導通状態）が発生する。これにより、DC-DCコンバータが昇圧できない状態に陥ることに加え、コイルの焼損、発熱、内部部品の過電流による破損、或いは、DC-DCコンバータ自体の過電流による破損が発生し得る。これを防止するため、上述した従来のDC-DCコンバータでは、電池電圧が低下して、目標電圧に対する出力電圧の低下が大きくなると、その時点で、出力電圧の昇圧を停止する。よって、上述した従来のDC-DCコンバータでは、出力電圧の昇圧が継続される期間が比較的短時間であるという問題があった。

40

【0005】

本発明は、上述した問題点を解決するためになされたものであり、従来のDC-DCコンバータと比較して、出力電圧の昇圧が継続される期間を長くすることができるDC-DCコンバータを提供することを目的としている。

【課題を解決するための手段】

【0006】

この目的を達成するために請求項1記載のDC-DCコンバータは、一次電池または二

50

次電池から構成される主電池と、その主電池の電圧が供給される負荷とを備えた主電源回路と併用されるものであり、インダクタンス素子を有するインダクタンス手段と、一次電池または二次電池から構成され前記主電池よりも最大電圧が小さい副電池であって直流電流を供給する電流供給手段と、その電流供給手段から前記インダクタンス手段への前記直流電流の供給および停止を、導通または遮断の切り換えによって制御するスイッチング手段と、1周期中に占める信号出力期間の割合であるデューティ比を増減することで前記スイッチング手段の導通期間を増減する変調信号を生成し、その変調信号を前記スイッチング手段へ出力する信号出力手段と、その信号出力手段により出力された変調信号にตอบสนองして前記インダクタンス手段に発生する前記副電池の電圧が昇圧された起電力を整流する整流手段およびその整流された起電力を平滑化し充電する平滑充電手段とを備え、その平滑充電手段により平滑化された起電力を出力電圧として、その出力電圧が前記主電池の電圧よりも高い場合に前記出力電圧を前記負荷へ供給すると共に、その供給する出力電圧を目標電圧に近づけるために前記副電池の電圧を昇圧するものであって、前記主電池の電圧と前記出力電圧とが供給され、前記主電池の電圧を目標電圧として、その目標電圧に対する前記出力電圧の低下量を検出する検出手段と、その検出手段により検出された低下量が大きくなるに従って、前記信号出力手段が生成する変調信号のデューティ比を単調増加させる指示を行う増加指示手段と、その増加指示手段により増加が指示された前記デューティ比が1未満の値である所定値以下となる場合には、前記増加指示手段による前記デューティ比の単調増加の指示を許可して、その指示されたデューティ比による変調信号を前記信号出力手段に出力させる一方、前記増加指示手段により増加が指示された前記デューティ比が前記所定値を超える場合には、前記検出手段により検出された低下量が大きくなるにつれて、前記増加指示手段により増加が指示されたデューティ比を、そのデューティ比が前記所定値に抑制される直線に漸近させることで、前記増加が指示された前記デューティ比を1未満に増加を抑制し、その抑制したデューティ比による変調信号を前記信号出力手段に出力させることで、前記スイッチング手段が導通状態に維持され続けることを抑制する抑制手段とを備えている。

10

20

【0007】

なお、変調信号は、信号出力状態および信号停止状態から構成される信号であれば良く、例えば、オンとオフとから構成されるパルス信号や、オンに対応する正半波とオフとから構成される正弦波、矩形波または三角波、或いは、オンに対応する負半波とオフとから構成される正弦波、矩形波または三角波を示すことができる。また、導通状態とは、電流供給手段からスイッチング手段へ直流電流が供給され続ける状態を示している。

30

【0008】

【0009】

【発明の効果】

【0010】

請求項1記載のDC-DCコンバータによれば、一次電池または二次電池から構成される副電池である電流供給手段がインダクタンス手段へ供給する直流電流の減少により、検出手段により検出される低下量が大きくなるに従って、即ち、目標電圧に対する出力電圧の低下量が大きくなるに従って、増加指示手段は、信号出力手段が生成する変調信号のデューティ比を増加させる指示を行う。これにより、スイッチング手段の導通期間を増加させて、平滑充電手段に充電される起電力を増加し、出力電圧を目標電圧へ近づける。ここで、電流供給手段がインダクタンス手段へ供給する直流電流の減少が更に進み、目標電圧に対する出力電圧の低下が更に大きくなると、増加指示手段は、信号出力手段が生成する変調信号のデューティ比を単調増加させる指示を行う。すると、スイッチング手段の導通期間が更に増加する。このとき、抑制手段は、増加指示手段により増加が指示されたデューティ比が1未満の値である所定値以下となる場合には、増加指示手段によるデューティ比の単調増加の指示を許可して、その指示されたデューティ比による変調信号を信号出力手段に出力させる。一方、抑制手段は、増加指示手段により増加が指示されたデューティ比が所定値を超える場合には、検出手段により検出された低下量が大きくなるにつれて、

40

50

増加指示手段により増加が指示されたデューティ比を、そのデューティ比が所定値に抑制される直線に漸近させることで、増加が指示されたデューティ比を1未満に増加を抑制し、その抑制したデューティ比による変調信号を信号出力手段に出力させることで、スイッチング手段が導通状態に維持され続けることを抑制する。即ち、抑制手段は、直流電流が電流供給手段からインダクタンス手段へ供給され続けることを抑制する。これにより、目標電圧に対する出力電圧の低下が大きくなったとしても、出力電圧の昇圧を、停止することなく継続することができる。従って、従来のDC-DCコンバータと比較して、出力電圧の昇圧が継続される期間を長くすることができるという効果がある。また、増加指示手段により増加が指示されたデューティ比が所定値以下となる場合には、出力電圧を目標電圧に近づける昇圧を行う一方、増加指示手段により増加が指示されたデューティ比が所定値を超える場合には、デューティ比を1未満に抑制して、目標電圧に対する出力電圧の低下を許容しつつ、出力電圧の昇圧を継続する。従って、増加指示手段により増加が指示されるデューティ比が所定値を超えるまでは、出力電圧を目標電圧に近づける昇圧を行うというDC-DCコンバータ本来の機能を発揮させた上で、従来のDC-DCコンバータと比較して、出力電圧の昇圧が継続される期間を長くすることができるという効果がある。なお、出力電圧の昇圧が継続する期間を長くすることで、主電池の消耗を抑制して、結果、主電池の使用期間を長くすることができるという効果がある。この請求項1記載のDC-DCコンバータは、負荷に印加する電圧の低下が許容できる装置に対して、特に有効である。

10

【0011】

20

【0012】

また、検出手段は、主電池の電圧を目標電圧として、低下量を検出する。つまり、主電池の電圧値が低下した場合には、検出手段は、その低下した電圧値を目標電圧として、低下量を検出する。これにより、主電池の電圧が低下した場合には、それに伴い、出力電圧を低下させることができる。よって、主電池の電圧の低下に伴い、昇圧された出力電圧が、主電池の電圧よりも相対的に高くなり、主電池に対して副電池が著しく消耗することを防止することができる。従って、副電池の使用期間を長くすることができるという効果がある。また、検出手段は低下した主電池の値を目標電圧にするので、検出手段が予め定められた一定電圧を目標電圧にする場合と比較して、即ち、従来のDC-DCコンバータと比較して、出力電圧の昇圧率を低率に抑制することができる。この結果、従来のDC-DCコンバータと比較して、デューティ比が最大値（最大値は、1未満の値）になるまでの時間を長くすることができる。よって、DC-DCコンバータと併用して用いられる主電池の使用期間を、従来のDC-DCコンバータと比較して、長くすることができるという効果がある。

30

【図面の簡単な説明】

【0013】

【図1】本発明のDC-DCコンバータを使用した電源回路の電氣的構成を示した回路図である。

【図2】歪み回路の入力電圧および出力電圧の関係を示した図である。

【図3】主電源の供給電圧が0ボルトであり、補助電源の直流電圧が12ボルトである場合の各信号波形を示している。

40

【図4】主電源の供給電圧が12ボルトであり、補助電源の直流電圧も12ボルトである場合の各信号波形を示している。

【図5】主電源の供給電圧が12ボルトであり、補助電源の直流電圧が0ボルトである場合の各信号波形を示している。

【図6】主電源に対する補助電源の低下量と反転器から出力されるパルス信号のデューティ比との関係を示した図である。

【発明を実施するための形態】

【0014】

以下、本発明の好ましい実施例について、添付図面を参照して説明する。図1は、本発

50

明のDC-DCコンバータ20を使用した電源回路1の電氣的構成を示した回路図である。電源回路1は、主電源回路10とDC-DCコンバータ20とから構成されている。なお、このDC-DCコンバータ20は、従来のDC-DCコンバータと比較して、出力電圧の昇圧が継続される期間を長くすることができるものである。

【0015】

主電源回路10は、直流電圧を負荷RLへ供給するメイン回路であり、主電源DC1、電圧選択回路11および負荷RLを有している。主電源DC1は、最大12ボルトの直流電圧を供給する直流電源である。なお、本実施形態においては、主電源DC1は、1.5ボルトの一次電池を直列接続して形成している。

【0016】

電圧選択回路11は、主電源DC1から供給される供給電圧とDC-DCコンバータ20から出力される出力電圧との2つの電圧のうち、電圧値が高い方を選択して負荷RLへ供給（印加）する回路である。電圧選択回路11は、ダイオードD1、D2の2つのダイオードから構成されており、ダイオードD1のアノードは、主電源DC1のプラス端子およびDC-DCコンバータ20の抵抗R1に接続され、ダイオードD1のカソードは、負荷RLの一端およびダイオードD2のカソードに接続されている。また、ダイオードD2のアノードは、DC-DCコンバータ20により昇圧した電圧を出力する端子（コンデンサCの一端）に接続され、ダイオードD2のカソードは、負荷RLの一端およびダイオードD1のカソードに接続されている。この接続により、電圧選択回路11は、供給電圧と出力電圧とのうち、高い電圧を選択して、その電圧を負荷RLへ供給する。

【0017】

負荷RLは、直流電圧が印加される場合に動作するものであり、例えば、スピーカを駆動させる駆動装置を例示することができる。なお、負荷RLの他端および主電源DC1のマイナス端子は、グランドされている。

【0018】

DC-DCコンバータ20は、出力電圧（昇圧した電圧）を負荷RLへ補助的に供給するサブ回路であり、昇圧回路21、差分検出回路22、低下検出回路23、歪み回路24および昇圧駆動回路25を有している。

【0019】

昇圧回路21は、直流電圧を昇圧する回路であり、補助電源DC2、コイルL、電界効果トランジスタTr、ショットキーバリアダイオードSDおよびコンデンサCから構成されている。補助電源DC2は、最大4ボルトの直流電圧を供給する直流電源である。

【0020】

コイルLは、補助電源DC2から供給される直流電流を流すための素子であり、一端が、補助電源DC2のプラス端子と接続され、他端が、ショットキーバリアダイオードSDのアノードおよび電界効果トランジスタTrのドレイン端子Dに接続されている。

【0021】

電界効果トランジスタTrは、補助電源DC2からコイルLへ流れる直流電流を制御するスイッチング素子である。ゲート端子Gは、昇圧駆動回路25に接続され、ドレイン端子Dは、コイルLの他端およびショットキーバリアダイオードSDのアノードと接続され、ソース端子Sは、グランドされている。電界効果トランジスタTrは、昇圧駆動回路25から出力されるパルス信号（正の直流電圧）がゲート端子Gに入力すると、ドレイン端子Dとソース端子Sとを導通させる一方、ゲート端子Gにパルス信号が入力されない場合には（昇圧駆動回路25からパルス信号が出力されない場合には）、ドレイン端子Dとソース端子Sとを遮断する。即ち、電界効果トランジスタTrの導通期間は、1週期中に対するパルス信号の出力期間の割合であるデューティ比によって制御される。

【0022】

ショットキーバリアダイオードSDは、スイッチング特性に優れたダイオードであり、アノード端子が、コイルLの他端および電界効果トランジスタTrのドレイン端子Dに接続され、カソード端子が、コンデンサCの一端、差分検出回路22およびダイオードD2

10

20

30

40

50

のアノード端子に接続されている。このショットキーバリアダイオードSDは、コイルLに発生した起電力を整流する素子であり、コンデンサCは、ショットキーバリアダイオードSDによって整流された起電力を充電する素子であることに加え、コイルLに発生した起電力を平滑化する素子である。このコンデンサCの他端は、グランドされている。

【0023】

ここで、昇圧回路21の動作について説明する。昇圧駆動回路25からパルス信号が出力された場合（電界効果トランジスタTrのゲート端子Gにパルス信号が入力された場合）、電界効果トランジスタTrのドレイン端子Dとソース端子Sとが導通して、コイルLに電流が流れ込む。このとき、コイルLはエネルギーを蓄える。そして、昇圧駆動回路25からパルス信号が出力されない状態に切り換わると（電界効果トランジスタTrのゲート端子Gにパルス信号が入力されない状態に切り換わると）、電界効果トランジスタTrのドレイン端子Dとソース端子Sとが遮断する。このとき、コイルLは、電流を維持しようとして、これまで蓄えたエネルギーを放出する。これにより、コイルLには、起電力、即ち、補助電源DC2の直流電圧が昇圧された出力電圧が発生する。この出力電圧が、ショットキーバリアダイオードSDにより整流された後に、コンデンサCに充電されることで、平滑化された出力電圧を負荷RLに印加することができる。

【0024】

差分検出回路22は、主電源DC1から供給される供給電圧を基準として（昇圧の目標電圧として）、その供給電圧に対する出力電圧の差分を検出し、その差分に応じて電圧値を変化させた差分検出電圧を出力する回路である。差分検出回路22は、抵抗R1～R4とオペアンプEoutとから構成されている。抵抗R1の一端は、主電源DC1およびダイオードD1のアノード端子と接続されており、抵抗R1の他端は、オペアンプEoutの反転入力端子および抵抗R2の一端に接続されている。抵抗R2の他端は、オペアンプEoutの出力端子と接続されている。抵抗R3の一端は、コンデンサCの一端およびダイオードD2のアノード端子と接続されており、抵抗R3の他端は、オペアンプEoutの非反転入力端子および抵抗R4の一端と接続されている。そして、抵抗R4の他端は、グランドされている。なお、オペアンプEoutの電源電圧は、主電源DC1の供給電圧を使用しており、最小動作電圧は、5ボルトとなっている。

【0025】

差分検出回路22は、抵抗R1の一端の電圧（主電源DC1の供給電圧）が1.2ボルトであり、抵抗R3の一端の電圧（補助電源DC2の直流電圧）が0ボルトである場合に、即ち、主電源DC1の電圧が補助電源DC2よりも高く、その差が最大である場合に、-1.5ボルトを、差分検出電圧として出力する。また、抵抗R1の一端の電圧（主電源DC1の供給電圧）が1.2ボルトであり、抵抗R3の一端の電圧（補助電源DC2の直流電圧）も1.2ボルトである場合には、即ち、主電源DC1の電圧が補助電源DC2の電圧と同一である場合には、0ボルトを、差分検出電圧として出力する。そして、抵抗R1の一端の電圧（主電源DC1の供給電圧）が0ボルトであり、抵抗R3の一端の電圧（補助電源DC2の直流電圧）が1.2ボルトである場合に、即ち、補助電源DC2の電圧が主電源DC1よりも高く、その差が最大である場合に、+1.5ボルトを、差分検出電圧として出力する。

【0026】

低下検出回路23は、差分検出回路22から出力された差分検出電圧が、比較電圧であるVref電圧に対してどの程度異なるかを検出することで、供給電圧に対する出力電圧の差分の変化量を判定し、その変化量に応じた低下検出電圧を出力する回路である。低下検出回路23は、オペアンプEcoから構成されており、オペアンプEcoの非反転入力端子には、Vref電圧を供給する基準電源DC3が接続されており、オペアンプEcoの反転入力端子には、オペアンプEoutの出力端子および抵抗R2の他端が接続されている。なお、オペアンプEcoの電源電圧は、主電源DC1の供給電圧を使用しており、最小動作電圧は、5ボルトとなっている。また、Vref電圧は、1.5ボルトに設定している。

10

20

30

40

50

【 0 0 2 7 】

低下検出回路 2 3 は、オペアンプ E c o の反転入力端子に入力される差分検出電圧が - 1 . 5 ボルトである場合に、即ち、主電源 D C 1 の電圧が補助電源 D C 2 よりも高く、その差が最大である場合に、+ 3 ボルトの電圧を、低下検出電圧として出力する。また、オペアンプ E c o の反転入力端子に入力される差分検出電圧が 0 ボルトである場合には、即ち、主電源 D C 1 の電圧が補助電源 D C 2 の電圧と同一である場合には、低下検出回路 2 3 は、+ 1 . 5 ボルトの電圧を、低下検出電圧として出力する。オペアンプ E c o の反転入力端子に入力される差分検出電圧が + 1 . 5 ボルトである場合には、即ち、補助電源 D C 2 の電圧が主電源 D C 1 よりも高く、その差が最大である場合には、低下検出回路 2 3 は、0 ボルトの電圧を、低下検出電圧として出力する。なお、主電源 D C 1 の供給電圧が 1 2 ボルトのとき、V r e f 電圧を 1 . 5 ボルトに設定したのは、補助電源 D C 2 の電圧が主電源 D C 1 の供給電圧と同一である場合に、昇圧駆動回路 2 5 から出力されるパルス信号のデューティ比を、0 . 5 (5 0 %) に設定するためである。

10

【 0 0 2 8 】

ここで、オペアンプ E c o から出力される低下検出電圧の最大値は、最小動作電圧である 5 ボルトよりも低い 3 ボルトであるので、主電源 D C 1 の消耗により (主電源 D C 1 の供給電圧の低下により)、オペアンプ E c o の電源電圧が低下しても、オペアンプ E c o は、主電源 D C 1 の消耗の影響を受けず、最大値 3 ボルトの低下検出電圧を出力することができる。よって、主電源 D C 1 が消耗して、主電源 D C 1 の供給電圧が低下しても、低下検出回路 2 3 は、その影響を受けず、供給電圧が 5 ボルトを下回るまでは、主電源 D C 1 の電圧と補助電源 D C 2 の電圧との電圧の差に対応して、低下検出電圧を出力することができる。

20

【 0 0 2 9 】

歪み回路 2 4 は、昇圧駆動回路 2 5 へ入力する可変直流電圧 V b e r が約 0 . 8 ボルトを超えないように、低下検出回路 2 3 から出力された低下検出電圧を歪ませる (可変直流電圧 V b e r を非線形に増加させる) 回路である。歪み回路 2 4 は、抵抗 R 5 およびダイオード D 3 から構成されている。抵抗 R 5 の一端は、オペアンプ E c o の出力端子と接続され、抵抗 R 5 の他端は、ダイオード D 3 のアノード端子および昇圧駆動回路 2 5 と接続されている。ダイオード D 3 のカソード端子は、グランドされている。

【 0 0 3 0 】

ここで、図 2 を参照して、歪み回路 2 4 の動作について説明する。図 2 は、歪み回路 2 4 の入力電圧および出力電圧の関係を示した図である。歪み回路 2 4 は、低下検出回路 2 3 から低下検出電圧が出力されると、その低下検出電圧を、入力電圧として、抵抗 R 5 とダイオード D 3 とで分圧する。このとき、低下検出電圧が増加すると (入力電圧が増加すると)、それに伴い、抵抗 R 5 およびダイオード D 3 に印加される電圧は上昇するが、図 2 に示すように、低下検出電圧が 1 . 8 ボルトとなって、ダイオード D 3 に印加される電圧が約 0 . 8 ボルトとなると、その後、低下検出電圧が増加しても、ダイオード D 3 に印加される電圧は約 0 . 8 ボルトを維持する。この歪み回路 2 4 の動作によって、ダイオード D 3 に印加される電圧、即ち、歪み回路 2 4 の出力電圧 (昇圧駆動回路 2 5 へ入力する可変直流電圧 V b e r) は、約 0 . 8 ボルトを超えることはない。

30

40

【 0 0 3 1 】

昇圧駆動回路 2 5 は、昇圧回路 2 1 の電界効果トランジスタ T r の導通、遮断を切り換えるパルス信号を出力する回路である。昇圧駆動回路 2 5 は、パルス波生成器 P _ S G、ノコギリ波生成器 N _ S G および反転器 C o n v から構成されている。パルス生成器 P _ S G は、デューティ比が可変であるパルス波を生成する生成器である。パルス生成器 P _ S G の非反転入力端子は、ノコギリ波生成器 N _ S G が接続され、パルス生成器 P _ S G の反転入力端子は、歪み回路 2 4 のダイオード D 3 のアノードおよび抵抗 R 5 の他端と接続されている。よって、パルス生成器 P _ S G は、非反転入力端子から入力されるノコギリ波と、反転入力端子から入力される可変直流電圧 V b e r とを比較し、ノコギリ波の振幅値が可変直流電圧 V b e r を超えている期間、パルス波を生成する。ノコギリ波生成器

50

N_{SG}は、最小値がゼロボルト、最大値（波高値）が1.0ボルトであるノコギリ波を生成する生成器である。反転器Convは、パルス波生成器P_{SG}から出力されたパルス波を反転して、パルス信号を出力するものであり、入力端子が、パルス波生成器P_{SG}の出力端子に接続され、出力端子が、電界効果トランジスタTrのゲート端子Gに接続されている。この接続により、昇圧駆動回路25は、パルス生成器P_{SG}の非反転入力端子へ入力されるノコギリ波の振幅値が、パルス生成器P_{SG}の反転入力端子へ入力される可変直流電圧V_{ber}を超えている期間が増えるに連れて、パルス信号のデューティ比を単調増加させる。

【0032】

ここで、図3～5を参照して、DC-DCコンバータ20の動作について説明する。図3～5において、(a)は、パルス生成器P_{SG}の非反転入力端子へ入力されるノコギリ波とパルス生成器P_{SG}の反転入力端子へ入力される可変直流電圧V_{ber}と波形を示した図であり、(b)は、パルス生成器P_{SG}から出力されるパルス波の波形を示した図であり、(c)は、反転器Convから出力されるパルス信号の波形を示した図である。また、図3は、主電源DC1の供給電圧が0ボルトであり、補助電源DC2の直流電圧が12ボルトである場合の、即ち、補助電源DC2の電圧が主電源DC1よりも高く、その差が最大である場合の各信号波形を示し、図4は、主電源DC1の供給電圧が12ボルトであり、補助電源DC2の直流電圧も12ボルトである場合の、即ち、主電源DC1の電圧が補助電源DC2の電圧と同一である場合の各信号波形を示し、図5は、主電源DC1の供給電圧が12ボルトであり、補助電源DC2の直流電圧が0ボルトである場合の、即ち、主電源DC1の電圧が補助電源DC2よりも高く、その差が最大である場合の各信号波形を示している。

【0033】

まず、主電源DC1の供給電圧が0ボルトであり、補助電源DC2の直流電圧が12ボルトである場合について、即ち、図3について説明する。図3に示す場合には、低下検出回路23は、低下検出電圧として0ボルトの電圧を出力するので、図3(a)に示すように、可変直流電圧V_{ber}はゼロボルトとなる。よって、図3(a)に示すように、ノコギリ波の振幅（パルス生成器P_{SG}の非反転入力端子への入力）が、可変直流電圧V_{ber}を超えている期間は常時となり、図3(b)に示すように、パルス生成器P_{SG}は、デューティ比が1(100%)のパルス波を生成する。従って、図3(c)に示すように、反転器Convから出力されるパルス信号のデューティ比は0となる。このとき、電界効果トランジスタTrは遮断状態となるので、昇圧回路21による昇圧は停止状態となる。これにより、DC-DCコンバータ20の出力電圧は、主電源DC1の供給電圧である0ボルトへ近づく。

【0034】

次に、主電源DC1の供給電圧が12ボルトであり、補助電源DC2の直流電圧も12ボルトである場合について、即ち、図4について説明する。図4に示す場合には、低下検出回路23は、低下検出電圧として+1.5ボルトの電圧を出力する。このとき、ダイオードD3に印加される電圧は、0.5ボルトとなるので（図2参照）、図4(a)に示すように、可変直流電圧V_{ber}は0.5ボルトとなる。よって、図4(a)に示すように、ノコギリ波の振幅（パルス生成器P_{SG}の非反転入力端子への入力）が、可変直流電圧V_{ber}を超えている期間は、t₁時～t₂時、t₃時～t₄時、t₅時～t₆時となる。これに合わせて、パルス生成器P_{SG}は、図4(b)に示すように、デューティ比が0.5(50%)のパルス波を生成する。従って、反転器Convから出力されるパルス信号のデューティ比は、図4(c)に示すように、0.5となる。このとき、電界効果トランジスタTrは導通状態と遮断状態とを均等時間で繰り返す。これにより、DC-DCコンバータ20の出力電圧は、12ボルト、即ち、主電源DC1の供給電圧と同一の電圧を維持する。

【0035】

最後に、主電源DC1の供給電圧が12ボルトであり、補助電源DC2の直流電圧が0

10

20

30

40

50

ボルトである場合について、即ち、図5について説明する。図5に示す場合には、低下検出回路23は、低下検出電圧として+3.0ボルトの電圧を出力する。このとき、ダイオードD3に印加される電圧は、0.8ボルトとなるので(図2参照)、図5(a)に示すように、可変直流電圧Vberは0.8ボルトとなる。よって、図5(a)に示すように、ノコギリ波の振幅(パルス生成器P_SGの非反転入力端子への入力)が、可変直流電圧Vberを超えている期間は、t1'時~t2'時、t3'時~t4'時、t5'時~t6'時となる。これに合わせて、パルス生成器P_SGは、図5(b)に示すように、デューティ比が0.2(20%)のパルス波を生成する。従って、反転器Convから出力されるパルス信号のデューティ比は、図5(c)に示すように、0.8となる。これにより、DC-DCコンバータ20の出力電圧は、主電源DC1の供給電圧である12ボルトを目標電圧にして昇圧される。

10

【0036】

上述の結果を、図6を参照して説明する。図6は、主電源DC1に対する補助電源DC2の低下量と反転器Convから出力されるパルス信号のデューティ比との関係を示した図である。図6に示すように、主電源DC1の供給電圧が0ボルトであり、補助電源DC2の直流電圧が12ボルトである場合には、主電源DC1に対する補助電源DC2の低下量は、-12ボルトとなるので、反転器Convから出力されるパルス信号のデューティ比は0となり、これは、図3の結果と同一となる。また、主電源DC1の供給電圧が12ボルトであり、補助電源DC2の直流電圧も12ボルトである場合には、主電源DC1に対する補助電源DC2の低下量は、0ボルトとなるので、反転器Convから出力されるパルス信号のデューティ比は0.5となり、これは、図4の結果と同一となる。最後に、主電源DC1の供給電圧が12ボルトであり、補助電源DC2の直流電圧が0ボルトである場合には、主電源DC1に対する補助電源DC2の低下量は、+12ボルトとなるので、反転器Convから出力されるパルス信号のデューティ比は、そのデューティ比が0.8に維持される直線に漸近する結果となる。即ち、これは、図5の結果と同一となる。

20

【0037】

上述したように、主電源DC1の供給電圧が12ボルトであり、補助電源DC2の直流電圧が0ボルトとなっても、即ち、主電源DC1の電圧が補助電源DC2よりも高く、その差が最大となっても、歪み回路24は、可変直流電圧Vberを0.8ボルトに抑制することで、可変直流電圧Vberが、ノコギリ波の波高値を越えることを防止する。よって、パルス生成器P_SGが生成するパルス波では、デューティ比の最小値を、ゼロよりも大きくすることができる。これにより、歪み回路24は、反転器Convから出力されるパルス信号のデューティ比の最大値が、即ち、電界効果トランジスタTrのゲート端子Gに入力されるパルス信号のデューティ比の最大値が、1(100%)になることを防止して(デューティ比の最大値を1未満に抑制して)、電界効果トランジスタTrが導通状態に維持され続けることを抑制する。言い換えれば、歪み回路24は、直流電流が補助電源DC2からコイルLへ供給され続けることを抑制する。これにより、主電源DC1の供給電圧に対して(目標電圧に対して)、昇圧回路21により昇圧した出力電圧の低下が大きくなったとしても、昇圧回路21による出力電圧の昇圧を、停止することなく継続することができる。従って、本実施形態のDC-DCコンバータ20によれば、従来のDC-DCコンバータと比較して、出力電圧の昇圧が継続される期間を長くすることができる。このDC-DCコンバータ20は、負荷RLに印加する電圧の低下が許容できる装置への使用が、特に有効である。この装置としては、スピーカに印加する電圧の低下が許容できる放音装置(出力される音量の低下が許容できる放音装置)や、電球に印加する電圧の低下が許容できる発光装置(発光の低下が許容できる発光装置)を例示することができる。

30

40

【0038】

また、本実施形態のDC-DCコンバータ20によれば、歪み回路24は、低下検出回路23の低下検出電圧が1.8ボルト未満である場合には(電界効果トランジスタTrのゲート端子Gに入力されるパルス信号のデューティ比が0.8以下の指示となる低下検出電圧が出力された場合には)、可変直流電圧Vberを単調増加して、パルス信号のデューティ比を0.8に維持する。

50

ーティ比を昇圧駆動回路 25 に単調増加させる（歪み回路 24 は、低下検出電圧によるデューティ比の単調増加の指示を許可して、その指示されたデューティ比によるパルス信号を昇圧駆動回路 25 に出力させる）。一方、歪み回路 24 は、低下検出回路 23 の低下検出電圧が 1.8 ボルト以上となった場合には（パルス信号のデューティ比が 0.8 を超える指示の低下検出電圧が出力された場合には）、低下検出回路 23 の低下検出電圧が大きくなるにつれて、可変直流電圧 V_{ber} を、ダイオード D3 の順方向電圧である 0.8 ボルトに漸近させる。言い換えれば、歪み回路 24 は、パルス信号のデューティ比が 0.8 を超える指示の低下検出電圧が出力された場合には、補助電源 DC2 の電圧が主電源 DC1 よりも低くなるにつれて、低下検出電圧により指示されたデューティ比を、そのデューティ比が 0.8 に抑制される直線に漸近させることで、結果、指示されたデューティ比を 0.8（1 未満）に抑制する。これにより、歪み回路 24 は、電界効果トランジスタ Tr が導通状態に維持され続けることを抑制する。よって、パルス信号のデューティ比が 0.8 以下の指示となる低下検出電圧が低下検出回路 23 から出力された場合には、主電源 DC1 の供給電圧に出力電圧を近づける昇圧を行う一方、パルス信号のデューティ比が 0.8 を超える指示の低下検出電圧が低下検出回路 23 から出力された場合には、デューティ比を 0.8 に抑制して、供給電圧に対する出力電圧の低下を許容しつつ、出力電圧の昇圧を継続する。従って本実施形態の DC-DC コンバータ 20 によれば、低下検出電圧により指示されるパルス信号のデューティ比が 0.8 を超えるまでは、主電源 DC1 の供給電圧（目標電圧）に出力電圧を近づける昇圧を行うという DC-DC コンバータ本来の機能を発揮させた上で、従来の DC-DC コンバータと比較して、出力電圧の昇圧が継続される期間を長くすることができる。

10

20

【0039】

また、本実施形態の DC-DC コンバータ 20 によれば、差分検出回路 22 は、主電源 DC1 から供給される供給電圧を基準として（昇圧の目標電圧として）、その供給電圧に対する出力電圧の差分を検出し、その差分に応じて電圧値を変化させた差分検出電圧を出力する。つまり、主電源 DC1 から供給される供給電圧が低下した場合には、差分検出回路 22 は、その低下した供給電圧を目標電圧として、供給電圧に対する出力電圧の差分を検出する。これにより、主電源 DC1 から供給される供給電圧が低下した場合には、それに伴い、昇圧回路 21 で昇圧する出力電圧を低下させることができる。よって、主電源 DC1 から供給される供給電圧の低下に伴い、昇圧された出力電圧が、主電源 DC1 から供給される供給電圧よりも相対的に高くなり、主電源 DC1 に対して補助電源 DC2 が著しく消耗することを防止することができる。従って、補助電源 DC2 の使用期間を長くすることができる。

30

【0040】

上述に加え、更に、本実施形態の電源回路 1 によれば、差分検出回路 22 は低下した供給電圧を目標電圧にするので、差分検出回路 22 が予め定められた一定電圧を目標電圧にする場合と比較して、即ち、従来の DC-DC コンバータと比較して、出力電圧の昇圧率を低率に抑制することができる。よって、従来の DC-DC コンバータと比較して、デューティ比が最大値（最大値は、1 未満の値）になるまでの時間を延長することができる（長くすることができる）。従って、DC-DC コンバータと併用して用いられる主電池の使用期間を、従来の DC-DC コンバータと比較して、長くすることができる。つまり、DC-DC コンバータ 20 と併用して用いられる主電源 DC1 の消耗を抑制して、結果、主電源 DC1 の使用期間を、従来の DC-DC コンバータと比較して、長くすることができる。

40

【0041】

以上、本実施形態に基づき本発明を説明したが、本発明は上記形態に何ら限定されるものではなく、本発明の趣旨を逸脱しない範囲内で種々の変形改良が可能であることは容易に推察できるものである。

【0042】

上述した実施形態の DC-DC コンバータ 20 では、差分検出回路 22、低下検出回路

50

23、歪み回路24および昇圧駆動回路25を、電子デバイスを用いた電子回路で構成したが、これに限られるものではない。即ち、差分検出回路22、低下検出回路23、歪み回路24および昇圧駆動回路25を、中央演算装置(CPU)を用いた信号処理(ソフトウェア)により実現しても良い。具体的には、差分検出回路22の代わりに、主電源DC1から供給される供給電圧を基準として(昇圧の目標電圧として)、その供給電圧に対する出力電圧の差分を検出し、その差分に応じて、例えば振幅値を変化させた差分検出信号を出力する信号処理を行う。次に、低下検出回路23の代わりに、差分検出信号が、比較電圧であるVref電圧に対してどの程度異なるかを検出することで、供給電圧に対する出力電圧の差分の変化量を判定し、その変化量に応じて、例えば振幅値を変化させた低下検出信号を出力する信号処理を行う。そして、歪み回路24の代わりに、低下検出信号を歪ませることで(可変直流電圧Vberを非線形に増加させることで)、可変直流電圧Vberを約0.8ボルトに抑制する信号処理を行う。最後に、昇圧駆動回路25の代わりに、ノコギリ波と可変直流電圧Vberとを入力し、それらを比較して、ノコギリ波が可変直流電圧Vberを超えている期間に応じてパルス波を生成し、その後、パルス波を反転してパルス信号を生成した後に、そのパルス信号を、電界効果トランジスタTrのゲート端子Gへ出力する信号処理を行う構成とすれば良い。この構成によれば、差分検出回路22、低下検出回路23、歪み回路24および昇圧駆動回路25を、電子回路ではなく、信号処理(ソフトウェア)として構成することができるので、DC-DCコンバータ20を小型化することができる。

10

【0043】

20

また、上述した実施形態のDC-DCコンバータ20では、12ボルトの主電源DC1を、1.5ボルトの一次電池を直列接続して形成したが、これに限られるものではなく、主電源DC1を12ボルトの二次電池で構成しても良い。また、補助電源DC2を、4ボルトの二次電池で構成しても良いし、電気二重層コンデンサで構成しても良い。なお、二次電池や電気二重層コンデンサで補助電源DC2を構成した場合には、補助電源DC2を、主電源DC1から供給される直流電源によって充電する構成とすれば良い。

【0044】

また、上述した実施形態のDC-DCコンバータ20では、電界効果トランジスタTrの導通、遮断を制御する信号(ゲート端子Gへ出力する信号)をパルス信号としたが、これに限られるものではない。即ち、電界効果トランジスタTrの導通、遮断を制御する信号は、オンおよびオフから構成される信号であれば良いので、オンに対応する正半波とオフに対応する直流電圧とから構成される正弦波や、矩形波または三角波、或いは、オンに対応する負半波とオフに対応する直流電圧とから構成される正弦波、矩形波または三角波であっても良い。

30

【0045】

また、上述した実施形態のDC-DCコンバータ20では、コイルLに発生した起電力を整流する素子としてショットキーバリアダイオードSDを用いたが、これに限られるものではなく、ショットキーバリアダイオードSDの代わりに、電流を一方向へ流す素子、例えば、高速スイッチング特性を持つ通常のダイオードや電界効果トランジスタ(FET)を用いても良い。また、コイルLも同様に、インダクタとして動作する様々な形状、構成の素子を用いても良い。

40

<その他>

<手段>

技術的思想1記載のDC-DCコンバータは、インダクタンス素子を有するインダクタンス手段と、直流電源を供給する電流供給手段と、その電流供給手段から前記インダクタンス手段への前記直流電流の供給および停止を、導通または遮断の切り換えによって制御するスイッチング手段と、1周期中に占める信号出力期間の割合であるデューティ比を増減することで前記スイッチング手段の導通期間を増減する変調信号を生成し、その変調信号を前記スイッチング手段へ出力する信号出力手段と、その信号出力手段により出力された変調信号にตอบสนองして前記スイッチング手段に発生した起電力を整流する整流手段および

50

その整流された起電力を平滑化し充電する平滑充電手段とを備え、その平滑充電手段により平滑化された起電力を、前記平滑充電手段と並列に接続される負荷へ出力電圧として供給すると共に、その供給する出力電圧を昇圧し、目標電圧に近づけるものであり、前記目標電圧に対する前記出力電圧の低下量を検出する検出手段と、その検出手段により検出された低下量が大きくなるに従って、前記信号出力手段が生成する変調信号のデューティ比を増加させる指示を行う増加指示手段と、その増加指示手段により増加が指示された前記デューティ比の増加を抑制し、その抑制したデューティ比による変調信号を前記信号出力手段に出力させることで、前記スイッチング手段が、前記デューティ比が1となり、導通状態になるまでの時間を遅延する遅延手段とを備えている。

技術的思想2記載のDC-DCコンバータは、技術的思想1記載のDC-DCコンバータにおいて、前記増加指示手段は、前記検出手段により検出された低下量が大きくなるに従って、前記信号出力手段が生成する変調信号のデューティ比を単調増加させる指示を行うものであり、前記遅延手段は、前記増加指示手段により増加が指示された前記デューティ比が1未満の値である所定値以下となる場合には、前記増加指示手段による前記デューティ比の単調増加の指示を許可して、その指示されたデューティ比による変調信号を前記信号出力手段に出力させる一方、前記増加指示手段により増加が指示された前記デューティ比が前記所定値を超える場合には、前記検出手段により検出された低下量が大きくなるにつれて、前記増加指示手段により増加が指示されたデューティ比を、そのデューティ比が前記所定値に抑制される直線に漸近させることで、前記増加が指示された前記デューティ比を1未満に抑制することで、前記スイッチング手段が、前記導通状態になるまでの時間を遅延する。

技術的思想3記載のDC-DCコンバータは、技術的思想1または2に記載のDC-DCコンバータにおいて、前記昇圧した出力電圧とは別に、前記負荷へ直流電源を供給する一次電池または二次電池から構成される主電池を備え、前記電流供給手段は、一次電池または二次電池から構成されるものであり、前記検出手段は、前記主電源から供給される直流電圧を前記目標電圧として、前記低下量を検出する。

<効果>

技術的思想1記載のDC-DCコンバータによれば、電流供給手段がインダクタンス手段へ供給する直流電流の減少により、検出手段により検出される低下量が大きくなるに従って、即ち、目標電圧に対する出力電圧の低下量が大きくなるに従って、増加指示手段は、信号出力手段が生成する変調信号のデューティ比を増加させる指示を行う。これにより、スイッチング手段の導通期間を増加させて、平滑充電手段に充電される起電力を増加し、出力電圧を目標電圧へ近づける。ここで、電流供給手段がインダクタンス手段へ供給する直流電流の減少が更に進み、目標電圧に対する出力電圧の低下が更に大きくなると、増加指示手段は、信号出力手段が生成する変調信号のデューティ比を更に増加させる指示を行う。すると、スイッチング手段の導通期間が更に増加する。このとき、遅延手段は、増加指示手段により増加が指示されたデューティ比の増加を抑制し、その抑制したデューティ比による変調信号を信号出力手段に出力させることで、スイッチング手段が、デューティ比が1となり、導通状態になるまでの時間を遅延する。即ち、遅延手段は、直流電流が電流供給手段からインダクタンス手段へ供給され続けるまでの時間を遅延する。これにより、目標電圧に対する出力電圧の低下が大きくなったとしても、出力電圧の昇圧を、停止することなく継続することができる。従って、従来のDC-DCコンバータと比較して、出力電圧の昇圧が継続される期間を長くすることができるという効果がある。なお、技術的思想1記載のDC-DCコンバータを、直流電源を負荷へ供給する電池(電流供給手段とは別の電池)と併用して使用する場合には、出力電圧の昇圧が継続する期間を長くすることで、その併用する電池の消耗を抑制して、結果、併用する電池の使用期間を長くすることができるという効果がある。この技術的思想1記載のDC-DCコンバータは、負荷に印加する電圧の低下が許容できる装置に対して、特に有効である。

技術的思想2記載のDC-DCコンバータによれば、技術的思想1記載のDC-DCコンバータの奏する効果に加え、遅延手段は、増加指示手段により増加が指示されたデュー

10

20

30

40

50

ティ比が1未満の値である所定値以下となる場合には、増加指示手段によるデューティ比の単調増加の指示を許可して、その指示されたデューティ比による変調信号を信号出力手段に出力させる。一方、遅延手段は、増加指示手段により増加が指示されたデューティ比が所定値を超える場合には、検出手段により検出された低下量が大きくなるにつれて、増加指示手段により増加が指示されたデューティ比を、そのデューティ比が所定値に抑制される直線に漸近させることで、増加が指示されたデューティ比を1未満に抑制する。これにより、遅延手段は、スイッチング手段が導通状態になるまでの時間を遅延する。よって、増加指示手段により増加が指示されたデューティ比が所定値以下となる場合には、出力電圧を目標電圧に近づける昇圧を行う一方、増加指示手段により増加が指示されたデューティ比が所定値を超える場合には、デューティ比を1未満に抑制して、目標電圧に対する出力電圧の低下を許容しつつ、出力電圧の昇圧を継続する。従って、増加指示手段により増加が指示されるデューティ比が所定値を超えるまでは、出力電圧を目標電圧に近づける昇圧を行うというDC-DCコンバータ本来の機能を発揮させた上で、従来のDC-DCコンバータと比較して、出力電圧の昇圧が継続される期間を長くすることができるという効果がある。

10

技術的思想3記載のDC-DCコンバータによれば、技術的思想1または2に記載のDC-DCコンバータの奏する効果に加え、検出手段は、主電池から供給される直流電圧を目標電圧として、低下量を検出する。つまり、主電池から供給される直流電圧の電圧値が低下した場合には、検出手段は、その低下した電圧値を目標電圧として、低下量を検出する。これにより、主電池が供給する直流電圧が低下した場合には、それに伴い、出力電圧を低下させることができる。よって、主電池から供給される直流電圧の低下に伴い、昇圧された出力電圧が、主電池から供給される直流電圧よりも相対的に高くなり、主電池に対して副電池が著しく消耗することを防止することができる。従って、副電池の使用期間を長くすることができるという効果がある。また、検出手段は低下した主電池の電圧値を目標電圧にするので、検出手段が予め定められた一定電圧を目標電圧にする場合と比較して、即ち、従来のDC-DCコンバータと比較して、出力電圧の昇圧率を低率に抑制することができる。この結果、従来のDC-DCコンバータと比較して、デューティ比が最大値（最大値は、1未満の値）になるまでの時間を長くすることができる。よって、DC-DCコンバータと併用して用いられる主電池の使用期間を、従来のDC-DCコンバータと比較して、長くすることができるという効果がある。

20

30

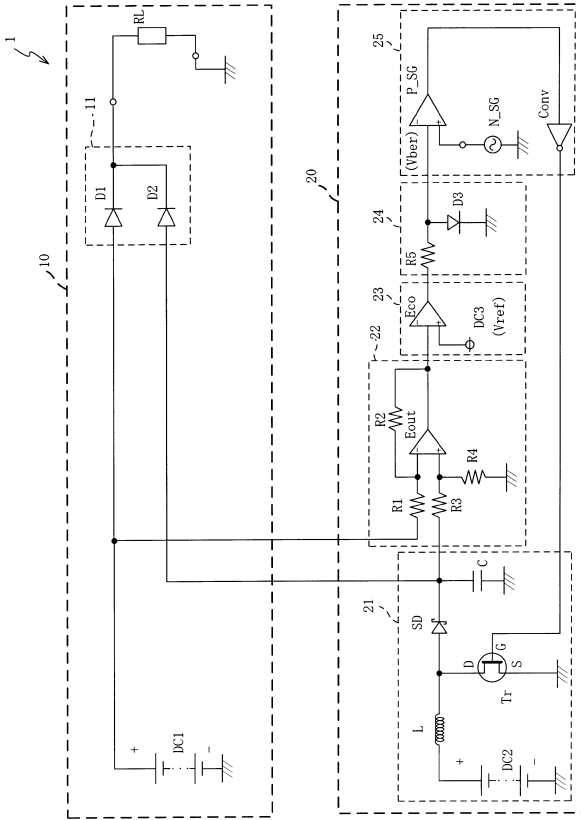
【符号の説明】

【0046】

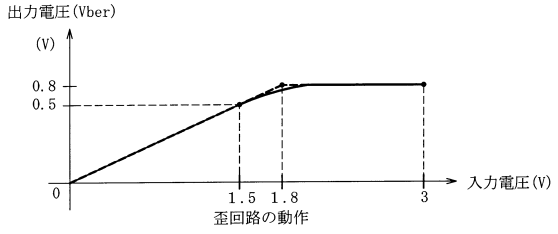
10	主電源回路
20	DC-DCコンバータ
22	差分検出回路（検出手段）
23	低下検出回路（増加指示手段）
24	歪み回路（抑制手段）
25	昇圧駆動回路（信号出力手段）
C	コンデンサ（平滑充電手段）
DC1	主電源（主電池）
DC2	補助電源（電流供給手段、副電池）
L	コイル（インダクタンス手段）
SD	ショットキーバリアダイオード（整流手段）
Tr	電界効果トランジスタ（スイッチング手段）

40

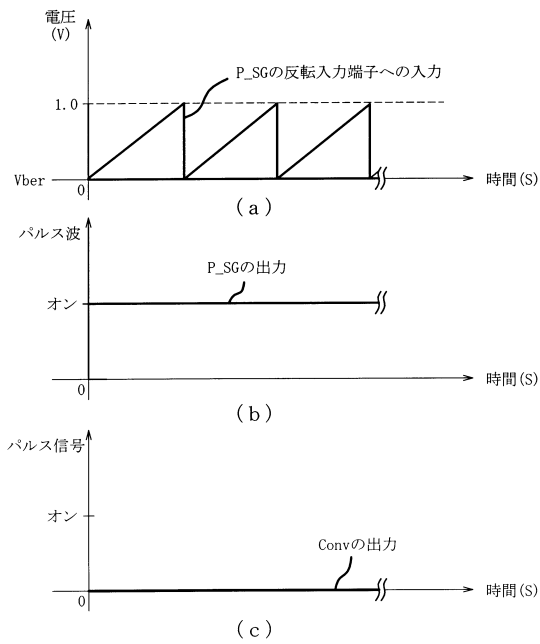
【図1】



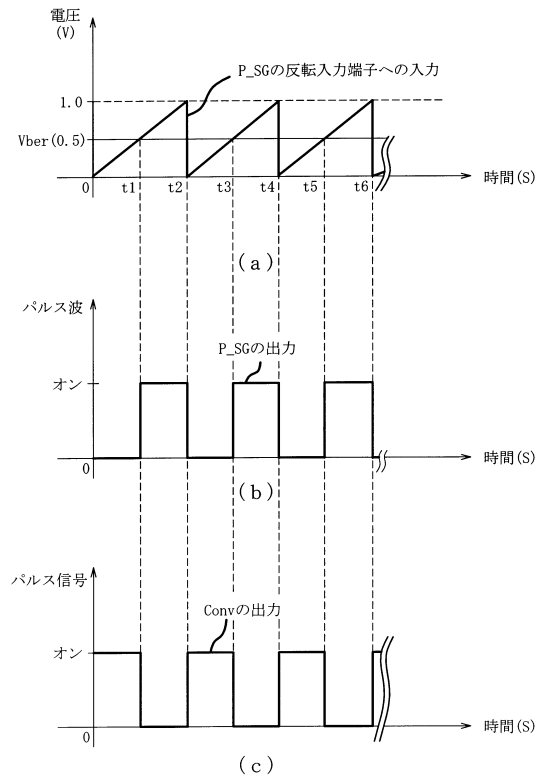
【図2】



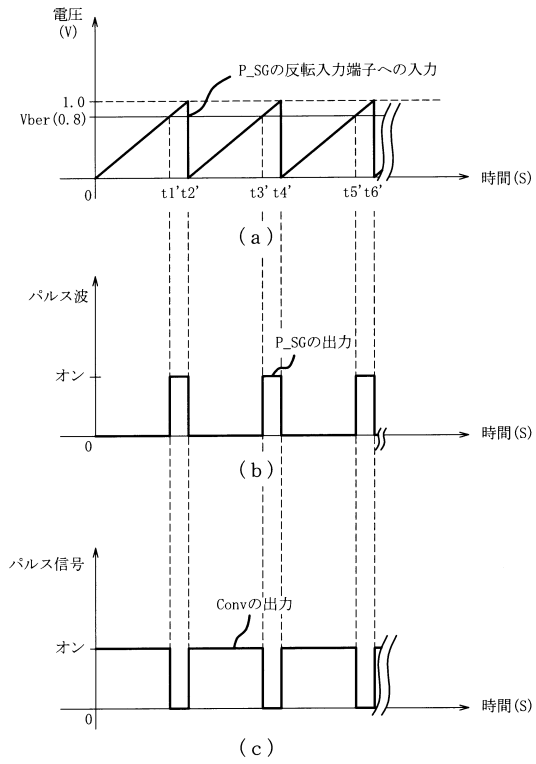
【図3】



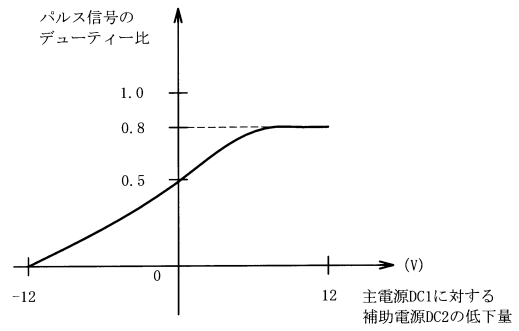
【図4】



【図5】



【図6】



フロントページの続き

審査官 鈴木 重幸

- (56)参考文献 特開2000-217340(JP,A)
特開2003-333836(JP,A)
特開2009-148155(JP,A)
実開平05-070189(JP,U)
特開平06-311608(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H02M 3/00 - 3/44