

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成21年12月24日(2009.12.24)

【公開番号】特開2008-135419(P2008-135419A)

【公開日】平成20年6月12日(2008.6.12)

【年通号数】公開・登録公報2008-023

【出願番号】特願2006-311625(P2006-311625)

【国際特許分類】

H 01 L 33/00 (2006.01)

H 01 S 5/323 (2006.01)

H 01 S 5/343 (2006.01)

【F I】

H 01 L 33/00 C

H 01 S 5/323 6 1 0

H 01 S 5/343 6 1 0

【手続補正書】

【提出日】平成21年11月11日(2009.11.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板上に化合物半導体多層膜を有する半導体物品の製造方法であって、
第1の基板上に、エッチング犠牲層と、化合物半導体多層膜と、第2の基板とを、前記第1の基板側からこの順に備え、且つ前記化合物半導体多層膜に設けられた第1の溝と、前記第1の溝に連結するように前記半導体基板を貫通するように設けられた第2の溝とを有する部材を用意する工程と、

前記第1の溝と前記第2の溝と、を通して、エッチング液と前記エッチング犠牲層とを接触させて、該エッチング犠牲層をエッチングして前記部材から前記化合物半導体基板を分離する工程と、を含むことを特徴とする半導体物品の製造方法。

【請求項2】

前記部材は、前記第1の基板である化合物半導体基板に前記エッチング犠牲層を形成する工程と、

前記エッチング犠牲層上に前記化合物半導体多層膜を形成する工程と、
前記化合物半導体多層膜に前記第1の溝を、前記エッチング犠牲層が露出するように形成する工程と、

前記第2の溝を備え、且つ前記絶縁膜を有する前記第2の基板である半導体基板を用意する工程と、

前記化合物半導体基板と前記半導体基板とを、前記第1の溝と前記第2の溝とが連結するように貼り合わせる工程と、を経て用意されることを特徴とする請求項1記載の半導体物品の製造方法。

【請求項3】

前記第1の基板である化合物半導体基板と前記エッチング犠牲層との間に、前記エッチング液による前記化合物半導体基板のエッチングをストップするための層であるエッチング・ストップ層を有する請求項1又は2に記載の半導体物品の製造方法。

【請求項4】

前記絶縁膜には、前記第1及び第2の溝に連結する第3の溝が設けられている請求項2又は3に記載の半導体物品の製造方法。

【請求項5】

前記部材は、

前記第1の基板である化合物半導体基板に前記エッチング犠牲層を形成する工程と、前記エッチング犠牲層上に前記化合物半導体多層膜を形成する工程と、前記絶縁膜を有する前記第2の基板である半導体基板を用意する工程と、前記化合物半導体基板と前記半導体基板とを貼り合わせる工程と、前記半導体基板に前記第2の溝を形成する工程と、前記絶縁膜に前記第3の溝を形成する工程と、

前記エッチング犠牲層が露出するように、前記化合物半導体多層膜に前記第1の溝を形成する工程と、を経て用意されることを特徴とする請求項1記載の半導体物品の製造方法。

【請求項6】

化合物半導体基板と半導体基板とを貼り合わせる工程と、を含み形成される半導体物品の製造方法であって、

化合物半導体基板と半導体基板とを用意する工程と、前記化合物半導体基板上にエッチング・ストップ層と、エッチング犠牲層と、活性層とを含む化合物半導体多層膜と、ミラー層と、を、該化合物半導体基板側からこの順に形成する工程と、

前記化合物半導体多層膜に、前記エッチング犠牲層が露出するように第1の溝を設けて、該化合物半導体多層膜を島状に分割する工程と、

前記半導体基板を貫通する第2の溝を形成する工程と、

前記半導体基板に設けられた前記第2の溝と、前記第1の溝とが連結するように、有機材料膜を介して前記化合物半導体基板と前記半導体基板とを貼り合わせて、部材を形成する工程と、

前記エッチング犠牲層とエッチング液とを接触させて、該エッチング犠牲層をエッチングして前記部材から前記化合物半導体基板を分離する工程と、

前記半導体基板上の前記化合物半導体多層膜を用いて、発光素子を形成する工程と、を含むことを特徴とする半導体物品の製造方法。

【請求項7】

請求項1から6のいずれか1項に記載の半導体物品の製造方法を用いて製造されたLED又はILEDを含むアレイ。

【請求項8】

第1の基板上に該第1の基板側から分離層と、発光層とをこの順に成膜し、該発光層が内側に位置するように、前記第1の基板と第2の基板に貼り合わせて貼り合わせ部材を形成し、前記分離層をエッチング除去することにより前記発光層を前記第2の基板に転写する発光素子の製造方法であって、

前記第1の基板上の前記分離層と前記発光層とからなる組を1対として、この組をn回(nは2以上の自然数である。)繰り返して成膜する工程と、

最表面の発光層のみを複数の島状にパターニングした後で、前記第1の基板と前記第2の基板とを貼り合わせて貼り合わせ構造体を形成する工程と、

前記島状のパターニングが行われていることによって前記貼り合わせ構造体に形成されている空間に、エッチング液を浸透させて、前記分離層と前記エッチング液とを接触させて、前記島状の発光層を選択的に前記第2の基板に転写する工程と、を含むことを特徴とする発光素子の製造方法。

【請求項9】

第1の半導体基板の表面に分離層と、発光層と、DBR層と、をこの順に成膜し、これを半導体回路が形成された第2の基板に絶縁膜を介して貼り合わせる工程と、

前記分離層をエッチング除去することにより前記第1の基板の発光層及びDBR層を前

記第2の基板に転写する工程と、

転写された前記発光層を複数の発光部にアレイ化する工程と、

複数の前記発光部と、該発光部の点灯を制御するための前記半導体回路の電極部分とを電気的に接続する工程と、を含むことを特徴とするLEDアレイの製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

第1の本発明に係る半導体基板上に化合物半導体多層膜を有する半導体物品の製造方法は、第1の基板（代表的には化合物半導体基板）上に、エッチング犠牲層と、化合物半導体多層膜と、第2の基板（代表的には半導体基板）とを、前記第1の基板側からこの順に備え、且つ前記化合物半導体多層膜に設けられた第1の溝と、前記第1の溝に連結するように前記半導体基板を貫通するように設けられた第2の溝とを有する部材を用意する工程と、及び前記第1の溝と前記第2の溝と、を通して、エッチング液と前記エッチング犠牲層とを接触させて、該エッチング犠牲層をエッチングして前記部材から前記化合物半導体基板を分離する工程と、を含むことを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

また、第2の本発明は、化合物半導体基板と半導体基板とを貼り合わせる工程と、を含み形成される半導体物品の製造方法であって、化合物半導体基板と半導体基板とを用意する工程と、前記化合物半導体基板上にエッチング・ストップ層と、エッチング犠牲層と、活性層と、を含む化合物半導体多層膜と、ミラー層と、を、該化合物半導体基板側からこの順に形成する工程と、前記化合物半導体多層膜に、前記エッチング犠牲層が露出するように第1の溝を設けて、該化合物半導体多層膜を島状に分割する工程と、前記半導体基板を貫通する第2の溝を形成する工程と、前記半導体基板に設けられた前記第2の溝と、前記第1の溝とが連結するように、有機材料膜を介して前記化合物半導体基板と前記半導体基板とを貼り合わせて、部材を形成する工程と、前記エッチング犠牲層とエッチング液とを接触させて該エッチング犠牲層をエッチングして前記部材から前記化合物半導体基板を分離する工程と、前記半導体基板上の前記化合物半導体多層膜を用いて、LED素子を形成する工程と、を含むことを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正の内容】

【0024】

また、第6の本発明は、第1の基板上に該第1の基板側から分離層と、発光層とをこの順に成膜し、該発光層が内側に位置するように、前記第1の基板と第2の基板に貼り合わせて貼り合わせ部材を形成し、前記分離層をエッチング除去することにより前記発光層を前記第2の基板に転写する発光素子の製造方法であって、前記第1の基板上の前記分離層と前記発光層とからなる組を1対として、この組をn回（nは2以上の自然数である。）繰り返して成膜する工程と、最表面の発光層のみを複数の島状にパターニングした後で、前記第1の基板と前記第2の基板とを貼り合わせて貼り合わせ構造体を形成する工程と、前記島状のパターニングが行われていることによって前記貼り合わせ構造体に形成されて

いる空間に、エッチング液を浸透させて、前記分離層と前記エッチング液とを接触させて、前記島状の発光層を選択的に前記第2の基板に転写する工程と、を含むことを特徴とする。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0028

【補正方法】変更

【補正の内容】

【0028】

さらにまた、別の本発明は、第1の半導体基板の表面に分離層と、発光層と、DBR層と、をこの順に成膜し、これを半導体回路が形成された第2の基板に絶縁膜を介して貼り合わせる工程と、前記分離層をエッチング除去することにより前記第1の基板の発光層及びDBR層を前記第2の基板に転写する工程と、転写された前記発光層を複数の発光部にアレイ化する工程と、複数の前記発光部と、該発光部の点灯を制御するための前記半導体回路の電極部分とを電気的に接続する工程と、を含むことを特徴とするLEDアレイの製造方法である。