

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200610101627.1

[51] Int. Cl.

H01L 27/12 (2006.01)

H01L 21/84 (2006.01)

G06K 19/077 (2006.01)

[43] 公开日 2007 年 1 月 10 日

[11] 公开号 CN 1893094A

[22] 申请日 2006.6.30

[21] 申请号 200610101627.1

[30] 优先权

[32] 2005.6.30 [33] JP [31] 2005-193202

[71] 申请人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

[72] 发明人 渡边康子 丸山纯矢 守屋芳隆

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 张雪梅 梁永

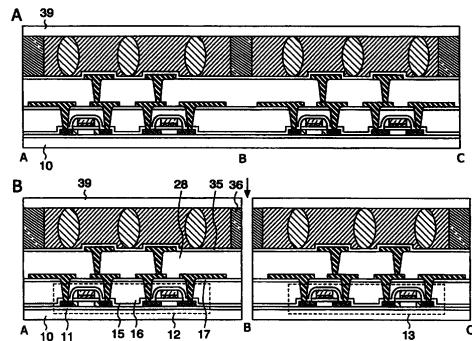
权利要求书 6 页 说明书 19 页 附图 12 页

[54] 发明名称

半导体器件以及其制造方法

[57] 摘要

本发明的目的在于提供一种半导体器件，其中提高了阻挡性，实现了小型化、薄型化、以及轻量化，具有柔性。本发明提供通过在一对衬底内侧的空间设置包括多个晶体管的叠层体来抑制有害物质的侵入，以提高了阻挡性的半导体器件。此外，本发明提供通过使用一对由磨削和抛光而实现了薄膜化的衬底，实现了小型化、薄型化、轻量化的半导体器件。此外，提供一种具有柔性以实现了高附加价值化的半导体器件。



1. 一种半导体器件，包括：

在第一衬底上的晶体管；

在所述晶体管上的第一绝缘层；

通过设置在所述第一绝缘层中的开口电连接到所述晶体管的源极或漏极的导电层；

在所述导电层上的第二绝缘层；以及

在所述第二绝缘层上的第二衬底，

其中，所述第一衬底和所述第二衬底每个的厚度为  $100\mu m$  或更薄。

2. 根据权利要求 1 所述的半导体器件，其中所述第一衬底和所述第二衬底中的至少一个为玻璃衬底。

3. 根据权利要求 1 所述的半导体器件，其中在所述第一衬底和所述第二衬底之间设置有密封材料和间隔物中的至少一个。

4. 一种半导体器件，包括：

在第一衬底上的晶体管；

在所述晶体管上的第一绝缘层；

通过设置在所述第一绝缘层中的开口电连接到所述晶体管的源极或漏极的第一导电层；

在所述第一导电层上的第二绝缘层；

通过设置在所述第二绝缘层中的开口电连接到所述第一导电层的第二导电层；

在所述第二导电层上的第三绝缘层；以及

在所述第三绝缘层上的第二衬底，

其中，所述第一衬底和所述第二衬底每个的厚度为  $100\mu m$  或更薄。

5. 根据权利要求 4 所述的半导体器件，其中所述第一衬底和所述第二衬底中的至少一个为玻璃衬底。

6. 根据权利要求 4 所述的半导体器件，其中在所述第一衬底和所述第二衬底之间设置有密封材料和间隔物中的至少一个。

7. 一种半导体器件，包括：

在第一衬底的一个表面上的包括半导体层、第一绝缘层及第一导

电层的晶体管；

在所述晶体管上的第二绝缘层；

通过设置在所述第二绝缘层中的开口电连接到所述晶体管的源极或漏极的第二导电层；

电连接到所述第一导电层或所述第二导电层的第一端子部分；

在所述第二绝缘层及所述第二导电层上的第三绝缘层；

在所述第三绝缘层上的第二衬底；

第三衬底；

在所述第三衬底的一个表面上的第三导电层；

电连接到所述第三导电层的第二端子部分；以及

在所述第一衬底的另一个表面上的第四导电层，

其中，所述第四导电层通过设置在所述第一衬底、所述第一绝缘层和所述第二绝缘层中的开口电连接到所述第一端子部分，

其中，所述第二端子部分电连接到所述第四导电层，

其中，所述第一衬底的另一个表面和所述第三衬底的一个表面互相对地设置，

其中，所述第一端子部分和所述第二端子部分互相重叠，

其中，所述第一衬底和所述第二衬底每个的厚度为  $100\mu\text{m}$  或更薄。

8. 根据权利要求 7 所述的半导体器件，其中所述第一衬底和所述第二衬底中的至少一个为玻璃衬底。

9. 根据权利要求 7 所述的半导体器件，其中在所述第一衬底和所述第二衬底之间设置有密封材料和间隔物中的至少一个。

10. 根据权利要求 7 所述的半导体器件，其中所述第二端子部分通过各向异性导电层和凸块中的至少一个电连接到所述第四导电层。

11. 一种半导体器件，包括：

在第一衬底的一个表面上的包括半导体层、第一绝缘层及第一导电层的晶体管；

在所述晶体管上的第二绝缘层；

通过设置在所述第二绝缘层中的开口电连接到所述晶体管的源极或漏极的第二导电层；

电连接到所述第一导电层或所述第二导电层的第一端子部分；

在所述第二绝缘层及所述第二导电层上的第三绝缘层；  
其一个表面接触所述第三绝缘层地设置的第二衬底；  
第三衬底；  
在所述第三衬底的一个表面上的第三导电层；  
电连接到所述第三导电层的第二端子部分；以及  
在所述第二衬底的另一个表面上的第四导电层，  
其中，所述第四导电层通过设置在所述第二衬底和所述第三绝缘层中的开口电连接到所述第一端子部分，  
其中，所述第二端子部分电连接到所述第四导电层，  
其中，所述第二衬底的另一个表面和所述第三衬底的一个表面互相对地设置，  
其中，所述第一端子部分和所述第二端子部分互相重叠，  
其中，所述第一衬底和所述第二衬底每个的厚度为  $100\mu\text{m}$  或更薄。

12. 根据权利要求 11 所述的半导体器件，其中所述第一衬底和所述第二衬底中的至少一个为玻璃衬底。

13. 根据权利要求 11 所述的半导体器件，其中在所述第一衬底和所述第二衬底之间设置有密封材料和间隔物中的至少一个。

14. 根据权利要求 11 所述的半导体器件，其中所述第二端子部分通过各向异性导电层和凸块中的至少一个电连接到所述第四导电层。

15. 一种半导体器件的制造方法，包括以下步骤：

在第一衬底的一个表面上形成晶体管；  
在所述晶体管上形成第一绝缘层；  
形成导电层，其通过设置在所述第一绝缘层中的开口电连接到所述晶体管的源极或漏极；  
在所述导电层上形成第二绝缘层；  
在所述第二绝缘层上设置第二衬底，以使所述第二绝缘层的表面和所述第二衬底的一个表面接触；  
使所述第一衬底的另一个表面及所述第二衬底的另一个表面减薄，直到所述第一衬底和所述第二衬底每个的厚度为  $100\mu\text{m}$  或更薄；  
通过切割所述第一衬底、所述第一绝缘层、所述第二绝缘层及所述第二衬底，形成包括所述第一衬底、所述晶体管及所述第二衬底的

叠层体。

16. 根据权利要求 15 所述的半导体器件的制造方法，其中在所述第一衬底和所述第二衬底之间形成密封材料和间隔物中的至少一个。

17. 一种半导体器件的制造方法，包括以下步骤：

在第一衬底的一个表面上形成晶体管；

在所述晶体管上形成第一绝缘层；

形成第一导电层，其通过设置在所述第一绝缘层中的开口电连接到所述晶体管的源极或漏极；

在所述第一导电层上形成第二绝缘层；

形成第二导电层，其通过设置在所述第二绝缘层中的开口电连接到所述第一导电层；

在所述第二导电层上形成第三绝缘层；

在所述第三绝缘层上设置第二衬底，以使所述第三绝缘层的表面和所述第二衬底的一个表面接触；

使所述第一衬底的另一个表面及所述第二衬底的另一个表面减薄，直到所述第一衬底和所述第二衬底每个的厚度为  $100\mu\text{m}$  或更薄；

通过切割所述第一衬底、所述第一绝缘层、所述第二绝缘层、所述第三绝缘层及所述第二衬底，形成包括所述第一衬底、所述晶体管及所述第二衬底的叠层体。

18. 根据权利要求 17 所述的半导体器件的制造方法，其中在所述第一衬底和所述第二衬底之间形成密封材料和间隔物中的至少一个。

19. 一种半导体器件的制造方法，包括以下步骤：

在第一衬底的一个表面上形成包括半导体层、第一绝缘层及第一导电层的晶体管；

在所述晶体管上形成第二绝缘层；

形成第二导电层，其通过设置在所述第二绝缘层中的开口电连接到所述晶体管的源极或漏极，并且形成电连接到所述第二导电层的第一端子部分；

在所述第二绝缘层、所述第二导电层及所述第一端子部分上形成第三绝缘层；

在所述第三绝缘层上设置第二衬底，以使所述第三绝缘层的表面和所述第二衬底的一个表面接触；

使所述第一衬底的另一个表面及所述第二衬底的另一个表面减薄，直到所述第一衬底和所述第二衬底每个的厚度为  $100\mu\text{m}$  或更薄；

在所述第一衬底的另一个表面上形成重叠于所述第一端子部分的第三导电层；

通过向所述第三导电层照射激光束形成露出所述第一端子部分的开口并且对于所述开口充填所述第三导电层；

设置第三衬底，以使所述第一衬底的另一个表面和设置有第二端子部分和第四导电层的第三衬底的一个表面互相相对，并且所述第三导电层和所述第二端子部分互相电连接。

20. 根据权利要求 19 所述的半导体器件的制造方法，其中在所述第一衬底和所述第二衬底之间形成密封材料和间隔物中的至少一个。

21. 一种半导体器件的制造方法，包括以下步骤：

在第一衬底的一个表面上形成包括半导体层、第一绝缘层及第一导电层的晶体管；

在所述晶体管上形成第二绝缘层；

形成第二导电层，其通过设置在所述第二绝缘层中的开口电连接到所述晶体管的源极或漏极，并且形成电连接到所述第二导电层的第一端子部分；

在第二绝缘层、所述第二导电层及所述第一端子部分上形成第三绝缘层；

在所述第三绝缘层上设置第二衬底，以使所述第三绝缘层的表面和所述第二衬底的一个表面接触；

使所述第一衬底的另一个表面及所述第二衬底的另一个表面减薄，直到所述第一衬底和所述第二衬底每个的厚度为  $100\mu\text{m}$  或更薄；

在所述第二衬底的另一个表面上形成重叠于所述第一端子部分的第三导电层；

通过向所述第三导电层照射激光束形成露出所述第一端子部分的开口并且对于所述开口充填所述第三导电层；以及

设置第三衬底，以使所述第二衬底的另一个表面和设置有第二端子部分和第四导电层的第三衬底的一个表面相互相对地设置，并且所

---

述第三导电层和所述第二端子部分互相电连接。

22. 根据权利要求 21 所述的半导体器件的制造方法，其中在所述第一衬底和所述第二衬底之间形成密封材料和间隔物中的至少一个。

## 半导体器件以及其制造方法

### 技术领域

本发明涉及半导体器件以及其制造方法。半导体器件相当于包括晶体管的器件。

### 背景技术

现正展开着对包括晶体管的半导体器件的开发。在这种半导体器件中，积极地展开了对能够无线发送及接收数据的半导体器件的开发。这种半导体器件称作 RFID(无线射频识别；Radio Frequency Identification)、RF 芯片、RF 标签(tag)、IC 芯片、IC 标签、IC 标记(label)、无线芯片、无线标签、电子芯片、电子标签、无线处理器、以及无线存储器等(例如，参见专利文献 1)，已经在一部分领域开始应用。

[专利文献 1] 日本专利申请公开 2004-282050 号公报

### 发明内容

本发明的目的在于提供一种半导体器件，其中通过提高阻挡性以提高了可靠性。

此外，本发明的目的在于提供一种半导体器件，其中通过实现小型化、薄型化、轻量化而实现了高附加价值化。

此外，本发明的目的在于提供一种半导体器件，其中通过给予柔 性而实现了高附加价值化。

本发明的特征在于包括多个晶体管的叠层体设置在一对衬底内侧的空间中。根据上述特征，可以抑制有害物质的侵入，以提高阻挡性。由于该一对衬底有利于遮挡有害物质从外部侵入，所以可以提高阻挡性。此外，通过提高阻挡性可以提高可靠性。

此外，本发明的特征在于使用一对通过进行磨削及抛光而实现了薄型化(薄膜化)的衬底。根据上述特征，可以提供实现了小型化、薄型化、轻量化的半导体器件。

此外，本发明可以给予柔性，以可以实现高附加价值化。这种柔 性是由衬底的薄膜化而实现的附加价值。

本发明的半导体器件包括：设置在第一衬底上的晶体管；设置在

晶体管上的第一绝缘层；通过设置在第一绝缘层中的开口部分电连接到晶体管的源极或漏极的第一导电层（相当于源极布线或漏极布线）；设置在第一导电层上的第二绝缘层；以及设置在第二绝缘层上的第二衬底。晶体管具有半导体层、绝缘层（相当于栅极绝缘层）及导电层（相当于栅电极）。

本发明的半导体器件包括：设置在第一衬底上的晶体管；设置在晶体管上的第一绝缘层；通过设置在第一绝缘层中的开口部分电连接到晶体管的源极或漏极的第一导电层（相当于源极布线或漏极布线）；设置在第一导电层上的第二绝缘层；通过设置在第二绝缘层中的开口部分电连接到第一导电层的第二导电层；设置在第二导电层上的第三绝缘层；以及设置在第三绝缘层上的第二衬底。晶体管具有半导体层、绝缘层（相当于栅极绝缘层）及导电层（相当于栅电极）。

本发明的半导体器件包括：设置在第一衬底的一个表面上并且具有半导体层、第一绝缘层及第一导电层的晶体管；设置在晶体管上的第二绝缘层；通过设置在第二绝缘层中的开口部分电连接到晶体管的源极或漏极的第二导电层；设置在与第一导电层或第二导电层相同的层上的第一端子部分；设置在第二绝缘层和第二导电层上的第三绝缘层；设置在第三绝缘层上的第二衬底；第三衬底；设置在第三衬底的一个表面上的第三导电层；设置在与第三导电层相同的层上的第二端子部分；以及设置在第一衬底的另一个表面上的第四导电层。

在具有上述结构的半导体器件中，第四导电层通过设置在第一衬底和第二绝缘层中的开口部分电连接到第一端子部分。第二端子部分通过各向异性导电层和凸块的一方或双方电连接到第四导电层。第一衬底的另一个表面和第三衬底的一个表面相对地设置第一衬底和第三衬底。第一端子部分和第二端子部分重叠地设置。

本发明的半导体器件包括：设置在第一衬底上并且具有半导体层、第一绝缘层及第一导电层的晶体管；设置在晶体管上的第二绝缘层；通过设置在第二绝缘层中的开口部分电连接到晶体管的源极或漏极的第二导电层；设置在与第一导电层或第二导电层相同的层中的第一端子部分；设置在第二绝缘层和第二导电层上的第三绝缘层；使其一个表面接触到第三绝缘层地设置的第二衬底；第三衬底；设置在第三衬底的一个表面上的第三导电层；设置在与第三导电层相同的层上

的第二端子部分；以及设置在第二衬底的另一个表面上的第四导电层。

在具有上述结构的半导体器件中，第四导电层通过设置在第二衬底和第三绝缘层中的开口部分电连接到第一端子部分。此外，第二端子部分通过各向异性导电层和凸块的一方或双方电连接到第四导电层。第二衬底的另一个表面和第三衬底的一个表面相对地设置第二衬底和第三衬底。第一端子部分和第二端子部分重叠地设置。

此外，在具有上述结构的半导体器件中，第一衬底和第二衬底都是玻璃衬底。此外，第一衬底和第二衬底的各个厚度是 $100\mu\text{m}$ 或更薄，优选是 $50\mu\text{m}$ 或更薄，更优选是 $2\mu\text{m}$ 或更厚。

此外，在具有上述结构的半导体器件中，在第一衬底和第二衬底之间设置有密封材料。此外，在具有上述结构的半导体器件中，在第一衬底和第二衬底之间设置有间隔物。

本发明的半导体器件的制造方法包括以下步骤：在第一衬底的一个表面上形成晶体管；在晶体管上形成第一绝缘层；通过设置在第一绝缘层中的开口部分电连接到晶体管的源极或漏极地形成第一导电层；在第一导电层上形成第二绝缘层；在第二绝缘层上设置第二衬底，并使第二绝缘层的表面和第二衬底的一个表面接触；磨削第一衬底的另一个表面和第二衬底的另一个表面；抛光已经磨削了的第一衬底的另一个表面和第二衬底的另一个表面；以及通过切断第一衬底、第一绝缘层、第二绝缘层及第二衬底，以形成包括第一衬底、晶体管及第二衬底的叠层体。

此外，除了上述步骤以外，还包括形成半导体层、绝缘层（相当于栅极绝缘层）及导电层（相当于栅电极）作为晶体管的步骤。

本发明的半导体器件的制造方法包括以下步骤：在第一衬底的一个表面上形成晶体管；在晶体管上形成第一绝缘层；通过设置在第一绝缘层中的开口部分电连接到晶体管的源极或漏极地形成第一导电层；在第一导电层上形成第二绝缘层；通过设置在第二绝缘层中的开口部分电连接到第一导电层地形成第二导电层；在第二导电层上形成第三绝缘层；在第三绝缘层上设置第二衬底，并使第三绝缘层的表面和第二衬底的一个表面接触；对于第一衬底的另一个表面和第二衬底的另一个表面进行磨削和抛光的一方或双方；以及通过切断第一衬

底、第一绝缘层、第二绝缘层、第三绝缘层及第二衬底，以形成包括第一衬底、晶体管及第二衬底的叠层体。

此外，除了上述步骤以外，还包括形成半导体层、绝缘层（相当于栅极绝缘层）及导电层（相当于栅电极）作为晶体管的步骤。

本发明的半导体器件的制造方法包括以下步骤：在第一衬底的一个表面上形成包括半导体层、第一绝缘层及第一导电层的晶体管；在晶体管上形成第二绝缘层；通过设置在第二绝缘层中的开口部分电连接到晶体管的源极或漏极地形成第二导电层，并且在与第二导电层相同的层上形成第一端子部分；在第二绝缘层、第二导电层及第一端子部分上形成第三绝缘层；在第三绝缘层上设置第二衬底，并使第三绝缘层的表面和第二衬底的一个表面接触；对于第一衬底的另一个表面和第二衬底的另一个表面进行磨削和抛光的一方或双方；在第一衬底的另一个表面上重叠于第一端子部分地形成第三导电层；通过向第三导电层照射激光束形成开口部分，以使第一端子部分露出，并且对于该开口部分充填第三导电层；以及第一衬底的另一个表面和设置有第二端子部分和第四导电层的第三衬底的一个表面相对地设置第三衬底，以使第三导电层和第二端子部分电连接。

本发明的半导体器件的制造方法包括以下步骤：在第一衬底的一个表面上形成包括半导体层、第一绝缘层及第一导电层的晶体管；在晶体管上形成第二绝缘层；通过设置在第二绝缘层中的开口部分电连接到晶体管的源极或漏极地形成第二导电层，并且在与第二导电层相同的层上形成第一端子部分；在第二绝缘层、第二导电层及第一端子部分上形成第三绝缘层；在第三绝缘层上设置第二衬底，并使第三绝缘层的表面和第二衬底的一个表面接触；对于第一衬底的另一个表面和第二衬底的另一个表面进行磨削和抛光的一方或双方；在第二衬底的另一个表面上重叠于第一端子部分地形成第三导电层；通过向第三导电层照射激光束形成开口部分，以使第一端子部分露出，并且对于该开口部分充填第三导电层；以及第二衬底的另一个表面和设置有第二端子部分和第四导电层的第三衬底的一个表面相对地设置第三衬底，以使第三导电层和第二端子部分电连接。

在具有上述步骤的半导体器件的制造方法中，磨削第一衬底的另一个表面和第二衬底的另一个表面并使第一衬底和第二衬底的厚度为

100 $\mu\text{m}$  或更薄。此外，抛光已经磨削了的第一衬底的另一个表面和第二衬底的另一个表面并使第一衬底和第二衬底的厚度为 50 $\mu\text{m}$  或更薄。

根据本发明，对于一对衬底之间的元件可以防止有害物质侵入，从而可以抑制元件的劣化或破坏。因此，可以提高可靠性。此外，由于使用通过进行磨削和抛光成为薄型化（薄膜化）了的衬底，所以可以提供实现了小型化、薄型化、轻量化的半导体器件。此外，由于使用成为薄型化（薄膜化）的衬底，所以可以使半导体器件具有柔性，从而可以实现高附加价值化。

#### 附图说明

图 1 是说明本发明的半导体器件及其制造方法的图；

图 2A 和 2B 是说明本发明的半导体器件及其制造方法的图；

图 3A 至 3C 是说明本发明的半导体器件及其制造方法的图；

图 4A 和 4B 是说明本发明的半导体器件及其制造方法的图；

图 5A 和 5B 是说明本发明的半导体器件及其制造方法的图；

图 6A 至 6C 是说明本发明的半导体器件及其制造方法的图；

图 7A 至 7D 是说明本发明的半导体器件及其制造方法的图；

图 8A 和 8B 是说明本发明的半导体器件及其制造方法的图；

图 9A 至 9C 是说明本发明的半导体器件及其制造方法的图；

图 10A 和 10B 是说明本发明的半导体器件及其制造方法的图；

图 11 是说明本发明的半导体器件的图；

图 12 是说明本发明的半导体器件的图。

#### 具体实施方式

关于本发明的实施方式将参照附图给予详细说明。但是，本发明不局限于以下说明，所属领域的普通人员可以很容易地理解一个事实就是其方式和详细内容可以被变换为各种各样的形式，而不脱离本发明的宗旨及范围。因此，本发明不应该被解释为仅限定在实施方式所记载的内容中。此外，在以下说明的本发明的结构中，在各个附图中的共同部分使用相同的符号。

#### 实施方式 1

参照图 1、2A 和 2B、以及 3A 的截面图和图 3B、C 的俯视图描述本发明的半导体器件。图 1、2A 相当于图 3B 的俯视图中的点 A 至点 C

的截面图，图 2B 相当于沿图 3C 的俯视图中的点 A 至点 C 的截面图。

首先，在衬底 10 的一个表面上形成绝缘层 11（参见图 1）。衬底 10 相当于玻璃衬底、塑料衬底、硅衬底、以及石英衬底等。作为衬底 10，优选使用玻璃衬底或塑料衬底。这是因为，如果使用玻璃衬底或塑料衬底，很容易制造一边长度超过 1m（含 1m）的衬底，而且很容易制造具有方形等所希望的形状的衬底的缘故。因此，如果使用例如具有方形并且一边长度超过 1m（含 1m）的玻璃衬底或塑料衬底，就可以大幅度地提高生产率。与使用具有圆形状并且最大直径大致为 30cm 的硅衬底的情况相比，这是个很大的优点。

注意，保护膜可以设置在衬底 10 的只一个表面上或者衬底 10 的两个表面上。作为保护膜，可以使用  $\text{Al}_2\text{O}_3$ 、 $\text{MgO}$ 、 $\text{SiO}_2$ 、 $\text{SiO}_x$  ( $x$  为 0 或更大)、 $\text{Al}$ 、 $\text{SiN}_x$  ( $x$  为 0 或更大)、 $\text{SiO}_x\text{Ny}$  ( $x, y$  为 0 或更大) 等。通过设置保护膜，可以防止衬底 10 含有的有害物质扩散。此外，当使用塑料衬底时，可以使用玻璃和塑料混合的材料作为衬底、或者由玻璃构成的层和由塑料构成的层层叠的衬底。

作为绝缘层 11，通过等离子体 CVD 法或溅射法等形式形成硅的氧化物、硅的氮化物、含氮的硅的氧化物、以及含氧的硅的氮化物等。绝缘层 11 起到防止从衬底 10 的杂质元素侵入到上层的作用。如果不必要，也可以不形成绝缘层 11。

接下来，在绝缘层 11 上形成多个晶体管 14。在此，形成多个薄膜晶体管（Thin film transistor）作为多个晶体管 14。多个晶体管 14 的每个都具有半导体层 50、栅极绝缘层（也称作绝缘层）51、以及作为栅极（也称作栅电极）的导电层 52。半导体层 50 具有用作源极（也称作源电极、源区）或漏极（也称作漏电极、漏区）的杂质区域 53、55 和沟道形成区域 54。在杂质区域 53、55 中添加有给予 N 型或 P 型的杂质元素。具体来说，添加有给予 N 型的杂质元素（例如磷（P）、砷（As））、给予 P 型的杂质元素（例如硼（B））。杂质区域 55 是 LDD（轻掺杂漏极）区域。

此外，在图上所示的结构中，多个晶体管 14 的每个都具有与导电层 52 的侧面接触地设置了的侧壁 44。侧壁 44 用作当形成 LDD 区域时用于掺杂的掩模。多个晶体管 14 的每个可以是栅极绝缘层 51 设置在半导体层 50 上并且导电层 52 设置在栅极绝缘层 51 上的顶栅型晶体

管，也可以是栅极绝缘层 51 设置在导电层 52 上并且半导体层 50 设置在栅极绝缘层 51 上的底栅型晶体管。此外，多个晶体管 14 的每个也可以是具有两个或更多的栅电极和两个或更多的沟道形成区域的多栅结构的晶体管。

此外，在图上所示的结构中，只形成了多个晶体管 14，然而，本发明不局限于该结构。可以根据半导体器件的用途而适当地调整设置在衬底 10 上的元件。例如，在具有无线发送及接收数据的功能的情况下，可以在衬底 10 上只形成多个晶体管，或者可以在衬底 10 上形成多个晶体管和用作天线的导电层。此外，在具有存储数据的功能的情况下，还可以在衬底 10 上形成多个晶体管和多个存储元件（例如，晶体管和存储晶体管等）。此外，在形成具有控制电路的功能和生成信号的功能等的半导体器件（例如，CPU、信号生成电路等）的情况下，可以在衬底 10 上形成多个晶体管。此外，除了上述以外，根据需要，可以形成电阻元件（电阻器）和电容元件（电容器）等其他元件。

接下来，在多个晶体管 14 上形成绝缘层 15 至 17。通过等离子体 CVD 方法、溅射法、SOG（旋转玻璃）法、液滴喷射法、丝网印刷法等，使用硅的氧化物、硅的氟化物、树脂（聚酰亚胺、丙烯酸、环氧）等而形成绝缘层 15 至 17。此外，例如使用硅氧烷而形成绝缘层 15 至 17。硅氧烷的骨架结构例如由硅氧键构成，并且作为取代基，使用至少含有氢的有机基（例如烷基、芳烃）、氨基、或至少含有氢的有机基和氨基。注意，在上述结构中，在多个晶体管 14 上形成有三层绝缘层（绝缘层 15 至 17），然而本发明不局限于该结构。对形成在多个晶体管 14 上的绝缘层的数目没有特别的限定。

接下来，在绝缘层 15 至 17 中形成开口部分，然后连接到多个晶体管 14 的各个源极或漏极地形成导电层 18 至 25。通过等离子体 CVD 法或溅射法等，使用选自钛 (Ti)、铝 (Al) 等的元素、或以这些元素为主要成分的合金材料或化合物材料，单独或层叠形成导电层 18 至 25。导电层 18 至 25 起到源极布线或漏极布线的作用。

接下来，在绝缘层 17 和导电层 18 至 25 上形成绝缘层 28。绝缘层 28 由树脂等形成。

接下来，在绝缘层 28 中形成开口部分，然后连接到导电层 19、20、23、24 地形成导电层 31 至 34。导电层 31 至 34 起到天线的作用。注

意，用作天线的导电层可以设置在与栅即导电层 52 相同的层上，或与源极布线或漏极布线即导电层 18 至 25 相同的层上而不设置在与导电层 31 至 34 相同的层上。在这种情况下，可以不形成导电层 31 至 34。此外，用作天线的导电层可以设置在多个层（例如，选自与导电层 52 相同的层、与导电层 18 至 25 相同的层、以及与导电层 31 至 34 相同的层中的多个层）上。注意，第一层与第二层设置在相同的层中相当于第一层设置在与第二层相同的层上。

接下来，在绝缘层 28 和导电层 31 至 34 上形成绝缘层 35。通过等离子体 CVD 法、溅射法等使用硅的氧化物、硅的氮化物而形成绝缘层 35。

接下来，形成密封材料 36（参见图 1、3B）。通过丝网印刷或由分配器描绘等的方法，在预定的地方上有选择地形成密封材料 36。在很多情况下，以矩形的框子形状形成密封材料 36。密封材料 36 由热固化树脂、紫外线固化树脂、聚醋酸乙烯树脂胶、乙烯共聚树脂胶、环氧树脂胶、聚氨酯树脂胶、橡胶粘合胶、丙烯酸树脂胶等的胶粘剂形成。注意，作为密封材料 36，可以使用使隔离物混合到这些材料中的材料。

此外，作为密封材料 36，可以使用上述胶粘剂的材料和纤维混合的材料。密封材料 36 与晶体管等的元件不重叠地形成。

接下来，在密封材料 36 之间形成绝缘层 37 和隔离物 38。通过丝网印刷法等由树脂、胶粘剂等形成绝缘层 37。当由胶粘剂形成绝缘层 37 时，可以不设置密封材料 36。此外，隔离物 38 的形状是小珠形状、纤维形状等，而且隔离物 38 由树脂、硅石等的材料构成。此外，作为隔离物 38 可以使用通过光刻法形成的绝缘层等。

当通过光刻法形成隔离物 38 时，对于感光丙烯酸等有机绝缘材料进行图形加工而形成隔离物 38。通过这个方法，可以在所希望的地方设置隔离物 38。密封材料 36 和隔离物 38 的一方或双方具有保持衬底 10 和衬底 39 之间的间隔的功能。因此，如果可以保持衬底 10 和衬底 39 之间的间隔，就可以不设置密封材料 36 和隔离物 38 的一方或双方。在图 3B 中，示出密封材料 36、隔离物 38 及绝缘层 37。

接下来，在绝缘层 37 和隔离物 38 上设置衬底 39。衬底 39 可以由与衬底 10 不同的材质构成。例如，也可以衬底 10 是玻璃衬底，衬底

39 是塑料衬底。然后，根据需要，使用密封材料 36 来贴合衬底 10 和衬底 39。这时，根据需要，通过使用压接机 (pressure bonding machine) 等，进行加压处理和加热处理的一方或双方。

注意，在衬底 39 的只一个表面上或者衬底 39 的整个表面上可以设置保护膜。作为保护膜，可以使用  $\text{Al}_2\text{O}_3$ 、 $\text{MgO}$ 、 $\text{SiO}_2$ 、 $\text{SiO}_x$  ( $x$  为 0 或更大)、 $\text{Al}$ 、 $\text{SiN}_x$  ( $x$  为 0 或更大)、 $\text{SiO}_x\text{Ny}$  ( $x$ 、 $y$  为 0 或更大) 等。通过设置保护膜，可以防止衬底 39 含有的有害物质的扩散。此外，也可以贴合一对衬底之后通过真空注入法将绝缘层 37 注入到该一对衬底的内部。

接下来，通过磨削设备，磨削衬底 10 的另一个表面和衬底 39 的另一个表面 (参见图 2A)。优选磨削得使衬底 10、39 的厚度为  $100\mu\text{m}$  或更薄。在磨削步骤中，使固定了衬底 10、39 的台子 (stage) 和磨削设备中的一方或双方旋转而磨削衬底 10 和衬底 39 的表面。磨削设备例如相当于磨刀石。

接下来，通过抛光设备，抛光已经磨削了的衬底 10 的另一个表面和衬底 39 的另一个表面。优选抛光得使衬底 10、39 的厚度为  $2\mu\text{m}$  或更厚至  $50\mu\text{m}$  或更薄，更优选为  $4\mu\text{m}$  或更厚至  $20\mu\text{m}$  更薄，例如  $5\mu\text{m}$  或更薄。在这抛光步骤中，与上述的磨削步骤相同，将固定了衬底 10、39 的台子 (stage) 和磨削设备中的一方或双方旋转而抛光衬底 10、39 的表面。抛光设备例如相当于磨刀石、抛光垫、磨粒 (例如氧化铈等)。注意，在进行磨削步骤和抛光步骤后，根据需要，可以进行目的在于去除灰尘的洗涤步骤和干燥步骤中的一方或双方。

此外，考虑到在磨削步骤和抛光步骤中花费的时间、在后面要进行的切断步骤中花费的时间、半导体器件的用途、对于其用途需要的强度等，适当地设定抛光后的衬底 10、39 的厚度。例如，在通过缩短磨削步骤和抛光步骤的时间而提高生产率的情况下，可以使抛光后的衬底 10、39 的厚度大致为  $50\mu\text{m}$ 。此外，在通过缩短后面要进行的切断步骤中花费的时间而提高生产率的情况下，可以使抛光后的衬底 10、39 的厚度为  $2\mu\text{m}$  或更厚至  $20\mu\text{m}$  或更薄。此外，在将半导体器件贴附或嵌入到薄的物品的情况下，可以使抛光后的衬底 10、39 的厚度为  $2\mu\text{m}$  或更厚至  $20\mu\text{m}$  或更薄。

注意，在上述步骤中，进行磨削步骤和抛光步骤的双方，然而如

果只通过进行磨削步骤和抛光步骤的一方而可以使衬底的厚度为所希望的厚度，那么就可以只进行磨削步骤或抛光步骤。

接下来，切断衬底 10、绝缘层 11、15 至 17、28、35、密封材料 36、衬底 39（参见图 2B、3C）。由此，具有衬底 10、多个晶体管 12 及衬底 39 的半导体器件或具有衬底 10、多个晶体管 13 及衬底 39 的半导体器件就完成了。通过使用激光照射装置、切割机、划片机等而进行切断。

注意，在上述切断步骤（分开步骤）中，可以使用激光照射装置和切割机的任一种，但优选根据半导体器件的大小适当地选择而使用。在很多情况下，使用激光照射装置可以切断为微小的大小。因此，当切断小型半导体器件时，优选使用激光照射装置，当切断中型、大型半导体器件时，优选使用切割机。

注意，在该切断步骤中，优选使用激光照射装置。激光器由激光介质、激发源、以及共振器构成。当根据介质来分类时，激光器可以分为气体激光器、液体激光器、以及固体激光器，而当根据振荡的特征来分类时，激光器可以分为自由电子激光器、半导体激光器、以及 X 线激光器。本发明可以使用任何激光器。优选使用气体激光器或固体激光器，更优选使用固体激光器。

气体激光器包括氩氖激光器、二氧化碳激光器、受激准分子激光器、以及氩离子激光器。受激准分子激光器包括稀有气体受激准分子激光器、稀有气体卤化物受激准分子激光器。稀有气体受激准分子激光器使用氢、氖以及氩这三种激发分子而振荡。氩离子激光器包括稀有气体离子激光器、金属蒸气离子激光器。液体激光器包括无机液体激光器、有机螯合物激光器、以及染料激光器。无机液体激光器和有机螯合物激光器将用于固体激光器的钕等稀土离子用作激光介质。固体激光器所使用的激光介质是在固体的母体中掺杂了起到激光作用的活性种 (active species) 的激光介质。固体的母体是晶体或玻璃。晶体指的是 YAG (钇铝石榴石晶体)、YLF、YVO<sub>4</sub>、YAlO<sub>3</sub>、蓝宝石、红宝石、以及变石。此外，起到激光作用的活性种是例如 3 价离子 (Cr<sup>3+</sup>、Nd<sup>3+</sup>、Yb<sup>3+</sup>、Tm<sup>3+</sup>、Ho<sup>3+</sup>、Er<sup>3+</sup>、Ti<sup>3+</sup>)。

作为用于本发明的激光器可以使用连续振荡型的激光束和脉冲振荡型的激光束。根据包括多个晶体管的叠层体的厚度等而适当地调整

从上述激光器所发射的激光束的照射条件，如频率、功率密度、能量密度、以及光束轮廓等。

在上述照射激光束的步骤中，使用烧蚀处理。烧蚀处理是一种利用如下现象的处理：照射了激光束的部分，即吸收激光束的部分的分子键被断开，由此光分解、气化并且蒸发。也就是说，在本发明中，通过照射激光束，断开在衬底 10、绝缘层 11、15 至 17、28、35、密封材料 36、衬底 39 的一部分中的分子键，使它光分解、气化并且蒸发。

此外，作为激光器，可以使用波长为 1 至 380nm 即紫外区域的固体激光器。优选使用波长为 1 至 380nm 的 Nd: YVO<sub>4</sub> 激光器。这是因为，与波长在高频一侧的其他激光器相比，波长为 1 至 380nm 的 Nd: YVO<sub>4</sub> 激光器的光很容易被衬底吸收，因而可以进行烧蚀处理的缘故。此外，如果使用 Nd: YVO<sub>4</sub> 激光器不会影响到加工部分的周围，这意味着加工性良好。

注意，在具有上述结构的半导体器件（参见图 2B）中，也可以用衬底密封包括多个晶体管 12 的叠层体（参见图 3A）。具体而言，也可以在衬底 10、39 的一个或两个表面上另外设置衬底。在图上所示的结构中，通过在衬底 10 的表面上设置衬底 41，在衬底 39 的表面上设置衬底 42，从而包括多个晶体管 12 的叠层体由衬底 41、42 密封。通过用衬底 41、42 密封，可以提高其强度。

衬底（也可以称作基底、薄膜、以及带子）41 和 42 都是具有柔性的衬底。作为衬底 41 和 42 各个的材料，可以使用聚乙烯、聚丙烯、聚苯乙烯、AS 树脂、ABS 树脂（由丙烯腈、丁二稀、以及苯乙烯的三种聚合而成的树脂）、甲基丙烯酸树脂（也称为丙烯酸）、聚氯乙烯、聚缩醛、聚酰胺、聚碳酸酯、变性聚苯醚、聚对苯二甲酸丁二醇酯、聚对苯二甲酸乙二醇酯、聚砜、聚醚砜、聚苯硫醚、聚酰胺-酰亚胺、聚甲基戊烯、酚醛树脂、尿素树脂、三聚氯胺树脂、环氧树脂、苯二酸二烯丙酯树脂、不饱和聚酯树脂、聚酰亚胺、以及聚氨基甲酸酯等的材料和纤维材料（例如纸）。薄膜可以是单层的薄膜，也可以是层叠了多个薄膜的薄膜。此外，在其表面上可以设置接合层。接合层相当于含有胶粘剂的层。

衬底 41、42 各个的表面可以由二氧化硅（硅土）的粉末覆盖。通过覆盖，即使在高温度且高湿度的环境下也可以保持防水性。此外，

其表面也可以由氧化铟锡等导电材料覆盖。覆盖衬底 41、42 的材料充静电，以可以保护包括薄膜晶体管的叠层体免受静电影响。此外，其表面可以由以碳为主要成分的材料（如类金刚石碳）来覆盖。通过覆盖，可以增大强度并且可以抑制半导体器件的劣化和损坏。此外，衬底 41、42 可以由将基体材料的材料（如树脂）和以二氧化硅、导电材料、或碳为主要成分的材料混合了的材料构成。通过进行加热处理而使衬底 41 和 42 各个的表面的层、或衬底 41、42 各个的表面的接合层融化，以由衬底 41、42 密封包括多个晶体管 12 的叠层体。此外，根据需要，通过进行加压处理来实现接合。

本发明的特征在于在衬底 10 和衬底 39 内侧的空间设置有包括多个晶体管 12 的叠层体。根据上述特征，可以抑制有害物质的侵入，以提高阻挡性。因此，可以提高可靠性。

此外，衬底 10、39 的各个厚度优选为  $100\mu\text{m}$  或更薄，更优选为  $50\mu\text{m}$  或更薄，进一步优选为  $20\mu\text{m}$  或更薄。像这样，本发明的特征在于通过使用一对由磨削步骤和抛光步骤来实现了薄型化（薄膜化）的衬底。根据上述特征，可以实现半导体器件的小型化、薄型化、以及轻量化。此外，可以给予柔性以实现高附加价值化。

注意，作为衬底，优选使用玻璃衬底。这是因为玻璃衬底对于氧和水蒸气等具有高阻挡性的缘故。此外，玻璃衬底与塑料衬底相比，具有更良好的耐药品性、耐溶剂性。

注意，在上述制造步骤中，示出了在衬底上形成薄膜晶体管的例子，然而本发明不局限于上述例子。也可以形成将半导体衬底（硅衬底）作为沟道部分的晶体管，与该半导体衬底相对地设置衬底。而且，可以使半导体衬底和衬底薄膜化。

## 实施方式 2

将参照图 4A 和 4B、5A 和 5B、6A 至 6C 的截面图及图 7A 至 7D 的俯视图说明本发明的实施方式。图 5A 和 5B 相当于沿图 7A 的俯视图中的点 A 至点 C 的截面图，图 6A 相当于沿图 7B 的俯视图中的点 A 至点 C 的截面图，并且图 6B 相当于沿图 7D 的俯视图中的点 A 至点 B 的截面图。

首先，在衬底 10 的一个表面上形成绝缘层 11（参见图 4A）。接下来，在绝缘层 11 上形成多个晶体管 14。然后在多个晶体管 14 上形

成绝缘层 15 至 17。然后在绝缘层 15 至 17 中形成开口部分，并且连接到多个晶体管 14 的每个的源极或漏极地形成导电层 18 至 25。

接下来，在绝缘层 17 和导电层 18 至 25 上形成绝缘层 43。通过使用等离子体 CVD 法、溅射法等由硅的氧化物、硅的氮化物形成绝缘层 43。然后形成密封材料 36。接着，在密封材料 36 之间形成绝缘层 37 和间隔物 38。接着，在绝缘层 37 和间隔物 38 上设置衬底 39。此时，绝缘层 37 和衬底 39 的一个表面接触地设置衬底 39。接着，使用密封材料 36 贴合衬底 10 和衬底 39。

接下来，用磨削设备磨削衬底 10 的另一个表面和衬底 39 的另一个表面（参见图 4B）。接着，用抛光设备抛光已经磨削了的衬底 10 的另一个表面和衬底 39 的另一个表面。

接下来，在衬底 10 的另一个表面上形成导电层 81 至 84（参见图 5A 和图 7A）。通过溅射法、CVD 法、液滴喷射法、丝网印刷法等，使用铝或以铝 (Al) 为主要成分的材料、铜 (Cu) 或以铜为主要成分的材料、或由这些构成的合金材料，以 0.3 至  $2\mu\text{m}$  的膜厚度形成导电层 81 至 84。此外，可以使用选自锗 (Ge)、锡 (Sn)、镓 (Ga)、锌 (Zn)、铅 (Pb)、铟 (In)、以及锑 (Sb) 等中的一种或多种元素和 Al、Cu 的合金材料。当使用混合了这些元素的合金材料时，熔点就降低，以可以降低之后的回流步骤中的处理温度。此外，与导电层 18、21、22、25 重叠地形成导电层 81 至 84。

接下来，向导电层 81 至 84 照射激光束（图 5B、图 7A）。通过照射激光束，导电层 81 至 84 产生流动化（回流）的同时，开口部分 85 至 88 形成在衬底 10、绝缘层 11、15 至 17。然后，在该开口部分 85 至 88 的每个中填充导电层 81 至 84。由此，导电层 81 至 84 电连接到导电层 18、21、22、25。在导电层 18、21、22、25 的一部分中连接到导电层 81 至 84 的部分也称作端子部分。

注意，也可以通过快热退火 (RTA) 进行上述加热导电层 81 至 84 的处理而代替照射激光束。快热退火 (RTA) 是如下处理：在惰性气体气氛下，使用照射紫外光至红外光的红外灯或卤素灯等使温度急速地上升，在几分钟至几微秒之间瞬时地加热。不论使用上述的哪一种方法，都至少使导电层 81 至 84 处于再结晶温度或更高，以具有流动性。

接下来，照射激光束切断衬底 10、绝缘层 11、15 至 17、43、密

封材料 36、衬底 39 (参见图 6A、图 7B)。

接下来，准备设置有天线 73、电容元件 74 的衬底 59(参见图 7C)。通过使用丝网印刷法、液滴喷射法、光刻法、溅射法、CVD 法等形成天线 73、电容元件 74 的各个。图 6B、6C 示出了天线 73 的一部分即导电层 60、61。

接下来，在衬底 10 上设置衬底 59，以使导电层 81、82 分别电连接到衬底 59 上的导电层 60、61 (参见图 6B、图 7D)。在导电层 60、61 的一部分中连接到导电层 81、82 的部分也称作端子部分。在图上所示的结构中，在导电层 81 和 60 之间、导电层 82 和 61 之间设置有含有导电粒子 62 的层 63 (相当于各向异性导电层)。然而，本发明不局限于该结构，也可以在导电层 81 和 60 之间、导电层 82 和 61 之间设置有凸块 (突起电极) 和各向异性导电层的一方或双方。

此外，在具有上述结构的半导体器件 (参见图 6B) 中，也可以用衬底密封包括多个晶体管 14 的叠层体 (参见图 6C)。在图上所示的结构中，在衬底 59 的表面上形成衬底 41，在衬底 39 的表面上形成衬底 42，以用衬底 41、42 密封包括多个晶体管 14 的叠层体。

### 实施方式 3

在上述实施方式中，在衬底 10 的另一个表面上形成了导电层 81 至 84，然而本发明不局限于该方式。也可以在衬底 39 的另一个表面上形成导电层 65 至 68 (参见图 8A)。导电层 65 至 68 被形成为分别重叠于导电层 18、21、22、25。

接下来，向导电层 65 至 68 照射激光束 (参见图 8B)。通过照射激光束，导电层 65 至 68 产生流动化的同时，开口部分 69 至 72 形成在衬底 39、绝缘层 37、43 中。然后，在该每个开口部分 69 至 72 中分别填充导电层 65 至 68。由此，导电层 65 至 68 电连接到导电层 18、21、22、25。

接下来，通过照射激光束切断衬底 10、绝缘层 11、15 至 17、43、密封材料 36、衬底 39 (参见图 9A)。

接下来，在衬底 39 上设置衬底 59，以使导电层 65、66 分别电连接到衬底 59 上的导电层 60、61 (参见图 9B)。在图上所示的结构中，在导电层 65 和 61 之间、导电层 66 和导电层 60 之间设置有含有导电粒子 62 的层 63。

在具有上述结构的半导体器件中，也可以用衬底密封包括多个晶体管 14 的叠层体（参见图 9C）。在图上所示的结构中，在衬底 10 的表面上设置衬底 41，在衬底 59 的表面上设置衬底 42。

### 实施例 1

将参照图 10A 和 10B，说明设置有导电层的衬底。设置有导电层的衬底例如具有如下所述的两种。导电层起到天线或连接布线的作用。

其中一种具有导电层 60、61 设置在衬底 59 上的结构（参见图 10A）。衬底 59 由聚酰亚胺、PET（聚对苯二甲酸乙二醇酯）、PEN（聚萘二甲酸乙二醇酯）、PC（聚碳酸酯）、以及 PES（聚醚砜）等形成。导电层 60、61 由铜和银等形成。此外，将金等镀在导电层 60、61 的露出的部分，以便防止氧化。

另一种具有导电层 60、61 和保护层 75 设置在衬底 59 上的结构（参见图 10B）。作为保护层 75，设置衬底和绝缘树脂的一方或双方。衬底相当于聚酰亚胺、PET（聚对苯二甲酸乙二醇酯）、PEN（聚萘二甲酸乙二醇酯）、PC（聚碳酸酯）、以及 PES（聚醚砜）。绝缘树脂相当于液状抗蚀剂、环氧树脂、硅树脂、以及合成橡胶树脂等。

注意，在使衬底 59 上的导电层 60、61 用作天线的情况下，对于导电层 60、61 的形状没有特别的限制。作为导电层 60、61 的形状，例如具有偶极、环状（例如环形天线）、螺旋形状、长方体且平坦的形状（例如平板天线）等。此外，对于形成导电层 60、61 的材料没有特别的限制。作为导电层 60、61 的材料，例如使用金、银、铜等即可。其中，优选使用电阻值低的银。此外，对于其制造方法也没有特别限制，可以使用溅射法、CVD 法、丝网印刷法、液滴喷射法（例如喷墨法）、分配器法等。

注意，当将天线直接贴附到金属的表面上时，在金属中由经过金属表面的磁通量而产生涡流。这种涡流以与读取/写入器的磁场相反的方向产生。于是，可以使具有高磁导率、少高频损坏的铁素体或金属薄膜平板夹在天线和导电层之间，以便防止涡流的产生。本实施例可以与其他实施方式和其他实施例任意组合。

### 实施例 2

将参照图 11，说明本发明的半导体器件的结构。本发明的半导体器件 100 具有运算处理电路 101、存储电路 103、天线 104、电源电路

109、解调电路 110、以及调制电路 111。在半导体器件 100 中，天线 104 和电源电路 109 是不可缺少的结构单元，而其他单元根据半导体器件 100 的用途而适当地提供。

运算处理电路 101 根据从解调电路 110 输入的信号来分析指令、控制存储电路 103、并且向调制电路 111 输出要发射到外部的数据等。

存储电路 103 具有包括存储元件的电路及控制写入和读出数据的控制电路。在存储电路 103 中，至少存储有半导体器件本身的识别号码。为了与其他半导体器件区别，而使用识别号码。此外，存储电路 103 具有选自有机存储器、DRAM（动态随机存储器）、SRAM（静态随机存储器）、FeRAM（铁电随机存储器）、掩模 ROM（只读存储器）、PROM（可编程只读存储器）、EPROM（电可编程只读存储器）、EEPROM（电可擦编程只读存储器）、以及闪速存储器中的一种或多种。有机存储器具有在一对导电层之间夹有含有有机化合物的层的结构。有机存储器具有简单的结构，由此可以使制作步骤简单化，以可以减少费用。此外，由于具有简单的结构，所以可以很容易使叠层体的面积小型化并且很容易实现大容量化（高集成化）。此外，有机存储器因为具有非易失性所以有不需要安装电池的优点。因此，作为存储电路 103，优选使用有机存储器。

天线 104 将从读取/写入器 112 供给的载波转换成交流电信号。此外，由调制电路 111 施加负载调制。电源电路 109 使用天线 104 所转换了的交流电信号来生成电源电压，并且将该电源电压供给给每个电路。

解调电路 110 解调由天线 104 转换了的交流电信号，并且将被解调了的信号供给给运算处理电路 101。调制电路 111 根据由运算处理电路 101 供给的信号，向天线 104 添加负载调制。

读取/写入器 112 将向天线 104 添加的负载调制作为载波来接收。此外，读取/写入器 112 将载波发射到半导体器件 100。注意，载波是读取/写入器 112 所发射的电磁波。本实施例可以与其他实施方式和其他实施例任意组合。

### 实施例 3

本发明的半导体器件 125 通过利用能够发射及接收电磁波的功能，而可以适用于各种物品和各种系统。所述物品例如是钥匙（参见

图 12A)、纸币、硬币、有价证券、无记名债券、证书（驾驶执照或居民证等）、书籍、容器（实验室器皿等，参见图 12B）、身边带的东西（包、眼镜等，参见图 12C）、包装容器（包装纸、瓶子等，参见图 12D）、存储介质（磁盘、录像带等）、交通工具（自行车等）、食品、衣服、生活用品、以及电子器具（液晶显示器件、EL 显示器件、电视机、便携式终端等）等。本发明的半导体器件通过贴附或嵌入在如上所述的各种形状的物品的表面上而固定。

此外，系统指的是物流和库存管理系统、认证系统、流通系统、生产历史系统、以及书籍管理系统等。通过使用本发明的半导体器件，可以实现系统的高功能化、多功能化、以及高附加价值化。例如，将本发明的半导体器件提供在身份证件的内部，并且将读取/写入器 121 设置在建筑物的进出口等（参见图 12E）。读取/写入器 121 读取在各人所带的身份证件中的识别号码，然后将所读取的关于识别号码的信息供给给计算机 122。计算机 122 根据由读取/写入器 121 供给的信息来判断允许或不许进入房间或退出房间。像这样，通过使用本发明的半导体器件的功能，可以提供实现了高功能性、高附加价值化的进入/退出房间管理系统。本实施例可以与其他实施方式和其他实施例任意组合。

#### 实施例 4

本发明的半导体器件具有晶体管。包括在该晶体管中的半导体层，通过例如以下制造步骤来形成。首先，通过溅射法、LPCVD 法、以及等离子体 CVD 法等形成非晶半导体层。接着，通过使用激光晶化法、RTA 法（Rapid Thermal Anneal：快热退火）、使用退火炉的热晶化法、使用促进晶化的金属元素的热晶化法、以及组合了使用促进晶化的金属元素的热晶化和激光晶化法的方法等使非晶半导体层晶化，以形成晶体半导体层。随后，将得到了的晶体半导体层形成为所希望的图形（图形加工）。

优选的是，通过组合以下两个晶化法来形成晶体管包括的半导体层：伴随热处理的晶化法；照射连续振荡激光束或以 10MHz 或更大的频率振荡的激光束的晶化法。通过照射连续振荡激光或以 10MHz 或更大的频率振荡的激光束，可以使晶化了的半导体层的表面为平坦。此外，通过使半导体层的表面平坦化，可以使形成在半导体层的上层的

栅极绝缘层薄膜化。此外，可以提高栅极绝缘层的耐压性。

此外，通过对半导体层进行等离子体处理并使表面氧化或氮化，而形成包括在晶体管中的栅极绝缘层。例如，可以通过引入如 He、Ar、Kr、以及 Xe 等的稀有气体和氧、氧化氮、氮、氩、以及氢等的混合气体的等离子体处理而形成包括在晶体管中的栅极绝缘层。当通过引入微波而进行等离子体激发时，可以生成低电子温度且高密度的等离子体。可以由使用该高密度等离子体而生成了的氧合基（也有包括 OH 基的情况）和氨基（也有包括 NH 基的情况）使半导体层的表面氧化或氮化。也就是说，通过使用这种高密度等离子体的处理，具有 5 至 10nm 厚度的绝缘层被形成在半导体层上。在这种情况下，由于反应是固相反应，所以可以使该绝缘层和半导体层之间的界面能级密度极为低。这种高密度等离子体处理由于使半导体层（晶体硅或多晶硅）直接氧化（或氮化），所以可以极度减少被形成的栅极绝缘层的厚度的不均匀性。此外，即使在晶体硅的晶粒界面中也不会被强烈地氧化，所以成为非常优选的状态。换句话说，通过进行在此所述的高密度等离子体处理使半导体层的表面固相氧化，从而可以形成具有良好的均匀性、低界面能级密度的栅极绝缘层，而不使半导体层在晶粒界面异常地氧化反应。

注意，栅极绝缘层可以仅仅使用通过高密度等离子体处理而形成的绝缘层，也可以使用通过利用等离子体或热反应的 CVD 法在其上沉淀并层叠氧化硅、氮氧化硅、以及氮化硅等的绝缘层。在任何情况下，在栅极绝缘层的一部分或所有部分中包括通过高密度等离子体形成的绝缘层的晶体管都可以减少特性的不均匀性。

此外，通过在照射连续振荡激光束或以 10MHz 或更大的频率振荡的激光束的同时向一个方向扫描而晶化了的半导体层具有结晶向其激光束的扫描方向成长的特性。通过将其扫描方向对应于沟道长度方向（当形成沟道形成区域时载流子所流过的方向）地设置晶体管，并且采用上述方法作为栅极绝缘层的制造方法，可以得到一种特性的不均匀性小并且场效应迁移率大的晶体管。

注意，也有使用等离子体处理来形成晶体管包括的半导体层和栅极绝缘层、以及其他绝缘层等的情况。这种等离子体处理优选在电子密度为  $1 \times 10^{11} \text{ cm}^{-3}$  或更高并且等离子体的电子温度为 1.5 eV 或更低的情

况下进行。更优选在电子密度为  $1\times10^{11}\text{cm}^{-3}$  或更高至  $1\times10^{13}\text{cm}^{-3}$  或更低并且等离子体的电子温度为 0.5eV 或更高至 1.5eV 或更低的情况下进行。

当等离子体的电子密度很高并且在要处理对象（例如，晶体管包括的半导体层、栅极绝缘层等）附近的电子温度很低时，可以防止等离子体给要处理对象带来的损伤。此外，由于等离子体的电子密度很高为  $1\times10^{11}\text{cm}^{-3}$  或更高，所以使用等离子体处理使要处理对象氧化或氮化而形成的氧化物或氮化物比起通过 CVD 法和溅射法等形成的薄膜来，膜厚度等的均匀性要高，并且可以形成细致的膜。此外，由于等离子体的电子温度很低为 1.5eV 或更低，所以与常规的等离子体处理以及热氧化法相比，可以在更低的温度下进行氧化或氮化处理。例如，即使在比玻璃衬底的应变点 (strain point) 再低 100 度以上 (含 100 度) 的温度下进行等离子体处理，也可以充分进行氧化或氮化处理。

本说明书根据 2005 年 6 月 30 日在日本专利局受理的日本专利申请编号 2005-193202 而制作，所述申请内容包括在本说明书中。

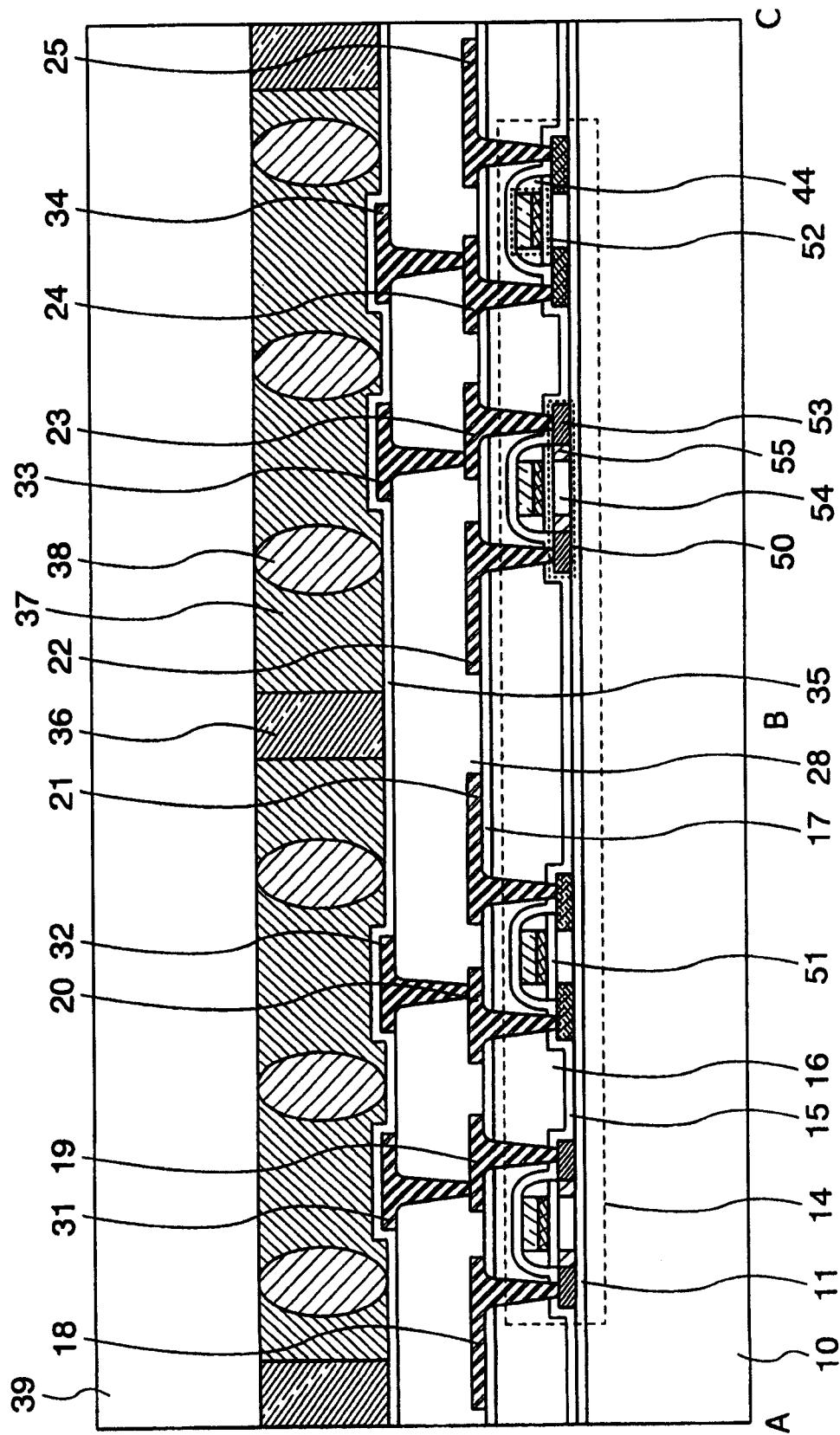
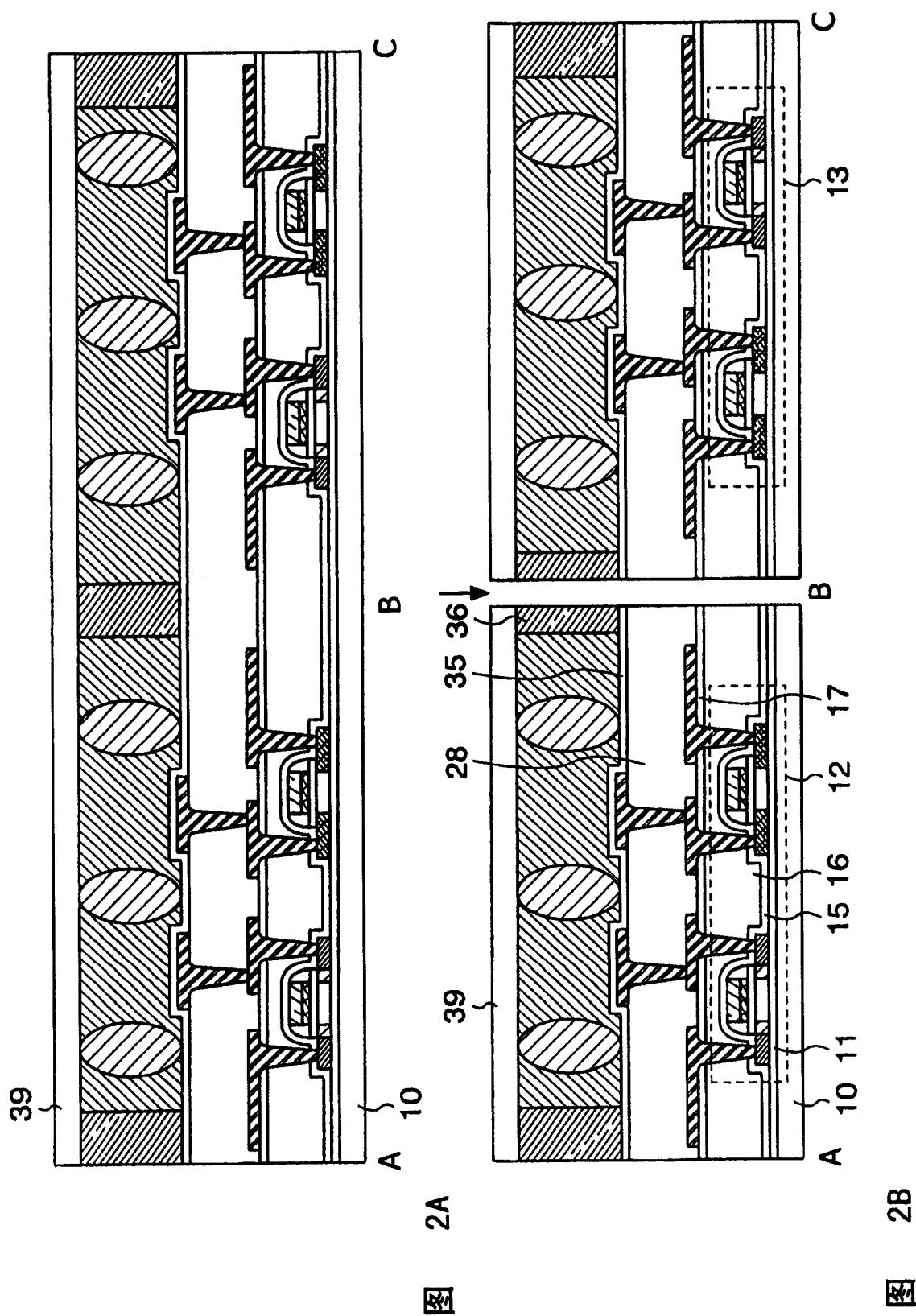


图 1



图

图

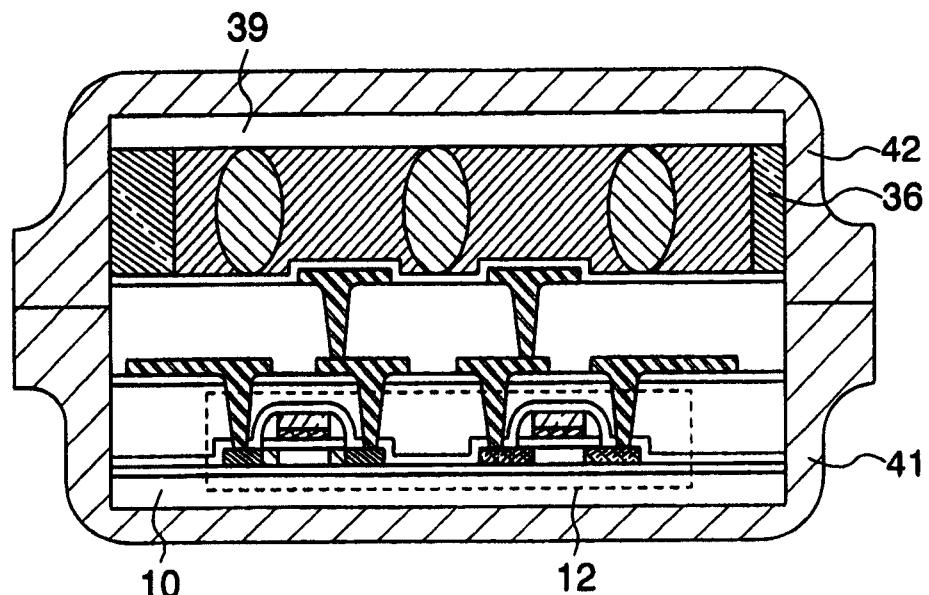


图 3A

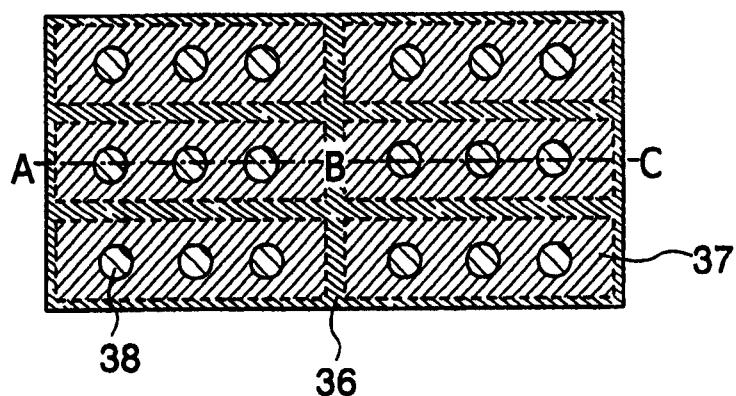


图 3B

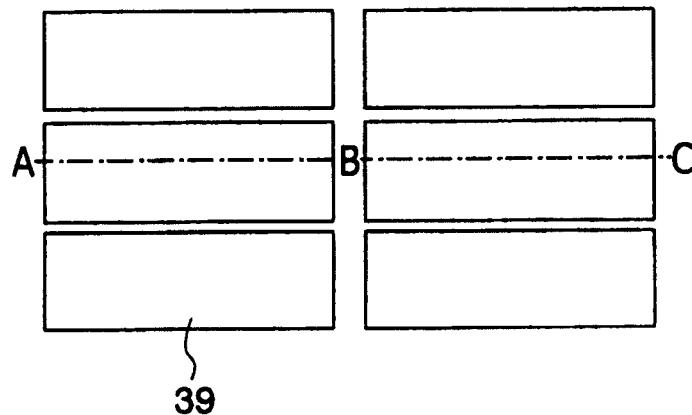
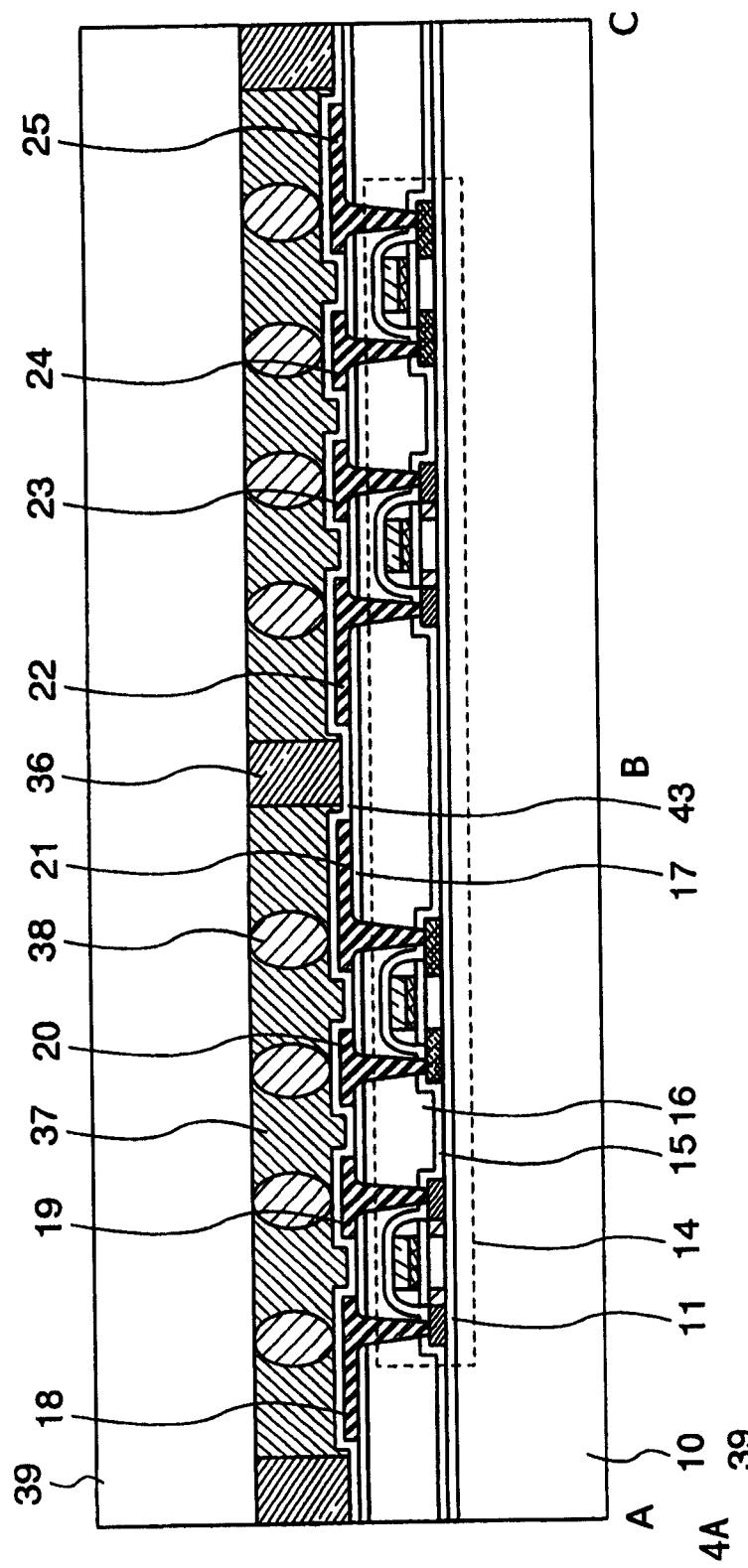
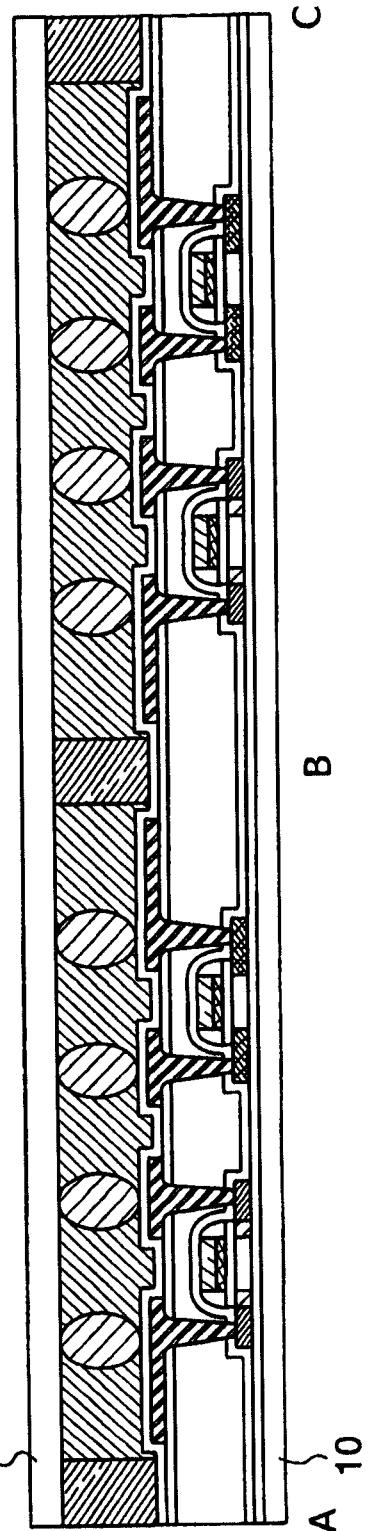


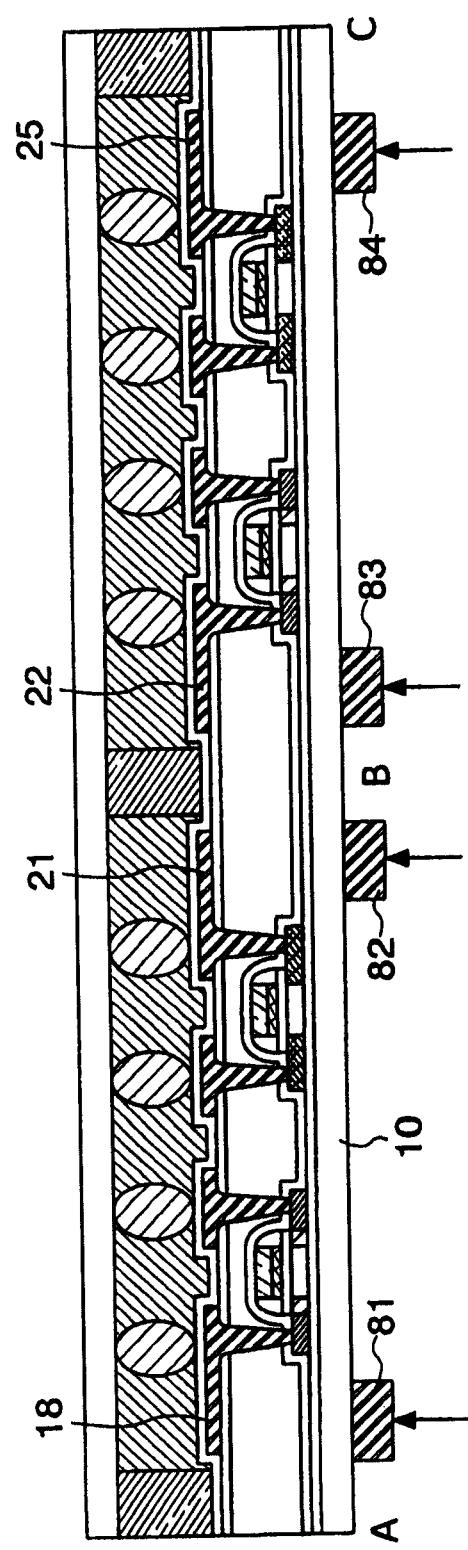
图 3C



图



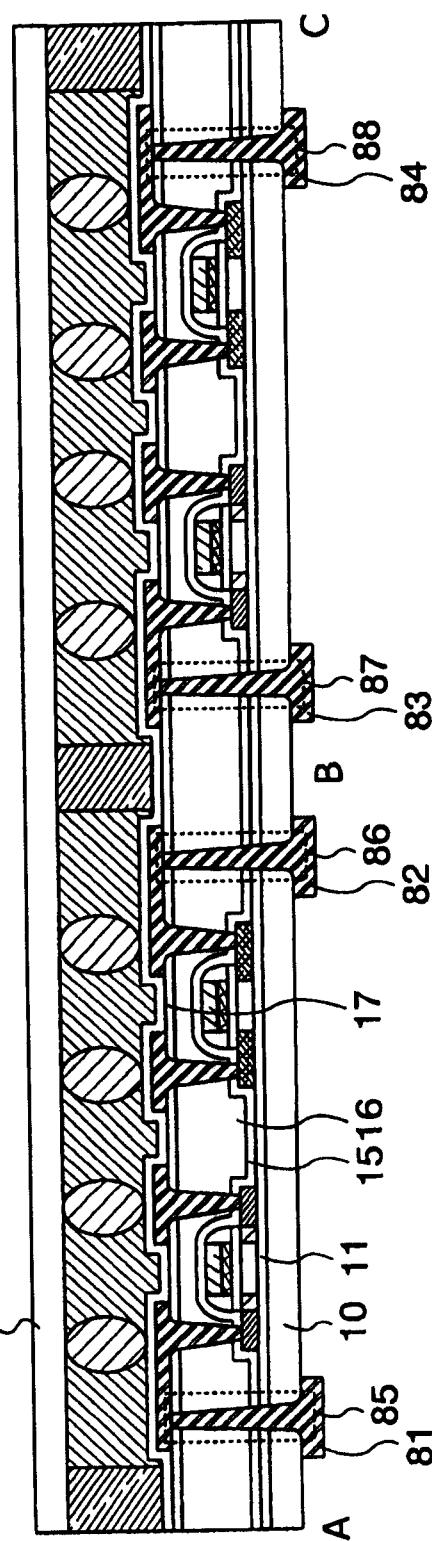
图



图

39

5A



图

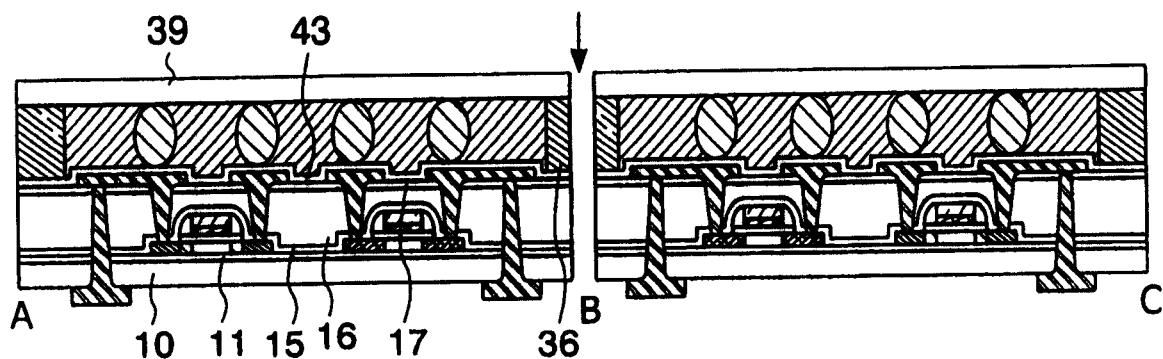


图 6A

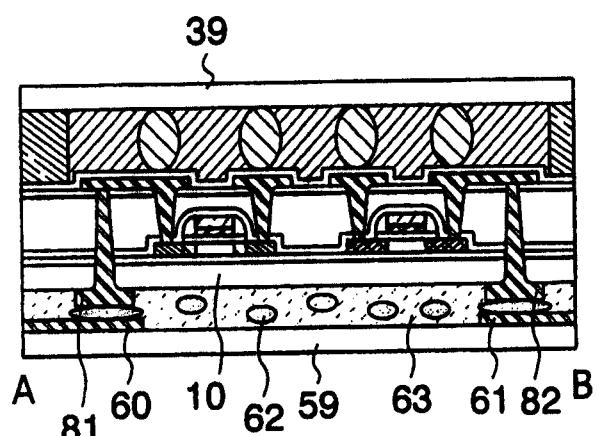


图 6B

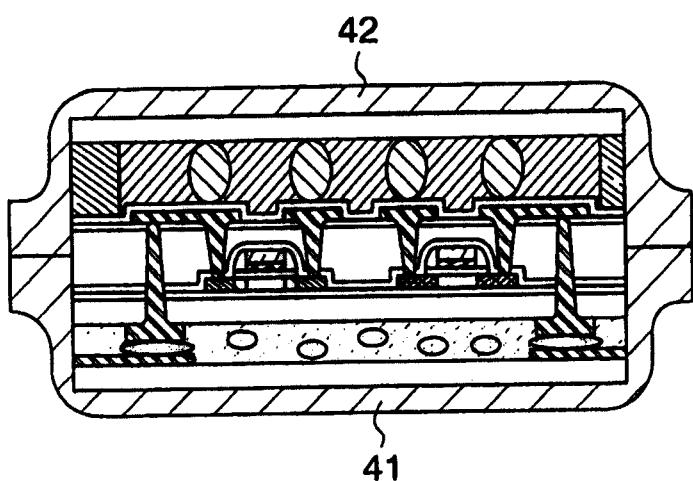
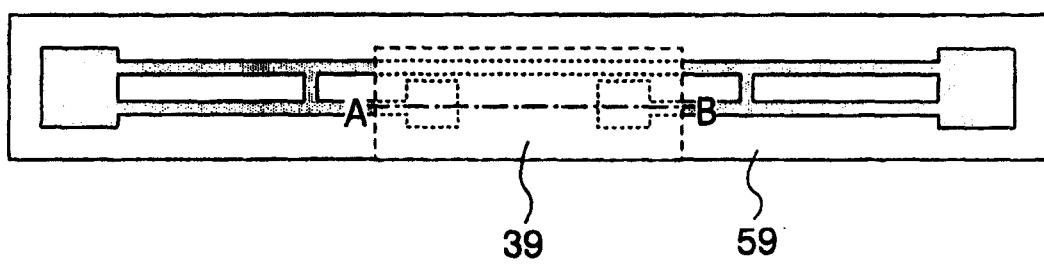
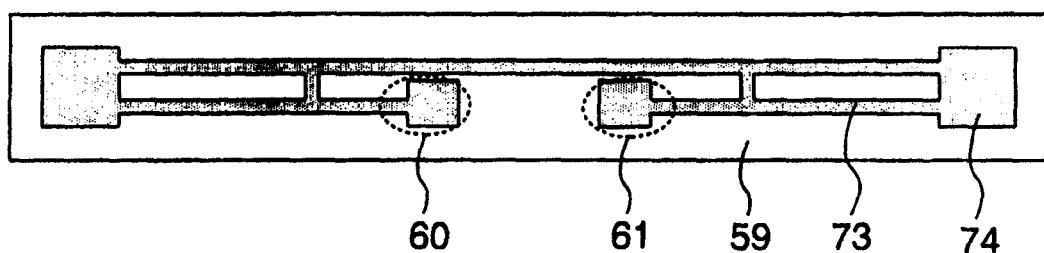
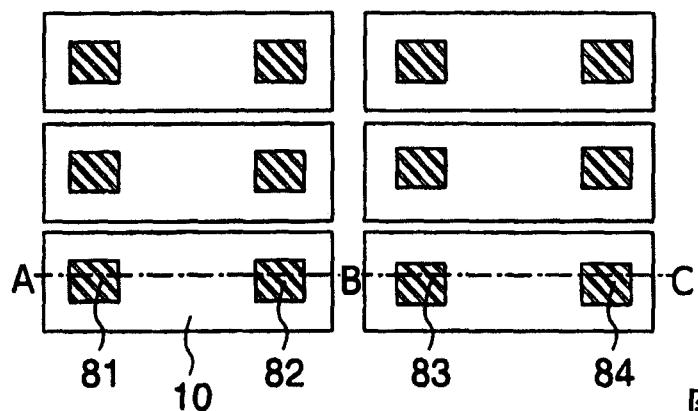
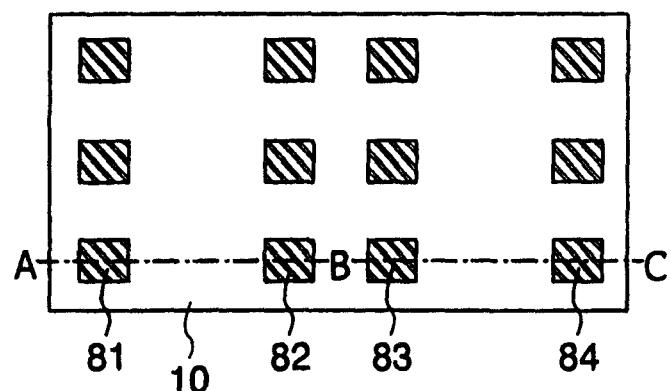
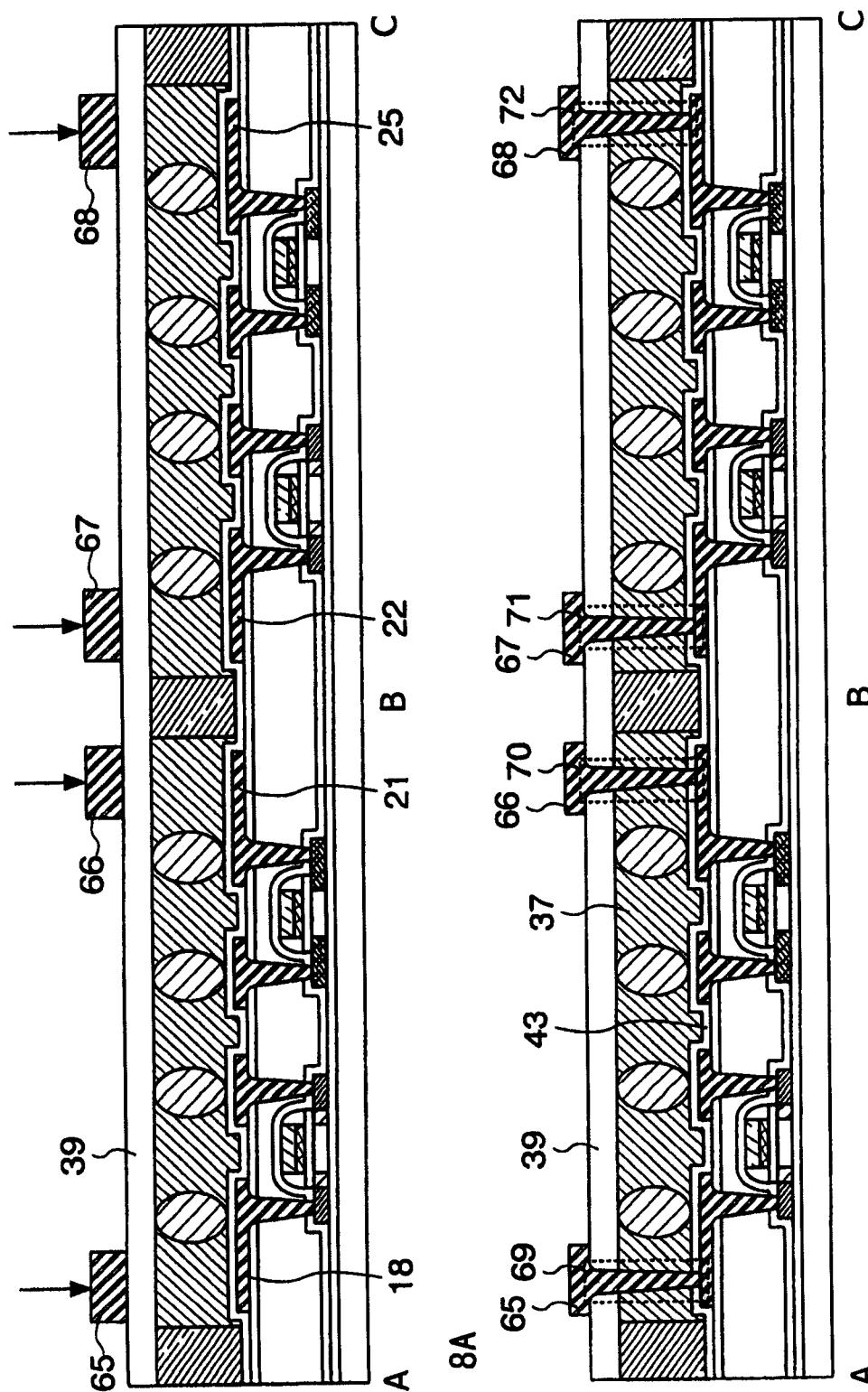


图 6C





图

图

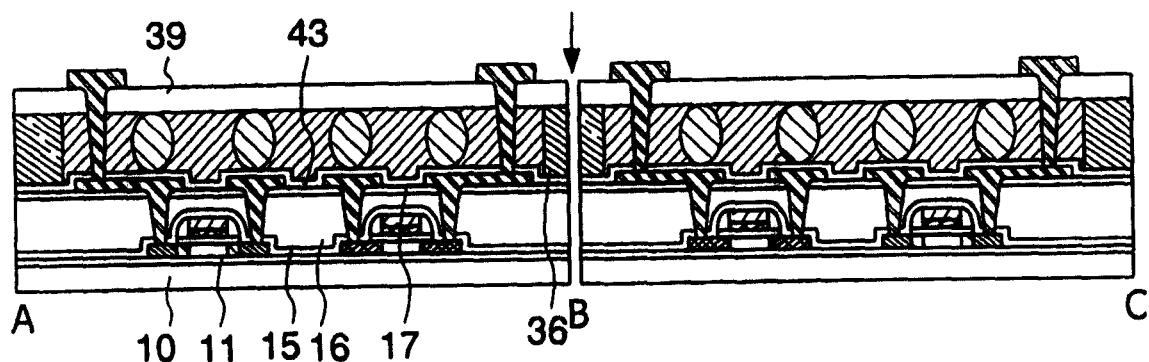


图 9A

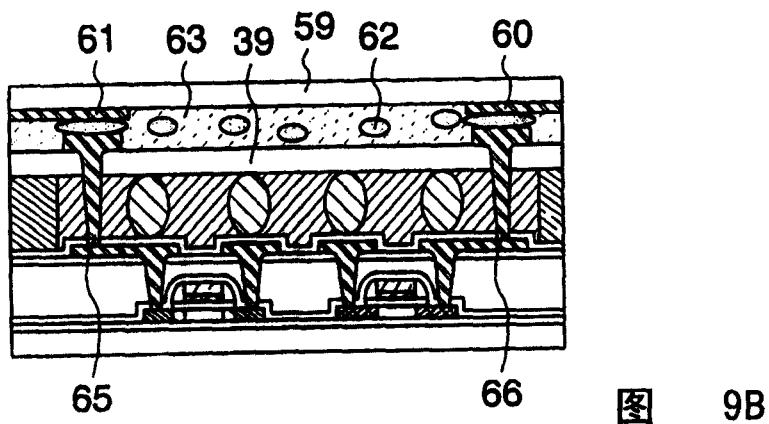


图 9B

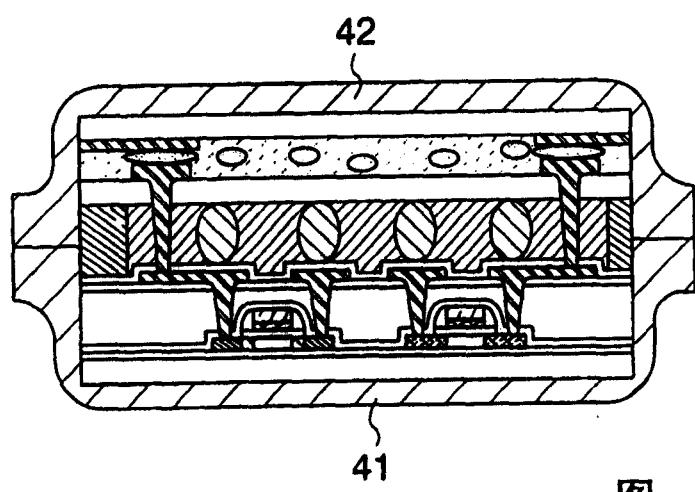


图 9C

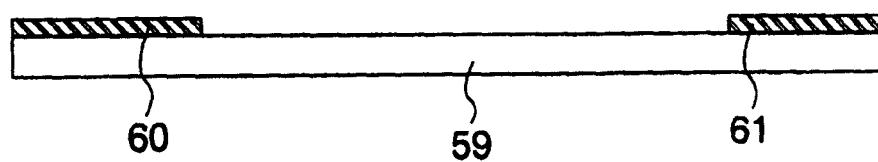


图 10 A

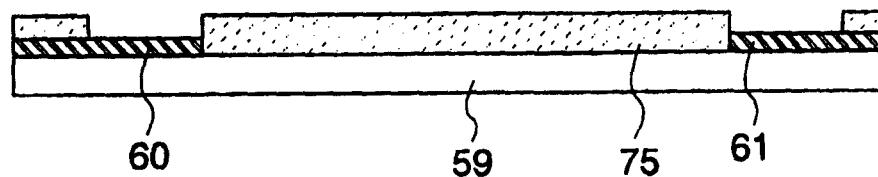


图 10B

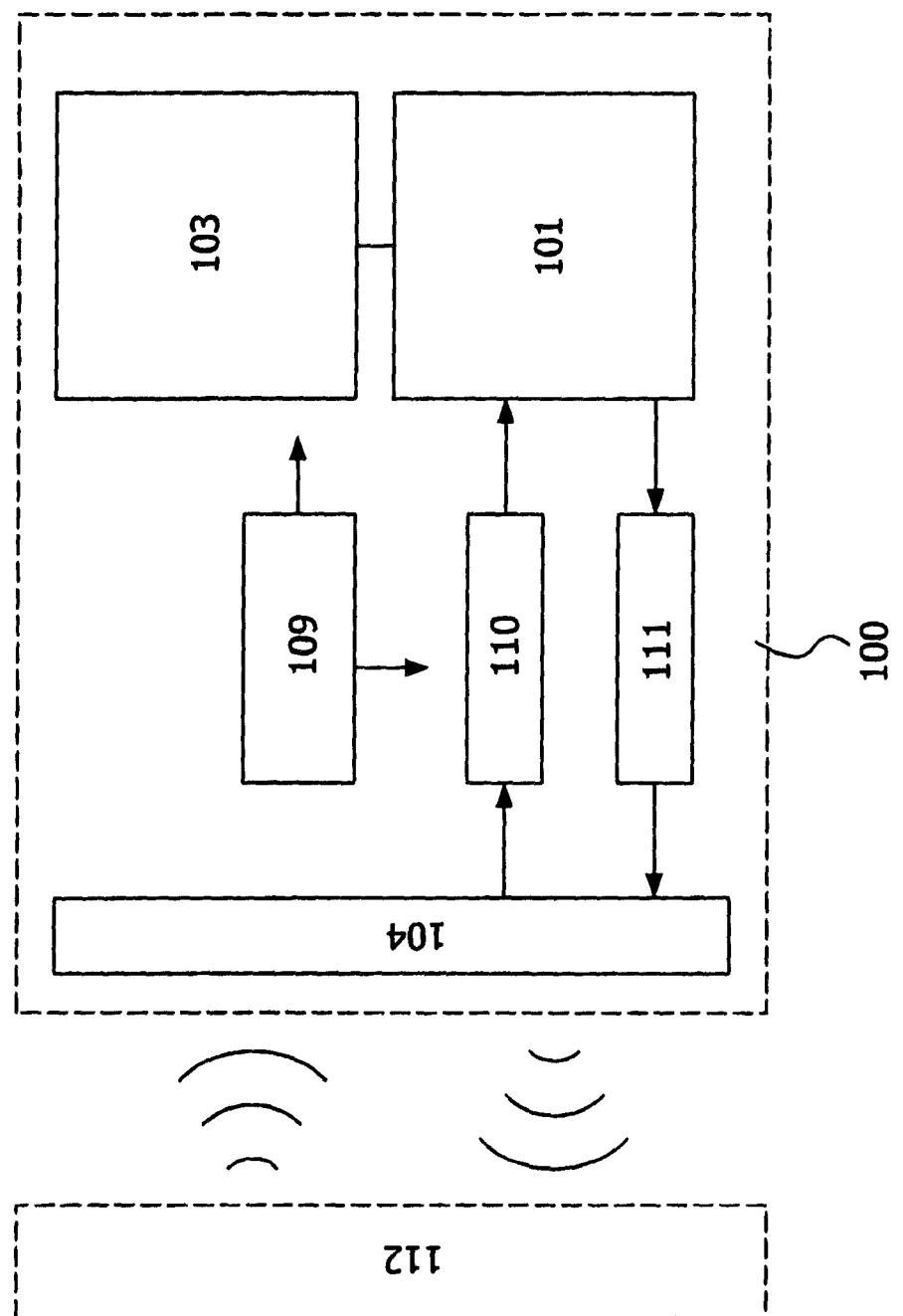


图 11



图 12A

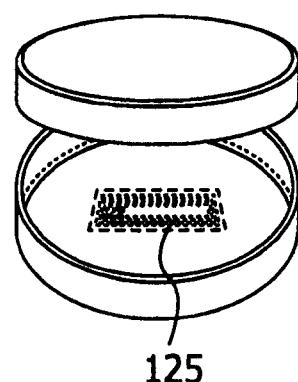


图 12B



图 12C



图 12D

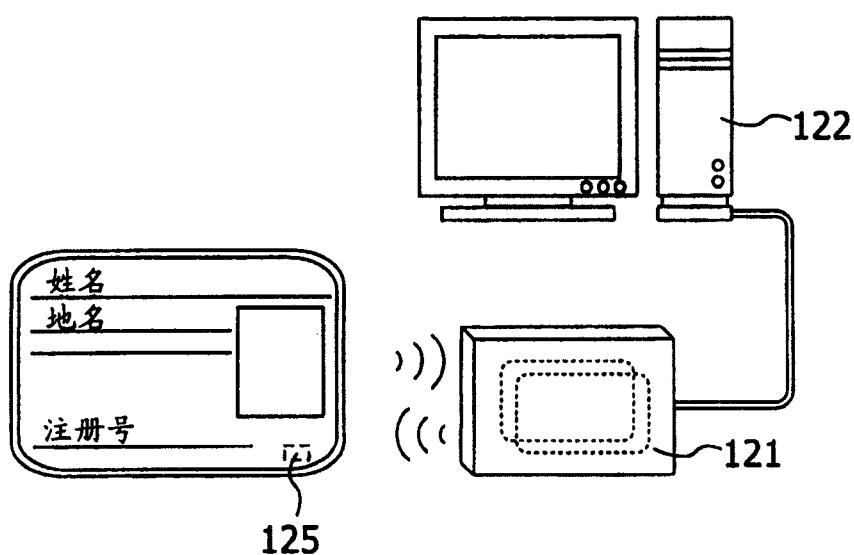


图 12E