

公告本

申請日期

案號：

類別：

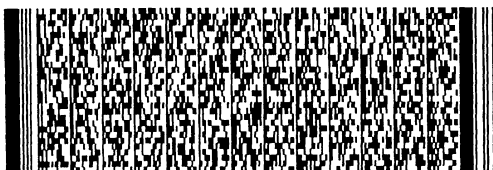
0.7 9/11/23/08
H03K 17/16, 08

(以上各欄由本局填註)

發明專利說明書

569532

一、 發明名稱	中文	驅動裝置
	英文	DRIVING DEVICE HAVING DUMMY CIRCUIT
二、 發明人	姓名 (中文)	1. 渡部毅代登
	姓名 (英文)	1. Kiyoto WATABE
	國籍	1. 日本
	住、居所	1. 東京都千代田區丸之內二丁目2番3號 三菱電機股份有限公司內
三、 申請人	姓名 (名稱) (中文)	1. 三菱電機股份有限公司
	姓名 (名稱) (英文)	1. MITSUBISHI DENKI KABUSHIKI KAISHA(三菱電機株式会社)
	國籍	1. 日本
	住、居所 (事務所)	1. 日本國東京都千代田區丸之內二丁目2番3號
	代表人 姓名 (中文)	1. 谷口一郎
	代表人 姓名 (英文)	1. Ichiro TANIGUCHI



本案已向

國(地區)申請專利

日本 JP

申請日期

2002/05/09 2002-133960

案號

主張優先權

有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

發明所屬之技術領域

本發明係有關於控制所謂的圖騰柱(Totem Pole)連接之2個開關裝置之驅動之驅動裝置，係有關於防止在該2個第二開關裝置之連接節點之電位之變動之情況之誤動之技術。

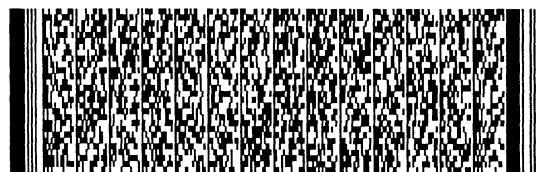
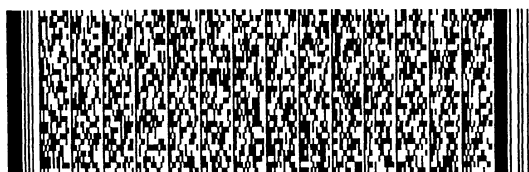
先前技術

例如在用以驅動馬達之電力裝置常用變頻器裝置。變頻器裝置具有以由交流電壓整流後之數百V之直流電壓為電源並將在該電源串聯(圖騰柱(Totem Pole)連接)2個相同電力用之開關裝置之電路作為單位電路之2相構造或3相構造。為了令變頻器裝置產生所要之變頻器作用，需要利用驅動裝置按照正確之順序切換該開關裝置，用以令切換之導通指令及不導通指令係自驅動控制電路輸出之約數V之低電壓信號。

發明要解決之課題

對於圖騰柱(Totem Pole)連接電路之低電位側開關裝置可直接供給該低電壓信號，但是對於高電位側開關裝置不提高基準電位之位準就無法供給。這是由於在驅動裝置，切換高電位側開關裝置之電路將高電位側開關裝置和低電位側開關裝置之連接節點之電位作為基準電位動作。

因而，自以往為使用光耦合器向高電位側開關裝置傳達低電壓信號，但是費用變得很貴。此外，最近進行想將



五、發明說明 (2)

其控制電路和開關裝置一起裝入相同之半導體晶元之研究開發，光耦合器成為積體化之瓶頸。

在用以解決這種問題之技術上，已知經由位準挪移電路向高電位側開關裝置傳達導通指令及不導通指令之技術。

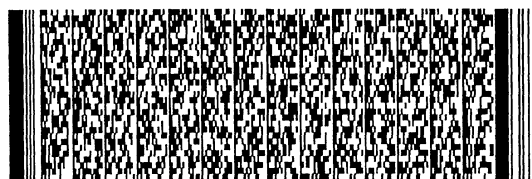
可是，因本位準挪移電路設置成跨切換高電位側及低電位側開關裝置之兩電路，兩開關裝置間之該連接節點之電位因開關裝置之切換而變動時，該電位變動所引起之雜訊在位準挪移電路(因而，在驅動裝置)引起誤動作，結果，變頻器裝置就發生誤動作。

本發明鑑於上述之問題點，其目的在於提供一種驅動裝置，2個開關裝置之連接節點之電位變動也可防止誤動作

發明內容：

解決課題之手段

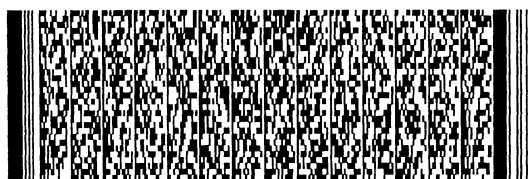
申請專利範圍第1項之驅動裝置，控制接在第一電位和比該第一電位高之第二電位之間之2個開關裝置之中之至少高電位側之開關裝置之驅動，包括：控制信號產生器，在構造上產生關於令該高電位側開關裝置導通之導通指令及使得不導通之不導通指令之控制信號後，自輸出端輸出；位準挪移裝置，在構造上和該控制信號產生器之該輸出端連接，以至少一個之位準挪移電路將該控制信號之位準挪移，產生已位準挪移之控制信號；以及虛擬電路；



五、發明說明 (3)

該至少一個之位準挪移電路及該虛擬電路各自包括：電流路，設於該第一電位和以該2個開關裝置之連接節點之第三電位為基準設定之比該第三電位高之第四電位之間；及第一開關裝置，具有設於該電流路中之主路徑和用以控制該主路徑之導通狀態/不導通狀態之控制端子；在該至少一個之位準挪移電路，該第一開關裝置之該控制端子和該控制信號產生器之該輸出端連接，而在該虛擬電路，該第一開關裝置總是設為該不導通狀態；該至少一個之位準挪移電路包括輸出該已位準挪移之控制信號之第一節點，而且該虛擬電路包括和該第一節點對應之第二節點；該驅動裝置還包括：遮蔽電路，在構造上和該至少一個之位準挪移電路之該第一節點及該虛擬電路之該第二節點連接，利用自該第二節點輸出之信號遮蔽自該第一節點輸出之信號後，產生已遮蔽信號；及鑑別器，在構造上利用該已遮蔽信號鑑別關於該高電位側開關裝置之該導通指令及該不導通指令。

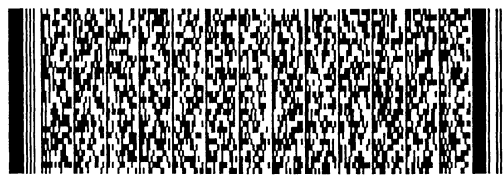
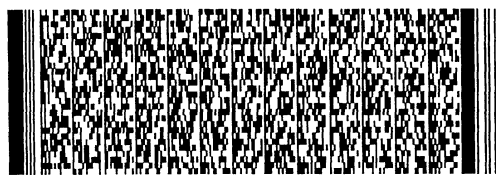
申請專利範圍第2項之驅動裝置係如申請專利範圍第1項之驅動裝置，其中，該控制信號產生器包括選擇性反復脈衝信號產生器，只在關於該高電位側開關裝置之該導通指令之期間和該不導通指令之期間之其中一方之期間中，選擇性的產生含有具有比該導通指示及該不導通指示之期間短之週期之反復脈衝之反復脈衝信號，作為該控制信號；該鑑別器利用該已遮蔽信號中所含之複數脈衝之反復性鑑別該導通指令及該不導通指令。



五、發明說明 (4)

申請專利範圍第3項之驅動裝置係如申請專利範圍第2項之驅動裝置，其中，該第一鑑別器包括單發脈衝產生器，在構造上將該已遮蔽信號中所含之該複數脈衝各自用作觸發信號，對各觸發信號產生具有該反復脈衝之該週期以上之脈寬之脈衝。

申請專利範圍第4項之驅動裝置係如申請專利範圍第1項之驅動裝置，其中，該控制信號包括和關於該高電位側開關裝置之該導通指令對應之導通控制信號及和該不導通指令對應之不導通控制信號，而且該已位準挪移之控制信號包括和該導通控制信號對應之已位準挪移之導通控制信號及和該不導通控制信號對應之已位準挪移之不導通控制信號；該控制信號產生器之輸出端包括輸出該導通控制信號之導通控制信號輸出端及輸出該不導通控制信號之不導通控制信號輸出端；該至少一個之位準挪移電路包括：第一位準挪移電路，在構造上該第一開關裝置之該控制端子和該控制信號產生器之該導通控制信號輸出端連接，自該第一節點輸出該已位準挪移之導通控制信號；及第二位準挪移電路，在構造上該第一開關裝置之該控制端子和該控制信號產生器之該不導通控制信號輸出端連接，自該第一節點輸出該已位準挪移之不導通控制信號；該已遮蔽信號包括第一及第二已遮蔽信號；該遮蔽電路包括：第一遮蔽電路，在構造上和該第一位準挪移電路之該第一節點及該虛擬電路之該第二節點連接，利用自該第二節點輸出之信號遮蔽自該第一節點輸出之信號，產生該第一已遮蔽信

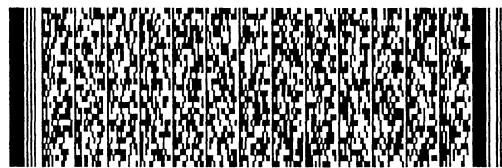
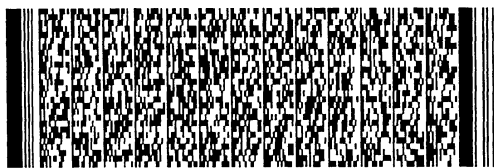


五、發明說明 (5)

號；及第二遮蔽電路，在構造上和該第二位準挪移電路之該第一節點及該虛擬電路之該第二節點連接，利用自該第二節點輸出之信號遮蔽自該第一節點輸出之信號，產生該第二已遮蔽信號。

申請專利範圍第5項之驅動裝置係如申請專利範圍第4項之驅動裝置，其中，該控制信號產生器包括：反復脈衝信號產生器，產生含有具有比關於該高電位側開關裝置之該導通指示之期間及該不導通指示之期間短之週期之反復脈衝之反復脈衝信號；第一選擇器，只在該導通指令之期間中選擇性輸出該反復脈衝信號；及第二選擇器，只在該不導通指令之期間中選擇性輸出該反復脈衝信號；在該導通控制信號及該不導通控制信號中各自包括自該第一及第二選擇器輸出之該反復脈衝；該鑑別器包括第二鑑別器，在構造上利用該第一及第二已遮蔽信號中所含之脈衝鑑別該導通指令及該不導通指令。

申請專利範圍第6項之驅動裝置係如申請專利範圍第4或5項之驅動裝置，其中，該控制信號產生器包括：導通轉移脈衝產生器，在構造上和自該不導通指令往該導通指令之轉移同步的產生導通轉移脈衝；及不導通轉移脈衝產生器，在構造上和自該導通指令往該不導通指令之轉移同步的產生不導通轉移脈衝；在該導通控制信號及該不導通控制信號中各自包括該導通轉移脈衝及該不導通轉移脈衝；該鑑別器包括第三鑑別器，在構造上利用該已遮蔽信號中所含之和該導通轉移脈衝及該不導通轉移脈衝對應之



五、發明說明 (6)

脈衝鑑別該導通指令及該不導通指令。

申請專利範圍第7項之驅動裝置係如申請專利範圍第4至6項之其中一項之驅動裝置，其中，該第一及第二位準挪移電路各自還包括第二開關裝置，在構造上依照該鑑別器之鑑別結果控制該電流路之導通狀態/不導通狀態。

申請專利範圍第8項之驅動裝置係如申請專利範圍第7項之驅動裝置，其中，該第一及第二位準挪移電路各自還包括定位裝置，設於該電流路和該第三電位之間；在該第一及第二位準挪移電路之各電路，在該定位裝置和該第四電位之間設置該第二開關裝置。

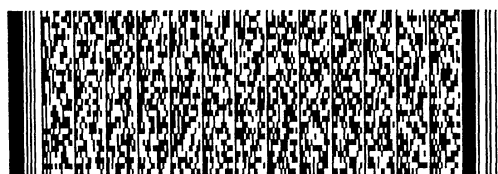
申請專利範圍第9項之驅動裝置係如申請專利範圍第7項之驅動裝置，其中，該第二開關裝置包括類比開關，由並聯之P通道型電場效應電晶體和N通道型電場效應電晶體構成，該N通道型電場效應電晶體之基板電位設為該第三電位。

實施方式

實施例1

首先，參照圖1說明本發明之驅動裝置之基本構造。

圖1之驅動裝置10控制在低電位側主電源電位(或第一電位)GND和高電位側主電源電位(或第二電位)VH之間按照此順序串聯(所謂的圖騰柱(Totem Pole)連接)之低電位側開關裝置2及高電位側開關裝置1之驅動。在此，低電位側主電源電位GND作為接地電位，係(電位GND)<(電位VH)。



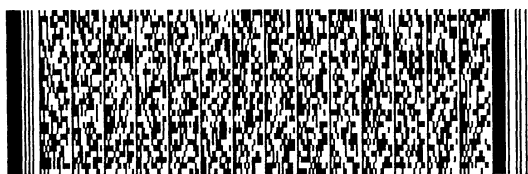
五、發明說明 (7)

在高電位側開關裝置1和低電位側開關裝置2之連接點或連接節點N0連接圖上未示之負載(例如馬達等電感性負載)。

高電位側開關裝置1由IGBT(絕緣閘型雙極性電晶體)等功率元件1p和續流二極體1d反向並聯而成。功率元件1p係以連接節點N0之電位(或第三電位)VS為基準電位在該電位VS和高電位側主電源電位VH之間進行切換動作之元件,也稱為高電位側功率元件。一樣的,低電位側開關裝置2由功率元件2p和續流二極體2d反向並聯而成。功率元件2p係以低電位側主電源電位(接地電位)GND為基準電位在GND、VS之間進行切換動作之元件,也稱為低電位側功率元件。

驅動裝置10大致分成控制高電位側開關裝置1之驅動之高電位側驅動裝置10H和控制低電位側開關裝置2驅動之低電位側驅動裝置10L。

首先,高電位側驅動裝置10H由控制信號產生器100、位準挪移裝置200、虛擬電路300、遮蔽電路400、鑑別器500以及高電位側驅動電路600構成。此外,控制信號產生器100接在接地電位GND和設為比該接地電位GND高之電位VCC之間,接受電力供應。以接地電位GND為基準設定電位VCC,由電源或電源電路4供給。又,遮蔽電路400、鑑別器500以及高電位側驅動電路600接在連接節點N0之電位VS和設為比該電位VS高之電位(第四電位)VB之間,接受電力供應。以電位VS為基準設定電位VB,由電源或電源電路3供給電位VS、VB間之電位差。又,位準挪移裝置200及虛



五、發明說明 (8)

擬電路300接在電位GND、VB之間，接受電力供應。

控制信號產生器100在構造上取得關於令高電位側開關裝置1導通之導通指令及使得不導通之不導通指令之導通不導通指令信號S1後，依照該導通不導通指令信號S1產生控制信號S100，自輸出端或輸出節點輸出。此外，在此，在單一之導通不導通指令信號S1中包括導通指令及不導通指令雙方之資訊，一樣的在單一之控制信號S100之中包括兩指令之資訊。

在控制信號產生器100之該輸出端連接位準挪移裝置200。位準挪移裝置200在構造上具有至少一個之位準挪移電路，以該至少一個之位準挪移電路產生將控制信號產生器100所輸出之控制信號S100挪移(在此設為升壓位準挪移)之已位準挪移之控制信號S200後輸出。在後面將詳述，該至少一個之位準挪移電路具有輸出已位準挪移之控制信號S200之節點(或第一節點)。

虛擬電路300在接地電位GND、VB之間和位準挪移裝置200並聯。在後面將詳述，虛擬電路300具有和該至少一個之位準挪移電路具有大致相同之構造，例如具有和該至少一個之位準挪移電路之節點對應之節點(或第二節點)，自節點輸出信號S300。

位準挪移裝置200及虛擬電路300之該兩節點和遮蔽電路400連接。遮蔽電路400在構造上利用自虛擬電路300之該節點輸出之信號S300，遮蔽自位準挪移裝置200之該節點輸出之信號(如後述所示，有在已位準挪移之控制信號



五、發明說明 (9)

S200 重疊雜訊之情況)後，產生已遮蔽信號S400後輸出。

然後，鑑別器500在構造上取得該已遮蔽信號S400後，利用該信號S400鑑別關於高電位側開關裝置1之該導通指令及不導通指令，產生關於鑑別結果之鑑別結果信號S500後輸出。

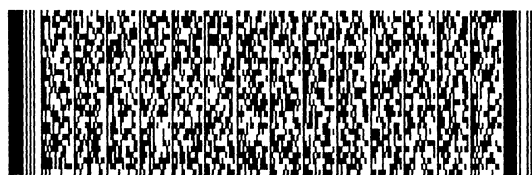
高電位側驅動電路600依照鑑別結果信號S500以控制信號S600控制高電位側開關裝置1之導通/不導通。高電位側驅動電路600例如由在電位VS、VB之間串聯之2個N通道型MOSFET構成，藉著令該2個N通道型MOSFET互補的導通、不導通，切換開關裝置1。

而，低電位側驅動裝置10L取得關於令低電位側開關裝置2導通之導通指令及使得不導通之不導通指令之導通不導通指令信號S2後，依照該導通不導通指令信號S2以控制信號S900控制低電位側開關裝置2之導通/不導通。在此，在單一之導通不導通指令信號S2中包括導通指令及不導通指令雙方之資訊。

其次，依據圖2所示之實施例1之驅動裝置11說明驅動裝置10之具體構造例。此外，在圖3表示驅動裝置11之遮蔽電路401，在圖4表示用以說明驅動裝置之動作之時序圖。

若比較圖1及圖2，得知驅動裝置11包括和已述之高電位側驅動裝置10H及低電位側驅動裝置10L對應之高電位側驅動裝置11H及低電位側驅動裝置11L。

首先，高電位側驅動裝置11H在已述之元件100、



五、發明說明 (10)

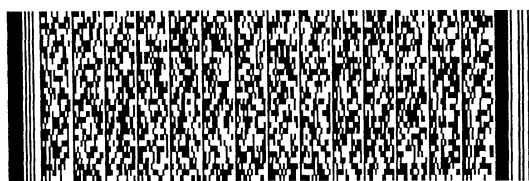
200、300、400以及500上包括控制信號產生器(或選擇性反復脈衝信號產生器)101、具有位準挪移電路201a之位準挪移裝置201、虛擬電路301、遮蔽電路401以及鑑別器(或第一鑑別器)501，還包括已述之高電位側驅動電路600。

控制信號產生器101由原時鐘信號產生器111及單發脈衝產生器112構成。此外，原時鐘信號產生器111及單發脈衝產生器112接在接地電位GND、VCC之間，接受電力供應。

原時鐘信號產生器111產生週期 T (參照圖4)之時鐘信號 $S111$ 。單發脈衝產生器112在構造上和該時鐘信號 $S111$ 同步的產生包括週期 T 之反復脈衝(反復脈衝波形)之反復脈衝信號 $S112$ (參照圖4)。尤其，單發脈衝產生器112在構造上還取得關於高電位側開關裝置1之導通不導通指令信號 $S1$ 後，只在導通不導通指令信號 $S1$ 中之導通指令之期間 T_{1on} 中將該反復脈衝信號 $S112$ 選為控制信號 $S100$ 後輸出。因而，可將控制信號產生器101稱為只在導通指令之期間 T_{1on} 中將反復脈衝信號 $S112$ 作為控制信號 $S100$ 輸出之「選擇性反復脈衝信號產生器101」。

在此，時鐘信號 $S111$ 及與其對應之反復脈衝之週期 T 比導通不導通指令信號 $S1$ 之導通指令之期間 T_{1on} 及不導通指令之期間 T_{1off} 都短，例如可在導通不導通指令之週期 $(T_{1on}+T_{1off})$ 之十分之一~數十分之一之範圍內設定。

此外，也可構成驅動裝置11，使得控制信號產生器101只在不導通指令之期間 T_{1off} 中將反復脈衝信號 $S112$ 作



五、發明說明 (11)

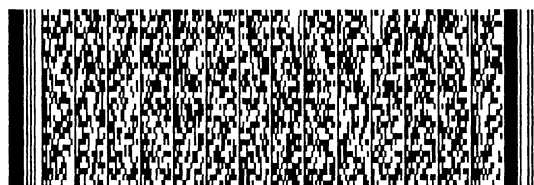
為控制信號S100輸出。

位準挪移裝置201具有一個位準挪移電路201a，該位準挪移電路201a由高耐壓N通道型電場效應電晶體(或第一開關裝置)211、位準挪移電阻212、NOT電路(反相器)213以及定位二極體(或定位裝置)214構成。在此，在高耐壓N通道型電場效應電晶體211上使用MOSFET(或MISFET)，高耐壓N通道型MOSFET也稱為「HVMOS」。

HVMOS211之源極及汲極各自和接地電位GND及電阻212之一端連接，電阻212之另一端和電位VB連接，因而在接地電位GND、VB之間形成電流路210。此時，HVMOS211之源極—汲極間之路徑(或主路徑)設於電流路210中，藉著依據往HVMOS211之閘極(或控制端子)之輸入信號控制該源極—汲極間之導通狀態/不導通狀態，控制電流路210之導通狀態/不導通狀態。HVMOS211之閘極和輸出該控制信號S100之單發脈衝產生器112之輸出端(相當於控制信號產生器101之輸出端)連接。此外，HVMOS211之基板電位設為接地電位GND。

此外，在HVMOS211之汲極和電阻212之該一端之間連接NOT電路213之輸入端，NOT電路213之輸出端相當於輸出該已位準挪移之控制信號S200之該節點(第一節點)。省略詳細之圖示，NOT電路213接在電位VS、VB之間，接受電力供應。

此外，在位準挪移電路201a之電流路210和電位VS之間連接定位二極體214。詳細說明之，HVMOS211之汲極和



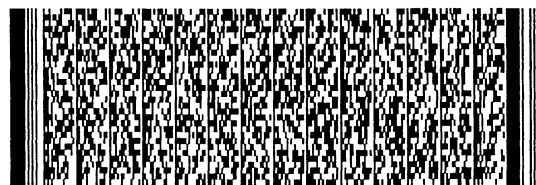
五、發明說明 (12)

電阻212之該一端以及NOT電路213之輸入端和定位二極體214之陰極連接，該定位二極體214之陽極和電位VS連接。因而，電流流向電流路210時之電阻212之壓降變大，NOT電路213之輸入端之電位(換言之HVN MOS211之汲極及電阻212之該一端之電位)也定位於電位VS，防止變成比該電位VS低。

若依據這種位準挪移電路201a，在控制信號S100為高位準之情況，HVN MOS211變成導通狀態，電流流向電流路210。於是，因該電流在電阻212發生壓降，NOT電路213之輸入端變成低位準。因此，NOT電路213之輸出端變成高位準，得到波形成控制信號S100一樣(參照圖4)但是電位上升之已位準挪移之控制信號S200。在控制信號S100為低位準之情況，也將控制信號S100位準挪移，得到已位準挪移之控制信號S200。即，將在接地電位GND、VCC之間轉移之控制信號S100位準挪移至在電位VS、VB之間轉移之控制信號S200。

虛擬電路301由HVN MOS(或第一開關裝置)311、電阻312、NOT電路(反相電路)313以及定位二極體(定位裝置)314構成。尤其這些元件311~314各自具有和位準挪移電路201a之元件211~214大致相同之特性(值)，除了HVN MOS311之閘極和接地電位GND連接以外，和元件211~214一樣的連接。

詳細說明之，HVN MOS311之源極及汲極各自和接地電位GND及電阻312之一端連接，電阻312之另一端和電位VB



五、發明說明 (13)

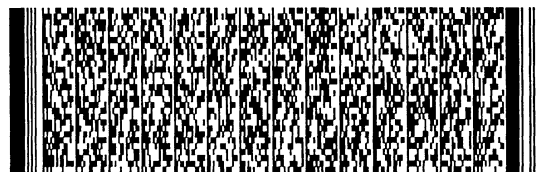
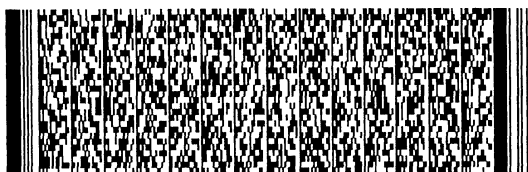
連接，因而在接地電位GND、VB之間形成電流路310。此時，HVN MOS311之源極—汲極間之路徑(或主路徑)設於電流路210中。

尤其，和位準挪移電路201a不同，在虛擬電路301，HVN MOS311之閘極(或控制端子)和接地電位GND連接，因而，將HVN MOS311設為總是不導通狀態。此外，HVN MOS311之基板電位和接地電位GND連接。

此外，在HVN MOS311之汲極和電阻312之該一端之間連接NOT電路313之輸入端，NOT電路313之輸出端相當於和位準挪移電路201a輸出已位準挪移之控制信號S200之該節點對應之節點(第二節點)。省略詳細之圖示，NOT電路313接在電位VS、VB之間，接受電力供應。

此外，在虛擬電路301之電流路310和電位VS之間連接定位二極體314。詳細說明之，HVN MOS311之汲極和電阻312之該一端以及NOT電路313之輸入端和定位二極體314之陰極連接，該定位二極體314之陽極和電位VS連接。因而，防止NOT電路313之輸入端之電位變成比電位VS低。

遮蔽電路401如圖3所示，由NOT電路411及NOR電路412構成。具體而言，NOT電路411之輸入端和輸出已位準挪移之控制信號S200之該節點(即NOT電路213之輸出端)連接，該NOT電路411之輸出端及虛擬電路301之該節點(即NOT電路313之輸出端)和NOR電路412之輸入端連接。NOR電路412之輸出端相當於遮蔽電路401之輸出端，輸出已遮蔽信號S400。此外，如圖4所示，已遮蔽信號S400具有和控制信



五、發明說明 (14)

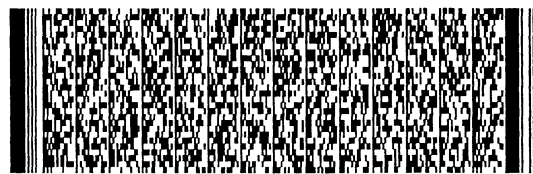
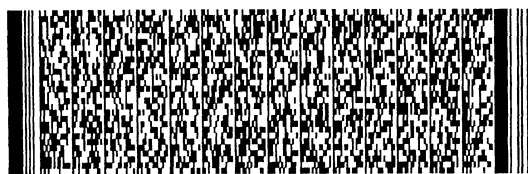
號產生器101所輸出之控制信號S100一樣之波形(但位準挪移)，即包括反復脈衝。

鑑別器501(第一鑑別器)由可再觸發單發脈衝產生器構成，因而，該鑑別器501也稱為「可再觸發單發脈衝產生器501」。可再觸發單發脈衝產生器501將已遮蔽信號S400中之複數脈衝之各脈衝用作觸發信號，對各觸發器產生脈衝。

尤其，可再觸發單發脈衝產生器501產生之脈寬設為控制信號產生器101之單發脈衝產生器112產生之反復脈衝信號S112(參照圖4)之週期T以上，例如設為係週期T以上並和週期T大致相同。更具體而言，設為比該週期T稍長(例如(週期T)+(反復脈衝之脈寬))。因而，如圖4所示，在可再觸發單發脈衝產生器501輸出之鑑別結果信號S500，該脈衝複數相連的形成一個脈衝。如上述所示，因在控制信號S100中包括反復脈衝之期間和導通指令之期間T_{lon}對應，在鑑別結果信號S500，複數脈衝相連所形成之高位準之一個脈衝和導通指令(之期間T_{lon})對應，除此以外之低位準之部分和不導通指令(之期間T_{loff})對應。

照這樣做，可再觸發單發脈衝產生器501利用已遮蔽信號S400中所含之複數脈衝之反復性鑑別導通指令(之期間T_{lon})和不導通指令(之期間T_{loff})。

如上述所示，高電位側驅動電路600依照鑑別結果信號S500依據控制信號S600控制高電位側開關裝置1之導通/不導通。



五、發明說明 (15)

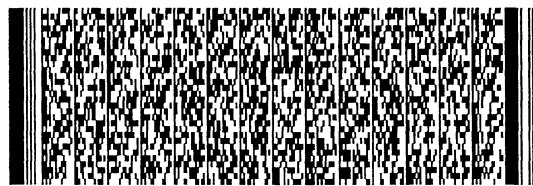
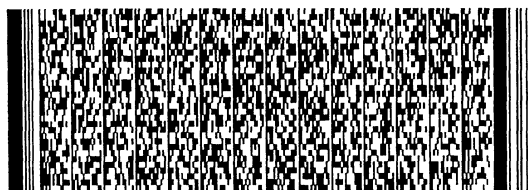
而，低電位側驅動裝置10L由都接在電位VCC、GND之間之同步電路901和低電位側驅動電路900構成。具體而言，同步電路901取得原時鐘信號產生器111輸出之時鐘信號S111及關於低電位側開關裝置2之導通不導通指令信號S2後，令導通不導通指令信號S2和時鐘信號S111同步的產生信號901。低電位側驅動電路900依照信號901依據控制信號S900控制低電位側開關裝置2之導通/不導通。此外，低電位側驅動電路900之構造和高電位側驅動電路600的一樣。

若依據驅動裝置10、11，兩開關裝置1、2間之連接節點N0電位VS伴隨開關裝置1、2之切換變動，也如以下所示防止誤動作。

首先，連接節點N0之電位VS變動時，將HVMOS211、311之源極一汲極間之寄生靜電電容充電之電流各自流向位準挪移電路201a及虛擬電路301之電流路210、310。此時，在位準挪移電路201a該電流作為雜訊和已位準挪移之控制信號S200重疊，自該電路201a之輸出端輸出。

可是，虛擬電路301之HVMOS311設為總是不導通狀態，在正常動作時，虛擬電路301不產生信號。因而，因該電流而自虛擬電路301之該節點輸出之信號S300就是由電位VS所引起之雜訊。即，虛擬電路301具有作為雜訊檢測器之作用。

而，若依據具有上述之構造之遮蔽電路401，在信號S300係低位準之情況，即在未發生雜訊之情況，已位準挪



五、發明說明 (16)

移之控制信號S200直接作為已遮蔽信號S400輸出。而，在信號S300係高位準之情況，即在發生雜訊之情況，將位準挪移電路201a輸出之信號(有雜訊重疊之已位準挪移之控制信號S200)除去雜訊後，可作為已遮蔽信號S400輸出。於是，藉著利用來自虛擬電路301之信號S300，在已遮蔽信號S400上可得到除去了雜訊之已位準挪移之控制信號S200。

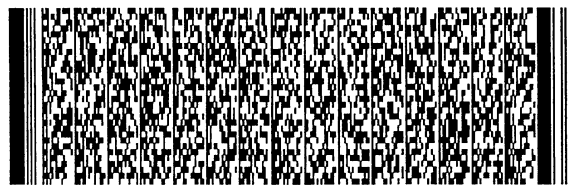
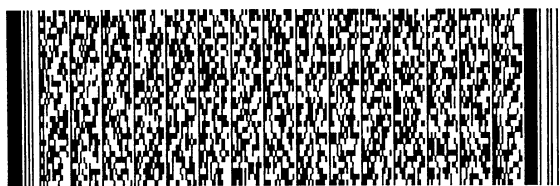
結果，連接節點N0之電位VS變動，也可防止誤動作。

因位準挪移電路201a和虛擬電路301之構造彼此大致相同，若電位VS在位準挪移電路201a之HVN MOS211為不導通狀態時變動，流向各電流路210、310之該電流之大小及時序大致相等。因而，在此情況，雜訊之除去效果顯著。

反而言之，若流向電流路210、310之電流之時序有偏差時，難用虛擬電路301及遮蔽電路401完全的除去雜訊，可能有因已遮蔽信號S400中包括具有按照時序差之脈寬之雜訊脈衝而持續引起誤動作之情況。此外，在該電流之時序發生偏差之原因上，例如有在位準挪移電路201a和虛擬電路301之間之元件之特性有變動之情況，或在高電位側開關裝置1切換時HVN MOS211處於導通狀態之情況(在此情況，HVN MOS211、311間之寄生靜容電容相異)。

可是，若依據驅動裝置10，係流向電流路210、310之電流之時序有偏差之情況，也可抑制・防止誤動作持續。

具體而言，如上述所示，控制信號產生器101輸出之控制信號S100包括反復脈衝，已遮蔽信號S400(若無雜訊)



五、發明說明 (17)

也具有和控制信號S100一樣之波形(參照圖4)。而，可再觸發單發脈衝產生器501和已遮蔽信號S400中所含之各脈衝同步的產生脈衝，該脈寬設為例如比控制信號S100中之反復脈衝信號S112(參照圖4)之週期T稍長。因此，在已遮蔽信號S400中包括由該雜訊所引起之脈衝(雜訊脈衝)，鑑別結果信號S500中所含之和該雜訊脈衝對應之脈衝也是單發，而且只在相當於上述之脈寬之期間發生。結果，雜訊脈衝所引起之誤動作只在相當於可再觸發單發脈衝產生器501發生之該脈衝之脈寬之期間發生，在經過該期間後可回到正常動作。

即，因可再觸發單發脈衝產生器501在導通指令及不導通指令之鑑別利用已遮蔽信號S400中所含之複數脈衝之反復性，在該複數脈衝中包括雜訊脈衝，也限制因該雜訊脈衝而發生誤動作之期間，可回到正常動作。

又，藉著將虛擬電路301之NOT電路313之臨限值設為比位準挪移電路201a之NOT電路213的高，係流向電流路210、310之電流之時序有偏差之情況，也可更確實的進行在遮蔽電路401之遮蔽處理。這是由於若依據這種臨限值之設定，可使位準挪移電路201a之高位準期間整體位於來自虛擬電路301之信號S300之高位準期間內。

於是，驅動裝置10、11利用2重、3重之對策可更確實的抑制・防止電位VS之變動所引起之誤動作。

實施例2



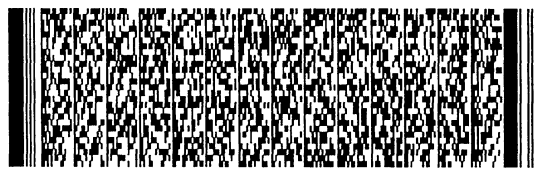
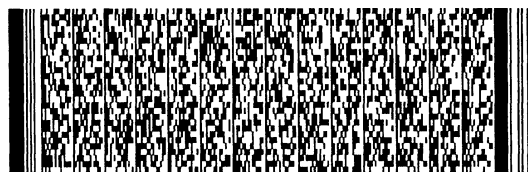
五、發明說明 (18)

依據圖5及圖6所示之實施例2之驅動裝置12及遮蔽電路402說明驅動裝置10之第二具體構造例。驅動裝置12具有在上述之驅動裝置11將高電位側驅動裝置11H改成高電位側驅動裝置12H之構造，該高電位側驅動裝置12H具有將在上述之驅動裝置11H之位準挪移裝置201、虛擬電路301以及遮蔽電路401改成位準挪移裝置202、虛擬電路302以及遮蔽電路402之構造。

位準挪移裝置202在上述之位準挪移電路201a拿掉定位二極體214，具有在構造上設置了2條自電流路210經由2個NOT電路213往遮蔽電路402之路徑之位準挪移電路202a。此外，自2個NOT電路213輸出之信號都相當於已位準挪移之控制信號S200。

又，虛擬電路302相當於自虛擬電路301拿掉了二極體314之構造。

遮蔽電路402如圖6所示，在構造上除了上述之NOT電路411和NOR電路412，還有AND電路413。具體而言，在AND電路413之輸入端連接位準挪移電路202a之一方之NOT電路213之輸出端及虛擬電路302之NOT電路313之輸出端。又，在NOT電路411之輸入端連接位準挪移電路202a之另一方之NOT電路213之輸出端。而，NOT電路411及AND電路413之兩輸出端和NOR電路412之輸入端連接，NOR電路412之輸出相當於已遮蔽信號S400。在這種遮蔽電路402，著眼於電位VS之變動所引起之雜訊以同相傳達，利用AND電路413檢測雜訊。



五、發明說明 (19)

此外，在構造上也可將位準挪移電路202a之NOT電路213設為一個，將來自NOT電路213之已位準挪移之控制信號S200輸入NOT電路411及AND電路413雙方。

又，藉著將和AND電路413連接之NOT電路213、313之臨限值設為比和NOT電路411連接之NOT電路213的高，可更確實的進行在遮蔽電路402之遮蔽處理。

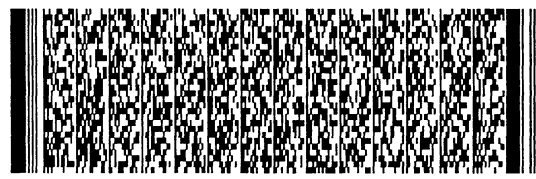
實施例3

依據圖7所示之實施例3之驅動裝置13說明驅動裝置10之第三具體構造例。又，在圖8及圖9表示驅動裝置13之控制信號產生器102及遮蔽電路403，在圖10表示用以說明驅動裝置13之動作之時序圖。驅動裝置13具有在上述之驅動裝置11將高電位側及低電位側驅動裝置11H、11L改成高電位側及低電位側驅動裝置13H、12L之構造。

首先，高電位側驅動裝置13H在上述之元件100、200、300、400以及500上包括控制信號產生器102、位準挪移裝置203、虛擬電路303、遮蔽電路403以及鑑別器(或第二及第三鑑別器)502，還包括已述之高電位側驅動電路600。

首先，如圖8所示，控制信號產生器102由反復脈衝信號產生器110、第一和第二選擇器114a、114b、導通轉移脈衝產生器115a、不導通轉移脈衝產生器115b以及OR電路116a、116b構成。

詳細說明之，反復脈衝信號產生器110包括上述之原



五、發明說明 (20)

時鐘信號產生器111及單發脈衝產生器113。單發脈衝產生器113在構造上接在電位VCC、GND之間，接受電力供應，取得時鐘信號S111後，依照該時鐘信號S111產生包括週期T之反復脈衝(反復脈衝波形)之反復脈衝信號S113(參照圖10。相當於圖4之反復脈衝信號S112)後輸出。

第一選擇器114a包括在構造上輸入反復脈衝信號S113及導通不導通指令信號S1之AND電路114a1，因而只在導通指令之期間T_{1on}中選擇反復脈衝信號S113，作為第一選擇器114a之輸出信號S114a輸出(參照圖10)。

又，導通轉移脈衝產生器115a包括在構造上輸入導通不導通指令信號S1之單發脈衝產生器115a1，該單發脈衝產生器115a1在構造上和導通不導通指令信號S1之脈衝之上升緣(相當於自不導通指令往導通指令之轉移)同步的產生導通轉移脈衝，作為信號S115a輸出(參照圖10)。此外，在此，導通轉移脈衝之脈寬設為和單發脈衝產生器113產生之反復脈衝之脈寬相同。

而，在構造上第一選擇器114a之輸出信號S114a及導通轉移脈衝產生器115a之輸出信號S115a輸入OR電路116a，該OR電路116a之運算結果自該OR電路116a之輸出端(或導通控制信號輸出端)作為導通控制信號S100a輸出。此時，在導通控制信號S100a中重疊信號S114a中之反復脈衝及信號S115a中之導通轉移脈衝。

而，第二選擇器114b在構造上包括AND電路114b1及NOT電路114b2，在AND電路114a1輸入反復脈衝信號S113及



五、發明說明 (21)

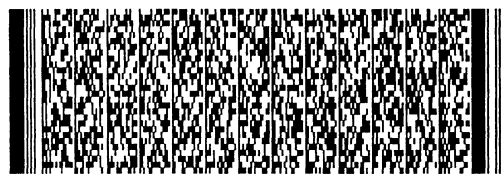
利用NOT 電路114b2 將波形反轉後之導通不導通指令信號S1。因而，只在不導通指令之期間T1off 選擇反復脈衝信號S113，作為第二選擇器114b 之輸出信號S114b 輸出(參照圖10)。

不導通轉移脈衝產生器115b 在構造上包括單發脈衝產生器115b1 及NOT 電路115b2，在單發脈衝產生器115b1 輸入利用NOT 電路115b2 將波形反轉後之導通不導通指令信號S1。單發脈衝產生器115b1 在構造上和 在波形反轉後之導通不導通指令信號S1 之脈衝之上升緣(相當於自導通指令往不導通指令之轉移)同步的產生不導通轉移脈衝，作為信號S115b 輸出。此外，在此，不導通轉移脈衝之脈寬設為和單發脈衝產生器113 產生之反復脈衝之脈寬相同。

而，在構造上第二選擇器114b 之輸出信號S114b 及導通轉移脈衝產生器115b 之輸出信號S115b 輸入OR 電路116b，該OR 電路116b 之運算結果自該OR 電路116b 之輸出端(或不導通控制信號輸出端)作為不導通控制信號S100b 輸出。此時，在不導通控制信號S100b 中重疊信號S114b 中之反復脈衝及信號S115b 中之不導通轉移脈衝(參照圖10)。

此外，來自OR 電路116a、116b 之控制信號S100a、S100b 之總稱相當於來自上述之控制信號產生器100 之控制信號S100，OR 電路116a、116b 之輸出端之總稱相當於上述之控制信號產生器100 之輸出端。

位準挪移裝置203 包括2 個位準挪移電路(第一及第二位準挪移電路)203a、203b。



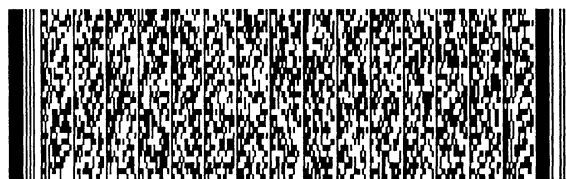
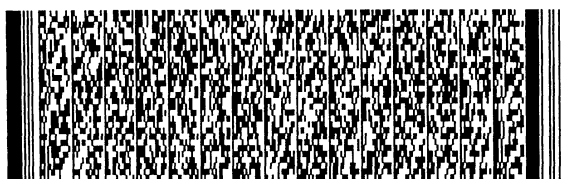
五、發明說明 (22)

第一位準挪移電路203a基本上具有在圖2之上述之位準挪移電路201a追加了P通道型電場效應電晶體(或第二開關裝置)215之構造。在此,在P通道型電場效應電晶體215上使用MOSFET(或MISFET),P通道型MOSFET也稱為「PMOS」。

將PMOS215插入成其源極一汲極間路徑位於電流路210中。詳細說明之,PMOS215之源極和NOT電路213之輸入端與電阻212之該一端之連接節點連接,PMOS215之汲極和定位二極體214之陰極與HVN MOS211之汲極之連接節點連接。此時,PMOS215位於定位二極體(或定位裝置)214和電位VB之間,換言之位於電位VS、VB之間。而,PMOS215之閘極和作為鑑別器502之RS正反器之Q輸出連接。因而,PMOS215依照鑑別器502輸出之鑑別結果信號S500控制電流路210之導通狀態/不導通狀態。此外,PMOS215之基板電位設為電位VB。

此外,在第一位準挪移電路203a,HVN MOS211之閘極和輸出導通控制信號S100a之控制信號產生器102之OR電路116a之輸出端(或導通控制信號輸出端)連接,自NOT電路213之輸出端輸出已位準挪移之導通控制信號S200a。

第二位準挪移電路203b包括特性值和該第一位準挪移電路203a之元件211、212、213、214以及215大致相同之HVN MOS221、位準挪移電阻222、NOT電路223、定位二極體224以及PMOS225,基本上和該第一位準挪移電路203a一樣的構成,因而第二位準挪移電路203b在電位GND、VB之間



五、發明說明 (23)

形成電流路220。

但，在第二位準挪移電路203b，HVN MOS221之閘極和輸出不導通控制信號S100b之控制信號產生器102之OR電路116b之輸出端(或不導通控制信號輸出端)連接，自NOT電路223之輸出端輸出已位準挪移之不導通控制信號S200b。

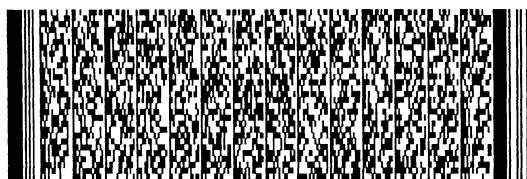
又，第二位準挪移電路203b還包括NOT電路251，NOT電路251之輸入端和作為鑑別器502之RS正反器之Q輸出連接，NOT電路251之輸出端和PMOS225之閘極連接。因而，PMOS225依照鑑別器502輸出之鑑別結果信號S500(之反相信號)控制電流路220之導通狀態/不導通狀態。

此外，在位準挪移裝置203，已位準挪移之導通控制信號S200a及已位準挪移之不導通控制信號S200b之總稱相當於已位準挪移之控制信號S200。

虛擬電路303具有在上述之圖2之虛擬電路301追加了PMOS315之構造。PMOS315具有和位準挪移電路203a、203b之PMOS215、225大致相同之特性值，和PMOS215、225一樣的設置於電流路310。但，該PMOS315之閘極和電位VS連接。此外，在虛擬電路303及位準挪移電路203a、203b之各電路間對應之元件(例如HVN MOS211、221、311)彼此具有大致相同之特性值。

遮蔽電路403如圖9所示，大致分成第一及第二位遮蔽電路403a、403b，若比較圖9和圖3，得知各遮蔽電路403a、403b具有和上述之遮蔽電路401一樣之構造。

詳細說明之，第一遮蔽電路403a由NOT電路411a和NOR



五、發明說明 (24)

電路412a構成，NOT電路411a之輸入端和第一位準挪移電路203a之該節點(輸出已位準挪移之導通控制信號S200a)連接，該NOT電路411a之輸出端及虛擬電路303之該節點和NOR電路412a之輸入端連接。因而，和圖3之遮蔽電路401一樣，第一遮蔽電路403a利用自虛擬電路303之該節點輸出之信號遮蔽自第一位準挪移電路203a之該節點輸出之信號後，產生第一已遮蔽信號S400a。此外，NOR電路412a之輸出端相當於輸出第一已遮蔽信號S400a之第一遮蔽電路403a之輸出端。

一樣的，第二遮蔽電路403b由NOT電路411b和NOR電路412b構成，NOT電路411b之輸入端和第二位準挪移電路203b之該節點(輸出已位準挪移之不導通控制信號S200b)連接，該NOT電路411b之輸出端及虛擬電路303之該節點和NOR電路412b之輸入端連接。因而，第二遮蔽電路403b利用自虛擬電路303之該節點輸出之信號遮蔽自第二位準挪移電路203b之該節點輸出之信號後，產生第二已遮蔽信號S400b。此外，NOR電路412b之輸出端相當於輸出第二已遮蔽信號S400b之第二遮蔽電路403b之輸出端。

此外，已遮蔽信號S400a、S400b之總稱相當於上述之已遮蔽信號S400。

鑑別器502由RS正反器構成，因而，該鑑別器502也稱為「RS正反器502」。在RS正反器502，在設定輸入(S輸入)連接遮蔽電路403之NOR電路412a之輸出端，在重設輸入(R輸入)連接遮蔽電路403之NOR電路412b之輸出端。



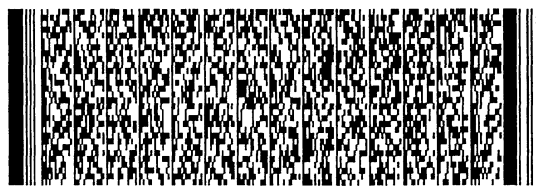
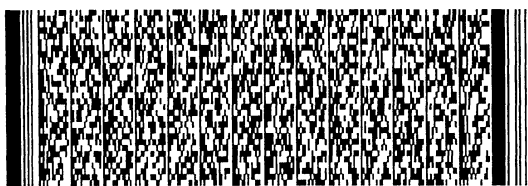
五、發明說明 (25)

因此，RS 正反器502依據自第一遮蔽電路403a輸出之第一已遮蔽信號S400a中之脈衝之高位準自Q輸出作為鑑別結果信號S500輸出高位準之信號。而，RS 正反器502依據自第二遮蔽電路403b輸出之第二已遮蔽信號S400b中之脈衝之高位準自Q輸出作為鑑別結果信號S500輸出低位準之信號。即，鑑別結果信號S500係高位準之期間及係低位準之期間各自和關於高電位側開關裝置1之導通指令之期間T1on及不導通指令之期間T1off對應。

此外，如上述所示，鑑別結果信號S500也輸入第一位準挪移電路203a之PMOS215及第二位準挪移電路203b之NOT電路251。

而，低電位側驅動裝置12L由延遲電路902及上述之低電位側驅動電路900構成。延遲電路902在構造上接在電位GND、VCC之間，接受電力供應，取得關於低電位側開關裝置2之導通不導通指令信號S2後，將該信號S2延遲，作為信號902，向驅動電路900輸出。此外，延遲電路902為了在低電位側驅動裝置12L側補償例如自高電位側驅動裝置13H接收導通不導通指令信號S1開始至高電位側開關裝置1實際進行切換動作為止之延遲時間而設置。

若依據具有這種構造之驅動裝置13，在以不同之信號即導通控制信號S100a及不導通控制信號S100b供給關於高電位側開關裝置1之導通指令及不導通指令之情況，也可得到和上述之驅動裝置10~12一樣之效果。此外，藉著將虛擬電路303之NOT電路313之臨限值設為比位準挪移電路



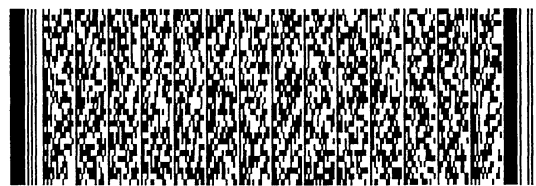
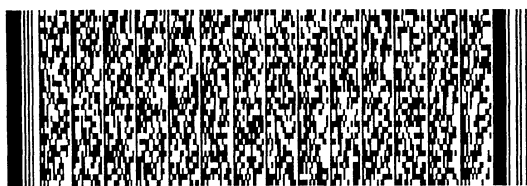
五、發明說明 (26)

203a、203b之NOT電路213、223的高，可更確實的進行在遮蔽電路403之遮蔽處理。

尤其，在導通控制信號S100a及不導通控制信號S100b中之其中一方包括反復脈衝，RS正反器502利用已遮蔽信號S400a、S400b中所含之脈衝鑑別。因而，因已遮蔽信號S400a、S400b中所含之雜訊脈衝而發生誤動作，也利用該雜訊脈衝之下一正常之脈衝(構成向導通控制信號S100a或不導通控制信號S100b傳達之反復脈衝)可回到正常動作。此時，將誤動作之期間限定為最長也相當於反復脈衝之週期T之期間。

可是，在驅動裝置11、12因導通不導通指令信號S1和反復脈衝信號S112係不同步，在導通指令及不導通指令和控制信號S100之間會發生延遲時間 t_d (參照圖4)。該延遲時間 t_d 也反映於(傳達至)自發出導通指令及不導通指令開始至高電位側開關裝置1實際上進行切換動作之間。而，若依據驅動裝置13，因導通控制信號S100a及不導通控制信號S100b各自包括導通轉移脈衝及不導通轉移脈衝，還因RS正反器502利用已遮蔽信號S400a、S400b中所含之與導通轉移脈衝及不導通轉移脈衝對應之脈衝鑑別，可減少該延遲時間 t_d 。

此外，在如驅動裝置11、12般該延遲時間 t_d 和導通不導通指令信號S1之上升緣/下降緣及反復脈衝信號S112之上升緣(或時鐘信號S111)相依之情況，為了確保令兩開關裝置1、2停止之期間(dead time)，令關於低電位側開關

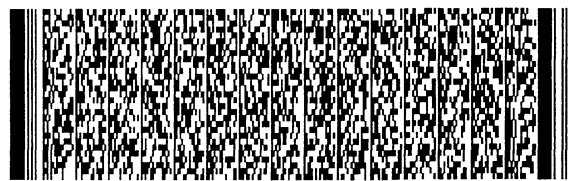
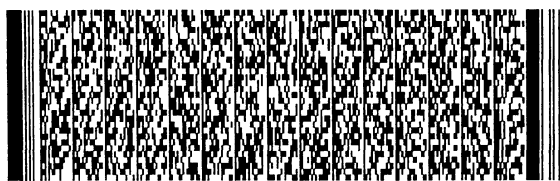


五、發明說明 (27)

裝置2之導通不導通指令信號S2和時鐘信號S111同步。可是，在驅動裝置13，因該延遲時間 t_d 和導通不導通指令信號S1及反復脈衝信號S112之時序不相依，不必令導通不導通指令信號S2和時鐘信號S111同步。因而，在驅動裝置13，不需要同步電路901，因此，也不需要圖2之低電位側驅動裝置11L具有之連接同步電路901和原時鐘信號產生器111之配線(在驅動裝置11H、11L為不同之積體電路之情況變長)。

此外，因位準挪移電路203a、203b具有PMOS215、225，可減少驅動裝置13之耗電力。其原因如以下所示。例如，RS正反器502檢測到自導通指令往不導通指令之轉移時，以後至自導通指令往不導通指令之轉移為止，RS正反器502保持Q輸出。因而，若依據驅動裝置13，若自控制信號S100a、S100b檢測到導通指令和不導通指令之轉移，可切換高電位側開關裝置1。因此，在導通指令持續中，為了檢測下一轉移(自導通指令往不導通指令之轉移)，只令傳達不導通指令之位準挪移電路203b動作，而令傳達導通指令之位準挪移電路203a停止也可。具體而言，使得電流不流向位準挪移電路203a之電流路210也可，因驅動裝置13在構造上使得PMOS215依照鑑別結果信號S500控制電流路210之導通狀態/不導通狀態，實現那種停止。由於這種位準挪移電路203a之停止，耗電力減少。當然在不導通指令之持續中也一樣。

在此，考慮當RS正反器502之Q輸出為高位準時電位VS

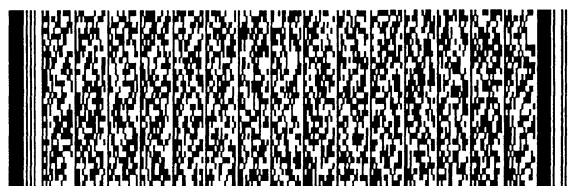
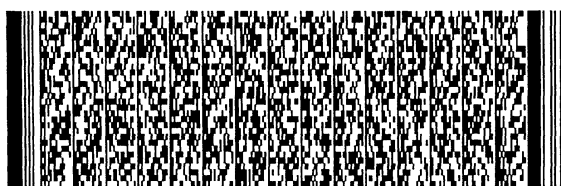


五、發明說明 (28)

變動之情況。此時，因位準挪移電路203a之PMOS215係不導通狀態，經由定位二極體214向HVN MOS211之寄生靜電電容充電之電流流向電流路210，在信號S200a不會出現該電流所引起之雜訊。可是，因電流經由電阻222、312流向PMOS225、315處於導通狀態之電流路220、310，在信號S200b、S300出現該電流所引起之雜訊，利用遮蔽電路403及RS正反器502可抑制・除去。一樣的，在當RS正反器502之Q輸出為高位準時電位VS變動之情況，利用來自位準挪移電路203a及虛擬電路303之信號S200a、S300，可抑制・除去雜訊。即，令位準挪移電路203a、203b之一方停止也可得到雜訊之抑制・除去效果。

此外，因在定位二極體(定位裝置)和電位VB(第四電位)之間設置PMOS215、225，以電位VB、VS之電位差規定流向PMOS215、225。因該電位差比電位VB、GND之間之電位差小，PMOS215、225不必使用高耐壓用元件(功率元件)，在這一點可減少費用。

如上述所示，藉著減少耗電力，可將驅動裝置13變形為圖11所示之驅動裝置13B。在驅動裝置10之具體之構造例上說明驅動裝置13B。圖11所示之驅動裝置13B具有在圖7之驅動裝置13將高電位側驅動裝置13H改成高電位側驅動裝置13HB之構造，高電位側驅動裝置13HB具有在圖7之高電位側驅動裝置13H加上由電容器5及限幅(Bootstrap)二極體6構成之電源電路之構造。具體而言，電容器5接在電位VB、VS之間，二極體6之陰極及陽極各自和電位VB及電



五、發明說明 (29)

位VCC連接。若依據這種構造，以一個電源4可令驅動裝置13B動作。

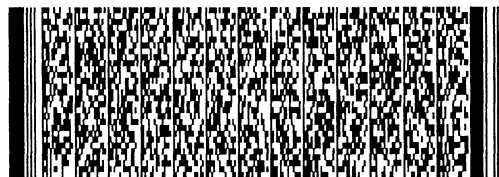
實施例4

依據圖12所示之實施例4之驅動裝置14說明驅動裝置10之第五具體構造例。驅動裝置14具有在上述之圖7之驅動裝置13將該高電位側驅動裝置13H改成高電位側驅動裝置14H之構造，該高電位側驅動裝置14H具有在上述之驅動裝置13H將位準挪移裝置203及虛擬電路303改成位準挪移裝置204及虛擬電路304之構造。

位準挪移裝置204和圖7之第一及第二位準挪移電路203a、203b一樣大致分成第一及第二位準挪移電路204a、204b。

第一及第二位準挪移電路204a、204b相當於在圖7之位準挪移電路203a、203b將PMOS215、225各自變更為類比開關(或第二開關裝置)216、226，並拿掉二極體214、224之構造。又，位準挪移裝置204具有NOT電路252，替代上述之位準挪移裝置203之NOT電路251。

在此，類比開關216、226各自由P通道型電場效應電晶體和N通道型電場效應電晶體將彼此之源極和汲極連接後並聯而成。此外，在此在該P通道型和N通道型電場效應電晶體上使用MOSFET，類比開關216、226相當於所謂的CMOS類比開關。此外，類比開關216、226彼此具有大致相同之特性值。

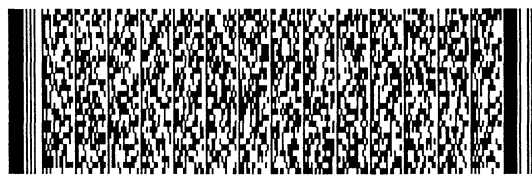
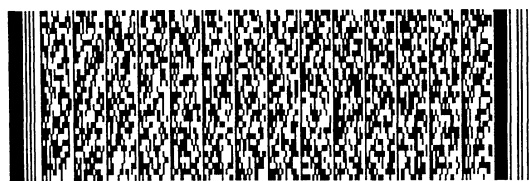


五、發明說明 (30)

此時，類比開關216、226之主路徑在和圖7之PMOS215、225之主路徑相同之位置各自設置於電流路210、220中。又，類比開關216之P通道型MOSFET及類比開關226之N通道型MOSFET之兩閘極和RS正反器502之Q輸出連接。而，類比開關216之N通道型MOSFET及類比開關226之P通道型MOSFET之兩閘極和NOT電路252之輸出端連接，該NOT電路252之輸入端和RS正反器502之Q輸出連接。此外，在類比開關216、226，兩N通道型MOSFET之基板電位和電位(或第三電位)VS連接，兩P通道型MOSFET之基板電位和電位VB連接。

虛擬電路304相當於在圖7之虛擬電路303，將PMOS315變更為類比開關316後，拿掉二極體314之構造。類比開關316和上述之類比開關216、226一樣的構成，具有和類比開關216、226大致相同之特性值。類比開關316之主路徑在和圖7之PMOS315之主路徑相同之位置設置於電流路310中。於是，在驅動裝置14H，虛擬電路304基本上也和位準挪移電路204a、204b一樣的構成。但，在類比開關316，P通道型MOSFET之閘極和電位VS連接，N通道型MOSFET之閘極和電位VB連接。此外，類比開關316之N通道型MOSFET及P通道型MOSFET之基板電位各自和電位VS及電位VB連接。

利用驅動裝置14也得到和上述之驅動裝置13一樣之效果。尤其，若依據驅動裝置14，因在類比開關216、226、類比開關316之N通道型MOSFET在基板和源極之間所形成之二極體作為定位二極體動作，不必另外設置定位二極體



五、發明說明 (31)

(定位裝置)。因而，可減少元件數，可比驅動裝置13更提高密集度。

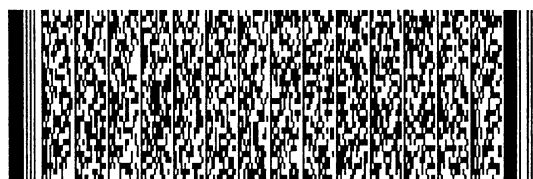
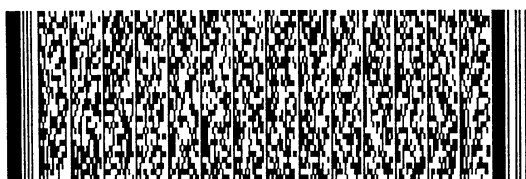
變形例

此外，也可構成驅動裝置10~14，使得處理令在上述之說明及時序圖之信號之波形反轉之信號。又，也可應用使用電晶體之構造之定位裝置，替代二極體214、224、314。

發明之效果

若依據申請專利範圍第1項之發明，第三電位伴隨2個開關裝置之切換而變動時，電流流向位準挪移電路及虛擬電路，自至少一個之位準挪移電路之第一節點及虛擬電路之第二節點輸出該電流所引起之信號。此時，因虛擬電路之第一開關裝置總是設為不導通狀態，來自虛擬電路之該信號就是由第三電位之變動所引起之雜訊。因此，虛擬電路藉著利用來自虛擬電路之該信號可除去來自至少一個之位準挪移電路之該信號中之雜訊。即，在已遮蔽信號上可得到除去了雜訊之已位準挪移之控制信號。結果，可防止誤動作。

若依據申請專利範圍第2項之發明，因第一鑑別器利用已遮蔽信號中所含之複數脈衝之反復性鑑別導通指令及不導通指令，在該複數脈衝中含有雜訊所引起之脈衝(雜訊脈衝)，也限制因該雜訊脈衝而發生誤動作之期間，可



五、發明說明 (32)

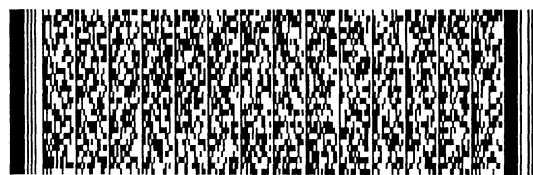
回到正常動作。

若依據申請專利範圍第3項之發明，在已遮蔽信號中含有該雜訊脈衝，也只在相當於單發脈衝產生器產生之脈衝之脈寬之期間發生該雜訊脈衝所引起之誤動作，在經過該期間後可回到正常動作。

若依據申請專利範圍第4項之發明，在以不同之信號（導通控制信號及不導通控制信號）供給關於高電位側開關裝置之導通指令及不導通指令之情況也可得到如申請專利範圍第1項之上述之效果。

若依據申請專利範圍第5項之發明，在導通控制信號中和不導通控制信號中之其中一方包括反復脈衝，第二鑑別器利用第一及第二已遮蔽信號中所含之脈衝鑑別。因而，因已遮蔽信號中所含之雜訊所引起之脈衝（雜訊脈衝）而發生誤動作，也可依據該雜訊脈衝之下一正常之脈衝（構成反復脈衝）可回到正常動作。此時，誤動作之期間最長也限定為相當於反復脈衝之週期之期間。

若依據申請專利範圍第6項之發明，因導通控制信號及不導通控制信號各自包括導通轉移脈衝及不導通轉移脈衝，可令在導通指令及不導通指令和導通控制信號及不導通控制信號之間之延遲時間減少。而且，因第三鑑別器利用已遮蔽信號中所含之與導通轉移脈衝及不導通轉移脈衝對應之脈衝鑑別，第三鑑別器可正確的得知導通指令及不導通指令之開始時刻，結果，可令自發出導通指令及不導通指令開始至高電位側開關裝置實際動作為止之延遲時間



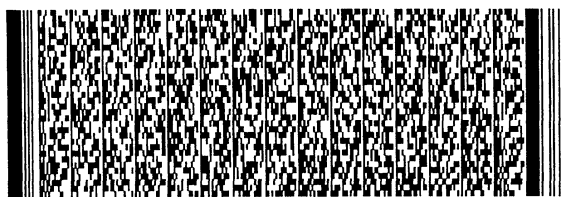
五、發明說明 (33)

減少。

若依據申請專利範圍第7項之發明，例如在導通指令持續之期間，藉著在第一位準挪移電路利用第二開關裝置將電流路設為不導通狀態，可使得電流不流向該電流路。因而，可減少耗電力。關於第二位準挪移電路也一樣。

若依據申請專利範圍第8項之發明，因以第三及第四電位間之電位差規定流向第二開關裝置之電流，可消除在第二開關裝置使用功率元件之必要性。因而，可減少費用。

若依據申請專利範圍第9項之發明，因在類比開關之N通道型電場效應電晶體，在基板和源極之間所形成之二極體作為定位二極體動作，不必另外設置定位裝置。因而，可減少元件數，可提高驅動裝置之密集度。



圖式簡單說明

圖1係說明本發明之驅動裝置之圖。

圖2係說明實施例1之驅動裝置之圖。

圖3係說明實施例1之驅動裝置之遮蔽電路之圖。

圖4係說明實施例1之驅動裝置之動作之時序圖。

圖5係說明實施例2之驅動裝置之圖。

圖6係說明實施例2之驅動裝置之遮蔽電路之圖。

圖7係說明實施例3之驅動裝置之圖。

圖8係說明實施例3之驅動裝置之控制信號產生器之圖。

圖9係說明實施例3之驅動裝置之遮蔽電路之圖。

圖10係說明實施例3之驅動裝置之動作之時序圖。

圖11係說明實施例3之驅動裝置之變形例之圖。

圖12係說明實施例4之驅動裝置之圖。

符號說明

1：高電位側開關裝置；2：低電位側開關裝置；

10~14、13B：驅動裝置；

10H~14H、13HB：高電位側驅動裝置；

10L~12L：低電位側驅動裝置；

100、102：控制信號產生器；

101：控制信號產生器（選擇性反復脈衝信號產生器）；

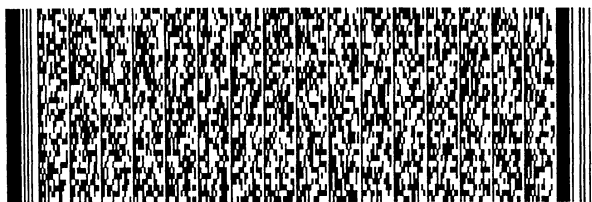
110：反復脈衝信號產生器；

114a：第一選擇器；114b：第二選擇器；



圖式簡單說明

- 115a : 導通轉移脈衝產生器 ;
- 115b : 不導通轉移脈衝產生器 ;
- 200~204 : 位準挪移裝置 ;
- 201a~204a : (第一)位準挪移電路 ;
- 203b、204b : 第二位準挪移電路 ;
- 210、220、310 : 電流路 ;
- 211、221、311 : 高耐壓N通道型電場效應電晶體(第一開關裝置) ;
- 213、223、313 : NOT 電路 ;
- 214、224、314 : 定位二極體(定位裝置) ;
- 215、225、315 : P通道型電場效應電晶體(第二開關裝置) ;
- 216、226、316 : 類比開關(第二開關裝置) ;
- 300~304 : 虛擬電路 ; 400~403 : 遮蔽電路 ;
- 403a : 第一遮蔽電路 ; 403b : 第二遮蔽電路 ;
- 500 : 鑑別器 ;
- 501 : 可再觸發單發脈衝產生器(第一鑑別器) ;
- 502 : RS正反器(第二及第三鑑別器) ;
- GND : 低電位側主電源電位(第一電位) ;
- N0 : 連接節點 ;
- S1、S2 : 導通不導通指令信號 ;
- S100 : 控制信號 ; S100a : 導通控制信號 ;
- S100b : 不導通控制信號 ;
- S112、S113 : 反復脈衝信號 ;



圖式簡單說明

S200 : 已位準挪移之控制信號 ;

S200a : 已位準挪移之導通控制信號 ;

S200a、S200b : 已位準挪移之不導通控制信號 ;

S300 : 信號 ;

S400 : 已遮蔽信號 ;

S400a : 第一已遮蔽信號 ;

S400a、S400b : 第二已遮蔽信號 ;

S400b、T : 週期 ;

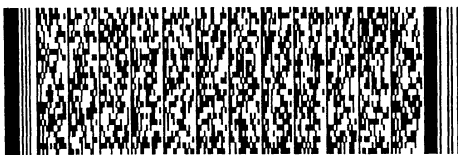
Tlon : 導通指令之期間 ;

Tloff : 不導通指令之期間 ;

VB : 第四電位 ;

VS : 第三電位 ;

VH : 高電位側主電源電位(第二電位)。



四、中文發明摘要 (發明之名稱：驅動裝置)

〔 課題 〕

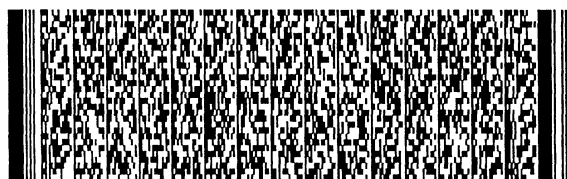
本發明提供一種驅動裝置，可防止在圖騰柱(Totem Pole)連接之2個開關裝置之連接節點之電位變動之情況之誤動作並可減少耗電力。

〔 解決手段 〕

虛擬電路303基本上具有和位準挪移電路203a、203b一樣之構造，但是HVN MOS311總是設為不導通狀態。遮蔽電路403利用來自虛擬電路303之信號S300除去來自位準挪移電路203a、203b之信號S200a、S200b中之雜訊。控制信號S100a、S100b包括反復脈衝，向RS正反器502之S輸入及R輸入傳達該反復脈衝。PMOS215、225依照RS正反器502之

英文發明摘要 (發明之名稱：DRIVING DEVICE HAVING DUMMY CIRCUIT)

A dummy circuit (303) is basically configured in the same manner as level shift circuits (203a, 203b), but an HVNMOS (311) of the dummy circuit is always set at a non-conducting state. A mask circuit (403) removes noise in signals (S200a, S200b) outputted from the level shift circuits (203a, 203b), respectively, using a signal (S300) outputted from the dummy circuit (303). Control signals (S100a, S100b) include iterative pulses that are transmitted to S and R inputs of a RS

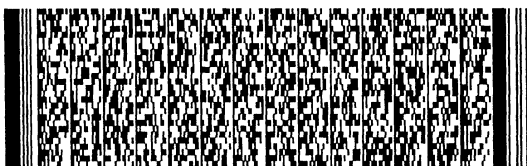


四、中文發明摘要 (發明之名稱：驅動裝置)

輸出信號S500將電流路210、220設為不導通狀態，因而，適當的令位準挪移電路203a、203b之一方停止。

英文發明摘要 (發明之名稱：DRIVING DEVICE HAVING DUMMY CIRCUIT)

flip-flop (502). PMOSs (215, 225) bring current paths (210, 220) into a non-conducting state in response to an output signal (S500) from the RS flip-flop (502) to thereby suspend one of the level shift circuits (203a, 203b).



六、申請專利範圍

1. 一種驅動裝置，控制接在第一電位和比該第一電位高之第二電位之間之2個開關裝置中之至少高電位側之開關裝置之驅動，包括：

控制信號產生器，在構造上產生關於令該高電位側開關裝置導通之導通指令及使得不導通之不導通指令之控制信號後，自輸出端輸出；

位準挪移裝置，在構造上和該控制信號產生器之該輸出端連接，以至少一個之位準挪移電路將該控制信號之位準挪移，產生已位準挪移之控制信號；以及

虛擬電路；

該至少一個之位準挪移電路及該虛擬電路各自包括：

電流路，設於該第一電位和以該2個開關裝置之連接節點之第三電位為基準設定之比該第三電位高之第四電位之間；及

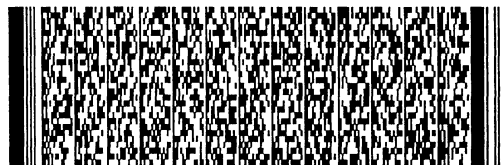
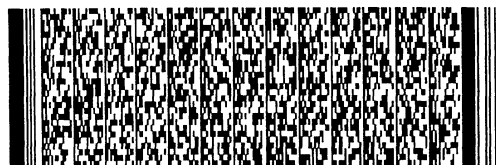
第一開關裝置，具有設於該電流路中之主路徑和用以控制該主路徑之導通狀態/不導通狀態之控制端子；

在該至少一個之位準挪移電路，該第一開關裝置之該控制端子和該控制信號產生器之該輸出端連接，而在該虛擬電路，該第一開關裝置總是設為該不導通狀態；

該至少一個之位準挪移電路包括輸出該已位準挪移之控制信號之第一節點，而且該虛擬電路包括和該第一節點對應之第二節點；

該驅動裝置還包括：

遮蔽電路，在構造上和該至少一個之位準挪移電路之



六、申請專利範圍

該第一節點及該虛擬電路之該第二節點連接，利用自該第二節點輸出之信號遮蔽自該第一節點輸出之信號後，產生已遮蔽信號；及

鑑別器，在構造上利用該已遮蔽信號鑑別關於該高電位側開關裝置之該導通指令及該不導通指令。

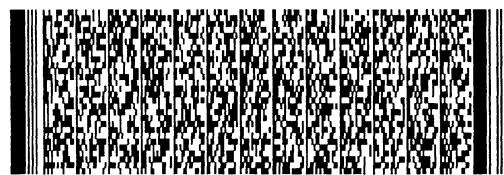
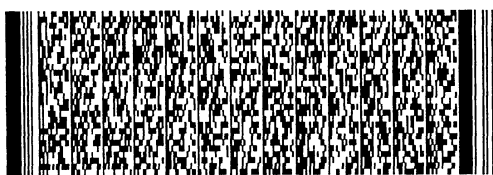
2. 如申請專利範圍第1項之驅動裝置，其中，該控制信號產生器包括選擇性反復脈衝信號產生器，只在關於該高電位側開關裝置之該導通指令之期間和該不導通指令之期間之其中一方之期間中，選擇性的產生含有具有比該導通指示及該不導通指示之期間短之週期之反復脈衝之反復脈衝信號，作為該控制信號；

該鑑別器利用該已遮蔽信號中所含之複數脈衝之反復性鑑別該導通指令及該不導通指令。

3. 如申請專利範圍第2項之驅動裝置，其中，該第一鑑別器包括單發脈衝產生器，在構造上將該已遮蔽信號中所含之該複數脈衝各自用作觸發信號，對各觸發信號產生具有該反復脈衝之該週期以上之脈寬之脈衝。

4. 如申請專利範圍第1項之驅動裝置，其中，該控制信號包括和關於該高電位側開關裝置之該導通指令對應之導通控制信號及和該不導通指令對應之不導通控制信號，而且該已位準挪移之控制信號包括和該導通控制信號對應之已位準挪移之導通控制信號及和該不導通控制信號對應之已位準挪移之不導通控制信號；

該控制信號產生器之輸出端包括輸出該導通控制信號



六、申請專利範圍

之導通控制信號輸出端及輸出該不導通控制信號之不導通控制信號輸出端；

該至少一個之位準挪移電路包括：

第一位準挪移電路，在構造上該第一開關裝置之該控制端子和該控制信號產生器之該導通控制信號輸出端連接，自該第一節點輸出該已位準挪移之導通控制信號；及

第二位準挪移電路，在構造上該第一開關裝置之該控制端子和該控制信號產生器之該不導通控制信號輸出端連接，自該第一節點輸出該已位準挪移之不導通控制信號；

該已遮蔽信號包括第一及第二已遮蔽信號；

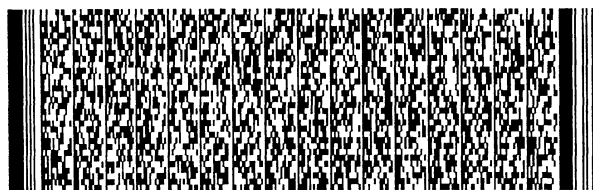
該遮蔽電路包括：

第一遮蔽電路，在構造上和該第一位準挪移電路之該第一節點及該虛擬電路之該第二節點連接，利用自該第二節點輸出之信號遮蔽自該第一節點輸出之信號，產生該第一已遮蔽信號；及

第二遮蔽電路，在構造上和該第二位準挪移電路之該第一節點及該虛擬電路之該第二節點連接，利用自該第二節點輸出之信號遮蔽自該第一節點輸出之信號，產生該第二已遮蔽信號。

5. 如申請專利範圍第4項之驅動裝置，其中，該控制信號產生器包括：

反復脈衝信號產生器，產生含有具有比關於該高電位側開關裝置之該導通指示之期間及該不導通指示之期間短之週期之反復脈衝之反復脈衝信號；



六、申請專利範圍

第一選擇器，只在該導通指令之期間中選擇性輸出該反復脈衝信號；及

第二選擇器，只在該不導通指令之期間中選擇性輸出該反復脈衝信號；

在該導通控制信號及該不導通控制信號中各自包括自該第一及第二選擇器輸出之該反復脈衝；

該鑑別器包括第二鑑別器，在構造上利用該第一及第二已遮蔽信號中所含之脈衝鑑別該導通指令及該不導通指令。

6. 如申請專利範圍第4項之驅動裝置，其中，該控制信號產生器包括：

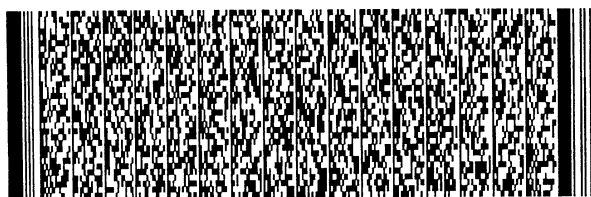
導通轉移脈衝產生器，在構造上和自該不導通指令往該導通指令之轉移同步的產生導通轉移脈衝；及

不導通轉移脈衝產生器，在構造上和自該導通指令往該不導通指令之轉移同步的產生不導通轉移脈衝；

在該導通控制信號及該不導通控制信號中各自包括該導通轉移脈衝及該不導通轉移脈衝；

該鑑別器包括第三鑑別器，在構造上利用該已遮蔽信號中所含之和該導通轉移脈衝及該不導通轉移脈衝對應之脈衝鑑別該導通指令及該不導通指令。

7. 如申請專利範圍第4項之驅動裝置，其中，該第一及第二位準挪移電路各自還包括第二開關裝置，在構造上依照該鑑別器之鑑別結果控制該電流路之導通狀態/不導通狀態。

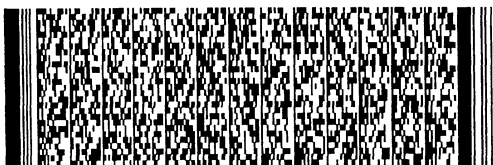


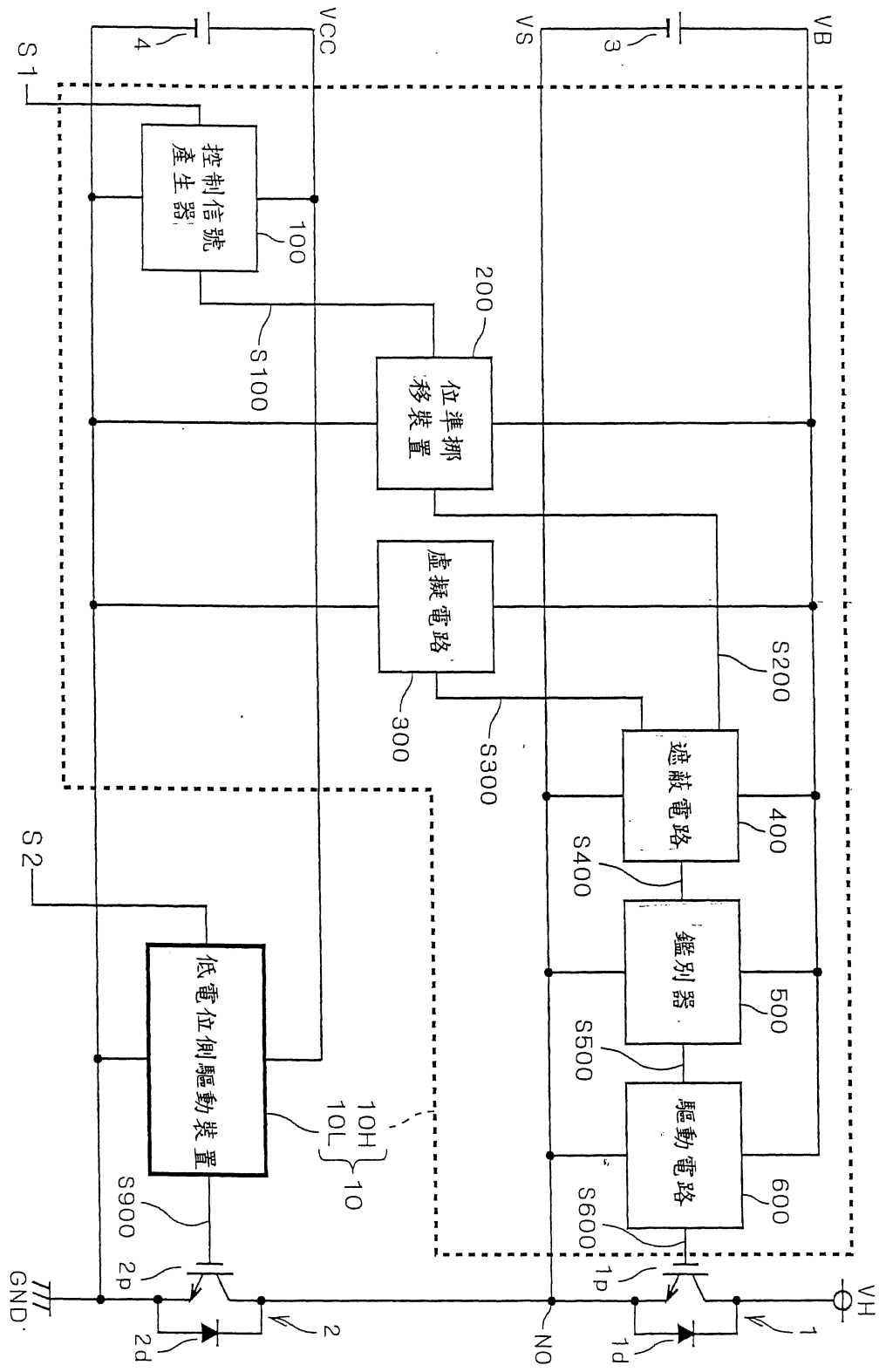
六、申請專利範圍

8. 如申請專利範圍第7項之驅動裝置，其中，該第一及第二位準挪移電路各自還包括定位裝置，設於該電流路和該第三電位之間；

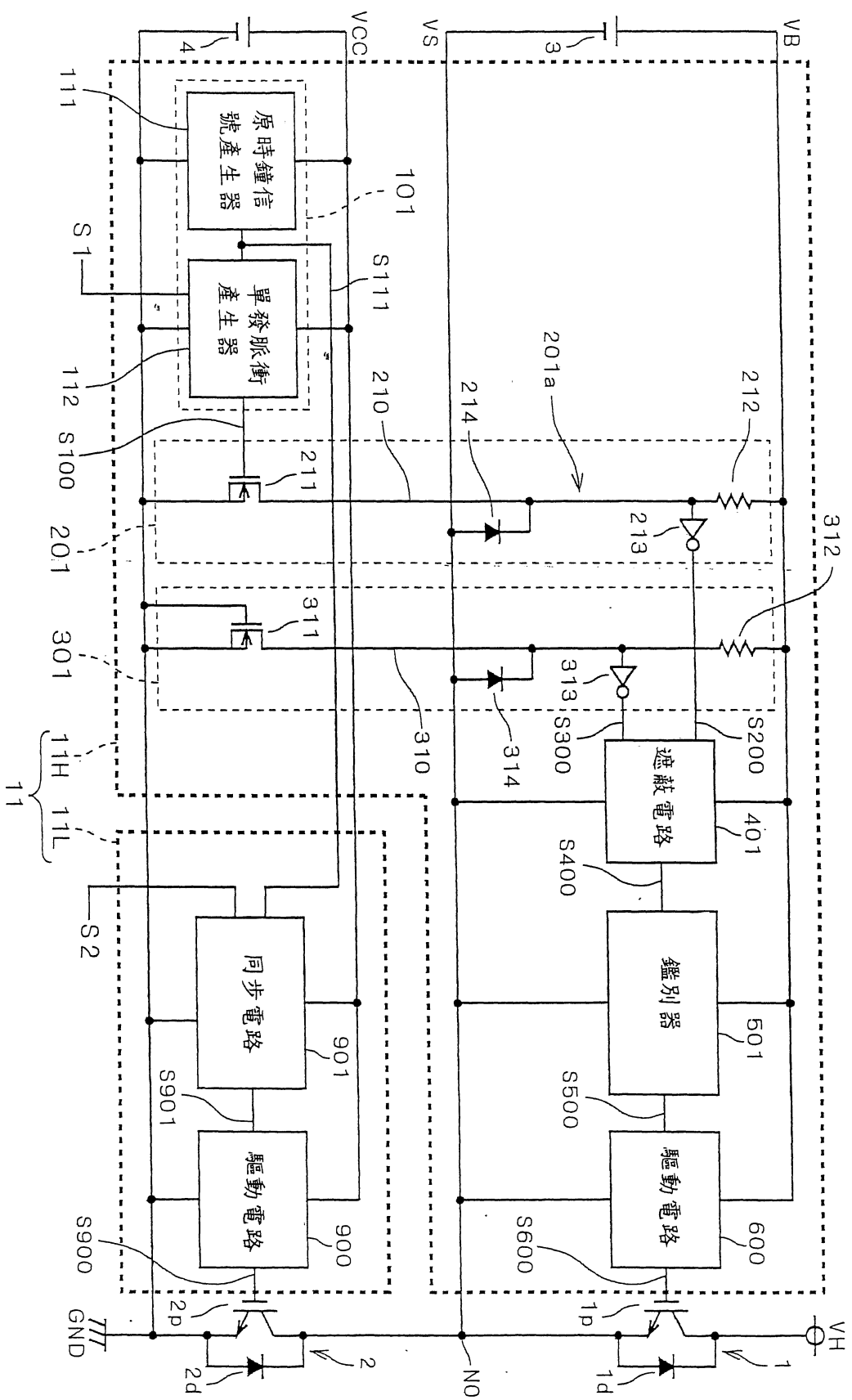
在該第一及第二位準挪移電路之各電路，在該定位裝置和該第四電位之間設置該第二開關裝置。

9. 如申請專利範圍第7項之驅動裝置，其中，該第二開關裝置包括類比開關，由並聯之P通道型電場效應電晶體和N通道型電場效應電晶體構成，該N通道型電場效應電晶體之基板電位設為該第三電位。



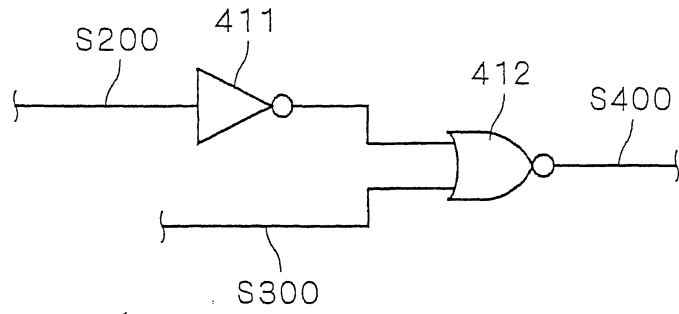


第1圖

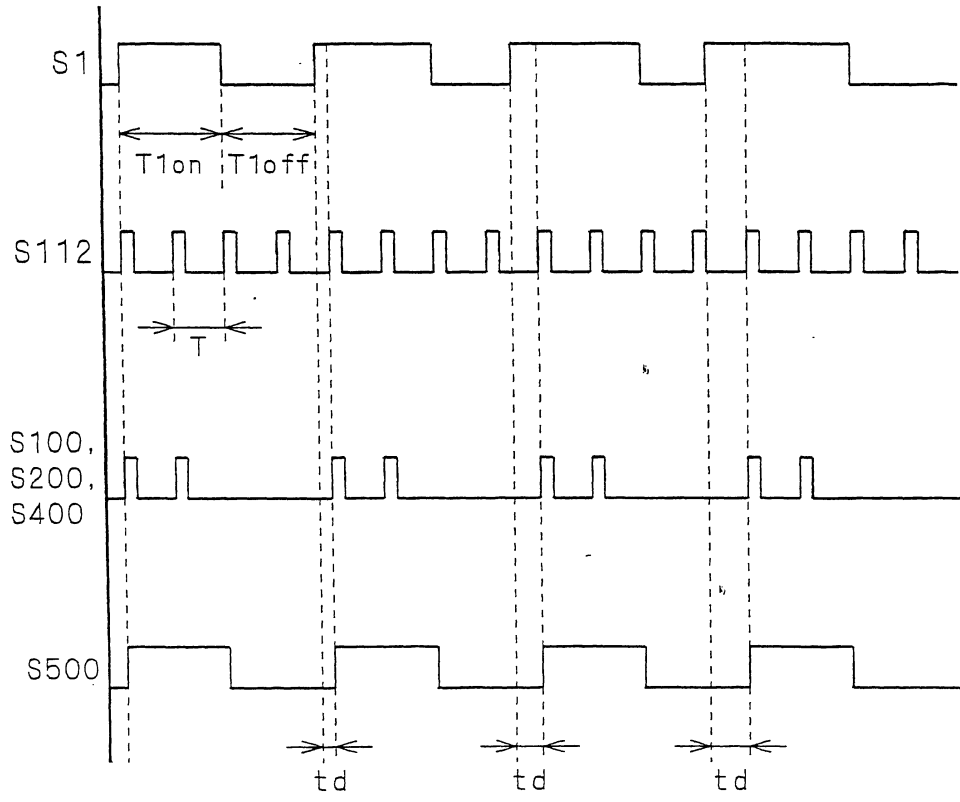


第 2 回

401

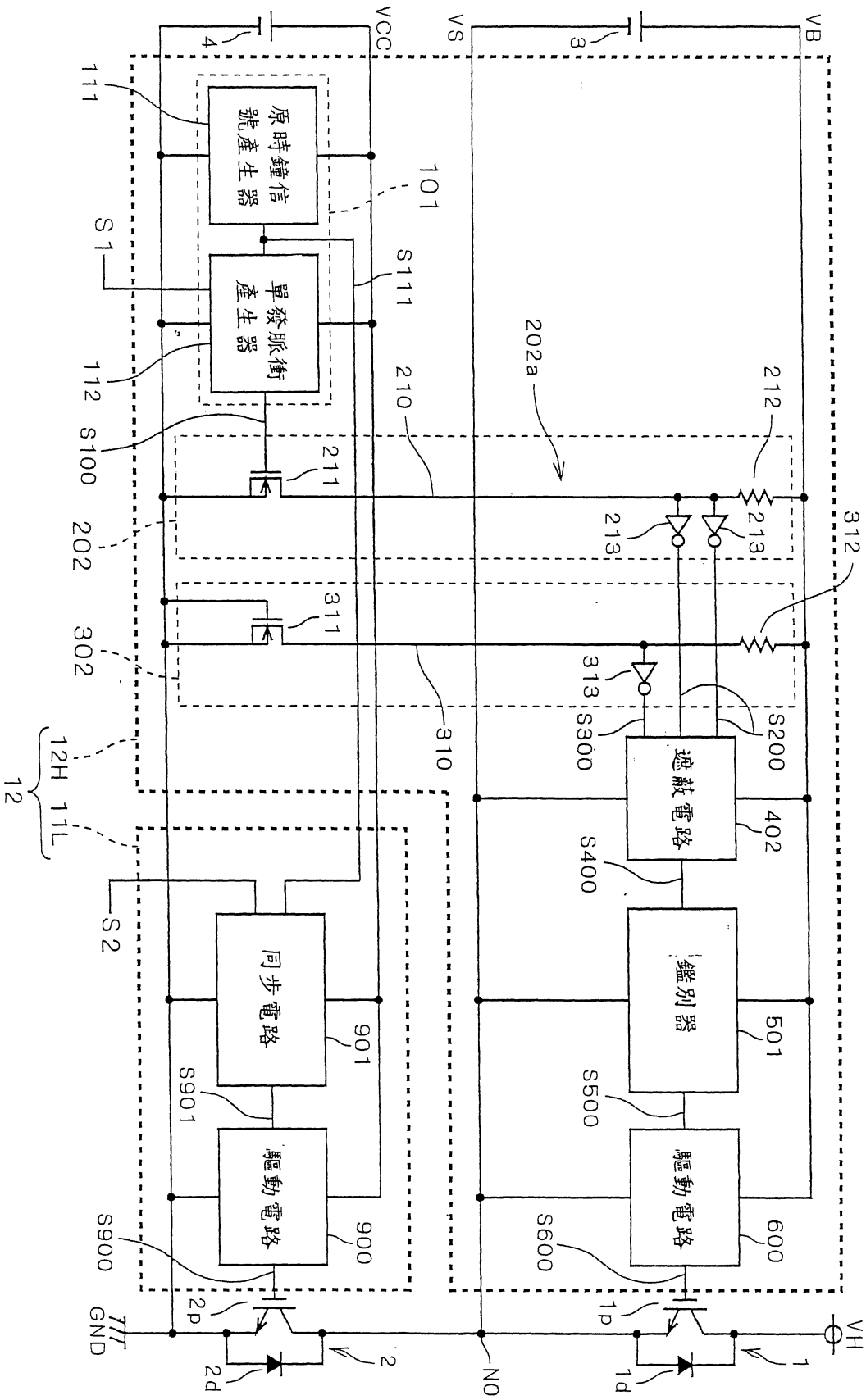


第 3 圖

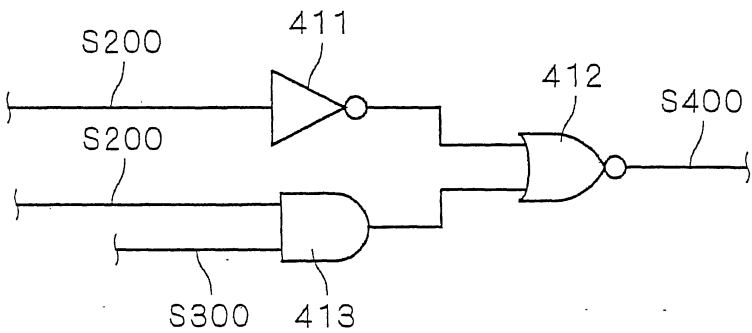


第 4 圖

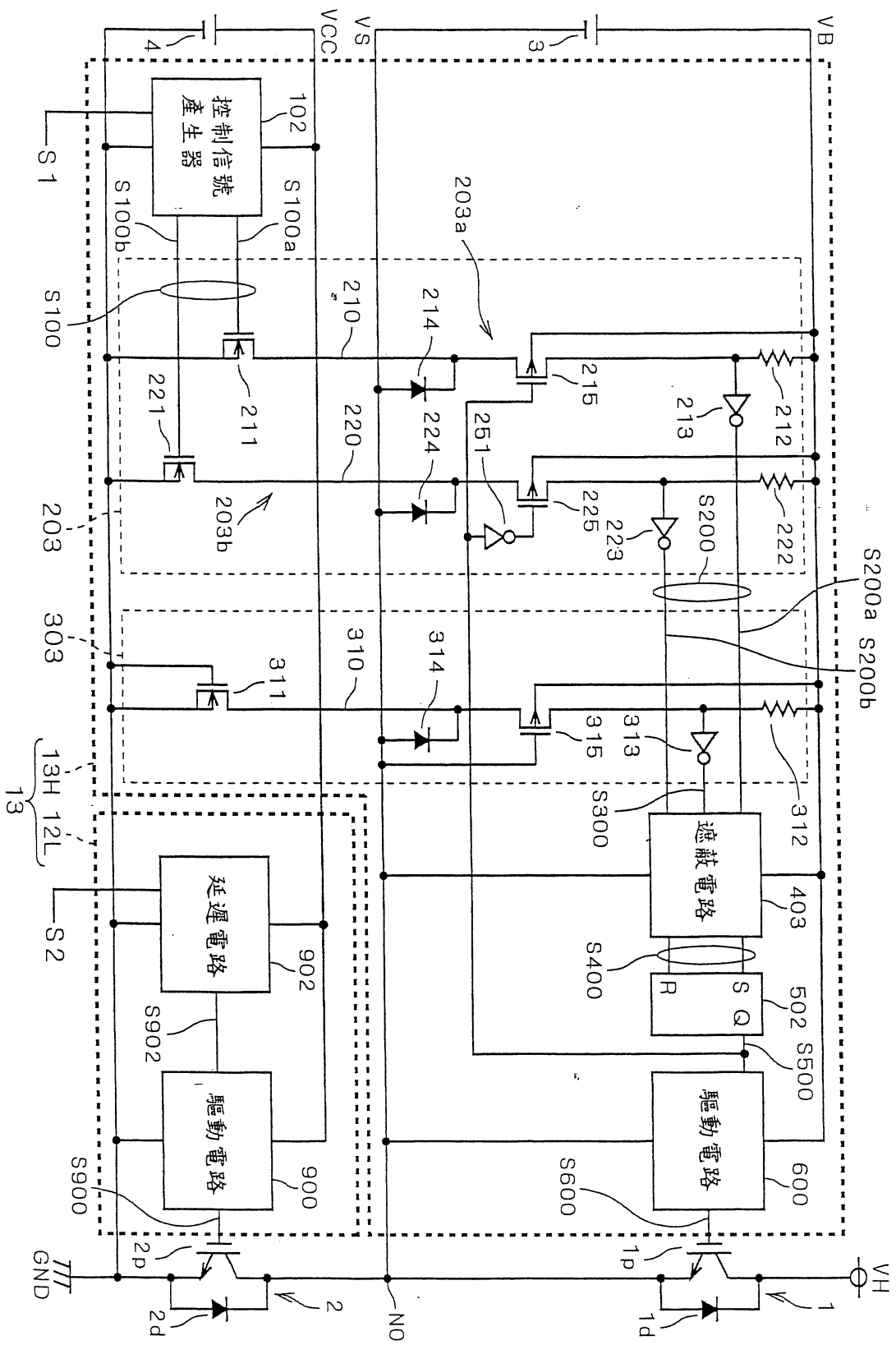
第 5 圖



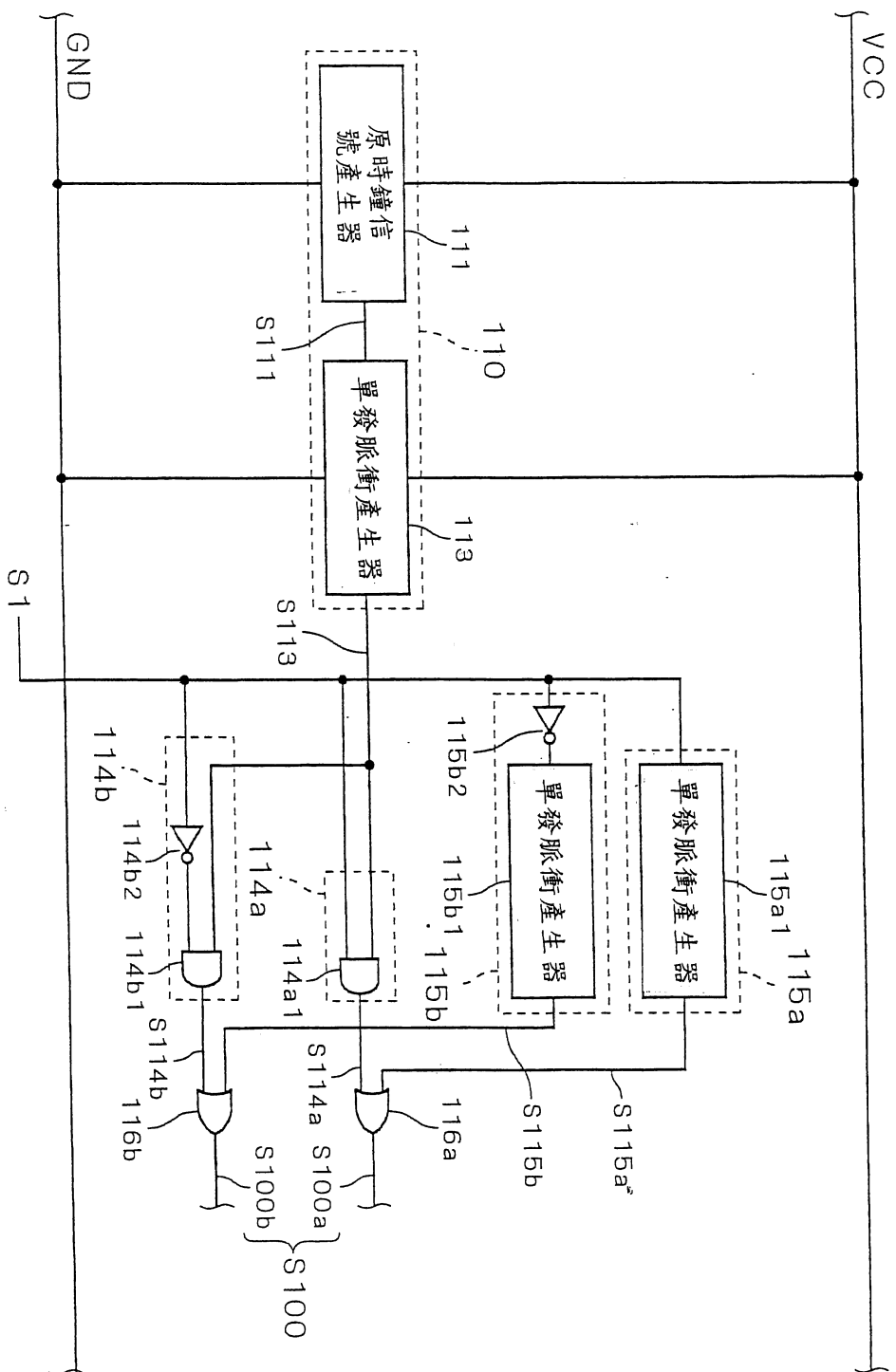
402



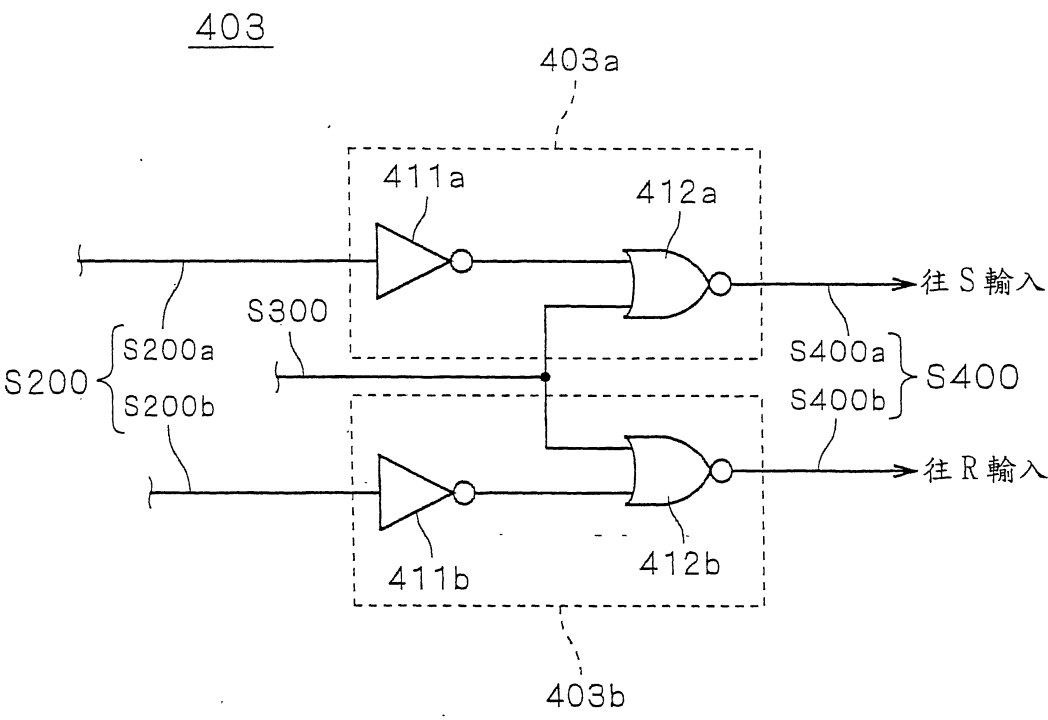
第 6 圖



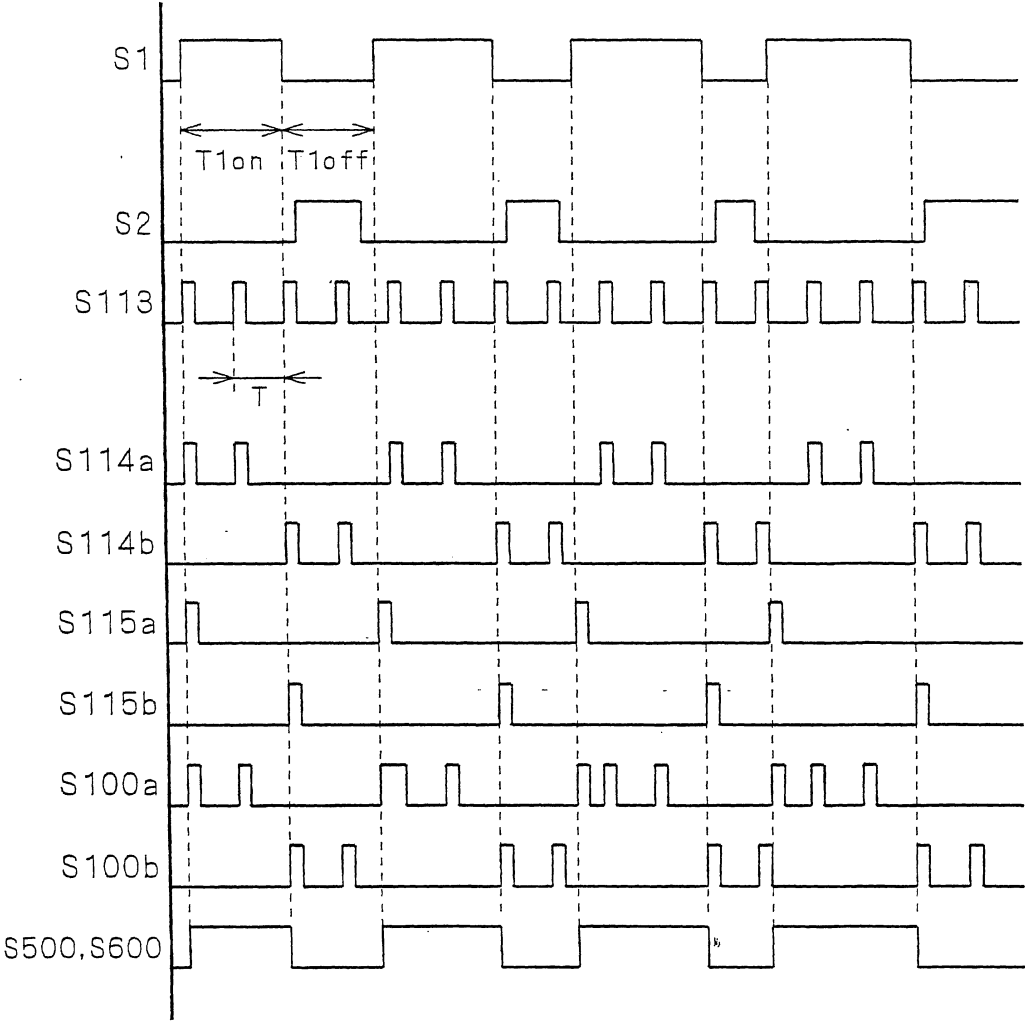
第7圖



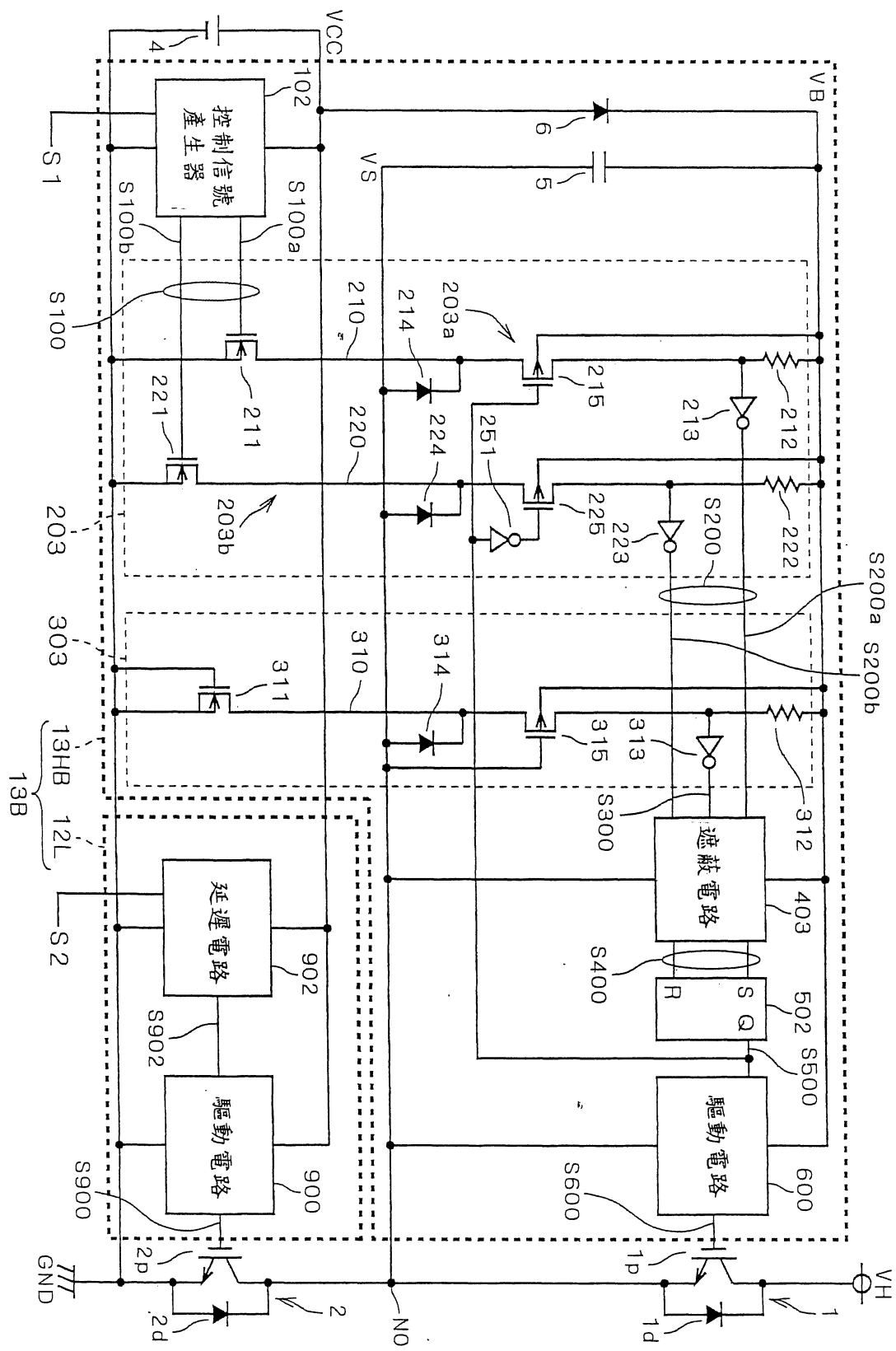
第 8 回



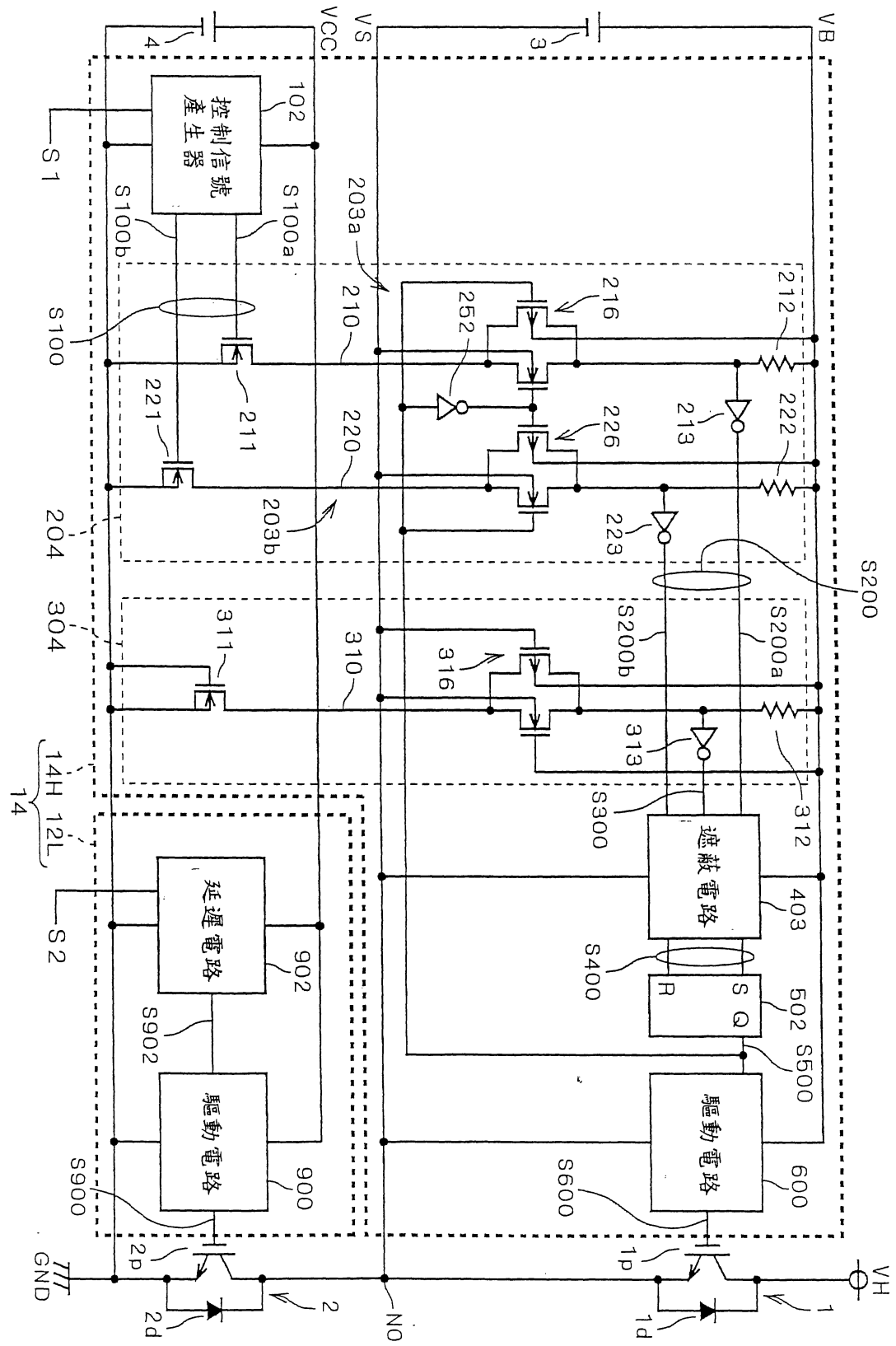
第 9 圖



第 10 圖



第11圖



第12圖