



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I770668 B

(45)公告日：中華民國 111 (2022) 年 07 月 11 日

(21)申請案號：109139462

(22)申請日：中華民國 109 (2020) 年 11 月 12 日

(51)Int. Cl. : G06F30/27 (2020.01)

G06F17/14 (2006.01)

G06N3/08 (2006.01)

(30)優先權：2019/11/25 美國

62/939.689

2019/11/25 美國

62/939,688

(71)申請人：旺宏電子股份有限公司 (中華民國) MACRONIX INTERNATIONAL CO., LTD.
(TW)

新竹科學工業園區力行路 16 號

(72)發明人：王韋程 WANG, WEI-CHEN (TW)；何書因 HO, SHU-YIN (TW)；何建忠 HO,
CHIEN-CHUNG (TW)；張原豪 CHANG, YUAN-HAO (TW)

(74)代理人：葉璟宗

(56)參考文獻：

TW 201331855A

TW 201917583A

TW 201939266A

WO 2018073975A

審查人員：林琮烈

申請專利範圍項數：15 項 圖式數：11 共 27 頁

(54)名稱

類神經網路的運算方法

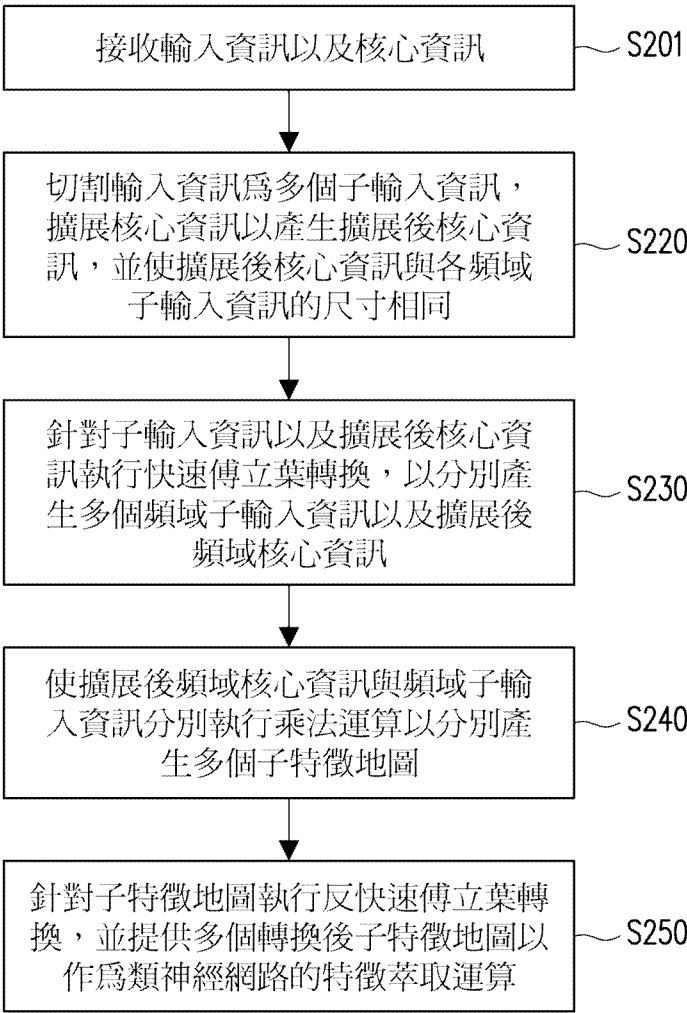
(57)摘要

類神經網路的運算方法包括：切割輸入資訊為多個子輸入資訊，擴展核心資訊以產生擴展後核心資訊，並使擴展後核心資訊與各頻域子輸入資訊的尺寸相同；針對子輸入資訊以及擴展後核心資訊執行快速傅立葉轉換，以分別產生多個頻域子輸入資訊以及擴展後頻域核心資訊；使擴展後頻域核心資訊與頻域子輸入資訊分別執行乘法運算以分別產生多個子特徵地圖；以及針對子特徵地圖執行反快速傅立葉轉換，並提供多個轉換後子特徵地圖以執行類神經網路的特徵萃取運算。

A computation method of an artificial neural network includes: dividing input information into a plurality of sub-input information, and expanding kernel information to expanded kernel information; performing a Fast Fourier Transform (FFT) on the sub-input information and the expanded kernel information to respectively generate a plurality of frequency domain sub-input information and frequency domain expanded kernel information; perform a multiplying operation on the expanded kernel information and the frequency domain sub-input information, respectively to generate a plurality of sub-feature maps; and performing an Inverse FFT on the sub-feature maps to provide a plurality of converted sub-feature maps for executing feature extraction by the artificial neural network.

指定代表圖：

符號簡單說明：
S210~S250:運算步驟



【圖2】



I770668

【發明摘要】

【中文發明名稱】類神經網路的運算方法

【英文發明名稱】 OPERATION METHOD FOR ARTIFICIAL
NEURAL NETWORK

【中文】類神經網路的運算方法包括：切割輸入資訊為多個子輸入資訊，擴展核心資訊以產生擴展後核心資訊，並使擴展後核心資訊與各頻域子輸入資訊的尺寸相同；針對子輸入資訊以及擴展後核心資訊執行快速傅立葉轉換，以分別產生多個頻域子輸入資訊以及擴展後頻域核心資訊；使擴展後頻域核心資訊與頻域子輸入資訊分別執行乘法運算以分別產生多個子特徵地圖；以及針對子特徵地圖執行反快速傅立葉轉換，並提供多個轉換後子特徵地圖以執行類神經網路的特徵萃取運算。

【英文】 A computation method of an artificial neural network includes: dividing input information into a plurality of sub-input information, and expanding kernel information to expanded kernel information; performing a Fast Fourier Transform (FFT) on the sub-input information and the expanded kernel information to respectively generate a plurality of frequency domain sub-input information and frequency domain expanded kernel information; perform a multiplying operation on the expanded kernel information and the frequency domain sub-input information, respectively to

generate a plurality of sub-feature maps; and performing an Inverse FFT on the sub-feature maps to provide a plurality of converted sub-feature maps for executing feature extraction by the artificial neural network.

【指定代表圖】圖2。

【代表圖之符號簡單說明】

S210~S250：運算步驟

【特徵化學式】

無

【發明說明書】

【中文發明名稱】類神經網路的運算方法

【英文發明名稱】 OPERATION METHOD FOR ARTIFICIAL
NEURAL NETWORK

【技術領域】

【0001】 本發明是有關於一種類神經網路的運算方法，且特別是有關於一種可提升效率且提升記憶體壽命的類神經網路的運算方法。

【先前技術】

【0002】 在習知技術領域中，透過卷積運算（convolution）來執行類神經網路的運算動作是一種常見的做法。為了使類神經網路的運算時間可以縮減，微調式（fine-tuning）的類神經網路廣泛的被應用以避免在訓練階段中耗去過多的時間。

【0003】 隨著類神經網路規模的增大，用來存取運算過程所需要的資訊的記憶容量需求也隨之增大。因此，如何降低運算過程中記憶體的存取時間延遲，以及記憶體所可能產生的功率消耗，都是本領域技術人員的重要課題。

【0004】 請參照圖 1 繪示的習知的類神經網路的系統架構圖。其中，以 MNIST 資料庫為範例，類神經網路 100 中包括特徵萃取機制 110 以及分類機制 120。特徵萃取機制 110 接收輸入資訊 INF，

並使輸入資訊 INF 與特徵萃取機制 110 中分層配置的多個特徵地圖（feature maps）進行卷積運算。再透過分類機制 120 中的多個節點來產生輸出結果。

【發明內容】

【0005】 本發明提供多種類神經網路的運算方法，可降低運算量、降低所需的記憶空間並提供平均損耗的功能。

【0006】 本發明的類神經網路的運算方法包括：接收輸入資訊以及核心資訊；切割輸入資訊為多個子輸入資訊，擴展核心資訊以產生擴展後核心資訊；針對子輸入資訊以及擴展後核心資訊執行快速傅立葉轉換，以分別產生多個頻域子輸入資訊以及擴展後頻域核心資訊；使擴展後頻域核心資訊與頻域子輸入資訊分別執行乘法運算以分別產生多個子特徵地圖；以及針對子特徵地圖執行反快速傅立葉轉換，並提供多個轉換後子特徵地圖以執行類神經網路的特徵萃取運算。

【0007】 本發明的另一類神經網路運算方法包括：接收輸入資訊以及核心資訊，使輸入資訊以及核心資訊進行乘法運算以產生特徵地圖；依據第一位址，使核心資訊寫入至非揮發性記憶體的第一區塊中；針對核心資訊執行調整動作；以及，在調整動作中，接收調整資訊並依據調整資訊以變更在非揮發性記憶體中的第一位址中的多個最高有效位元，並維持第一位址中的核心資訊的多個最低有效位元不變。

【0008】 基於上述，本發明實施例中的類神經網路運算方法中，通過切割輸入資訊為多個子輸入資訊，並使每個子輸入資訊與擴展後核心資訊在頻域中執行乘法運算來產生多個子特徵地圖。通過使子輸入資訊的尺寸與核心資訊相接近，再透過頻域的運算方式，可有效降低運算需求量以及所需的記憶空間，提升運算的效能。本發明實施例中在核心資訊的更新動作中，通過僅更新部分位元的方式，來使非揮發性記憶體存取動作，可以達到平均損耗的功能，提升使用壽命。

【圖式簡單說明】

【0009】

圖 1 繪示的習知的類神經網路的系統架構圖。

圖 2 繪示本發明一實施例的類神經網路的運算方法的流程圖。

圖 3 繪示本發明實施例的類神經網路運算的動作示意圖。

圖 4 繪示的本發明實施例的核心資訊與擴展後頻域核心資訊的尺寸關係圖。

圖 5A 至圖 5C 分別繪示本發明實施例的類神經網路的運算方式的其他實施方式的示意圖。

圖 6 繪示本發明另一實施例的類神經網路的運算方法的流程圖。

圖 7 繪示本發明實施例的核心資訊的示意圖。

圖 8 繪示本發明實施例的核心資訊的調整動作的示意圖。

圖 9 繪示本發明實施例的核心資訊的儲存方式的示意圖。

圖 10 繪示本發明另一實施例的核心資訊的調整動作的示意圖。

圖 11 繪示本發明實施例的類神經網路的運算系統的系統架構圖。

【實施方式】

【0010】 請同步參照圖 2，其中圖 2 繪示本發明一實施例的類神經網路的運算方法的流程圖，圖 3 則繪示本發明實施例的類神經網路運算的動作示意圖。在步驟 S210 中，進行輸入資訊 INF 以及核心資訊 KINF 的接收動作，其中輸入資訊 INF 以及核心資訊 KINF 可以皆為矩陣形式的資訊。接著，在步驟 S220 中，則切割輸入資訊 INF 為多個子輸入資訊 SIN_{F11}~SIN_{F33}，並擴展核心資訊 KINF 以產生擴展後核心資訊 EKINF，使擴展後核心資訊 EKINF 與各子輸入資訊 SIN_{F11}~SIN_{F33} 的尺寸相同。

【0011】 在細節上，子輸入資訊 SIN_{F11}~SIN_{F33} 的尺寸可以以最接近核心資訊 KINF 的尺寸的方式來進行設定，並且，每一子輸入資訊 SIN_{F11}~SIN_{F33} 的尺寸需設定為 2 的 N 次方乘以 2 的 N 次方，N 為正整數。在圖 3 的實施方式中，以核心資訊 KINF 的尺寸為 5X5 為範例，每一個子輸入資訊 SIN_{F11}~SIN_{F33} 的尺寸可以設定為 8X8。

【0012】 值得一提的，子輸入資訊 SINF11~SINF33 的組合的尺寸可以略大於或等於輸入資訊 INF 的尺寸，並使輸入資訊 INF 可以有效被區分為多個 $2^N \times 2^N$ 的子輸入資訊 SINF11~SINF33，在本實施方式中，若輸入資訊 INF 的尺寸小於 24X24 時，不足的部分可以補 0，以使輸入資訊 INF 可以切分為 3X3(=9)個分別為 8X8 的子輸入資訊 SINF11~SINF33。

【0013】 另外，關於核心資訊 KINF 的擴展動作，則是使核心資訊 KINF 中加上多個為 0 的元素以產生擴展後核心資訊 EKINF，並使擴展後核心資訊 EKINF 的尺寸與子輸入資訊 SINF11~SINF33 的每一者的尺寸相同。在本實施方式中，核心資訊 KINF 的尺寸例如為 5X5，則需要透過加上 39 個為 0 的元素，並產生尺寸為 8X8 的擴展後核心資訊 EKINF。

【0014】 接著，在步驟 S230 中，則分別針對子輸入資訊 SINF11~SINF33 以及擴展後核心資訊 EKINF 執行快速傅立葉轉換 FFT，並分別產生頻域子輸入資訊 SINF11'~SINF33'以及擴展後頻域核心資訊 EKINF'。

【0015】 在步驟 S240 中，則使擴展後頻域核心資訊 EKINF'分別與頻域子輸入資訊 SINF11'~SINF33'進行乘法運算 MUX，以分別產生多個子特徵地圖 FM11~FM33。在此，乘法運算 MUX 是使擴展後頻域核心資訊 EKINF'中的多個第一元素，與頻域子輸入資訊 SINF11'~SINF33'的每一者中對應相同位置的多個第二元素分別相乘，來產生各個子特徵地圖 FM11~FM33。

【0016】 最後，在步驟 S250 中，針對子特徵地圖 FM11~FM33 執行反快速傅立葉轉換 IFFT，並產生由多個轉換後子特徵地圖所構成的轉換後特徵地圖 CFM。轉換後特徵地圖 CFM 可被提供以執行類神經網路 200 的特徵萃取運算。

【0017】 值得一提的，在本實施例中，核心資訊 KINF 不需要被擴展為與輸入資訊 INF 相同的大小，且在輸入資訊 INF 被切分為多個小尺寸的子輸入資訊 SIN11~SIN33 的條件下，乘法運算的運算量可以有效的減小，且運算的準確度也可以有效的提升。

【0018】 在此請注意，在針對擴展後核心資訊 EKINF 以及子輸入資訊 SIN11~SIN33 執行快速傅立葉 FFT 轉換時，所產生的擴展後頻域核心資訊 EKINF'與頻域子輸入資訊 SIN11'~SIN33'的每一者都具有實數部分以及虛數部分資訊。在本實施例中，如圖 4 繪示的本發明實施例的核心資訊與擴展後頻域核心資訊的尺寸關係圖，其中以核心資訊 KINF 的尺寸為 5X5 為範例，對應產生的擴展後頻域核心資訊 EKINF'的尺寸為 8X8X2 (64X2)。然而，基於擴展後頻域核心資訊 EKINF'中，實部資訊與虛部資訊的組合會以共軛複數的形式存在。因此，在本發明實施例中，針對為共軛複數的擴展後頻域核心資訊 EKINF'二個元素，僅需記錄其中的一個即可。也就是只需要儲存 33X2 個元素至記憶體中，可降低記憶元件的需求量。

【0019】 特別值得一提的，在本發明實施例中，類神經網路 100 的運算過程所需要的資訊，皆可儲存於非揮發性記憶體中，例如

相變化記憶體（Phase-Change Memory, PCM）。相對於動態隨機存取記憶體，相變化記憶體具有小尺寸以及低待機功耗的優點，可優化類神經網路 200 的表現度。

【0020】 接著請參照圖 5A 至圖 5C，圖 5A 至圖 5C 分別繪示本發明實施例的類神經網路的運算方式的其他實施方式的示意圖。在圖 5A 中，在完成針對輸入資訊 INF 以及核心資訊 KINF 進行如圖 2 的步驟 S210 至 S250 的運算後，可更針對所產生的特徵地圖 CFM 來執行線性整流運算 RELU。其中，線性整流運算 RELU 可針對特徵地圖 CFM 中的多個元素的數值進行調整。在本實施例中，線性整流運算 RELU 可將特徵地圖 CFM 中的小於 0 的各個元素變更為等於 0，並維持特徵地圖 CFM 中不小於 0 的各個元素不變，並產生整流後特徵地圖 CFM'。透過線性整流運算 RELU，可以進一步簡化類神經網路的運算需求，提升運算的速率。

【0021】 在圖 5B 中，相對於圖 5A 的實施方式，線性整流運算 RELU 可以被設置在乘法運算 MUX 之前，以針對每一頻域子輸入資訊 SIN_{Fx}' 以及頻域擴展核心資訊 EKINF' 來執行，並使頻域子輸入資訊 SIN_{Fx}' 以及頻域擴展核心資訊 EKINF' 中小於 0 的元素被設定為 0，使頻域子輸入資訊 SIN_{Fx}' 以及頻域擴展核心資訊 EKINF' 中不小於 0 的元素維持不變，以分別產生整流後頻域子輸入資訊 SIN_{Fx}'' 以及頻域擴展核心資訊 EKINF''。如此一來，針對整流後頻域子輸入資訊 SIN_{Fx}'' 以及頻域擴展核心資訊 EKINF'' 所進行的乘法運算 MUX 的運算量可以有效的被減低，提高運算的效率。

【0022】 線性整流運算 RELU 可以通過如圖 5C 繪示的函數 $R(X)$ 來執行。其中，圖 5C 的橫軸對應執行整流運算的元素的數值，圖 5C 的縱軸為整流運算的結果。函數 $R(X)$ 在元素數值大於或等於 0 的段落中，可以為斜率等於 1 的射線。

【0023】 基於本發明實施例應用非揮發性記憶體以作為運算資訊的儲存媒介，因此為了維持非揮發性記憶體的壽命，本發明提出可針對非揮發性記憶體的存取進行平均損耗功能的實施例。請參照圖 6，圖 6 繪示本發明另一實施例的類神經網路的運算方法的流程圖。其中，在步驟 S610 中，執行接收輸入資訊以及核心資訊的動作，並使輸入資訊以及核心資訊進行乘法運算以產生特徵地圖。關於步驟 S610 的實施細節，可以參照本發明圖 2 的實施例來實施，其相關說明已有詳盡的描述，在此不多贅述。

【0024】 步驟 S620 中，則依據第一位址，使核心資訊被寫入至非揮發性記憶體的第一區塊中。步驟 S630 中，執行針對核心資訊執行調整動作。在調整動作中，透過步驟 S640，接收調整資訊並依據調整資訊以變更非揮發性記憶體的第一區塊中，核心資訊的多個最高有效位元，並維持核心資訊的多個最低有效位元不變。

【0025】 在本實施例中，在每一次的核心資訊的調整動作中，通過僅更新核心資訊的多個最高有效位元，可以有效降低非揮發性記憶體的記憶胞的被寫入的頻率。其中，核心資訊的最低有效位元對類神經網路的運算結果所產生的影響不大，所以不針對核心資訊的最低有效位元進行變更，不會影響類神經網路的運算結果。

【0026】 在本實施例中，最低有效位元可以為 8 位元或 16 位元。

【0027】 以下請參照圖 7，圖 7 繪示本發明實施例的核心資訊的示意圖。核心資訊 700 具有符號位元（sign bit）SB、指數位元（exponential bits）EB 以及尾數位元（mantissa bits）MB。其中，尾數位元 MB 具有一部分為最低有效位元 710，尾數位元 MB 的另一部分與符號位元 SB 以及指數位元 EB 合併為最高有效位元。在執行核心資訊 700 的調整動作實，最低有效位元 710 可以不被更新，以降低記憶胞被寫入的次數。

【0028】 以下請參照圖 8，圖 8 繪示本發明實施例的核心資訊的調整動作的示意圖。其中，核心資訊 KINF 被要求依據調整資訊 UIF 進行調整動作時，核心資訊 KINF 的八個最低有效位元 810 雖與調整資訊 UIF 對應的位元不相同，但不需要進行調整動作。而針對核心資訊 KINF 的最高有效位元部分，可先進行調整資訊 UIF 與核心資訊 KINF 進行比較，並查找出最高有效位元中的需變更位元 BA1、BA2。並且，僅針對需變更位元 BA1、BA2 對應的記憶胞執行寫入動作，可有效降低記憶胞的被寫入頻率。

【0029】 上述的需變更位元 BA1、BA2 的數量可以是一個或是多個，沒有一定的限制。

【0030】 以下請參照圖 9，圖 9 繪示本發明實施例的核心資訊的儲存方式的示意圖。當類神經網路中具有多個核心資訊 KINF1~KINF_M 時，核心資訊 KINF1~KINF_M 可連續的儲存在非揮發性記憶體的一第一區塊 BLK1 中。在第一次進行記錄時，核心

資訊 KINF1~KINFM 可完整的連續被寫入至第一區塊 BLK1。當後續核心資訊 KINF1~KINFM 中的任一需要進行調整時，核心資訊 KINF1~KINFM 的最低有效位元的部分不會被調整。其中，以核心資訊 KINF1 為例，當核心資訊 KINF1 需要調整時，核心資訊 KINF1 的最低有效位元 LSB 不會進行調整。

【0031】請參照圖 10，圖 10 繪示本發明另一實施例的核心資訊的調整動作的示意圖。在圖 10 中，在第一次記錄核心資訊時，可使多個核心資訊依據第一位址 a 來被寫入至非揮發性記憶體的第一區塊 BLK1 中。在當核心資訊執行變更時，核心資訊中的最低有效位元 LSB 可以不被變更。

【0032】在本實施例中，核心資訊的變更改數可以被記錄，並且在當核心資訊的變更改數大於預設的臨界值時，第一位址 a 可被偏移位址 b，並依據新的位址 a+b 來將核心資訊完整的寫入第一區塊 BLK1 中。

【0033】另外，承續上述，當核心資訊在新的位址中，被變更改數再次大於臨界值時，則可以依據位址 a 來偏移一偏移值（8 位元）以產生新的位址 a'，並依據新的位址 a' 來將核心資訊完整的寫入第二區塊 BLK2 中。

【0034】透過上述的說明可以得知，核心資訊可隨著被調整的次數，被寫入非揮發性記憶體的不同區域中，有效執行損耗平均的功能。

【0035】請參照圖 11，圖 11 繪示本發明實施例的類神經網路的運

算系統的系統架構圖。運算系統 1100 包括處理器 1110、快取記憶體 1120、非揮發性記憶體 1130、韌體程式 1140 以及儲存裝置 1150。處理器 1110 可以為任意形式具運算能力的處理器，並用以執行類神經網路運算。非揮發性記憶體 1130 具有位址轉譯器 1131 以及平均損耗器 1132。位址轉譯器 1131 用以支援如本發明圖 2 動作流程的特徵地圖的計算動作。平均損耗器 1132 則用以支援如本發明圖 6 動作流程的平均損耗動作。

【0036】 韌體程式 1140 具備讀取功能 1141 以及程式化功能 1142。韌體程式 1140 用以提供給處理器 1110 執行，以對非揮發性記憶體 1130 讀取功能 1141 或程式化功能 1142。

【0037】 在本實施例中，儲存裝置 1150 可以是任意形式的硬碟，例如是傳統的硬式磁碟機或固態硬碟，沒有固定的限制。儲存裝置 1150 可提供類神經網路輸入資訊的供給媒介，並可用於儲存類神經網路運算所需的靜態或動態資訊。

【0038】 綜上所述，本發明通過切割輸入資訊為多個子輸入資訊，並使每個子輸入資訊與擴展後核心資訊在頻域中執行乘法運算來產生多個子特徵地圖，可有效降低運算量，並降低資訊儲存量的需求。另外，本發明實施例提供非揮發性記憶體以作為核心資訊的存取媒介。本發明實施例另提供核心資訊的調整方式，可有效的使非揮發性記憶體達到平均損耗的功能，提升系統的壽命。

【符號說明】

【0039】

100、200：類神經網路

110：特徵萃取機制

1100：運算系統

1110：處理器

1120：快取記憶體

1130：非揮發性記憶體

1131：位址轉譯器

1132：平均損耗器

1140：韌體程式

1141：讀取功能

1142：程式化功能

1150：儲存裝置

120：分類機制

710、810、LSB：最低有效位元

a、a'：位址

b：偏移位址

BA1、BA2：需變更位元

BLK1、BLK2：區塊

CFM：轉換後特徵地圖

EB：指數位元

EKINF'、EKINF''：擴展後頻域核心資訊

FFT：快速傅立葉轉換

FM11~FM33：子特徵地圖

IFFT：反快速傅立葉轉換

INF：輸入資訊

KINF、700、KINF1~KINF33：核心資訊

KINF：擴展核心資訊

MB：尾數位元

MUX：乘法運算

R(X)：函數

RELU 線性整流運算

S210~S250、S610~S640：運算步驟

SB：符號位元

SINF11~SINF33：子輸入資訊

SINF11'~SINF33'：頻域子輸入資訊

SINFx''：整流後頻域子輸入資訊

UIF：調整資訊

【發明申請專利範圍】

【請求項1】 一種類神經網路的運算方法，包括：

接收一輸入資訊以及一核心資訊；

切割該輸入資訊為多個子輸入資訊，擴展該核心資訊以產生一擴展後核心資訊，並使該擴展後核心資訊與各該子輸入資訊的尺寸相同；

針對該些子輸入資訊以及該擴展後核心資訊執行快速傅立葉轉換，以分別產生多個頻域子輸入資訊以及一擴展後頻域核心資訊；

使該擴展後頻域核心資訊與該些頻域子輸入資訊分別執行乘法運算以分別產生多個子特徵地圖；以及

針對該些子特徵地圖執行反快速傅立葉轉換，並提供多個轉換後子特徵地圖以執行該類神經網路的特徵萃取運算。

【請求項2】 如請求項1所述的運算方法，其中更包括：

針對各該轉換後子特徵地圖執行線性整流運算，使各該轉換後子特徵地圖中小於0的元素被設置為等於0。

【請求項3】 如請求項1所述的運算方法，其中該更包括：

針對各該頻域子輸入資訊以及該頻域擴展核心資訊執行線性整流運算，使各該頻域子輸入資訊以及該頻域擴展核心資訊中小於0的元素被設置為等於0。

【請求項4】 如請求項1所述的運算方法，其中擴展該核心資訊以產生該擴展後核心資訊的步驟中包括：

在該核心資訊中填入多個為0的元素以使該擴展後核心資訊與各該頻域子輸入資訊的尺寸相同。

【請求項5】 如請求項1所述的運算方法，其中各該頻域子輸入資訊的尺寸為2的N次方乘以2的N次方，N為正整數。

【請求項6】 如請求項1所述的運算方法，其中使該擴展後頻域核心資訊與該些頻域子輸入資訊分別執行乘法運算的步驟包括：

使該擴展後頻域核心資訊中的多個第一元素，與各該頻域子輸入資訊中對應相同位置的多個第二元素分別相乘以產生各該子特徵地圖。

【請求項7】 如請求項1所述的運算方法，更包括：

依據一第一位址，使該核心資訊寫入至一非揮發性記憶體的一第一區塊中；

針對該核心資訊執行一調整動作；以及

在該調整動作中，接收一調整資訊並依據該調整資訊以變更在非揮發性記憶體中的該第一位址中的多個最高有效位元，並維持該第一位址中的該核心資訊的多個最低有效位元不變。

【請求項8】 如請求項7所述的運算方法，更包括：

在該調整動作的執行次數大於一臨界值時，偏移該第一位址為一第二位址，並使該核心資訊依據該第二位址以被寫入至該非揮發性記憶體的該第一區塊中。

【請求項9】 如請求項7所述的運算方法，更包括：

在該調整動作的執行次數大於預設的一臨界值時，使該第一位址加上一偏移值以獲得一第二位址，並依據該第二位址使該核心資訊寫入至該非揮發性記憶體的一第二區塊中，其中該第一區塊與該第二區塊不相同。

【請求項10】 如請求項7所述的運算方法，其中變更在非揮發性記憶體中的該第一位址中的該些最高有效位元的步驟中包括：

使該調整資訊與該些最高有效位元進行比較，並查找出該些最高有效位元中的至少一需變更位元；以及

僅針對該至少一需變更位元進行寫入動作。

【請求項11】 如請求項7所述的運算方法，其中該些最低有效位元的位元數為8或16個。

【請求項12】 一種類神經網路的運算方法，包括：

接收一輸入資訊以及一核心資訊，使該輸入資訊以及該核心資訊進行乘法運算以產生一特徵地圖；

依據一第一位址，使該核心資訊寫入至一非揮發性記憶體的一第一區塊中；

針對該核心資訊執行一調整動作；以及

在該調整動作中，接收一調整資訊並依據該調整資訊以變更在非揮發性記憶體中的該第一位址中的多個最高有效位元，並維持該第一位址中的該核心資訊的多個最低有效位元不變。

【請求項13】 如請求項12所述的運算方法，其中更包括：

111-03-29

在該調整動作的執行次數大於預設的一臨界值時，偏移該第一位址為一第二位址，並使該核心資訊依據該第二位址以被寫入至該非揮發性記憶體中。

【請求項14】 如請求項12所述的運算方法，其中更包括：

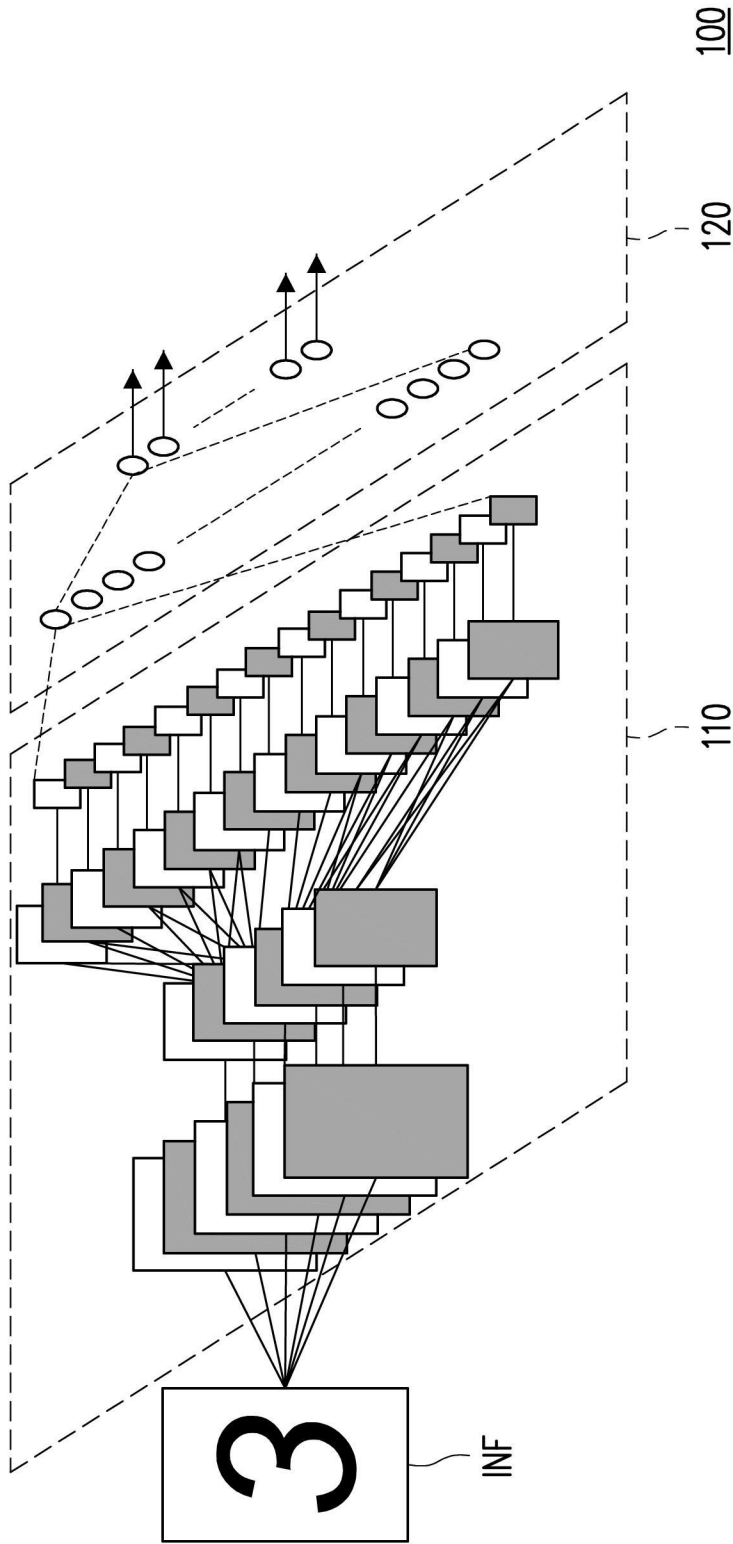
在該調整動作的執行次數大於預設的一臨界值時，使該第一位址加上一偏移值以獲得一第二位址，並依據該第二位址使該核心資訊寫入至該非揮發性記憶體的一第二區塊中，其中該第一區塊與該第二區塊不相同。

【請求項15】 如請求項12所述的運算方法，其中變更在非揮發性記憶體中的該第一位址中的該些最高有效位元的步驟中包括：

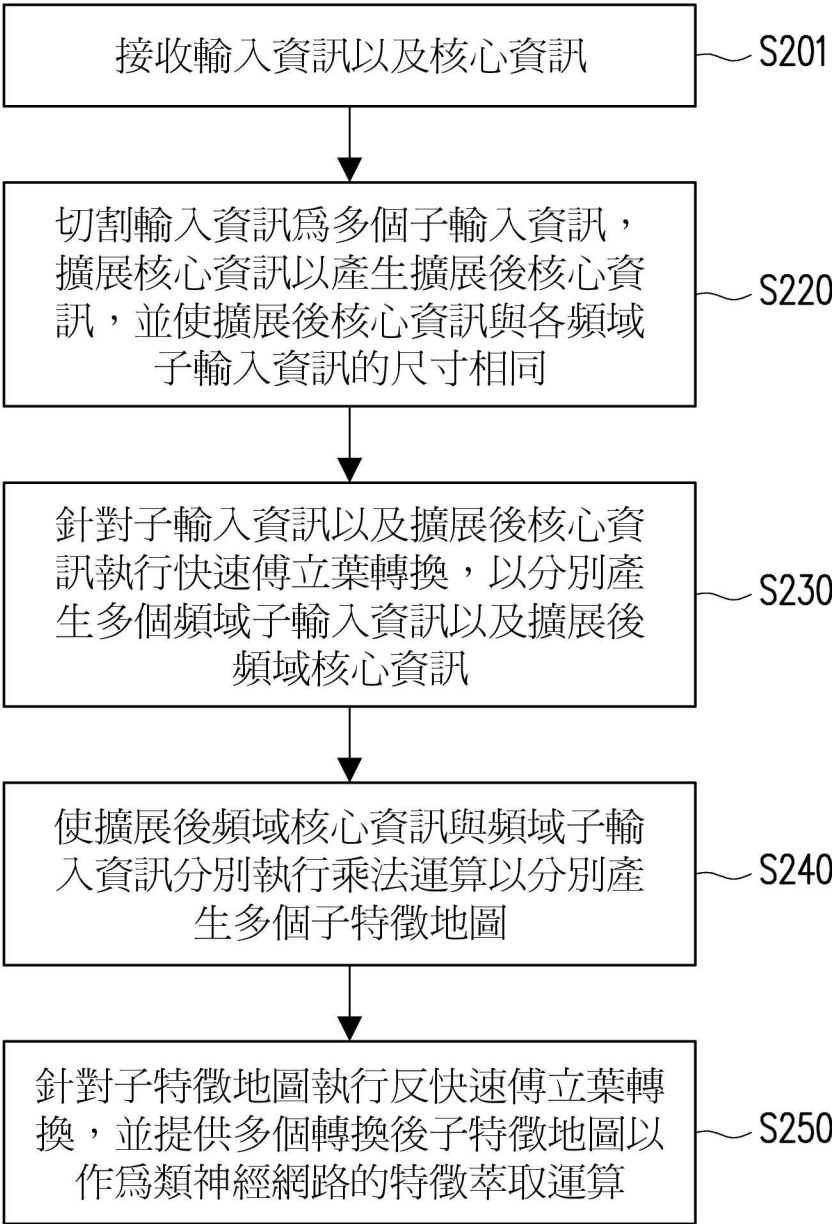
使該調整資訊與該些最高有效位元進行比較，並查找出該些最高有效位元中的至少一需變更位元；以及

僅針對該至少一需變更位元進行寫入動作。

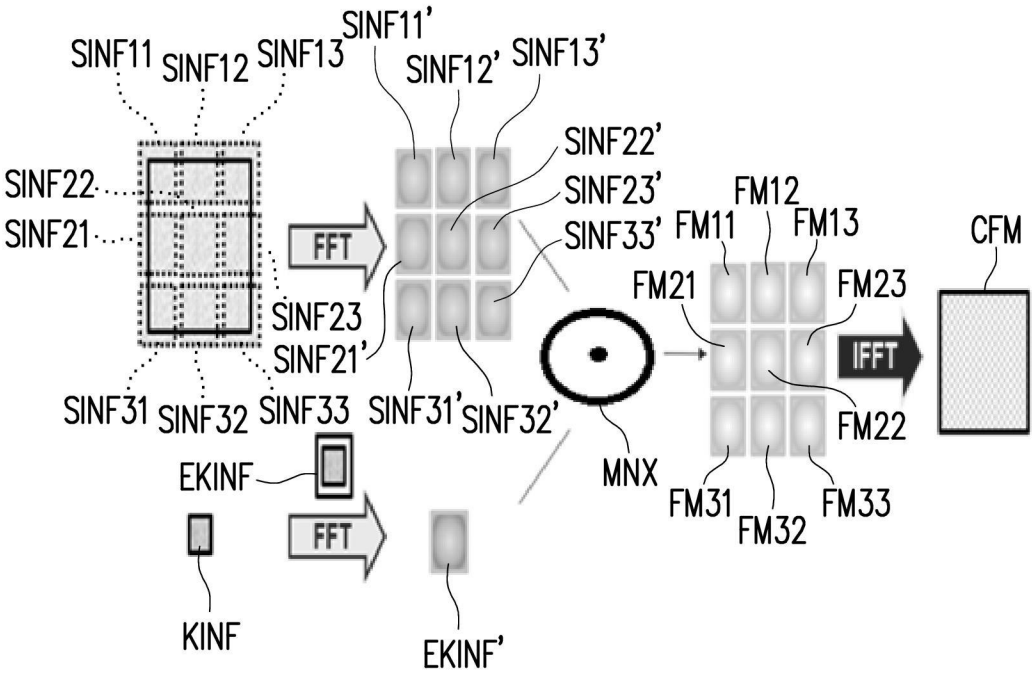
【發明圖式】



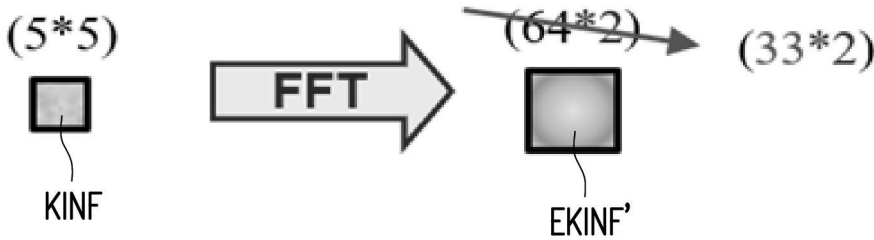
【圖1】



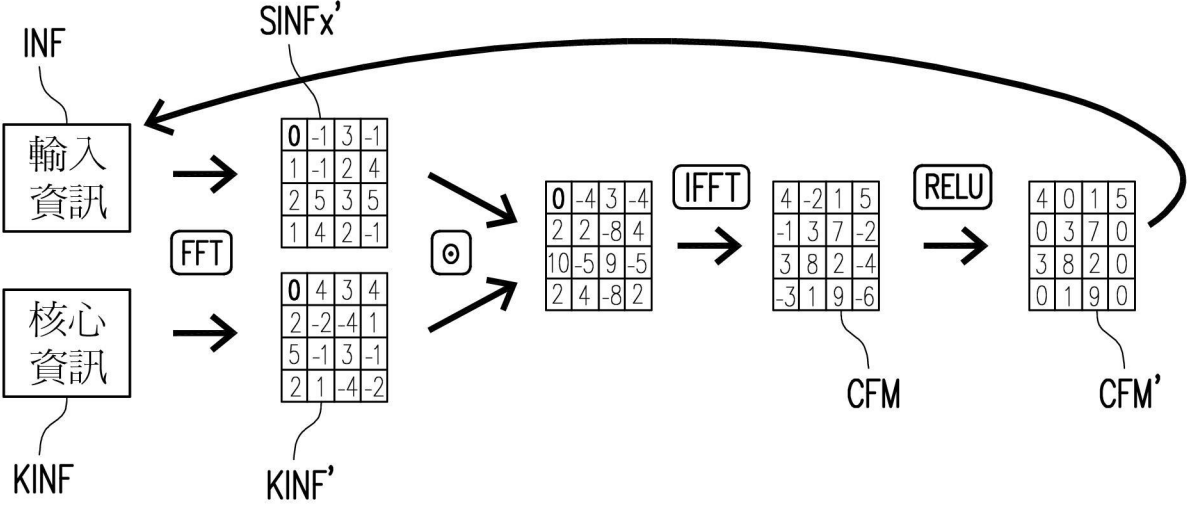
【圖2】



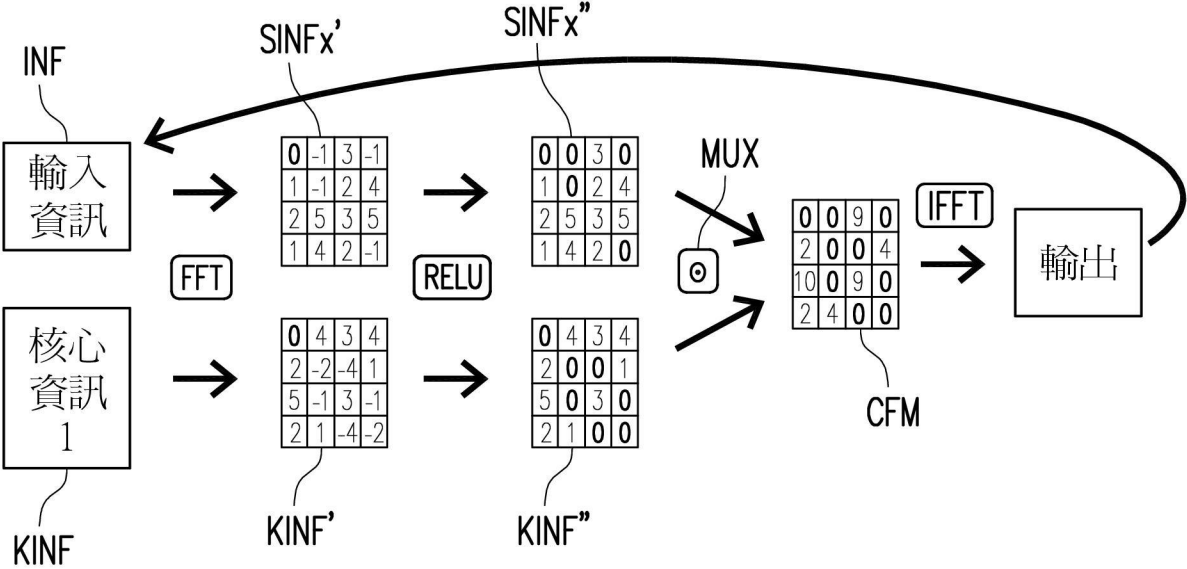
【圖3】



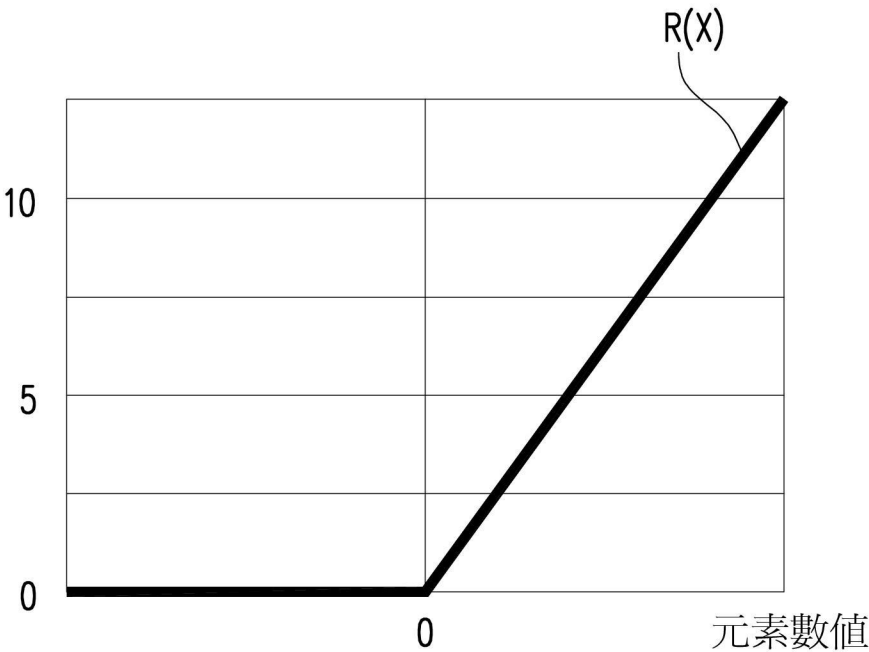
【圖4】



【圖5A】

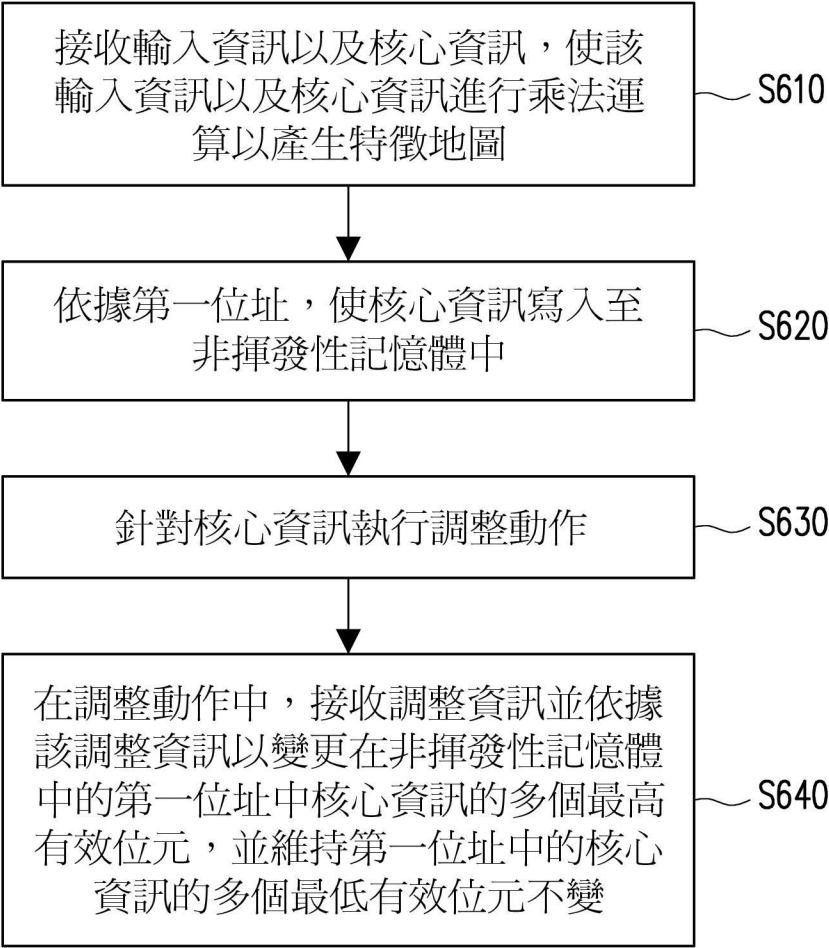


【圖5B】



501

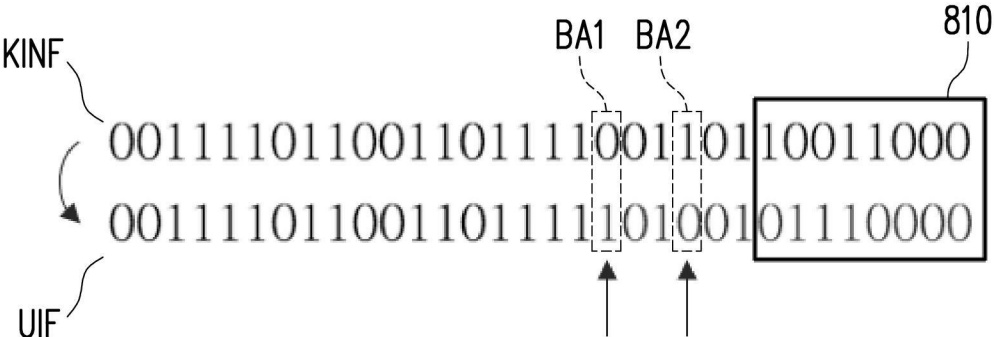
【圖5C】



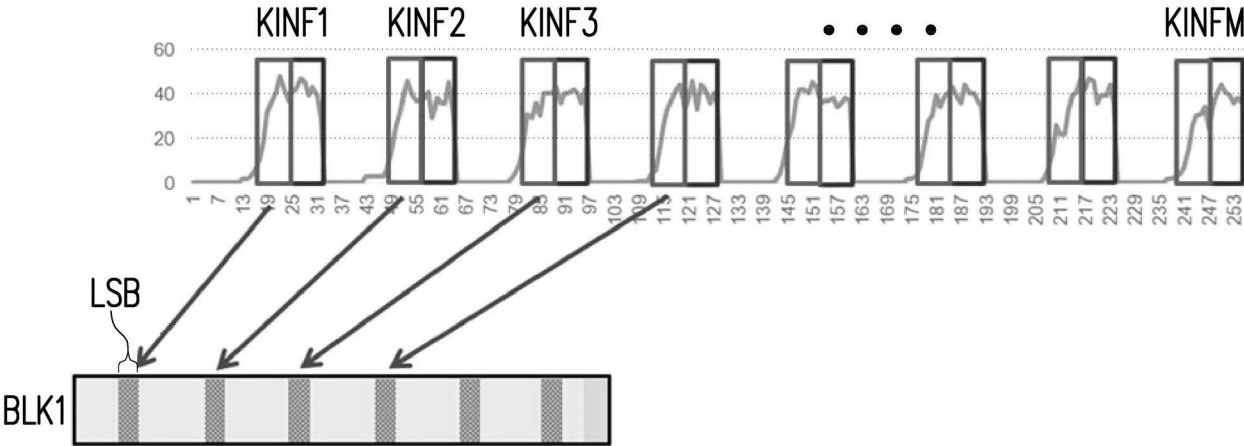
【圖6】



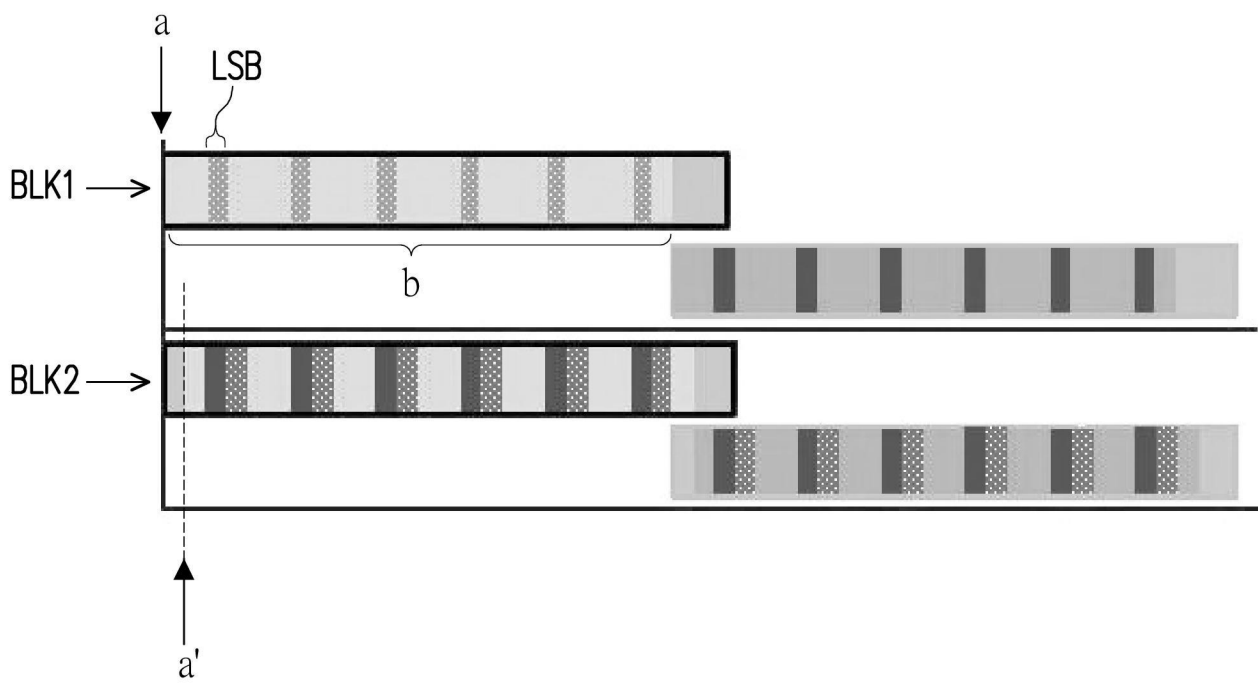
【圖7】



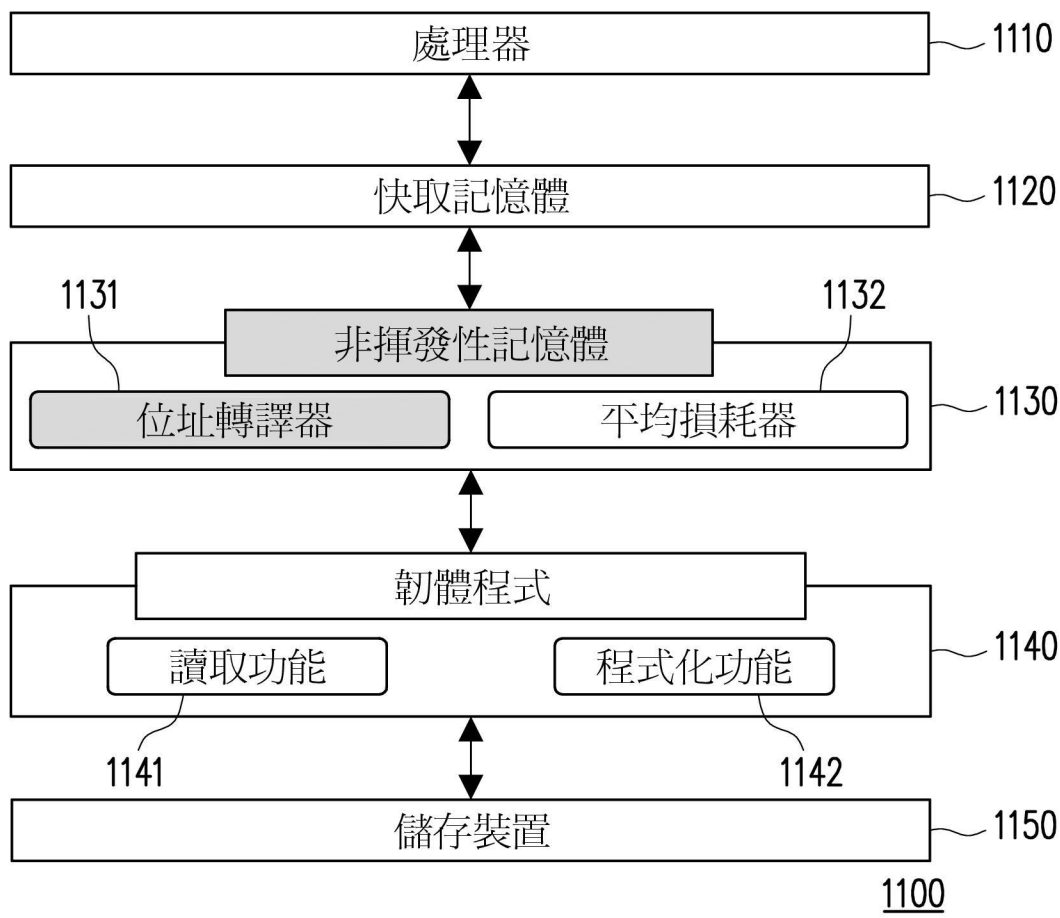
【圖8】



【圖9】



【圖10】



【圖11】