

[12] 发明专利申请公开说明书

[21] 申请号 00805099.6

[43] 公开日 2002 年 4 月 10 日

[11] 公开号 CN 1344409A

[22] 申请日 2000.2.11 [21] 申请号 00805099.6

[30] 优先权

[32] 1999.2.19 [33] GB [31] 9903900.0

[86] 国际申请 PCT/GB00/00447 2000.2.11

[87] 国际公布 WO00/49612 英 2000.8.24

[85] 进入国家阶段日期 2001.9.17

[71] 申请人 默里迪恩音频有限公司

地址 英国剑桥郡

[72] 发明人 克莱夫·琼斯

理查德·豪林什德

[74] 专利代理机构 中国国际贸易促进委员会专利商标事务所

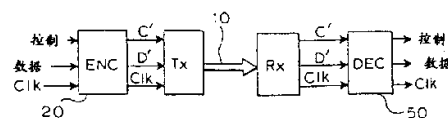
代理人 吴丽丽

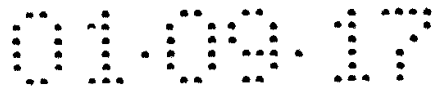
权利要求书 2 页 说明书 12 页 附图页数 3 页

[54] 发明名称 数据编码/解码装置和使用数据编码/解码装置的设备

[57] 摘要

一种具有串行数据输入和编码串行数据输出的数据编码装置。串行输入被提供给编码部件,所述编码部件把每个输入位和若干辅助编码位相结合,以便得到一个编码输出位和更新后的若干个编码位。选择编码部件执行的功能,以便随着时间的过去,编码输出位流实质上只包含白噪声。输出具有恒定并且平直的频率响应,从而在缺少适当的解码装置的情况下,编码装置的输出仅是噪声。





权 利 要 求 书

1. 一种具有串行数据输入和编码串行数据输出的数据编码装置，其中串行输入被提供给编码部件，所述编码部件把每个输入位和若干个辅助编码位相结合，以便得到一个编码输出位和更新后的若干个编码位，选择编码部件执行的功能以便随着时间的过去，编码输出位流实质上只包含白噪声。

2. 按照权利要求 1 所述的数据编码装置，其中配置一个随机数发生器，所述随机数发生器产生一串二进制位，根据随机数发生器的输出，得到用于初始化编装置的若干个初始编码位。

3. 按照权利要求 2 所述的数据编码装置，其中每个随机位被提供给变换部件，以便得到一个多位随机字，所述变换部件包括用于存储预定数目的随机位历史数值的元件。

4. 按照权利要求 3 所述的数据编码装置，其中随机字被提供给置换部件，所述置换部件产生所述若干个初始编码位。

5. 按照权利要求 4 所述的数据编码装置，其中串行输入包含一串数字字，每个数字字包含预定数目的二进制位，其中利用字时钟，使随机数发生器同步，从而为输入中的每个数字字，产生一个新的随机位，其中每次对于每个字，利用置换部件的输出，重新初始化编码部件。

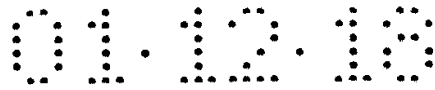
6. 按照任意前述权利要求所述的数据编码装置，其中在零位延迟的情况下，编码输出位表示输入位。

7. 按照任意前述权利要求所述的数据编码装置，其中输入包含数字音频数据。

8. 一种用于产生数字音频数据的设备，所述设备包括数字音频信号源，如任意前述权利要求所述的数据编码装置和把编码串行数据输出提供给所述设备的输出端口的发送器。

9. 按照权利要求 8 所述的设备，其中输出端口的输出呈 SPDIF 或 AES/EBU 格式。

10. 按照权利要求 8 或 9 所述的设备, 包含一个光盘播放器。
11. 一种用于对权利要求 1-7 任一所述的编码装置编码的串行数据流解码的数据解码装置, 其中输入位流被提供给解码部件, 所述解码部件使每个编码输入位和若干个辅助解码位相结合, 以便抽取一个解码输出位和更新后的若干个解码位。
12. 按照权利要求 11 所述的数据解码装置, 其中设置一个用于从解码装置的输入中抽取一个随机数的随机数抽取器, 所述抽取器提供用于初始化解码装置的若干个解码位。
13. 一种再现数字音频信号的设备, 所述设备包括接收编码数字音频信号的输入端, 把编码数字音频信号提供给按照权利要求 11 或 12 所述的解码装置的接收器, 以及用于再现数字音频信号的输出端。
14. 按照权利要求 13 所述的设备, 包含一个扬声器。
15. 一种数据通信系统, 包括按照权利要求 8, 9 或 10 所述的提供编码数字音频输出的设备, 以及按照权利要求 13 或 14 所述的再现数字音频信号的设备。
16. 一种对数字音频信号编码的设备, 所述设备具有呈具有专用时钟信号通道格式的音频输入, 以及输出数据流中呈具有固有确定时钟信号的格式的编码音频输出, 其中音频输入被这样编码, 以致编码音频输出实质上只包含白噪声, 并且所述设备的输出还包括使得能够在相关解码装置再现音频输入的控制数据。
17. 按照权利要求 16 所述的设备, 其中具有固有确定时钟信号的输出格式包含 SPDIF 或者 AES/EBU 数据格式。
18. 按照权利要求 16 或 17 所述的设备, 其中具有单独时钟通道的格式包含 I²C 数据格式。



说 明 书

数据编码/解码装置和使用数据编码/解码装置的设备

本发明涉及数据编码和解码装置，尤其是用于串行数字数据的数据编码和解码装置。在一个特殊例子中，这种串行数字数据用于在音频数据处理系统的不同部分之间传输。

目前，音频或视频重现设备的输出包括按照规定的接口协议格式化的一批数据。但是，需要对来自于这种设备的数字输出信号进行编码，以便这些输出信号不能被数字录制，从而不能复制 CD 或 CD-ROM 上存储的信息。本发明尤其涉及在音频或视频数据处理设备之间接口处的数据编码。

本发明适用于串行数字数据，而与数字数据所代表的原始信号无关。但是，在数字音频数据和目前用于在音频设备之间传输串行数字数据的特殊数据格式方面，产生了另外的问题。

两种相似的标准已获得了广泛的认可，并已用于数字音频数据的编码--索尼飞利浦数据接口格式（“SPDIF”）和音频工程协会/欧洲广播联盟格式（“AES/EBU”）。SPDIF 格式常常用在针对消费市场的产品中，而 AES/EBU 格式通常用在专业应用的设备中。

这两种标准都使用双相传号编码数据流，传输串行格式的数字音频信息。在这种双相传号编码中，每个数据位总是开始于信号的转变，并终止于信号的转变。如果在该周期的中间产生了转变，则对 1 编码，否则对 0 编码。

双相传号的使用具有几个众所周知的优点，这种应用的最主要优点在于双相传号编码是自同步的。从而，当每个二进制位开始于信号转变，并终止于信号转变时，双相传号编码数据可用于产生或恢复供数据使用的时钟信号。于是，接收呈 SPDIF 或 AES/EBU 格式的编码数据的设备不需要本地时钟，而是可以从接收的编码数据中得到时钟信号。

在根据接收的编码输入重建时钟信号方面的一个问题是音频设备中使用的数/模转换器需要频谱纯的时钟信号，以便以较高的分辨率，令人满意地工作。数据信号的传输，例如通过同轴电缆的数据信号传输，损坏了从编码数据中得到的时钟信号的纯度。但是，如果携带时钟信号的编码数据具有平直的频谱，则这种传输对时钟信号的影响被降低。

按照本发明，提供了一种具有串行数据输入和编码串行数据输出的数据编码装置，其中串行输入被提供给编码部件，所述编码部件把每个输入位和若干辅助编码位相结合，以便得到一个编码输出位和更新后的若干个编码位，选择编码部件执行的功能，以便随着时间的过去，编码输出位流实质上只包含白噪声。

这样，本发明提供了一种编码装置，在所述编码装置中，编码部件被安排成提供作用于输入数据，以便提供具有恒定的平直频率响应的输出的辅助位。从而，在不存在恰当的解码装置的情况下，编码装置的输出仅仅是噪声。此外，以编码装置输出的形式的噪声传输使得能够在损坏最小的情况下，传输将从数据信号中恢复的时钟信号。这适合于各种情况，而与传输的数据的类型无关，但是对于音频数据来说，频谱纯的时钟信号的恢复是特别合乎需要的。

辅助编码位最初来源于随机数发生器，以便能够实现编码装置的初始化。随机数的引入，增大了编码装置的平均信息量。

当然，和编码操作中使用的随机数相关的信息必须和编码数据一起传输，以便能够实现后来的解码。这样带来的问题是这种信息占据了传输信道的带宽。为了提高加密的安全性，需要大量的编码位，而在分配给这种控制数据的传输信道的可用带宽中，可能只能提供和随机数相关的少量二进制位。

于是，最好利用扩展随机数的变换部件对随机数进行内部编码。串行输入最好包含一串数字字，每个数字字包含预定数目的二进制位，其中利用字时钟对随机数发生器计时，以便为输入的每个数字字产生一个新的随机数位。变换部件则包含用于保存一位随机数的预定数目

的前值 (previous values)，以便得到多位随机字的装置。

最好提供一个置换部件，以便作用于多位随机字，以输出的形式产生辅助编码位，所述置换部件具有使得不能由辅助编码位推导出变换部件的锁存操作的功能。

最好利用另一变换部件对随机数编码，同时把变换后的随机数输出给数据编码装置。这使得变换后的随机数能够被提供给相关的解码装置，从而能够再现原始数据。

每次对于每个字，最好利用置换部件的输出，对编码部件进行重新初始化。这种安排使得编码装置能够在每个字之后，对自身进行重新初始化。对于音频应用来说，字通常包含两个数据样本，一个数据样本用于一个立体声输出。这种安排使得具有编码装置和解码装置的系统能够在这两个装置之间的传输失败的情况下，能够以最小的延迟恢复通信。另外，可以最小的中断，打开或关闭编码装置进行的加密或扰频。

编码装置最好被布置成在零位延迟的情况下，使编码输出位表示输入位。

本发明还提供了一种用于产生数字音频数据的设备，所述设备包括数字音频信号源，本发明的数据编码装置和把编码串行数据输出提供给所述设备的输出端口的发送器。所述设备可包含一个光盘播放器。串行数据输出最好包括可以 SPDIF 或者 AES/EBU 格式排列的数字音频数据。

本发明还提供一种用于对用本发明的编码装置编码的串行数据流解码的数据解码装置。这种解码装置可用在用于再现数字音频信号的设备，例如扬声器中。

根据本发明的第二方面，提供了一种对数字音频信号编码的设备，所述设备具有呈具有专用时钟信号通道格式的音频输入，以及输出数据流中呈具有固有确定时钟信号的格式的编码音频输出，其中音频输入被这样编码，以致编码音频输出实质上只包含白噪声，并且所述设备的输出还包括使得能够在相关的解码装置再现音频输入的控制数

据。

该设备可提高数据传输的安全性，同时还具有改进时钟信号恢复的优点，所述时钟信号还原自编码信号。

具有固有确定的时钟信号的输出格式可使用双相传号，例如 SPDIF 或者 AES/EBU 数据格式。这种情况下，可在 U 通道上传送控制数据。这是特别理想的，因为按照这些格式工作的常规录制设备不录制 U 通道，从而提高了加密的安全性。具有单独时钟通道的格式可包含 I²C 数据格式。

下面将参考附图，举例说明本发明，其中：

图 1 表示了常规的串行数据传输；

图 2 表示了 SPDIF 或 AES/EBU 数据的帧结构和单个子帧的结构；

图 3 表示了使用根据本发明的解码和编码的数据传输系统；

图 4 更详细地表示了本发明的编码部件；

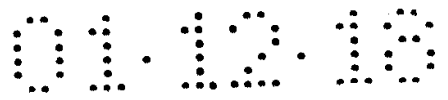
图 5 更详细地表示了本发明的解码部件。

图 1 中表示了在数据处理设备之间传送数据的常规数据传输系统。例如，图 1 的传输设备 Tx 可位于光盘播放器中，接收设备 Rx 可位于扬声器中。这种情况下，要传送的数据包括音频数据，下面描述的具体例子是本发明的音频应用，不过本发明并不局限于音频数据。

为了控制数据的传输，向传输电路 Tx 提供控制数据及要传输的数据，另外还提供时钟信号 CLK，时钟信号 CLK 提供计时信息。

现在，数字音频数据的编码广泛采用两种相似的标准，即索尼飞利浦数据接口格式（“SPDIF”）和音频工程协会/欧洲广播联盟标准（“AES/EBU”）。这两种标准都使用双相传号编码数据流传输串行格式的数字音频信息。这种双相传号编码在本领域中众所周知，因此将不对其进行详细说明。但是，值得注意的是这种编码技术是自同步的，从而接收器能够从编码数据流自身中，有效地恢复管理传输电路的控制的时钟信号，从而接收器不需要独立的同步时钟。

SPDIF 和 AES/EBU 标准还规定了把数据分成帧和子帧的方式。图 2 表示了 SPDIF 和 AES/EBU 标准中使用的帧格式。在每个帧 F₀，F₁，



$F_2 \dots$ 内，传输两个通道的音频数据，即通道 A 和 B，ChA，ChB。通道 A 和 B 的开始分别用前同步码 X 和 Y 识别。

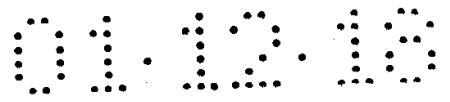
帧包含通道 A 和通道 B 的音频数据的单个样本，以及相关的前同步码 X 和 Y 和任意辅助数据或者非音频数据位。这样，每个帧 F 包含两个子帧，一个子帧用于一个通道。图 2 中以扩展的形式显示了这样的子帧，所述子帧包含相应通道的音频数据 AUDIO，相关的前同步码 PREAMB 和任意辅助数据 AUX，以及另外的非音频数据位 V，U，C，P。从而，如图 2 中所示，位位置 b_0-b_{31} 构成所述子帧。前同步码 PREAMB 占据位位置 b_0-b_3 ，占据位位置 b_4-b_7 的辅助数据 AUX 可提供非音频信息，或者可用作音频数据的一部分。音频数据占据位位置 b_8-b_{27} ，并且和可用的辅助数据一起，可为每个通道提供一个 24 位的样本。还包括四个另外的非音频数据位，所述四个非音频数据位包括指示子帧内的数据是否适于转变为模拟数据的有效性位 V，可用于任何目的的用户数据位 U，通道状态位 C 和奇偶校验位 P。

如同本领域技术人员已知的那样，前同步码 X，Y 均可开始于持续时间为样本时间 1.5 倍的数字脉冲。这违背了由转变限定每个信元的边界的双相传号编码规则。从而，每个前同步码开始于一个非法编码，以便把前同步码和数据流中的其它任何事件区分开。

就上面描述的来说，SPDIF 和 AES/EBU 标准是相同的。这两种标准之间的差别在于用户数据和通道状态数据位的使用不相同。

如上所述，双相传号提供自同步数字信号。通常，锁相环被用于根据传输的数据信号恢复时钟信号。在这种装置中，数字边缘触发相位检测器与压控振荡器耦接。通过反馈环，VCO 用于产生独立的时钟信号，所述时钟信号具有用于匹配输入的双相传号编码信号的同步的频率设计。另一方面，时钟信号可以在前同步信号之间过去的时间量为基础，不过在本发明的编码方案中，需要以单个二进制位的传输速率循环的时钟，这将在下面进行说明。

越来越需要为在数据处理系统内的的不同设备之间传输的数据提供一定水平的安全性。例如，在图 1 中表示的常规的数据传输系统中，



可简单地利用数字录制设备录制通过串行同轴电缆传输的数据 10，以致可产生原始数据源的副本。为了防止擅自复制，需要以编码格式提供在不同设备（例如光盘播放器和扬声器）之间传输的数据。

此外，使用自同步数字接口的一个问题是恢复的时钟将表现出和接口上的数据相关的“抖动”。在许多应用中，可由接收器 Rx 恢复的时钟的精度和频谱纯度非常重要，并且接口上的数据越接近随机位流，时钟的恢复将越精确。

图 3 表示了根据本发明的编码技术的示意图，其中编码器 20 被置于原始数据源和发送器 Tx 之间，解码器 50 被置于发送器 Rx 和输出端之间。编码器和解码器仍然能够利用常规的标准化发送器 Tx 和接收器 Rx，例如可按照 SPDIF 或者 AES/EBU 格式工作的发送器和接收器。根据本发明，编码器 20 的作用是至少对来自输入端的音频数据编码，从而编码输出 D' 实质上只包含白噪声，并且提供编码控制数据 C'，以便能够在解码装置 50 再现音频输入数据。通过提供给出实质上只包含白噪声的数据输出 D' 的编码方案，可极大地改善时钟信号的恢复，这特别有助于随后的数-模转换。此外，还提高了传输的安全性。

对于所有设备来说，可使编码装置 20 和解码设备 50 执行的功能标准化，从而数据 10 和输入数据之间的关系已知。但是，数据的转换最好还应实现数据的加密，从而使编码器 20 和解码器 50 的精确结构保密，为了从数据 10 得出任何有用信息，必须知道编码器 20 和解码器 50 的结构。这种情况下，组合了时钟恢复改善的功能和数据扰频的功能，从而可在单个设备中实现这些功能。下面将更详细地说明根据本发明的优选扰频技术。

图 4 表示了用于产生编码数据 DATA' (数据') 的设备 18，设备 18 包括如图 3 中示意表示的编码器 20。

编码器 20 接收来自于数据源 22，例如音频或视频数据的光盘阅读器的数字信号。来自于数据源 22 的数据被提供给编码部件 24，编码部件 24 提供编码数据 DATA'。来自于数据源 22 的数据可包括常规的控制数据，从而输出数据 DATA' 包括图 3 中所示的编码控制数据 C'

的一部分。

编码部件 24 以串行数据位流 25 的形式接收输入数据，该输入数据被提供给组合部件 26。组合部件 26 把来自于位流 25 的每个输入位和另外 α 个编码位 27 进行组合，以便产生一个编码数据输出位 28 和更新后的一组 α 个编码位 27'。这些更新后的编码位 27' 通过锁存机构（图中未表示），由反馈路径提供给多路复用器 30。多路复用器 30 通常把这些更新后的编码位 27' 传递给组合部件 26，以便处理数据位流 25 的后续位。下面将更详细地描述多路复用器 30 的操作。

组合部件 26 的用途是提供输出数据位流 DATA'，所述输出数据位流 DATA' 具有实质上只是白噪声的频谱响应，即在感兴趣的频率范围内，大体平直的频谱响应。为了实现这一点，可利用 XOR 函数，使来自位流 25 的输入数据和编码位 27 的已知函数相组合。从而

$$\text{DATA}' = \text{DATA} \oplus f(\text{EB}), \text{ 这里 EB 是编码位 27.}$$

可简单地以查找表的形式实现该函数，所述查找表还提供了作为数据输入和当前编码位的函数的更新编码位 27'。从而：

$$\text{EB}' = g(\text{DATA}, \text{EB}), \text{ 这里 EB' 是更新编码位 27'。}$$

一次完成对来自输入位流 25 的每个新的二进制位的编码位更新，从而，编码部件 24 需要位时钟信号 BCLK，在图 4 中，位时钟信号被示意地表示为正被提供给编码部件 24。由于对本领域的技术人员来说，编码部件 24 中所需的锁存元件和排序元件的确切结构是显而易见的，因此不对其进行说明。

于是，编码部件的作用基本上是利用构成加密密钥的一串二进制位对每个输入位加密，其中利用从密钥的前值和输入位的前值推出的修改密钥，对每个后续输入位加密。

上面说明的编码部件 24 的设计使编码输出数据能够具有白噪声的性质，但是保持了数据结构，从而可采用常规的标准接口协议。此外，所描述的编码位的反馈使得能够在 0 位延迟的情况下，产生编码输出数据 DATA'，因为可在比从数据位流 25 接收每个单个二进制位相关的时间更短的时段内，寻址访问查找表或者构成组合部件 26 的其

它功能部件。

编码部件 24 的零位延迟使得能够在延迟最小的情况下，根据需要，接通和关闭加密。

当启动设备 18 的操作时，将不存在使编码部件 24 能够按照预定方式操作的任何更新后的编码位 27'。因此，必须提供一组编码位，以便对编码器 20 进行初始化。一个编码随机数被用于实现这一目的。从而，设备 18 包括提供随机或者伪随机输出位流的随机数发生器 32。举例来说，随机数发生器包括一个周期几千次反复操作的伪随机数发生器，以及不可预测数据（但是不是白数据）的数据源。这些可被组合，以便给出不可预测的白数据的数据源。可在所述设备的实现非相关函数，并且最好具有不同时钟控制的另一装置（例如微控制器）中，从数据推出不可预测数据的数据源，或者可根据其它一些非相关参数得到不可预测数据的数据源。伪随机数发生器可包括部分编码器 20（虽然图中没有表示出这一点），从而不能容易地获得输出。

必须把初始化编码位传送给系统的解码装置，编码信息被传输给所述系统。但是，适于传输这种类型的控制数据的带宽可能不足以向编码部件 24 提供适当数目的二进制位。例如，在 SPDIF 的情况下，可在数据结构（下面将说明）的 U 通道上，提供从随机位流得到的信号，如图 2 中所示，这种数据结构对每个通道样本只提供一个二进制位。

为此，对于每个输入字，只产生一次新的随机（或者伪随机）位。随机或者伪随机位流被提供给包括一排串行锁存器 36 的变换部件，所有一排串行锁存器 36 有效地保存来自于随机数发生器 32 的前期历史记录的大量二进制位，从而可产生适于生成初始化编码位的较大的随机字。

锁存器阵列包括 β 个锁存器 36，利用样本时钟信号 SCLK 触发这些锁存器。例如，如果要编码的数据包括数字音频数据的两个 24 位字，则样本时钟 SCLK 将具有为位时钟 BCLK 频率的 $1/48$ 的频率。于是，对于每个数字字来说，新的随机数被保存在锁存器 36 的阵列中，不过除了随机字的一个二进制位之外，随机字的所有其它二进制位都与前

一随机字相同。

为了掩饰每个随机字与先前的随机字的相关性，可在置换部件 38 中，对（具有 β 个二进制位的）随机字应用置换函数，置换部件 38 提供具有对应于编码部件 24 中所需数目的编码位的 α 个二进制位的输出。从而，第三者不清楚输出 40 和随机数发生器的历史记录之间的关系。如图 4 中所示，输出 40 被提供给编码部件 24。在一个优选例子中，在输入的每个字的开始，变换部件的输出 40 用于在编码部件 24 内，提供第一组编码位 27。从而，反馈环为后续的编码操作产生更新后的编码位 27'。

如果初始化位的数目 α 足够大，则如下所述，编码方案每个字的重新调整（re-keying）可确保不能借助任何简单的检查，确定组合部件 26 的功能。

部件 26 具有 2^α 种内部状态，从而通过一次对于为 1 的恒定输入 25，一次对于为 0 的恒定输入 25，研究 2^α 次循环的部件 26 的输出，可确定每个内部状态的效果的详尽询问。于是，最好选择 α 个编码位，以致 $2^{\alpha+1}$ 大于每个字中的二进制位的数目，从而在能够进行详尽询问之前，重新调整（re-key）编码部件 24。为了提供适当数目的编码位，需要部件 34 中的锁存结构，以便通过保存先前的数值，有效地展开随机位流。

所述安排使得能够在数据信号中断之后，以一个字的最大延迟，恢复接收。如果控制数据的传输被中断，则在 β 个字之后，可获得恢复传输所需的正确控制信息，因为这使得能够在中断之后，已把整个锁存结构 34 中的数据传输出去。

为了对编码数据流解码，必须恢复编码部件 24 的功能，另外，必须知道编码部件 24 使用的初始编码位 27。为此，还以设备 18 的输出的形式，提供随机数发生器 32 产生的随机数，不过还通过变换部件 42 提供这种随机序列的二进制位，以便提供额外的安全性。在其中数据包含数字音频数据，设备 18 的输出将被转换为 SPDIF 或 AES/EBU 格式的优选例子中，编码数据 DATA' 可占据如图 2 中所示的各个通道

的辅助段和音频段，而变换后的随机数（即图 4 中所示的控制数据）可占据同样在图 2 中所示的 U 通道，另外还可随意地占据一个或多个其它非音频数据位。对于要按照这些标准格式化的音频数据来说，这种安排是最好的，因为具有呈标准化 SPDIF 或 AES/EBU 格式的输入的常规数字音频录制设备并不录制帧结构内的非音频通道。另外 U 通道（或者选择的其它通道）的任何损坏，例如不正确的同步，都将阻止正确的解码。

编码部件 20 执行的一种可选的附加功能是把有效性位 V 设置为指示传送的数据的 D/A 转换不正确的数值。在 SPDIF 格式下，有效性位 V 用作实现此目的标记。其效果是使常规的解码器无效，从而常规接收器的解码器不产生任何输出。否则，如果在标准的接收器中对数据解码，则输出将包含白噪声。

部件 42 可执行的一个操作是在一个非音频通道（例如 U 通道）上，提供具有相对于输入信号的各个上升沿的跃迁的信号，以及在另一个非音频通道（例如 V 通道）上，提供具有相对于输入信号的各个下降沿的跃迁的信号。当然，也可采用其它多种编码方法，使得能够以编码方式在非音频通道上，提供随机的数据位串。

可以只对保存在通道帧结构内的用户数据执行上面描述的编码操作，也可对通道的控制数据执行上述编码操作。从而，虽然在图 3 中，编码器和解码器被表示为作用于控制数据和用户数据，但是事实上，控制信息可绕过编码电路，不过可从随机数发生器得到辅助控制数据。这种辅助控制数据可替代现有定义的帧结构中的数据。数据和控制数据一起可构成 I²S 数字音频流。

图 4 中所示的设备 18 的输出被提供给常规的传输电路 Tx，所述传输电路 Tx 重构数据，以便满足标准接口协议。从而，在数字音频数据的例子中，编码数据流 DATA'，必需的控制数据（如果不包含在 DATA' 中），以及得自于随机数发生器的辅助控制信号被格式化成图 2 中图解说明的帧结构。可通过数据处理设备内的不同设备之间的常规同轴电缆传输这种数据格式。

作为上面给出的 CD 播放器的例子的替代物，设备 18 可包含数字无线电，TV 或卫星接收器，DVD 播放器，环绕声解码器，多室分配系统或者其它任何信号处理部件。传输可以是有线传输或者无线传输。

图 5 表示了接收传输的信息，并再现原始数据的解码器的结构。

解码器 50 大体上包括具有上面参考图 4 说明的编码器 20 的相反功能的部件。从而，解码器 50 包括逆变换部件 52，逆变换部件 52 可恢复编入控制信号中，并且最好通过非音频通道（在数字音频数据传输的情况下）传输的随机数。由于在编码部件中，这种随机数被用于推出编码器 20 中的编码部件 24 的初始化值，因此，为了使解码过程能够起作用，必须恢复相同的初始化值。提供了具有和编码器的部件 34 相同结构的变换部件 54，以便在每个数据字的开始，恢复编码器中使用的 α 个初始化值。变换部件 54 包含一系列锁存器 56，以及对应于编码器 20 中的那些部件的置换部件 58。锁存器 56 同样由样本时钟 SCLK 触发。用于控制解码器 50 的时钟信号由接收器 Rx 按照常规方式，从传输的数据中恢复。构成逆变换部件 54 的输出 60 的初始化值被提供给解码部件 62，解码部件 62 执行的功能与编码部件 24 执行的功能相反。为此，设置一个组合部件 64，组合部件 64 使得能够根据一组解码位 66 和编码数据输入 68，再现原始数据信号 DATA。按照和编码部件 24 相同的方式，在每个字的开始，从逆变换部件 54 的输出得到解码位 66，但是在初始化之后，所述解码位 66 由反馈路径 70 获得。

解码数据输出 DATA 被提供给执行设备 48 的正常功能的处理器 72。作为前面给出的扬声器的例子的替代物，图 5 中所示的设备 48 可包括环绕声解码器，图形均衡器，多室分配系统，D/A 转换器，功率放大器，视频播放装置，图形处理装置或者接收串行数字输入的其它任何信号处理装置。

尽管没有给出可采用的确切扰频功能的任何细节，不过上面已详细说明了一种特殊的编码方案。但是，对于本领域的技术人员来说，各种各样的可能性是显而易见的。此外，在编码部件 24 或解码部件 62

中用作编码位或者解码位的二进制位的确切数目 α 可以是任何适宜的数值。较高的数目 α 可以使编码数据输出 DATA' 更“白”，但是需要更大的处理能力。举例来说，数目 α 可等于 16，从而组合部件 26 和 64 执行作用于 17 位字的变换函数。随机字的二进制位的数目 β 不必具有相同的长度，从而，例如，变换部件 38 可为编码部件 24，把 65 位随机字转换为一系列的 16 个初始化位。

可在通用 CPU 中，在 DSP 装置中，在门阵列 IC 中，在 ASIC 中，在 PCB 上的分立逻辑电路中，或者在它们的一些组合中，以软件的形式实现所述编码技术。

说明书附图

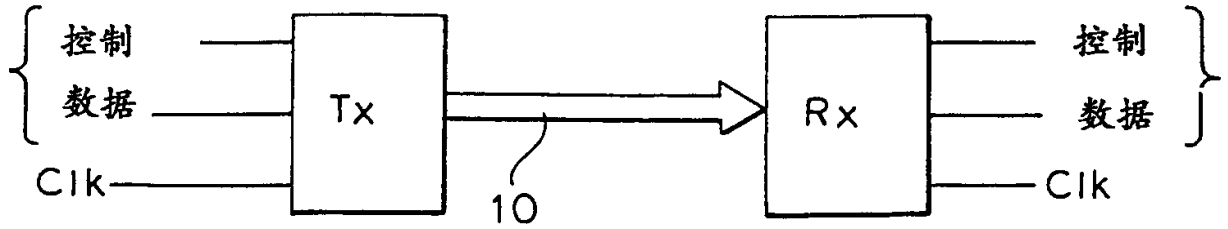


图 1

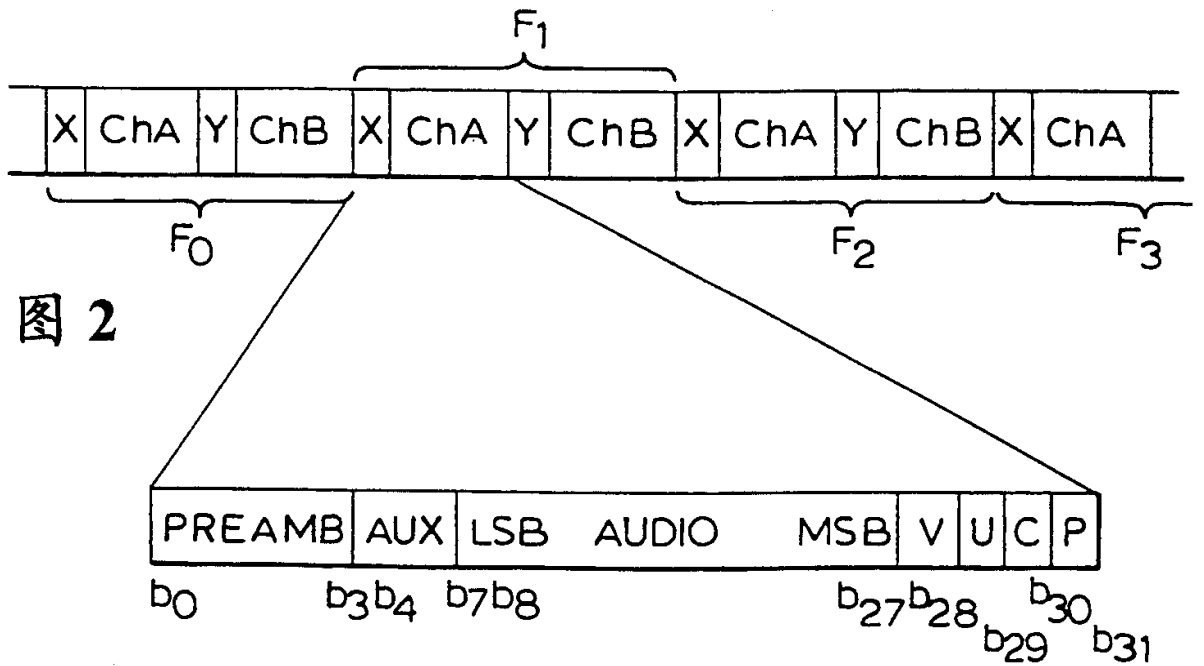


图 2

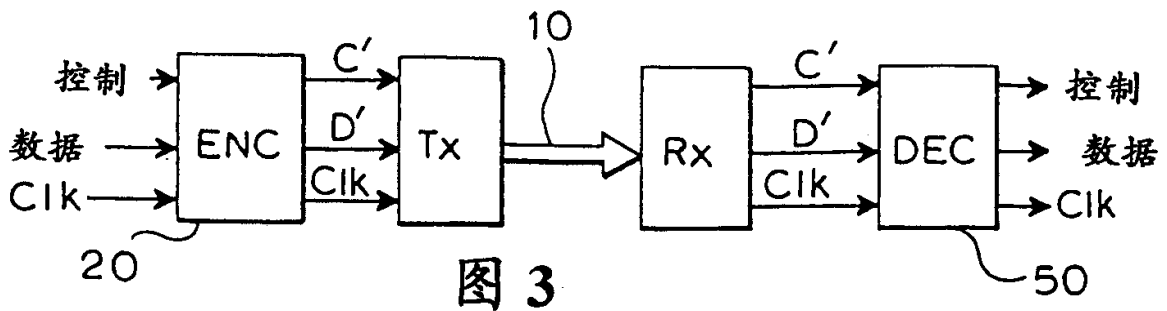


图 3

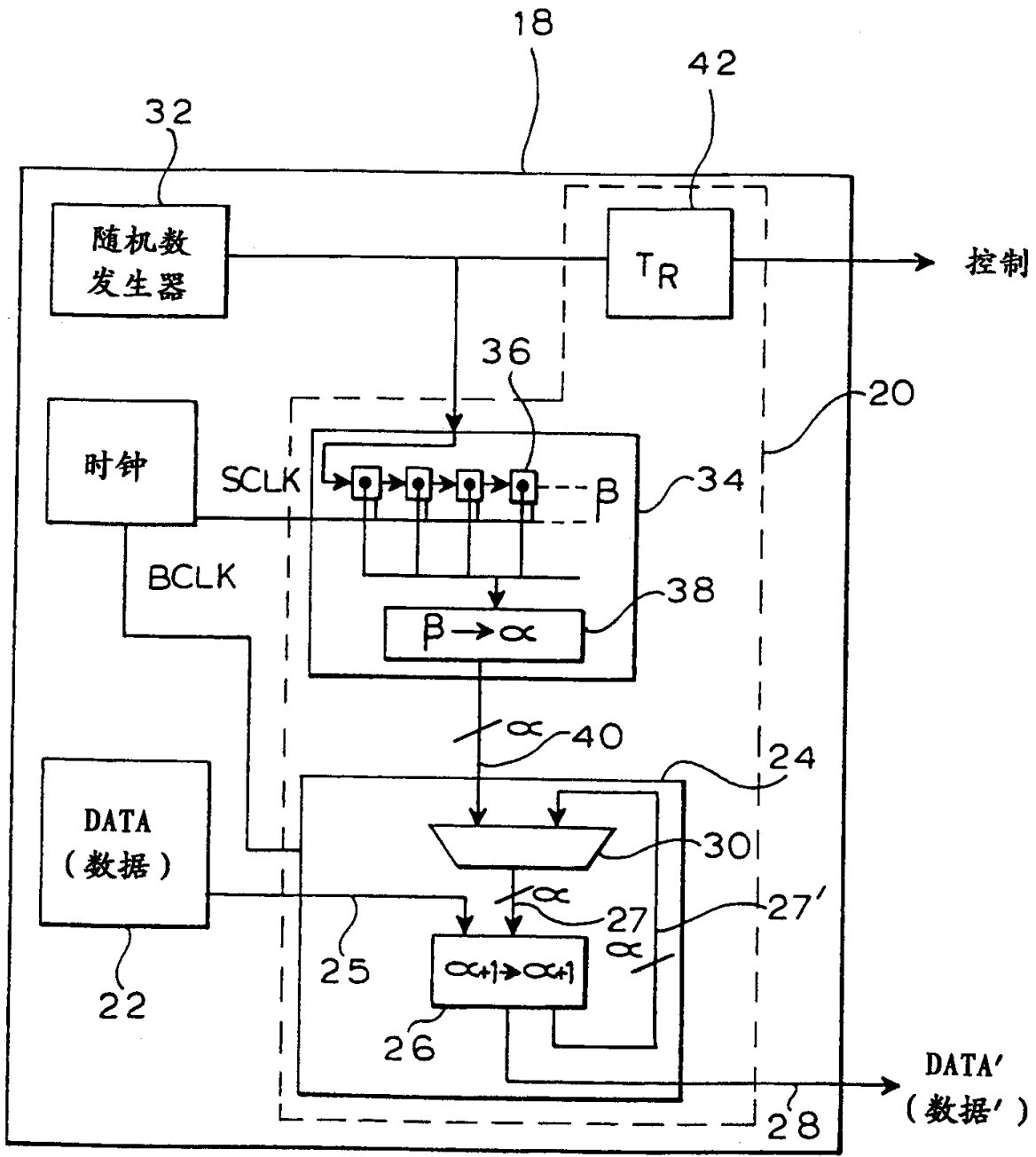


图 4

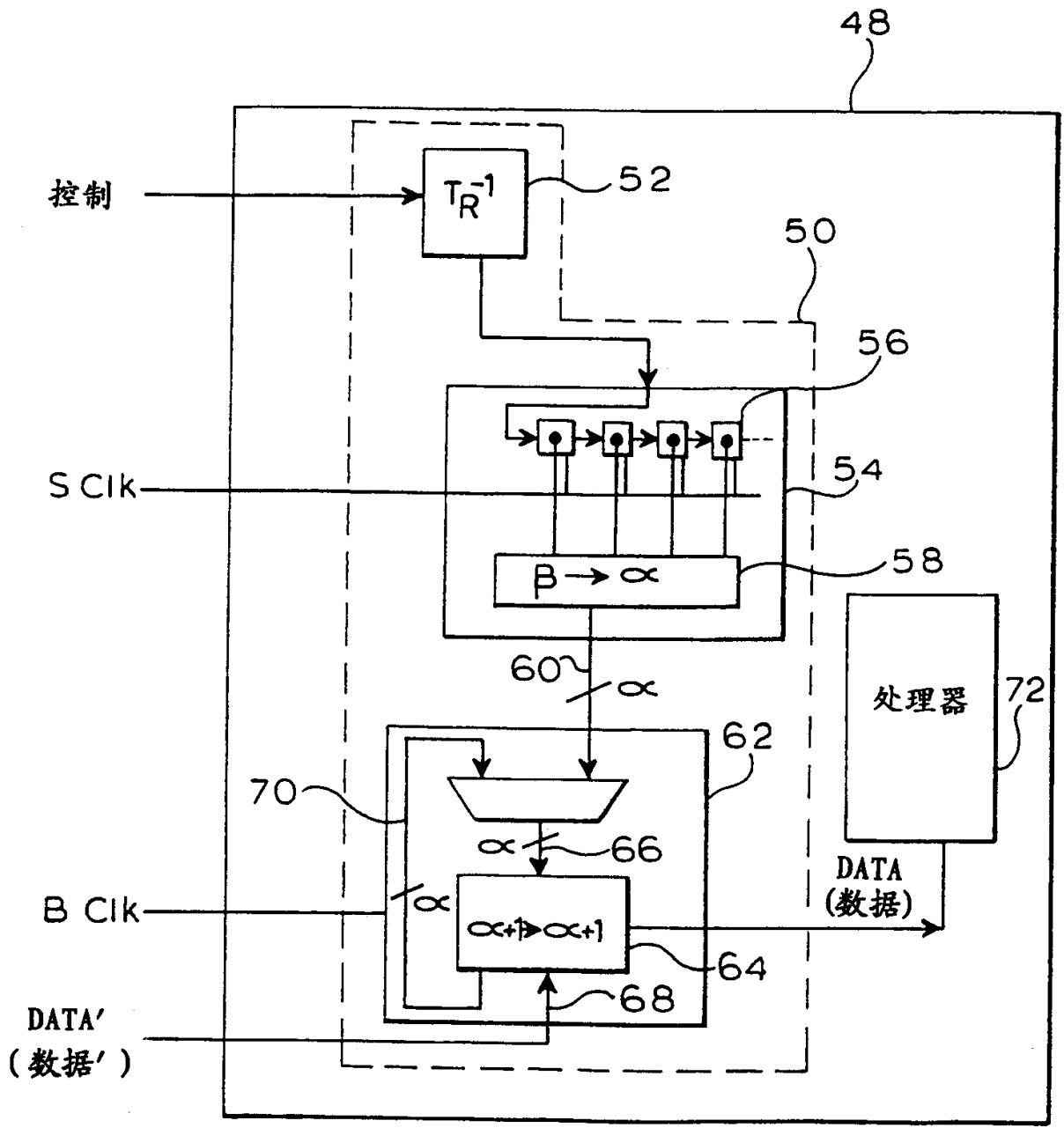


图 5