(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년11월03일
(11) 등록번호 10-1455894
(24) 등록일자 2014년10월22일

(51) 국제특허분류(Int. Cl.)
H04L 27/22 (2006.01)
(21) 출원번호 10-2010-7015956
(22) 출원일자(국제) 2008년12월18일
심사청구일자 2013년12월11일
(85) 번역문제출일자 2010년07월16일
(65) 공개번호 10-2010-0102167
(43) 공개일자 2010년09월20일
(86) 국제출원번호 PCT/US2008/013826
(87) 국제공개번호 WO 2009/082457
국제공개일자 2009년07월02일
(30) 우선권주장
61/008,175 2007년12월18일 미국(US)
(56) 선행기술조사문헌
KR1020070024756 A
전체 청구항 수 : 총 23 항

(73) 특허권자
스카이워크스 솔루션즈, 인코포레이티드
미국 01801 메사추세츠주 워번 실반 로드 20
(72) 발명자
페이진, 제프리, 로스
미국 01810-4513 매사추세츠주 앤도버 패톤 써클 1
브래디, 데이비드, 폴
미국 02186-2126 매사추세츠주 밀톤 힌클리 로드 142
(74) 대리인
양영준, 백만기, 정은진

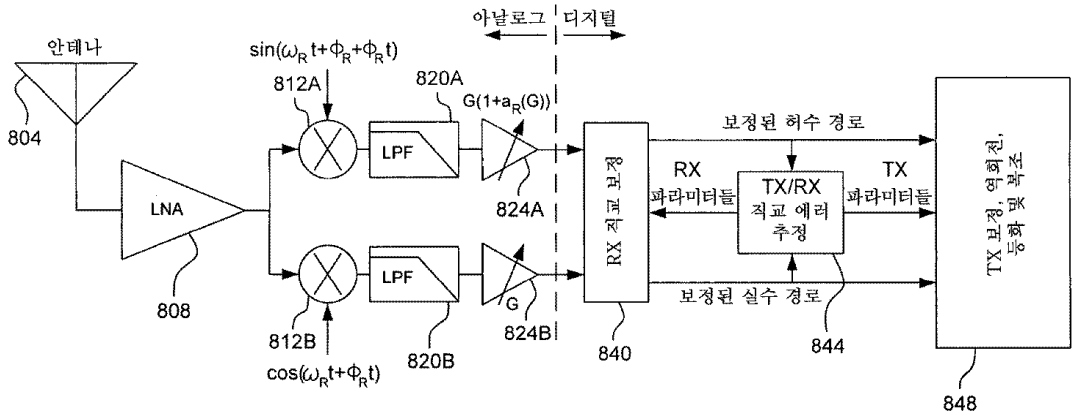
심사관 : 황철규

(54) 발명의 명칭 **직접 변환 통신 시스템의 불균형 보상**

(57) 요 약

가장 현대적인 집적 회로 송수신기들, 특히 무선 LAN은 비용 및 유연성의 관점에서 매우 유리한 직접 변환 무선 아키텍처를 이용하며, 송신기 또는 수신기의 동상(I)과 직교(Q) 사이의 이득 및 위상 불균형들을 포함하는 여러 성능 장애가 존재한다. 직접 변환 패킷 교환 OFDM 통신 시스템의 I/Q 불균형의 보상을 위한 신호 처리 방법 및 시스템이 본 명세서에 개시된다. 이러한 불균형은 송신기 I/Q 불균형, RX I/Q 불균형, 위상/주파수 에러 및 분산 다중 경로 페이딩을 설명한다. 광대역 및 협대역 변조 양자를 커버하는 주파수 종속 I/Q 불균형 및 주파수 비종속 예들이 고려된다. 제안되는 추정 알고리즘들은 기존의 다중 사용자 OFDM 무선 표준들(WLAN, LTE, WIMAX)을 완전히 따르는 프레임워크 내에서 동작한다. 이러한 알고리즘들은 모두 수신기의 디지털 기저대역 내에서 송수신기 I/Q 불균형을 패킷 단위로 정확히 추정하고 보정한다.

대 표 도



특허청구의 범위

청구항 1

직접 변환 수신기 시스템에서의 불균형 보상을 위한 방법으로서,

원격 송신기로부터 상기 수신기에서 안테나를 통해 신호를 수신하는 단계;

상기 신호를 증폭하여 증폭된 신호를 생성하는 단계;

제1 입력 및 제2 입력을 갖는 믹서에 상기 증폭된 신호를 제공하는 단계;

상기 믹서 내에서, 상기 증폭된 신호를 허수 기저대역 신호 및 실수 기저대역 신호로 변환하는 단계;

상기 허수 기저대역 신호 및 상기 실수 기저대역 신호를 디지털 포맷으로 변환하여, 허수 신호 및 실수 신호를 생성하는 단계;

수신기 직교 보정 모듈로 상기 허수 신호를 처리하여 상기 허수 신호의 직교 진폭 및 위상 정확도를 복구함으로써 수신기 보정 파형을 생성하는 단계; 및

상기 수신기에서 상기 수신기 보정 파형을 처리하여, 상기 원격 송신기에 의해 도입된 원격 송신기 직교 에러를 보정하는 단계 - 상기 수신기 보정 파형의 처리는 하나 이상의 수신기 불균형 보정 신호를 추정된 송신기 진폭 불균형 값에 1을 더한 값으로 나누고, 원하지 않는 위상 시프트의 추정치만큼 위상 시프트시키는 단계를 포함함 -

를 포함하는 불균형 보상 방법.

청구항 2

제1항에 있어서, 하나 이상의 수신기 파라미터들은 상기 수신기 직교 보정 모듈에 의해 사용되고, 하나 이상의 송신기 파라미터들은 송신기 보정 모듈에 의해 사용되도록, 직교 에러 추정 모듈로 보정된 허수 신호 및 보정된 실수 신호를 처리하여, 상기 하나 이상의 수신기 파라미터 및 상기 하나 이상의 송신기 파라미터를 생성하는 단계를 더 포함하는 불균형 보상 방법.

청구항 3

제1항에 있어서, 상기 수신기 직교 보정 모듈에 의한 처리는 직교 에러에 대한 역회전(de-rotation)을 더 포함하는 불균형 보상 방법.

청구항 4

제1항에 있어서, 상기 수신기 직교 보정 모듈에 의한 처리는 원격 송신기 직교 에러에 대한 등화를 더 포함하는 불균형 보상 방법.

청구항 5

제1항에 있어서, 안테나를 통해 수신된 상기 신호는 802.11 표준 타입 무선 신호인 불균형 보상 방법.

청구항 6

직접 변환 수신기에서 실수 및 허수 신호들 사이의 불균형을 보정하기 위한 방법으로서,

직접 변환 수신기로부터 실수 신호 및 허수 신호를 수신하는 단계;

상기 수신기에 의해 도입된 에러를 보정하기 위해 상기 실수 신호 및 상기 허수 신호에 대해 직교 보정을 수행하여, 보정된 실수 신호 및 보정된 허수 신호를 생성하는 단계;

직교 추정 모듈로 직교 에러 추정을 수행하여, 하나 이상의 수신기 파라미터 및 하나 이상의 송신기 파라미터를 생성하는 단계; 및

상기 수신기에 위치한, 송신기 보정 모듈에서, 상기 보정된 실수 신호 및 보정된 허수 신호를 수신하고, 송신기

에 의해 도입된 에러를 보정하기 위해 상기 보정된 실수 신호 및 상기 보정된 허수 신호에 대하여 역회전 및 등화를 수행하는 단계 - 상기 역회전 및 등화를 수행하는 단계는 상기 보정된 실수 신호 또는 보정된 허수 신호를 송신기 진폭 불균형의 추정치에 1을 더한 값으로 나누고, 상기 보정된 실수 신호 또는 상기 보정된 허수 신호를 원하지 않는 위상 시프트의 추정치만큼 위상 시프트시키는 단계를 포함함 -

를 포함하는 불균형 보정 방법.

청구항 7

제6항에 있어서, 상기 실수 신호 및 상기 허수 신호는 디지털 기저대역 포맷을 갖는 불균형 보정 방법.

청구항 8

삭제

청구항 9

제6항에 있어서, 상기 역회전 및 등화를 수행하는 단계는 CFO 추정 전에 인라인으로 수신기 직교 보정을 수행하는 단계를 포함하는 불균형 보정 방법.

청구항 10

제6항에 있어서, 상기 직접 변환 수신기는 802.11 표준에 따라 동작하는 수신기이고 상기 수신기는 불균형을 겪는 불균형 보정 방법.

청구항 11

직접 변환 통신 장치에서 에러를 보정하기 위한, 수신기에 의해 수행되는 방법으로서,

송신기로부터 하나 이상의 신호를 수신하는 단계;

상기 하나 이상의 신호를 진폭 에러 추정치에 1을 더한 값으로 나누어 결과를 생성한 후에 그 결과를 수신기 위상 에러 추정치만큼 회전시켜 하나 이상의 직교 보정 신호를 생성하는 것을 포함하는, 수신기 불균형 보상을 수행하는 단계;

상기 하나 이상의 직교 보정 신호에 대해 선형 등화를 수행하여 채널 왜곡의 효과들을 줄임으로써 하나 이상의 등화 신호를 생성하는 단계;

상기 하나 이상의 등화 신호에 대해 역회전을 수행하여 캐리어 주파수 오프셋 보상을 달성함으로써 하나 이상의 송신기 불균형 신호를 생성하는 단계; 및

상기 수신기에서, 상기 하나 이상의 송신기 불균형 신호 상에 송신기 불균형 보상을 수행하여 상기 송신기에 의해 도입된 송신기 불균형을 줄이거나 제거하는 단계

를 포함하는 에러 보정 방법.

청구항 12

제11항에 있어서, 상기 송신기 불균형 보상을 수행하는 단계는 상기 하나 이상의 송신기 불균형 신호 중 적어도 하나를 송신기 진폭 에러 추정치에 1을 더한 값으로 나누고, 송신기 주파수 에러 추정치만큼 위상 시프트시키는 단계를 포함하는 에러 보정 방법.

청구항 13

제11항에 있어서, 진폭 에러는 이득 에러의 함수인 에러 보정 방법.

청구항 14

제11항에 있어서, 송신 파라미터 채널 추정 모듈을 이용하여 상기 수신기 위상 에러 추정치 및 상기 진폭 에러 추정치를 생성하는 단계를 더 포함하는 에러 보정 방법.

청구항 15

제11항에 있어서, 상기 선형 등화는 시간 도메인 또는 주파수 도메인에서 발생하는 에러 보정 방법.

청구항 16

제11항에 있어서, 상기 캐리어 주파수 오프셋 보상은 상기 송신기와 상기 수신기 사이의 위상 및 주파수 오프셋을 추적하는 단계를 포함하는 에러 보정 방법.

청구항 17

제11항에 있어서, 상기 방법은 주문형 집적 회로(application specific integrated circuit) 또는 디지털 신호 프로세서에서 발생하는 에러 보정 방법.

청구항 18

직접 변환 통신 장치에서 에러를 보정하기 위한 시스템으로서,

실수 신호 및 허수 신호를 출력하도록 구성되는 직접 변환 아날로그 수신기;

상기 수신기에 위치되어, 상기 실수 신호 및 상기 허수 신호를 처리하여 수신기 불균형을 줄이고 하나 이상의 수신기 불균형 보정 신호를 생성하도록 구성되는, 수신기 직교 보정 모듈; 및

상기 수신기에 위치되어, 하나 이상의 수신기 불균형 보정 신호를 추정된 송신기 진폭 불균형 값에 1을 더한 값으로 나누고, 송신기에 의해 도입된 원하지 않는 위상 시프트의 추정치만큼 위상 시프트시킴으로써 상기 하나 이상의 수신기 불균형 보정 신호를 처리하도록 구성되는, 송신기 보정 모듈

을 포함하는 에러 보정 시스템.

청구항 19

제18항에 있어서, 상기 수신기 직교 보정 모듈 및 상기 송신기 보정 모듈은 단일 집적 회로 상에 구현되는 에러 보정 시스템.

청구항 20

제18항에 있어서, 상기 수신기 직교 보정 모듈 및 상기 송신기 보정 모듈에 의해 사용되는 하나 이상의 에러 추정치를 생성하도록 구성되는 에러 추정 모듈을 더 포함하는 에러 보정 시스템.

청구항 21

삭제

청구항 22

직접 변환 에러 보정 회로로서,

송신기로부터 수신한 실수 신호 및 허수 신호를 처리하기 위해 구성된 집적 회로;

수신기에서 상기 집적 회로 상에 구현된 수신기 직교 보정 회로 - 상기 수신기 직교 보정 회로는 상기 실수 신호 및 상기 허수 신호를 처리하여 수신기 불균형을 줄이고 하나 이상의 수신기 불균형 보정 신호를 생성하도록 구성됨 -; 및

상기 수신기에서 상기 집적 회로 상에 구현된 송신기 보정 회로 - 상기 송신기 보정 회로는 상기 하나 이상의 수신기 불균형 보정 신호를 추정되는 송신기 진폭 불균형 값에 1을 더한 값으로 나누고 상기 하나 이상의 수신기 불균형 보정 신호의 위상을 송신기에 의해 도입된 원하지 않는 위상 시프트의 추정치만큼 시프트시킴으로써 상기 하나 이상의 수신기 불균형 보정 신호를 처리하도록 구성됨 -

를 포함하는 직접 변환 에러 보정 회로.

청구항 23

제 22항에 있어서, 상기 수신기 직교 보정 회로에 의해, 상기 송신기 보정 회로에 의해, 또는 둘 다에 의해 사용되는, 하나 이상의 에러 추정치를 생성하도록 구성된 에러 추정 회로를 더 포함하는 직접 변환 에러 보정 회

로.

청구항 24

제22항에 있어서, 상기 직접 변환 에러 보정 회로는 802.11 표준에 따라 동작하는 수신기인 직접 변환 에러 보정 회로.

청구항 25

제22항에 있어서, 상기 실수 신호 및 상기 허수 신호는 디지털 대역 포맷인 직접 변환 에러 보정 회로.

명 세 서

기 술 분 야

[0001] <우선권 주장>

[0002] 본 출원은 Joint Tx/Rx I/Q Imbalance Compensation for Direct Conversion OFDM in Multipath Environments라는 제목으로 2007년 12월 18일자로 출원된 미국 특허 가출원 제61/008,175호에 대한 우선권 및 이익을 주장한다.

[0003] <발명의 분야>

[0004] 본 발명은 무선 통신에 관한 것으로서, 구체적으로는 직접 변환 무선 시스템에서 I/Q 불균형을 보정하기 위한 방법 및 장치에 관한 것이다.

배 경 기 술

[0005] 광대역 무선 데이터 통신 및 방송(WIMAX, WLAN, UWB, DVB, DAB, DRM 등을 포함함)에 대한 빠르게 증가하는 소비자 수요와 더불어, 분산 채널들을 통해 높은 스펙트럼 효율을 지원하면서 비용 및 전류 소비를 줄일 수 있는 무선 시스템 OFDM 변조는 그러한 무선 통신 시스템들에 대한 주요 변조 포맷이다. 마찬가지로, 직접 변환 무선 송수신기 아키텍처는 높은 등급의 채널 대역폭 유연성을 본질적으로 허가하면서 우수한 전류 소비, 크기 및 무선 성능에 대한 잠재력을 제공한다. 그러나, 적절히 구성된(그러나 교정되지 않은) 직접 변환 아키텍처들조차도 해로운 직교 에러를 겪는다. 이러한 문제는, 경감되지 않은 직교 에러가 의도된 파형에 대해 추가 왜곡을 발생시키는 등화기 채널 추정 에러를 유발하고, 단순 OFDM 등화 알고리즘이 주파수 도메인 수신 훈련 시퀀스를 "공지된" 전송된 시퀀스의 그것으로 나눈다는 사실에 의해 더 악화된다.

[0006] 많은 OFDM 시스템들은 직교 에러가 거의 또는 전혀 없는 무선 아키텍처들, 특히 전문 네트워크 서비스 제공자들에 의해 배치된 것들을 이용한다. 그러나, 대부분의 소비자 전자 및 타입 무선 시스템들(WLAN 및 소정 형태의 WIMAX 등)은 송신기 및 수신기 양자에 대해 직접 변환 무선기들을 이용한다. 더구나, 네트워크 타이밍 및 무선 채널 추정 시퀀스들은 (마이크로초 정도로) 극히 짧으므로, 그러한 무선 시스템들은 노드들 사이에 존재하는 랜덤 위상/주파수 에러를 역회전(de-rotate)시키기 위해 디지털 도메인 신호 처리에 의존한다. 패킷 교환 시스템들에서 동기 캐리어 기준을 갖는 직접 변환 수신기를 구현하는 것은 일반적으로 실용적이지 못하다("근사(near)" 직접 변환은 실용적인 솔루션이다). 따라서, 일반화된 패킷 기반 직접 변환 통신 시스템 모델은 1) 송신기 직교 에러, 2) 분산 다중 경로, 3) 위상/주파수 오프셋, 및 4) 수신기 직교 에러의 결과인 결합된 왜곡 효과들을 설명하는데, 여기서는 파라미터들 중 일부가 패킷 단위로 변경된다.

[0007] 전술한 바와 같은 종래 기술의 결함을 극복하기 위해 다양한 솔루션들이 제안되어 왔다. 하나의 제안된 솔루션이 다음 논문, 즉 "Joint Adaptive Compensation of TX and RX IQ Imbalance Under Carrier Frequency Offset in OFDM-Based Systems, IEEE Trans, on Signal Proc., Vol. 55, No. 11, Nov 2007, by D.Tandur 및 M.Moonen"에 설명되어 있다. 그러나, 이러한 제안된 솔루션은 시간 불변 채널들을 가정하거나 필요로 하는데, 다수의 환경들은 그렇지 못하다. 따라서, 이러한 제안된 솔루션은 제안된 이용 환경 및 종래 기술의 결함들을 극복하지 못한다.

발명의 내용

[0008] 표준 기반 OFDM 변조(무선 LAN, WiMAX, LTE 등)의 문맥에서 위상/주파수 에러 및 다중 경로 채널 왜곡의 존재하의 송신기-수신기 직교 에러 문제에 대한 분석 프레임워크가 본 명세서에 개시된다. 독립적인 송신기 및 수

신기 직교 에러 파라미터들의 추정은 물론, 직교 에러 면역 채널 등화 추정을 위해 낮은 복잡성의 훈련 기반 솔루션이 도출되고 제공된다.

[0009] 안테나를 통해 신호를 수신한 후에 신호를 증폭하여 증폭된 신호를 생성하는 단계를 포함하는, 직접 변환 통신 시스템에서의 불균형 보상을 위한 방법이 본 명세서에 개시된다. 증폭된 신호는 제1 입력 및 제2 입력을 갖는 믹서에 제공된다. 믹서 내에서, 동작은 증폭된 신호를 허수 기저대역 신호 및 실수 기저대역 신호로 변환한다. 이어서, 이 방법은 허수 기저대역 신호 및 실수 기저대역 신호를 디지털 포맷으로 변환하여 허수 신호 및 실수 신호를 생성한다. 이어서, 이 방법은 수신기 직교 보정 모듈로 복소수 신호를 처리하여 복소수 기저대역 파형의 직교 진폭 및 위상 정확도를 복원함으로써 수신기 보정 파형을 생성한다. 이어서, 이 방법은 수신기 보정 파형을 처리하여 원격 송신기 직교 에러를 보정한다.

[0010] 일 실시예에서, 방법은 보정된 허수 신호 및 보정된 실수 신호를 직교 에러 추정 모듈로 처리하여 하나 이상의 수신기 파라미터 및 하나 이상의 송신기 파라미터를 생성하는 단계를 더 포함한다. 이러한 일 실시예에서, 수신기 파라미터들은 수신기 직교 보정 모듈에 의해 사용되며, 송신기 파라미터들은 송신기 보정 모듈에 의해 사용된다. 일 구성에서, 송신기 보정 모듈에 의한 처리는 직교 에러에 대한 역회전을 더 포함한다. 송신기 보정 모듈에 의한 처리는 원격 송신기 직교 에러에 대한 등화를 더 포함할 수 있다는 점도 고려된다.

[0011] 또한, 직접 변환 수신기로부터 실수 신호 및 허수 신호를 수신하고, 실수 신호 및 허수 신호에 대해 직교 보정을 수행하여, 보정된 실수 신호 및 보정된 허수 신호를 생성하는 단계를 포함하는, 직접 변환 수신기에서 실수 및 허수 신호들 사이의 불균형을 보정하기 위한 방법이 본 명세서에 개시된다. 이어서, 방법은 직교 추정 모듈로 직교 에러 추정을 수행하여 하나 이상의 수신기 파라미터 및 하나 이상의 송신기 파라미터를 생성한다. 이어서, 방법은 송신기 보정 모듈에서 보정된 실수 신호 및 보정된 허수 신호를 수신하고, 보정된 실수 신호 및 보정된 허수 신호에 대해 역회전 및 등화를 수행함으로써 보정된 실수 신호 및 보정된 허수 신호를 처리한다.

[0012] 일 실시예에서, 실수 신호 및 허수 신호는 디지털 기저대역 포맷을 갖는다. 직교 보정을 수행하는 단계는 선형 최소 제곱 추정(Linear Least Squares Estimation)의 이용을 포함할 수 있다는 점이 고려된다. 일 실시예에서, 역회전 및 등화를 수행하는 단계는 CFO 추정 전에 수신기 직교 보정을 인라인(in line)으로 수행하는 단계를 포함한다. 이 방법에서, 직교 변환 수신기는 802.11 표준에 따라 동작하고 불균형을 겪는 수신기를 포함할 수 있다.

[0013] 본 명세서에 개시되는 또 하나의 방법은 직접 변환 통신 장치에서 에러를 보정하기 위한 방법을 포함한다. 이 방법은 하나 이상의 신호를 수신하고, 하나 이상의 신호를 1 + 진폭 에러 추정치로 나눈 후에 그 결과를 수신기 위상 에러 추정치만큼 회전시키는 것을 포함하는 수신기 불균형 보상을 수행하여, 하나 이상의 직교 보정된 신호를 생성하는 단계를 포함한다. 이 방법은 또한, 하나 이상의 직교 보정된 신호에 대해 선형 등화를 수행하여 채널 왜곡의 효과들을 감소시킴으로써 하나 이상의 등화된 신호를 생성하고, 하나 이상의 등화된 신호에 대해 역회전을 수행하여 캐리어 주파수 오프셋 보상을 달성함으로써 하나 이상의 송신기 불균형 신호를 생성하는 단계를 포함한다. 이 방법은 또한 송신기 불균형 보상을 수행하여 송신기 불균형을 줄이거나 제거한다.

[0014] 일 실시예에서, 송신기 불균형 보상을 수행하는 단계는 하나 이상의 송신기 불균형 신호 중 적어도 하나를 1 + 송신기 진폭 에러 추정치로 나누고, 송신기 주파수 에러 추정치만큼 시프트시키는 단계를 포함한다. 진폭 에러는 이득 에러의 함수이고, 수신기 위상 에러 추정치 및 진폭 에러 추정치를 생성하는 단계는 송신 파라미터 채널 추정 모듈 내에서 발생한다는 점이 고려된다. 선형 등화는 시간 도메인 또는 주파수 도메인에서 발생하고, 캐리어 주파수 오프셋 보상은 송신기와 수신기 사이의 위상 및 주파수 오프셋을 추적하는 단계를 포함할 수 있다는 점이 고려된다.

[0015] 또한, 직접 변환 통신 장치에서 에러를 보정하기 위한 시스템이 본 명세서에 개시된다. 일 실시예에서, 이 시스템은 실수 신호 및 허수 신호를 출력하도록 구성되는 직접 변환 아날로그 수신기를 포함한다. 또한, 이 시스템의 일부는 실수 신호 및 허수 신호를 처리하여 수신기 불균형을 줄임으로써 하나 이상의 수신기 불균형 보정 신호를 생성하도록 구성되는 수신기 직교 보정 모듈이다. 또한, 이 실시예의 일부는 하나 이상의 수신기 불균형 보정 신호를 처리하여 역회전 및 등화를 수행하도록 구성되는 송신기 보정 모듈이다.

[0016] 일 실시예에서, 수신기 직교 보정 모듈 및 송신기 보정 모듈은 단일 직접 회로 상에 구현된다. 이 시스템은 수신기 직교 보정 모듈 및 송신기 보정 모듈에 의해 사용되는 하나 이상의 에러 추정치를 생성하도록 구성되는 에러 추정 모듈을 더 포함할 수 있다는 점도 고려된다. 예컨대, 하나 이상의 에러 추정치는 위상 에러 추정치 및 진폭 에러 추정치를 포함한다.

[0017] 본 발명의 다른 시스템들, 방법들, 특징들 및 이익들은 아래의 도면들 및 상세한 설명의 검토시에 이 분야의 통상의 기술자에게 명백하거나 명백해질 것이다. 그러한 모든 추가 시스템들, 방법들, 특징들 및 이익들은 본 설명 내에 포함되고, 본 발명의 범위 내에 있으며, 첨부된 청구항들에 의해 보호되어야 함을 의도한다.

도면의 간단한 설명

[0018] 도면들 내의 컴포넌트들은 반드시 축척으로 그려진 것은 아니며, 그 대신에 본 발명의 원리들을 나타낼 때는 강조가 주어진다. 도면들에서, 동일한 참조 번호들은 상이한 도면들 전반에서 대응하는 부분들을 지시한다.

도 1은 직접 변환 수신기의 예시적인 실시예의 블록도이다.

도 2는 직접 변환 송신기의 예시적인 실시예의 블록도이다.

도 3은 서브캐리어들 사이의 직교 관계의 예시적인 그래프이다.

도 4는 I/Q 불균형과 SINR 사이의 정확한 관계를 나타내는 도면이다.

도 5는 OFDM 전송(일례로서 802.11a가 사용됨)을 위한 프리앰블 구조를 나타내는 도면이다.

도 6은 타임 오프셋들의 범위에서의 상관 결과들의 그래프이다.

도 7은 RX 진폭 불균형이 변할 때 플롯되는, 제안된 방법에 대한 (잡음 부재시의) 결과적인 신호 대 간섭비를 나타내는 그래프이다.

도 8은 불균형 보정 시스템을 갖는 직접 변환 수신기의 블록도이다.

도 9는 Hz 단위의 주파수 오프셋 대 조건 수의 그래프이다.

도 10은 신호 대 간섭비 대 Hz 단위의 주파수 오프셋의 그래프이다.

도 11은 4개의 상이한 보상 접근법, 즉 2개의 종래 기술 접근법 및 제안되는 알고리즘, 및 각각의 데이터 포인트에 있는 에러 바들이 시뮬레이션된 구현들의 + -1 표준 편차에 걸쳐 있는, 보상의 비 시도의 결과들을 비교하는 도면이다.

도 12는 이상적인 경우와 더 심한 송신기 장애를 갖는 도 6에서와 동일한 4개의 접근법의 비교를 나타내는 도면이다.

도 13은 도 7과 동일한 조건들 하에서의, 그러나 제로 주파수 오프셋을 갖는 4개의 접근법의 비교를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0019] 일반화된 패킷 기반 직접 변환 통신 시스템 모델은 1) 송신기 I/Q 불균형, 2) 분산 다중 경로, 3) 패킷 단위의 위상/주파수 오프셋의 조합을 설명해야 한다. 본 명세서에는, 다수의 노드가 서로 통신하는 패킷 교환 시나리오를 고려하는 새로운 시스템 및 방법이 개시된다. 이러한 방법 및 장치는 위상/주파수 에러의 존재(또는 부재) 시에 패킷 단위로 송신기 및 수신기 I/Q 불균형 파라미터들 양자를 추정할 수 있다. 이러한 시나리오는 모든 802.11 네트워크들에 존재하며, 여기서 각각의 수신된 패킷은 (채널이 공유되므로) 의도되거나 의도되지 않은 소스로부터 수신되었는지에 관계없이 아마도 상이한 송신기 I/Q 불균형 및 캐리어 주파수 오프셋(CFO) 파라미터들을 가지며, 이들은 바람직하게는 훈련 시퀀스 동안에 추정되고 보정된다. 여기에 개시되는 추정 기술들은 물론, 수신기 파라미터들로부터의 그들의 고유한 송신기 파티셔닝은 종래 기술의 솔루션들에서 얻을 수 없는 고유한 영향들 및 이익들을 갖는다. 이러한 개량들은 패킷 교환 시나리오에서 송신된 신호의 보정으로 인한 향상된 신호 대 잡음 + 간섭비(SINR)를 포함하지만, 이에 한정되지 않는다. 다른 개량은 '자문(advisory)' 패킷들을 송신국으로 전송하여, 송신국이 송신기 I/Q 불균형을 보정할 수 있게 하는 가능성이다. 또 다른 이익은 수신기 I/Q 불균형 보정이 모든 다른 디지털 도메인 신호 처리 알고리즘들 앞에 배치될 수 있다는 점이다. 낮은 순위의 문제를 (즉, CFO가 작을 때) 이전에 추정된 수신기 파라미터들을 이용하여 해결함으로써 추정의 순위를 낮추는 것도 새롭다. 마지막으로, 프리앰블 전용(preamble-only) 기술 자체의 이러한 특별한 이용은 패킷 교환 환경들에서 필요한 합동 송신기 및 수신기 파라미터화를 허가한다는 점에서 새롭다.

[0020] 도 1은 직접 변환 수신기의 예시적인 실시예의 블록도를 나타낸다. 도 1은 직접 변환 수신기의 단지 하나의 가능한 실시예이며, 소정의 컴포넌트들은 이해를 돕기 위해 생략되어 있다. 전자기 에너지 신호를 취득하고 그러

한 에너지를 저전력 전기 신호로 변환하기 위하여 하나 이상의 안테나(104)가 제공된다. 안테나(104)는 저잡음 증폭기(LNA)(108)에 접속되는 출력을 갖는다. LNA는 원하지 않는 잡음 또는 왜곡을 유발하지 않고, 수신된 저전력 신호를 더 큰 크기로 증폭한다. 증폭기(108)의 출력은 제1 믹서(112A) 및 제2 믹서(112B)에 접속된다. 본 설명에서 중복을 줄이기 위하여, 상부 신호 경로만이 상세히 설명된다. 하부 신호 경로는 일반적으로 상부 신호 경로와 동일하지만, 실수 신호 성분들에 대해 동작한다.

[0021] 믹서(112A)는 로컬 발진기 변환기(144)로부터의 신호를 0도 및 90도 오프셋을 갖는 오프셋 신호로 분할하는 분할기(140)로부터 입력 신호를 수신한다. 로컬 발진기 변환기(144)는 이 분야에 알려진 바와 같은 주파수 변경, 이 예시적인 실시예에서는 상향 변환을 수행한다. 발진기(148)가 로컬 발진기 변환기(144)에 입력을 제공한다. 발진기(148)는 원하는 혼합 신호를 생성하기 위해 이 분야에 공지된 바와 같이 피드백 경로를 이용하는 위상 동기 루프(152)와 연계하여 동작한다.

[0022] 기저대역에 직접 혼합한 후에, 믹서(112A)의 출력은 기저대역 신호를 저역 통과 필터(116A)에 제공한다. 저역 통과 필터(116A)는 원하지 않는 고주파 성분들 및 잡음을 필터링하도록 구성된다. 이어서, 필터링된 신호는 신호의 크기를 아날로그 대 디지털 변환기(ADC)(124A)에 대해 적합한 레벨로 설정하도록 구성되는 가변 증폭기(120A)에 의해 처리된다. 이해되는 바와 같이, ADC(124A)는 아날로그 기저대역 신호를 디지털 포맷으로 변환하며, 이어서 이 신호는 허수 신호 경로(128A) 상의 허수 신호 성분으로서 디지털 기저대역 프로세서(130)로 출력된다. 도시된 바와 같이, 프로세서(130)는 디지털 도메인에서 신호에 대한 디지털 신호 처리를 수행한다.

[0023] 프로세서(130)는 여기에 개시되는 무선 처리에 따라 기저대역 신호에 대한 처리를 수행하도록 구성되는 임의 타입의 처리 장치를 포함할 수 있다. 게다가, 기저대역 프로세서(130)는 추가 처리를 수행하여 종래 기술의 단점들을 극복한다. 프로세서(130)는 DSP 또는 범용 프로세서, 주문형 합성 레지스터 전송 로직을 이용하는 주문형 프로세서(ASIC) 또는 필드 프로그래머블 게이트 어레이를 포함할 수 있다. 프로세서(130)는 프로세서의 부분으로서 또는 관련 메모리(도시되지 않음)에 저장될 수 있는 기계 판독 가능 코드를 실행하도록 구성될 수 있다.

[0024] 도 2는 직접 변환 송신기의 일 실시예의 블록도를 나타낸다. 도 2의 송신기는 도 1에 도시된 수신기와 동일한 기본 원리들로 동작하지만, 그 초점은 디지털 신호에 대한 처리를 수행하여 불균형을 극복하고, 이어서 무선 채널을 통한 최종 전송을 위해 디지털 신호를 아날로그 신호로 변환하는 것이다.

[0025] 이러한 실시예에서, 디지털 기저대역 프로세서(230)는 여기에 설명되는 바와 같은 처리를 수행하여, 신호 불균형 및 다른 이상들을 경감시킨다. 디지털 기저대역 프로세서(230)의 출력은 디지털 대 아날로그 변환기(DAC)(224A)에 허수 신호 성분을 제공한다. 도 1의 실시예에서와 같이, 하부 신호 실수 신호 경로는 상부 허수 신호 경로와 일반적으로 유사한 것으로 이해되므로, 상부 허수 신호 경로만이 설명된다.

[0026] DAC(224A)는 수신된 디지털 신호를 아날로그 포맷으로 변환하며, 이어서 이 신호는 저역 통과 필터(216A)로 출력된다. 저역 통과 필터(216A)는 신호가 믹서(212A)에 입력되기 전에 원하지 않는 고주파 잡음 및 신호 성분들을 제거한다. 믹서는 기저대역 신호를 캐리어 주파수로 직접 상향 변환한다. 결과적인 고주파 신호는 가변 증폭기(250)에, 이어서 전력 증폭기(254)에 제공된다. 양 증폭기들(250, 254)은 신호를 안테나(260)를 통한 전송에 적합한 레벨로 증폭한다. 도 1 및 도 2의 실시예들은 공통 안테나를 공유할 수 있다. 착신 신호와 발신 신호를 분리하기 위하여 듀플렉서(도시되지 않음) 또는 다른 하드웨어가 제공될 수 있다.

[0027] 믹서(212A)의 다른 양태들은 로컬 발진기 변환기(244)로부터의 신호를 90도만큼 오프셋된 오프셋 신호들로 분할하는 분할기(240)를 포함한다. 로컬 발진기 변환기(244)는 이 분야에서 이해되는 바와 같은 주파수 변조, 이 실시예에서는 상향 변환을 수행한다. 발진기(248)가 그의 발진기 출력을 로컬 발진기 변환기(244)에 공급한다. 발진기(248)는 원하는 믹서 신호를 생성하기 위하여 이 분야에 공지된 바와 같이 피드백 경로를 이용하는 위상 동기 루프(252)와 연계하여 동작한다.

[0028] 도 1 및 도 2의 직접 변환 무선 아키텍처는 수퍼 헤테로다인보다 간단하다는 이익을 가지며, 모놀리식 집적에 적합하다. 주의깊은 계획 및 고려와 더불어, 매우 힘든 성능 요구들을 충족시키는 직접 변환 송수신기들을 제조하는 것이 가능하다. 그러나, 수퍼 헤테로다인 아키텍처에 의해 본질적으로 해결되는 문제들은 상이한 방식들로 처리되어야 한다. 이러한 직접 변환 시스템의 단일 칩 송수신기들은 그들의 낮은 비용 및 작은 폼 팩터로 인해 무선 LAN, WIMAX 및 다양한 셀룰러 표준들(3G 및 4G 포함)과 같은 시장들에 널리 보급되고 있다. 무선 수신기의 아키텍처는 (극히 작은 크기에서 극히 큰 크기의 범위에 있는) 원하는 신호가 상당히 더 클 수 있는 크기를 갖는 인접하는 공동 채널 신호들의 존재시에 존재한다는 고려에 기초한다.

[0029] 직접 변환 송수신기는 넓은 범위의 주파수들에 걸쳐 동작해야 하지만, (현존하는) 어떠한 적절한 채널 필터 기

술도 동일 방식으로 튜닝되지 못한다. 따라서, (전류 소비에 직접 결합되는 선형성을 갖는) 하향 변환 믹서들은 원하는 캐리어로부터의 다양한 오프셋에서 넓은 동적 범위의 수신 신호들에 노출된다. 다양한 스펙트럼 성분들을 포함하는 누적 파형이 이러한 믹서들을 그들의 선형 동작 범위를 넘어 구동하는 경우, 원하는 신호는 회복할 수 없게 손실된다. 저전력 직접 변환 수신기들은 믹서들의 잡음 및 손실을 극복하는 데 필요한 최소량의 무선 주파수(RF) 이득만을 이용하며, 시스템 이득의 나머지는 이러한 주파수 변환 후에 생성된다. RF 신호가 그의 의사 동기 복소수 기저대역 성분들로 선형 변환되면, 고정된 저역 통과 필터들은 RF 채널 필터로서 기능한다. 이러한 채널 필터는 실수 및 허수 경로들 상에 따로따로 작용하는 고차 저역 통과 필터들의 복소수 쌍을 포함한다. 이 시점에서, 오프 채널 스펙트럼 에너지가 제거되고, 원하는 신호는 제한된 동적 범위 증폭기들에 의해 가변 이득에 의해 최대 70dB 이상의 팩터만큼 증폭된다. 각각의 이러한 독립 증폭기들의 이득은 결과적인 출력 파형들이 아날로그 대 디지털 변환기들(ADCs)의 훨씬 더 제한된 동적 범위에 매칭되도록 설정된다.

[0030] **I/Q 불균형 장애**

[0031] 송신/수신 파형 진폭 불균형 및 직교 위상 에러의 정확도에 대한 2개의 주요 장애가 존재한다. 진폭 불균형은 실수 및 허수 경로들이 수신기/송신기 내에 개별 엔티티들로서 존재한다는 사실로부터 발생하지만, 기저대역 가변 이득 증폭기들의 등급 및 제어 범위에 의해 수신기에서 악화된다. 수신기에서의 진폭 불균형은 이득의 함수인 반면, 송신기에서는 일반적으로 더 정적이다.

[0032] 직교 위상 에러는 송신된 기저대역 등가 또는 수신된 기저대역 신호가 다소 상관되는 상향/하향 변환 에러로 이어진다. 이상적으로는, "직교" 믹서(허수 경로)와 연관되는 (LO) 사인 곡선들(sinusoids)은 "동상" 믹서에 비해 -90도의 위상 관계를 갖는다. 그러나, 이들 두 경로의 -90도 위상 관계로부터의 임의 편차는 직교 위상 에러를 나타낸다. 직교 상향/하향 변환은 수퍼 헤테로다인 무선 아키텍처들에서도 일반적으로 사용되지만, 직접 변환에서 더 많은 문제를 갖는데, 그 이유는 그러한 위상 분리가 캐리어의 주파수보다 훨씬 낮은 단일 중간 주파수가 아니라 넓은 범위의 RF 채널들에 걸쳐 유지되어야 하기 때문이다.

[0033] I/Q 불균형(진폭 및 위상)의 결과는, 수신기들(또는 송신기들)이 LO 위상 및 주파수를 소유하는 것에 비해, 기저대역(또는 기저대역 등가) 파형이 그 자신의 복소수 켤레의 위상 회전 버전의 존재시에 존재한다는 것이다. 이러한 타입의 왜곡이 존재할 때, 기저대역 파형의 스펙트럼들은 그 자신의 스펙트럼 미러 이미지의 존재시에 존재한다는 점이 관찰된다.

[0034] **추가적인 직접 변환 LO 및 DC 오프셋 고려**

[0035] 단일 칩 직접 변환 송수신기의 구현에서의 가장 중요한 과제들 중 하나는 그러한 기술이 유한한 양의 컴포넌트 대 컴포넌트(즉, 트랜지스터들, 인덕터들, 저항기들, 커패시터들 등) 격리 및 매칭만을 제공한다는 사실이다. 이것은 믹서의 3개 포트(입력, LO, 출력)가 어느 정도로는 직접 결합된다는 것을 의미한다.

[0036] 또한, 튜닝 가능한 전압 제어식 발진기(VCO)를 포함하는 LO에 의해 생성되는 신호들은 또한 믹서의 모든 포트들 상에 존재한다. 마지막으로, 안테나와 VCO 사이의 결합이 존재한다. 결합 효과들의 결과들은 무시될 경우에는 치명적일 수 있다. 수신기에서, 믹서의 다수의 포트에서의 LO 신호의 존재(이것은 수학적 제곱과 등가이다), 제한된 포트 대 포트 격리 및 장치 미스매치는 믹서의 출력에서 연속적인 DC 성분을 발생시킨다. 안테나를 통한 VCO 및 LO 누설은 저잡음 증폭기(LNA) 이득 및 안테나 부하의 함수인 DC 오프셋들을 발생시킨다.

[0037] 이러한 DC 오프셋들은 동적이며, 따라서 예상하기 어렵다. 임의의 그러한 DC 오프셋은 동적 또는 정적인 것에 관계없이 후속 가변 이득 증폭기(VGA) 및 ADC 스테이지들에 쉽게 과부하를 줄 수 있으며, 따라서 디지털 도메인에는 유용한 정보가 존재하지 않는다. 수신기 정적 DC 오프셋들은 일반적으로 믹서들의 출력에 대한 소정 형태의 고역 통과 응답을 도입함으로써 제거된다. 하나의 기술은 DC 에러를 빨리 제거한 후에 시그널링 스펙트럼들과의 간섭 없이 그 DC 값을 유지하기 위해 특정 시간 순서로 s 평면 제로들을 이동시키는 기능을 이용한다.

[0038] 또 하나의 기술은 VGA들의 입력에서 DAC 기반 DC 널링(nulling) 신호를 이용한다. 그러나, 수신기 동적 DC 오프셋들은, 이들이 예측 가능하지 않고, 오프셋 상쇄 회로가 신호의 검출 가능성과 충돌하는 시간 간격들 동안에 발생할 수 있다는 점에서 큰 문제가 된다. 동적 DC 에러들에 관한 최상의 전략은 직접 VCO 결합의 감소를 돕는 세심한 LO 아키텍처, 레이아웃 및 차분 시그널링의 이용을 통해 그들의 발생을 최소화하는 것이다. LO 신호와 비정수(non-integer) 관계를 갖는 VCO 주파수의 이용은 그러한 동적 결합 문제들을 최소화하는 중요한 아키텍처 선택이다.

[0039] 송신기 기저대역 DC 오프셋들은 정적이고, LO 피드스루(캐리어 누설)을 유발하는 경향이 있다. 이러한 에러들은 변조 정보가 제공되지 않을 때 전력 증폭기에서 최소 송신기 에너지가 검출되도록 I 채널 및 Q 채널 DAC들을

오프셋시킴으로써 널링될 수 있다.

[0040] 수신기 변조 위상 안정성은 직접 변환 설계에서의 또 하나의 중요한 과제이다. LO 주파수 변환(즉, 3/4 분할비의 3/2)은 위상 교란을 줄이는데, 그 이유는 매우 민감한 VCO가 조정시에 부하 변화들을 보이는 송수신기의 스테이지들에 덜 결합되기 때문이다. VCO는 특정 주파수에서 양의 피드백을 포함하는 의사 선형 회로이므로, 정수 주파수 관계를 갖는 임의의 에너지(특히, VCO 주파수의 배수인 에너지)에 매우 민감하다. 송신기에서, 그러한 주파수 변환은 훨씬 더 결정적인데, 그 이유는 변조된 신호 성분들이 그러한 바람직하지 않은 피드백으로 인해 불안정한 신호 위상을 유발할 것이기 때문이다.

[0041] **직교 주파수 도메인 멀티플렉싱(OFDM)**

[0042] OFDM은 많은 직교 캐리어들에서 사용되는 스펙트럼들을 분할하는 기술이며, 각각의 캐리어는 독립적으로 변조된다. 직교성은, 심벌 기간이 캐리어 간격과 역비례 관계로 동일하고, 각각의 캐리어(sin(x)/x 스펙트럼들)의 널들이 모든 이웃 캐리어들의 피크들과 정확히 정렬된다는 사실로부터 발생한다. 도 3은 서브캐리어들 사이의 직교 관계의 예시적인 그래프를 나타낸다. 모든 심벌들은 동시에 전송되며, 이들 각각은 전체 이용 대역폭의 일부인 대역폭을 갖는다. 일 실시예에서, 각각의 서브채널은 다중 경로 채널의 가간섭 대역폭보다 훨씬 작다.

[0043] 각각의 OFDM 심벌은 가드 인터벌(이것의 목적은 심벌간 간섭을 방지하는 것이다)이 선행하는 고속 푸리에 역변환(IFFT) 함수의 출력을 포함한다. 가장 일반적인 기술은 순환 프리픽스(CP)이며, 이는 심벌이 그 자신의 시간 도메인 확장으로 프리펜딩(prepending)된다는 것을 의미한다. 심벌 자체는 데이터 심벌들 및 (동기화를 위한) 파일럿 톤들을 나타내는 개별적으로 변조된 캐리어 톤들을 포함한다. 일부 주파수 도메인 빈(bin)들, 특히 DC 주위에 그리고 양 및 음의 스펙트럼의 에지들 근처에 중심을 가진 빈들은 공백으로 남겨진다.

[0044] **I/Q 불균형의 성능 영향**

[0045] I/Q 불균형은 I/Q 채널 진폭 불균형 및 LO 위상 에러(I 및 Q LO 신호들 사이의 90도로부터의 차이)의 조합을 포함한다. 송신기에서, 변조된 캐리어의 기저대역 등가물은 그 자신의 위상 시프트된 복소수 켤레의 존재시에 존재한다. 시간 도메인에서, I/Q 불균형을 겪는 수신기는 변조된 캐리어는 물론, 원하는 파형의 복소수 켤레를 기저대역으로 하향 변환한다. 주파수 도메인에서, 이러한 간섭 항(원하는 파형의 복소수 켤레)은 의도된 스펙트럼들의 위상 시프트된 복소수 켤레 및 미러 이미지이다. 이러한 켤레 에러의 결과는 SINR의 열화이다. 도 4는 I/Q 불균형과 SINR 사이의 정확한 관계를 나타낸다. 이 실시예에서, 수신기 I/Q 불균형은 SINR의 열화로 나타나는 간섭 성분을 생성한다. 도면에서, SINR(잡음의 부재시)은 I/Q 불균형 위상 에러의 다양한 레벨에서 진폭 불균형에 대비하여 도시된다. 송신기 에러에 대해 동일한 결과가 발생하며, 송신기 및 수신기 에러 모두의 결합은 SINR의 추가 열화로 이어질 것이다. 그러한 비선형 왜곡은 대부분의 다른 타입의 왜곡 및 간섭과 달리 적절히 특성화되는 경우에는 보정될 수 있다.

[0046] 직접 변환 송신기의 I/Q 불균형에 대한 분석 식은 복소수 변조기에 대한 기본 식으로부터 도출된다.

$$S_{T_{ideal}}(t) = \mathrm{Re}\left\{z(t)e^{j\omega_T t}\right\}$$
$$= \mathrm{Re}\left\{z(t)\left[cos(\omega_T t) + j \cdot sin(\omega_T t)\right]\right\}.$$

$$Re\left\{\xi\right\} = \tfrac{1}{2}\left[\xi + \xi^*\right],$$

[0047] $$S_{T_{ideal}}(t) = \mathrm{Re}\left\{z(t)\right\} cos(\omega_T t) - \mathrm{Im}\left\{z(t)\right\} sin(\omega_T t)$$

[0048] 이것은 직접 변환 송신기의 물리적 구현을 직접 기술한다. I 및 Q 채널들 사이의 이득 차이인 값을 갖는 a_T의 진폭 불균형, 및 Θ_T의 I/Q 불균형 위상 에러를 고려한다. 이것은 실수 및 허수 LO 신호들 사이의 90도로부터의 차이이며, 따라서 이 식은 다음과 같이 된다.

[0049] $$S_T(t) = \mathrm{Re}\left\{z(t)\right\} \cdot cos(\omega_T t) - \mathrm{Im}\left\{z(t)\right\}(1 + a_T) \cdot sin(\omega_T t + \theta_T)$$

[0050] 송신된 기저대역 파형은 3개의 간섭 곱들의 존재시에 수신되는 것을 알 수 있다.

[0051]
$$\widetilde{z(t)} = \begin{matrix} \frac{z(t)}{4}(1+(1+a_R)e^{-j\theta_R})(1+(1+a_T)e^{j\theta_T}) \\ \frac{z^*(t)}{4}(1+(1+a_R)e^{-j\theta_R})(1-(1+a_T)e^{j\theta_T}) \\ \frac{z^*(t)}{4}(1-(1+a_R)e^{j\theta_R})(1+(1+a_T)e^{-j\theta_T})e^{-2j(\omega_T-\omega_R)t-2j\phi_T} \\ \frac{z(t)}{4}(1-(1+a_R)e^{j\theta_R})(1-(1+a_T)e^{-j\theta_T})e^{-2j(\omega_T-\omega_R)t-2j\phi_T} \end{matrix}$$

[0052] 수신된 신호는 전술한 첫 번째 식으로 표시되는 원하는 파형을 포함한다. 다음 2개의 식은 z(t)의 복소수 켤레의 2개의 스케일링된 버전을 나타내며, 여기서 제3 항은 주파수 및 위상에서 송신기 및 수신기 위상/주파수 사이의 차이의 2배만큼 회전된다. 위의 제4 식에 대응하는 제4 항은 매우 약하지만, 비동기 비켤레 항이다. SINR은 신호 레벨 대 잡음 및 간섭 곱들의 비율로서 정의되며, 위의 4개의 식의 세트에 대해 SINR은 다음과 같이 표시된다.

[0053]
$$SINR = 10log_{10}\left[\frac{|k_1|^2}{|k_2|^2+|k_3|^2+|k_4|^2}\right]$$

[0054] 개별 시간 도메인 심벌들의 트레인(train)인 일반화된 OFDM 전송은 동기화 시퀀스들로부터 시작된다. 예를 들어, 802.11a OFDM 전송들은 짧은 훈련 시퀀스(STS)의 10개 반복에 이어지는 긴 훈련 시퀀스(LTS)의 2개 반복으로부터 시작된다. 도 5는 이러한 프리앰블 구조를 나타낸다. STS는 정규 심벌 길이의 1/4인 반면, LTS는 IFFT 크기와 동일한 길이이다. LTS 뒤에는 (후속 변조 및 코딩 레이트에 대한 정보를 포함하는) 헤더 심벌이 이어지고, 이어서 일련의 정규 데이터 심벌들이 이어진다. LTS 자체의 길이의 절반인 순환 프리픽스가 LTS 심벌들에 선행한다. 각각의 데이터 심벌에 선행하는 CP는 각각의 그러한 심벌 길이의 1/4이다.

[0055] **802.11 MAC 고려**

[0056] 802.11 표준에 의해 사용되는 기본 매체 액세스 제어(MAC)는 CSMA/CA(Carrier Sense Multiple Access with Collision Avoidance)이다. 이것은 각각의 국이 전송 전에 채널이 사용중인지를 결정하기 위하여 채널을 청취하고 새로 포기된 채널을 취하려고 시도하기 전에 지연의 양을 무작위화한다는 것을 의미한다. 무작위 지연 간격은 트래픽 강도가 높을 때 채널을 덜 적극적으로 취득하려고 의도하는 알고리즘에 따라 설정된다. 이러한 방식은 모든 국들이 모든 다른 국들(숨겨진 노드들)로부터 에너지를 검출할 수는 없으며, 여전히 충돌들이 일반적이라는 한계를 겪는다.

[0057] 일 실시예에서는, 네트워크 레벨에서 2개의 기본 동작 모드, 즉 애드혹(ad hoc) 및 액세스 포인트 모드가 존재한다. 애드혹 모드는 국들이 다른 국들에 직접 접속되어 피어들로서 통신하는 다중 사용자 시나리오이다. 액세스 포인트 모드는 데이터가 동일 서브네트워크 상에서 또한 동작하고 있는 피어에 대해 의도되는 경우에도 개별 노드들이 액세스 포인트하고만 통신할 수 있다는 것을 의미한다(액세스 포인트는 일반적으로 유선 네트워크에 대한 게이트웨이로서 작용한다). 802.11 표준은 타이밍 및 네트워크 조화 프로토콜들을 더 상세히 상술하지만, 그러한 채널 이용 절차들은 다른 네트워크들 상에서 동작하는 국들과는 조화되지 않는다. 결과적으로, 802.11 채널은 많은 사용자 및 아마도 많은 관련없는 사용자들의 네트워크들 사이에 공유된다. 예를 들어, 하나의 특정 국은 그것이 의도된 수신자가 아닌 패킷들을 수신할 가능성이 있다. 일반적으로, WLAN 노드는 패킷을 버릴지 또는 정보를 네트워크 프로토콜 스택의 더 높은 계층들로 전달할지를 결정하기 위하여 그가 수신하는 모든 패킷의 적어도 시작을 디코딩하는 것이 필요하다.

[0058] **시스템 모델**

[0059] 왜곡되지 않은 전송된 신호 z(t)의 복소수 엔빌로프는 송신기 출력 $z_T(t)$의 복소수 엔빌로프에, 이어서 수신기로의 입력에서의 잡음 없는 신호 $z_C(t)$의 복소수 엔빌로프에, 그리고 마지막으로 하향 변환 후의 잡음 없는 복소수 기저대역 수신 신호 $z_R(t)$에 관련된다. 이러한 관계들은 임의의 z(t)에 대해 유지되지만, 출원인은 공지된 훈련 시퀀스(예를 들어, IEEE 802.11a 표준에서의 긴 훈련 시퀀스(LTS))인 z(t)에 특히 관심 있으며, 따라서 I/Q 불균형, 위상/주파수 에러 및 분산 다중 경로의 관련 파라미터들이 수신기에서 추정될 수 있다. LTS는 압

핀 형상의 자동 상관 함수 및 모든 지연에 대한 그의 복소수 켤레와의 낮은 상관을 갖는다(I/Q 불균형 왜곡 성분들은 주로 원하는 신호 성분들의 복소수 켤레이다). 이러한 타입의 파형은 여기에 개시되는 바와 같이 I/Q 불균형 파라미터들의 추정을 용이하게 한다. 도 6은 시간 오프셋들의 범위에서의 상관 결과들의 그래프를 나타낸다. 일반성의 손실 없이, 수신기의 동상 분기의 위상은 제로로 설정되며, 수신기의 동상 분기에 관하여 통과대역 신호 x(t)의 복소수 엔빌로프 c(t)를 정의하는데, 이는 아래와 같다.

[0060] $$x(t) = \mathrm{Re}(c(t)e^{j\omega_R t})$$

[0061] 여기서, ω_R은 수신기의 라디안 캐리어 주파수이다. 잡음 없는 송신기 출력 s(t)는 다음과 같이 z(t)와 관련될 수 있다.

[0062] $$\begin{aligned} s(t) &= \mathrm{Re}\{z(t)\}\cos(\omega_T t + \phi_T) - \mathrm{Im}\{z(t)\}(1+a_T)\sin(\omega_T t + \theta_T + \phi_T), \\ &= \mathrm{Re}\{z_T(t)e^{j\omega_R t}\}, \quad \text{여기서} \\ z_T(t) &= \tfrac{1}{2}r(t)(1+(1+a_T)e^{j\theta_T})z(t) \\ &\quad + \tfrac{1}{2}r(t)(1-(1+a_T)e^{j\theta_T})z^*(t), \quad \text{및} \\ r(t) &= e^{j(\omega_T-\omega_R)t+j\phi_T}. \end{aligned}$$

[0063] 여기서, $a_T(\Theta_T)$는 송신기의 직교 분기의 상대적인 진폭(각각의 위상) 불균형을 나타내며, ω_T는 송신기의 라디안 캐리어 주파수이다. 또한, ϕ_T는 송신기 및 수신기의 동상 분기들 사이의 위상 오프셋이며, 함수 r(t)는 그러한 분기들 사이의 순간 위상 오프셋들을 설명한다.

[0064] 송신기 및 수신기 양쪽에서의 I/Q 불균형, 위상 오프셋, 주파수 오프셋 및 채널 왜곡의 효과들의 결과로서, 수신된 잡음 있는 기저대역 신호 $\tilde{\mathbf{z}}(\mathbf{t})$와 그의 이상적인 대응 z(t) 사이의 다음 관계, 및 그의 이상적인 대응 z(t)를 갖는다.

[0065] $$\tilde{z}(t) = r(t)\left(k_1 h \star z(t) + k_2 h \star z^*(t)\right) + r^*(t)k_3 h^* \star z^*(t) + n(t),\ 0 \le t \le N-1$$

[0066] 여기서, n(t)는 제로평균, 복소수 순환 와이드-센스 정지 백색 잡음(zero-mean, complex-circular wide-sense stationary white noise)을 나타낸다. 송신기 불균형이 무시될 수 있는 특수한 예에서, $k_2 = 0$이다. 완전한 발진기 동기화의 추가적인 제한과 더불어, 다음을 알 수 있다.

[0067] $$r(t) = 1, \text{ and } \tilde{z}(t) = k_1 h \star z(t) + k_3 h^* \star z^*(t) + n(t)$$

[0068] 송신기 및 수신기 양자에서의 채널 왜곡, 발진기 오프셋 및 I/Q 불균형의 부재시에는, 예상되는 바와 같이, $\tilde{\mathbf{z}}(\mathbf{t}) = \mathbf{z}(\mathbf{t}) + \mathbf{n}(\mathbf{t})$이다. 마지막으로, 송신기 및 수신기 양자에서의 채널 왜곡, 발진기 오프셋 및 I/Q 불균형의 부재시에 다음과 같다.

[0069] $$\tilde{z}(t) = z(t) + n(t)$$

[0070] 공분산 행렬은 다음과 같이 표현될 수 있는 것으로 고려된다.

[0071] $$cov\begin{pmatrix} Re\tilde{w}(t) \\ Im\tilde{w}(t) \end{pmatrix} = \sigma^2 \begin{bmatrix} 1 & (1+a_R)sin\theta_R \\ (1+a_R)sin\theta_R & (1+a_R)^2 \end{bmatrix}$$

[0072] 명백히, 잡음 분포는 수신기 불균형 파라미터들에 의존한다. 파라미터들의 추정을 용이하게 하기 위하여, 이러한 공분산 행렬을 미공지된 파라미터들에 대해 불변인 1에 의해 근사화하는 것이 바람직할 것이다. 그러면, 수신기 불균형의 전형적인 값들(0:9dB=4°)에 대해, a_R=0:11이고, 전술한 공분산 행렬은 다음과 같이 된다.

$$cov\begin{pmatrix} Re\tilde{w}(t) \\ Im\tilde{w}(t) \end{pmatrix} = \sigma^2 \begin{bmatrix} .5 & 0.04 \\ 0.04 & .61 \end{bmatrix}$$

[0073]

[0074] 채널에 대한 탭-지연 라인 모델을 이용하여, 유용한 행렬 표현을 찾기 위한 분석이 행해진다. L+1개의 채널 탭 $h_0, \ldots h_L$이 존재하는 것으로 가정하며, 여기서 h_L은 샘플 래그 1에서의 임펄스 응답의 복소수 엔빌로프이다.

[0075] 이어서, 설정 $\tilde{\mathbf{z}} = [\tilde{z}(0), \ldots \tilde{z}(N+L-1)]^T$ 은 수신된 기저대역 샘플들의 벡터를 나타내고, ξ_1은 1x1 제로 벡터를 나타낸다.

[0076] 이러한 기호법을 이용하면, $\tilde{\mathbf{z}}$를 다음과 같이 기술하는 것이 가능하다.

$$\tilde{\mathbf{z}} = \mathbf{RAp} + \mathbf{R}^*\mathbf{Bq} + \mathbf{n},$$

[0077] 여기서 $\mathbf{R} = diag(r(0), \ldots r(N+L-1))$, $\mathbf{A} = [\mathbf{z}_0, \mathbf{z}_0^*, \mathbf{z}_1, \mathbf{z}_1^*, \ldots \mathbf{z}_L, \mathbf{z}_L^*]$, $\mathbf{B} = [\mathbf{z}_0^*, \mathbf{z}_1^*, \ldots \mathbf{z}_L^*]$, $\mathbf{p} = [h_0 k_1, h_0 k_2, \ldots h_L k_1, h_L k_2]^T$, $\mathbf{q} = [h_0^* k_3, \ldots, h_L^* k_3]^T$, 및 $\mathbf{n} = [n(0), \ldots n(N+L-1)]^T$.

[0078] **위상/주파수 오프셋 추정**

[0079] 샘플링 및 양자화 후에, 위상 및 주파수 오프셋들은 수신기의 디지털 도메인 내에서 추정되고 보정될 수 있다. 동기화 팩터 r(t)는 수신 파형과 공지된 결정론적 시퀀스들 사이의 교차 상관에 의해 추정된다. IEEE 802.11a의 특정 예에서, 예를 들어, 짧은 훈련 시퀀스(STS)의 10개 사본이 전송되고, 교차 상관 출력들이 대략적인 랩핑되지 않은 주파수 오프셋 취득을 위해 사용된다. 또한, 긴 훈련 시퀀스(LTS)의 2개 사본이 전송되고, 교차 상관들은 주파수 및 위상 추정의 개선을 가능하게 한다. 어느 경우에나, 샘플 시간 t_i에서 i 번째 전송된 z(t)의 사본은 다음과 같이 기술될 수 있다.

[0080] $$\tilde{R}_i = r(t_i)\left(k_1 h \star R_{zz}(t_0) + k_2 h \star R_{zz^*}(t_0)\right) + r^*(t_i) k_3 h^* \star R_{zz^*}(t_0) + v(t_i),\ i = 0, \ldots T-1$$

[0081] 결과적으로 $R_{xy}(t)$는 복소수 신호들 x(t)와 y(t) 사이의 교차 상관을 나타내며, v(t)는 상관기 출력에서의 칼라 잡음을 나타낸다. 이전 식에서의 교차 상관들은 공통 시간 독립 변수(argument)를 갖는데, 그 이유는 연속하는 사본들 사이의 시간이 수신기에서 알려지기 때문이다. 값 r(t)는 z(t)의 지원을 가로지르는 사소하게 관련된 위상 회전을 생성한다. 따라서, I/Q 불균형 파라미터 k_2 및 채널 응답 h(t)의 결합된 효과는 이전 식의 제1 항으로부터 보여지는 바와 같이 복소수 평면에서의 시퀀스 $\{\check{R}i\}$의 회전 원의 변환이다. 이것은 I/Q 불균형의 부재시의 선형 시간 불변 왜곡과 동일한 효과이다. 또한, 불균형 파라미터 k_3의 효과는 반대 회전 성분의 추가이다. 이러한 실시예에서는, 채널 왜곡 및 I/Q 불균형을 무시하는 위상 및 주파수 오프셋에 대해 전통적인 추정기가 사용된다. 특히, 최소 제곱 접근법을 이용하는 주파수 오프셋 $\omega_T - \omega_R$ 및 위상 오프셋 ϕ_T의 추정치가 이러한 선형 위상 모델에 적용된다.

[0082] 도 7은 수신기 진폭 불균형이 변함에 따라 도시된 제안된 방법에 대한 결과적인 신호 대 간섭비(잡음의 부재시)를 나타낸다. 주파수 오프셋은 150kHz이고, 진폭 불균형 값마다 10개의 패킷이 시뮬레이션되며, 3개의 시나리오, 즉 1) 다중 경로 없는 기본 추정, 2) 150ns의 지연 확산을 갖는 기본 추정 및 3) 이상적인 CFO 추정이 설명된다. I/Q 불균형은 802.11a 시나리오에 대해 위상/주파수 오프셋(CFO) 추정의 더 적은 효과를 갖는다.

[0083] 이어서, 역회전된 수신 기저대역 벡터가 다음과 같이 정의된다.

$$\hat{\mathbf{z}} = \tilde{\mathbf{R}}^{\mathbf{H}}\tilde{\mathbf{z}} \approx \mathbf{R}^{\mathbf{H}}\tilde{\mathbf{z}} = \mathcal{A}\mathbf{d} + \mathbf{w}.$$

[0084] 여기서 $\mathcal{A} = \left[\mathbf{A} \mid (\mathbf{R}^*)^2\mathbf{B}\right]$, $\mathbf{d}^{\mathbf{T}} = [\mathbf{p}^{\mathbf{T}}\mathbf{q}^{\mathbf{T}}]$, 및 $\mathbf{w} = \mathbf{R}^*\mathbf{n}$

[0085] CFO 추정 에러의 부재시에, 잡음 벡터는 r(t)에 의존하지 않는 분포를 가지며, 수신기 불균형으로 인해 작은 직교 상관을 갖는다. 설명의 편의를 위해, CFO 추정 에러 및 잡음 상관은 무시한다. 그러나, 수치적인 시뮬레이션들에서는, CFO 추정 에러 및 잡음 상관 양자가 성능 분석에 포함된다.

[0086] 도 8은 불균형 보정 시스템을 갖는 직접 변환 수신기의 블록도를 나타낸다. 도 8의 아날로그 프론트엔드는 일반적으로 도 1의 시스템의 아날로그 프론트엔드와 유사하다. 따라서, 도 1과 연관된 개시의 반복을 피하기 위하여 이러한 컴포넌트들은 상세히 설명되지 않는다. 도시된 바와 같이, 안테나(804)는 무선 주파수 신호를 수신하고, 수신된 신호를 저전력 전기 신호로 변환한다. 안테나(804)의 출력은 저잡음 증폭기(LNA)(808)에 접속된다. LNA(808)는 수신된 신호를 원하지 않는 잡음 또는 왜곡의 도입 없이 증폭한다. LNA(808)의 출력은 도시된 바와 같이 듀얼 믹서들(812A, 812B)에 공급된다. 또한, 믹서들(812A, 812B)은 도시된 바와 같이 발진기 신호를 수신하고, 전술한 바와 같이 기저대역 신호를 출력하도록 동작한다. 믹서들(812A, 812B)의 출력은 저역 통과 필터들(820A, 820B)로 공급되며, 이 필터들은 저주파 신호 성분들을 통과시키는 반면, 고주파 성분들을 차단하도록 구성된다. 저역 통과 필터들(820A, 820B)의 출력은 가변 증폭기들(824A, 824B)에 접속되며, 이들 증폭기는 신호의 크기를 아날로그 대 디지털 변환에 적합한 레벨로 조정한다.

[0087] 신호들이 디지털 도메인에 있는 경우, 신호들은 수신기 직교 보정 모듈(840)로 진행한다. 직교 보정 모듈(840)은 도시된 바와 같은 상부 경로 상에서 보정된 허수 신호를, 도시된 바와 같은 하부 경로 상에서 보정된 실수 신호를 출력한다. 보정된 허수 신호 및 보정된 실수 신호는 송신기 보정, 역회전, 등화 및 복조 모듈(848)에 제공된다.

[0088] 보정된 허수 신호 및 보정된 실수 신호는 직교 에러 추정 모듈(844)에도 제공된다. 이 실시예에서, 직교 에러 추정 모듈(844)은 송신기 및 수신기 시스템들 사이에 공유된다. 직교 에러 추정 모듈(844)은 수신기 불균형 파라미터들의 추정치들을 수신기 직교 보정 모듈(840)에 공급하고, 송신기 파라미터들 및 채널 임펄스 응답 양자의 추정치들을 송신기 보정, 역회전, 등화 및 복조 모듈(848)에 공급한다. 요소들(840, 844, 848)은 하드웨어, 소프트웨어 또는 이 둘의 조합으로 인에이블될 수 있다. 요소들(840, 844, 848)은 단일 반도체 요소, 다수 또는 개별 요소들, 또는 이들의 조합으로 구성될 수 있다. 일 실시예에서, 요소들(840, 844, 848)은 ASIC, FPGA 또는 DSP 요소 상에 인에이블된다.

[0089] 동작에 있어서, 도 8의 시스템의 디지털 부분은 다음과 같이 동작한다. 수신기 직교 보정 모듈(840)은 허수 및 실수 신호들을 수신하고, 이러한 신호들에 대해 수신기 불균형 보상을 수행한다. 이러한 보정은 824A의 출력을 $(1+a_R(G))$의 추정치로 나누고, 이 신호를 Θ_R의 추정치만큼 회전시켜 수신기 불균형을 줄인다. 항 G는 이득이거나 이득과 관련된다. 이러한 추정치들은 모듈(844)에 의해 모듈(840)로 제공된다. 모듈(844)에 의해 제공되는 수신기 불균형 추정치들이 정확한 경우에, 수신기 직교 보정 모듈(840)에 의해 출력되는 신호들은 수신된 신호들에 비해 감소된 수신기 불균형을 나타낸다.

[0090] 수신기 직교 보정 모듈(840)에 의한 처리 후에, 보정된 신호들은 송신기 보정, 역회전, 등화 및 복조 모듈(848)로 출력된다. 모듈(848)은 신호들에 대해 등화, 역회전 및 송신기 불균형 보정을 (이 순서대로) 행한다. 먼저, 채널 왜곡의 효과들을 제거하거나 줄이기 위하여, 모듈(848)은 시간 또는 주파수 도메인에서 통상의 방식으로 선형 등화를 수행한다. 이것은 모듈(844)에 의해 모듈(848)로 제공된 채널 임펄스 응답의 추정치를 이용하여 달성된다. 이어서, CFO의 효과들을 제거하거나 줄이기 위하여, 모듈(848)은 역회전에 의해 CFO 보정을 수행한다. 이 실시예에서, CFO 보상은 송신기와 수신기 사이의 위상 및 주파수 오프셋을 추적하며, 이는 모듈(848)에서 통상의 방식으로 수행될 수 있다. CFO 보상의 출력은 통상적으로 동상 및 직교 분기들(도 8에 도시되지 않음)이라고 하는 2개의 신호이다. 동상 분기에 비해, 직교 분기는 송신기 불균형으로 인해 바람직하지 않은 팩터 $(1+a_T)$ 및 바람직하지 않은 위상 시프트 Θ_T를 나타낸다.

[0091] 송신기 불균형의 효과들을 줄이거나 제거하기 위하여, 모듈(848)은 직교 분기를 $(1+a_T)$의 추정치로 나누고, 이 신호를 $-\Theta_T$의 추정치만큼 시프트시킨다. 이러한 송신기 불균형 추정치들은 모듈(840)에 의해 모듈(848)로 제공된다. 마지막으로, 신호의 복조가 통상의 방식으로 수행된다.

[0092] 송신기 보정, 역회전, 등화 및 복조 모듈(848)에 의해 수행되는 보정은 CFO, 송신기 및 수신기 불균형 및 채널 왜곡을 설명하는 데이터 검출의 이익을 제공한다.

[0093] 모듈들(840, 848)에 의한 처리를 돕기 위해, 도시된 바와 같이, 직교 에러 추정 모듈(844)은 보정된 허수 신호 및 보정된 실수 신호 양자를 처리하여, 수신기 파라미터들 및 송신기 파라미터들을 생성한다. 직교 에러 추정

모듈(844)에 의해 수행되는 처리는 후술하는 바와 같이 a_T, a_R, q_T, q_R 및 $\{h_l\}$의 추정을 포함한다.

[0094] 모듈(848)로부터의 출력은 추가의 원하지 않는 신호 열화들이 보정되거나 제거된 기저대역 보정 신호이다. 결과 신호가 컴퓨팅 장치 내의 상위 계층들로 제공되기 전에 추가 신호 처리가 행해질 수 있다는 점이 고려된다.

[0095] **a_T, a_R, Θ_T, Θ_R 및 $\{h_l\}$의 추정**

[0096] 이전 섹션에서의 행렬 A는 공지된(또는 추정된) 열(column) 벡터들로 구성되므로, $d^T=[p^T\ q^T]$의 추정은 가중되지 않은 선형 최소 제곱 방법에 의해 달성될 수 있다. 그러나, 주파수 오프셋의 크기가 감소함에 따라, 그래미안(Grammian) $A^T A$의 조건 수가 증가한다. 이것은 Hz 단위의 주파수 오프셋 대 조건 수의 그래프를 나타내는 도 9에 도시되어 있다. 잡음 없는 SINR에 대한 최종 효과는 도 10에 도시되어 있는데, I/Q 불균형의 존재시의 주파수 오프셋에 대비하여 도시될 때 열악한 컨디셔닝으로 인한 SINR 저하를 나타내고 있다. 이것은 전술한 낮은 등급의 예이다. 예를 들어, z(t)가 L=4를 갖는 IEEE 802.11a LTS에 대응하는 경우, 위상 회전이 STS 기간 동안에 0:1° 보다 작을 때(5:8GHz에서 0:15ppm의 주파수 오프셋 크기), 조건 수는 75를 초과한다. 송신기 및 수신기의 주파수 불안정성들이 간격 [-40, +40] ppm 내의 독립적이고 균일한 무작위 변수들인 경우에, 이것은 1%보다 크지 않은 확률로 발생한다. 아래는 그래미안의 조건 수가 충분히 작을 경우의 알고리즘을 나타낸다. 또한, 조건 수가 높은 상황이 고려된다.

[0097] a_T, a_R, Θ_T 및 Θ_R에 대한 추정기들은 추정기 $\tilde{\mathbf{d}} = [\tilde{\mathbf{p}}^{\mathbf{T}}\ \tilde{\mathbf{q}}^{\mathbf{T}}]^{\mathbf{T}}$ 및 2개의 사실로부터 이어진다. 아래의 식으로 보여지는 첫 번째 사실은 변수 $c_T=k2/k1$이 송신기 불균형 파라미터들에만 의존한다는 것이다. Θ_T, a_T에 대한 추정기들은 다음과 같이 cT의 추정치 $\check{c}T$로부터 직접 이어질 수 있다.

$$\tilde{\theta}_T = arg\left(\frac{1-\tilde{c}_T}{\tilde{c}_T+1}\right),$$

$$\tilde{a}_T = \left(\frac{1-\tilde{c}_T}{\tilde{c}_T+1}\right)e^{-j\tilde{\theta}_T}-1.$$

[0098]

[0099] 추정치 $\check{c}T$는 다음과 같이 ~p의 성분들로부터 이어진다.

$$\tilde{c}_T = \left[\frac{1}{S}\sum_{l=0}^{L}\widetilde{h_l k_2}\left(\widetilde{h_l k_1}^*\right)\right]$$

$$S = \sum_{l=0}^{L}|\widetilde{h_l k_1}|^2.$$

[0100]

[0101] 이전 식에 나타난 바와 같이, c_T의 추정치는 ~p의 성분들의 가중 평균이다. 두 번째 사실은 $c_R=k_3/k^*_1$이 수신기 불균형 파라미터들만의 식을 제공한다는 것이다. 벡터들 q 및 p의 추정치들로부터 결정되는 $\tilde{c}_R = \left[\frac{1}{S}\sum_{l=0}^{L}\widetilde{h_l^* k_3}\left(\widetilde{h_l k_1}\right)\right]$을 설정하고, 이는 또한 다음 식들을 산출한다.

$$\tilde{\theta}_R = arg\left(\frac{1-\tilde{c}_R}{\tilde{c}_R+1}\right),$$

$$\tilde{a}_R = \left(\frac{1-\tilde{c}_R}{\tilde{c}_R+1}\right)e^{-j\tilde{\theta}_R}-1$$

[0102]

[0103] 채널 계수들의 추정은 I/Q 불균형 파라미터들 및 곱 벡터 ~p의 추정으로부터 이어진다. 채널 계수들은 다음 식에 의해 추정될 수 있다.

[0104] $$\widetilde{h}_l = \widetilde{h_l k_1}/\tilde{k}_1,\ l = 0, 1, \ldots L$$

[0105] 그래미안이 높은 조건 수를 갖는 경우에, 이 실시예에서는, 유사한 이득 설정들에서의 이전 OFDM 프레임들로부터의 수신기 불균형 파라미터들의 기존 추정치들이 사용된다. 수신기 I/Q 불균형 보정 알고리즘의 배치는 이러한 기술을 용이하게 하며, 이 경우에 과거의(historical) 수신기 보정 결과들은 착신 파형에 계속 적용되며, 이것은 낮은 등급의 상황에 특히 도움이 되고, CFO 추정 에러의 기여를 더 줄이는데, 그 이유는 알고리즘의 나머지가 수신기 I/Q 불균형에 대해 이미 보정된 파형에 노출되기 때문이다. 이러한 추정치들은 수신기 유도 에러를 보정하여 새로운 관찰 결과를 생성하는 데 사용될 수 있다. 모든 후속 계산들에서, 등가 수신기 파라미터들 a_R 및 Θ_R을 1 및 0으로 각각 설정하는 것이 제안된다. 전술한 바와 같이, 파라미터 k_3은 제로로 설정되며, 벡터 q는 제로 벡터이다. 따라서, $A = \mathrm{A}$로 설정하고, 이어서 벡터만을 추정한다. 이 경우에, A는 충분한 열 등급을 가지며, p에 대한 최소 제곱 해가 양호하게 정의된다. 송신기 불균형 파라미터들 및 채널 파라미터들의 추정이 전술한 바와 같이 진행된다.

[0106] **보상 알고리즘**

[0107] 수신된 신호 $z_R(t)$는 아래의 단계들에 설명되는 바와 같이 왜곡들이 발생한 역순으로 보정된다.

[0108] 수신기 I/Q 불균형이 보정되고, 위상/주파수 오프셋이 역회전된다.

[0109] $$\widehat{z_C(t_i)r^*}(t_i) = \hat{r}^*(t_i)\left(Re(\tilde{z}(t_i)) + Im(\tilde{z}(t_i))tan(\tilde{\theta}_R) + jIm\{\tilde{z}(t_i)\}\left(cos(\tilde{\theta}_R)\tilde{a}_R\right)^{-1}\right)$$

[0110] 채널 왜곡이 주파수 도메인에서 선형으로 경감된다(심벌 ./은 성분별 제산을 나타낸다).

[0111] $$FFT\left(\widehat{z_T(t)r^*}(t)\right) = FFT(\left\{\widehat{z_C(t_i)r^*}(t_i)\right\})./FFT([\tilde{h}_0 \ldots \tilde{h}_L\, 0_{N-L}])$$

[0112] 역회전된 송신기 I/Q 불균형이 주파수 도메인에서 보정된다.

[0113] $$FFT\left(\widehat{z(t)}\right) = \sum_{r=1}^{N-1}\left((1+(1+\tilde{a}_T)e^{j\tilde{\theta}_T})\right)^{-1}\left[\widehat{Z_{T0}}(b) - \left((1-(1+\tilde{a}_T)e^{j\tilde{\theta}_T})\hat{Z}^*(L-b)\right)\right]$$

[0114] 여기서, $\widehat{Z_{T0}}(b)$은 스펙트럼 빈 b에서의 $\widehat{z_T(t)r^*}(t)$의 FFT를 나타낸다.

[0115] **예시적인 결과들**

[0116] 본 개시의 지원으로서, 아래의 설명은 모델 시뮬레이션에 기초하는 결과 분석을 제공한다. 이러한 모델을 정확히 반영하기 위하여, 충분히 준수하는 1000 바이트 54 Mbps IEEE 802.11a 패킷들이 생성된 후에, 전술한 바와 같은 송신기, 채널 및 수신기 모델들을 통해 전송된다. 전술한 보상 알고리즘들은 복조된 파형에 대해 사용되며, 이어서 보정된 결과는 이상적인 전송 파형과 비교된다. 레일리(Rayleigh) 채널 모델은 기하급수적으로 스케일링된 복소수 가우스 무작위 변수들인 복소수 계수들을 갖는 FIR로서 구현된다. I/Q 불균형 보정 파라미터들은 802.11a LTS의 2개의 심벌의 선형 최소 제곱 추정기에만 기초하여 각각의 패킷에 대해 개별적으로 추정되고 보정된다(그러나, 메모리가 적용되는 경우에 추정 정확도가 향상될 것이다). 보정을 위해 제안되는 방법 및 장치와 패킷 교환 시나리오들에 대해 의도되지 않은 알고리즘들을 공정하게 비교하기 위하여, 시퀀스 내의 모든 패킷에 대해 채널 및 송신기 파라미터들이 정적이라는 점에 주목하는 것이 중요하다.

[0117] 먼저, 약한 송신기 불균형의 예가 설명된다. 이러한 시뮬레이션들에 대해, 지연 확산은 150ns의 통상적인 값으로 설정되었으며, 15ppm(90KHz)의 보통의 주파수 오프셋은 물론, 매우 약한 송신기 장애들(진폭 불균형에 대해 .1dB 및 위상 불균형의 -1°)이 선택되었다. 보통의 수신기 불균형(.9dB의 진폭 불균형 및 4° 의 위상 불균형)이 선택되었으며, 신호 대 잡음비(SNR)는 15dB 내지 35dB의 범위에 걸쳐 변한다. 비교의 목적으로, 약 20dB의 신호 대 잡음+간섭비(SINR)가 10%의 802.11a 지정 패킷 에러 레이트를 달성하는 데 필요하다는 점에 유의하는 것이 유용하다. 이상적인 상황들(어떠한 종류의 신호 왜곡도 없음)에서, SINR은 SNR과 동일하다. 도 11은 4개의 상이한 접근법, 즉 2개의 종래 기술 접근법, 제안된 알고리즘 및 보상 비시도의 결과들을 비교한다. 각

각의 데이터 포인트에 있는 에러 바들은 시뮬레이션된 구현들의 +-1 표준 편차에 걸친다. (하드웨어 교정된 송신기의 불균형과 크기가 유사한) 매우 적은 송신기 I/Q 불균형도 상당한 SINR 열화를 유발하는 것으로 보인다. 이러한 결과의 해석은 송신기 I/Q 불균형이 매우 낮은 레벨들에서도 무시되지 않아야 한다는 것이다.

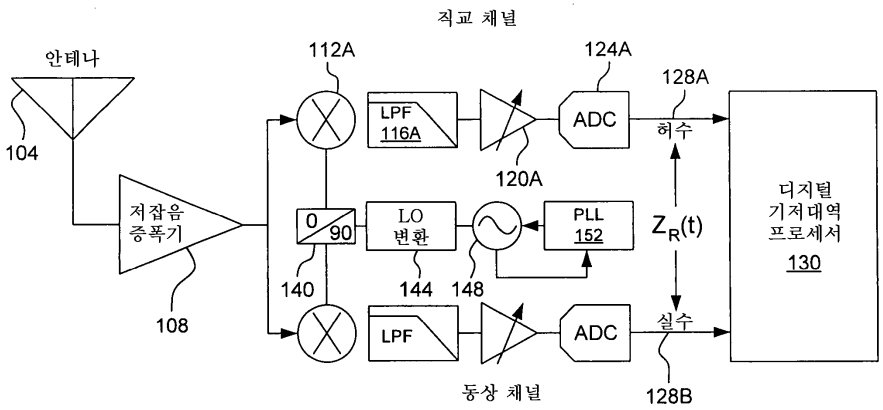
[0118] 도 12는 더 심한 송신기 장애(.4dB/-5°)를 갖는 도 6에서와 동일한 4개의 접근법과 이상적인 경우의 비교를 나타낸다. 다른 시뮬레이션 파라미터들은 변경되지 않는다. 다시, 에러 바들은 시뮬레이션된 구현들의 +-1 표준 편차에 걸친다. 이러한 특정 결과는 엄격한 상황들에서도 I/Q 불균형, 채널 왜곡 및 주파수 오프셋을 보상하는 것이 여전히 가능하다는 것을 입증한다. 여기서, 각각의 SNR에서, 본 발명의 알고리즘의 SINR과 이상적인 결과 사이에는 약 2.5dB의 갭이 존재한다. 이러한 일정한 에러 오프셋은 복잡성이 낮은 주파수 도메인 OFDM 등화 기술에 부분적으로 기인한다.

[0119] 도 13은 또한 도 7과 동일한 조건하에서의, 그러나 제로 주파수 오프셋을 갖는 4개의 접근법의 비교를 나타낸다. 이러한 시뮬레이션은 과거의 소정 시점에서 전체 등급 패킷이 수신된 것으로 가정하며, 본 발명의 알고리즘은 높은 조건 수 접근법을 디폴트로 하는데, 이 경우에는 이전에 추정된 수신기 파라미터들이 적용되고, 데이터 행렬 A가 사용되며, 벡터 p만이 추정된다. 시뮬레이션에서, 이전에 추정된 수신기 파라미터들은 진정한 파라미터들의 일 표준 편차의 내에서 균일하게 선택되며, 표준 편차는 도 7로부터 선택된다. 도 8에서, 제안되는 알고리즘은 각각의 패킷이 동일 송신기에 의해 전송된 패킷 교환 직접 변환 송수신기들에 대해 효과적이라는 점이 도시된다. 연속적인 패킷들이 상이한 송신기들로부터 나올 때, 제안되는 알고리즘의 표시된 성능은 보존된다.

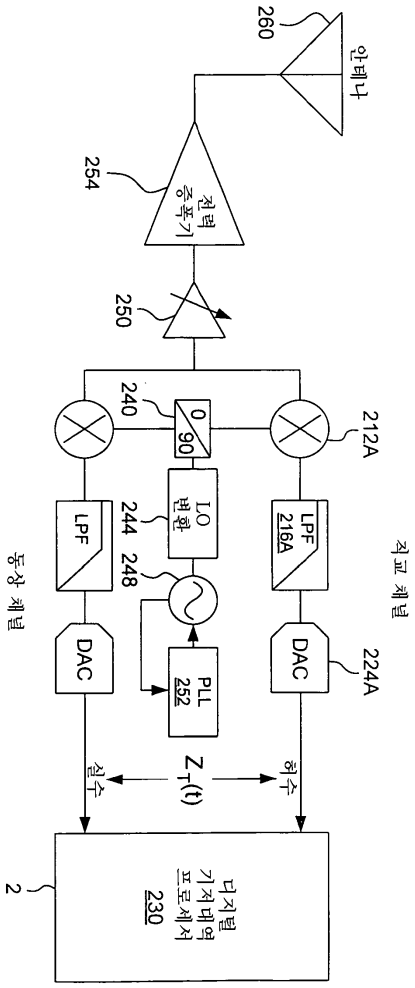
[0120] 본 발명의 다양한 실시예들이 설명되었지만, 이 분야의 통상의 기술자들에게는 본 발명의 범위 내에 있는 더 많은 실시예들 및 구현들이 가능하다는 것이 명백할 것이다. 또한, 여기에 설명되는 다양한 특징들, 요소들 및 실시예들은 임의의 조합 및 배열로 청구되거나 결합될 수 있다.

도면

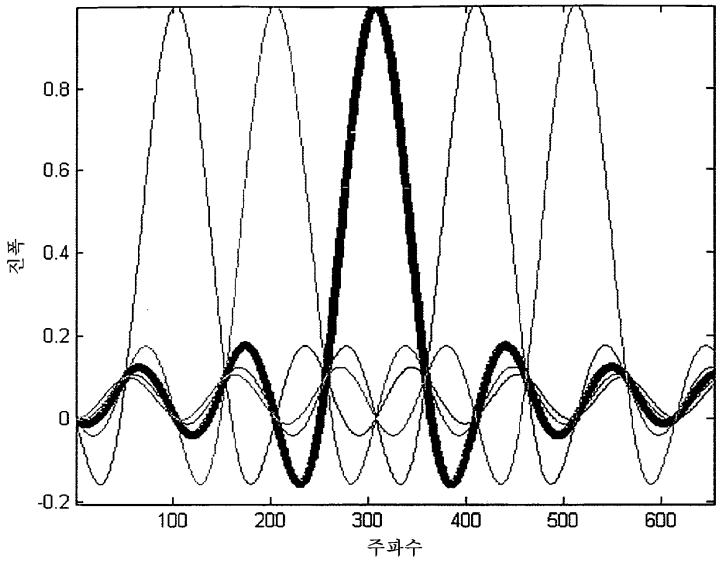
도면1



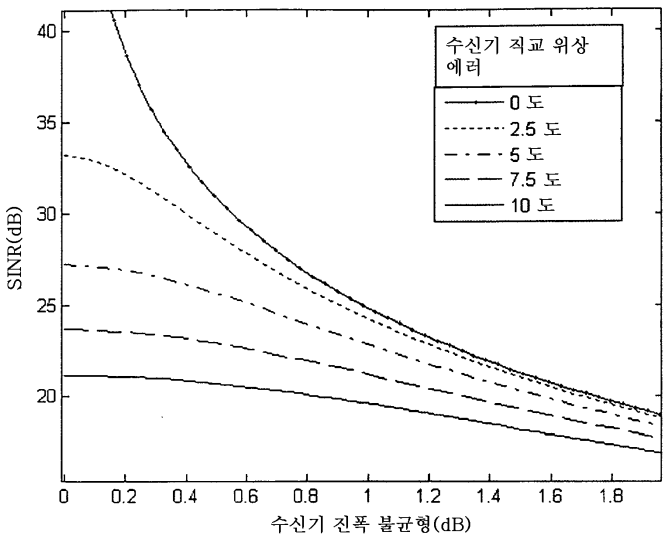
도면2


260
안테나
254
전력 증폭기
250
240
0/90
212A
LO 변환
244
248
LPF
LPF 216A
동상 채널
직교 채널
DAC
PLL 252
DAC
224A
실수
$Z_T(t)$
허수
2
디지털 기저대역 프로세서 230

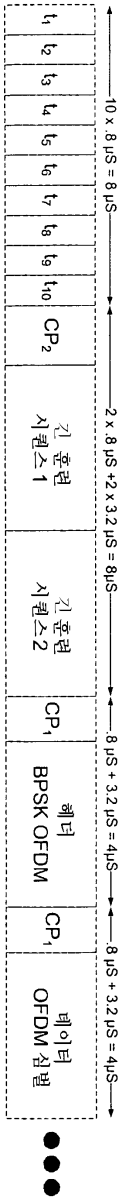
도면3


0.8
0.6
0.4
0.2
0
-0.2
진폭
100
200
300
400
500
600
주파수

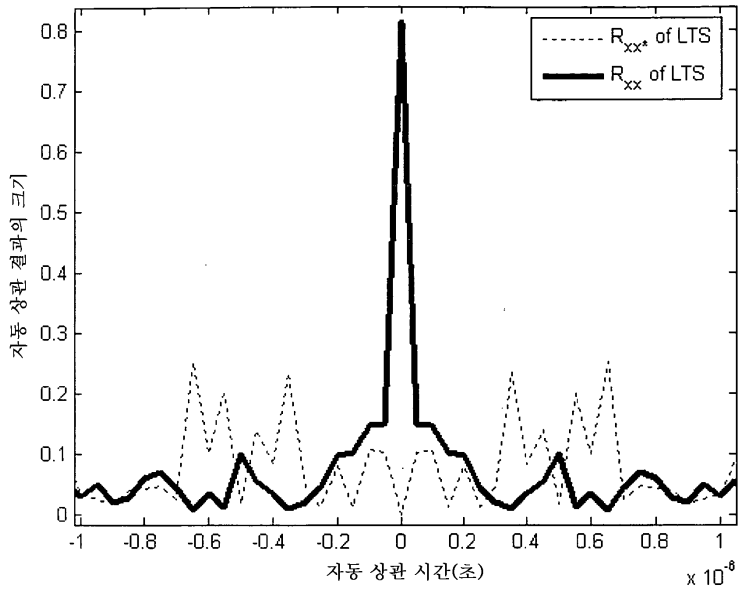
도면4


수신기 직교 위상 에러
0 도
2.5 도
5 도
7.5 도
10 도
SINR(dB)
40
35
30
25
20
0
0.2
0.4
0.6
0.8
1
1.2
1.4
1.6
1.8
수신기 진폭 불균형(dB)

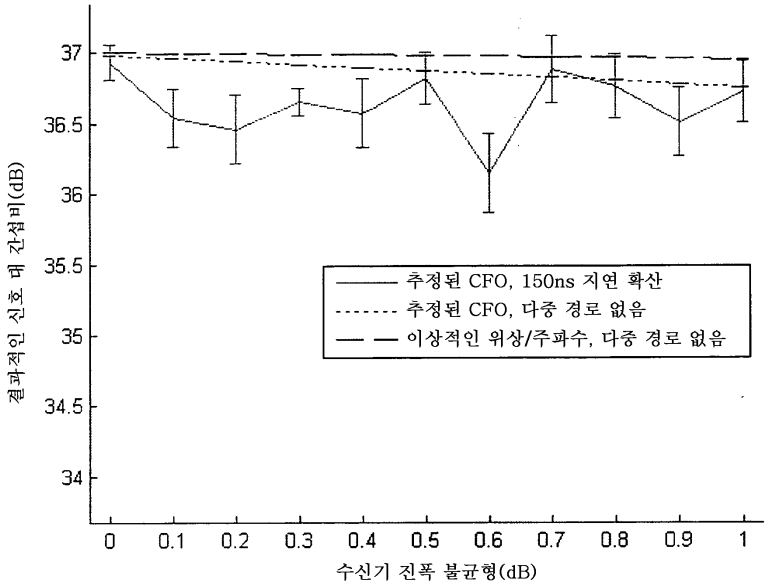
도면5


t1
t2
t3
t4
t5
t6
t7
t8
t9
t10
CP2
긴 훈련 시퀀스 1
긴 훈련 시퀀스 2
CP1
헤더 BPSK OFDM
CP1
데이터 OFDM 심볼
10 x .8 μS = 8 μS
2 x .8 μS +2 x 3.2 μS = 8μS
8 μS + 3.2 μS = 4μS
8 μS + 3.2 μS = 4μS

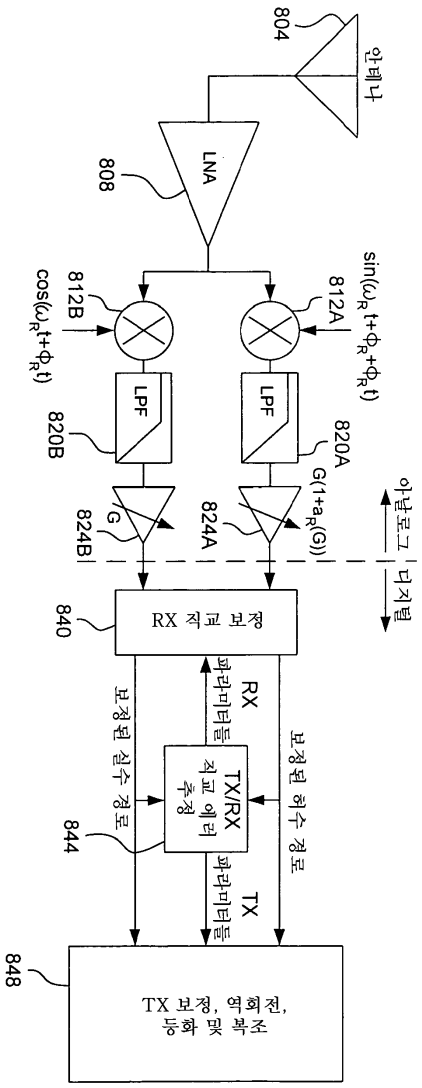
도면6


R_xx* of LTS
R_xx of LTS
자동 상관 결과의 크기
자동 상관 시간(초)
x 10^-6

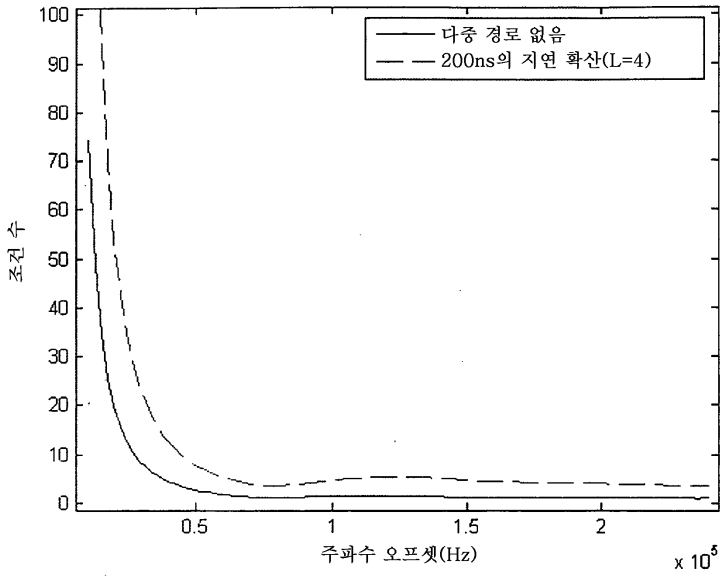
도면7


추정된 CFO, 150ns 지연 확산
추정된 CFO, 다중 경로 없음
이상적인 위상/주파수, 다중 경로 없음
결과적인 신호 대 간섭비(dB)
수신기 진폭 불균형(dB)

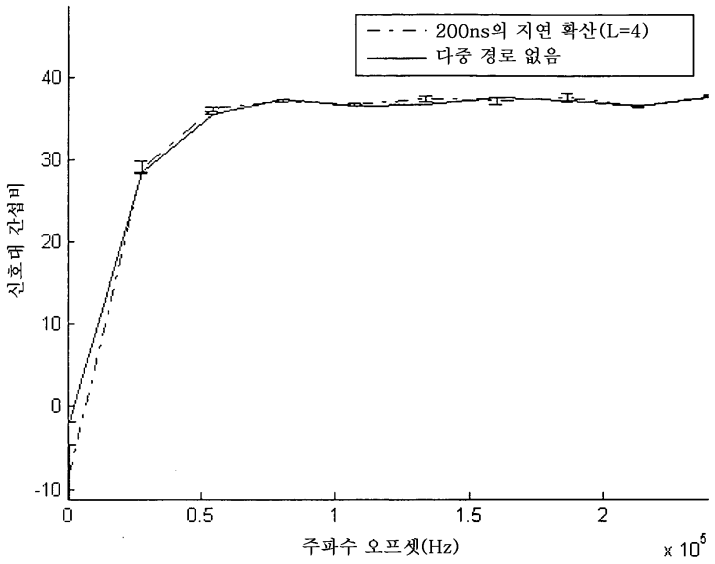
도면8


804
안테나
808
LNA
812B
812A
LPF
820B
820A
824B
824A
G
G(1+aR(G))
아날로그
디지털
840
RX 직교 보정
RX 파라미터들
보정된 실수 경로
보정된 허수 경로
TX/RX 직교 에러 추정
844
TX 파라미터들
848
TX 보정, 역회전, 등화 및 복조

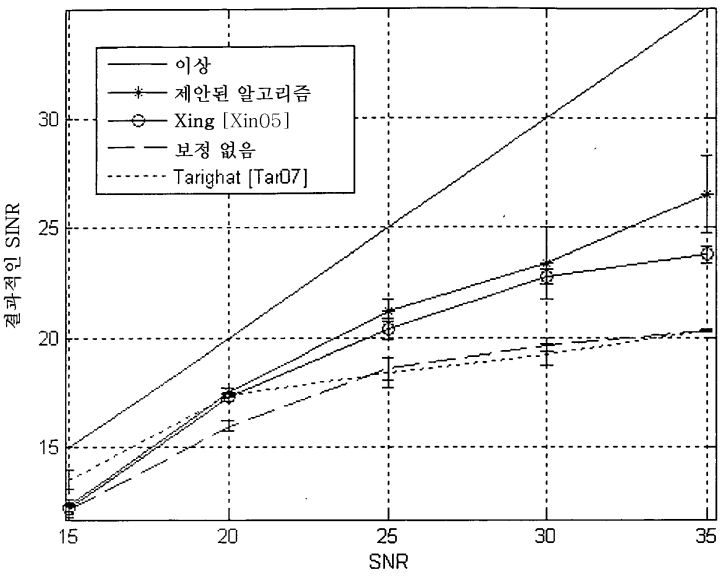
도면9


다중 경로 없음
200ns의 지연 확산(L=4)
조건 수
주파수 오프셋(Hz)
x 10^5

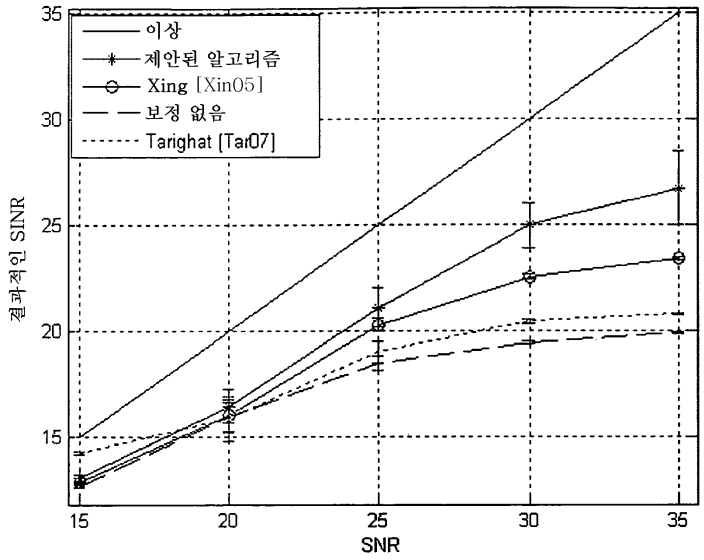
도면10


200ns의 지연 확산(L=4)
다중 경로 없음
신호대 간섭비
주파수 오프셋(Hz)
x 10^6

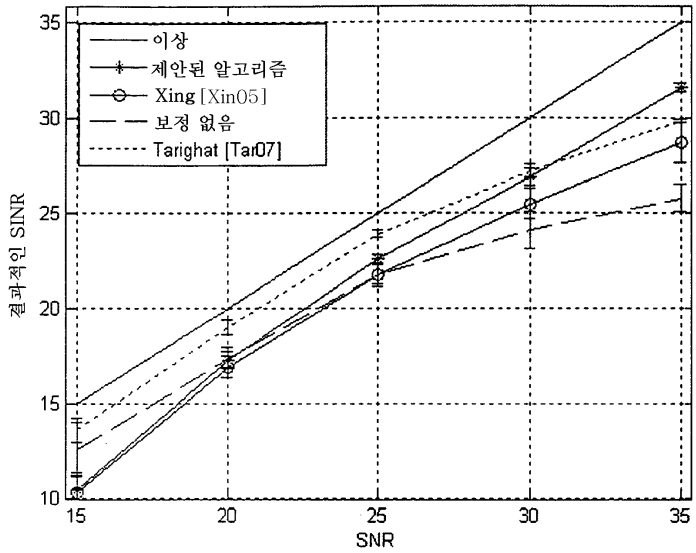
도면11


이상
제안된 알고리즘
Xing [Xin05]
보정 없음
Tarighat [Tar07]
결과적인 SINR
SNR

도면12



도면13



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 제6항 14째줄

【변경전】

상기 원하지 않는 위상 시프트

【변경후】

원하지 않는 위상 시프트

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 청구항 제2항 3째줄

【변경전】

상기 보정된 허수 신호 및 상기 보정된 실수 신호

【변경후】

보정된 허수 신호 및 보정된 실수 신호