



(45)授权公告日 2017.03.01

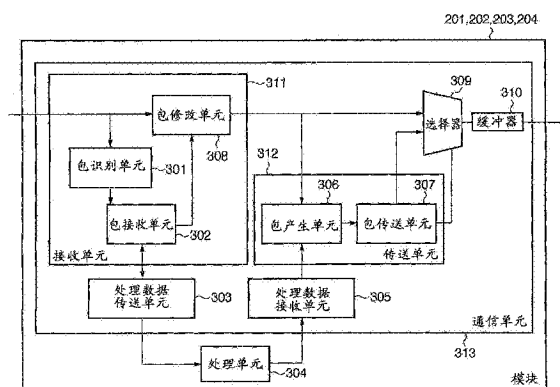
利商标事务所 11038

审查员 马晔

权利要求书1页 说明书7页 附图6页

信息处理装置及其操作方法

本发明涉及信息处理装置及其操作方法。信息处理装置包含多个模块,所述多个模块与环形总线连接,并且每一个模块从一个相邻模块接收存储数据的包并且预定的处理之后将该包传送到另一个相邻模块。至少一个模块包含:识别单元,用于识别从所述一个相邻模块接收的包以确定所接收的包是否是要被自身模块处理的包;接收器,用于如果所述识别单元确定所接收的包是要被自身模块处理的包,则接收要被处理的数据;处理器,用于处理所接收的数据;设定单元,用于如果所述处理器没有准备好处理数据,则在所接收的包中设定用于指示处理器中的至少一个没有准备好处理所接收的包中的数据的保留标记;以及传送器,用于将具有所述保留标记的包传送到另一个模块。



1. 一种信息处理装置,所述信息处理装置包含多个模块,所述多个模块与环形总线连接,并且所述多个模块中的每一个被配置为从一个相邻模块接收存储数据的包并且在预定的处理之后将该包传送到另一个相邻模块,其特征在于,其中,所述多个模块中的至少一个包含:

识别单元,被配置为识别从所述一个相邻模块接收的包以确定所接收的包是否是要被自身模块处理的包;

接收器,被配置为:如果所述识别单元确定所接收的包是要被自身模块处理的包,则接收要被处理的数据;

处理器,被配置为处理所接收的数据;

设定单元,被配置为:如果所述处理器没有准备好处理数据,则在所接收的包中设定用于指示处理器中的至少一个没有准备好处理所接收的包中的数据的保留标记;以及

传送器,被配置为将具有未被所述处理器处理的数据和所述保留标记的包传送到另一个模块。

2. 根据权利要求1所述的装置,其中,在所接收的包由自身模块输出并且具有所述保留标记的情况下,所述传送器没有改变地传送所接收的包。

3. 根据权利要求1所述的装置,其中,如果所述处理器处理数据,则所述设定单元将所接收的包中的指示数据的有效性的有效标记设定为具有指示数据无效的值。

4. 根据权利要求3所述的装置,其中,如果所述接收器接收到包含由自身模块处理的数据和具有初始值的保留标记的包,则所述设定单元将所接收的包中的指示数据的有效性的有效标记设定为具有指示数据无效的值。

5. 一种信息处理装置的操作方法,所述信息处理装置包含多个模块,所述多个模块与环形总线连接,并且所述多个模块中的每一个被配置为从一个相邻模块接收存储数据的包并且在预定的处理之后将该包传送到另一个相邻模块,其特征在于,其中,所述方法由所述多个模块中的至少一个执行并包含以下步骤:

识别从所述一个相邻模块接收的包以确定所接收的包是否是要被自身模块处理的包;

控制处理器以处理被识别的包中的数据;

如果所述处理器没有准备好处理数据,则在所接收的包中设定用于指示处理器中的至少一个没有准备好处理所接收的包中的数据的保留标记;以及

将具有未被处理器处理的数据和所述保留标记的包传送到另一个模块。

6. 根据权利要求5所述的方法,其中,在所接收的包由自身模块输出并且具有所述保留标记的情况下,传送器没有改变地传送所接收的包。

7. 根据权利要求5所述的方法,其中,在设定步骤中,如果所述处理器处理数据,则将所接收的包中的指示数据的有效性的有效标记设定为具有指示数据无效的值。

8. 根据权利要求7所述的方法,其中,在设定步骤中,如果接收器接收到包含由自身模块处理的数据和具有初始值的保留标记的包,则将所接收的包中的指示数据的有效性的有效标记设定为具有指示数据无效的值。

信息处理装置及其操作方法

[0001] 本申请是申请日为2010年2月17日、国际申请号为PCT/JP2010/052805、国家申请号为201080008604.0、发明名称为“信息处理装置及其操作方法、计算机程序和存储介质”的专利申请的分案申请。

技术领域

[0002] 本发明涉及信息处理装置及其操作方法、计算机程序和存储介质。

背景技术

[0003] 各种环形通信网络(电路网络)已被提出并且盛行。例如,LAN(局域网)规范包括所谓的令牌环(参见ISO/IEC8802-5:1998)。

[0004] 以下将简要描述令牌环系统中的数据传输。想要传送数据的节点获取没有被任何节点占据并且正在环形总线上流传(go around)的被称为自由令牌的令牌。获取了自由令牌的节点将目的地标识符和处理数据复制到该令牌,并且将该令牌输出到环形总线上以将其传送到目的地模块。如上所述,在令牌环系统中,被称为令牌的帧从一个节点依次被传送到另一个节点,并随后被传送到下一个节点(这些节点被部署于环形总线上),由此将该帧传送到目标端。

[0005] 另一方面,当接收节点接收到以自身节点作为目的地的令牌时,该接收节点复制处理数据并且将所接收的令牌再次投放到环形总线上,所述接收的令牌是用指示接收完成的接收完成标记被设定的。完成该投放,以将成功的数据传输通知给传送源节点,并且,如果返回的是没有设定有接收完成标记的令牌,那么传送源节点重新传送同样的令牌。以这种方式,接收节点在令牌中设定接收完成标记,并且使该令牌返回传送源节点,由此实现数据传输。

发明内容

[0006] 当其中执行数据处理的多个模块与环形总线连接的信息处理系统采用上述的令牌环总线系统时,不管接收是成功还是失败,令牌都必须返回到传送源。即,即使当接收成功时,也不能在传送源释放返回的令牌之前将数据复制到令牌,从而导致效率低下。

[0007] 本发明在其中执行数据处理的多个模块与环形总线连接的信息处理系统中实现高效的包(packet)传送。

[0008] 本发明的实施例的一个方面涉及信息处理装置,所述信息处理装置包含多个模块,所述多个模块与环形总线连接,并且所述多个模块中的每一个被配置为从一个相邻模块接收存储了数据的包并且在预定的处理之后将该包传送给另一个相邻模块,其特征在于,每个模块包含:识别部件,用于识别从另一个模块接收的包以确定所接收的包是否是要被自身模块处理的包;接收部件,用于当所述识别部件确定所接收的包是要被自身模块处理的包时从该包提取要被处理的数据;处理部件,用于处理所提取的数据;修改部件,用于当所述处理部件处理数据时将所接收的包中的指示数据的有效性的第一标记设定为具有

指示所述数据无效的值;以及传送部件,用于将该包传送到另一模块。

[0009] (参照附图)阅读示例性实施例的以下描述,本发明的其它特征将变得清晰。

附图说明

[0010] 图1是表示数据处理系统的布置的例子的框图;

[0011] 图2是表示数据处理器104的布置的例子的框图;

[0012] 图3是表示模块的布置的例子的框图;

[0013] 图4是表示包的格式的例子的示意图;

[0014] 图5是表示处理数据传送单元303和接收单元311中的处理的例子的流程图;

[0015] 图6是表示处理数据接收单元305和传送单元312中的处理的例子的流程图;

[0016] 图7是表示模块的布置的例子的框图;以及

[0017] 图8是表示处理数据传送单元303和接收单元311中的处理的例子的流程图。

具体实施方式

[0018] 以下将描述本发明的实施例。本实施例涉及其中执行数据处理的多个模块与环形总线连接的数据处理系统。当然,下面要描述的实施例提供便于本领域技术人员实现本发明的公开,并且仅是包含于由权利要求的范围划定的本发明的技术范围中的一些实施例。因此,本领域技术人员明白,即使对于没有在本发明的说明书中直接描述的实施例,只要它们具有共同的技术思想,那么它们也包含于本发明的技术范围中。

[0019] 注意,为了方便起见,将描述多个实施例。但是,本领域技术人员容易理解的是,不仅这些实施例可形成独立的发明,而且多个实施例也可根据需要被组合来形成发明。

[0020] 以下将参照图1来描述根据与本发明的一个方面对应的实施例的信息处理系统的布置。CPU101是具有控制数据处理系统的总体操作的功能的控制单元。RAM102是存储要被CPU101处理的输入数据、处理之后的输出数据和对于数据处理器104的预设参数数据等的可读/可写存储器。ROM103是可保持CPU101的处理序列和诸如预设参数的常数等的可读存储器。数据处理器104包含本发明所公开的布置和模块。各模块与环形总线连接。可编程自定义(custom)IC芯片可实现数据处理器104。所述芯片包含例如ASIC(专用集成电路)或FPGA(现场可编程门阵列)。

[0021] 以下将参照图2来描述数据处理器104的布置。数据处理器104包含多个模块201~204。环形总线205被用于在模块之间传送包。模块201~204与环形总线205连接。各模块被配置为从一个相邻模块接收数据包,并且在预定的处理之后将该数据包传送给另一个相邻模块。通过模块交换的包在环形总线上沿一个方向移动。在以下的描述中,数据(或包)在其上沿单方向流传的环状总线将被简称为环形总线。

[0022] 输入/输出缓冲器206被用于输入/输出数据。本实施例的模块201~204中的每一个具有被用于识别自身模块的数据处理器识别信息,并且为了简化起见,在图2中被标记为“ID”。在对于本发明的实施例的以下描述中,该信息也被描述为“ID”。注意,ID=1的模块201与输入/输出缓冲器206连接以管理输入和输出数据。

[0023] 以下将参照图3来描述数据处理器中的各模块201~204的布置。参照图3,包识别单元301检查是否要取得来自另一模块的包。当包识别单元301接收到保存了与自己等待的

ID匹配的传送源ID的包时,它将该包输出到包接收单元302。

[0024] 包接收单元302执行包接收处理。处理数据传送单元303将处理数据传送到处理单元304。处理单元304执行实际的数据处理。处理数据接收单元305从处理单元304接收处理后的数据。包产生单元306基于从处理单元304接收的处理后的数据和来自包修改单元308的输出而产生包。

[0025] 包传送单元307将包输出到环形总线上。包修改单元308根据来自包接收单元302的指令而修改将在后面参照图4描述的包的数据有效标记401和保留(stall)标记404的值。选择器309基于来自包传送单元307的指令而选择来自包传送单元307的包和来自包修改单元308的包中的一个。如果没有来自包传送单元307的指令,那么选择器309选择从包修改单元308输出的包并且输出该包。缓冲器310被用于接连地(one after another)传送包。

[0026] 在上面的布置中,模块201、202、203和204中的每一个包含处理单元304和通信单元313。通信单元313包含处理数据传送单元303、处理数据接收单元305、选择器309、缓冲器310、接收单元311和传送单元312。此外,接收单元311包含包识别单元301、包接收单元302和包修改单元308。此外,传送单元312包含包产生单元306和包传送单元307。

[0027] 在以下的描述中,本实施例将解释处理单元304通过处理一个输入数据而输出一个输出数据的情况。在这种情况下,假定从输入数据被输入到处理单元304到获得输出数据为止不能输入另一输入数据。出于该原因,包接收单元302必须根据处理单元304的状态来暂停包的接收。

[0028] 图4表示在模块之间交换数据所需的包格式。数据有效标记401是用于检查包中的数据的有效性的第一标记信息。例如,如果数据有效标记401是“1”,那么数据是有效的;如果数据有效标记401是“0”,那么数据是无效的。

[0029] 传送源ID402是存储传送包的模块的标识符的传送源的标识符。数据存储字段403存储处理数据主体。保留标记404是当模块暂停包处理时被设定为“1”的第二标记信息。即,如果保留标记404是“1”,那么它指示包处理被暂停。注意,例如,当某模块接收到数据但由于处理单元304繁忙而使得该模块不能处理所述数据时,处理被暂停。保留标记404作为初始值被设定为“0”。即,当保留标记具有初始值时,这意味着要接收该包的环形总线上的模块还没有处理相应的包。

[0030] 各模块可设定等待包ID。当等待包ID与流过环形总线的包的传送源ID402匹配时,包识别单元301取得该包。例如,以下将考虑以模块1、模块4、模块2、模块3和模块1的次序配置数据路径的情况。在这种情况下,模块1的等待包ID被设定为“3”,模块2的等待包ID被设定为“4”,模块3的等待包ID被设定为“2”,模块4的等待包ID被设定为“1”。通过以这种方式分别设定模块的等待包ID,可以形成数据路径。假定对于各模块事先设定等待包ID,并且其信息被存储于包识别单元301中。

[0031] 以下将描述通信单元313中的数据接收方法。例如,以下将考虑图2中的从ID=1的模块1到ID=3的模块3执行数据传送的情况。此时,模块3的包识别单元301获取数据有效标记401有效的包,并且将该包的传送源ID402与自己的等待包ID相比较。如果这两个ID彼此相等,那么包识别单元301将该包传送到包接收单元302。

[0032] 处理数据传送单元303确定处理单元304是否准备好执行处理。如果处理数据传送单元303确定处理单元304已准备好,那么包接收单元302从所获取的包中提取要被处理的

数据,并且将要被处理的数据传送到处理数据传送单元303。在这种情况下,由于该包已没有用,因此包接收单元302指令包修改单元308将包的数据有效标记401设定为无效(0)。

[0033] 另一方面,如果处理数据传送单元303确定处理单元304繁忙,那么包接收单元302指令包修改单元308将包的保留标记404设定为“1”。包修改单元308根据来自包接收单元302的指令来修改数据有效标记401或保留标记404,并且将该包传送到选择器309。选择器309选择从包修改单元308输入的包和从包传送单元307输入的包中的一个,并且将其传送到缓冲器310。

[0034] 以下将参照图5来描述处理数据传送单元303和接收单元311中的处理。在步骤S501中,包识别单元301从位于前一级的模块获取包。包识别单元301在步骤S502中检查包的数据有效标记401是否有效(1)。如果数据有效标记401有效(在步骤S502中为“是”),那么处理前进到步骤S503。另一方面,如果数据有效标记401无效(在步骤S502中为“否”),那么该处理结束。

[0035] 包识别单元301在步骤S503中检查包的传送源ID402是否等于在模块中设定的等待包ID。如果确定两个ID彼此相等(在步骤S503中为“是”),那么处理前进到步骤S504。另一方面,如果确定两个ID彼此不相等(在步骤S503中为“否”),那么该处理结束。

[0036] 处理数据传送单元303在步骤S504中检查处理单元304是否准备好交换数据。如果确定处理单元304准备好交换数据(在步骤S504中为“是”),那么处理前进到步骤S505。另一方面,如果确定处理单元304没有准备好接收数据(在步骤S504中为“否”),那么处理前进到步骤S506。

[0037] 在步骤S505中,包接收单元302从包中提取处理数据,并且将其传送到处理数据传送单元303,处理数据传送单元303将数据转送到处理单元304。处理然后前进到步骤S507。在步骤S506中,包接收单元302指令包修改单元308将包的保留标记404设定为“1”。然后,保留标记404从初始值(0)被修改为(1)。在步骤S507中,包接收单元302指令包修改单元308将包的数据有效标记401设定为“0”。

[0038] 以下将描述处理数据接收单元305和传送单元312中的数据传送序列。例如,以下将解释图2中的从ID=1的模块1到ID=3的模块3执行数据传送的情况。此时,模块1的包产生单元306从包修改单元308获取其中数据有效标记401无效(0)的包。

[0039] 然后,包产生单元306在该包的数据存储字段303中存储从处理数据接收单元305获得的传送数据,并且在传送源ID402中存储作为模块1的ID的“1”。此外,包产生单元306将保留标记404设定为初始值(0),并且将数据有效标记401设定为“1”。然后,包产生单元306将该包传送到包传送单元307。包传送单元307将从包产生单元306获取的包输出到选择器309。此时,包传送单元307同时将选择信号输出到选择器309以选择其输出。

[0040] 包产生单元306监视包的保留标记404。当由自己输出的包在没有将保留标记设定为“1”的情况下返回时,数据有效标记401被设定为“0”以避免没有接收模块的包占据环形总线。相反,当保留标记404被设定为“1”时,该包被原样输出到环形总线上。

[0041] 以下将参照图6来描述处理数据接收单元305和传送单元312中的处理。参照图6,包产生单元306在步骤S601中获取来自接收单元311的包修改单元308的包。包产生单元306在步骤S602中检查所接收包的数据有效标记401是否为“0”。如果确定数据有效标记401不是“0”(在步骤S602中为“否”),那么处理前进到步骤S603。另一方面,如果确定数据有效标

记401为“0”(在步骤S602中为“是”),那么处理前进到步骤S606。

[0042] 包产生单元306在步骤S603中检查包的保留标记404是否为“1”。如果确定保留标记404为“1”(在步骤S603中为“是”),那么处理结束。在这种情况下,来自包修改单元308的包经由选择器309和缓冲器310被传送到下一个模块。另一方面,如果确定保留标记404不是“1”,即,它仍具有初始值(在步骤S603中为“否”),那么处理前进到步骤S604。

[0043] 包产生单元306在步骤S604中检查包的传送源ID402是否等于自身模块的ID。如果确定这两个ID彼此相等(在步骤S604中为“是”),那么处理前进到步骤S605。在步骤S605中,包产生单元306将包的数据有效标记401设定为“0”,并且处理然后跳到步骤S611。另一方面,如果确定这两个ID彼此不相等(在步骤S604中为“否”),那么该处理结束。在这种情况下,同样,来自包修改单元308的包经由选择器309和缓冲器310被传送到下一个模块。

[0044] 包产生单元306在步骤S606中检查是否从处理单元304获得有效的处理数据。如果获得了有效的处理数据(在步骤S606中为“是”),那么处理前进到步骤S607。另一方面,如果没有获得有效的处理数据(在步骤S606中为“否”),那么该处理结束。

[0045] 在步骤S607中,包产生单元306将从处理单元304获取的处理数据复制到包的数据存储字段403。在步骤S608中,包产生单元306将包的数据有效标记401设定为“1”。此外,在步骤S609中,包产生单元306将包的保留标记404设定为初始值(0)。此外,在步骤S610中,包产生单元306在包的传送源ID402中设定自身ID。在步骤S611中,包产生单元306指令选择器309优先选择来自包传送单元307的输入。

[0046] 如上所述,根据本实施例,当接收模块可处理所接收包的数据时,它使包无效;当接收模块不能处理数据时,它将包的保留标记404设定为“1”并且将该包重新投放到环形总线上。接收模块可管理要被接收的包,以防止对于传送模块的重新传送请求包被输出到环形总线上。由于传送模块监视输出包的保留标记404并且根据需要使包无效,因此可以防止不必要的包在环形总线上流传,由此提高模块之间的数据传送效率。

[0047] 在本实施例中,包的目的地模块的数量是1。但是,目的地的数量不限于1,数据路径可以分岔(branch)。例如,在图2中,当模块3和4等待来自模块2的输出包时,就是这种情况。即,模块2之后的数据路径分岔。

[0048] 在以上的实施例中,当数据被成功地传送到处理单元304时,所接收的包被无效化。但是,如果由于模块3成功地接收到包而类似地使包无效化,那么模块4不能再接收包。

[0049] 由此,根据与本发明的另一个方面对应的实施例的各模块的特征在于,还包括包无效化处理指令寄存器,所述包无效化处理指令寄存器可指定当数据被成功传送到处理单元304时是否允许包的无效化。

[0050] 图7是表示根据本实施例的模块的布置的例子的框图。图7所示的模块框图基本上与图3所示的相同。但是,与图3不同的是,接收单元311还包含无效化指令寄存器701。在本实施例中,当该寄存器的预设值为“1”时,允许通过在处理单元304成功接收时设定数据有效标记401的值来使接收的包无效化。另一方面,如果预设值为“0”,那么,不允许通过在处理单元304成功接收时设定数据有效标记401的值来使接收的包无效化。但是,包无效化处理指令寄存器的设定规范不限于以上情况。

[0051] 无效化指令寄存器701被设定如下。当假定数据路径不分岔时,所有模块的包无效化处理指令寄存器被设定为“1”。在这种情况下,在成功接收时,包被无效化。

[0052] 另一方面,当多个模块等待来自某模块的输出包时,先规定输出所述多个模块等待的包的传送源模块,并且,类似地规定等待该包的多个目的地模块。

[0053] 在所述多个目的地模块中,规定被部署在沿环形总线最远离传送源模块的位置处的模块,并且,该模块的无效化指令寄存器701被设定为“1”。除该模块以外的模块的无效化指令寄存器701被设定为“0”。

[0054] 例如,当如图2中的模块3和4等待来自模块2的输出包的情况那样,数据路径在一个位置处分岔时,沿正向(forward)方向从作为传送源模块的模块2追踪环形总线。在等待包的模块3和模块4中,模块4被部署在最远离模块2的位置处。由此,模块3的无效化指令寄存器701被设定为“0”,并且,模块4的无效化指令寄存器701被设定为“1”。

[0055] 以下将参照图8来描述本实施例中的处理数据传送单元303和接收单元311中的处理。参照图8,包识别单元301在步骤S801中从位于前一级中的模块获取包。包识别单元301在步骤S802中检查包的数据有效标记401是否为“1”。如果数据有效标记401是“1”(在步骤S802中为“是”),那么处理前进到步骤S803。另一方面,如果数据有效标记401不为“1”(在步骤S802中为“否”),那么该处理结束。

[0056] 包识别单元301在步骤S803中检查包的传送源ID402是否等于预设的等待包ID。如果确定这两个ID彼此相等(在步骤S803中为“是”),那么处理前进到步骤S804。另一方面,如果确定这两个ID彼此不相等(在步骤S803中为“否”),那么该处理结束。

[0057] 处理数据传送单元303在步骤S804中检查处理单元304是否准备好交换数据。如果确定处理单元304准备好交换数据(在步骤S804中为“是”),那么处理前进到步骤S805。另一方面,如果确定处理单元304没有准备好交换数据(在步骤S804中为“否”),那么处理前进到步骤S806。

[0058] 在步骤S805中,包接收单元302从包中提取处理数据,并且将其传送到处理数据传送单元303,处理数据传送单元303将该数据转送到处理单元304。然后,处理前进到步骤S807。在步骤S806中,包接收单元302指令包修改单元308将包的保留标记404设定为“1”。

[0059] 另一方面,包接收单元302在步骤S807中检查无效化指令寄存器701的预设值是否为“1”。如果确定预设值为“1”(在步骤S807中为“是”),那么处理前进到步骤S808。另一方面,如果确定预设值不为“1”(在步骤S807中为“否”),那么该处理结束。在步骤S808中,包接收单元302指令包修改单元308将数据有效标记401设定为“0”。

[0060] 如上所述,即使当数据路径分岔时,由于模块包含根据需要被设定的无效化指令寄存器701,因此包可被传送到所有的多个等待模块。

[0061] 其它的实施例

[0062] 也可通过读出并执行记录在存储设备上的程序以执行上述实施例的功能的系统或装置的计算机(或诸如CPU或MPU的设备),以及通过由系统或装置的计算机通过例如读出并执行记录在存储设备上的程序以执行上述实施例的功能来执行其各个步骤的方法,实现本发明的各方面。出于这种目的,例如经由网络或从用作存储设备的各种类型的记录介质(例如,计算机可读存储介质)向计算机提供程序。

[0063] 虽然已参照示例性实施例描述了本发明,但应理解,本发明不限于所公开的示例性实施例。所附权利要求的范围应被赋予最宽的解释以包含所有这样的变更方式以及等同的结构和功能。

[0064] 本申请要求在2009年2月25日提交的日本专利申请No.2009-043148的权益,在此以引用方式将其全部内容并入本文。

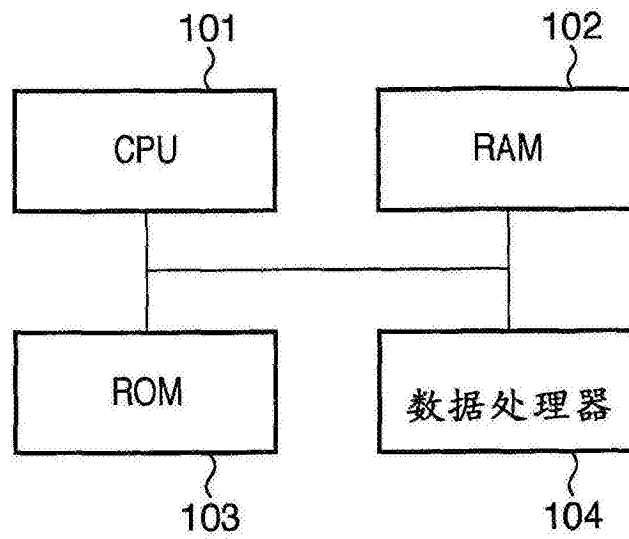


图1

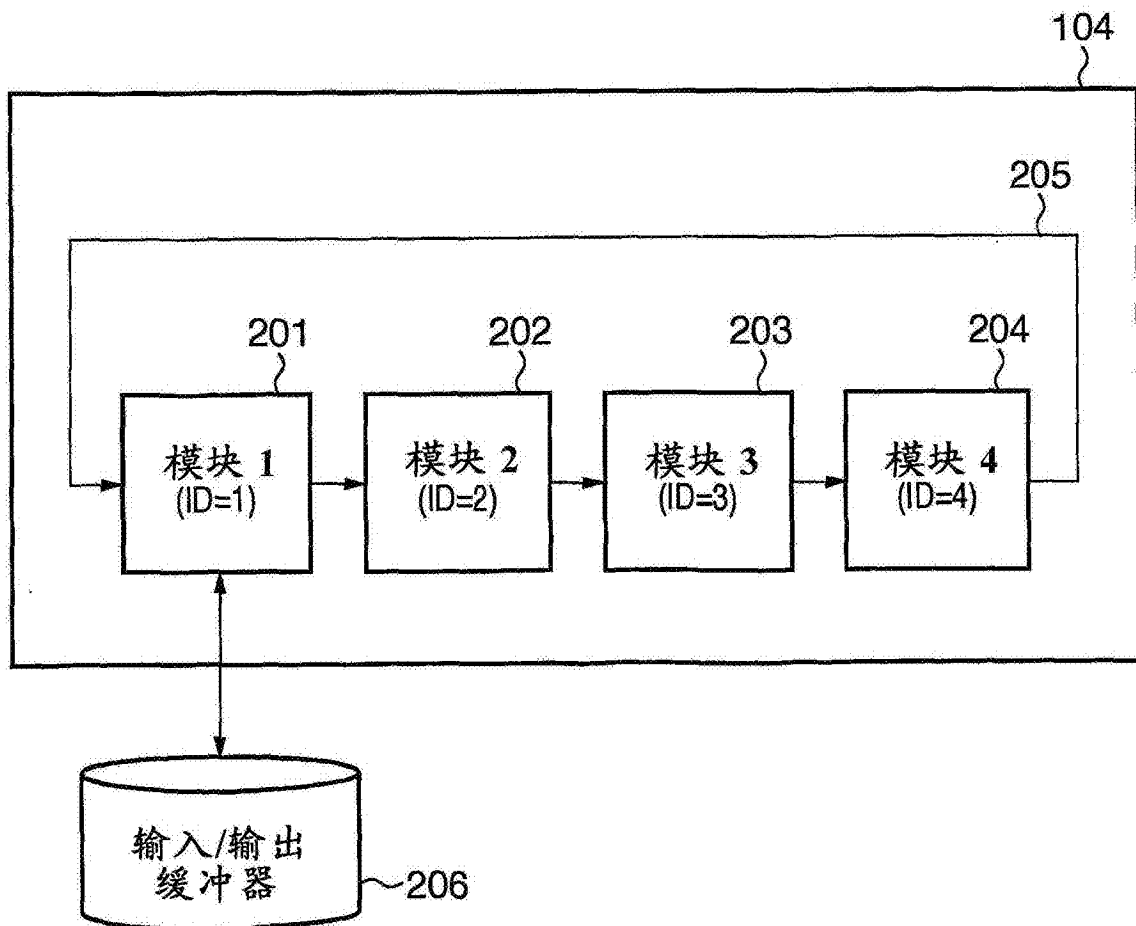


图2

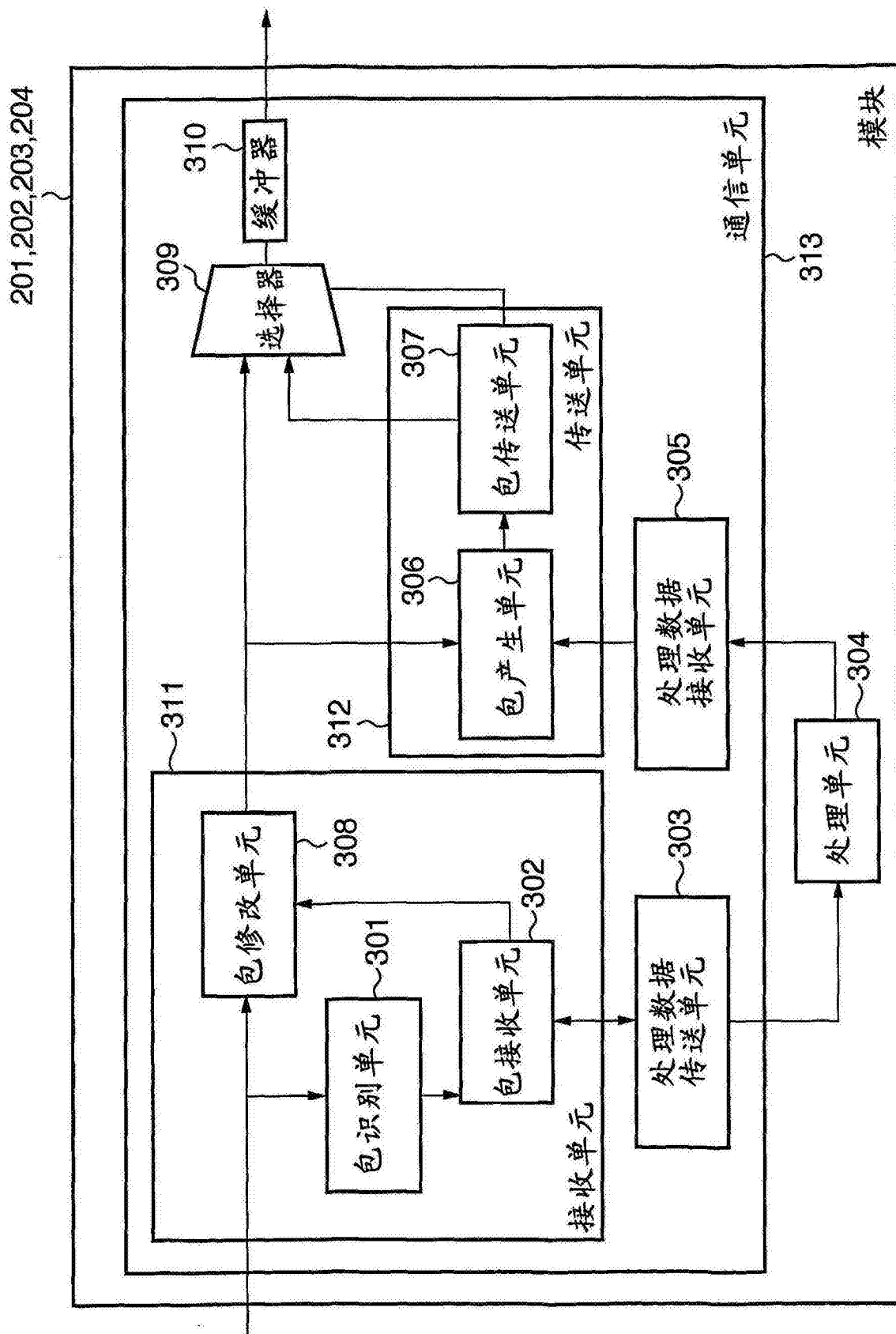


图3

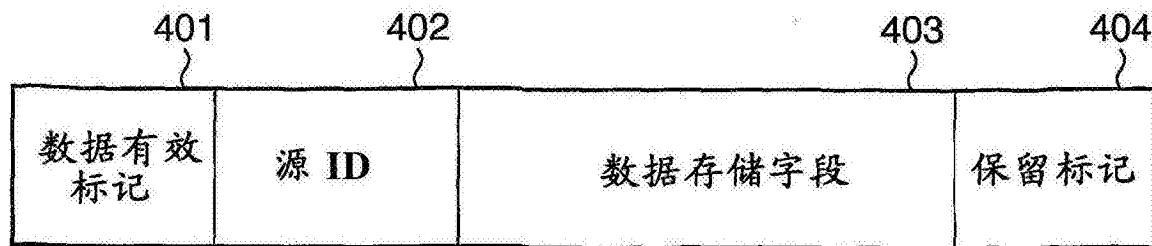


图4

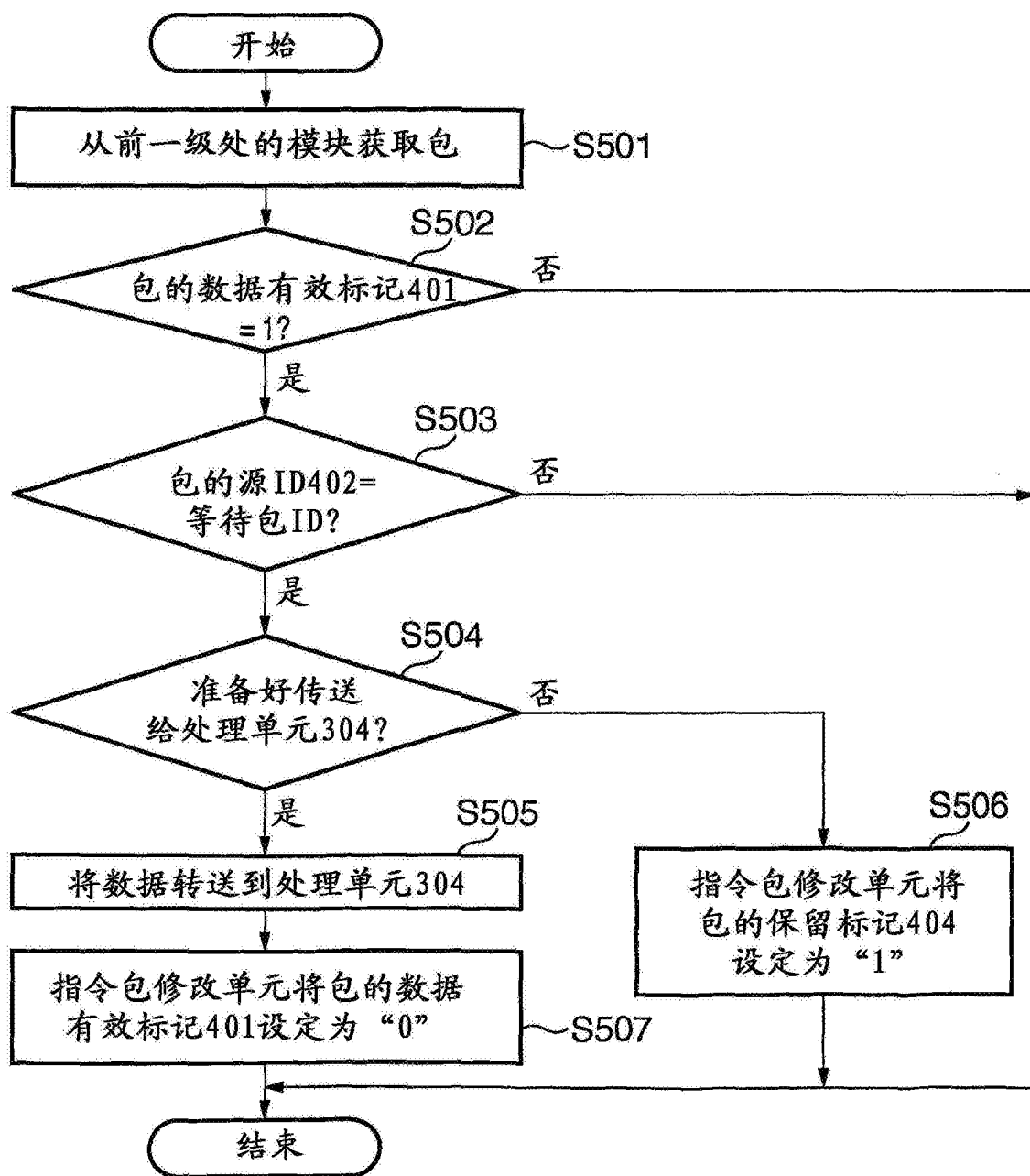


图5

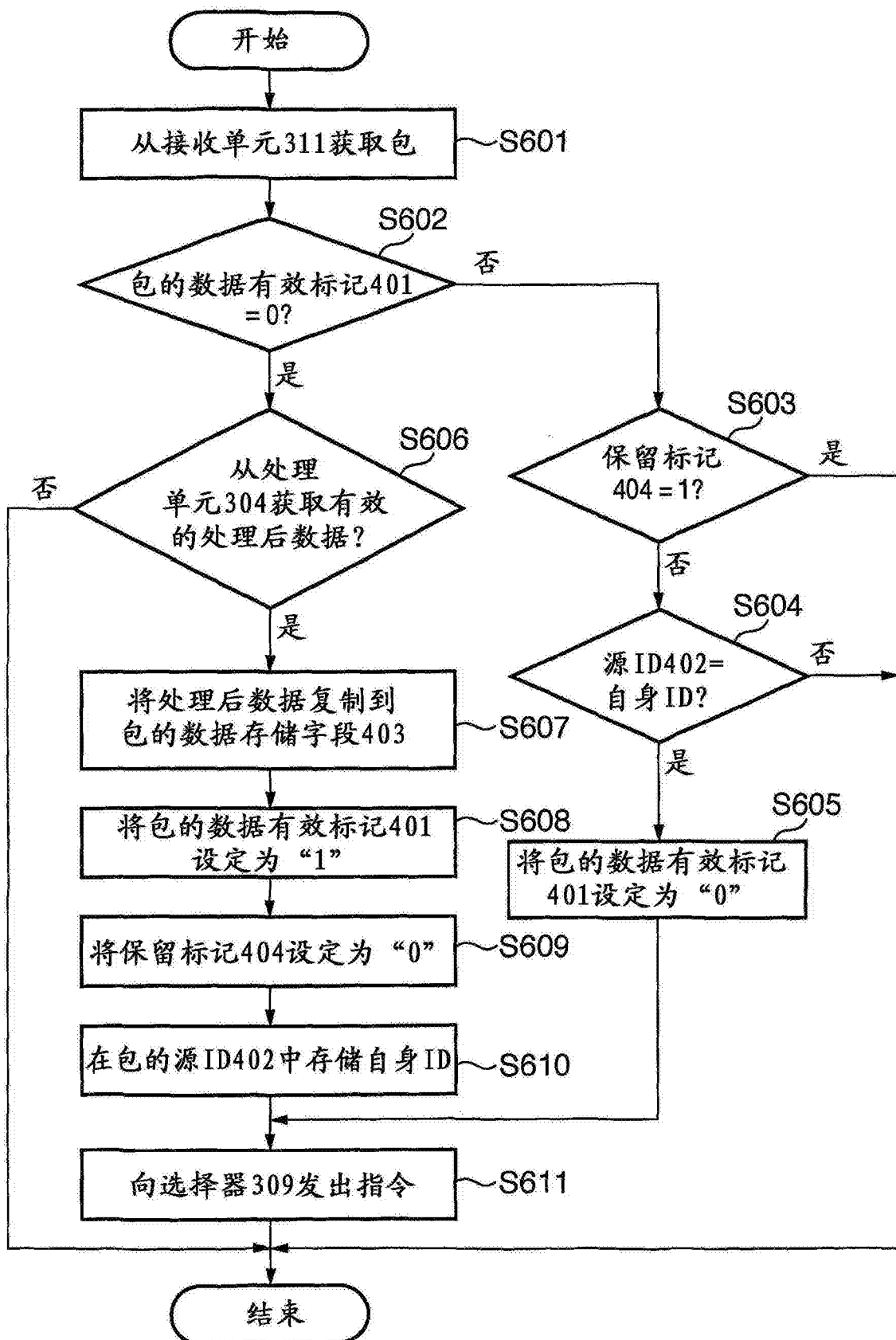


图6

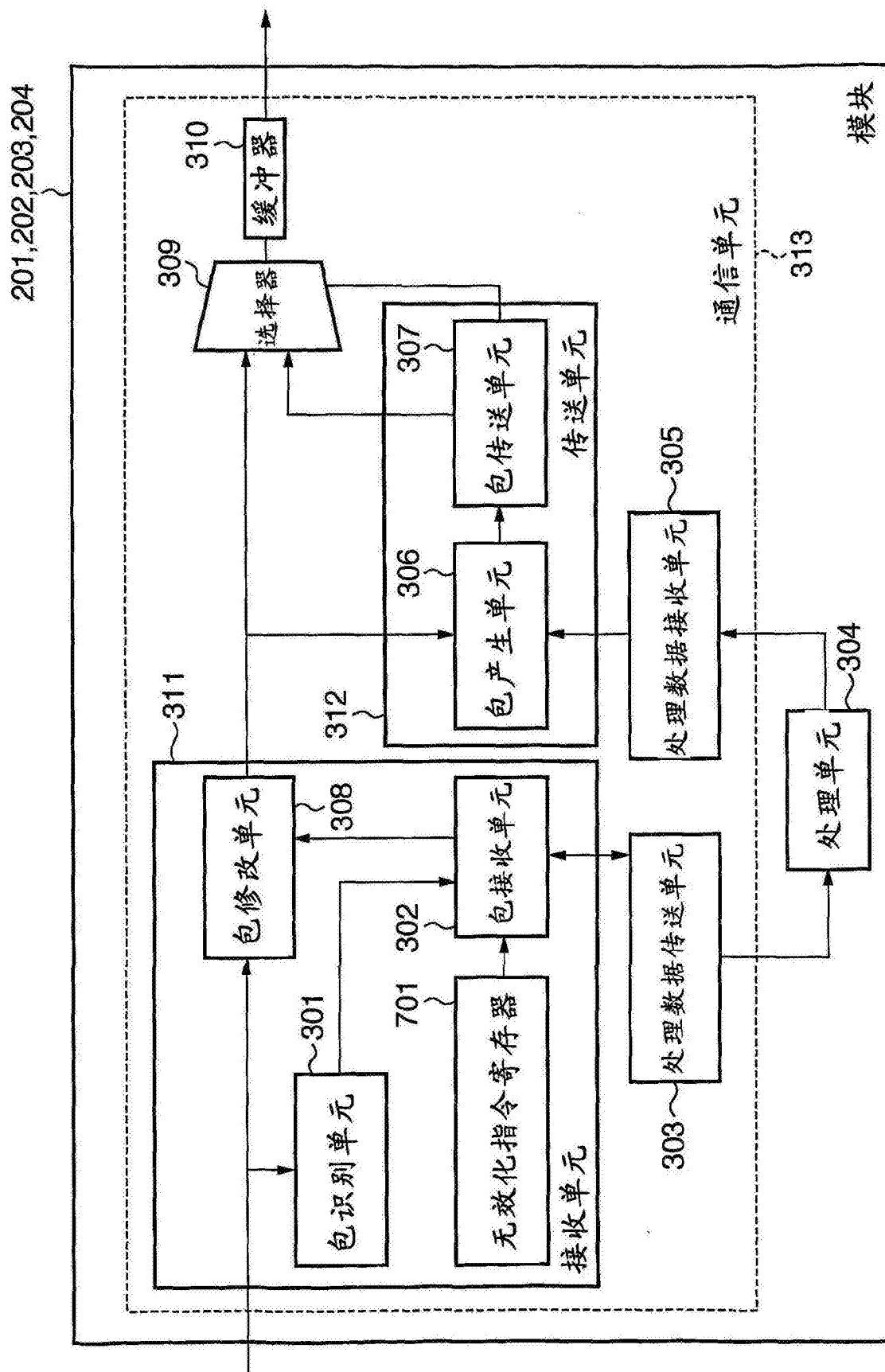


图7

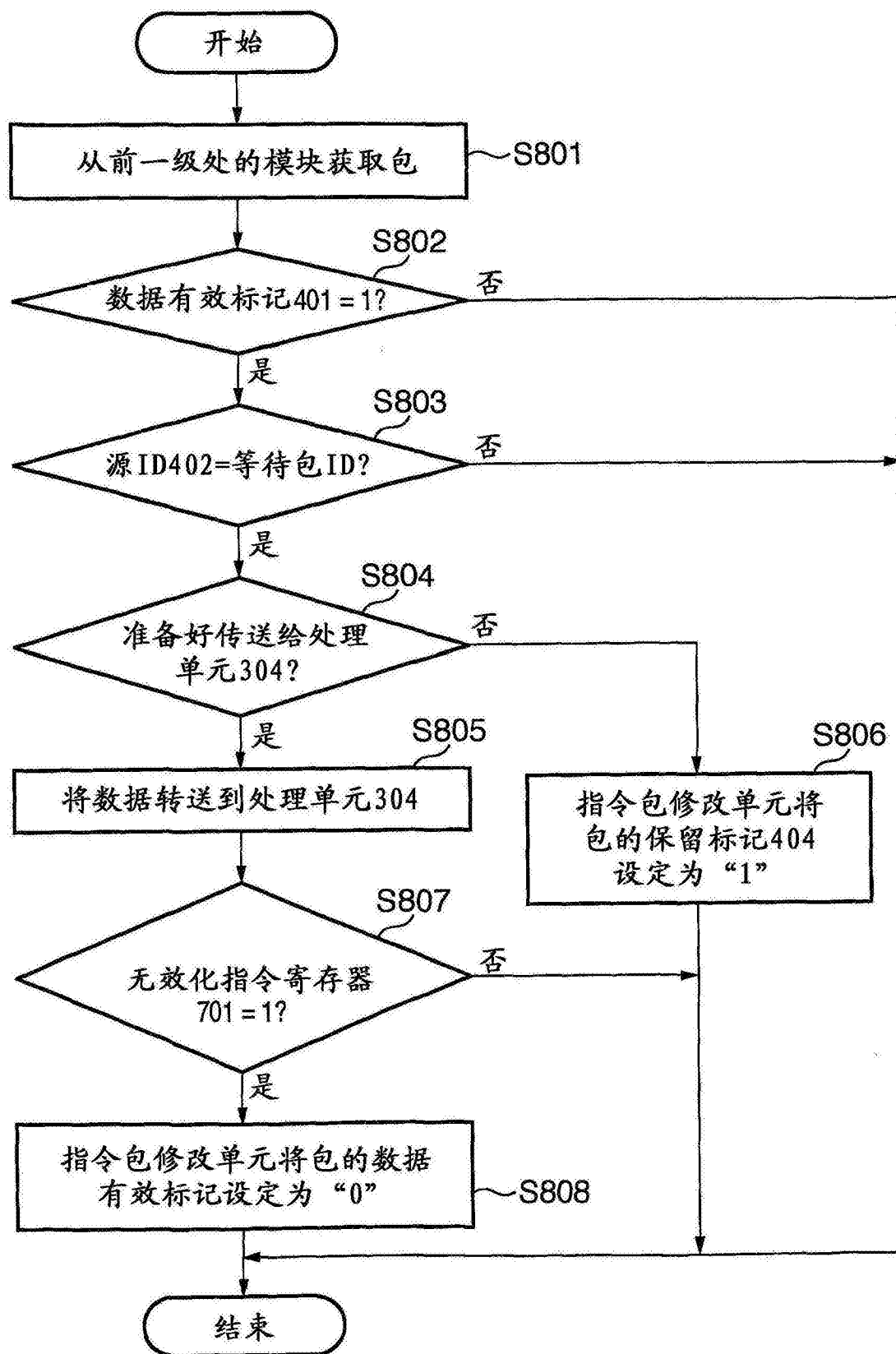


图8