

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 29 年 6 月 29 日 (2017.6.29)

【公表番号】特表 2016-524427 (P2016-524427A)

【公表日】平成 28 年 8 月 12 日 (2016.8.12)

【年通号数】公開・登録公報 2016-048

【出願番号】特願 2016-523801 (P2016-523801)

【国際特許分類】

H 0 1 Q 21/28 (2006.01)

H 0 1 Q 5/378 (2015.01)

H 0 1 Q 1/52 (2006.01)

【F I】

H 0 1 Q 21/28

H 0 1 Q 5/378

H 0 1 Q 1/52

【手続補正書】

【提出日】平成 29 年 5 月 19 日 (2017.5.19)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 のモノポール素子と、

第 2 のモノポール素子と、

前記第 1 および第 2 のモノポール素子の両方に容量結合された共通構造と、

前記共通構造を接地素子に導電結合するように構成された接続ストリップと、ここにおいて、前記接続ストリップは、前記第 1 および第 2 のモノポール素子の間に位置する、を備え、

前記第 1 のモノポール素子、前記共通構造、および前記接続ストリップは、第 1 のモノポールアンテナのための共振器構造を形成するように構成され、前記第 2 のモノポール素子、前記共通構造、および前記接続ストリップは、第 2 モノポールアンテナのための共振器構造を形成するように構成される、装置。

【請求項 2】

ボードをさらに備え、前記第 1 および第 2 のモノポール素子は、前記ボードの反対側に配置されており、任意で、前記第 1 および第 2 のモノポール素子は、前記ボードの端上に位置する、請求項 1 に記載の装置。

【請求項 3】

前記共通構造は、接続点によって結合された第 1 および第 2 のブランチを備え、前記第 1 および第 2 のブランチは、それぞれ、前記第 1 および第 2 のモノポール素子に容量結合されている、請求項 1 に記載の装置。

【請求項 4】

前記第 1 および第 2 のブランチのうちの少なくとも 1 つは、パターン化導電素子を備える、請求項 3 に記載の装置。

【請求項 5】

前記モノポール素子および前記接続ストリップの間の空間を満たす F R 4 基板をさらに備える、請求項 1 に記載の装置。

【請求項 6】

前記第 1 および第 2 のモノポール素子の各々は、それぞれの駆動ポートにそれぞれの短い伝導性ストリップにより結合された、請求項 1 に記載の装置。

【請求項 7】

前記短い導電ストリップおよび前記接続ストリップは、前記第 1 および前記第 2 のモノポール素子が提供されている水平面に垂直な垂直面上に位置している、請求項 6 に記載の装置。

【請求項 8】

前記共通構造は、前記垂直面上に位置している部分および前記水平面上に位置している部分を備える、請求項 7 に記載の装置。

【請求項 9】

前記共通構造は、前記 2 つのモノポール素子と比べてかなり大きなサイズを有する、請求項 1 に記載の装置。

【請求項 10】

前記モノポール素子および共通構造により占有されたのと同じボリュームで提供された追加のモジュールをさらに備える、請求項 1 に記載の装置。

【請求項 11】

前記追加のモジュールは、USB コネクタを備える、請求項 10 に記載の装置。

【請求項 12】

第 1 のモノポール素子から第 1 の接地されたブランチに信号を容量結合することと、
第 2 のモノポール素子から第 2 の接地されたブランチに信号を容量結合することと、
前記第 1 および第 2 のモノポール素子の間に配置された単一の接続ストリップを介して
前記第 1 および第 2 の接地されたブランチを互いにおよび接地素子に導電結合することによって効果的なアンテナサイズを拡大することと、を備える、方法。

【請求項 13】

1 つのポート励起スキームにしたがって前記第 1 および第 2 のモノポール素子を駆動することをさらに備える、請求項 12 に記載の方法。

【請求項 14】

前記第 1 および第 2 のブランチのうちの少なくとも 1 つは、パターン化導電素子を備える、請求項 12 に記載の方法。

【請求項 15】

前記第 1 の接地されたブランチは、前記接続ストリップに隣接した短いストリップにより前記第 2 の接地されたブランチに導電結合される、請求項 12 に記載の方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0063

【補正方法】変更

【補正の内容】

【0063】

[0071] 開示された例示的な実施形態の上記説明は、いかなる当業者であっても、本発明の製造または使用を可能にするように提供される。これらの例示的な態様に対する様々な変更は当業者に容易に明らかとなり、ここに定義された一般的な原理は、本開示の趣旨または範囲を逸脱することなく、他の態様に適用され得る。したがって、本開示は、ここに示された例示的な態様に限定されるようには意図されず、ここに開示される原理および新規な特徴と一致する最も広い範囲を与えられることとなる。

以下に、本願の出願当初の特許請求の範囲に記載された発明を付記する。

[C1]

第 1 のモノポール素子と、

第 2 のモノポール素子と、

前記第 1 および第 2 のモノポール素子の両方に容量結合された共通構造と、

前記共通構造を接地素子に導電結合するように構成された接続ストリップと、ここにおいて、前記接続ストリップは、前記第 1 および第 2 のモノポール素子の間に位置する、を備える、装置。

[C 2]

ボードをさらに備え、前記第 1 および第 2 のモノポール素子は、前記ボードの反対側に配置されている、C 1 に記載の装置。

[C 3]

前記第 1 および第 2 のモノポール素子は、前記ボードの端上に位置する、C 2 に記載の装置。

[C 4]

前記共通構造は、接続点によって結合された第 1 および第 2 のブランチを備え、前記第 1 および第 2 のブランチは、それぞれ、前記第 1 および第 2 のモノポール素子に容量結合されている、C 1 に記載の装置。

[C 5]

前記第 1 および第 2 のブランチのうちの少なくとも 1 つは、パターン化導電素子を備える、C 1 に記載の装置。

[C 6]

前記モノポール素子および前記接続ストリップの間の空間を満たす F R 4 基板をさらに備える、C 1 に記載の装置。

[C 7]

前記第 1 および第 2 のモノポール素子の各々は、それぞれの駆動ポートにそれぞれの短い伝導性ストリップにより結合された、C 1 に記載の装置。

[C 8]

前記短い導電ストリップおよび前記接続ストリップは、前記第 1 および前記第 2 のモノポール素子が提供されている水平面に垂直な垂直面上に位置している、C 7 に記載の装置。

[C 9]

前記共通構造は、前記垂直面上に位置している部分および前記水平面上に位置している部分を備える、C 8 に記載の装置。

[C 1 0]

前記共通構造は、前記 2 つのモノポール素子と比べてかなり大きなサイズを有する、C 1 に記載の装置。

[C 1 1]

前記モノポール素子および共通構造により占有されたのと同じボリュームで提供された追加のモジュールをさらに備える、C 1 に記載の装置。

[C 1 2]

前記追加のモジュールは、U S B コネクタを備える、C 1 1 に記載の装置。

[C 1 3]

第 1 のモノポール素子から第 1 のブランチに信号を容量結合するための手段と、
第 2 のモノポール素子から第 2 のブランチに信号を容量結合するための手段と、
前記第 1 および第 2 のモノポール素子の間に配置された接続ストリップを介して前記第 1 および第 2 のブランチを互いにおよび接地素子に導電結合するための手段と、を備える、装置。

[C 1 4]

1 つのポート励起スキームにしたがって前記第 1 および第 2 のモノポール素子を駆動するための手段をさらに備える、C 1 3 に記載の装置。

[C 1 5]

前記第 1 および第 2 のブランチのうちの少なくとも 1 つは、パターン化導電素子を備える、C 1 3 に記載の装置。

[C 1 6]

導電結合するための前記手段は、前記接続ストリップに隣接して提供されている、C 1 3 に記載の装置。

[C 1 7]

第 1 のモノポール素子から第 1 の接地されたブランチに信号を容量結合することと、
第 2 のモノポール素子から第 2 の接地されたブランチに信号を容量結合することと、
前記第 1 および第 2 のモノポール素子の間に配置された単一の接続ストリップを介して
前記第 1 および第 2 のブランチを互いにおよび接地素子に導電結合することと、を備える
方法。

[C 1 8]

1 つのポート励起スキームにしたがって前記第 1 および第 2 のモノポール素子を駆動する
ことをさらに備える、C 1 7 に記載の方法。

[C 1 9]

前記第 1 および第 2 のブランチのうちの少なくとも 1 つは、パターン化導電素子を備える、
C 1 7 に記載の方法。

[C 2 0]

前記第 1 の接地されたブランチは、前記接続ストリップに隣接した短いストリップにより
前記第 2 の接地されたブランチに導電結合される、C 1 7 に記載の方法。