



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

226565

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 28 07 80
(21) (PV 5286-80)

(51) Int. Cl.¹

H 02 M 3/26

(40) Zveřejněno 26 02 82
(45) Vydáno 15 11 85

(75)
Autor vynálezu

HODER KAREL ing.,
PAVLÍK JIŘÍ ing., BLANSKO,
ŠEVČÍK JIŘÍ ing., KŘTINY

(54)

Impulsní stabilizátor napětí s vnější synchronizací

1

Vynález se týká impulsního stabilizátoru napětí s vnější synchronizací, jehož pracovní cyklus je řízen vnějšími synchronizačními impulsy.

Dosavadní známé impulsní stabilizátory pracují s proměnným kmitočtem, určeným hodnotami prvků stabilizátoru nebo používají složitá neekonomická zapojení pro vnější synchronizaci.

Podstata vynálezu spočívá v tom, že vstupní svorka impulsního stabilizátoru je zapojena přes spínač s pracovním vstupem a výstupem na výstupní svorku impulsního stabilizátoru, přičemž řídicí vstup spínače je spojen s kolektorem druhého tranzistoru typu NPN, jehož emitor je spojen se společnou svorkou a báze na střed děliče sestávajícího z prvního a druhého odporu, přičemž druhý odpor je spojen se společnou svorkou a první odpor s negovaným výstupem klopného obvodu typu D, jehož hodinový vstup je spojen se vstupem pro synchronizační impulsy a nastavovací vstup klopného obvodu typu D je spojen přes třetí odpor na přívod pomocného napětí a s kolektorem prvního tranzistoru typu NPN, D-vstup klopného obvodu typu D je spojen se společnou svorkou, se kterou je rovněž spojen emitor prvního tranzistoru a přes čtvrtý odpor jeho báze, která je dále spojena s anodou Zenerovy diody a její katoda je spojena s výstupem integrovaného stabilizátoru, jehož pracovní vstup je připojen na pracovní vstup spínače, řídicí vstup na výstupní svorku impulsního stabilizátoru, společný vodič je spojen se společnou svorkou, přičemž výstup referenčního napětí je přes pátý odpor spojen s referenčním vstupem, který je dále spojen přes paralelní spojení šestého odporu a zpožďovacího kondenzátoru se společnou svorkou, na kterou je připojena anoda diody a první vývod filtračního kondenzátoru, přičemž katoda diody je připojena na výstup spínače a druhý vývod filtračního kondenzátoru na výstupní svorku impulsního stabilizátoru.

Zapojení podle vynálezu velmi úsporným způsobem s využitím integrovaných obvodů a sou-

částí širokého použití řeší uspořádání zdrojového stabilizátoru vysokých technických parametrů včetně nanesení proudové špičky v době zapnutí zdroje a snadného ovládnutí činnosti zdroje jediným logickým signálem.

Na obr. 1 je znázorněno zapojení stabilizátoru podle vynálezu. Na obr. 2 je příklad vnitřního zapojení spínače.

U impulsního stabilizátoru s vnější synchronizací spínač 11 s pracovním vstupem 111 a výstupem 112 připojuje vstupní svorku 1 impulsního stabilizátoru přes indukčnost 16 na výstupní svorku 12 impulsního stabilizátoru, přičemž řídicí vstup 113 spínače 11 je spojen s kolektorem druhého tranzistoru 8 typu NPN, jehož emitor je spojen se společnou svorkou 13 a báze na střed děliče sestávajícího z prvního odporu 6 a druhého odporu 7, přičemž první odpor 6 je spojen s negovaným výstupem 53 klopného obvodu typu D 5, jehož hodinový vstup 51 je spojen se vstupem 14 pro synchronizační impulsy a jeho nastavovací vstup 52 je spojen přes třetí odpor 9 na přívod pomocného napětí 20 a s kolektorem prvního tranzistoru 4 typu NPN, přičemž D vstup 54 klopného obvodu typu D 5 je spojen se společnou svorkou 13, se kterou rovněž je spojen emitor prvního tranzistoru 4 a přes čtvrtý odpor 15 jeho báze, která je dále spojena s anodou Zenerovy diody 3, jejíž katoda je spojena s výstupem 26 integrovaného stabilizátoru 2, jehož pracovní vstup 21 je připojen na pracovní vstup 111 spínače 11, společný vodič je spojen se společnou svorkou 13, výstup referenčního napětí 24 integrovaného stabilizátoru 2 je přes pátý odpor 18 spojen s jeho referenčním vstupem 25, který je dále přes paralelní spojení šestého odporu 186 a zpožďovacího kondenzátoru 19 spojen se společnou svorkou 13, na kterou je připojena anoda diody 10 a první vývod filtračního kondenzátoru 17, přičemž katoda diody 10 je připojena na výstup 112 spínače 11 a druhý vývod filtračního kondenzátoru 17, přičemž katoda diody 10 je připojena na výstup 112 spínače 11 a druhý vývod filtračního kondenzátoru 17 na výstupní svorku impulsního stabilizátoru 12.

Vstupní nestabilizované napětí se přivádí mezi svorku 1 a společnou svorku 13, přičemž spínačem 11 jsou proudové impulsy přiváděny do indukčnosti 16, která přivádí proud na výstupní svorku 12. Velikost výstupního napětí na svorkách 12 a 13 se řídí dobou sepnutí spínače 11. Spínač 11 je řízen tranzistorem 8 v režimu vede/nevede pomocí řídicího vstupu 113. Každý pracovní cyklus začíná náběžnou hranou synchronizačního impulsu X, přivedeného na vstup 14 pro synchronizační impulsy, který uvede výstup 53 klopného obvodu typu D 5 do stavu log 1 a způsobí otevření spínače 11. Proud indukčnosti 16 vzrůstá, rovněž tak výstupní napětí na výstupní svorce 12, až dosáhne hodnoty napětí referenčního vstupu 25 integrovaného stabilizátoru 2, kdy na jeho výstupu 26 napětí vzroste až do průrazu Zenerovy diody 3 a otevření prvního tranzistoru 4, který prostřednictvím nastavovacího vstupu 52 provede přechod výstupu 53 klopného obvodu typu D 5 na úroveň log 0 a tím též zapojení spínače 11. Podmínkou činnosti je, aby cyklus byl ukončen před příchodem dalšího synchronizačního impulsu. Na referenční vstup 25 integrovaného stabilizátoru 2 je přiváděno napětí z jeho výstupu 24 přes odporový vodič, sestávající z odporů 18a a 18b a kondenzátoru 19, který po připojení vstupního napětí na svorku 1 způsobí pozvolný nárůst napětí na referenčním vstupu 25. Výstupní napětí stabilizátoru roste pak rovněž paralelně, čímž je zamezeno nadměrnému růstu proudu pro nabití filtračního kondenzátoru 17 a případnému narušení činnosti zdroje nestabilizovaného napětí.

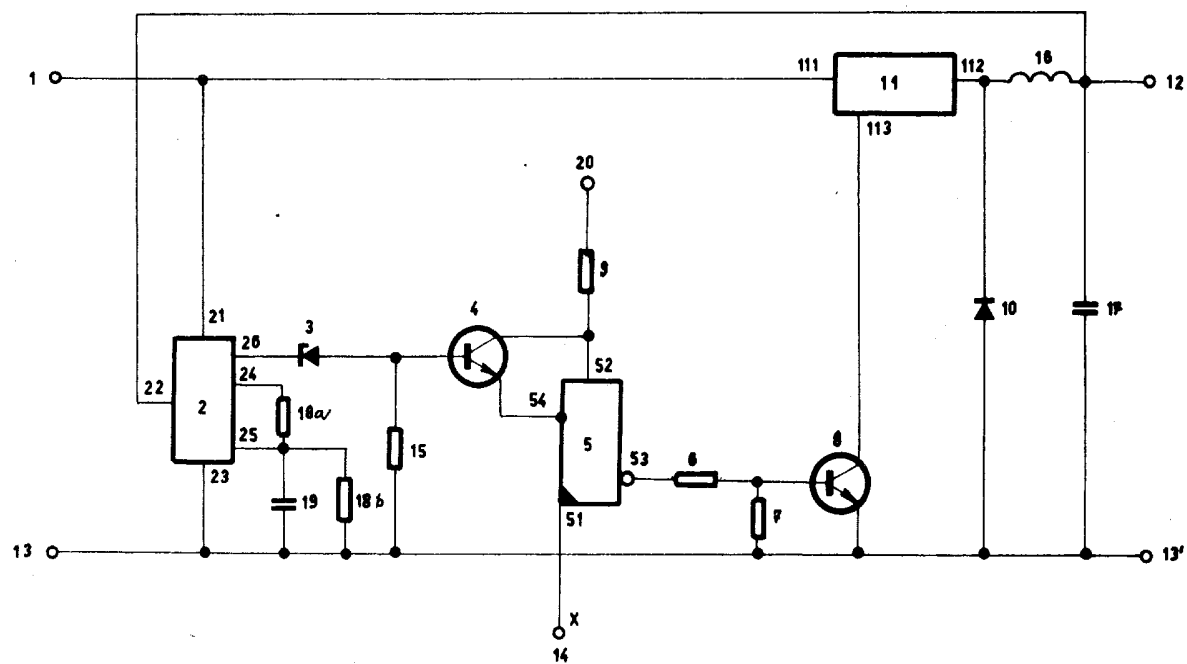
Vynálezu je možno využít v zařízeních výpočetní techniky.

PŘEDMĚT VYNÁLEZU

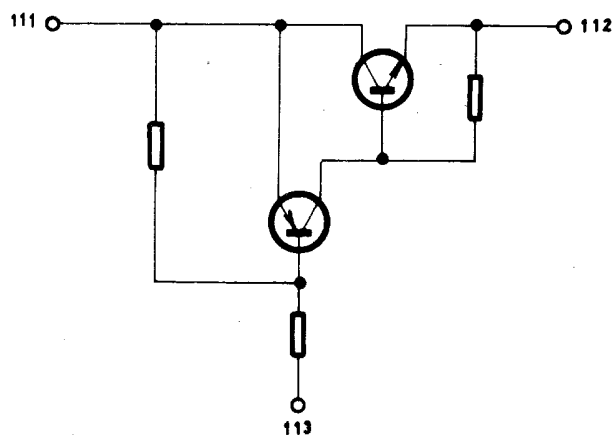
Impulsní stabilizátor napětí s vnější synchronizací vyznačený tím, že vstupní svorka impulsního stabilizátoru (1) je přes spínač (11) s pracovním vstupem (111) a výstupem (112) a přes indukčnost (16) spojena na výstupní svorku impulsního stabilizátoru (12), přičemž řídicí vstup (113) spínače (1) je spojen s kolektorem druhého tranzistoru typu NPN (8), jehož emitor je spojen se společnou svorkou (13) a báze na střed děliče sestávajícího z prvního odporu (6) a druhého odporu (7), přičemž druhý odpor (7) je spojen se společnou svorkou (13) a první odpor (6) je spojen s negovaným výstupem (53) klopného obvodu typu D (5), jehož hodinový vstup (51) je spojen se vstupem pro synchronizační impulsy (14), nastavovací vstup (52) klopného obvodu typu D (5) je spojen přes třetí odpor (9) na přívod pomocného napětí (20), dále na nastavovací vstup (52) spojen s kolektorem prvního tranzistoru typu NPN (4), D vstup (54) klopného obvodu D (5) je spojen se společnou svorkou (13), se kterou je rovněž spojen emitor prvního tranzistoru typu NPN (4) a přes čtvrtý odpor (15) jeho báze, která je dále spojena s anodou Zenerovy diody (3), jejíž katoda je spojena s výstupem (26) integrovaného stabilizátoru (2), jehož pracovní vstup (21) je připojen na pracovní vstup (111) spínače (11), řídicí vstup (22) na výstupní svorku impulsního stabilizátoru (12), společný vodič (23) je spojen se společnou svorkou (13), výstup referenčního napětí (24) integrovaného stabilizátoru (2) je přes pátý odpor (18a) spojen s jeho referenčním vstupem (25), který je dále přes paralelní spojení šestého odporu (18b) a zpožďovacího kondenzátoru (19) spojen se společnou svorkou (13), na kterou je připojena anoda diody (10) a první vývod filtračního kondenzátoru (17), přičemž katoda diody (10) je připojena na výstup (112) spínače (11) a druhý vývod filtračního kondenzátoru na výstupní svorku impulsního stabilizátoru (12).

1 výkres

226565



Obr. 1



Obr. 2