

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G11C 11/56

G11C 17/10

H01L 27/102



[12] 发明专利说明书

[21] ZL 专利号 98810574.8

[45] 授权公告日 2005 年 4 月 27 日

[11] 授权公告号 CN 1199193C

[22] 申请日 1998.8.28 [21] 申请号 98810574.8

[30] 优先权

[32] 1997.9.1 [33] NO [31] 973993

[86] 国际申请 PCT/NO1998/000264 1998.8.28

[87] 国际公布 WO1999/014763 英 1999.3.25

[85] 进入国家阶段日期 2000.4.26

[71] 专利权人 薄膜电子有限公司

地址 挪威奥斯陆

[72] 发明人 H·G·古德森 P·-E·诺达尔

G·I·莱斯塔德

审查员 谢 静

[74] 专利代理机构 中国专利代理(香港)有限公司

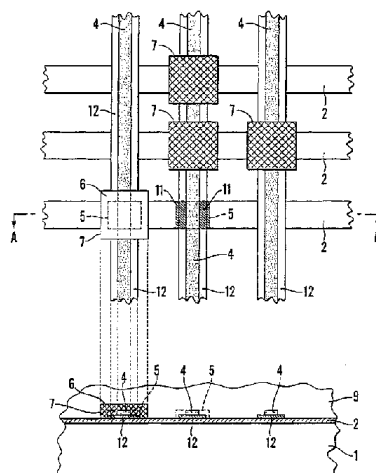
代理人 吴立明 叶恺东

权利要求书 4 页 说明书 14 页 附图 9 页

[54] 发明名称 只读存储器和只读存储器件

[57] 摘要

一种只读存储器形成为可在无源导体矩阵上电寻址，其中矩阵中两导体(2, 4)间的空间限定一个存储单元(5)。数据在存储单元中存储为阻抗值。存储单元(5)包括提供高阻抗的隔离材料(6)或一个或多个较好是具有各向异性导电特性的无机或有机半导体(9)。半导体材料(9)与矩阵中金属导体(2, 4)的界面构成二极管结。通过在存储单元中适当地设置各隔离材料(6)和半导体材料(9)，可以给出可电读取且对应于二进制或多值编码的逻辑值的确定阻抗值。一个或多个只读存储器(ROM)可设于半导体衬底(1)上，以完成只读存储器件，半导体衬底(1)上还包括驱动和控制电路(13)。该器件可以平面实现，或可以通过以水平层(15)层叠数个只读存储器(ROM)，并使它们通过寻址总线与衬底(1)连接立体实现。



1. 一种电可寻址非易失只读存储器, 包括: 多个存储单元 (5), 其写操作包含只读存储器制造工艺的一部分, 根据在存储器中永久性定义所写入或存储的数据的确定协议, 每个单元被永久性指定两种或更多种逻辑态中的一种, 还包括形成寻址用电极的电导体 (2, 4) 无源矩阵, 其中, 电导体无源矩阵包括在彼此间隔且平行的平面内的第一和第二电极结构, 每个平面内具有平行电极 (2, 4), 提供这种矩阵, 使各电极形成正交的 x 、 y 矩阵, 其中第一电极结构中的电极 (2) 包括矩阵的各列或 x 电极, 第二电极结构中的电极 (4) 包括矩阵的各行或 y 电极, 其中 x 电极 (2) 和 y 电极 (4) 交点间的至少一部分空间限定只读存储器的存储单元 (5), 其中至少设置有一种具有与所选导电电极材料有关的整流特性的半导体材料 (9), 和第一电隔离材料 (6), 其中与存储单元中电极 (2, 4) 电接触的半导体材料 (9) 在半导体材料和电极材料间的界面形成二极管结, 其中每种情况下的逻辑态由存储单元 (5) 的阻抗值给出, 所说阻抗值由半导体材料的阻抗特性或隔离材料的阻抗特性及二极管结的阻抗特性给出,

其特征在于, y 电极 (4) 设置于形成为形状和大小与 y 电极 (4) 相同的条形结构的第二电隔离材料 (12) 上, 并设置成与 x 电极 (2) 相邻作为矩阵的一部分, 半导体材料设置于各电极结构上, 于是存储单元 (5) 中的接触区 (11) 由分别沿 y 电极 (4) 的每个侧缘延伸的部分限定, 在那里 y 电极和存储单元 (5) 中的 x 电极 (2) 重叠, 利用覆盖存储单元的整个接触区 (11) 的半导体材料 (9) 的有源部分, 产生只读存储器中存储单元 (5) 的第一逻辑态, 二极管结包括存储单元的整个接触区, 利用被第一电隔离材料 (6) 覆盖的存储单元中的两电极结构, 产生只读存储器中所选存储单元 (5) 的第二逻辑态, 利用只覆盖部分接触区 (11) 的半导体材料 (9) 的有源部分, 产生只读存储器中存储单元 (5) 的一个或几个附加逻辑态, 从而存储于存储器中的数据可由多值编码的逻辑态表示, 所说一个或多个附加逻辑态由半导体材料的有源部分的大小和构成二极管结的那部分接触区的大小确定的阻抗值给出。

2. 根据权利要求 1 的只读存储器, 其中只读存储器构成一个二进制逻辑存储器, 其特征在于, 表示逻辑 0 或逻辑 1 的第一逻辑态由形成于存储单元 (5) 中的二极管的有效正偏电阻给出, 其中半导体材料 (9) 与 x 电极 (2) 和 y 电极 (4) 都接触, 相应地表示逻辑 1 或逻辑 0 的第二或附加逻辑态由设于存储单元 (5) 中的第一电隔离材料 (6) 的选定电阻值给出, 其中半导体材料 (9) 不与 x 电极 (2) 或 y 电极 (4) 接触。

3. 根据权利要求 2 的只读存储器, 其特征在于, 存储单元 (5) 中的所说第一电隔离材料 (6) 具有无限大的电阻值。

4. 根据权利要求 1 的只读存储器, 其中只读存储器形成为具有两个或多个附加逻辑态的多电平逻辑存储器, 其特征在于, 第一逻辑态由形成于存储单元 (5) 中的二极管的有效正偏电阻给出, 其中半导体材料 (9) 与 x 和 y 电极 (2, 4) 都接触, 附加逻辑态由设于存储单元 (5) 中的第一电隔离材料 (6) 的确定电阻值给出, 其中半导体材料 (9) 至多与 x 电极 (2) 或 y 电极 (4) 接触, 每种情况下所确定电阻值介于形成有二极管的存储单元 (5) 的有效正偏电阻和无限大之间。

5. 根据权利要求 1 的只读存储器, 其特征在于, 所选存储单元 (5) 中的第一电隔离材料 (6), 以整体或局部覆盖存储单元 (5) 中电极 (2, 4) 的分离层状隔离区 (7) 形式, 设于各电极结构之上, 取决于半导体材料的有源部分和/或后一种情况下的二极管结区的所选存储单元获得对应于多值编码的一个电平的逻辑态。

6. 根据权利要求 5 的只读存储器, 其特征在于, 半导体材料 (9) 整层设于各电极结构之上, 并在所选存储单元 (5) 中的隔离区 (7) 之上。

7. 根据权利要求 5 的只读存储器, 其特征在于, 半导体材料 (9) 设在各电极结构之上, 并与所选存储单元 (5) 中的隔离区 (7) 相邻, 从而半导体材料 (9) 和隔离区 (7) 在同一连续层内相互齐平。

8. 根据权利要求 1 的只读存储器, 其特征在于, 第一电隔离材料 (6) 以基本整层形式设于电极结构之上, 并且所选存储单元 (5) 中有去除部分 (8), 以便去除部分 (8) 整体或局部露出所选存

储单元(5)的电极(2, 4), 取决于半导体材料(9)的有源部分和后一种情况下二极管结区的所说存储单元获得对应于多值编码中一个电平的逻辑态。

5 9·根据权利要求8的只读存储器, 其特征在于, 半导体材料(9)整层设于电极结构和电隔离层(6)之上, 并与隔离层(6)的去除部分中电极结构接触。

10 10·根据权利要求8的只读存储器, 其特征在于, 半导体材料(9)设在电极结构之上, 并与所选存储单元(5)中的电隔离层(6)相邻, 从而半导体材料(9)和电隔离层(6)在同一连续层内相互齐平。

15 11·根据权利要求1的只读存储器, 其特征在于, 所选存储单元(5)中的半导体材料(9), 以整个或局部覆盖存储单元(5)中的电极(2, 4)的分离层状半导体区(10)的形式, 设于各电极结构之上, 取决于半导体材料(9)的有源部分和/或后一种情况下二极管结区的所说存储单元获得对应于多值编码中一个电平的逻辑态。

12·根据权利要求11的只读存储器, 其特征在于, 第一电隔离材料(6)整层设于各电极结构之上, 并在所选存储单元(5)中的半导体区(10)之上。

20 13·根据权利要求11的只读存储器, 其特征在于, 第一隔离材料(6)设于各电极结构之上, 并与所选存储单元(11)中的半导体区(10)相邻, 从而第一隔离材料(6)和半导体区(10)在同一连续层内相互齐平。

25 14·根据权利要求1的只读存储器, 其特征在于, 半导体材料(9)以基本整层的形式设于各电极结构之上, 并且所选存储单元(15)中有去除部分(17), 从而去除部分(17)整个或局部暴露所选存储单元(5)中的电极(2, 4), 取决于半导体材料(9)的有源部分和/或后一种情况下二极管结区的所说存储单元获得对应于多值编码中一个电平的逻辑态。

30 15·根据权利要求14的只读存储器, 其特征在于, 第一电隔离材料(6)整层设于各电极结构和半导体材料(9)之上, 并且隔离半导体层(9)的去除部分(17)中的各电极结构。

16·根据权利要求14的只读存储器, 其特征在于, 第一电隔离

材料(6)设于各电极结构之上,并与所选存储单元(5)中的半导体材料(9)相邻,从而第一隔离材料(6)与半导体层(9)在同一连续层内相互齐平。

5 17·根据权利要求1的只读存储器,其特征在于,半导体材料(9)是非晶硅。

18·根据权利要求1的只读存储器,其特征在于,半导体材料(9)是多晶硅。

19·根据权利要求1的只读存储器,其特征在于,半导体材料(9)是有机半导体。

10 20·根据权利要求19的只读存储器,其特征在于,所述有机半导体材料(9)是共轭聚合物。

21·根据权利要求1的只读存储器,其特征在于,半导体材料(9)是各向异性导体。

15 22·根据权利要求1的只读存储器,其特征在于,半导体材料(9)包括一种以上的半导体。

23·根据权利要求1的只读存储器,其特征在于,半导体材料(9)被加入导电材料或与导电材料结合。

24·根据权利要求1的只读存储器,其特征在于,半导体材料(9)、第一电隔离材料(6)和电极结构形成为薄膜。

20 25·一种包括权利要求1-24的一个或多个只读存储器(ROM)的存储器件,其特征在于,只读存储器(ROM)设于半导体材料的衬底(1)上或半导体材料的衬底(1,3)之间,并通过衬底与用于驱动和寻址的驱动和控制电路(13)连接,所述驱动和控制电路(13)集成于衬底(1)或衬底(1,3)中,并利用与衬底材料适应的半导体技术实现。

25 26·一种包括权利要求1-24的两个或多个只读存储器的存储器件,其特征在于,只读存储器按层层叠,以提供立体存储器件,立体存储器件设于半导体材料的衬底(1)上或半导体材料的衬底(1,3)之间,并通过衬底与用于驱动和寻址的驱动和控制电路(13)相连,所述驱动和控制电路(13)集成于衬底(1)或衬底(1,3)上,并利用与衬底材料相适应的半导体技术实现。

只读存储器和只读存储器件

5 本发明涉及电可寻址非易失只读存储器，该存储器包括多个存储单元，其写操作是只读存储器制造工艺的一部分，根据存储器永久性定义所写入或所存储的数据的确定协议，每个单元被永久性指定两种或更多种逻辑态中的一种，还包括形成寻址用电极的电导体无源矩阵，其中，电导体无源矩阵包括在彼此间隔且平行的平面内的
10 第一和第二电极结构，每个平面内具有平行电极，提供这种矩阵，使各电极形成正交的 x 、 y 矩阵，其中第一电极结构中的电极包括矩阵的各列或 x 电极，第二电极结构中的电极包括矩阵的各行或 y 电极，其中 x 电极和 y 电极交点间的至少一部分空间限定只读存储器的存储单元，其中至少设置有一种具有与所选导电电极材料有关的整流特性的半导体材料，和第一电隔离材料，其中与存储单元中电极电接触的半导体材料在半导体材料和电极材料间的界面形成二极管结，其中每种情况下的逻辑态由存储单元的阻抗值给出，所说阻抗值由半导体材料的阻抗特性或隔离材料的阻抗特性及二极管结的阻抗特性给出。

20 本发明还涉及包括本发明的一个或多个只读存储器的存储器件，及包括本发明的两个或多个只读存储器的存储器件。

平面上数据存储位置或位点的矩阵寻址，是用适量电寻址线获得大量可存取存储位置的一种简单有效的方式。在方形 x 、 y 矩阵中， x 方向和 y 方向各有 n 条线，存储位置数换算为 n^2 。目前，这种基本原理以按一种形式或另一种形式在固态存储装置的大量不同实施例中实现。其中，存储位置包括通过矩阵中的交点及一般为电荷存储器件的存储元件与外部通信的简单电子电路。即使这种装置技术上和商业上非常成功，但它们仍存在一些缺点，特别是每个存储位置都具有一种导致成本增加和数据存储密度降低的复杂结构。在所谓的易失存储装置的该大子类中，电路必须一直保持电流供应以保持存储的信息，伴随而来的是产生热量和电功耗。另一方面，非易失装置避免了这种问题，但代价是存取和开关时间减少及功耗增大复
25
30

杂性提高。

5 现有技术提供了大量无源矩阵中电寻址的半导体只读存储器的例子。美国专利 4099260 (Lynes 等人) 公开了一种制造成大规模集成器件的半导体只读存储器 (ROM), 其中一种导电类型的自隔离位线表面区形成于半导体衬底中, 直接处于相反导电类型的本体区中。与本体区相同导电类型的沟道停止区形成在两位线区之间的间隔中。位于位线区上且与之垂直的金属化字线形成为通过隔离层与位线隔离。存储单元包括肖特基二极管。这类二极管将形成在或不形成在字线和位线的每个交点处, 这取决于制造期间是否在隔离层中
10 形成开口, 以便字线与位线的轻掺杂部分接触。据说这类 ROM 具有小面积、高速度、低功耗和低成本。

另外, 美国专利 4400713 (Bauge & Mollier) 中有一种例如肖特基二极管和晶体管等半导体元件按矩阵形式集成于芯片上的所谓器件。这种矩阵可以定制设计, 以提供要求的功能。例如, 它可以用作可编程逻辑阵列 (PLA) 中的 AND 或 OR 矩阵, 或用作据说在存储
15 密度和功耗方面具有较好特性的只读存储器。具有某种程度上不同设计的平行金属电极的第一电极结构设置于例如 P 型半导体衬底上。在半导体衬底上提供氧化层, 并在氧化层中形成开口, 以便通过金属线提供阳极接触和阴极接触, 这些金属线构成电极矩阵中的第一金属级。两个 n^+ 区位于阴极接触下。这些区延伸到下面的集电层, 于是形成肖特基二极管。在第一金属级或电极级之上, 提供隔离层, 隔离层上提供例如包括垂直的第二电极结构的第二金属级。穿过隔离层的开口确保与矩阵中各个元件中包括的这样一组的阴极接触接
20 触。

25 最后, 美国专利 5272370 (French) 中有一种基于形成在玻璃或另一基片上的层叠薄膜中的开放式和封闭式存储单元矩阵的薄膜 ROM 器件。每个封闭存储单元包括一薄膜二极管, 可以利用例如氢化非晶硅等半导体膜的叠层形成具有不同导电特性的二极管, 其中各膜具有不同的导电类型。因而, ROM 矩阵中的信息量可增大。然后, 可以
30 根据某种制造协议, 将每个形成有二极管结构的存储元件设定为不同逻辑电平。在存储元件没有二极管结构或半导体被隔离层覆盖从而不形成电极接触的情况下, 存储元件可用于形成确定的第一逻

辑电平，例如逻辑 0。

即便通过在封闭电极接触中提供二极管结，上述现有技术器件都以公知方式实现了无源矩阵中的电寻址，但由于利用不同类型的半导体，某种程度上说具有相对高的复杂性。然而，在以上提到的最后一篇出版物（美国专利 5272370）中所公开的 ROM 器件中，矩阵中可能存储两种以上的逻辑值，但预先建议要使用不同二极管类型，因此，要求在具有二极管结的位点使用数层不同掺杂的半导体层。

因此，本发明的主要目的是提供一种只读存储器或 ROM，允许对只读存储器中的各个存储单元进行无源矩阵中的电寻址，并且不需要刷新，以保持存储单元中存储的数据，同时该只读存储器能够利用如半导体和薄膜技术中所用的公知技术和方法简单且便宜地实现

具体说，本发明的目的是提供一种基于使用例如聚合物材料等有机材料的非易失只读存储器，导体、隔离和半导体材料都可以利用薄膜技术实现，某种程度上可以提供更灵活的技术解决方案，尤其是与使用结晶无机半导体的情况相比，可以大幅度降低成本。

另外，还有一目的是提供一种只读存储器，允许预定的存储单元或存储位置能多电平编码。

本发明最后一目的是提供一种只读存储器，可以用于实现立体的只读存储器件。

本发明的这些和其它目的及优点可利用一种只读存储器实现，该只读存储器的特征在于：y 电极设置于形成为形状和大小与 y 电极基本相同的条形结构的第二电隔离材料上，并设置成与 x 电极相邻作为矩阵的一部分，半导体材料设置于各电极结构上，于是存储单元中的接触区由分别沿 y 电极的每个侧缘延伸的部分限定，在那里 y 电极和存储单元中的 x 电极重叠，利用覆盖存储单元的整个接触区的半导体材料的有源部分，产生只读存储器中存储单元的第一逻辑态，二极管结包括存储单元的整个接触区，利用被第一隔离材料覆盖的存储单元中的两电极结构，产生只读存储器中所选存储单元的第二逻辑态，利用只覆盖部分接触区的半导体材料的有源部分，产生只读存储器中存储单元的一个或几个附加逻辑态，从而存储于存储器中的数据可由多值编码的逻辑态表示，所说一个或多个附加逻

辑态由半导体材料的有源部分的大小、构成二极管结的那部分接触区的大小所确定的阻抗值给出。

5 根据本发明的第一存储器件的特征在于，只读存储器设于半导体材料的衬底上或半导体材料的两衬底之间，通过衬底与用于驱动和寻址的驱动和控制电路相连，所说驱动和控制电路集成于衬底或两衬底上，并利用与衬底材料相适应的半导体技术实现；根据本发明的第二存储器件的特征在于，只读存储器以各水平层层叠，以提供立体存储器件，立体存储器件设于半导体材料的衬底上或半导体材料的两衬底之间，通过衬底与用于驱动和寻址的驱动和控制电路相
10 连，所说驱动和控制电路集成于衬底或两衬底上，并利用与衬底材料相适应的半导体技术实现。

其中根据本发明的只读存储器构成一个二进制逻辑存储器，较好是，表示逻辑 0 或逻辑 1 的第一逻辑态由形成于存储单元中的二极管的有效正偏电阻给出，其中半导体材料与 x 电极和 y 电极都接触，
15 相应地表示逻辑 1 或逻辑 0 的第二或附加逻辑态由设于存储单元中的第一电隔离材料的所选电阻值给出，其中半导体材料不与 x 电极或 y 电极接触，存储单元中的所说隔离材料较好是具有无限大的电阻值。

其中根据本发明的只读存储器形成为具有一个或多个附加逻辑态的多电平逻辑存储器，较好是，第一逻辑态由形成于存储单元中的二极管的有效正偏电阻给出，其中半导体材料与 x 电极和 y 电极都接触，附加逻辑态由设于存储单元中的第一电隔离材料的确定电阻值给出，其中半导体材料至多与 x 电极或 y 电极接触，每种情况下所选定的电阻值介于形成于二极管中的存储单元的有效正偏电阻和
20 无限大之间。

在根据本发明第一实施例的只读存储器中，所选存储单元中的第一电隔离材料，以整体或局部覆盖存储单元中各电极的分离的层状隔离区形式，设于各电极结构之上，取决于半导体材料的有源部分和/或后一种情况下二极管结区的所选存储单元，获得对应于多值编
30 码的一个电平的逻辑态。该实施例中的半导体材料较好是整层设于各电极结构之上，而且在所选存储单元中的隔离区之上，或者，半导体材料设于各电极结构之上，并与所选存储单元中的隔离区相邻，

从而半导体材料和隔离区在同一连续层内相互齐平。

5 在本发明第二实施例的只读存储器中，第一电隔离材料以整层的形式设于各电极结构之上，所选存储单元中有去除部分，以便去除的部分整体或局部露出所选存储单元的各电极，取决于半导体材料的有源部分和/或后一种情况下二极管结区的所说存储单元获得对应于多值编码中一个电平的逻辑态。该实施例中的半导体材料较好是可以整层设于各电极结构之上和隔离层之上，而且与隔离层的去除部分中电极结构接触。或者，半导体材料可以设于各电极结构之上，并与所选存储单元中的隔离层相邻，从而半导体材料和隔离层在同一连续层内相互齐平。

10 在本发明第三实施例的只读存储器中，所选存储单元中的半导体材料以整层或局部覆盖各单元中的各电极的分离层状半导体区的形式，设于各电极结构之上，取决于半导体材料的有源部分和/或后一种情况下二极管结区的所选存储单元，获得对应于多值编码的一个电平的逻辑态。该实施例中的第一隔离材料较好是整层设于各电极结构之上，而且在所选存储单元中的各半导体区之上，或者第一隔离材料设于各电极结构之上，并与所选存储单元中的半导体区相邻，以便第一隔离材料和各半导体区在同一连续层内相互齐平。

20 在本发明第四实施例的只读存储器中，半导体材料以基本整层的形式设于各电极结构之上，并在所选存储单元中有去除部分，以便去除部分整个或局部露出所选存储单元中的各电极，取决于半导体材料的有源部分和/或后一种情况下二极管结区的所说存储单元，获得对应于多值编码的一个电平的逻辑态。该实施例中的第一电隔离材料较好是整层设于各电极结构和半导体材料之上，并且隔离半导体材料的去除部分中电极结构，或者第一隔离材料设于各电极结构之上，并与所选存储单元中的半导体层相邻，以便第一隔离材料和半导体层在同一连续层内相互齐平。

最后，根据本发明，半导体材料较好是非晶硅、多晶硅或有机半导体，所说有机半导体较好是共轭聚合物。

30 根据本发明，半导体材料可以是各向异性导体。半导体材料较好是包括一种以上的半导体，或也可以加入或与导电材料结合。

半导体材料、隔离材料和电极结构较好形成为薄膜。

下面将结合各附图更详细地介绍本发明的背景及其实施例的各种例子。

图 1 示意性展示了具有设于底板间或衬底间的无源电极矩阵的存储器件的一般实施例，

5 图 2 是这种矩阵中会产生的寄生电流环路的示意例，

图 3a 是本发明第一实施例的只读存储器的平面图和沿线 A-A 取的剖面图，

图 3b 是沿该实施例的第二变形中的线 A-A 取的图 3a 的只读存储器的剖面图，

10 图 4a 是本发明第二实施例的只读存储器的平面图和沿线 A-A 取的剖面图，

图 4b 是沿该实施例的第二变形中的线 A-A 取的图 4a 的只读存储器的剖面图，

15 图 5a 是本发明第三实施例的只读存储器的平面图和沿线 A-A 取的剖面图，

图 5b 是沿该实施例的第二变形中的线 A-A 取的图 5a 的只读存储器的剖面图，

图 6a 是本发明第四实施例的只读存储器的平面图和沿线 A-A 取的剖面图，

20 图 6b 是沿第二实施例的第二变形中的线 A-A 取的图 4a 的只读存储器的剖面图，

图 7a 是图 3a 中实施例的存储单元的多电平编码的例子，

图 7b 是图 4a 中实施例的存储单元的多电平编码的例子，

图 8a 是图 5a 中实施例的存储单元的多电平编码的例子，

25 图 8b 是图 6a 中实施例的存储单元的多电平编码的例子，

图 9 是穿过本发明第一只读存储器件的剖面图，及

图 10 是穿过本发明第二只读存储器件的剖面图。

下面更具体地讨论本发明的一般性背景。图 1 中示出了一般性的矩阵寻址系统，其中例如 m 个导线 2 相互间隔，并在 x 方向延伸，
30 例如 n 个重叠导线 4 在 y 方向延伸，分别按正交 x 、 y 电极矩阵形成第一和第二电极结构。 x 电极 2 和 y 电极 4 设置地彼此相当靠近，从而提供几何上很好限定的重叠区或两电极间的交点。每个交点附近

和之间的空间大概由根据这些交点处交叉的 x 电极和 y 电极的宽度给出的重叠区限定，包括以下将表示为存储单元 5 的那些，见图 2。存储单元 5 中，各 x 和 y 电极 2、4 的相互重叠区表示为存储单元的接触区。根据本发明，数据作为一个阻抗值存储在每个存储单元中，
5 例如每个交点处 x 和 y 电极间的电阻值。每个交点或存储位置的逻辑态通过测量存储单元的彼此交叉的 x 电极和 y 电极间的电阻抗发现。

与公知的电流寻址和矩阵形存储系统明显不同，在存储单元中没有分立有源电路元件的情况下，本发明允许使用纯无源电寻址。众所周知，在无源矩阵中使用具有存储单元的电子存储器受到了电极
10 矩阵中另外的电流路径或寄生电流路径的拖累。图 2 中示出该问题，图中由较细的装订线表示通过寻址电极 m_k 、 n_i 间交点给出的存储单元 S_{ki} 产生的另外的电流路径，其到达相邻的存储单元。在矩阵的尺寸即乘积 $x \cdot y$ 增大时，寄生电流问题也放大。如果每个交点处的存储元件具有纯电阻阻抗，则会造成写操作中，电阻差被通过另外的
15 电流路径泄漏的电流所掩盖，例如图 2 所示。如果每个交点处的电连接具有高度非线性电流电压特性，则寄生电流问题可能会减轻，或完全消除。这可以按所属领域公知的已提出的方式，即通过在每个交点处提供有阻抗或电阻的串联整流二极管，十分简单地实现。

本发明的主要目的是以简单、便宜、可靠、同时允许使可控阻抗形式的合适存储结构的方式，形成这种二极管网络。根据本发明， x 和 y 电极较好是可以包围一层例如薄膜结构的半导体材料。具体说，
20 该半导体材料较好是 thiophene 或 PPV 型共轭聚合物。通过相对于半导体材料选择合适的电极材料，可以在电极-半导体界面得到二极管结，该二极管可以具有非常好的整流特性。简单的线性化分析表明，可以没有由寄生电流造成的失真或噪声地寻址的电极交点即存储单元的数量，约等于每个交点处的二极管整流比，即，在给定的偏置电压下正和反向电流间的关系。

如图 1 中所例示的，其中具有有限电阻的连续材料层在电极矩阵的交点之间的间隔中延伸的无源矩阵存储器的另一基本问题是，甚至
30 在每个交点处完美整流的电流也会在这些间隔中的电极线 2、4 间流动。即便这些间隔中的路径长度比它们在交点处即存储单元中更

长，并且电极结构间的层极薄，具有大表面电阻，许多这种电流路径的综合效应对所测量的阻抗也是有害的，因此，最后要设定交点数量的上限，及可以在无源矩阵中实现的存储单元数量的上限。

5 通过使膜的导电性高度地各向异性，即，在要求的电流方向具有高导电性，其它方向具有低导电性，可以避免最不希望的串扰。在图 1 的情况下，这相当于垂直于矩阵平面具有高导电性，在矩阵平面内具有低导电性。具有这种特性的聚合物组分已有文献记载，例如，应用物理学报，第 68 卷，2: 147-149 (1996)，M. Granström 和 O. Inganäs 的论文“聚合物混合光发射二极管的白光发射”，已
10 转让给本申请人的申请号为 973390 的 NO 专利申请中公开了电极装置和以其为基础的器件。

从如图 1 所示的公知的基本结构开始，其中 x 和 y 电极 2、4 设置于各向异性薄膜的每一侧上，电极交点处具有高整流比，数据可以通过在所选交点处的二极管间控制地淀积电隔离材料被编码，下
15 面将结合图 3a 更详细介绍这一切。如果这种所选交点具有无限大电阻，则每个交点或每个存储单元可以例如利用正向偏压被二进制编码，这种正向偏压在 $R = R_F$ 时给出逻辑 1，其中 R_F 是该交点处二极管的有效正向偏置电阻，在 $R = \infty$ 时，给出逻辑 0，其中有意在交点处插入无穷大电阻。通过利用较大范围的电阻值，可以获得较大的数
20 据存储容量，等效于存储于每个存储单元中的几位，例如电阻值为 $R_1, R_2, R_3, \dots, R_F < R_1 < R_2 < R_3 < \infty$ 。

下面将结合图 3-8 介绍根据本发明各实施例的只读存储器的各实例。在这些实施例中，采用一种在制造中简化调节任务并具有数个优点的特定寻址几体形状。这些实施例不同于在并列的相同日期
25 申请的国际申请 PCT/NO/9800263 中介绍的那些实施例，上述申请与本申请具有相同优先权基础，这些实施例中半导体材料和隔离材料不以夹层结构设于两电极结构之间，而代之以设于以桥式结构设置的各电极结构之上，例如从图 3a 和 3b 可以看出。这里每个 y 电极设于电隔离或介质材料条 12 上，所说电隔离或介质材料条 12 的
30 形状和大小基本上与 y 电极 4 相同，并靠在设成与 y 电极 4 正交的 x 电极 2 上，从而使 x 电极和 y 电极 2、4 间没有物理或电接触。

图 3a 分别以平面图和剖面图示出了本发明第一实施例的只读存

存储器，其中电极 2、4 设成桥式结构。在 X 和 y 电极 2、4 间的交点限定的存储单元 5 上，利用设于各电极结构之上的所选存储单元中的作为分离层状隔离区 7 的第一隔离材料 6 编码数据。半导体材料 9 设于带有电极 2、4 的各电极结构和隔离区 7 之上，并将只在不存在隔离区 7 的地方，与存储单元 5 中的电极 2、4 接触。接触区 11 由存储单元 5 中 y 电极 4 上各侧缘上的区表示，这种情况下给出其阻抗值的半导体材料的有源区，从 y 电极 4 通过半导体材料 9 延伸为与 x 电极 2 接触。为简便起见，从图 3a 中的平面图中略去了半导体材料，该半导体材料较好可以是各向异性半导体材料，但在例如存储单元间的距离不是很小，即存储密度低的地方，半导体材料较好是各向异性导电的半导体材料。在图 3a 实施例的一个变形中，半导体材料 9 设于露出的电极 2、4 之上，并与隔离区 7 相邻，从而隔离区 7 的表面和半导体材料 9 相互齐平，如图 3b 所示。因此，可以减小衬底 1、3 间的距离，没有什么能妨碍电极 4 靠在自然为电隔离的衬底 3 上。

在输入将要存储于图 3a 所示实施例的只读存储器中的数据时，也可以使用多电平编码，以后将结合图 7a 更详细地作介绍。

图 4a 示出了本发明第二实施例的只读存储器。这里，代之以通过利用设于各电极结构之上的基本整层电隔离材料 6 的隔离区 7 编码存储单元，但所选存储单元 5 中有去除部分 8。一整层半导体层 9 设于隔离层 6 之上，并将只与隔离层 6 的去除部分 8 处存储单元 5 中的电极 2、4 接触。接触区 11 以与图 3a 实施例中相应的方式形成。为了简便起见图 4a 的平面图中也省略了半导体层 9。图 4a 的实施例中，半导体层 9 也可以只设于去除部分 8 中，从而使其与隔离层 6 的表面相互齐平，如图 4b 所示。去除部分 8 然后形成隔离的存储单元 5，因此这些存储单元中的半导体材料不必是各向异性半导体材料，但在半导体材料不在暗电流 (blind current) 或本体电流可以通过两存储单元之间的地方形成连续层时，半导体材料较好可以具有各向同性的导电特性。另外，这里电极 4 也可以靠在电隔离衬底 3 上。那么，自然 y 电极表面也会与半导体材料和第一隔离材料表面齐平。在图 4 所示实施例中，也可以实现多电平编码，这将在以后结合图 7b 作更详细的介绍。

图 5a 示出了本发明第三实施例的只读存储器。它不同于先前的两个实施例，其中利用以半导体区 10 形式设置于所选存储单元 5 中的半导体材料 9，例如编码第一逻辑值，而第一隔离材料 6 基本整层设置于半导体区 10 和开放式存储单元 5 之上。为简便起见，图 5a 的平面图中也省略了该层。在两存储单元 5 之间不存在暗电流或本体电流时，半导体区 10 通过隔离材料 6 相互隔离，因此可以是各向异性导电的半导体材料。如前所述，接触区 11 限定半导体区的有源部分，所说有源部分自然从 y 电极的各侧缘延伸到与存储单元中的底层 x 电极接触。在图 5a 的实施例中，隔离材料也可以设置成与半导体区 10 的表面齐平，如图 5b 所示，并且 y 电极 4 靠在衬底 3 上。图 5b 的实施例从功能上和几何形状上都不同于图 4b 的实施例。但在图 4b 的实施例中，首先淀积带有去除部分 8 的隔离层 6，然后，例如通过首先在隔离层 6 和去除部分 8 上整层设置，然后削去，使之只存在于去除部分 8 上，在去除部分 8 上淀积半导体材料 9。然而，在图 5b 的变形实施例中，半导体材料 9 首先淀积成半导体区 10，然后隔离层 6 基本整层淀积在半导体区 10 和其余开放式存储单元之上，此后，进行削除直到与半导体区 10 齐平，如图 5b 所示。

图 5a 的实施例中，也可以使用多电平编码，例如以下将结合图 8a 讨论的。

图 6a 示出了本发明第四实施例的只读存储器。这里，半导体材料 9 作为基本一整层淀积于各电极结构上，但所选存储单元 5 具有去除部分或窗口 17，从而在设置了半导体材料 9 且存在接触区 11 的存储单元中只获得二进制编码的第一逻辑态，同时在位于半导体材料的去除部分的存储单元中获得另一逻辑态。然后，在半导体材料上，淀积基本一整层第一隔离材料 6，然而，为了简便起见，图 6a 的平面图中省略了该第一隔离材料。另外，这里该隔离材料可以只淀积于半导体材料的去除部分 17 中，从而隔离材料 6 的表面与半导体层 9 的表面齐平，如图 6b 所示，而 y 电极 4 同时可以很好地靠在隔离衬底 3 上。容易看出，图 6b 的实施例的几何形状和功能与图 3b 的实施例类似，不同的仅在于半导体材料 9 和隔离材料 6 的设置顺序。

另外，图 6a 的实施例中，也可以使用多电平编码，下面将结合

图 8b 作更详细地介绍。

如上所述，图 3-6 的实施例允许在预选的存储单元中对数据进行多值编码。这种情况下，建议使用例如共轭聚合物形式的具有各向异性导电性质的半导体材料。半导体材料在接触区 11 中，分别与 x 电极和 y 电极接触，所说接触区 11 分别定位成在 y 电极与 x 电极交叉处，沿 y 电极的各侧缘。因此，每个存储单元包括两个接触区，并具有有源部分，所说有源部分延伸穿过半导体材料，并沿其侧缘在 y 电极间延伸，到达 x 电极宽度 w 的至少一部分 Δw 上的 x 电极。然后，通过调节接触区的长度，使上述存储单元的阻抗值介于最大值例如无穷大和与二极管正向偏压有关的值之间，从而进行存储于存储单元中的数据的多电平编码。

实际上，这可以通过利用存储单元中的隔离区 7，只覆盖存储单元中电极交点处 x 电极和 y 电极 2、4 的一部分进行。因此，接触区暴露于未示出的半导体材料 9，例如从对应于图 3a 中的实施例的图 7a 可以看出，但利用预选存储单元的多电平编码。图 7b 对应于图 4a 中的实施例，它不同于图 7a 中的实施例，其中隔离材料 6 不以隔离区 7 的形式设置，而是作为带有去除部分或窗口 8 的整层，其中未示出的半导体材料设置成，在位于半导体材料下且沿 y 电极 4 各侧缘的接触区 11 处，与存储单元中的 x 电极和 y 电极 2、4 接触，从而半导体材料的有源部分与宽度 Δw 小于 x 电极宽度 w 的接触区上的电极 2、4 接触。

如果半导体材料再次以半导体区的形式设于存储单元之上，则获得图 8a 所示的接触区 11，其宽度 Δw 只是 x 电极 2 的宽度 w 的一部分。半导体 9 的有源部分在接触区 11 中的电极 2、4 间延伸。该实施例对应于图 5a 中的实施例。以相同方式在对应于图 6a 实施例的图 8b 中的半导体材料 9 中，提供去除部分或窗口 17，从而再次得到其宽度 Δw 小于 x 电极的宽度 w 的接触区 11。

然后，通过分别调节隔离区 7、半导体区 10 或分别位于隔离材料 6 中和半导体材料 9 中的去除部分 8、17 的几何形状，存储单元中数据的编码可以以几个电平进行。

应理解，区 7、10 和去除部分 8、17 可以具有不同于图 7a、b、和 8a、b 所示形状的形状。例如可以将所说各区和去除部分构图成

为分别获得条形和槽形，但仍被设计成可以获得提供多值逻辑编码中的希望电平的接触区 11。

在各电极结构上提供半导体材料带来了数个明显的优点。第一，可以在整层施加半导体材料之前，利用半导体技术中公知的方法和
5 设备，淀积第一电极矩阵及第一隔离材料 6 和隔离条 12。于是，可以在相同衬底上，按高精度一层接一层进行大量调节，并且由于不必以高相互定位精度按夹层结构结合衬底 1 和 3，所以避免了调节中的重要步骤。第二，带有各 x 电极和 y 电极 2、4 的各衬底可以制成半成品，即，没有隔离材料 6 和半导体材料 9。这种半成品可以储
10 存起来，等待数据编码和最后的处理。在图 6 的实施例中，衬底例如可以制成结晶硅。如从已转让给本申请人的 NO 专利申请 973782 可知道的，可以选择单片结构，提供互连、逻辑功能、信号传输、放大等的有源电路可以制于硅衬底中，并直接与同一衬底上的 X 和 y 电极相连。可以利用顺序工艺步骤完成远离最上层半导体层的整个
15 结构，利用半导体处理的标准技术不难实施所说工艺步骤。最上层半导体层是整层施加的。所用半导体材料必须具有合适的整流和导电性，同时希望本体成本低、工艺简单、寿命长等，并且必须获得与各电极结构的最佳接触。半导体材料例如可以是 PPV 或 thiophene 型的共轭聚合物。或者，可以使用非晶硅或多晶硅。在半导体材料为共轭聚合物时，可以得到特别简单且便宜的方案，所说共轭聚合物可以利用医生刮刀或旋涂、浸涂或弯液涂 (meniscus coating)
20 涂敷。

这里，应注意，使用多值编码数据对在读取存储单元中的阻抗值时的判断有较高要求，并且如果存在着本体和寄生电流掩盖阻抗值信号的危
25 险，可以增大每个电极结构中电极 2、4 间的距离及存储单元 5，或在分别示于图 4b 和图 5b 中的实施例变形的情况下，可以使用多值编码，这容易使存储单元设置成具有大面积密度，并保持读取例如按两位码存储的数据所必需的判断，即在由存储单元中完全掩蔽的接触区和完全暴露的接触区分别给出的码电平间有两个
30 电平。然而，建议例如利用三或四位编码，可以增大编码中电平的数量。后者由十六个电平表示，因此，如果用常规微光刻方法制造存储单元，则这种方式会产生尺寸和可实现的间距问题。

有利的是，由如现有技术所公知的例如按层设置的几种半导体形成半导体材料，可以获得特定类型的二极管，例如所属领域公知的，或者改变阻抗特性。为相同目的，半导体材料还可以与导电材料结合或其中附加导电材料。

5 根据本发明的一个或多个只读存储器 ROM 较好是设置于例如硅构成的半导体衬底 1 上。在该衬底中或按兼容的半导体技术与之集成，可以为只读存储器提供驱动和控制电路 13。图 9 示出了一个实施例，其中四个只读存储器 ROM 例如设置于带有集成的驱动和控制电路 13 的硅衬底 1 上。

10 代替以平面结构设置只读存储器，还可以按层垂直设置它们，例如如图 10 所示。也可以采用例如集成有驱动和控制电路 13 的硅半导体衬底 1。沿这类层叠存储器件的侧缘，可以设置寻址和驱动总线 14，用于连接各电极结构即电极矩阵中的各电极与硅衬底中的驱动和控制电路，如图 7 所示，图 7 中示出了层叠只读存储器 ROM $15_1 \dots 15_n$ 的实施例，这些存储器彼此间通过例如陶瓷等隔离层 $16_1 \dots 16_n$ 隔开

15
。根据本发明的只读存储器和只读存储器件较好是可以与如一般用于个人计算机的标准接口兼容的卡片格式实现。实际上，只读存储器件中的只读存储器可利用公知的薄膜技术实现，只读存储器件可与硅衬底集成，表现为混合器件。实际上，已证明本发明的只读存储器的电极结构和存储单元的厚度最多为几微米，实际上，利用本技术每平方微米至少有两个存储单元。因此，具有一个存储层且面积为 1 平方厘米的只读存储器可以用二进制编码存储 25Mbyte。使用某种程度上似乎很实际的两位或四位编码，自然可以相应地增大
20 数据存储密度。推测另外减小存储单元的尺寸，从而以此方式可以使存储密度增大四倍是现实的。因此，每个只读存储器可以存储数百 Mbyte，自然，数据存储密度与立体构成的只读存储器件的叠层的层数成比例地增大。

25 与个人计算机所用的标准卡式接口或还原声和图像材料的回放设备用的译码装置一起，可以使用本发明的只读存储器作为通常存储于介质例如 CD-ROM 等介质中的源材料的数据载体。

30 可以利用制造工艺并与之集成实现对本发明只读存储器的写入即

- 5 5 数据输入和编码。较好是利用公知的薄膜技术和光刻法制造该只读存储器。基本上所有材料都可以整层提供，电极结构及掩蔽区和去除部分（窗口）都利用光掩模和腐蚀形成。然后，通过根据预定协议定位和使掩模的掩蔽区或窗口形成一定尺寸，借助掩模区或窗口的编码光掩模，进行数据的写入，每个存储单元都可以被正确地编码。对于制造大量带有相同源信息例如音乐或电影的程序材料的只读存储器来说，容易实现这种处理。

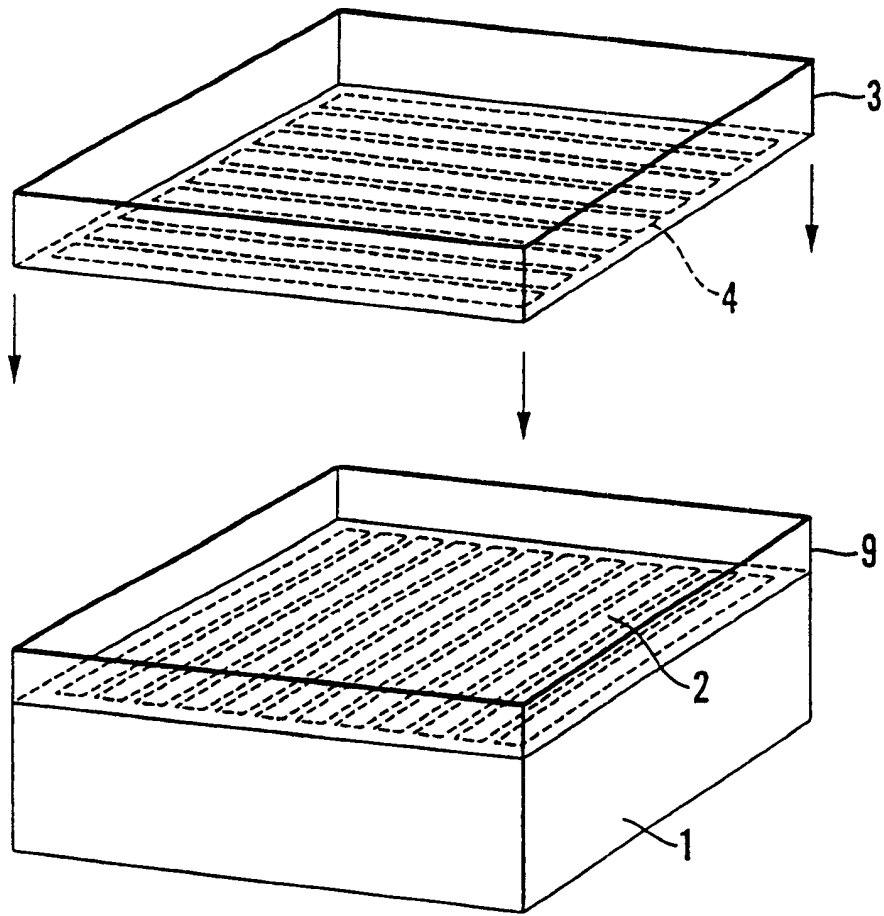


图 1

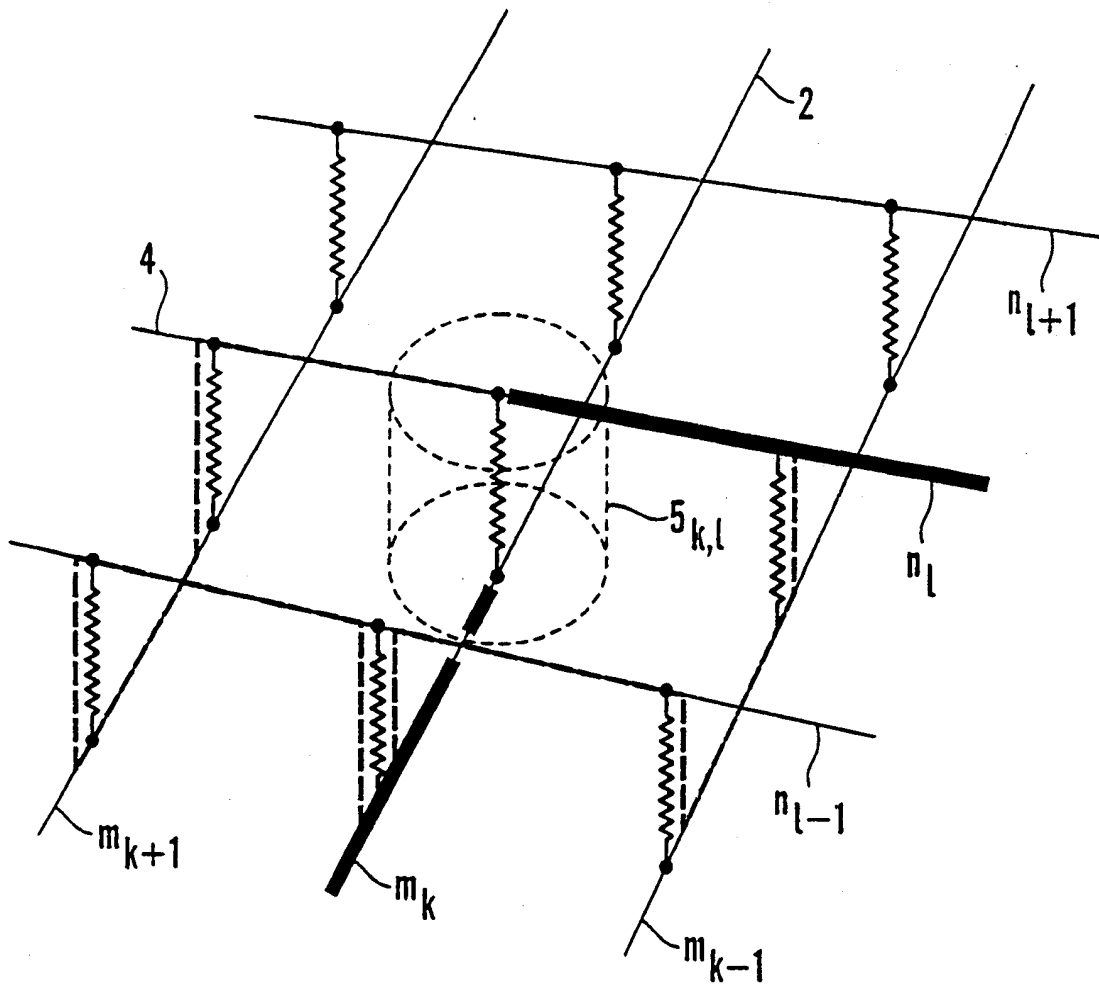


图 2

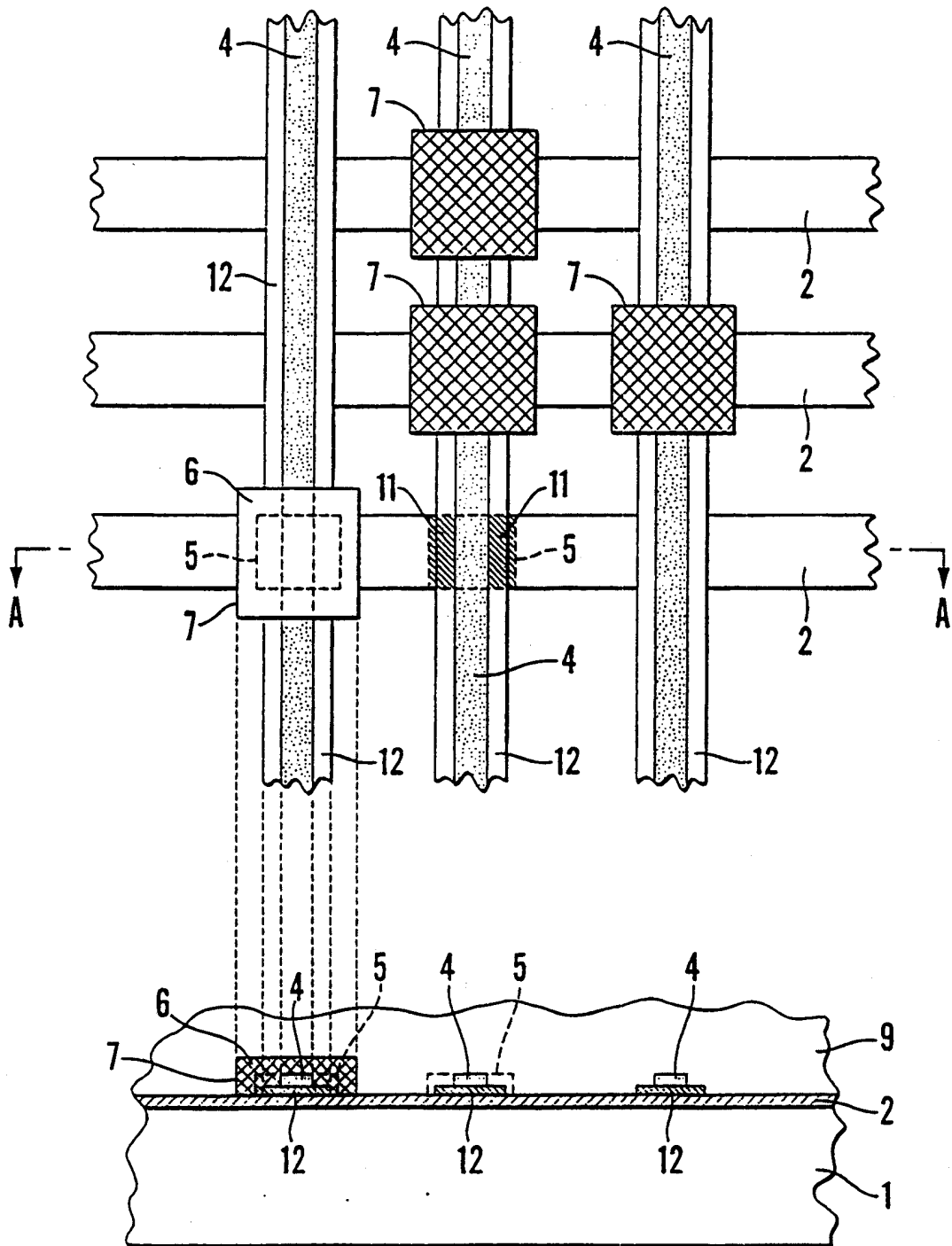
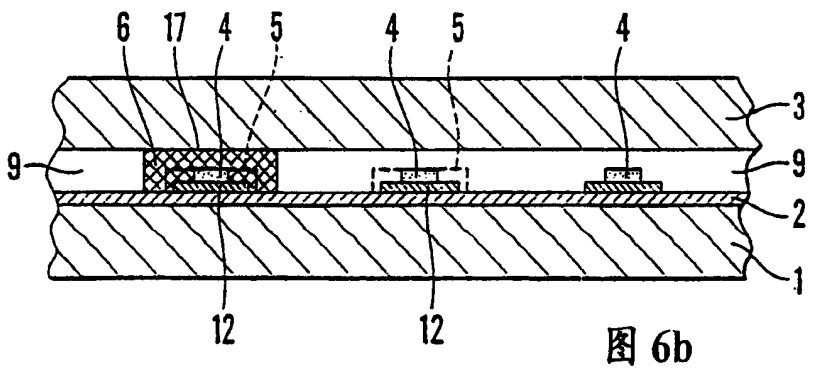
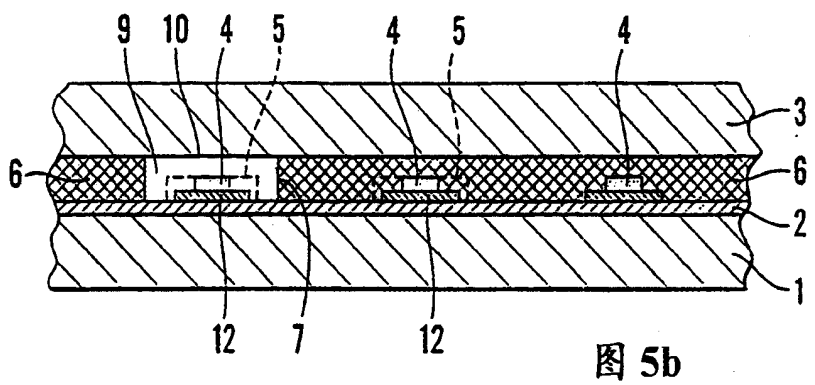
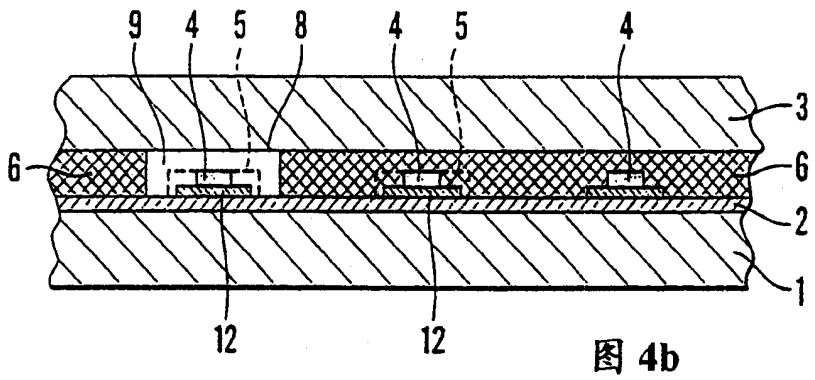
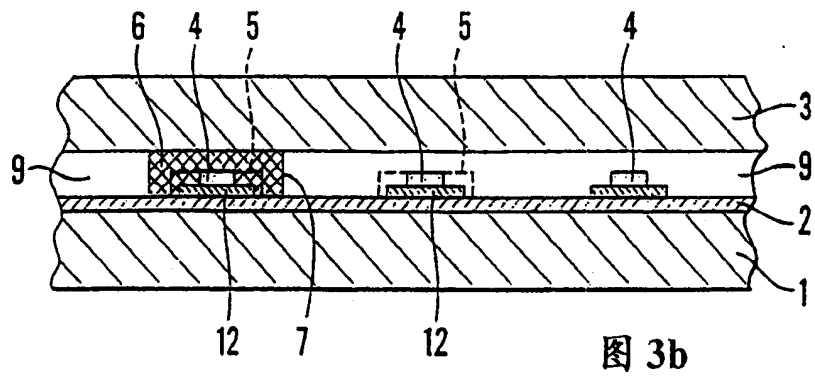


图 3a



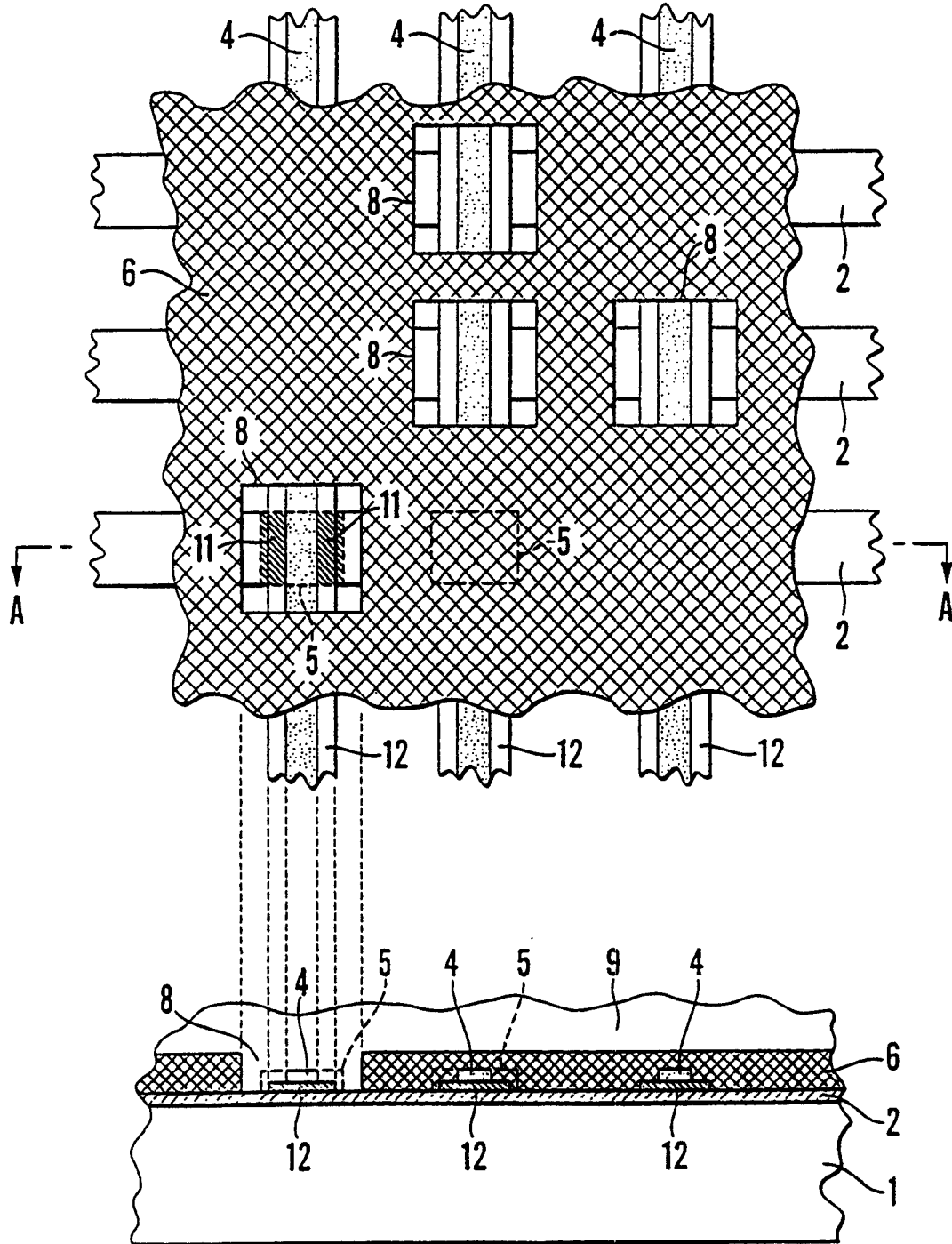


图 4a

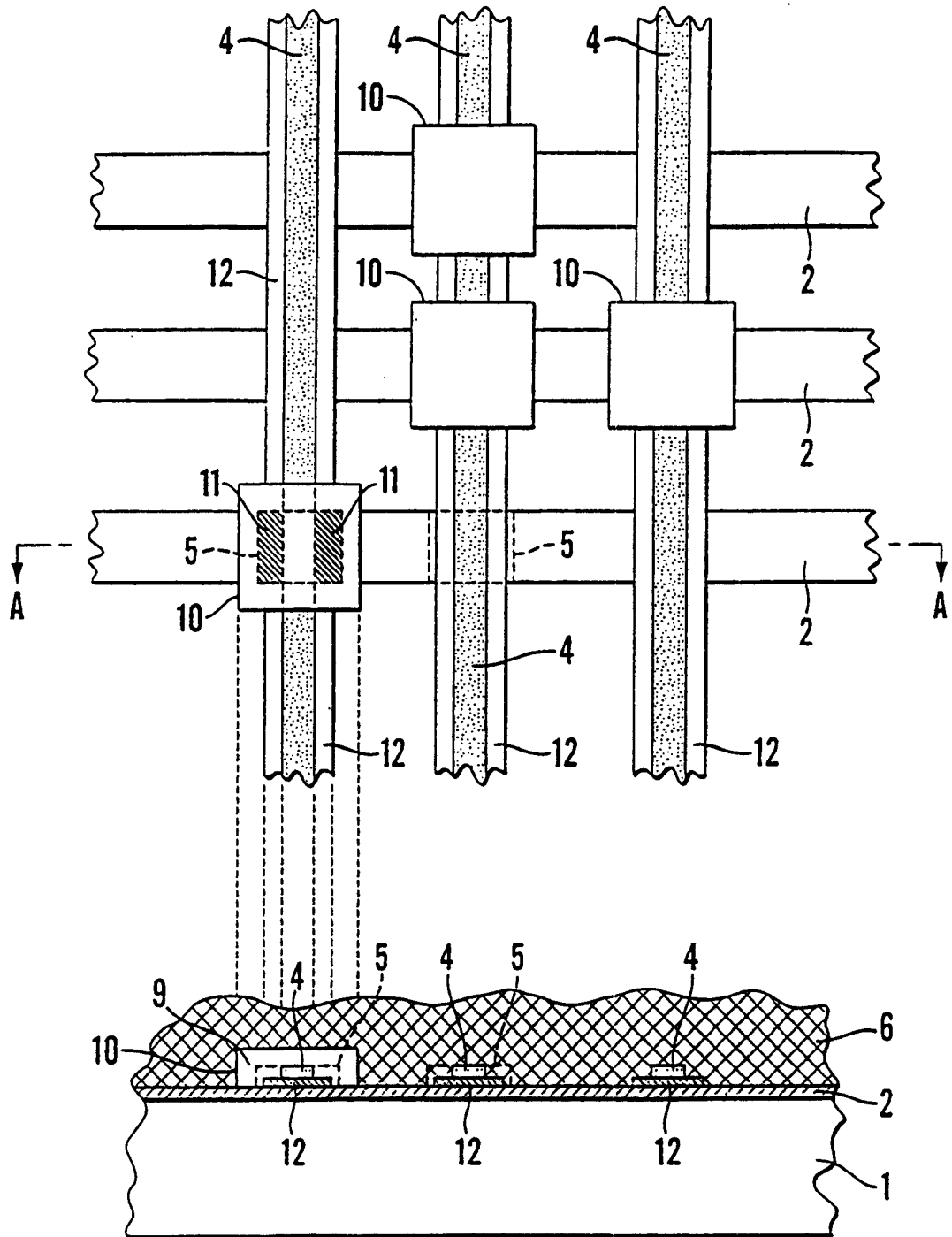


图 5a

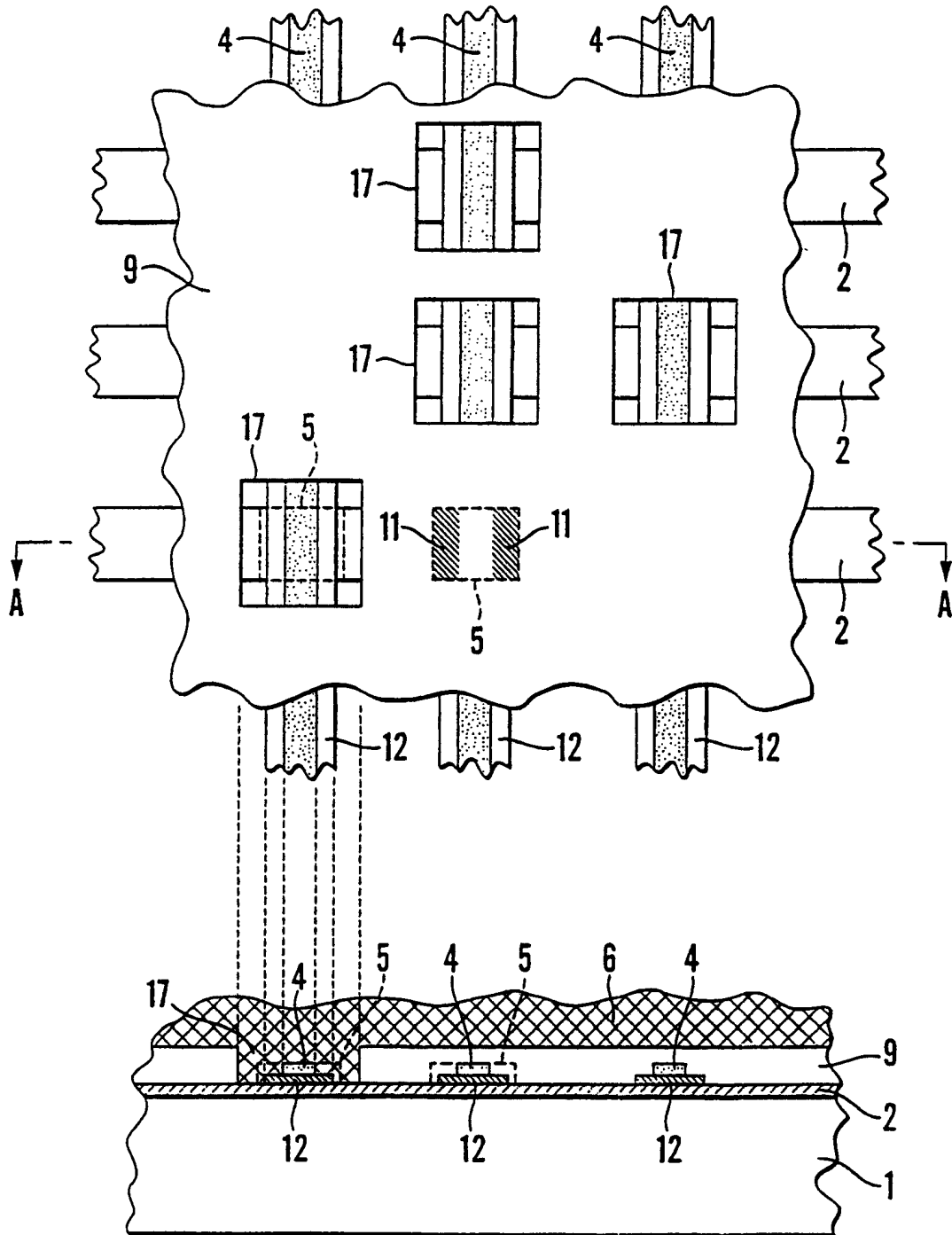


图 6a

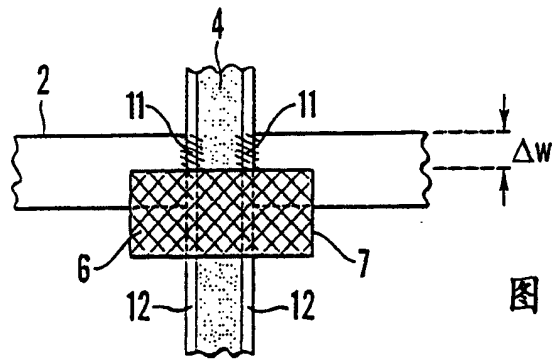


图 7a

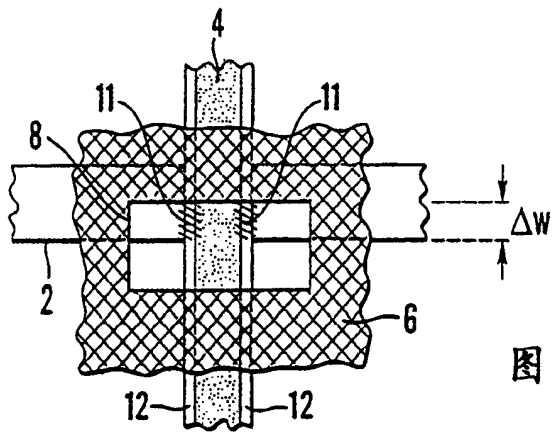


图 7b

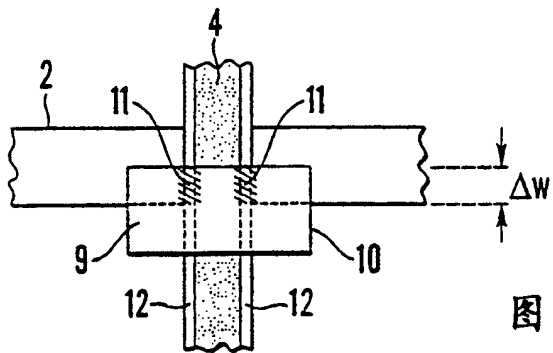


图 8a

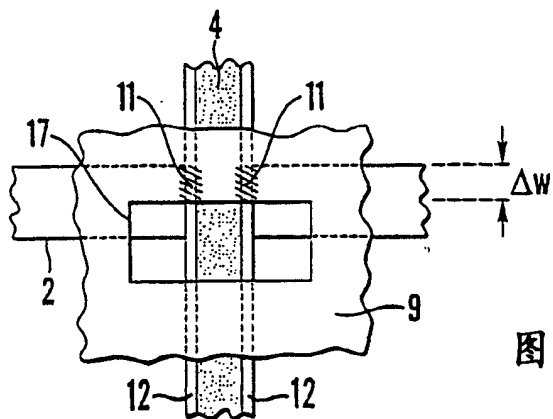


图 8b

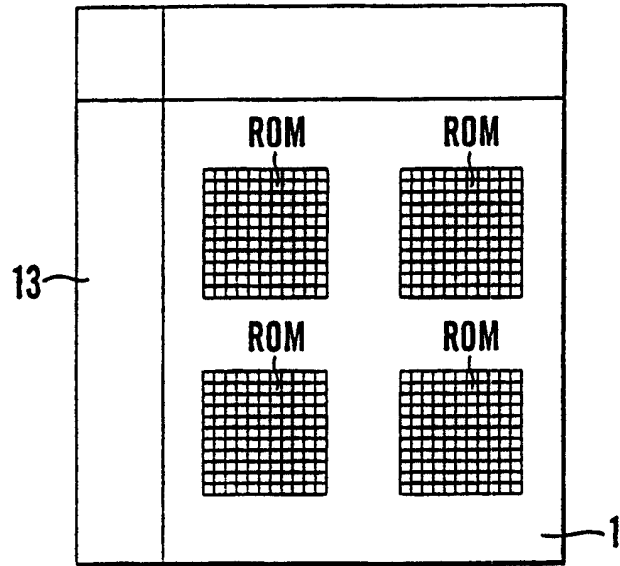


图 9

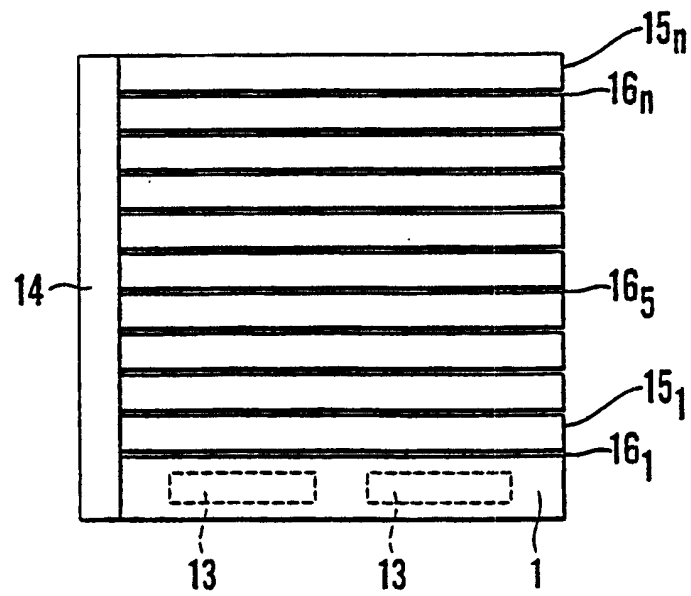


图 10