

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2004年9月23日 (23.09.2004)

PCT

(10) 国際公開番号  
WO 2004/082011 A1

- (51) 国際特許分類<sup>7</sup>: H01L 21/316, 29/78
- (21) 国際出願番号: PCT/JP2003/003040
- (22) 国際出願日: 2003年3月13日 (13.03.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人(米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒211-8588 神奈川県 川崎市中原区上小田中 4丁目1番1号 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 山口 正臣 (YAMAGUCHI,Masaomi) [JP/JP]; 〒211-8588 神奈川県川崎市中原区上小田中 4丁目1番1号 Kanagawa (JP).
- (74) 代理人: 高橋 敬四郎 (TAKAHASHI,Keishiro); 〒110-0016 東京都台東区台東3丁目12番1号 御徒町東誠ビル4階 高橋来山特許事務所 Tokyo (JP).
- (81) 指定国(国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国(広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置と半導体装置の製造方法

A 成長方法	1	2	3
B 酸素	100 sccm	100 sccm	0 sccm
C 水素	0 sccm	300 sccm	300 sccm
D 物理膜厚 (nm)	3	3	3
CET (nm)	1.6	1.6	1.6
ΔVfb	0.422 (V)	0.390 (V)	0.295 (V)

A...GROWING METHOD

B...OXYGEN

C...HYDROGEN

D...PHYSICAL FILM THICKNESS (nm)

WO 2004/082011 A1

(57) Abstract: A method for manufacturing a semiconductor device in which a film made of an oxide of  $Hf_{1-x}Al_x$  ( $0 < x < 0.3$ ) and having a flat band voltage the variation  $V_{fb}$  of which is small is formed as a gate insulating film. The method comprises a step (a) of heating a silicon substrate in a reaction chamber and a step (b) of depositing a high-dielectric constant insulating film having a dielectric constant higher than that of silicon oxide on the heated silicon substrate by thermal CVD while supplying a film-forming gas containing a material gas and hydrogen gas onto the surface of the silicon substrate.

(57) 要約: ゲート絶縁膜としてフラットバンド電圧の変化  $\Delta V_{fb}$  が小さな  $Hf_{1-x}Al_x$  ( $0 < x < 0.3$ ) の酸化膜を形成することのできる半導体装置の製造方法を提供する。半導体装置の製造方法は、(a) 反応室内でシリコン基板を加熱する工程と、(b) 前記加熱したシリコン基板上に酸化シリコンより高い比誘電率を有する高誘電率絶縁膜を熱CVDで堆積する工程であって、原料ガスと水素ガスとを含む成膜ガスを前記シリコン基板の表面に供給する工程と、を含む。



(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

- 國際調査報告書

明細書  
半導体装置と半導体装置の製造方法

技術分野

本発明は、半導体装置と半導体装置の製造方法に関し、特に高誘電率の絶縁膜を有する半導体装置と半導体装置の製造方法に関する。

背景技術

半導体集積回路装置に用いられる代表的半導体素子として、MOSトランジスタを代表とする絶縁ゲート（IG）型電界効果トランジスタ（FET）が広く用いられている。半導体集積回路装置の高集積化のために、IG-FETはスケーリング則に従って微細化されてきた。微細化は、ゲート絶縁膜を薄くする、ゲート長を短くする、等IG-FETの各寸法を縮小し、微細化した素子の性能を正常に保ち、性能を向上することを可能とする。

次世代のMOSトランジスタのゲート酸化膜の厚さは2nm以下に薄膜化することが要求される。この膜厚はトンネル電流が流れ始める厚さであり、ゲートリーアク電流が制御できなくなり、消費電力の増大を回避できなくなる。ゲート絶縁膜として酸化シリコンを用いる限り微細化に限界が生じる。ゲート絶縁膜を貫通するトンネル電流を抑制するためには、厚いゲート絶縁膜を用いればよい。

酸化シリコン膜換算のゲート絶縁膜の実効膜厚を2nm以下としつつ、物理的膜厚を増大させるため、酸化シリコンよりも比誘電率の高い高誘電率絶縁材料をゲート絶縁膜に用いる提案がなされている。酸化シリコンの比誘電率は、成膜方法にもよるが、例えば約3.5～4.5と言われている。窒化シリコンは酸化シリコンより高い比誘電率を有し、比誘電率は約7～8と言われている。

特開2001-274378は、ゲート絶縁膜として酸化シリコンより比誘電率の高いチタン酸バリウム（Ba（Sr）TiO<sub>3</sub>）、酸化チタン（TiO<sub>2</sub>）、酸化タンタル（Ta<sub>2</sub>O<sub>5</sub>）、酸化ジルコニウム（ZrO<sub>2</sub>）、酸化ハフニウム（HfO<sub>2</sub>）、窒化シリコン（Si<sub>3</sub>N<sub>4</sub>）、アルミナ（Al<sub>2</sub>O<sub>3</sub>）を用いることを提案している。また、これらの高比誘電率絶縁材料膜とシリコン基板との間に酸化シリ

コン膜を介在させる構造も提案している。

## 特許文献

特開2001-274378号公報

IG-FETのゲート絶縁膜として比誘電率の高い新たな材料を採用すると、新たな問題も生じる。新たな材料の実用化を促進するためには、新たな問題を解決することが望まれる。

## 発明の開示

本発明の目的は、酸化シリコンより比誘電率の高い高誘電率絶縁材料を用いたゲート絶縁膜を有する半導体装置を提供することである。

本発明の他の目的は、酸化シリコンより比誘電率の高い高誘電率絶縁材料をゲート絶縁膜として形成することのできる半導体装置の製造方法を提供することである。

本発明のさらに他の目的は、フラットバンド電圧の変化を低減した $Hf_{1-x}Al_x$  ( $0 < x < 0.3$ ) の酸化膜をゲート絶縁膜として用いた半導体装置を提供することである。

本発明の他の目的は、ゲート絶縁膜としてフラットバンド電圧の変化を低減した $Hf_{1-x}Al_x$  ( $0 < x < 0.3$ ) の酸化膜を形成することのできる半導体装置の製造方法を提供することである。

本発明の1観点によれば、(a) 反応室内でシリコン基板を加熱する工程と、(b) 前記加熱したシリコン基板上に酸化シリコンより高い比誘電率を有する高誘電率絶縁膜を熱CVDで堆積する工程であって、原料ガスと水素ガスとを含む成膜ガスを前記シリコン基板の表面に供給する工程と、を含む半導体装置の製造方法が提供される。

本発明の他の観点によれば、(a) 反応室内でシリコン基板を加熱する工程と、(b) 前記加熱したシリコン基板上に窒化シリコンより高い比誘電率を有する高誘電率絶縁膜を熱CVDで堆積する工程であって、原料ガスと水素ガスとを含む成膜ガスを前記シリコン基板の表面に供給する工程と、を含む半導体装置の製造方法が提供される。

本発明のさらに他の観点によれば、活性領域を有するシリコン基板と、前記シリコン基板の活性領域表面上に形成されたゲート絶縁膜であって、 $Hf_{1-x}Al_x$  ( $0 < x < 0.3$ ) の酸化物から実質的に構成され、フラットバンド電圧の変化が0.3V以下である高誘電率絶縁膜を含むゲート絶縁膜と、前記ゲート絶縁膜上に形成され、不純物を添加したシリコン層を含むゲート電極と、前記ゲート電極の両側で、前記シリコン基板の活性領域内に不純物を添加して形成されたソース／ドレイン領域と、を有する半導体装置が提供される。

酸化シリコンより比誘電率の高い高誘電率絶縁膜を、熱CVDで成膜する際、成膜ガスに水素を加入すると、フラットバンド電圧の変化が減少することが見出された。フラットバンド電圧は、膜中の固定電荷に応じて変化すると言われている。成膜ガスへの水素の加入により、膜中の固定電荷が減少したと考えられる。

#### 図面の簡単な説明

FIG. 1A-1Gは、シリコン基板上に高誘電率絶縁膜をCVDで形成する方法を説明するための断面図である。

FIG. 2は、熱CVD装置の構成を示す概略断面図である。

FIG. 3A、3Bは、実験に用いた、有機Hf原料、有機Al原料の化学構造式である。

FIG. 4は、実験結果を示す表である。

FIG. 5A、5Bは、IG-FET及び半導体装置の構成を示す概略断面図である。

#### 発明を実施するための最良の形態

酸化ハフニウムは、酸化シリコンより数倍から十数倍高い比誘電率を示し得る絶縁体であり、IG-FETのゲート絶縁膜として高い可能性を有する。酸化ハフニウム（ハフニア）は結晶化し易い物質であり、薄く均一な厚さを有する緻密な膜を形成することは容易でない。シリコン基板上に酸化ハフニウムのみでゲート絶縁膜を形成すると、リーケの多い結晶性絶縁膜が形成されやすい。

酸化ハフニウム（ $HfO_2$ ）に酸化アルミニウム（アルミナ）（ $Al_2O_3$ ）を混

ぜると結晶化を抑制することができる。結晶化が抑制されるとリーク電流は低減する。酸化アルミニウムは、酸化ハフニウムより低い比誘電率を有する。なるべく高い比誘電率を得るために、酸化ハフニウムに混合する酸化アルミニウムの量は  $Hf_{1-x}Al_xO$  ( $0 < x < 0.3$ ) に制限することが好ましい。結晶化抑制の目的からは、 $Hf_{1-x}Al_xO$  ( $0.1 < x < 0.3$ ) が好ましい。

このような高比誘電率の高誘電率絶縁膜は、シリコン基板の熱酸化では形成できない。基板に悪影響を与える、良質の高誘電率絶縁膜を形成できる方法として熱化学気相堆積 (CVD) がある。

熱CVDで  $HfAlO$  膜を形成すると、フラットバンド電圧が物質そのものの物性から求められる値（理想値）からずれてしまう。フラットバンド電圧の変化は、膜中の固定電荷によるものと考えられる。例えば、膜中にダングリングボンドが存在すると、固定電荷の原因になり得る。膜中のダングリングボンドが減少すれば、固定電荷も減少することが考えられる。以下、発明者の行なった実験に沿って説明する。

FIG. 1A に示すように、シリコン基板 1 の表面を  $H_2SO_4 : H_2O_2 = 60 : 1$  の  $H_2SO_4 + H_2O_2$  で洗浄した。シリコン基板 1 表面には自然酸化膜 2 が形成されている。自然酸化膜 2 表面に付着している汚れが洗浄される。

FIG. 1B に示すように、シリコン基板を純水で 10 分間流水洗浄した。 $H_2SO_4 + H_2O_2$  洗浄の残さが純水によってリノスされる。

FIG. 1C に示すように、HF :  $H_2O = 1 : 20$  の希HF水溶液にシリコン基板 1 を約 1 分間浸し、シリコン基板表面の自然酸化膜 2 を除去した。

FIG. 1D に示すように、シリコン基板を純水で 10 分間流水洗浄した。HF +  $H_2O$  の酸化膜除去工程の残さが純水によってリノスされる。

FIG. 1E に示すように、シリコン基板を SC2 洗浄 ( $HC1 : H_2O_2 : H_2O = 1 : 1 : 5$ ) し、シリコン表面に SC2 によるケミカルオキサイド膜 3 を形成した。自然酸化膜 2 より清浄な酸化シリコン膜 3 が形成される。

FIG. 1F に示すように、シリコン基板を純水で 10 分間流水洗浄した。SC2 による酸化膜形成工程の残さが純水によってリノスされる。続いて、熱室素乾燥により、基板表面を乾燥した。その後、シリコン基板を CVD 成膜装置に搬

入した。

F I G. 1 Gに示すように、シリコン基板1のケミカルオキサイド膜3の上にHfAlOの高誘電率絶縁膜4を熱CVDによって成膜した。HfAlOとしては、Hf<sub>0.8</sub>Al<sub>0.2</sub>Oを作成した。ケミカルオキサイド膜3と高誘電率絶縁膜4とが、複合絶縁膜5を形成する。絶縁膜5の上にドープしたシリコン膜を形成し、絶縁ゲート電極を作成することができる。

厚さ約1nmの酸化シリコン膜3の上に厚さ約3nmのHfAlO膜を成長し、キャパシタンス等価酸化シリコン膜厚(CE T) 1.6nmを得た。厚さ3nm以上のHfAlO絶縁膜を形成して、酸化シリコン換算膜厚(CE T) が2nm未満のゲート絶縁膜を形成することが可能である。

F I G. 2は、熱CVD成膜装置の構成を概略的に示す。反応室6の中にシャワーヘッド8が配置され、シャワーヘッド8の下方にヒータHを備えたサセプタ7が配置されている。シャワーヘッド8には、独立した配管9A, 9Bが設けられている。これらの配管からHf, Alの原料ガス等の成膜ガスを供給する。

F I G. 3 A, 3 Bは、HfO<sub>2</sub>の有機金属原料として用いたHf(Ot-C<sub>4</sub>H<sub>9</sub>)<sub>4</sub>(テトラターシャルブトキシハフニウム、TTBHf)、Alの有機金属原料として用いたAl(t-C<sub>4</sub>H<sub>9</sub>)<sub>3</sub>(トリターシャルブチルアルミニウム、TTBA1)の化学構造式を示す。

その他、成膜ガスとしてO<sub>2</sub>, N<sub>2</sub>を用いた。さらに、固定電荷が減少することを期待して、H<sub>2</sub>ガスを用いた。サセプタの温度、従って成膜中のシリコン基板の温度は500℃とした。成膜中の雰囲気圧力は65Paとした。成膜ガスの総流量は1500sccmとした。

F I G. 4は、実験した3種類の成長方法を示す。熱CVDで高誘電率絶縁膜を成長し、成長後フラットバンド電圧Vfbを調べた。フラットバンド電圧は、理想値からのずれΔVfbで表す。

第1の成長方法は、Hf(Ot-C<sub>4</sub>H<sub>9</sub>)<sub>4</sub>をバーリングした500sccmの窒素ガスとAl(t-C<sub>4</sub>H<sub>9</sub>)<sub>3</sub>をバーリングした300sccmの窒素ガスに、100sccmのO<sub>2</sub>を加えて原料ガスとし、残部600sccmのキャリアガスN<sub>2</sub>と共にシャワーヘッド8から供給し、熱CVDを行なった。TTBH

f、TTBA1が基板表面で熱分解し、原料ガスに含まれていたHfやAlが酸素と結合し、HfO<sub>2</sub>やAl<sub>2</sub>O<sub>3</sub>を形成することにより、Hf<sub>0.8</sub>Al<sub>0.2</sub>Oが形成される。これは、背景技術の成膜方法に相当する参考例である。

厚さ3nmのHf<sub>0.8</sub>Al<sub>0.2</sub>O膜を形成してキャパシタンス等価酸化シリコン膜厚(CET)1.6nmを得た。フラットバンド電圧のずれΔVfbは、0.422Vであった。

第2の成長方法は、第1の成長方法の成膜ガスに300sccmのH<sub>2</sub>を加入するものである。キャリアガスのN<sub>2</sub>流量は300sccmへ減少させた。

厚さ3nmのHf<sub>0.8</sub>Al<sub>0.2</sub>O膜を形成してキャパシタンス等価酸化シリコン膜厚(CET)約1.6nmを得た。フラットバンド電圧のずれΔVfbは、0.390Vであった。第1の成長方法よりΔVfbは小さくなつた。固定電荷が減少したと考えられる。

第3の成長方法は、第2の成長方法の成膜ガスからO<sub>2</sub>を除いたものである。残部のキャリアガスN<sub>2</sub>は400sccmとなる。原料ガスのHf(Ot-C<sub>4</sub>H<sub>9</sub>)<sub>4</sub>は、Hf1原子あたり4つのO原子を含んでいる。高誘電率絶縁膜下には酸化シリコン膜もある。また成膜後の雰囲気である空气中から酸素が供給される可能性もある。成膜ガス中に酸素が存在しなくても、酸化膜が成膜できると考えられる。

厚さ3nmのHf<sub>0.8</sub>Al<sub>0.2</sub>O膜を形成してキャパシタンス等価酸化シリコン膜厚(CET)約1.6nmを得た。フラットバンド電圧のずれΔVfbは、0.295Vであった。ΔVfbは、第2の成長方法よりさらに小さくなつた。固定電荷がさらに減少したと考えられる。

フラットバンド電圧の変化を0.3V以下にできることが判明した。成膜条件を改良することにより、成膜ガス中に酸素を入れてもフラットバンド電圧の変化を0.3V以下にすることが可能であろう。

固定電荷の減少が何によるものかは、未だ十分解明されていない。1つの可能性としては、熱CVDで高誘電率絶縁膜を成膜すると、膜中に未結合手が残り易いが、水素の加入により未結合手が水素で終端化され、結果として固定電荷が減少することが考えられる。また、参考例で形成した高誘電率絶縁膜と比較して、第2、

第3の成長方法で作成した高誘電率絶縁膜は炭素の含有量が減少している。炭素含有量の減少が固定電荷減少に寄与している可能性もある。

なお、ヒステリシスやゲートリーク電流も測定したが、データのバラツキが大きく、定性的な傾向を見出すには到っていない。さらに成膜条件等を研究することにより、物性をさらに改良できることが期待される。

以上、CVD成膜温度はいずれも500°Cで行なった。成膜温度は500°Cに限らない。400°C - 600°Cの成膜温度で、良好にHfAlO膜を成長できるであろう。

成膜ガス中に20vol%の水素を加入する場合を説明したが、水素の流量は20vol%に限らない。水素は、1 - 30%の範囲から選択できよう。

Hfの原料ガスは、Hf(OtC<sub>4</sub>H<sub>9</sub>)<sub>4</sub>に限らない。Hf{N(CH<sub>3</sub>)<sub>2</sub>}<sub>4</sub>、Hf{N(C<sub>2</sub>H<sub>5</sub>)<sub>2</sub>}<sub>4</sub>、Hf{N(CH<sub>3</sub>)(C<sub>2</sub>H<sub>5</sub>)}<sub>4</sub>等を用いてもよいであろう。Alの原料ガスもAl(tC<sub>4</sub>H<sub>9</sub>)<sub>3</sub>に限らない。Al(C<sub>2</sub>H<sub>5</sub>)<sub>3</sub>、Al(CH<sub>3</sub>)<sub>3</sub>等を用いてもよいであろう。

成膜中の雰囲気圧力を増大させると、高誘電率絶縁膜の面内分布が悪くなる傾向が見られた。成膜中の雰囲気圧力は、10Pa - 100Paとするのが好ましいであろう。

HfAlOを熱CVDする場合を説明したが、他の高誘電率絶縁膜を熱CVDで成長する場合にも、水素ガスを用いることにより、フラットバンド電圧の変化を抑制することが可能であろう。原料ガスは、有機金属に限らないが、特に有機金属原料を用いた場合、可能性が高いであろう。

FIG. 5Aは、nチャネルIG-FETの構成を示す。シリコン基板11にシャロートレンチアイソレーション(STI)による素子分離領域12が形成され、活性領域にp型ウェル13pが形成される。他の場所にはn型ウェルも作られる。活性領域表面上にゲート絶縁膜14が形成される。ゲート絶縁膜14は、ケミカルオキサイド膜とH<sub>2</sub>ガスを加入した成膜ガスを用いてCVD成長した高誘電率絶縁膜との積層で構成される。

例えば、ケミカルオキサイド膜を形成したシリコン基板表面上にTTBHfとTTBA1と酸素を所定比で含む原料ガスと水素ガスとを供給し、熱CVDでH

$\text{f}_{0.8}\text{A}_{1.0.2}\text{O}$ 膜を形成する。酸化シリコン膜と高誘電率絶縁膜との積層の代りに、高誘電率絶縁膜の単層を形成してもよい。

ゲート絶縁膜14の上には燐（P）又は砒素（As）をドープしたn型多結晶シリコンのゲート電極15nが形成される。ゲート電極の両側の基板表面にn型エクステンション領域16nが形成される。ゲート電極の側壁上に酸化シリコン等のサイドウォールスペーサ17が形成され、サイドウォールスペーサ17の外側の基板内に高濃度のn型ソース／ドレイン領域18nが形成される。ゲート電極15n、ソース／ドレイン領域18nの上には、 $\text{CoSi}$ 等のシリサイド層19が形成される。このようにして、nチャネルIG-FET20nが形成される。

上記の構成によれば、ゲート絶縁膜は高誘電率絶縁膜を用いて形成されているため、等価酸化シリコン膜厚を薄くしても、物理的膜厚を厚くでき、トンネル電流を抑制できる。ゲート絶縁膜のフラットバンド電圧の変化が抑制される。ゲート絶縁膜は固定電荷が低減していると考えられる。

FIG. 5Bは、半導体集積回路装置の構成例を示す。シリコン基板11には、n型ウェル13n、p型ウェル13pが形成される。p型ウェル13pには上述のnチャネルIG-FET20nが形成される。n型ウェル13nにはpチャネルIG-FET20pが形成される。参照符号の後のp、nは導電型を示す。pチャネルIG-FET20pは、nチャネルIG-FETの各半導体領域の導電型を反転した構成を有する。

ゲート絶縁膜14は、nチャネルIG-FET、pチャネルIG-FETとともに水素を加入した成膜ガスを用いてCVD成長した共通の $\text{Hf}_{0.8}\text{Al}_{0.2}\text{O}$ 高誘電率絶縁膜を用いて形成される。高誘電率絶縁膜は、フラットバンド電圧の変化 $\Delta V_{fb}$ が抑制される。

ゲート電極を覆って、層間絶縁膜21が形成され、層間絶縁膜中に多層配線24が形成されている。各配線24は、バリアメタル層22と銅等の主配線層23を用いて構成される。

以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、 $\text{HfAlO}$ の組成は $\text{Hf}_{0.8}\text{Al}_{0.2}\text{O}$ に限らない。さらに、他の金属酸化物を用いることも可能であろう。

その他、種々の変更、改良、組み合わせが可能なことは当業者に自明であろう。

#### 産業上の利用の可能性

微細化した I G – F E T を含む半導体集積回路装置等に利用できる。

### 請求の範囲

1. (a) 反応室内でシリコン基板を加熱する工程と、  
(b) 前記加熱したシリコン基板上に酸化シリコンより高い比誘電率を有する高誘電率絶縁膜を熱CVDで堆積する工程であって、原料ガスと水素ガスとを含む成膜ガスを前記シリコン基板の表面に供給する工程と、  
を含む半導体装置の製造方法。
2. (a) 反応室内でシリコン基板を加熱する工程と、  
(b) 前記加熱したシリコン基板上に窒化シリコンより高い比誘電率を有する高誘電率絶縁膜を熱CVDで堆積する工程であって、原料ガスと水素ガスとを含む成膜ガスを前記シリコン基板の表面に供給する工程と、  
を含む半導体装置の製造方法。
3. 前記原料ガスが、Hfの金属化合物とAlの金属化合物をキャリアガス中に含むガスであり、前記高誘電率絶縁膜は、HfAlO膜である請求の範囲第1項又は第2項記載の半導体装置の製造方法。
4. 前記原料ガスが、Hfの有機金属化合物とAlの有機金属化合物をキャリアガス中に含むガスである請求の範囲第3項記載の半導体装置の製造方法。
5. Hfの有機金属化合物は、Hf(OtC<sub>4</sub>H<sub>9</sub>)<sub>4</sub>、Hf{N(CH<sub>3</sub>)<sub>2</sub>}<sub>4</sub>、Hf{N(C<sub>2</sub>H<sub>5</sub>)<sub>2</sub>}<sub>4</sub>、Hf{N(CH<sub>3</sub>)(C<sub>2</sub>H<sub>5</sub>)}<sub>4</sub>の少なくとも1種、  
Alの有機金属化合物は、Al(tC<sub>4</sub>H<sub>9</sub>)<sub>3</sub>、Al(C<sub>2</sub>H<sub>5</sub>)<sub>3</sub>、Al(CH<sub>3</sub>)<sub>3</sub>の少なくとも1種である請求の範囲第4項記載の半導体装置の製造方法。
6. 前記工程(a)の前に、(x)シリコン基板表面にケミカルオキサイド層を形成する工程を含む請求の範囲第1項又は第2項記載の半導体装置の製造方法。

7. 前記シリコン基板が表面に約 1 nm 以下の厚さの酸化シリコン膜を有し、前記成膜ガスが酸素を含まない請求の範囲第 3 項記載の半導体装置の製造方法。

8. 前記工程 (a) が、シリコン基板を 400 °C ~ 600 °C の温度に加熱する請求の範囲第 3 項記載の半導体装置の製造方法。

9. 前記工程 (b) が、10 Pa ~ 100 Pa の圧力下で熱 CVD を行なう請求の範囲第 3 項記載の半導体装置の製造方法。

10. 活性領域を有するシリコン基板と、

前記シリコン基板の活性領域表面上に形成されたゲート絶縁膜であって、 $Hf_{1-x}Al_x$  ( $0 < x < 0.3$ ) の酸化物から実質的に構成され、フラットバンド電圧の変化が 0.3 V 以下である高誘電率絶縁膜を含むゲート絶縁膜と、

前記ゲート絶縁膜上に形成され、不純物を添加したシリコン層を含むゲート電極と、

前記ゲート電極の両側で、前記シリコン基板の活性領域内に不純物を添加して形成されたソース／ドレイン領域と、  
を有する半導体装置。

11. 前記ゲート絶縁膜が、シリコン基板上に形成された酸化シリコン膜と、その上に形成された高誘電率絶縁膜との積層で構成される請求の範囲第 10 項記載の半導体装置。

FIG. 1A

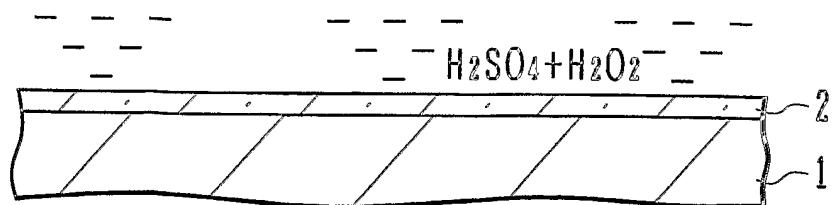


FIG. 1B

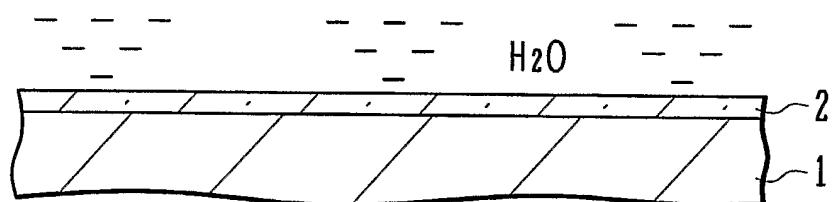


FIG. 1C

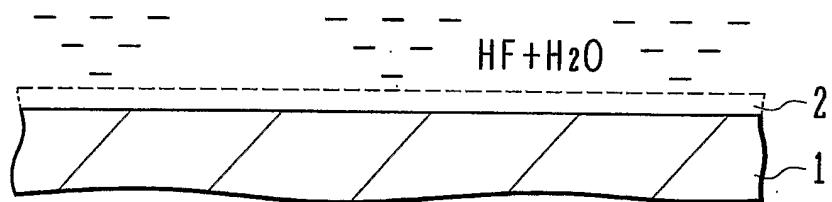


FIG. 1D

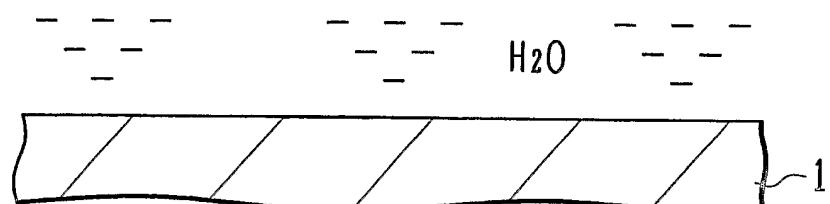


FIG. 1E

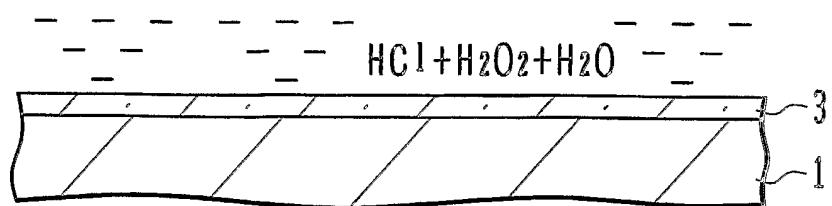


FIG. 1F

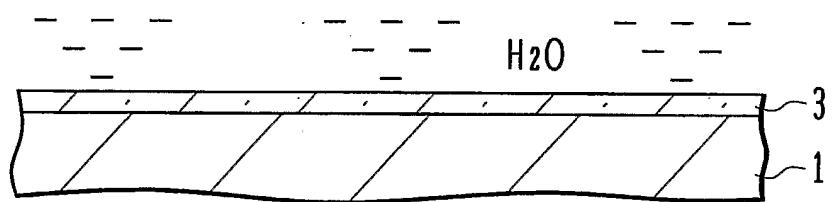


FIG. 1G

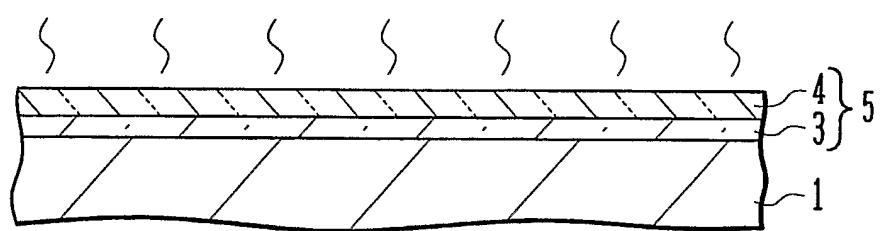


FIG. 2

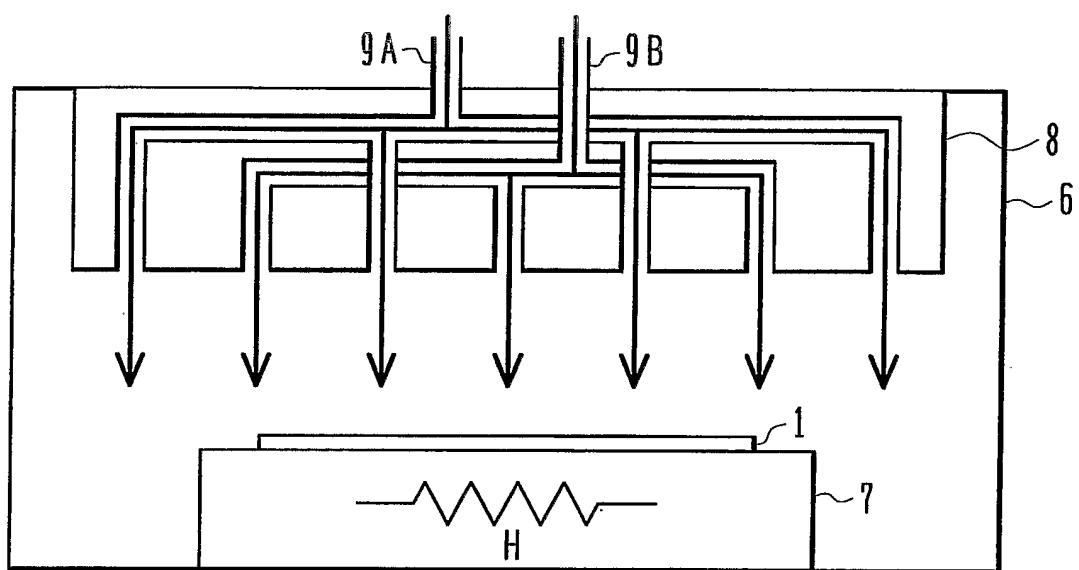


FIG. 3A

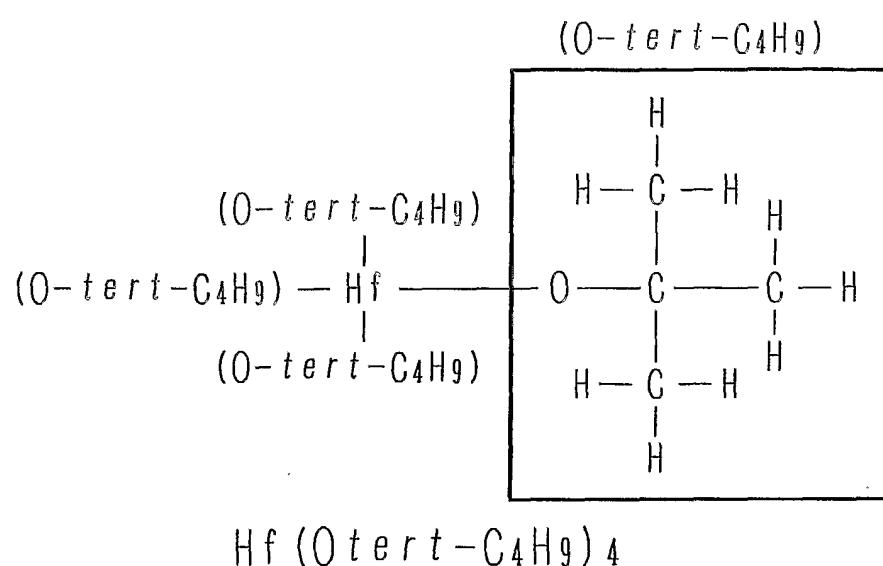
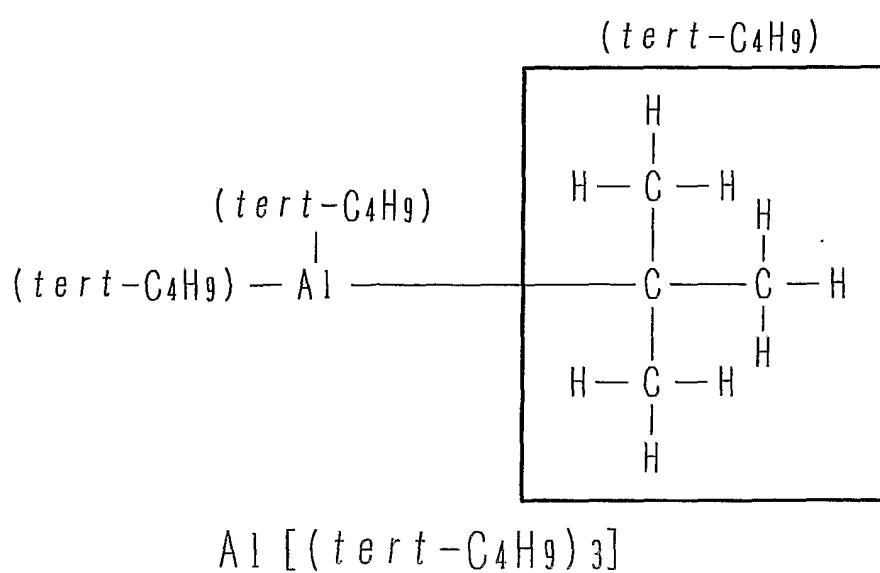


FIG. 3B



## FIG. 4

成長方法	1	2	3
酸素	100 sccm	100 sccm	0 sccm
水素	0 sccm	300 sccm	300 sccm
物理膜厚 (nm)	3	3	3
CET (nm)	1.6	1.6	1.6
$\Delta V_{fb}$	0.422 (V)	0.390 (V)	0.295 (V)

FIG. 5A

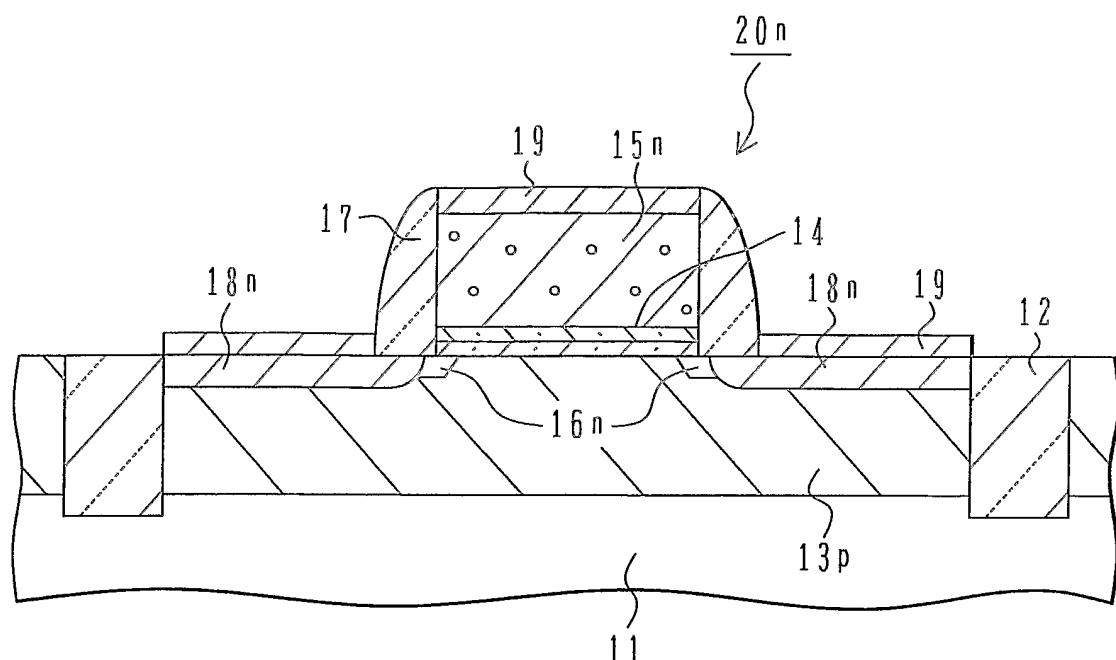
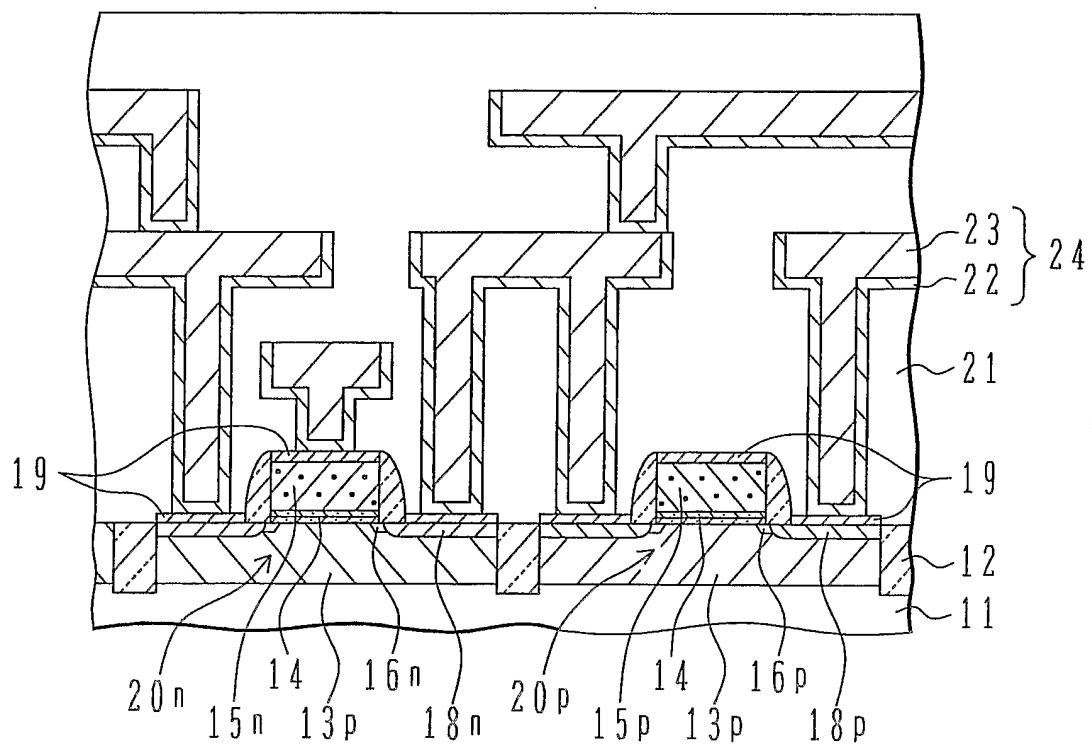


FIG. 5B



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/03040

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> H01L21/316, 29/78

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> H01L21/316, 29/78Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003  
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2003-8011 A (Matsushita Electric Industrial Co., Ltd.), 10 January, 2003 (10.01.03), Par. Nos. [0086] to [0092], [0115] to [0119]; Figs. 7 to 8	<u>1-2</u>
Y	Par. Nos. [0086] to [0092], [0115] to [0119]; Figs. 7 to 8	<u>6</u>
A	Par. Nos. [0086] to [0092], [0115] to [0119]; Figs. 7 to 8 (Family: none)	3-5, 7-11

 Further documents are listed in the continuation of Box C.  See patent family annex.

* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

Date of the actual completion of the international search 06 June, 2003 (06.06.03)	Date of mailing of the international search report 01 July, 2003 (01.07.03)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/03040

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6060755 A (Ma), 09 May, 2000 (09.05.00), Column 5, line 46 to column 6, line 64; Figs. 13 to 14	<u>10</u>
Y	Column 5, line 46 to column 6, line 64; Figs. 13 to 14	<u>11</u>
A	Column 5, line 46 to column 6, line 64; Figs. 13 to 14 & JP 2001-77111 A Par. Nos. [0066] to [0076]; Figs. 13 to 14	1-9
Y	JP 2002-57155 A (Fujitsu Ltd.), 22 February, 2002 (22.02.02), Par. No. [0032] (Family: none)	6, 11

## A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl<sup>7</sup> H01L 21/316, 29/78

## B. 調査を行った分野

## 調査を行った最小限資料（国際特許分類（IPC））

Int.Cl<sup>7</sup> H01L 21/316, 29/78

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
 日本国公開実用新案公報 1971-2003年  
 日本国登録実用新案公報 1994-2003年  
 日本国実用新案登録公報 1996-2003年

## 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2003-8011 A (松下電器産業株式会社), 2003.01.10 段落番号【0086】-【0092】、【0115】-【0119】、図7-8	1-2
Y	段落番号【0086】-【0092】、【0115】-【0119】、図7-8	6
A	段落番号【0086】-【0092】、【0115】-【0119】、図7-8 (ファミリーなし)	3-5, 7-11

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

## 国際調査を完了した日

06.06.03

## 国際調査報告の発送日

01.07.03

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

## 特許庁審査官（権限のある職員）

和瀬田 芳正



4R 2929

電話番号 03-3581-1101 内線 3469

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	US 6060755 A (Ma), 2000.05.09 5欄46行-6欄64行, 図13-14	<u>10</u>
<u>Y</u>	5欄46行-6欄64行, 図13-14	<u>11</u>
A	5欄46行-6欄64行, 図13-14 & JP 2001-77111 A, 段落番号【0066】-【0076】 , 図13-14	1-9
Y	JP 2002-57155 A (富士通株式会社), 2002.02.22 段落番号【0032】(ファミリーなし)	6, 11