(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3622105号
(P3622105)
(45)発行日　平成17年2月23日(2005.2.23)　(24)登録日　平成16年12月3日(2004.12.3)

(51)Int.Cl.[7]　F I
G09G 3/28　G09G 3/28 H
G09G 3/28 E

請求項の数 4　(全 22 頁)

(21)出願番号　特願平10-83962
(22)出願日　平成10年3月30日(1998.3.30)
(65)公開番号　特開平11-282415
(43)公開日　平成11年10月15日(1999.10.15)
審査請求日　平成13年9月18日(2001.9.18)

前置審査

(73)特許権者　000006013
三菱電機株式会社
東京都千代田区丸の内二丁目２番３号
(74)代理人　100089233
弁理士　吉田　茂明
(74)代理人　100088672
弁理士　吉竹　英俊
(74)代理人　100088845
弁理士　有田　貴弘
(72)発明者　橋本　隆
東京都千代田区丸の内二丁目２番３号　三菱電機株式会社内
(72)発明者　岩田　明彦
東京都千代田区丸の内二丁目２番３号　三菱電機株式会社内

最終頁に続く

(54)【発明の名称】交流面放電型プラズマディスプレイパネルの駆動方法及び駆動回路並びに交流面放電型プラズマディスプレイパネル装置

(57)【特許請求の範囲】
【請求項１】
互いに対をなす第１電極及び第２電極と、
前記第１及び第２電極と交差する方向に設けられた第３電極と、
前記第１及び第２電極を被覆して壁電荷を蓄積する誘電体層とを備える交流面放電型プラズマディスプレイパネルの駆動方法であって、
維持放電期間は、
前記第１及び第２電極間に印加される外部印加電圧が主体の第１放電が生ずる第１期間と、
前記第１期間に引き続く第２期間と、
前記第１放電及び前記壁電荷が主体の第２放電が順次に生ずる、前記第２期間に引き続く第３期間とを備え、
前記第２期間において、前記第３電極の電位を第１電位と、前記第１電位よりも低く且つ接地電位よりも高い第２電位との間で切り替えることを特徴とする、
交流面放電型プラズマディスプレイパネルの駆動方法。
【請求項２】
交流面放電型プラズマディスプレイパネル用駆動回路であって、
請求項１に記載の前記交流面放電型プラズマディスプレイパネルの駆動方法により前記第３電極を駆動するための駆動信号を生成して、前記第３電極に出力する第３電極用駆動回路を備えることを特徴とする、

交流面放電型プラズマディスプレイパネル用駆動回路。
【請求項３】
請求項２記載の交流面放電型プラズマディスプレイパネル用駆動回路であって、
前記第３電極用駆動回路と並列的に接続された抵抗を更に備えることを特徴とする、
交流面放電型プラズマディスプレイパネル用駆動回路。
【請求項４】
請求項１に記載の交流面放電型プラズマディスプレイパネルの駆動方法により駆動される、
交流面放電型プラズマディスプレイパネル装置。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
この発明は、交流面放電型プラズマディスプレイパネル（以下、「ＡＣ－ＰＤＰ」と称する）装置に関するものであり、特にＡＣ－ＰＤＰの駆動方法とその駆動回路に関する。
【０００２】
【従来の技術】
ＰＤＰは、薄型のテレビジョンまたはディスプレイモニタとして種々の研究がなされている。その中で、メモリ機能を有するＡＣ－ＰＤＰの一つとして、面放電型のＡＣ－ＰＤＰがあり、以下に、このＰＤＰの構造及び駆動方法を、図７及び図８を用いて説明をする。
【０００３】
図７は、従来の面放電型ＡＣ－ＰＤＰの構造を示す斜視図であり、このような構造の面放電型ＡＣ－ＰＤＰは、例えば特開平７－１４０９２２号公報や特開平７－２８７５４８号公報に開示されるものである。同図において、面放電型ＡＣ－ＰＤＰ１０１は、表示面である前面ガラス基板１０２と、前面ガラス基板１０２と放電空間を挟んで対向配置された背面ガラス基板１０３とを備える。そして、前面ガラス基板１０２の放電空間側の表面上には、互いに対をなす第１電極１０４及び第２電極１０５がそれぞれｎ本ずつ延長形成されている。但し、図７に示すように、第１，第２電極１０４，１０５の表面上の一部に、金属補助電極（バス電極）を有する場合には、当該金属電極をも含めて、それぞれを「第１電極１０４」、「第２電極１０５」と呼ぶこともできる。なお、第１，第２電極１０４，１０５をそれぞれ行電極１０４，１０５とも呼ぶ。ＡＣ－ＰＤＰは両行電極１０４，１０５を被覆するように誘電体層１０６が形成されている。また、図７に示すように、誘電体層１０６の表面上に誘電体であるＭｇＯ（酸化マグネシウム）から成るＭｇＯ膜１０７が蒸着法などの方法により形成される場合もあり、この場合には、誘電体層１０６とＭｇＯ膜１０７とを総称して、「誘電体層１０６Ａ」とも呼ぶ。
【０００４】
他方、背面ガラス基板１０３の放電空間側の表面上には、ｍ本の第３電極１０８（以下「列電極１０８」と称す）が行電極１０４，１０５と直交するように延長形成されており、隣接する列電極１０８間には、隔壁１１０が列電極１０８と平行に延長形成されている。この隔壁１１０は、各放電セルを分離する役割を果たすと共に、ＰＤＰが大気圧により潰されないように支える支柱の役割も果たす。そして、各列電極１０８の表面上及び隔壁１１０の側壁面上には、それぞれ赤，緑，青に発光する蛍光体層１０９が順序よくストライプ状に設けられている。
【０００５】
上述の構造を備える前面ガラス基板１０２と背面ガラス基板１０３とは互いに封着され、両ガラス基板１０２，１０３の間の空間にはＮｅ－Ｘｅ混合ガスやＨｅ－Ｘｅ混合ガスなどの放電用ガスが大気圧以下の圧力で封入されている。このような構造を有する面放電型ＡＣ－ＰＤＰにおいて、互いに対となる行電極１０４，１０５と列電極１０８により区画される放電空間が、当該ＰＤＰの１つの放電セル、即ち画素となる。
【０００６】
次に、上述の従来のＰＤＰの表示動作の原理について説明する。

【０００７】
まず、行電極１０４，１０５間に電圧パルスを印加して、放電を起こす。そして、この放電により生じる紫外線が蛍光体層１０９を励起することにより、放電セルが発光する。この放電の際に、放電空間中に生成された電子やイオンは、それぞれの極性とは逆の極性を有する行電極１０４，１０５の方向に移動し、行電極１０４，１０５上の誘電体層１０６Ａの表面上に蓄積する。このようにして誘電体層１０６Ａの表面上に蓄積した電子やイオンなどの電荷を「壁電荷」と呼ぶ。なお、壁電荷の量は、外部印加電圧値に依存するため、壁電荷が形成する電位は、外部印加電圧以上の値とはなり得ない。
【０００８】
この壁電荷が形成する電界は印加電界を弱める方向に働くため、壁電荷の形成に伴い、放電は急速に消滅する。放電が消滅した後に、先程とは極性を反転した電圧パルスを行電極１０４，１０５間に印加すると、この印加電界と壁電荷による電界とが重畳された電界が、実質的に放電空間に印加されるため、再び放電が起こすことができる。このように、一度放電が起きると、放電開始時の電圧に比べて低い印加電圧（以下「維持電圧」と称す）を印加することで、放電を起こすことができるため、両行電極１０４，１０５間に順次に極性を反転させた維持電圧（以下「維持パルス」とも呼ぶ）を印加すれば、放電を定常的に維持させることができる。以下、この放電を「維持放電」と呼ぶ。
【０００９】
この維持放電は、壁電荷が消滅するまでの間であれば、維持パルスが印加され続ける限り持続される。なお、壁電荷を消滅させることを「消去」と呼び、これに対して、放電開始の初期に誘電体層１０６Ａ（ＭｇＯ膜１０７）上に壁電荷を形成することを「書き込み」と呼ぶ。従って、ＡＣ－ＰＤＰの画面の任意のセルについて、まず書き込みを行い、その後は維持放電を行うことによって、文字・図形・画像などを表示することができる。また、書き込み、維持放電、消去を高速に行うことによって、動画表示もできる。
【００１０】
さて、上述の動作原理によれば、印加パルスの立ち上がり時の放電は、実効的な電圧は外部印加電圧が主体であり、壁電荷はあくまでもその補佐として働いていると言うことができる。そこで、この放電を「外部印加電圧主体の放電」と呼ぶ。
【００１１】
他方、外部印加電圧が非常に高電圧の場合、壁電荷は放電開始電圧以上の電位を形成することがある。この場合には、印加パルスの立ち下がり時において、当該壁電荷だけで放電が起こり得る。このように、外部から電圧が印加されていない状態で発生する放電を「自己消去放電」と呼ぶ。このような放電の実効電圧は壁電荷が主体であるため、「壁電荷主体の放電」と呼ぶ。なお、壁電荷主体の放電時に、放電がより大きくなる方向に外部印加電圧を補佐的に印加しても良いため、ここでは、外部電圧が印加されている場合も含めて、「壁電荷主体の放電」を定義することにする。
【００１２】
また、「外部印加電圧主体の放電」と「壁電荷主体の放電」とを併用してＡＣ－ＰＤＰを駆動する場合、壁電荷主体の放電の終了後においては、壁電荷が少なくなっているので、引き続いて外部印加電圧主体の放電を起こすためには、（ｉ）より高い外部印加電圧を印加する、又は、（ｉｉ）先の壁電荷主体の放電時に生成された空間電荷により、放電開始電圧が低くなっている状態の時に外部印加電圧を印加する必要がある。特に、（ｉｉ）の場合、即ちパルスメモリ効果を利用する駆動方法によれば、１回あたりの放電の電流密度を下げることができ、又、放電効率の向上、ピーク電流値の低減が可能である。更には、壁電荷主体の放電は、たとえパネル内に電圧分布が存在していても、そのセルの放電特性に応じた量の壁電荷を形成して放電が終了するため、引き続いて外部印加電圧主体の放電を起こした場合には、セルの発光強度をそろえることができる。従って、上記（ｉｉ）の駆動方法によれば、パネルの面内輝度のばらつきを防ぐことができる。
【００１３】
次に、従来のＰＤＰのより具体的な駆動方法を、図８を用いて説明する。

【００１４】
従来のＡＣ－ＰＤＰ１０１（図７参照）の駆動方法の一つとしては、例えば特開平７－１６０２１８号公報に開示される先行技術▲１▼に係る駆動方法がある。図８は、その駆動方法における１サブフィールド期間内の駆動波形を示すタイミング図である。なお、以下の説明では、図７におけるｎ本の行電極１０４を「行電極Ｘｉ」（ｉ：１～ｎ）と呼び、ｎ本の行電極１０５については、単一の駆動信号により駆動するものとして、ｎ本を一括して「行電極Ｙ」と呼ぶ。また、ｍ本の列電極１０８は「列電極Ｗｊ」（ｊ：１～ｍ）と呼ぶ。
【００１５】
図８に示すサブフィールド（ＳＦ）は、画像表示のための１フレーム（Ｆ）を複数の期間に分割した内の一つであり、ここでは、サブフィールドを更に「リセット期間」、「アドレス期間」、「維持放電期間（表示期間）」の３つに分割している。
【００１６】
まず、「リセット期間」では、直前のサブフィールドの終了時点での表示履歴を消去するとともに、引き続くアドレス期間での放電確率を上げるためのプライミング粒子の供給を行う。具体的には、全ての行電極Ｘｎと行電極Ｙとの間に、その立下がり時に自己消去放電を起こし得る電圧値の全面書き込みパルスを印加することにより、表示履歴を消去する。
【００１７】
次に、「アドレス期間」では、マトリックスの選択により表示すべきセルのみを選択的に放電させて、そのセルに書き込みを行う。具体的には、図８に示すように、まず、行電極Ｘｉに順次スキャンパルスを印加して行き、点灯すべきセルにおいては、列電極Ｗｊと行電極Ｘｉとの間で書き込み放電である「アドレス放電」を発生させる。すると、この放電をトリガとして直ちに行電極Ｘｉ，Ｙ間にも放電が発生する。この際、当該セルの誘電体層１０６Ａ（図７参照）の表面上には、既述のように、後の維持パルスの印加のみで維持放電を行うことが可能な量の正又は負の壁電荷が蓄積される。これに対して、消灯した状態のままのセルでは、アドレス放電を起こさせないため、当該セルの行電極Ｘｉ，Ｙ間には放電は生じず、当然として、壁電荷の蓄積も無い。
【００１８】
そして、「維持放電期間」では、行電極Ｘｉ，Ｙ間に維持パルスを印加することにより、この維持放電期間中、書き込みが行われたセルの維持放電が持続する。
【００１９】
上記の先行技術▲１▼では、維持パルスの電圧値をＶｓとした場合、維持放電期間中は、全列電極Ｗｊの電位をＶｓ／２に設定するという駆動方法が採用されている。これは、アドレス期間から維持放電期間への移行時に、維持放電が安定に開始できるようにするための駆動方法である。以下に、この点について述べる。
【００２０】
図８に示す駆動方法では、アドレス期間の終了時点において、列電極Ｗｊ側及び行電極Ｙ側には負の壁電荷が蓄積されており、行電極Ｘｉ側には正の壁電荷が蓄積されている。この状態において、仮に、維持放電期間中の列電極Ｗｊの電位を０Ｖに設定した場合、維持放電期間の最初の維持パルスが印加されると、行電極Ｘｉ，Ｙ間に維持放電が発生する前に、列電極Ｗｊ側及び行電極Ｘｉ側の壁電荷が形成する電位に起因した放電が開始してしまう。この場合には、行電極Ｘｉ，Ｙ間に維持放電が発生しなくなるという事態が起こり得る。かかる事態を回避するために、先行技術▲１▼では、全列電極Ｗｊの電位をＶｓ／２に設定して、列電極Ｗｊ側の壁電荷による電界を打ち消している。
【００２１】
更に、先行技術▲１▼において、維持放電期間の最初の維持パルスの印加時にのみ列電極Ｗｊの電位をＶｓ／２に設定し、その後は列電極Ｗｊの駆動回路の出力端をハイインピーダンス状態することが提案されている。この場合、維持放電期間の初期時においては、維持放電を安定的に開始させることができ、その後は、列電極Ｗｊの駆動回路の出力を電位

Ｖｓ／２に保持するための電力が削減できるので、駆動回路の低消費電力化を図ることができる。また、最初の維持パルスが印加される前に、列電極Ｗｊの駆動回路の出力端をハイインピーダンス状態にして、維持放電中に列電極Ｗｊ側に蓄積される壁電荷の量を低減する駆動方法であっても良い。

【００２２】

なお、これらの駆動方法によれば、維持放電時に列電極Ｗｊ側へ飛来するイオンを少なくできるため、イオン衝突等による蛍光体の劣化を防ぐという効果も有する。

【００２３】

さて、ＡＣ－ＰＤＰの階調表示については、上述のように１フレーム期間を複数のサブフィールドに分割する駆動方法では、各サブフィールドの維持パルス回数を、例えばバイナリに変えることで階調表示を行う方法が知られている。例えば、ｎ個のサブフィールドでバイナリの重み付けをした場合、2^n の階調を得ることができる。

【００２４】

【発明が解決しようとする課題】

しかしながら、交流面放電型ＰＤＰの従来の駆動方法は、表示品質のより一層の向上という要求に対して、十分に応えきれないという問題点を有している。

【００２５】

（問題点１）

まず、表示品質の改善を階調表示という観点から見た場合には、以下のような問題点がある。

【００２６】

従来のＡＣ－ＰＤＰの駆動方法では、リセット期間における全面消去放電及びアドレス期間におけるアドレス放電（書き込み放電）という微小な発光に起因して、正確な階調表示ができない、即ち、階調表示のリニアリティが正確に取れないという問題点がある。例えば２５６階調表示を行う従来のサブフィールド階調法では、各サブフィールドでの上記の微小な発光の光量が、維持放電での発光量に上乗せされるために、所望の正確な階調表示からずれた階調しか得られないのである。

【００２７】

このような問題点に対して、従来の駆動方法では、１フレーム内のサブフィールドの数を増加させることにより、階調数を増加させて、階調表示の微調整を行うことが考えられる。しかし、例えばＴＶ映像の表示を行う場合には、１フィールド期間（１６．６ｍｓｅｃ）内に１画像の表示を行うようにＡＣ－ＰＤＰの駆動を完了しなければならず、限られた時間中で多数のサブフィールドを備えることは現実的には困難であり、自ずと階調数にも限界が生じてしまう。特に、表示ライン数をより多くした高精細化のＡＣ－ＰＤＰにおいては、表示ラインの増加に伴い、階調数の増加はより困難なものとなる。従って、従来の駆動方法では、階調表示のリニアリティが正確に取れないため、ＰＤＰの表示品質を更に向上させることができないという問題点がある。

【００２８】

この問題点を解消するために、階調表示の微調整を行う方法の一つとして、例えば特開平８－３１４４０５号公報に提案される先行技術▲２▼がある。この当該先行技術▲２▼には、維持パルスの幅を制御することにより放電回数を制御して、階調表示に幅を持たせるという駆動方法が提案されている。この駆動方法は、具体的には、維持パルスの立下がり時の壁電荷主体の放電の回数を制御しており、維持パルスの幅が短い場合には、印加時間内に十分な壁電荷を蓄積できないため、当該パルスの立ち下がり時における自己消去放電が起きず、逆に、維持パルスの幅が充分に長い場合には、十分な壁電荷を蓄積できるため、自己消去放電を起こすことができるという点に立脚している。しかしながら、パルス幅の制御が仮に可能であったとしても、放電現象における「放電遅れ」という要素を鑑みれば、パルス幅の制御により放電自体を正確に制御することは困難であると言わざるを得ない。

【００２９】

なお、ここでは、上記「放電遅れ」とは、パルスが印加されてから放電を開始するまでの時間である「統計放電遅れ」と、放電が発生した後から終了するまでの時間である「形成遅れ」とを含む概念である。

【００３０】

また、階調表示の微調整の方法の他の方法の一つとして、例えば特開平７－４４１２７号公報に提案される先行技術▲３▼がある。この先行技術▲３▼では、表示率に応じて維持パルスの電圧値を２値以上持たせるという駆動方法が提案されており、この先行技術▲３▼は、表示率に起因した電圧ドロップ等により、発光輝度が落ちてしまい、正確な階調表示が得られないという問題点を解消するための技術である。具体的には、表示率を検出する手段と、表示率に応じて電位差を調整する手段とを備えることにより、本来実現すべき階調表示を正確に得る駆動方法である。この先行技術▲３▼は、表示ライン数の多い高精細化ＰＤＰに対して、有用な技術であると考えられるが、維持電圧用の電源として２つ以上の電源を設ける場合、回路が複雑になり、しかもコストが高くなるという問題点がある。

【００３１】

（問題点２）

次に、維持放電の立ち消えに起因する表示品質の低下について述べる。

【００３２】

既述のように、外部印加電圧主体の放電のみで維持放電を行う場合であっても、空間電荷が少ない状態である維持期間の初期時には、所望の行電極間の面放電ではなく、行電極と列電極との間で放電が発生してしまうため、維持放電が不安定になり、立ち消えてしまうという問題点がある。

【００３３】

そして、上記した放電の立ち消えを防止し得ないときには、所望の輝度が得られないため、ＡＣ－ＰＤＰの画像が正確に表示ができないという問題点を生じさせる。

【００３４】

（問題点３）

また、上記の先行技術▲２▼では、１フレームを例えば７分割して、第５～第７サブフィールド期間のそれぞれの維持放電期間中は、外部印加電圧主体の放電と壁電荷主体の放電を併用する駆動方法が提案されている。しかしながら、この駆動方法においては、外部印加電圧主体の放電と壁電荷主体の放電とを順次に行う場合に放電が途切れてしまうという問題点がある。この理由は、以下のように考えられる。即ち、外部印加電圧主体の放電で増加した多量の壁電荷を用いて、壁電荷主体の放電を起こした場合には、放電が大きくなりすぎて、必要以上に壁電荷量を減少させてしまう。従って、引き続く外部印加電圧主体の放電においては、必要な壁電荷の量が不足してしまい、当該放電を開始できない状態にあると考えられる。更に、維持放電期間の初期時のように、空間電荷量が少ない状態で上記の一連の放電を行う場合には、放電が途切れるという問題点はより顕著なものとなる。

【００３５】

以上の放電の途切れを防止できないときには、所望の輝度が得られないため、ＡＣ－ＰＤＰの画像が正確に表示ができないという問題点を生じさせる。

【００３６】

以上に詳述した問題点１～３は、いずれも従来のＡＣ－ＰＤＰの表示品質をより一層向上させるという要求にとっては桎梏となっており、これらの問題点１～３を克服しなければ、上記の要求に的確に応えられない状態にある。

【００３７】

本発明は、上記の問題点１～３を解消して、表示品質の改善及びより一層の向上を実現しようとするものであり、その主目的を達成すべく、以下のより詳細な副目的を有する。

【００３８】

まず、本発明の第１の目的は、維持放電期間中において、発光輝度の微調整を行うことにより、なめらかな階調表示を実現し得る交流面放電型ＰＤＰの駆動方法を提供することに

ある。
【００３９】
更に、本発明は、同ＰＤＰにおいて、維持放電期間の初期時に確実に放電を開始させて、その後に安定的に所望の面放電へ移行するための、同ＰＤＰの駆動方法を提供することを、第２の目的とする。
【００４０】
更に、本発明は、維持放電期間中に外部印加電圧主体の放電と壁電荷主体の放電とを併用する駆動方法において、壁電荷主体の放電の大きさを制御して、両放電を安定化するための、同ＰＤＰの駆動方法を提供することを、第３の目的とする。
【００４１】
更に、本発明は、上記第１乃至第３の目的を実現するための、同ＰＤＰの駆動回路を提供することを、第４の目的とする。
【００４２】
更に、本発明は、上記第１乃至第３の目的の実現により、表示品質が格段に向上された交流面放電型ＰＤＰ装置を提供することを、第５の目的とする。
【００４５】
【課題を解決するための手段】
（１）請求項１記載の発明に係る交流面放電型プラズマディスプレイパネルの駆動方法は、互いに対をなす第１電極及び第２電極と、前記第１及び第２電極と交差する方向に設けられた第３電極と、前記第１及び第２電極を被覆して壁電荷を蓄積する誘電体層とを備える交流面放電型プラズマディスプレイパネルの駆動方法であって、維持放電期間は、前記第１及び第２電極間に印加される外部印加電圧が主体の第１放電が生ずる第１期間と、前記第１期間に引き続く第２期間と、前記第１放電及び前記壁電荷が主体の第２放電が順次に生ずる、前記第２期間に引き続く第３期間とを備え、前記第２期間において、前記第３電極の電位を第１電位と、前記第１電位よりも低く且つ接地電位よりも高い第２電位との間で切り替えることを特徴とする。
【００４６】
（２）請求項２記載の発明に係る交流面放電型プラズマディスプレイパネル用駆動回路は、請求項１に記載の前記交流面放電型プラズマディスプレイパネルの駆動方法により前記第３電極を駆動するための駆動信号を生成して、前記第３電極に出力する第３電極用駆動回路を備えることを特徴とする。
【００４７】
（３）請求項３記載の発明に係る交流面放電型プラズマディスプレイパネル用駆動回路は、請求項２記載の交流面放電型プラズマディスプレイパネル用駆動回路であって、前記第３電極用駆動回路と並列的に接続された抵抗を更に備えることを特徴とする。
【００４８】
（４）請求項４記載の発明に係る交流面放電型プラズマディスプレイパネル装置は、請求項１に記載の交流面放電型プラズマディスプレイパネルの駆動方法により駆動される。
【００４９】
【発明の実施の形態】
（実施の形態１）
図１は、本実施の形態１に係る交流面放電形ＰＤＰ装置５０の全体構成を示すブロック図であり、基本的には、特開平７－１６０２１８号公報に開示される構成と同様である。但し、後述するように、列電極Ｗｊ用駆動回路１８が本実施の形態１の中核部分であり、従来の回路には無い機能を有している。また、同図において、交流面放電形ＰＤＰ１は、図７に示す従来のＡＣ－ＰＤＰを利用することができる。
【００５０】
図１において、ＰＤＰ１は、互いに対をなす第１電極４及び第２電極５をそれぞれｎ本ずつ備え、第１及び第２電極４，５と直交関係にあるｍ本の第３電極８を備える。なお、以下の説明において、第１，２電極４，５をそれぞれ「行電極４」，「行電極５」とも呼び

、第３電極８を「列電極８」とも呼ぶ。更に、必要に応じて、ｎ本の行電極４を「行電極Ｘｉ」（ｉ：１～ｎ）と呼び、同様に、行電極５を「行電極Ｙｋ」（ｋ：１～ｎ）、列電極８を「列電極Ｗｊ」（ｊ：１～ｍ）と呼ぶことによりそれぞれを区別する。また、本ＰＤＰ装置５０では、ｎ本の行電極５については、図１に示すように、その一端部を共通に接続して単一の駆動信号により駆動するものとし、ｎ本の行電極５を一括して「行電極Ｙ」とも呼ぶが、もちろん、ｎ本を別々に駆動しても良い。

【００５１】

更に、ＰＤＰ装置５０は、行電極Ｘｉの駆動用回路１４と、行電極Ｙの駆動用回路１５と、列電極Ｗｊ用の駆動回路１８とを備える。そして、各電極４，５，８に印加される各電圧は、映像信号、制御回路４０により生成される制御信号等に対応して、電源回路４１より各駆動回路１４，１５，１８を介して供給される。

【００５２】

以下に、ＰＤＰ装置５０の駆動方法について説明する。

【００５３】

図２は、ＰＤＰ装置５０の駆動波形及び発光波形を示すタイミング図であり、サブフィールド（ＳＦ）駆動方法における１サブフィールド期間内の駆動波形を示すものである。同図において、（ａ）～（ｃ）はそれぞれ列電極Ｗｊ、行電極Ｙｉ、行電極Ｘｉに印加される電圧波形であり、（ｄ）は列電極Ｗｊ、行電極Ｘｉにより選択されるセル、即ち、マトリックス（ｉ，ｊ）の位置のセルの発光波形である。なお、本実施の形態１に係る駆動方法では、図２に示すように、主に正のパルスを用いてＰＤＰ装置５０を駆動させているが、勿論、図２に示すパルスの極性を全て反転させて駆動しても良い。

【００５４】

本駆動方法では、画像表示のための１フレーム（Ｆ）を複数の期間に分割し、図２に示すように、１つのサブフィールド期間を更に「リセット期間」、「アドレス期間」、「維持放電期間（表示期間）」の３つに分割している。本実施の形態１に係る駆動方法は、特に、維持放電期間における駆動方法に特徴があり、リセット期間及びアドレス期間の各駆動方法は、図８に示す従来の駆動方法と同様で良い。以下、各期間でのＰＤＰ５０の駆動方法について説明をすることにより、本実施の形態１に係る駆動方法の本質を明らかにする。

【００５５】

（リセット期間、アドレス期間）

まず、「リセット期間」では、全ての列電極Ｗｊと行電極Ｙとの間に、全面書き込みパルスを印加して、直前のサブフィールドの終了時点での表示履歴を消去するとともに、プライミング粒子の供給を行う。

【００５６】

次に、「アドレス期間」では、表示すべきセルのみに選択的にアドレス放電を起こす（書き込み放電）。すると、この放電をトリガとして直ちに行電極Ｘｉ，Ｙ間にも放電が発生する。従って、当該セルの行電極Ｘｉ、Ｙｉ上の誘電体層６又は誘電体層６Ａ（図３の（ａ）参照。図８の誘電体層１０６又は誘電体層１０６Ａに相当）の表面上及び列電極Ｗｊ上の誘電体層である蛍光体層９（図３の（ａ）参照。図８の蛍光体層１０９に相当）の表面上に、それぞれ壁電荷が蓄積される。

【００５７】

（維持放電期間）

そして、「維持放電期間」では、行電極Ｘｉ，Ｙｉ間に維持パルスを印加することにより、書き込みが行われたセルについて、このサブフィールド内の維持放電を行う。

【００５８】

さて、本実施の形態１に係る維持放電期間は、図２に示すように、更に３つの期間、即ち、第１期間であるＳＵＳ１期間と、ＳＵＳ１期間に引き続く第２期間であるＳＵＳ２期間と、ＳＵＳ２期間に引き続く第３期間であるＳＵＳ３期間とに分割される。そして、後述するように、各期間において、列電極Ｗｊの電位を切り替えることにより、微妙な輝度調

整を行って、なめらかな階調表現を得る。尚、本維持放電期間での維持放電は、外部印加電圧主体の放電のみで行うものとする。

【００５９】

（ＳＵＳ１期間）

図３は、図２に示した維持放電期間の各期間における各電極Ｘｉ，Ｙｉ，Ｗｊに印加される電圧と各電極の上方に蓄積される壁電荷の状態との関係を示す模式図であり、図３の（ａ）はＳＵＳ１期間における様子を示す。

【００６０】

図３の（ａ）に示すように、行電極Ｘｉ，ＹｉのそれぞれにＶｘｉ＝Ｖｓ（維持電圧），Ｖｙｉ＝０Ｖ（接地電位）の電圧が印加され、列電極Ｗｊには電圧Ｖｗｊ＝Ｖｗ（０＜Ｖｗ＜Ｖｓ）が印加されている場合、維持放電後には、それぞれの電極４，５，８の電位に応じた量の壁電荷が蓄積される。即ち、行電極Ｘｉ，Ｙｉ上の誘電体層６又は６Ａの表面上にはそれぞれマイナス電荷，プラス電荷が蓄積され、行電極Ｘｉと対面する列電極Ｗｊ上の蛍光体層９上にはプラス電荷が蓄積される。従って、列電極Ｗｊの蛍光体層９の表面上であって、行電極Ｘｉが対面する領域（以下「Ｘｉｊ領域」と呼ぶ）と、行電極Ｙｉが対面する領域（以下「Ｙｉｊ領域」と呼ぶ）との間には、不均一な電荷分布が発生する。

【００６１】

引き続いて、Ｖｘｉ＝０，Ｖｙｉ＝Ｖｓの電圧が印加されると、行電極Ｘｉ，Ｙｉ間は勿論、上記の電荷分布に起因する行電極Ｘｉ及び行電極Ｙｉと列電極Ｗｊとの間にも放電が起こる。この際、電位Ｖｗｊ＝Ｖｗに起因して、Ｘｉｊ領域上の電荷は無くなり、今度はＹｉｊ領域上にはプラス電荷が蓄積される。かかる状態において、次の維持パルスが印加された場合も、同様に行電極Ｘｉ及び行電極Ｙｉと列電極Ｗｊとの間にも放電が起こる。

【００６２】

この列電極Ｗｊと行電極Ｘｉ又はＹｉとの間で起こる放電の大きさは、列電極Ｗｊ上の壁電荷の量、即ち、Ｘｉｊ領域とＹｉｊ領域との間の不均一な電荷分布に依存する。この電荷分布は、行電極Ｘｉ，Ｙｉの電位Ｖｘｉ，Ｖｙｉによって変化することは勿論、電圧Ｖｓと電圧Ｖｗとの電位差にも依存するため、この放電の大きさは列電極Ｗｊの電位Ｖｗｊ（＝Ｖｗ）により制御することが可能である。具体的には、維持パルスの電圧Ｖｓを一定値とした場合、電位Ｖｗを０Ｖから増加するにつれて、行電極Ｘｉ，Ｙｉと列電極Ｗｊとの間の放電は小さくなり、Ｖｗ＝Ｖｓ／２のときに最小となる。更に、Ｖｗを増加させると、上記放電は、再び大きくなってしまう。これは、Ｖｗ＞Ｖｓとなると、列電極Ｗｊがアノードと作用して、行電極Ｘｉ，Ｙｉとの間で放電を起こしてしまうからである。

【００６３】

そこで、ＳＵＳ１期間では、列電極Ｗｊの電位に印加する電位をＶｗ＝Ｖｓ／２に設定して、行電極Ｘｉ又はＹｉとの間の放電の大きさを最小にしている。なお、本実施の形態１では、本ＳＵＳ１期間における所望の発光強度（輝度）として、Ｖｗ＝Ｖｓ／２の場合の輝度を選択するが、電位Ｖｗとしては他の値でも良い。但し、Ｖｗ＝Ｖｓ／２に設定することにより、既述のように、先行技術▲１▼に記載される効果を得ることができるため、本ＳＵＳ１期間の駆動方法はより好ましい形態であると言える。

【００６４】

また、電位Ｖｗを一定値（＝Ｖｓ／２）に設定することにより、列電極Ｗｊの上方に蓄積される壁電荷の量を一定量に制御することができる。たとえば、上記アドレス期間の終了時点で余剰のマイナス壁電荷が列電極Ｗｊ上の蛍光体層９に蓄積され、維持放電期間での最初の維持パルス、即ち、ＳＵＳ１期間での最初の維持パルスの印加時に、列電極Ｗｊがカソードとして働くことにより、プラス電荷が大量に形成されたとしても、休止期間（行電極Ｘｉ，Ｙｉの電位が共に接地電位にある期間）中に再放電させることができるため、列電極Ｗｊ側には必要以上の壁電荷が蓄積し得ない。

【００６５】

（ＳＵＳ２）期間

ＳＵＳ１期間に引き続くＳＵＳ２期間は、行電極Ｘｉ，Ｙｉと列電極Ｗｊとの間には放電

を全く起こさない形態とし、この場合の発光について述べる。具体的には、本期間では、図１の列電極Ｗｊ用の駆動回路１８の出力端、即ち、データ用Ｗドライバ ＩＣ１８２の出力端をハイインピーダンス状態にすることにより、図１の（ａ）に示すように、列電極Ｗｊの電位Ｖｗｊを行電極Ｘｉ，Ｙｉの電位Ｖｘｉ，Ｖｙｉの変動に追従させる。このように、電位Ｖｗｊを電位Ｖｘｉ，Ｖｙｉに追従させれば、図３の（ｂ）に示すように、Ｘｉｊ領域，Ｙｉｊ領域に蓄積される壁電荷の量も少なく、壁電荷はほとんど行電極Ｘｉ，Ｙｉ上の誘電体層上に蓄積される。従って、行電極Ｘｉ，Ｙｉと列電極Ｗｊとの間の実質的な電位差は放電開始電圧を越えることが無いため、行電極Ｘｉ，Ｙｉと列電極Ｗｊとの間では全く放電は起こらず、行電極Ｘｉ，Ｙｉ間でのみ放電が起こる。なお、電位Ｖｗｊは行電極Ｘｉ，Ｙｉに印加される維持パルスの幅、休止期間、維持電圧Ｖｓにも依存する。

【００６６】

次に、列電極Ｗｊ用駆動回路１８の出力端をハイインピーダンス状態にする駆動方法について説明する。

【００６７】

図４は、図１中の列電極Ｗｊ用駆動回路１８の構成の示す図であり、各列電極Ｗｊ（ｊ：１～ｍ）の出力電位Ｖｗｊ（ｊ：１～ｍ）を生成する回路であるデータ用Ｗドライバ ＩＣ１８２を備える。データ用Ｗドライバ ＩＣ１８２は、例えば列電極Ｗ１の回路について見ると、電源Ｖｗが、既成ダイオードＨ１のカソードと接続され（スイッチＳ１は、後述する回路１８３に係る要素であるため、ここでは閉状態（短絡）として扱う）、ダイオードＨ１のアノードがダイオードＬ１のカソードと接続され、ダイオードＬ１のアノードは接地されている。スイッチＳＨ１がダイオードＨ１と並列に接続され、スイッチＳＬ１がダイオードＬ１と並列に接続されている。出力電位Ｖｗｊは、ダイオードＨ１のアノードの電位として出力される。なお、スイッチＳＨ１～ＳＨｍ及びＳＬ１～ＳＬｍは、図１中のＷドライバ１８１により制御される。

【００６８】

上記のスイッチＳＨ１～ＳＨｍ及びＳＬ１～ＳＬｍを全てＯＰＥＮにすることにより、列電極Ｗｊ用駆動回路１８の出力端をハイインピーダンス状態にすることができる。このような状態において、行電極Ｘｉ，Ｙｉに維持パルスＶｓが印加されると、行電極Ｘｉ，Ｙｉと列電極Ｗｊとの間は容量結合されているため、行電極Ｘｉ，Ｙｉの電位Ｖｘｉ，Ｖｙｉの変動に追従して（ポンピングされて）、列電極Ｗｊの電位Ｖｗｊが変位する。この時、電位Ｖｘｉ，Ｖｙｉに追従した結果、仮に電位Ｖｗｊが非常に高電位になったとしても、既成ダイオードＨ１を通って電流が流れるので、電位Ｖｗｊは電位Ｖｗ以上にはならない。

【００６９】

逆に、行電極Ｘｉ，Ｙｉに印加される維持パルスの立ち下がり時には、電位Ｖｘｉ，Ｖｙｉの変化に追従して、電位Ｖｗｊは下がることになる。この時、電位Ｖｘｉ，Ｖｙｉに追従した結果、仮に電位Ｖｗｊが非常に低電位になったとしても、既成ダイオードＬ１を通って電流が流れるので、電位Ｖｗｊは接地電位以下にはならない。

【００７０】

データ用Ｗドライバ ＩＣ１８２の上述のようなハイインピーダンス状態を生成する機能を有する。しかし、通常は、ＩＣの出力端をハイインピーダンス状態として使用することはほとんど無く、本ＳＵＳ２期間では、このハイインピーダンス状態を積極的に使用するところに、その本質があり、この場合には、既述のように、列電極Ｗｊ用駆動回路１８の消費電力が削減できるという効果がある。

【００７１】

尚、ＳＵＳ２期間では、行電極Ｘｉ，Ｙｉと列電極Ｗｊとの間には放電を全く起こさない形態を生成する点にその本質があるが、上述のように列電極Ｗｊ用駆動回路１８の出力端をハイインピーダンス状態にする駆動方法の代わりに、電位Ｖｘｉ，Ｖｙｉの変化に追従して、電位Ｖｗｊを変位させることにより同様の形態を生成しても良い。従って、行電極Ｘｉ，Ｙｉに印加される維持パルスに同期させたパルスを、列電極Ｗｊに印加する駆動方

法が考えられるが、回路構成が複雑になる点に留意を要する。このため、本ＳＵＳ２期間のように、列電極Ｗｊ用駆動回路１８の出力端をハイインピーダンス状態にする駆動方法は、好ましい形態であると言える。

【００７２】

なお、列電極Ｗｊの電位変動の応答性を高めるために、図４中の回路１８３を設けても良い。図４に示すように、回路１８３の構成は、データ用Ｗドライバ ＩＣ１８２と並列的に、スイッチＳ２の一端とダイオードＤ２の一端とが共通に電源Ｖｗ側と接続され、スイッチＳ２及びダイオードＤ２の各他端は共通に抵抗Ｒの一端に接続され、抵抗Ｒの他端は接地される。また、電源Ｖｗと分岐点（ノード）Ｎとの間には、スイッチＳ１と、スイッチＳ１に並列に接続されたダイオードＤ１（そのカソードが電源Ｖｗ側に接続され、そのアノードが分岐点Ｎ側に接続されている）とを備える。

【００７３】

データ用Ｗドライバ ＩＣ１８２の出力端を上記のハイインピーダンス状態にすると同時に、回路１８３のスイッチＳ１を開状態とし、且つ、スイッチＳ２を閉状態にすることにより、ダイオードＨ１～Ｈｍから抵抗Ｒを介して接地されるため、回路１８３を有さない場合に比べて、列電極Ｗｊの電位変動の応答性を高めることができる。もちろん、上記効果は抵抗Ｒに起因するものであるため、回路１８３において、データ用Ｗドライバ ＩＣ１８２、即ち、列電極Ｗｊ用駆動回路１８と並列的に接続された抵抗Ｒが必須の構成要素である。

【００７４】

なお、上述のようにスイッチＳ１を開状態としても、回路１８３は上記のダイオードＤ１を備えるため、列電極Ｗｊの電位Ｖｗｊは電位Ｖｗ以上にはならない。

【００７５】

（ＳＵＳ３期間）

ＳＵＳ２期間に引き続くＳＵＳ３期間では、列電極Ｗｊの電位Ｖｗｊを電位Ｖｘｉ，Ｖｙｉに追従した電位から、接地電位へと切り替え、以後、電位Ｖｗｊを接地電位に維持している。このため、図３の（ｃ）に示すように、Ｘｉｊ領域，Ｙｉｊ領域に蓄積される壁電荷の量は、行電極Ｘｉ，Ｙｉの内の接地電位にある行電極側の電荷量と同程度になるので、行電極Ｘｉ，Ｙｉに維持パルスが印加されたときには、上記のＳＵＳ１期間、ＳＵＳ２期間と比較して、行電極Ｘｉ，Ｙｉ間の放電に列電極Ｗｊが関与する形態である。従って、本ＳＵＳ３期間では、図２の（ｄ）に示すように、上記のＳＵＳ１期間、ＳＵＳ２期間と比較して、強い発光強度を得ることができる。もちろん、列電極Ｗｊをマイナス電位にできる場合には、そうすることにより、更に強い発光強度を得ることができる。

【００７６】

なお、ＳＵＳ３期間に引き続く行程、即ち、次のサブフィールド期間のリセット期間（アドレス期間の場合もある）において、Ｘｉｊ領域上又はＹｉｊ領域上に大量のプラス電荷を必要とする場合には、ＳＵＳ３期間を維持放電期間の最後に配置することにより、ＳＵＳ３期間終了時点でのＸｉｊ領域上又はＹｉｊ領域上の壁電荷を利用することができる。

【００７７】

なお、上記維持放電期間中の放電は、あくまでも行電極Ｘｉ，Ｙｉ間の放電が主体であるため、放電で発生するイオンによるスパッタ等によって蛍光体層が劣化することは少ない。

【００７８】

（維持放電期間における発光）

さて、上述のＳＵＳ１期間～ＳＵＳ３期間の駆動方法により得られるＰＤＰの発光について、以下に述べる。

【００７９】

まず、発光強度（輝度）について見ると、ＳＵＳ３期間での輝度が最も大きく、ＳＵＳ１期間、ＳＵＳ２期間の順にその輝度は小さくなる。しかも、これらの輝度の違いは、各期間において、列電極Ｗｊの電位Ｖｗｊを切り替えるだけで得られ、この点に、本実施の形

態１に係るＡＣ－ＰＤＰの駆動方法の本質がある。従って、本実施の形態１に係る駆動方法によれば、維持放電期間中に、列電極Ｗｊの電位Ｖｗを切り替えて輝度の微妙な調整を行い、これらの輝度を組み合わせることにより、ＰＤＰの表示階調のリニアリティを正確に実現できるため、従来の駆動方法と比較して、なめらかな階調表現を得ることができる。

【００８０】

更に、カラー表示の交流面放電形ＰＤＰにおいては、赤（Ｒ），緑（Ｇ），青（Ｂ）の３色毎の専用の列電極Ｗｊ用駆動回路を用いれば、それぞれの駆動回路毎に電位Ｖｗを切り替えて、ＲＧＢ毎に輝度の微調整を行うことができるため、より一層のなめらなか階調表示を得ることができる。

【００８１】

次に、本実施の形態１では、上述のように、維持放電期間を３つの期間に分割して３種類の強度の発光を組み合わせたが、２種類の発光強度を用いることも考えうる。しかし、図２に示したＳＵＳ１期間とＳＵＳ２期間とを組み合わせただけでは、表示階調のリニアリティをより向上させるという点では十分でない。２種類の強度の発光を用いるときには、少なくとも最も高い輝度を生じさせうるＳＵＳ３期間での輝度を利用する必要がある。この観点から見ると、ＳＵＳ３期間よりも輝度が低いＳＵＳ１期間又はＳＵＳ２期間での輝度を、ＳＵＳ３期間での輝度に組み合わせることとなり、ＳＵＳ３期間への移行時（所定のタイミング）において、列電極Ｗｊの電位を、所定の第１電位（＞接地電位）から接地電位へと切り替えることになる。例えば、ＳＵＳ１期間に引き続いて、ＳＵＳ３期間を組み合わせる場合には、上記第１電位は、（維持パルスの電位Ｖｓ）／２に該当する。他方、ＳＵＳ２期間に引き続いてＳＵＳ３期間を組み合わせる場合には、上記第１電位は、ＳＵＳ２期間での維持パルスの電位Ｖｘｉ又はＶｙｉに追従した電位であって、列電極Ｗｊ用駆動回路１８の出力端がハイインピーダンス状態からその電位が接地電位になる直前の電位である。

【００８２】

なお、上記のＳＵＳ３期間の後に更に引き続いてＳＵＳ１期間又はＳＵＳ２期間を設けても良く、この場合には、ＳＵＳ３期間への移行時のみならず、ＳＵＳ３期間からＳＵＳ１期間又はＳＵＳ２期間への移行時（所定のタイミング）において、列電極Ｗｊの電位Ｖｗｊを接地電位から上記第１電位へと切り替えることになる。この点をも考慮するときには、本実施の形態１における特徴は、放電維持期間中の所定のタイミングで、電位Ｖｗｊを接地電位と上記第１電位との間で切り替えることにあると言える。

【００８３】

更に、サブフィールドごとに輝度の組合せを変えても良い。例えば、１フレーム（Ｆ）期間を複数のサブフィールド期間に分割して、各サブフィールド期間についてバイナリの重み付けをした場合、当該フレーム期間中の初期である最下位ビット（ＬＳＢ）付近には、比較的輝度の低いＳＵＳ２期間の輝度を多用し、最上位ビット（ＭＳＢ）付近には、輝度の高いＳＵＳ３期間の輝度を多用する駆動方法が考えられる。この駆動方法によれば、比較的多くの維持パルス数を必要とするＭＳＢ付近において、同等の輝度を得るための維持パルスの数を減らすことができる。従って、１フレーム期間内に、又は、１サブフィールド期間内に生じた時間の余裕を、有効に利用することができる。例えば、この時間の余裕をアドレス期間の増加に割り当てれば、書き込みパルスの幅を大きくすることができ、従来の駆動方法に比較して、放電遅れに起因する書き込み不良等の事態を回避できるという効果をもたらす。

【００８４】

また、上記の時間余裕が生じることは、従来の駆動方法と比較して、高速駆動化が図られているに他ならない。従って、この時間余裕をより多くの表示ラインのアドレス期間に割り当てれば、従来のＰＤＰよりも画素数が多い（高精細な）ＰＤＰ装置の駆動が可能である。

【００８５】

更に、１フレーム中の各サブフィールドの輝度の重み付けは２５６階調（８ＳＦ）表示の場合、従来の駆動方法（サブフィールド階調法）では、１：２：４：８：１６：３２：６４：１２８である。従って、所望の輝度を得るための総パルス数は、２５５の倍数である、２５５，５１０，７６５，・・・しか許容されず、総パルス数の選択の幅は狭い。仮に、総パルス数を６００とする場合には、維持電圧は少なくとも２値用意しなければならず、駆動回路の構成が複雑且つ高価なものとなってしまう。しかも、従来の駆動方法では、パルス数が制限された空き時間を設けることにより、所定の階調表示を得ている。

【００８６】

これに対して、実施の形態１に係る駆動方法によれば、総パルス数をある程度任意に選ぶことができ、且つ、異なる輝度を組み合わせて所望の階調表示を生成するため、従来の駆動方法と比較して、階調性を崩すことなく、利用できる時間長（ＴＶ表示の場合、１フィールド＝１６．６ｍｓｅｃ）で最大限の輝度を得ることができる。

【００８７】

（実施の形態２）

本実施の形態２に係る交流面放電型ＰＤＰの駆動方法は、維持放電を外部印加電圧主体の放電のみで行う場合に、維持放電期間の初期時において、列電極Ｗｊにも、行電極Ｘｉ，Ｙｉの一方に印加する維持パルスに同期（同一立上がりタイミング、同一立下がりタイミング）したパルス（但し、そのパルス電位は当該初期時以後に列電極Ｗｊに印加するパルス電圧よりも高いことが望まれる）を印加する点に特徴がある。これにより、行電極Ｘｉ，Ｙｉ間のみならず、行電極Ｘｉ，Ｙｉと列電極Ｗｊとの間にも積極的に放電を起こして、維持放電を安定的に開始させ、かかる初期時での放電の立ち消えに起因する点灯不良を除去することによって、ＰＤＰの正確な画像表示を得ている（表示品質のより一層の向上）。以下、本駆動方法について詳述する。

【００８８】

図５は、本実施の形態２に係るＰＤＰの駆動波形及び発光波形を示すタイミング図であり、図２と同様に、１サブフィールド期間内の駆動波形を示すものである。図５中の（ａ）～（ｃ）はそれぞれ列電極Ｗｊ、行電極Ｙｉ、行電極Ｘｉに印加される電圧波形であり、（ｄ）はマトリックス（ｉ，ｊ）の位置のセルの発光波形である。なお、本実施の形態２に係るＰＤＰ装置の駆動方法は、後述するように、図５に示す維持放電期間における駆動方法に特徴があるため、本駆動方法を適用できるＰＤＰ装置は、図１のＰＤＰ装置５０と同様で良く、また、図５中のリセット期間とアドレス期間とは、実施の形態１に係る駆動方法（図１参照）、即ち、従来の駆動方法（図８参照）と同様で良いため、これらの説明を省略する。

【００８９】

さて、実施の形態２に係る駆動方法は、図５に示すように、維持放電期間がＳＵＳ１１期間，ＳＵＳ１２期間の各期間に分割されている。

【００９０】

なお、本実施の形態２に係る駆動方法では、図５に示すように、主に正のパルスを用いてＰＤＰ装置５０を駆動させているが、図５に示すパルスの極性を全て反転させて駆動しても良いことは勿論である。

【００９１】

（ＳＵＳ１１期間）

例えば、図８の（ａ）に示すように、従来の駆動方法によれば、アドレス期間では電位Ｖｗｊに正パルスを印加しているため、アドレス期間の終了時点での列電極Ｗｊの上方には、マイナス電荷が蓄積している。この点については、図５の（ａ）に示す本駆動方法でも同様である。かかる場合に、維持放電期間においてＶｗｊ＝０Ｖ（接地電位）に設定したままでは、図５の（ｃ）に示すように、維持放電期間の最初の維持パルスＰ１が行電極Ｘｉに印加されると、既述のように、行電極Ｘｉ，Ｙｉ間に維持放電が発生する前に、列電極Ｗｊ側及び行電極Ｘｉ側の両壁電荷が形成する電位に起因した放電が開始してしまう。そこで、先行技術▲１▼では、かかる事態を回避すべく、図８の（ａ）に示すように、全

列電極Ｗｊの電位を維持パルス電圧の中間電位Ｖｓ／２に設定していたのである。
【００９２】
これとは逆に、本駆動方法では、放電維持期間中の初期時にあたる第１期間であるＳＵＳ１１期間において、直前のアドレス期間終了時の電荷分布状態に対して、列電極Ｗｊと行電極Ｘｉ，Ｙｉ間にも積極的に放電を起こすように列電極Ｗｊの電位Ｖｗｊを制御している。即ち、図５の（ａ）に示すように、列電極Ｗｊに印加すべきパルスを行電極Ｙｉに印加すべき維持パルスＶｙｉに同期させており、具体的には、第１及び第３維持パルスＰ１，Ｐ３の印加時にはＶｗｊ＝０Ｖ（接地電位）に設定し、第２及び第４維持パルスＰ２，Ｐ４の印加時にはＶｗｊ＝Ｖ１１（＞Ｖｗ）に設定している。なお、上記の場合とは反対に、列電極Ｗｊに印加するパルスは行電極Ｘｉに印加すべき維持パルスに同期させても良い。また、列電極Ｗｊの電位Ｖｗｊに上記接地電位の代わりに、負のパルスを印加すれば、より大きな放電を得ることができる。
【００９３】
上述のようなパルスを列電極Ｗｊに与えることにより、ＳＵＳ１１期間において、第１維持パルスＰ１の印加時には、行電極Ｘｉ，Ｙｉ間の放電と共に、列電極Ｗｊの上方のマイナスの壁電荷に起因した放電も起こる。そして、第１維持パルスＰ１の印加終了時には、列電極Ｗｊの上方にプラスの壁電荷が蓄積する。続く第２維持パルスＰ２の印加時には、当該プラス壁電荷による電位と列電極Ｗｊに印加されるパルス電圧Ｖ１１とが重畳されることになるので、列電極Ｗｊと行電極Ｘｉ，Ｙｉとの間の放電を、さらに積極的に起こさせることができる。この際、本駆動方法の場合では、列電極Ｗｊ上の壁電荷を積極的に利用して外部印加電圧主体の放電を起こしているので、上記パルス電圧Ｖ１１の値は維持パルス電圧の中間電位Ｖｓ／２よりも高く設定することが望ましい。
【００９４】
上述のように、本ＳＵＳ１１期間に係る駆動方法によれば、従来の駆動方法と比較して、維持放電をより安定的に開始することができる。
【００９５】
（ＳＵＳ１２期間）
上記ＳＵＳ１１期間では、大きな放電を誘発することができるため、短い期間で多量の壁電荷及び空間電荷を確実に形成することができる。従って、ＳＵＳ１１期間に引き続くＳＵＳ１２期間（第２期間）では、これらの多量の壁電荷及び空間電荷を利用して、行電極Ｘｉ，Ｙｉ間のみの面放電状へと安定的に移行させることができ、それ以後、維持放電を安定して持続させることができる。
【００９６】
上述のように、ＳＵＳ１１期間では、列電極Ｗｊと行電極Ｘｉ，Ｙｉとの間にも放電を積極的に発生させるので、蛍光体層９（図３の（ａ）参照）が上記放電にさらされている状態となり、ＳＵＳ１１期間での放電が、蛍光体層９の劣化を引き起こす場合が生じ得る。かかる事態を回避すべく、本駆動方法では、ＳＵＳ１１期間において放電が安定的に開始し、且つ、多量の壁電荷及び空間電荷が形成された後は、（ｉ）速やかに列電極Ｗｊの電位Ｖｗｊを定電圧（接地電位を含む。好ましくはＶｗｊ＝Ｖｓ／２）に設定する、又は、（ｉｉ）速やかに列電極Ｗｊ用駆動回路１８（図１参照）の出力端をハイインピーダンス状態にすることにより、列電極Ｗｊと行電極Ｘｉ，Ｙｉとの間の放電を小さくしている。
【００９７】
この際、図５の（ａ）に示されるパルス電圧Ｖ１１を有するパルスを、上記ＳＵＳ１１期間中に列電極Ｗｊに印加する場合には、放電により生成される空間電荷は２～３パルス周期で飽和してしまうことから、このパルス周期を以てＳＵＳ１１期間を設定するならば、ＳＵＳ１２期間への移行に十分な空間電荷を上記ＳＵＳ１１期間中に確実に生成することができる。従って、この後に、ＳＵＳ１２期間のように、行電極Ｘｉ，Ｙｉ間の面放電のみへと放電を縮小させても、放電は途切れにくい。
【００９８】
（維持放電期間における発光）

本実施の形態２に係るＰＤＰの駆動方法によれば、維持放電期間中の初期時であるＳＵＳ１１期間において、列電極Ｗｊ（第３電極）に所定のパルスを印加することにより、即ち、列電極Ｗｊの電位Ｖｗｊを接地電位と所定の第１電位Ｖ１１との間で切り替えることにより、放電を詳細に制御するため、放電の立ち消え等の事態を防止して、安定的にＰＤＰの発光を開始することができる。

【００９９】

その後に、行電極Ｘｉ，Ｙｉ間の面放電に移行させることにより、ＳＵＳ１２期間において、安定な維持放電、即ち、ＰＤＰの発光を得ることができる。この際、列電極Ｗｊの電位Ｖｗｊは、上記の所定の第１電位Ｖ１１よりも低い第２電位に設定する。ここで、第２電位とは、接地電位を含む定電位（好ましくはＶｗｊ＝Ｖｓ／２）、又は、行電極Ｘｉ，Ｙｉの電位Ｖｘｉ，Ｖｙｉの変化に追従する電位が該当する。

【０１００】

以上のように、本駆動方法によれば、維持放電期間中に亘ってＰＤＰの発光を安定化させることができるため、ＰＤＰ装置の表示品質の改善及びより一層の向上を実現できる。

【０１０１】

なお、本実施の形態２の駆動方法では、ＳＵＳ１２期間において、列電極Ｗｊ用駆動回路１８の出力端をハイインピーダンス状態にする代わりに、既述のように、行電極Ｘｉ，Ｙｉに印加される維持パルスに同期させたパルスを、列電極Ｗｊに印加する駆動方法でも良い。但し、同様の理由により、列電極Ｗｊ用駆動回路１８の出力端をハイインピーダンス状態にする方が好ましい。

【０１０２】

また、上記ＳＵＳ１２期間の途中の所定のタイミングにおいて、図２のＳＵＳ３期間のように列電極Ｗｊの電位Ｖｗｊを電位Ｖｗと０Ｖ（接地電位）との間で切り替えれば、なめらかな階調表示を得ることができる等の実施の形態１と同様の効果を得ることができ、更に一層の表示品質の向上につながり得る。

【０１０３】

（実施の形態３）

図６は、本実施の形態３に係る交流面放電型ＰＤＰの駆動波形及び発光波形を示すタイミング図であり、図２と同様に、１サブフィールド期間内の駆動波形を示すものである。図６中の（ａ）～（ｃ）はそれぞれ列電極Ｗｊ、行電極Ｙｉ、行電極Ｘｉに印加される電圧波形であり、（ｄ）はマトリックス（ｉ，ｊ）の位置のセルの発光波形である。なお、本駆動方法は、後述するように、図６に示す維持放電期間における駆動方法に特徴があるため、本駆動方法を適用できるＰＤＰ装置は、図１のＰＤＰ装置５０と同様で良く、また、図６中のリセット期間とアドレス期間とは、実施の形態１に係る駆動方法（図１参照）、即ち、従来の駆動方法（図８参照）と同様で良いため、これらの説明を省略する。

【０１０４】

さて、実施の形態３に係る駆動方法は、図６に示すように、維持放電期間がＳＵＳ２１期間と、ＳＵＳ２２期間と、ＳＵＳ２３期間との各期間に分割されているところに特徴があり、これに応じて各期間での駆動方法が異なっている点に本質がある。以下に、上記の３つの期間のそれぞれについて詳述する。

【０１０５】

なお、本実施の形態３に係る駆動方法では、図６に示すように、主に正のパルスを用いてＰＤＰ装置５０を駆動させているが、図６に示すパルスの極性を全て反転させて駆動しても良い。

【０１０６】

（ＳＵＳ２１期間）

維持放電期間中の第１期間であるＳＵＳ２１期間において、ＰＤＰ１（図１参照）は外部印加電圧主体の放電（以下「第１放電」とも呼ぶ）のみによって駆動される。本期間は維持放電期間の初期時であるため、壁電荷及び空間電荷の量が少ない状態なので、直前のアドレス期間で形成された壁電荷を用いた外部印加電圧主体の放電を行うこととしている。

即ち、本期間の放電は、壁電荷及び空間電荷を生成する役割を果たす。ただし、自己消去放電が誘発された時に、壁電荷量が多い場合には、過大な自己消去放電が起きやすくなり、このような過大な自己消去放電は壁電荷を必要以上に減少させてしまうので、引き続く外部印加電圧主体の放電につながらず、放電が立ち消えてしまうことがある。特に、空間電荷が少ない状態である本期間では、この傾向が強い。

【０１０７】

従って、本期間では、上記の過大な自己消去放電が起こらないような駆動方法とする。具体的には、図６に示すように、行電極Ｘｉ，Ｙｉに、パルス幅が５．０μｓｅｃ，維持電圧Ｖｓ＝１８０Ｖの正パルスを交互に印加し、一のパルスの立ち下がり時刻から他のパルスの立上がり時刻までの間の時間、即ち、休止期間は１．０μｓｅｃとしている。また、列電極Ｗｊには電位Ｖｗｊ＝９０Ｖの電圧を印加する。このように、Ｖｓ＝１８０Ｖという比較的低い電圧レベルにおいて、パルス幅を４～５μｓｅｃ程度に設定した場合には、維持パルスの立下がり時には既に空間電荷は減少してしまっているため、自己消去放電は起こらない。

【０１０８】

（ＳＵＳ２２期間）

ＳＵＳ２１期間に引き続くＳＵＳ２２期間（第２期間）での放電は、ＳＵＳ２１期間での放電と後述するＳＵＳ２３期間での放電へとなめらかに移行させる役割を有し、ＳＵＳ２３期間において利用する壁電荷主体の放電（以下「第２放電」とも呼ぶ）である自己消去放電を徐々に起こすようにするものである。即ち、維持パルスの幅及び休止期間と列電極Ｗｊの電位Ｖｗｊとを調整することにより、ＳＵＳ２１期間とＳＵＳ２３期間とにおけるパルスの中間的なパルスを行電極Ｘｉ，Ｙｉに印加して、自己消去放電量を制御し、自己消去放電を徐々に起こす。

【０１０９】

なお、上述の説明からは、一見、維持パルスの幅及び休止期間を単に制御すれば良いとも考えられるが、実際には、維持パルス幅等の時間的な設定だけで、各セルに印加される電圧のばらつきをそれぞれ制御することは困難である。しかし、本駆動方法では、列電極Ｗｊの電位Ｖｗｊをも調整しているので、これにより各セル毎の電圧のばらつきに応じた制御が可能となる。

【０１１０】

本駆動方法は、具体的には、行電極Ｘｉ，Ｙｉに、パルス幅が２．０μｓｅｃ，維持電圧Ｖｓ＝１８０Ｖの正パルスを交互に印加し、休止期間は０．７μｓｅｃとしている。また、列電極Ｗｊ用駆動回路１８（図１参照）の出力端をハイインピーダンス状態としている。既述のように、列電極Ｗｊ用駆動回路１８の出力端をハイインピーダンス状態にすることにより、列電極Ｗｊの上方の壁電荷は行電極Ｘｉ，Ｙｉ間の面放電に関与しないため、ＳＵＳ２１期間と比較して外部電荷主体の放電は若干弱くなり、後述するＳＵＳ２３期間と比較して自己消去放電は小さいものとなるため、両期間のちょうど中間的なパルスを得ることができる。

【０１１１】

従って、本ＳＵＳ２期間での駆動方法は、外部印加電圧主体の放電（ＳＵＳ２１期間）から、外部印加電圧主体の放電と壁電荷主体の放電との両放電（ＳＵＳ２３期間）へ直ちに移行するものとした際の、上述のような過大な自己消去放電による放電の立ち消えという事態が生じてしまうのを有効に防ぐことができる。更に、従来の駆動方法では、過大な自己消去放電により放電が立ち消えた場合には、行電極Ｘｉ，Ｙｉ間に比較的高電圧の維持パルスを印加する必要があるが、本ＳＵＳ２２期間の駆動方法によれば、放電の立ち消え自体を防ぐことができるため、本期間中の維持電圧Ｖｓを上述のように変化させる必要が無い。従って、放電が立ち消えることなく持続できる維持電圧（維持パルス）のマージン、即ち、安定した放電を得るための維持電圧のマージンを増大することができる。

【０１１２】

（ＳＵＳ２３期間）

ＳＵＳ２２期間に引き続くＳＵＳ２３期間（第３期間）では、第１放電及び第２放電が順次に生じる駆動方法、即ち、外部印加電圧主体の放電と壁電荷主体の放電とを併用する駆動方法を用いる。具体的には、行電極Ｘｉ，Ｙｉに印加されるパルスはパルス幅１．３μｓｅｃ、Ｖｓ＝１８０Ｖであり、休止期間は０．７μｓｅｃである。また、列電極Ｗｊにはｖｗｊ＝９０Ｖの電圧が印加されている。

【０１１３】

まず、ＳＵＳ２３期間における行電極Ｘｉ，Ｙｉの維持パルスの立下がり時の放電（自己消去放電）について説明する。

【０１１４】

当該自己消去放電は、行電極Ｘｉ，Ｙｉの維持パルスの立ち上がり時の、外部印加電圧主体の放電により生成された空間電荷を利用して起こす。即ち、外部印加電圧主体の放電終了後であって、比較的多く存在する空間電荷により放電開始電圧が低下している状態の時に、速やかに維持パルスを立ち下げれば、行電極Ｘｉ，Ｙｉの上方の壁電荷により、容易に自己消去放電を起こすことができる。従って、本期間では、維持パルスの幅等を上記の値に設定している。

【０１１５】

次に、本期間における行電極Ｘｉ，Ｙｉの維持パルスの立上がり時の放電について説明する。

【０１１６】

外部印加電圧主体の放電と壁電荷主体の放電とを併用する駆動方法の場合、維持パルスが立ち上がる時点では、直前の自己消去放電により壁電荷が少ない状態にある。従って、本期間では、この状態の下においても行電極Ｘｉ，Ｙｉ間に維持放電を確実に起こすために、維持パルスの休止期間を短くしている。これは、上述の場合とは反対に、直前の壁電荷主体の放電（自己消去放電）で生成された空間電荷を利用するものである。但し、休止期間が壁電荷主体の放電（自己消去放電）の放電遅れ時間より短い場合には、放電は起こらない。従って、本期間の休止期間は、（壁電荷主体の放電の放電遅れ時間）＜（本期間の休止期間）＜（壁電荷主体の放電により生成された空間電荷の消滅時間）の条件を満たすように設定している。

【０１１７】

なお、本期間における自己消去放電は、壁電荷だけで放電する場合について述べたが、壁電荷が主体の放電であれば、当該自己消去放電時に、放電がより大きくなる方向に外部印加電圧を補佐的にかけても良い。このため、外部電圧が印加される場合も含めて、「壁電荷主体の放電」を定義するができる。

【０１１８】

（維持放電期間における発光）

さて、上述のＳＵＳ２１期間～ＳＵＳ２３期間の駆動方法により得られるＰＤＰの発光について、以下に述べる。

【０１１９】

上述のように、実施の形態３に係る駆動方法によれば、維持放電期間のＳＵＳ２２期間の放電を制御することにより、その前後のＳＵＳ２１期間での発光を途切れさせること無く、ＳＵＳ２３期間での発光へと移行することができる。

【０１２０】

この点に関して、異なる２つ以上の維持電圧値を有する駆動回路を用いれば、自己消去放電が生ずる期間において、その初期時には、維持パルスの電圧値を低く設定することにより、比較的小さな自己消去放電を発生させ、引き続く維持パルスに従って、その電圧値をしだいに高く設定することにより、安定的に外部印加電圧主体の放電と壁電荷主体の放電とを併用する放電へと移行できる。しかしながら、安定な移行を図ろうとする場合、一般的には、維持電圧値の数は多く準備する必要が生ずるが、そのような場合には、維持パルスを生成する回路構成が複雑となり、しかも高価なものとならざるを得ない。

【０１２１】

しかし、このような一般的に考えられる駆動方法と比較して、本実施の形態３に係る駆動方法では、維持放電期間中の第２期間であるＳＵＳ２２期間において、維持パルスの幅及び休止時間の制御に加えて、図６に示すように、列電極Ｗｊの電位Ｖｗｊを、維持パルス印加時に対応した第１電位と、維持パルスの休止期間に対応した第２電位との間で切り替えるだけで、第１放電（外部印加電圧主体の放電）が生ずるＳＵＳ２１期間から、第１放電と第２放電（壁電荷主体の放電）とが順次に生じるＳＵＳ２３期間へと安定的に移行することができる。なお、図６の（ａ）に示すように、第２電位は、上記の第１電位よりも低く且つ接地電位よりも高いが、図６に示す駆動波形のパルスの極性を全て反転させた駆動方法の場合も含めて考えるならば、その絶対値を以て、第１電位と第２電位との高低関係を規定する。

【０１２２】

本駆動方法によれば、上述の列電極Ｗｊの電位の切り替えにより、放電の立ち消え等に起因するセルの点灯不良を防止して、ＰＤＰ装置の表示品質の改善及びより一層の向上を実現できる。

【０１２３】

なお、本実施の形態３の駆動方法では、上記列電極Ｗｊの電位Ｖｗｊの上記の切り替えを、列電極Ｗｊ用駆動回路１８の出力端をハイインピーダンス状態にすることにより実現したが、既述のように、行電極Ｘｉ，Ｙｉに印加される維持パルスに同期させたパルスを、列電極Ｗｊに印加する駆動方法でも良い。但し、同様の理由により、本実施の形態に係るＳＵＳ２２期間の駆動方法の方が好ましい。

【０１２４】

また、図２のＳＵＳ３期間のように、上記ＳＵＳ２３期間の途中の所定のタイミングで、列電極Ｗｊの電位Ｖｗｊを、ＳＵＳ２３期間中の電位から０Ｖ（接地電位）へと切り替えるならば、なめらかな階調表示を得ることができる等の実施の形態１と同様の効果を得ることができ、更に一層の表示品質の向上を図ることが可能となる。

【０１３１】

【発明の効果】

（１）請求項１に係る発明によれば、第２期間において、第３電極の電位を第１電位と第２電位との間で切り替えるため、第１放電と第２放電とを併用する駆動方法の場合の、第２放電（壁電荷主体の放電）時の自己消去放電の量を制御することができる。従って、第１期間から第２期間への移行時に過大な自己消去放電を起こすことが無く、かかる放電に起因する放電の立ち消えを防止して、安定な放電を実現することができる。従って、請求項１に係る発明によれば、ＰＤＰ装置の表示品質を向上させることができる。

【０１３２】

また、過大な自己消去放電による放電の立ち消えを防止することが可能となったので、第１及び第２電極間に比較的高電圧の維持電圧を加える必要が無くなり、維持電圧の安定したマージンを得ることができるという派生的効果をも、本発明は包含している。

【０１３３】

（２）請求項２に係る発明によれば、上記（１）と同様の表示品質の向上という効果を実現し得る駆動回路を提供することができる。

【０１３４】

（３）請求項３に係る発明によれば、上記（２）の効果と共に、第３電極の電荷を抵抗を介して放電することにより、第３電極の電位の切り替え時の応答性を高めることができる。

【０１３５】

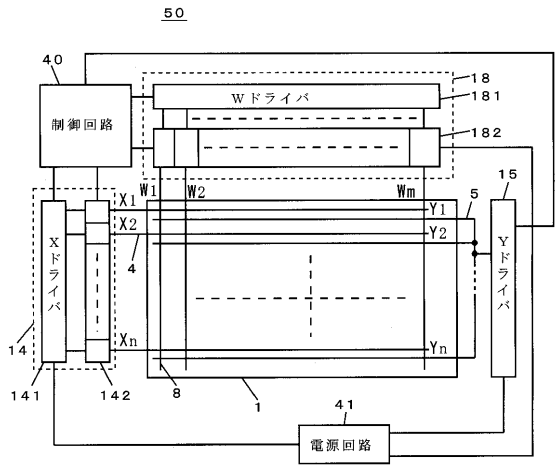
（４）請求項４に係る発明によれば、上記（１）と同様の効果を奏し交流面放電型プラズマディスプレイパネル装置を提供することができる。

【図面の簡単な説明】

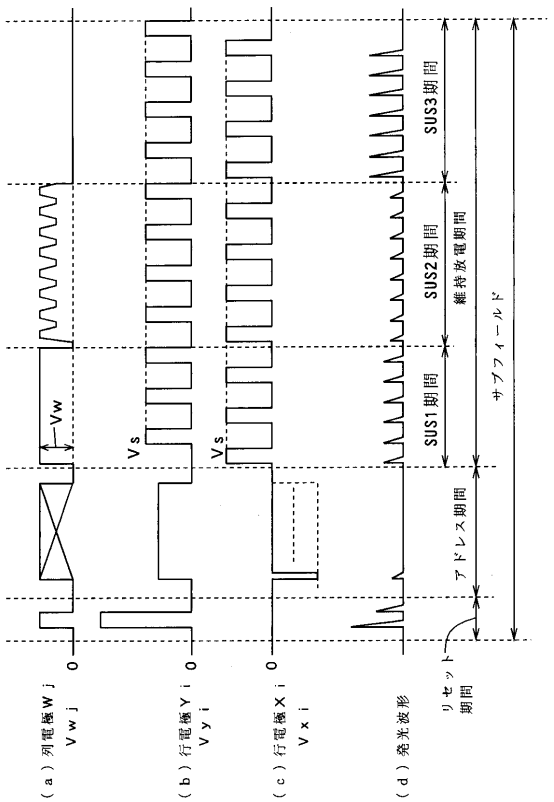
【図１】実施の形態１に係る交流面放電型プラズマディスプレイパネル装置の全体構成を示すブロック図である。

【図２】実施の形態１に係る交流面放電型プラズマディスプレイパネルの駆動波形及び発光波形を示すタイミング図である。
【図３】実施の形態１に係る駆動方法における維持放電期間内での電荷分布の状態を示した模式図である。
【図４】実施の形態１に係る列電極用駆動回路を示す回路図である。
【図５】実施の形態２に係る交流面放電型プラズマディスプレイパネルの駆動波形及び発光波形を示すタイミング図である。
【図６】実施の形態３に係る交流面放電型プラズマディスプレイパネルの駆動波形及び発光波形を示すタイミング図である。
【図７】従来の交流面放電型プラズマディスプレイパネルの構造を示す斜視図である。
【図８】従来の交流面放電型プラズマディスプレイパネルの駆動波形を示すタイミング図である。
【符号の説明】
１　交流面放電型プラズマディスプレイパネル、４　第１電極（行電極Ｘｉ）、５　第２電極（行電極Ｙｋ）、６　誘電体層、６Ａ　誘電体層、８　第３電極（列電極Ｗｊ）、９　蛍光体層、１８　第３電極用駆動回路、５０　交流面放電型プラズマディスプレイパネル装置、１８１　Ｗドライバ、１８２　データ用ＷドライバＩＣ、Ｒ　抵抗、Ｖｗｊ　第３電極の電位。

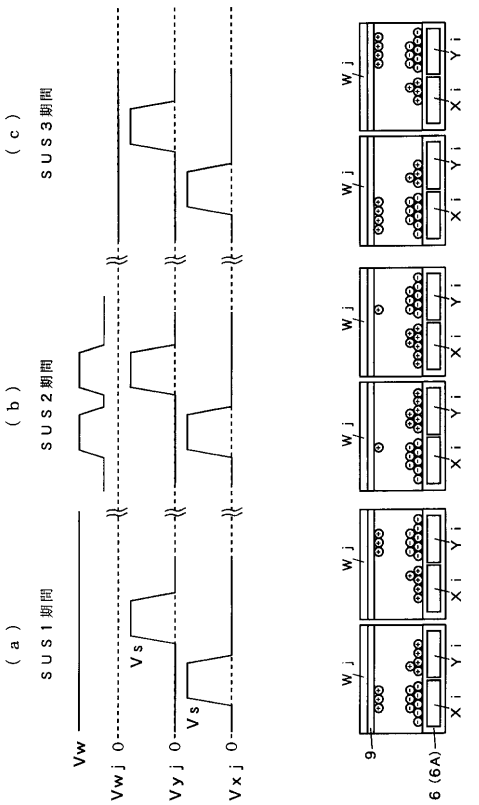
【図１】



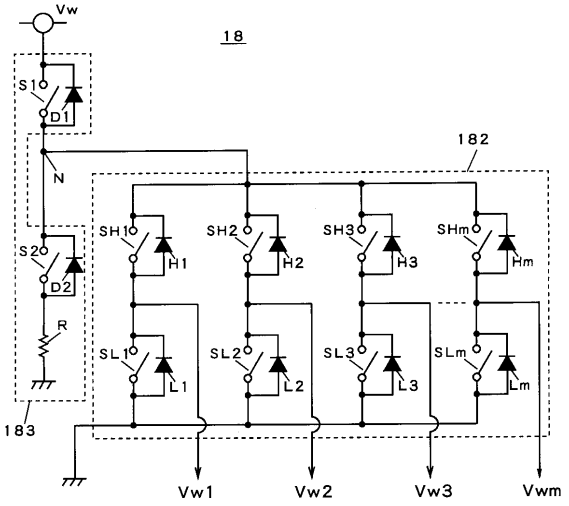
【図２】



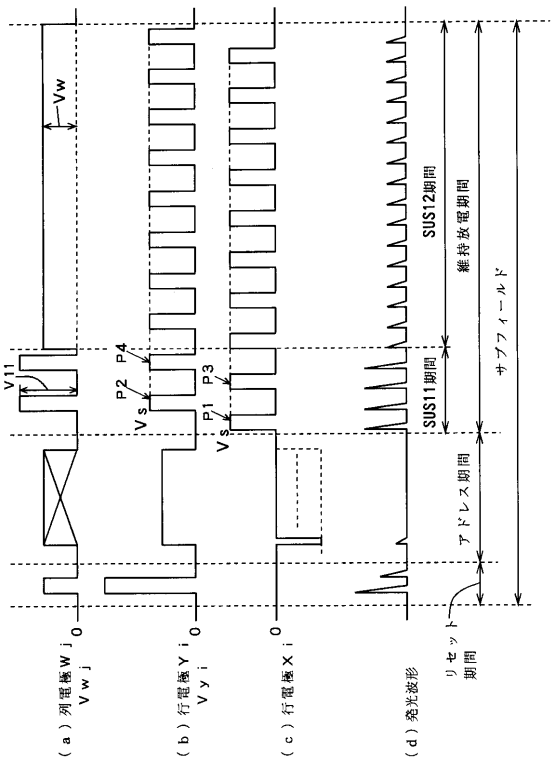
【図３】


（ａ）ＳＵＳ１期間
（ｂ）ＳＵＳ２期間
（ｃ）ＳＵＳ３期間
Ｖｗ
Ｖｗｊ
Ｖｙｊ
Ｖｘｊ
Ｖｓ
Ｗｊ
Ｘｉ
Ｙｉ
9
6（6A）

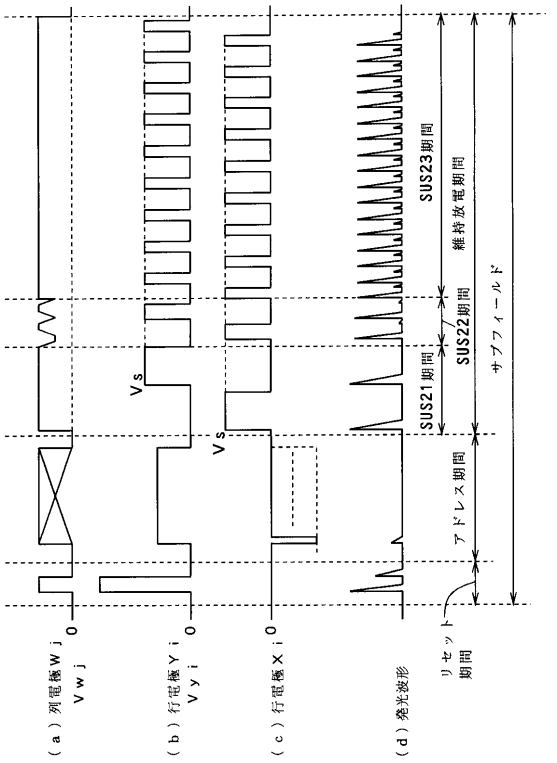
【図４】


Ｖｗ
18
Ｓ１
Ｄ１
Ｎ
182
Ｓ２
Ｄ２
Ｒ
183
ＳＨ１
ＳＨ２
ＳＨ３
ＳＨｍ
Ｈ１
Ｈ２
Ｈ３
Ｈｍ
ＳＬ１
ＳＬ２
ＳＬ３
ＳＬｍ
Ｌ１
Ｌ２
Ｌ３
Ｌｍ
Ｖｗ１
Ｖｗ２
Ｖｗ３
Ｖｗｍ

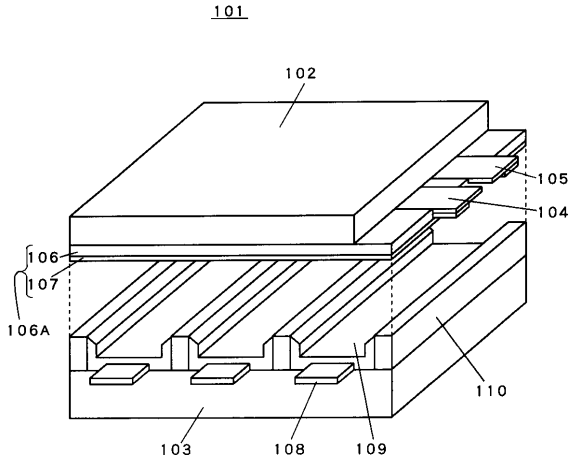
【図５】


Ｖｗ
Ｖ１１
Ｐ１
Ｐ２
Ｐ３
Ｐ４
Ｖｓ
ＳＵＳ１１期間
ＳＵＳ１２期間
維持放電期間
サブフィールド
アドレス期間
リセット期間
（ａ）列電極Ｗｊ Ｖｗｊ
（ｂ）行電極Ｙｉ Ｖｙｉ
（ｃ）行電極Ｘｉ
（ｄ）発光波形

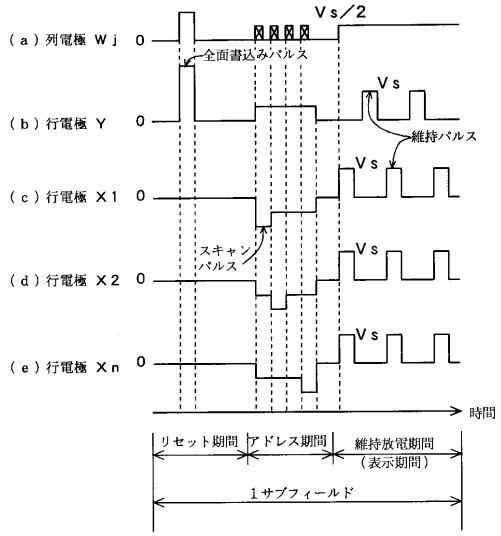
【図６】


Ｖｓ
ＳＵＳ２１期間
ＳＵＳ２２期間
ＳＵＳ２３期間
維持放電期間
サブフィールド
アドレス期間
リセット期間
（ａ）列電極Ｗｊ Ｖｗｊ
（ｂ）行電極Ｙｉ Ｖｙｉ
（ｃ）行電極Ｘｉ
（ｄ）発光波形

【図７】


101
102
105
104
106
107
106A
110
103
108
109

【図８】


Vs／2
（ａ）列電極 Ｗｊ
0
全面書込みパルス
Vs
（ｂ）行電極 Ｙ
0
維持パルス
Vs
（ｃ）行電極 Ｘ1
0
スキャン
パルス
Vs
（ｄ）行電極 Ｘ2
0
Vs
（ｅ）行電極 Ｘn
0
時間
リセット期間
アドレス期間
維持放電期間
（表示期間）
1サブフィールド

フロントページの続き

審査官　鈴野　幹夫

(56)参考文献　特開平０９－０６８９４６（ＪＰ，Ａ）
特開平０９－０６８９４６（ＪＰ，Ａ）