



(12) 发明专利申请

(10) 申请公布号 CN 118318302 A

(43) 申请公布日 2024. 07. 09

(21) 申请号 202280079017.3

(22) 申请日 2022.11.24

(30) 优先权数据

2021-195179 2021.12.01 JP

(85) PCT国际申请进入国家阶段日

2024.05.29

(86) PCT国际申请的申请数据

PCT/JP2022/043282 2022.11.24

(87) PCT国际申请的公布数据

W02023/100731 JA 2023.06.08

(71) 申请人 罗姆股份有限公司

地址 日本

(72) 发明人 柿崎僚太郎 糟谷泰正

(74) 专利代理机构 北京银龙知识产权代理有限公司 11243

专利代理师 曾贤伟 李平

(51) Int.Cl.

H01L 23/48 (2006.01)

H01L 23/28 (2006.01)

H01L 23/29 (2006.01)

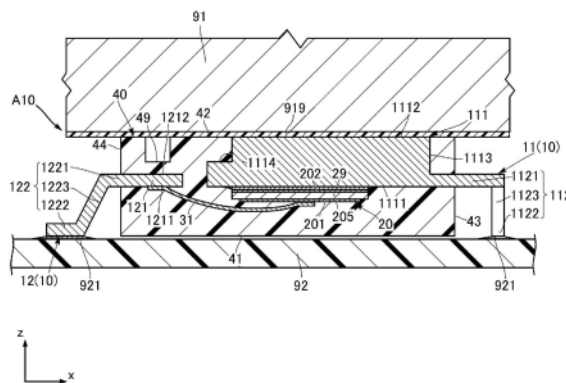
权利要求书2页 说明书13页 附图22页

(54) 发明名称

半导体装置

(57) 摘要

半导体装置具备半导体元件、包括芯片焊盘部以及第一端子部的第一引线、以及封固树脂。第一引线背面从第二树脂面露出且在x方向上与第三树脂面分离。所述第一端子部具有第一部分以及第二部分。仅一个所述第一部分贯通所述第三树脂面。所述第一部分在z方向上与所述第二树脂面分离。所述第二部分相对于所述第一部分位于z方向另一侧且用于安装。



1. 一种半导体装置,其特征在于,具备:  
半导体元件;  
第一引线,其包括:芯片焊盘部,其具有朝向厚度方向一侧且搭载有所述半导体元件的第一引线主面和朝向所述厚度方向另一侧的第一引线背面;以及第一端子部;以及  
封固树脂,其具有朝向所述厚度方向一侧的第一树脂面、朝向所述厚度方向另一侧的第二树脂面以及朝向与所述厚度方向正交的第一方向一侧的第三树脂面,且覆盖所述半导体元件和所述芯片焊盘部的一部分,  
所述第一引线背面从所述第二树脂面露出且在所述第一方向上远离所述第三树脂面,  
所述第一端子部具有第一部分以及第二部分,  
仅一个第一部分贯通所述第三树脂面,且所述第一部分在所述厚度方向上与所述第二树脂面分离,  
所述第二部分相对于所述第一部分位于所述厚度方向一侧且用于安装。
2. 根据权利要求1所述的半导体装置,其特征在于,  
所述第一端子部具有介于所述第一部分与所述第二部分之间的第三部分。
3. 根据权利要求2所述的半导体装置,其特征在于,  
所述第三部分从所述第一部分向所述厚度方向的一侧延伸。
4. 根据权利要求3所述的半导体装置,其特征在于,  
所述第三部分与所述厚度方向平行。
5. 根据权利要求3或4所述的半导体装置,其特征在于,  
所述第一端子部具有两个所述第二部分。
6. 根据权利要求5所述的半导体装置,其特征在于,  
两个所述第二部分从所述第三部分向与所述厚度方向以及所述第一方向正交的第二方向外侧延伸。
7. 根据权利要求6所述的半导体装置,其特征在于,  
所述第一部分的所述第二方向的大小比所述芯片焊盘部的所述第二方向的大小小。
8. 根据权利要求6或7所述的半导体装置,其特征在于,  
所述第二部分在所述第一方向上不从所述第三部分伸出。
9. 根据权利要求3或4所述的半导体装置,其特征在于,  
所述第二部分从所述第三部分向所述第一方向一侧延伸。
10. 根据权利要求9所述的半导体装置,其特征在于,  
所述第二部分沿着相对于所述厚度方向成直角的平面。
11. 根据权利要求10所述的半导体装置,其特征在于,  
所述第二部分的与所述厚度方向以及所述第一方向正交的第二方向的大小比所述第三部分的所述第二方向的大小大。
12. 根据权利要求11所述的半导体装置,其特征在于,  
所述第二部分从所述第三部分向所述第二方向两侧突出。
13. 根据权利要求1至12中任一项所述的半导体装置,其特征在于,  
所述芯片焊盘部的所述厚度方向的大小比所述第一端子部的所述第一部分大。
14. 根据权利要求13所述的半导体装置,其特征在于,

所述第一部分的单面与所述第一引线主面为同一面。

15. 根据权利要求1至14中任一项所述的半导体装置,其特征在于,还具备:  
连接部件,其与所述半导体元件连接;以及

第二引线,其相对于所述第一引线位于所述第一方向另一侧,包括具有朝向所述厚度方向一侧的第二引线主面的焊盘部,

所述连接部件与所述第二引线主面连接,

所述第一引线主面与所述第二引线主面在所述厚度方向上的位置相同。

16. 根据权利要求15所述的半导体装置,其特征在于,

所述封固树脂具有朝向所述第一方向另一侧的第四树脂面,

所述第二引线具有包括贯通所述第四树脂面的第四部分的第二端子部。

17. 根据权利要求16所述的半导体装置,其特征在于,

所述第二端子部具有相对于所述第四部分位于所述厚度方向一侧且用于安装的第五部分以及介于所述第四部分与所述第五部分之间的第六部分。

## 半导体装置

### 技术领域

[0001] 本公开涉及一种半导体装置。

### 背景技术

[0002] 在专利文献1中公开了一种半导体装置的一例,其具备:第一引线、第二引线、第三引线,其包含具有焊盘主面以及焊盘背面的第一焊盘;半导体元件,其搭载在焊盘主面上;以及封固树脂,其与焊盘主面相接且覆盖半导体元件。第一引线、第二引线以及第三引线具有沿同一方向延伸的第一端子、第二端子以及第三端子。通过将第一端子、第二端子以及第三端子插通于电路基板等的贯通孔,从而将该半导体装置安装于电路基板。另外,在该半导体装置安装于散热器的情况下,在焊盘背面与散热器之间设置例如绝缘片。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:日本特开2017-174951号公报

### 发明内容

[0006] 发明所要解决的课题

[0007] 半导体装置除了要求使端子部插通于电路基板的安装方式以外,有时还要求例如面安装于电路基板的方式。

[0008] 本公开的一个课题在于提供一种与以往相比实施了改良的半导体装置。特别是本公开鉴于上述情况,其一个课题在于提供一种能够进行面安装的半导体装置。

[0009] 用于解决课题的方案

[0010] 由本公开的一个方式提供的半导体装置具备:半导体元件;第一引线,其包括:芯片焊盘部,其具有朝向厚度方向一侧且搭载有所述半导体元件的第一引线主面和朝向所述厚度方向另一侧的第一引线背面;以及第一端子部;以及封固树脂,其具有朝向所述厚度方向一侧的第一树脂面、朝向所述厚度方向另一侧的第二树脂面以及朝向与所述厚度方向正交的第一方向一侧的第三树脂面,且覆盖所述半导体元件和所述芯片焊盘部的一部分。所述第一引线背面从所述第二树脂面露出且在所述第一方向上与所述第三树脂面分离。所述第一端子部具有第一部分以及第二部分,仅一个第一部分贯通所述第三树脂面。所述第一部分在所述厚度方向上与所述第二树脂面分离。所述第二部分相对于所述第一部分位于所述厚度方向一侧且用于安装。

[0011] 发明效果

[0012] 根据上述结构,能够提供一种能够进行面安装的半导体装置。

[0013] 通过以下参照附图进行的详细说明,本公开的其他特征和优点将变得更加明确。

### 附图说明

[0014] 图1是示出根据本公开的第一实施方式的半导体装置的立体图。

- [0015] 图2是示出根据本公开的第一实施方式的半导体装置的立体图。
- [0016] 图3是示出根据本公开的第一实施方式的半导体装置的立体图。
- [0017] 图4是示出根据本公开的第一实施方式的半导体装置的主要部分立体图。
- [0018] 图5是示出根据本公开的第一实施方式的半导体装置的主要部分立体图。
- [0019] 图6是示出根据本公开的第一实施方式的半导体装置的俯视图。
- [0020] 图7是示出根据本公开的第一实施方式的半导体装置的仰视图。
- [0021] 图8是示出根据本公开的第一实施方式的半导体装置的主视图。
- [0022] 图9是示出根据本公开的第一实施方式的半导体装置的侧视图。
- [0023] 图10是示出根据本公开的第一实施方式的半导体装置的主要部分俯视图。
- [0024] 图11是示出根据本公开的第一实施方式的半导体装置的主要部分仰视图。
- [0025] 图12是沿着图11的XII-XII线的剖视图。
- [0026] 图13是沿着图11的XIII-XIII线的剖视图。
- [0027] 图14是沿着图11的XIV-XIV线的剖视图。
- [0028] 图15是沿着图11的XV-XV线的剖视图。
- [0029] 图16是示出根据本公开的第一实施方式的半导体装置的使用状态的剖视图。
- [0030] 图17是示出根据本公开的第一实施方式的半导体装置的第一变形例的剖视图。
- [0031] 图18是示出根据本公开的第一实施方式的半导体装置的第一变形例的使用状态的剖视图。
- [0032] 图19是示出根据本公开的第一实施方式的半导体装置的第二变形例的立体图。
- [0033] 图20是示出根据本公开的第一实施方式的半导体装置的第二变形例的剖视图。
- [0034] 图21是示出根据本公开的第一实施方式的半导体装置的第三变形例的立体图。
- [0035] 图22是示出根据本公开的第一实施方式的半导体装置的第三变形例的剖视图。
- [0036] 图23是示出根据本公开的第一实施方式的半导体装置的第四变形例的立体图。
- [0037] 图24是示出根据本公开的第一实施方式的半导体装置的第四变形例的剖视图。
- [0038] 图25是示出根据本公开的第一实施方式的半导体装置的第五变形例的剖视图。
- [0039] 图26是示出根据本公开的第一实施方式的半导体装置的第六变形例的侧视图。
- [0040] 图27是示出根据本公开的第二实施方式的半导体装置的主要部分俯视图。
- [0041] 图28是示出根据本公开的第三实施方式的半导体装置的剖视图。
- [0042] 图29是示出根据本公开的第四实施方式的半导体装置的立体图。
- [0043] 图30是示出根据本公开的第四实施方式的半导体装置的俯视图。
- [0044] 图31是示出根据本公开的第四实施方式的半导体装置的侧视图。
- [0045] 图32是沿着图30的XXXII-XXXII线的剖视图。
- [0046] 图33是示出根据本公开的第四实施方式的半导体装置的第一变形例的立体图。
- [0047] 图34是示出根据本公开的第四实施方式的半导体装置的第一变形例的俯视图。
- [0048] 图35是示出根据本公开的第四实施方式的半导体装置的第一变形例的侧视图。
- [0049] 图36是示出根据本公开的第四实施方式的半导体装置的第二变形例的立体图。
- [0050] 图37是示出根据本公开的第四实施方式的半导体装置的第三变形例的立体图。
- [0051] 图38是示出根据本公开的第四实施方式的半导体装置的第四变形例的立体图。
- [0052] 图39是示出根据本公开的第四实施方式的半导体装置的第五变形例的立体图。

[0053] 图40是示出根据本公开的第四实施方式的半导体装置的第六变形例的剖视图。

### 具体实施方式

[0054] 以下,参照附图对本公开的优选实施方式进行具体说明。

[0055] 本公开中的“第一”、“第二”、“第三”等术语仅是为了识别而使用的,并不意图对这些对象物附加序列。

[0056] 在本公开中,除非另有说明,否则“某物A形成于某物B”以及“某物A形成在某物B上”包括“某物A直接形成在某物B上”以及“其他物体介于某物A和某物B之间的同时某物A形成在某物B上”。同样地,只要没有特别说明,“某物A配置于某物B”以及“某物A配置于某物B上”包括“某物A直接配置于某物B”以及“其他物介于某物A与某物B之间,并且某物A配置于某物B”。同样地,“某物A位于某物B上”,只要无特别说明,包括“某物A与某物B相接,某物A位于某物B上”以及“其他物介于某物A与某物B之间且某物A位于某物B上”。另外,除非另有说明,“某物A在某个方向上与某物B重叠”包括“某物A与某物B的全部重叠”以及“某物A与某物B的一部分重叠”。另外,在本公开中,“某个面A朝向方向B(的一侧或另一侧)”并不限定于面A相对于方向B的角度为 $90^\circ$ 的情况,也包括面A相对于方向B倾斜的情况。

[0057] 第一实施方式:

[0058] 图1~图16表示本公开的第一实施方式的半导体装置。本实施方式的半导体装置A10具备导通部件10、半导体元件20、连接部件31、32、33以及封固树脂40。在这些图中,例如,z方向是“厚度方向”的一例,x方向是“第一方向”的一例,y方向是“第二方向”的一例。

[0059] 导通部件10:

[0060] 导通部件10是构成向半导体元件20的导电路径的部件。本实施方式的导通部件10包括第一引线11、第二引线12、第三引线13以及第四引线14。第一引线11、第二引线12、第三引线13以及第四引线14的材质没有任何限定,例如包括铜(Cu)或铜合金。另外,也可以在第一引线11、第二引线12、第三引线13以及第四引线14的适当位置实施银(Ag)、镍(Ni)、锡(Sn)等的镀敷。

[0061] 第一引线11:

[0062] 如图1~图15所示,第一引线11具有芯片焊盘部111以及第一端子部112。芯片焊盘部111具有第一引线主面1111以及第一引线背面1112。第一引线主面1111是朝向z方向的一侧的面。第一引线背面1112是朝向z方向的另一侧的面。在第一引线主面1111搭载有半导体元件20。

[0063] 本实施方式的芯片焊盘部111还具有第一引线侧面1113以及第一中间面1114。第一引线侧面1113在z方向上位于第一引线主面1111与第一引线背面1112之间,是朝向x方向的一侧的面。第一中间面1114在z方向上位于第一引线主面1111与第一引线背面1112之间,是朝向z方向的一侧(与第一引线主面1111相同的一侧)的面。

[0064] 芯片焊盘部111的形状没有任何限定。在图示的例子中,芯片焊盘部111从z方向观察时为矩形形状。另外,第一引线主面1111以及第一引线背面1112的形状没有任何限定,在图示的例子中,从z方向观察时为矩形形状。

[0065] 第一端子部112具有第一部分1121、两个第二部分1122以及两个第三部分1123。第一部分1121与芯片焊盘部111相连,从芯片焊盘部111向x方向的一侧延伸,在图示的例子中

与xy平面平行。在本实施方式中,芯片焊盘部111的z方向的大小比第一部分1121大。本实施方式的第一端子部112具有仅一个第一部分1121。第一部分1121的形状没有任何限定,在图示的例子中,从z方向观察时为矩形状。第一部分1121在z方向上远离第一引线背面1112,在图示的例子中,与第一引线主面1111相接。第一部分1121的单面与第一引线主面1111为同一面。

[0066] 两个第二部分1122相对于第一部分1121位于z方向的一侧。两个第二部分1122在将半导体装置A10面安装于电路基板等时使用。

[0067] 两个第三部分1123介于第一部分1121与两个第二部分1122之间。第三部分1123从第一部分1121向z方向的一侧延伸。在图示的例子中,第三部分1123以从第一部分1121向y方向的外侧延伸的方式相对于z方向倾斜。第三部分1123的形状没有任何限定,在图示的例子中,沿x方向观察时为矩形状。

[0068] 在本实施方式中,两个第二部分1122从两个第三部分1123向x方向的外侧延伸。另外,两个第二部分1122平行于y方向。两个第二部分1122不从两个第三部分1123向x方向的一侧伸出。在图示的例子中,两个第二部分1122和两个第三部分1123在x方向上的位置相同(或者大致相同)。

[0069] 第二引线12:

[0070] 第二引线12位于相对于第一引线11(芯片焊盘部111)向x方向的另一侧离开的位置。第二引线12具有焊盘部121以及多个第二端子部122。

[0071] 焊盘部121具有第二引线主面1211以及第二引线背面1212。第二引线主面1211是朝向z方向的一侧的面。第二引线背面1212是朝向z方向的另一侧的面。在第二引线主面1211连接有连接部件31。焊盘部121的形状没有任何限定,在图示的例子中,是以y方向为长边方向的长矩形状。另外,从z方向观察,焊盘部121比芯片焊盘部111小。另外,焊盘部121的z方向的大小比芯片焊盘部111小,与第一端子部112相同。在图示的例子中,第二引线主面1211在z方向上的位置与芯片焊盘部111的第一引线主面1111相同(或者大致相同)。

[0072] 多个第二端子部122在y方向上排列配置。第二端子部122具有第四部分1221、第五部分1222以及第六部分1223。

[0073] 第四部分1221与焊盘部121相连,从焊盘部121向x方向的另一侧延伸,在图示的例子中与xy平面平行。第四部分1221的形状没有任何限定,在图示的例子中,从z方向观察时为矩形状。

[0074] 第五部分1222相对于第四部分1221位于z方向的一侧。第五部分1222在将半导体装置A10面安装于电路基板等时使用。第五部分1222具有沿x方向延伸的形状。

[0075] 第六部分1223介于第四部分1221与第五部分1222之间。第六部分1223从第四部分1221向z方向的一侧延伸。在图示的例子中,第六部分1223相对于z方向(yz平面)倾斜。第六部分1223的形状没有任何限定,在图示的例子中,沿x方向观察时为矩形状。

[0076] 第三引线13:

[0077] 第三引线13位于相对于第一引线11(芯片焊盘部111)向x方向的另一侧离开的位置。另外,第三引线13在y方向上与第二引线12并列。第三引线13具有焊盘部131以及第三端子部132。

[0078] 焊盘部131具有第三引线主面1311以及第三引线背面1312。第三引线主面1311是

朝向z方向的一侧的面。第三引线背面1312是朝向z方向的另一侧的面。在第三引线主面1311连接有连接部件32。焊盘部131的形状没有任何限定,在图示的例子中,从z方向观察时为矩形状。此外,从z方向上观察,焊盘部131比焊盘部121小。另外,焊盘部131的z方向的大小比芯片焊盘部111小,与焊盘部121相同。在图示的例子中,第三引线主面1311在z方向上的位置与芯片焊盘部111的第一引线主面1111相同(或者大致相同)。

[0079] 第三端子部132具有第七部分1321、第八部分1322以及第九部分1323。

[0080] 第七部分1321与焊盘部131相连,从焊盘部131向x方向的另一侧延伸,在图示的例子中与xy平面平行。第七部分1321的形状没有任何限定,在图示的例子中,从z方向观察时为矩形状。

[0081] 第八部分1322相对于第七部分1321位于z方向的一侧。第八部分1322在将半导体装置A10面安装于电路板等时使用。第八部分1322具有沿x方向延伸的形状。

[0082] 第九部分1323介于第七部分1321与第八部分1322之间。第九部分1323从第七部分1321向z方向的一侧延伸。在图示的例子中,第九部分1323相对于z方向(yz平面)倾斜。第九部分1323的形状没有任何限定,在图示的例子中,沿x方向观察时为矩形状。

[0083] 第四引线14:

[0084] 第四引线14位于相对于第一引线11(芯片焊盘部111)向x方向的另一侧离开的位置。另外,第四引线14在y方向上位于第二引线12与第三引线13之间。第四引线14具有焊盘部141以及第四端子部142。

[0085] 焊盘部141具有第四引线主面1411以及第四引线背面1412。第四引线主面1411是朝向z方向的一侧的面。第四引线背面1412是朝向z方向的另一侧的面。在第四引线主面1411连接有连接部件33。焊盘部141的形状没有任何限定,在图示的例子中,从z方向观察时为矩形状。此外,从z方向上观察,焊盘部141比焊盘部121小,是与焊盘部131相同程度的大小。另外,焊盘部141的z方向的大小比芯片焊盘部111小,与焊盘部121以及焊盘部131相同。在图示的例子中,第四引线主面1411在z方向上的位置与芯片焊盘部111的第一引线主面1111相同(或者大致相同)。

[0086] 第四端子部142具有第十部分1421、第十一部分1422以及第十二部分1423。

[0087] 第十部分1421与焊盘部141相连,从焊盘部141向x方向的另一侧延伸,在图示的例子中与xy平面平行。第十部分1421的形状没有任何限定,在图示的例子中,从z方向观察时为矩形状。

[0088] 第十一部分1422相对于第十部分1421位于z方向的一侧。第十一部分1422在将半导体装置A10面安装于电路板等时使用。第十一部分1422是沿着x方向延伸的形状。

[0089] 第十二部分1423介于第十部分1421与第十一部分1422之间。第十二部分1423从第十部分1421向z方向的一侧延伸。在图示的例子中,第十二部分1423相对于z方向(yz平面)倾斜。第十二部分1423的形状没有任何限定,在图示的例子中,沿x方向观察时为矩形状。

[0090] 半导体元件20:

[0091] 如图5以及图11~图15所示,半导体元件20搭载于芯片焊盘部111的第一引线主面1111。在半导体装置A10中,半导体元件20是n沟道型且纵型结构的MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)。半导体元件20并不限定于MOSFET。半导体元件20也可以是IGBT(Insulated Gate Bipolar Transistor)等其他晶体管。进而,半导体元

件20也可以是二极管。半导体元件20具有半导体层205、第一电极201、第二电极202以及第三电极203。

[0092] 半导体层205包括化合物半导体基板。化合物半导体基板的主材料为碳化硅(SiC)。此外,作为化合物半导体基板的主材料,也可以使用硅(Si)。

[0093] 第一电极201设置于半导体层205中在z方向上第一引线11的芯片焊盘部111的第一引线主面1111所朝向的一侧(一侧)的部分。第一电极201相当于半导体元件20的源极电极。

[0094] 第二电极202设置于半导体层205中在z方向上与第一电极201相反的一侧的部分。第二电极202与第一引线11的芯片焊盘部111的第一引线主面1111对置。第二电极202相当于半导体元件20的漏极电极。在本实施方式中,第二电极202经由接合层29与第一引线主面1111接合。接合层29例如是焊料、银(Ag)膏、烧制银等。

[0095] 第三电极203设置于半导体层205中在z方向上与第一电极201相同侧的部分,且位于远离第一电极201的位置。第三电极203相当于半导体元件20的栅极电极。从z方向观察,第三电极203的面积小于第一电极201的面积。

[0096] 连接部件31、32、33:

[0097] 连接部件31与半导体元件20的第一电极201以及第二引线12的焊盘部121的第二引线主面1211接合。连接部件31的材质没有任何限定,包括铝(Al)、铜(Cu)、金(Au)等金属。另外,连接部件31的根数没有任何限定,也可以具备多个连接部件31。在图示的例子中,连接部件31是包含铝(Al)且扁平的带状的部件。

[0098] 连接部件32与半导体元件20的第三电极203和第三引线13的焊盘部131的第三引线主面1311连接。在图示的例子中,连接部件32是包含金(Au)且比连接部件31细的线状部件。

[0099] 连接部件33与半导体元件20的第一电极201以及第四引线14的焊盘部141的第四引线主面1411连接。在图示的例子中,连接部件33是包含金(Au)且比连接部件31细的线状部件。

[0100] 在本实施方式中,第一引线11的第一端子部112是漏极端子,第二引线12的第二端子部122是源极端子,第三引线13的第三端子部132是栅极端子,第四引线14的第四端子部142是源极感应端子。

[0101] 封固树脂40:

[0102] 如图1~图15所示,封固树脂40覆盖半导体元件20、连接部件31、32、33、第一引线11、第二引线12、第三引线13以及第四引线14各自的一部分或全部。封固树脂40具有电绝缘性。封固树脂40例如由包含黑色的环氧树脂的材料构成。封固树脂40具有第一树脂面41、第二树脂面42、第三树脂面43、第四树脂面44、第五树脂面45以及第六树脂面46。

[0103] 第一树脂面41在z方向上朝向与第一引线11的芯片焊盘部111的第一引线主面1111相同的一侧(一侧)。第二树脂面42在z方向上朝向与第一树脂面41相反的一侧(另一侧)。第一引线11的芯片焊盘部111的第一引线背面1112从第二树脂面42露出。第二树脂面42与第一引线背面1112相互为同一面。第一引线背面1112在x方向上与第三树脂面43分离。

[0104] 第三树脂面43朝向x方向的一侧。第一引线11的第一端子部112的第一部分1121贯通第三树脂面43。在本实施方式中,仅一个第一部分1121贯通第三树脂面43。另外,第一部

分1121在z方向上与第二树脂面42分离。

[0105] 第四树脂面44在x方向上朝向与第三树脂面43相反的一侧(另一侧)。在本实施方式中,第二引线12的多个第二端子部122的第二端子部122、第三引线13的第三端子部132的第七部分1321以及第四引线14的第四端子部142的第十部分1421贯通第四树脂面44。

[0106] 第五树脂面45以及第六树脂面46是在y方向上彼此朝向相反侧的面。

[0107] 如图7所示,第一引线11的第二端子部122的两个第二部分1122的y方向端部在y方向上位于与封固树脂40的第五树脂面45以及第六树脂面46大致相同的位置。两个第二部分1122在y方向上不从第五树脂面45以及第六树脂面46伸出。

[0108] 在图示的例子中,封固树脂40具有槽49。槽49从第二树脂面42向x方向凹陷,沿着y方向延伸。槽49到达第五树脂面45以及第六树脂面46。槽49位于第一引线背面1112与第四树脂面44之间。

[0109] 另外,在图示的例子中,封固树脂40具有两个凹部47。一个凹部47从第一树脂面41以及第五树脂面45凹陷。另一个凹部47从第一树脂面41以及第六树脂面46凹陷。第一引线主面1111的一部分从凹部47露出。

[0110] 图16表示半导体装置A10的使用状态。在本使用例中,半导体装置A10面安装于电路基板92。即,第一端子部112的第二部分1122、第二端子部122的第五部分1222、第三端子部132的第八部分1322以及第四端子部142的第十一部分1422例如通过焊料921与电路基板92的布线图案(省略图示)导通接合。另外,散热器91对置配置于芯片焊盘部111的第一引线背面1112。在图示的例子中,在第一引线背面1112与散热器91之间配置有片材919。片材919例如是绝缘片。

[0111] 接着,对半导体装置A10的作用进行说明。

[0112] 如图16所示,第一引线背面1112从第二树脂面42露出。由此,能够使例如散热器91与第一引线背面1112对置配置。另外,第二部分1122位于比第一部分1121靠z方向的一侧的位置。由此,能够使用第二部分1122将半导体装置A10面安装于电路基板92等。另外,第一引线背面1112在x方向上与第三树脂面43分离。另外,第一部分1121在z方向上与第二树脂面42分离。因此,在第一引线背面1112与第一部分1121之间存在封固树脂40的一部分。由此,能够通过封固树脂40更牢固地保持第一引线11。

[0113] 第一端子部112具有第三部分1123。由此,能够更可靠地支撑第二部分1122。

[0114] 第三部分1123与z方向平行。因此,能够缩小半导体装置A10的x方向尺寸。

[0115] 第一端子部112具有两个第二部分1122。由此,能够提高半导体装置A10的安装强度。

[0116] 两个第二部分1122从第三部分1123向x方向的外侧延伸。由此,能够进一步提高半导体装置A10的安装强度。

[0117] 第一部分1121的y方向的大小比芯片焊盘部111的y方向的大小小。由此,能够进一步提高封固树脂40对第一引线11的保持力。

[0118] 第二部分1122在x方向上不从第三部分1123突出。由此,能够缩小半导体装置A10的x方向尺寸。

[0119] 芯片焊盘部111的z方向的大小比第一部分1121大。由此,在热从半导体元件20向第一引线背面1112传递的过程中,能够在x方向以及y方向上将热传递到更宽的范围。因此,

通过第一部分1121的更宽的区域,能够将来自半导体元件20的热向散热器91等散热,能够提高散热效率。

[0120] 第一部分1121的单面与第一引线主面1111为同一面。由此,能够增大z方向上的从第一部分1121到第三树脂面43的距离,能够进一步提高封固树脂40对第一引线11的保持力。

[0121] 在封固树脂40上形成槽49。由此,能够延长从第一引线背面1112到第二引线12(第四部分1221)、第三引线13(第七部分1321)以及第四引线14(第十部分1421)的沿着封固树脂40的表面的距离(以下,沿面距离)。

[0122] 图17~图40表示本公开的其他实施方式。此外,在这些图中,对与上述实施方式相同或类似的要素标注与上述实施方式相同的附图标记。另外,各变形例以及各实施方式中的各部的结构能够在不产生技术上的矛盾的范围内相互适当地组合。

[0123] 第一实施方式第一变形例:

[0124] 图17以及图18表示半导体装置A10的第一变形例。本变形例的半导体装置A11的第二部分1122、第五部分1222、第八部分1322以及第十一部分1422与第一树脂面41的关系与上述例子不同。

[0125] 在本变形例中,第二部分1122、第五部分1222、第八部分1322以及第十一部分1422位于比第一树脂面41靠z方向的另一侧(第一引线背面1112所朝向的一侧)的位置。第二部分1122、第五部分1222、第八部分1322以及第十一部分1422的z方向的一侧的端部与第一树脂面41分离距离Gz。

[0126] 根据本变形例,也能够对半导体装置A11进行面安装,起到与半导体装置A10相同的效果。另外,第一树脂面41比第二部分1122、第五部分1222、第八部分1322以及第十一部分1422向z方向的一侧突出距离Gz。因此,在图18所示的半导体装置A11的使用状态下,若将散热器91按压于半导体装置A11,则第一树脂面41容易与电路基板92抵接。由此,能够抑制从散热器91施加的力作用于第一引线11、第二引线12、第三引线13以及第四引线14、半导体元件20。

[0127] 第一实施方式第二变形例:

[0128] 图19以及图20表示半导体装置A10的第二变形例。在本变形例的半导体装置A12中,在封固树脂40设置有两个槽49。

[0129] 各槽49沿y方向延伸,到达第五树脂面45以及第六树脂面46。另外,两个槽49在x方向上分离地配置。

[0130] 根据本变形例,也能够对半导体装置A12进行面安装,起到与上述例子相同的效果。另外,具有两个槽49,从而能够进一步延长第一引线背面1112与第二端子部122、第三端子部132以及第四端子部142的沿面距离。从本变形例可知,槽49的个数没有任何限定。

[0131] 第一实施方式第三变形例:

[0132] 图21以及图22表示半导体装置A10的第三变形例。在本变形例的半导体装置A13中,在封固树脂40设置有凸部48。

[0133] 凸部48从第二树脂面42向z方向的另一侧突出。凸部48沿着y方向延伸,到达第五树脂面45以及第六树脂面46。在图示的例子中,凸部48配置于封固树脂40的x方向的另一侧端,与第四树脂面44相接。

[0134] 根据本变形例,也能够对半导体装置A13进行面安装。另外,具有凸部48,从而能够延长第一引线背面1112与第二端子部122、第三端子部132以及第四端子部142的沿面距离。

[0135] 第一实施方式第四变形例:

[0136] 图23以及图24表示半导体装置A10的第四变形例。在本变形例的A14中,在封固树脂40上设置有两个凸部48。

[0137] 各凸部48向z方向的另一侧突出。各凸部48沿着y方向延伸,到达第五树脂面45以及第六树脂面46。两个凸部48在x方向上隔着第一引线背面1112相互分离地配置。一个凸部48与第四树脂面44相接。另一个凸部48与第三树脂面43相接。

[0138] 根据本变形例,也能够对半导体装置A14进行面安装。另外,具有两个凸部48,从而能够进一步延长第一引线背面1112与第二端子部122、第三端子部132以及第四端子部142的沿面距离。根据本变形例可知,凸部48的个数没有任何限定。

[0139] 第一实施方式第五变形例:

[0140] 图25表示半导体装置A10的第五变形例。在本变形例的半导体装置A15中,封固树脂40不具有上述的凸部48以及槽49。根据本变形例,也能够对半导体装置A15进行面安装。另外,根据本变形例可知,封固树脂40也可以是不具有凸部48以及槽49的结构。

[0141] 第一实施方式第六变形例:

[0142] 图26表示半导体装置A10的第六变形例。在本变形例的半导体装置A16中,两个第二部分1122从两个第三部分1123向x方向的内侧延伸。根据本变形例,也能够对半导体装置A16进行面安装。另外,根据本变形例可知,第二部分1122的形状等没有任何限定。

[0143] 第二实施方式:

[0144] 图27示出了根据本公开第二实施方式的半导体装置。本实施方式的半导体装置A20不具备上述的连接部件31、32、33。

[0145] 在本实施方式中,第二引线12的焊盘部121的第二引线背面1212与半导体元件20的第一电极201导通接合。另外,第三引线13的焊盘部131的第三引线背面1312与半导体元件20的第三电极203导通接合。另外,第四引线14的焊盘部141的第四引线背面1412与半导体元件20的第一电极201导通接合。

[0146] 根据本实施方式,也能够对半导体装置A20进行面安装。另外,根据本实施方式可知,第二引线12、第三引线13以及第四引线14与半导体元件20的具体的导通方式没有任何限定。

[0147] 第三实施方式:

[0148] 图28表示本公开的第三实施方式的半导体装置。本实施方式的半导体装置A30的第一引线11的结构与上述实施方式不同。

[0149] 本实施方式的第一引线11的芯片焊盘部111与第一部分1121的在z方向上的大小相同(或大致相同)。另外,第一引线11具有连结部113。连结部113将芯片焊盘部111以及第一端子部112的第一部分1121连结。在本实施方式中,也是仅一个第一部分1121贯通第三树脂面43。在本实施方式中,第一引线主面1111的z方向上的位置与第一部分1121的朝向z方向的一侧的面、第二引线主面1211、第三引线主面1311以及第四引线主面1411的z方向上的位置互不相同。

[0150] 根据本实施方式,也能够对半导体装置A30进行面安装。另外,根据本实施方式可

知,芯片焊盘部111的在z方向上的大小与第一部分1121的在z方向上的大小的关系没有任何限定。

[0151] 第四实施方式:

[0152] 图29~图32示出根据本公开的第四实施方式的半导体装置。本实施方式的半导体装置A40的第一端子部112的结构与上述实施方式不同。

[0153] 在本实施方式中,第一端子部112具有第一部分1121、一个第二部分1122以及一个第三部分1123。第三部分1123从第一部分1121向z方向的一侧延伸,在x方向上观察时为矩形状。第三部分1123的y方向的大小与第一部分1121的x方向的大小相同(或者大致相同)。

[0154] 第二部分1122从第三部分1123向x方向的一侧(外侧)延伸。第二部分1122在沿z方向观察时呈以y方向为长边方向的长矩形状。第二部分1122的y方向的两端从第三部分1123向y方向的外侧突出。第二部分1122的y方向的两端位置与封固树脂40的第五树脂面45以及第六树脂面46大致相同,不从第五树脂面45以及第六树脂面46向y方向的外侧伸出。

[0155] 根据本实施方式,也能够对半导体装置A40进行面安装。另外,根据本实施方式可知,第二部分1122以及第三部分1123的具体结构没有任何限定。

[0156] 第四实施方式第一变形例:

[0157] 图33~图35表示半导体装置A40的第一变形例。在本变形例的半导体装置A41中,在第一端子部112的第一部分1121形成有多个贯通孔1121a,在第三部分1123形成有多个贯通孔1123a。

[0158] 各贯通孔1121a在z方向上贯通第一部分1121。贯通孔1121a的形状没有任何限定,在图示的例子中,是以z方向为长边方向的长孔形状。多个贯通孔1121a在y方向上排列。另外,贯通孔1121a的一部分位于封固树脂40内。

[0159] 各贯通孔1123a在x方向上贯通第三部分1123。贯通孔1123a的形状没有任何限定,在图示的例子中,是以z方向为长边方向的长孔形状。多个贯通孔1123a在y方向上排列。另外,相邻的贯通孔1121a与贯通孔1123a相互连接并连通。

[0160] 根据本变形例,也能够对半导体装置A41进行面安装。另外,通过在第三部分1123设置多个贯通孔1121a,在第三部分1123设置多个贯通孔1123a,具有容易进行形成第一端子部112时的折弯加工的优点。另外,多个贯通孔1121a各自的一部分位于封固树脂40内,从而能够提高第一端子部112与封固树脂40的匹配强度。

[0161] 第四实施方式第二变形例:

[0162] 图36示出半导体装置A40的第二变形例。在本变形例的半导体装置A42中,在第一端子部112的第一部分1121形成有多个贯通孔1121a,在第二部分1122形成有多个贯通孔1122a,在第三部分1123形成有多个贯通孔1123a。多个贯通孔1121a以及多个贯通孔1123a的结构例如与上述半导体装置A41相同。

[0163] 各贯通孔1123a在z方向上贯通第三部分1123。贯通孔1123a的形状没有任何限定,在图示的例子中,是以z方向为长边方向的长孔形状。多个贯通孔1123a在y方向上排列。另外,相邻的贯通孔1122a与贯通孔1123a相互连接并连通。

[0164] 根据本变形例,也能够对半导体装置A42进行面安装。另外,通过在第一部分1121设置多个贯通孔1121a,在第三部分1123设置多个贯通孔1123a,进而在第二部分1122设置多个贯通孔1122a,具有更加容易进行形成第一端子部112时的折弯加工的优点。

[0165] 第四实施方式第三变形例：

[0166] 图37示出半导体装置A40的第三变形例。在本变形例的半导体装置A43中，在第一端子部112的第三部分1123形成有多个贯通孔1123a。另一方面，在第一部分1121以及第二部分1122未形成上述贯通孔1121a以及贯通孔1122a。

[0167] 根据本变形例，也能够对半导体装置A43进行面安装。另外，通过在第三部分1123设置多个贯通孔1123a，具有容易进行形成第一端子部112时的折弯加工的优点。

[0168] 第四实施方式第四变形例：

[0169] 图38示出半导体装置A40的第四变形例。在本变形例的半导体装置A44中，在第一端子部112的第一部分1121形成有多个贯通孔1121a。另一方面，在第二部分1122以及第三部分1123未形成上述贯通孔1122a以及贯通孔1123a。贯通孔1121a位于在x方向上远离第三部分1123的位置。

[0170] 根据本变形例，也能够对半导体装置A44进行面安装。另外，多个贯通孔1121a各自的一部分位于封固树脂40内，从而能够提高第一端子部112与封固树脂40的匹配强度。

[0171] 第四实施方式第五变形例：

[0172] 图39示出半导体装置A40的第五变形例。在本变形例的半导体装置A45中，第一端子部112具有两个第一部分1121、两个第三部分1123以及一个第二部分1122。

[0173] 两个第一部分1121分别从封固树脂40的第三树脂面43向x方向的一侧突出。两个第一部分1121在y方向上分离地配置。两个第三部分1123分别与两个第一部分1121的x方向的一侧端相连。各第三部分1123是沿着z方向的形状。两个第三部分1123的z方向的另一侧端与第二部分1122相连。

[0174] 根据本变形例，也能够对半导体装置A45进行面安装。另外，封固树脂40的一部分位于两个第一部分1121之间，从而能够提高第一端子部112与封固树脂40的匹配强度。

[0175] 第四实施方式第六变形例：

[0176] 图40示出半导体装置的第六变形例。本变形例的半导体装置A46的第一端子部112的结构与上述实施方式不同。在本变形例中，第一端子部112的第三部分1123相对于z方向倾斜。第三部分1123以在z方向上越从第一端子部112朝向第二部分1122则在x方向上越远离第一部分1121的方式倾斜。

[0177] 根据本变形例，也能够对半导体装置A46进行面安装。另外，根据本变形例可知，第一端子部112的具体结构能够进行各种变化。

[0178] 根据本公开的半导体装置不限于上述实施方式。根据本公开的半导体装置的各部分的具体结构能够自由地进行各种设计变化。本公开包括以下的附记所记载的实施方式。

[0179] 附记1. 一种半导体装置，具备：

[0180] 半导体元件；

[0181] 第一引线，其包括：芯片焊盘部，其具有朝向厚度方向一侧且搭载有所述半导体元件的第一引线主面和朝向所述厚度方向另一侧的第一引线背面；以及第一端子部；以及

[0182] 封固树脂，其具有朝向所述厚度方向一侧的第一树脂面、朝向所述厚度方向另一侧的第二树脂面以及朝向与所述厚度方向正交的第一方向一侧的第三树脂面，且覆盖所述半导体元件以及所述芯片焊盘部的一部分，

[0183] 所述第一引线背面从所述第二树脂面露出且在所述第一方向上远离所述第三树脂

脂面，

[0184] 所述第一端子部具有第一部分以及第二部分，

[0185] 仅一个第一部分贯通所述第三树脂面，且所述第一部分在所述厚度方向上与所述第二树脂面分离，

[0186] 所述第二部分相对于所述第一部分位于所述厚度方向一侧且用于安装。

[0187] 附记2. 根据附记1所述的半导体装置，

[0188] 所述第一端子部具有介于所述第一部分与第二部分之间的第三部分。

[0189] 附记3. 根据附记2所述的半导体装置，

[0190] 所述第三部分从所述第一部分向所述厚度方向的一侧延伸。

[0191] 附记4. 根据附记3所述的半导体装置，

[0192] 所述第三部分与所述厚度方向平行。

[0193] 附记5. 根据附记3或4所述的半导体装置，

[0194] 所述第一端子部具有两个所述第二部分。

[0195] 附记6. 根据附记5所述的半导体装置，

[0196] 所述两个第二部分从所述第三部分向与所述厚度方向以及所述第一方向正交的第二方向外侧延伸。

[0197] 附记7. 根据附记6所述的半导体装置，

[0198] 所述第一部分的所述第二方向的大小比所述芯片焊盘部的所述第二方向的大小小。

[0199] 附记8. 根据附记6或7所述的半导体装置，

[0200] 所述第二部分在所述第一方向上不从所述第三部分伸出。

[0201] 附记9. 根据附记3或4所述的半导体装置，

[0202] 所述第二部分从所述第三部分向所述第一方向的一侧延伸。

[0203] 附记10. 根据附记9所述的半导体装置，

[0204] 所述第二部分沿着相对于所述厚度方向成直角的平面。

[0205] 附记11. 根据附记10所述的半导体装置，

[0206] 所述第二部分的与所述厚度方向以及所述第一方向正交的第二方向的大小比所述第三部分的所述第二方向的大小大。

[0207] 附记12. 根据附记11所述的半导体装置，

[0208] 所述第二部分从所述第三部分向所述第二方向两侧突出。

[0209] 附记13. 根据附记1至12中任一项所述的半导体装置，

[0210] 所述芯片焊盘部的所述厚度方向的大小比所述第一端子部的所述第一部分大。

[0211] 附记14. 根据附记13所述的半导体装置，

[0212] 所述第一部分的单面与所述第一引线主面为同一面。

[0213] 附记15. 根据附记1至14中任一项所述的半导体装置，还具备：

[0214] 连接部件，其与所述半导体元件连接；以及

[0215] 第二引线，其相对于所述第一引线位于所述第一方向另一侧，包括具有朝向所述厚度方向一侧的第二引线主面的焊盘部，

[0216] 所述连接部件与所述第二引线主面连接，

- [0217] 所述第一引线主面与所述第二引线主面在所述厚度方向上的位置相同。
- [0218] 附记16.根据附记15所述的半导体装置,
- [0219] 所述封固树脂具有朝向所述第一方向另一侧的第四树脂面,
- [0220] 所述第二引线具有包括贯通所述第四树脂面的第四部分的第二端子部。
- [0221] 附记17.根据附记16所述的半导体装置,
- [0222] 所述第二端子部具有相对于所述第四部分位于所述厚度方向一侧且用于安装的第五部分以及介于所述第四部分与所述第五部分之间的第六部分。
- [0223] 符号说明
- [0224] A10、A11、A12、A13、A14、A15、A16、A20、A30、A40、A41、A42—半导体装置,10—导通部件,11—第一引线,12—第二引线,13—第三引线,14—第四引线,20—半导体元件,29—接合层,31—连接部件,32—连接部件,33—连接部件,40—封固树脂,41—第一树脂面,42—第二树脂面,43—第三树脂面,44—第四树脂面,45—第五树脂面,46—第六树脂面,47—凹部,48—凸部,49—槽,91—散热器,92—电路基板,111—芯片焊盘部,112—第一端子部,113—连结部,121—焊盘部,122—第二端子部,131—焊盘部,132—第三端子部,141—焊盘部,142—第四端子部,201—第一电极,202—第二电极,203—第三电极,205—半导体层,919—片材,921—焊料,1111—第一引线主面,1112—第一引线背面,1113—第一引线侧面,1114—第一中间面,1121—第一部分,1122—第二部分,1121a、1122a、1123—第三部分,1123a—贯通孔,1211—第二引线主面,1212—第二引线背面,1221—第四部分,1222—第五部分,1223—第六部分,1311—第三引线主面,1312—第三引线背面,1321—第七部分,1322—第八部分,1323—第九部分,1411—第四引线主面,1412—第四引线背面,1421—第十部分,1422—第十一部分,1423—第十二部分,Gz—距离。

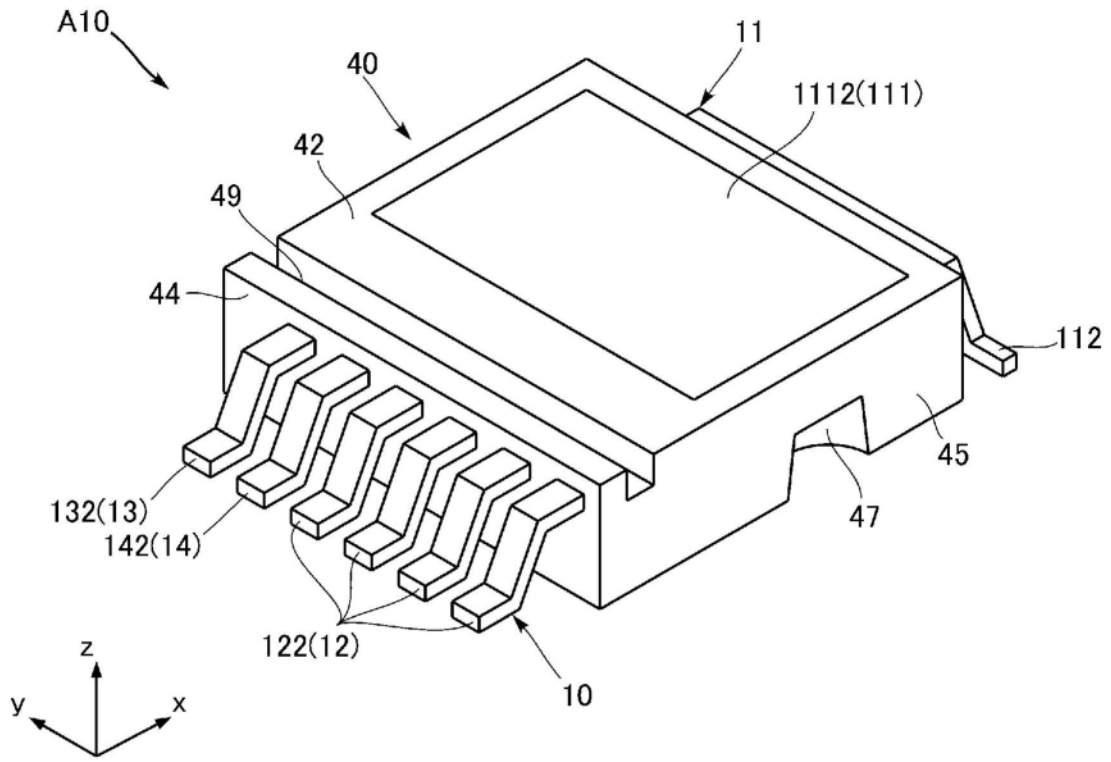


图1

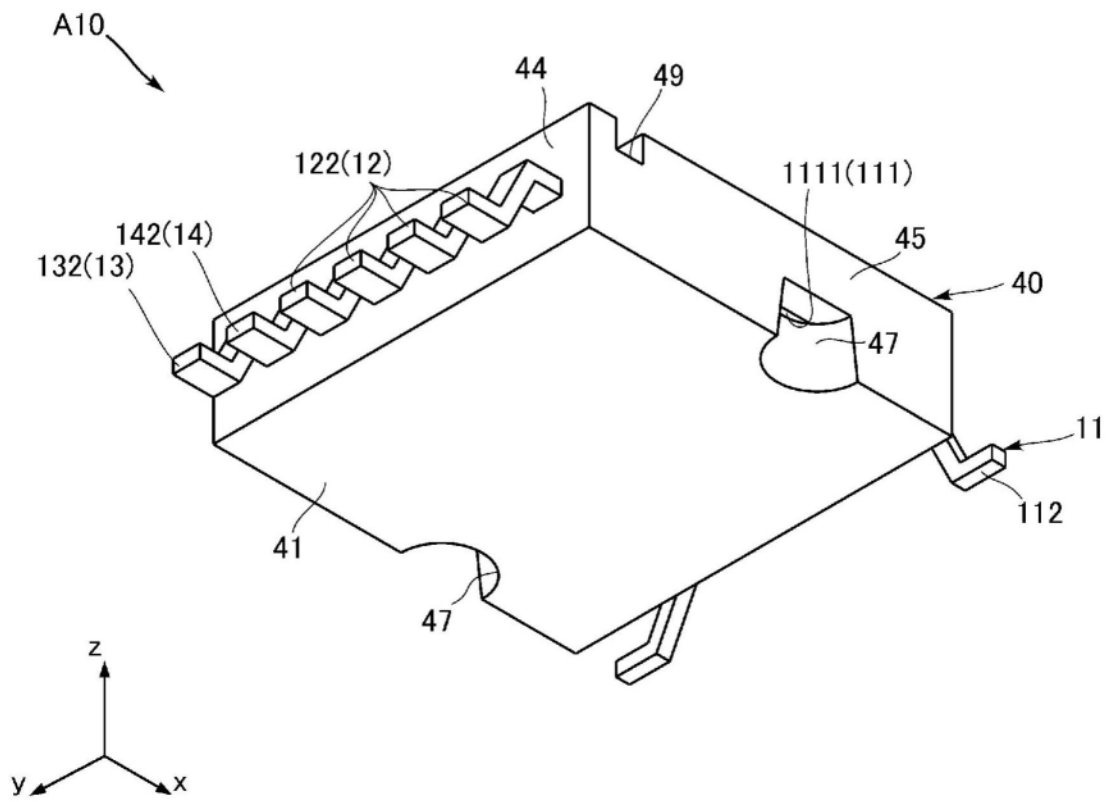


图2

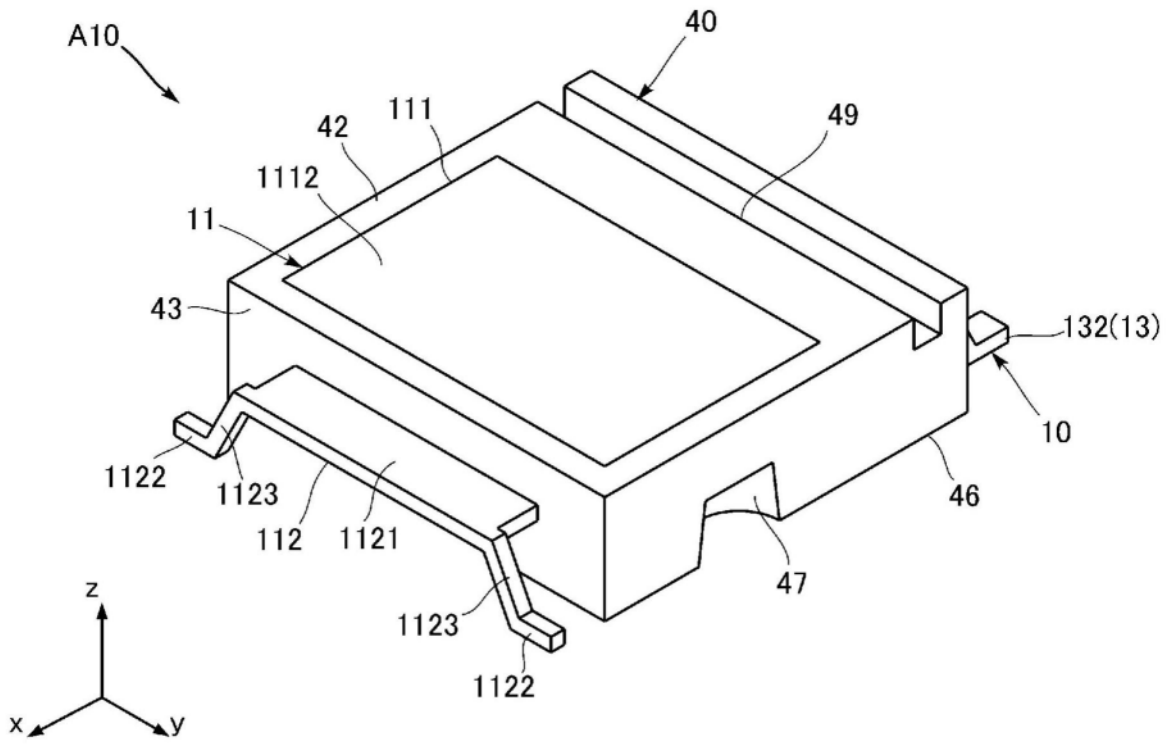


图3

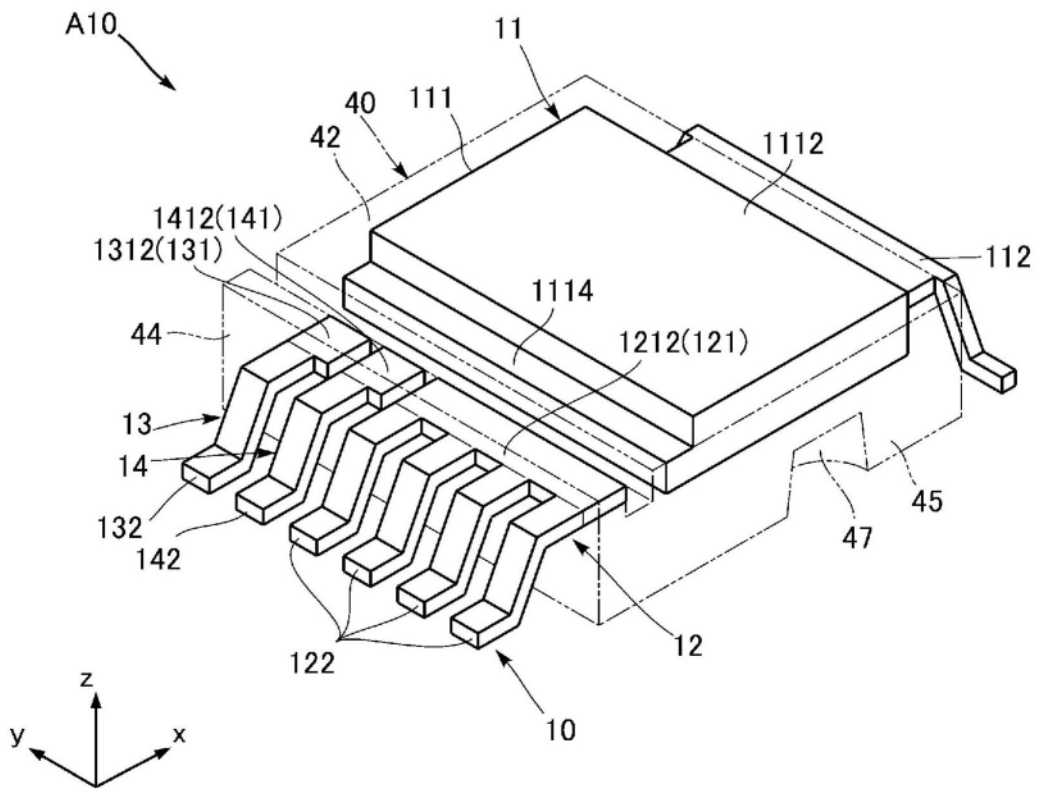


图4

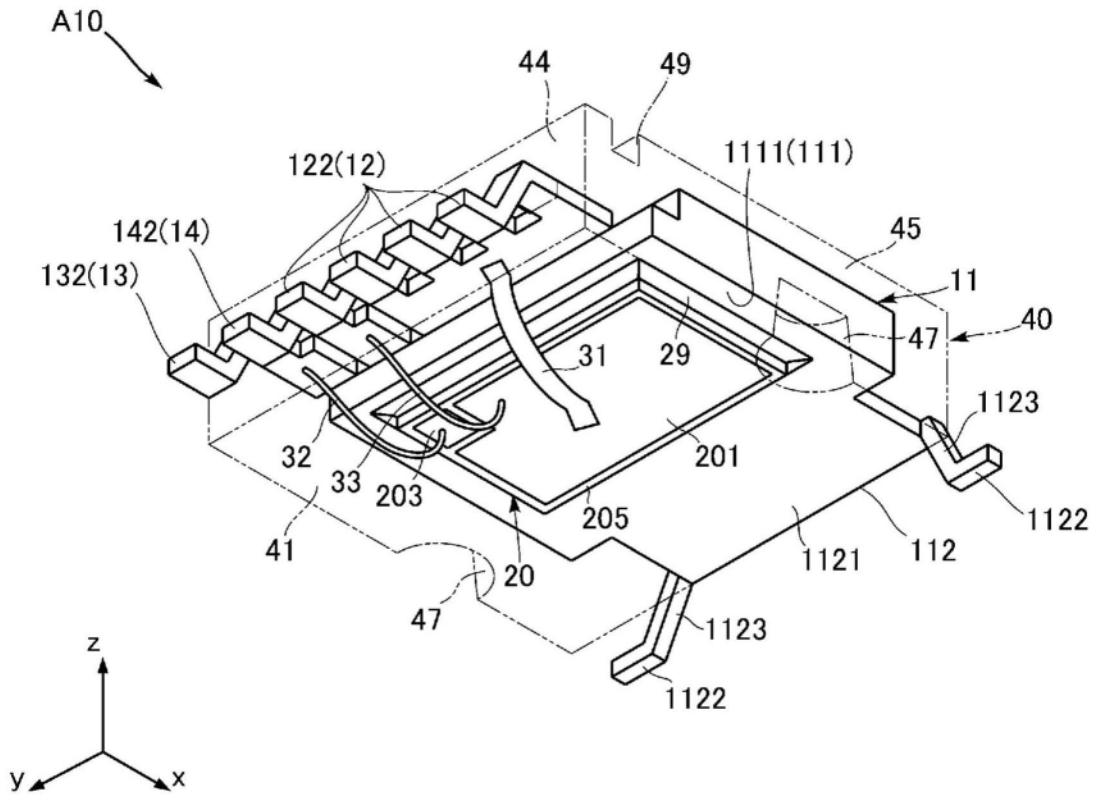


图5

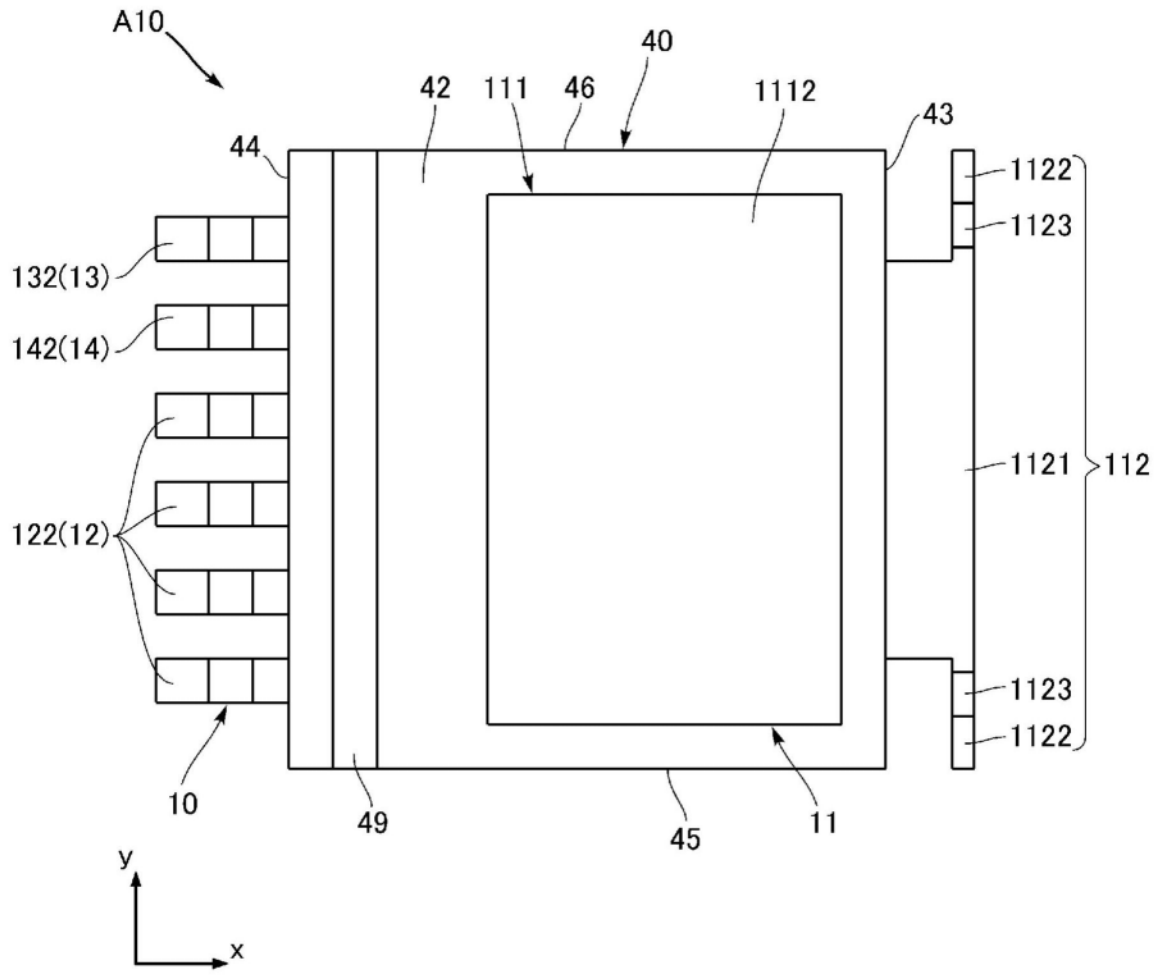


图6

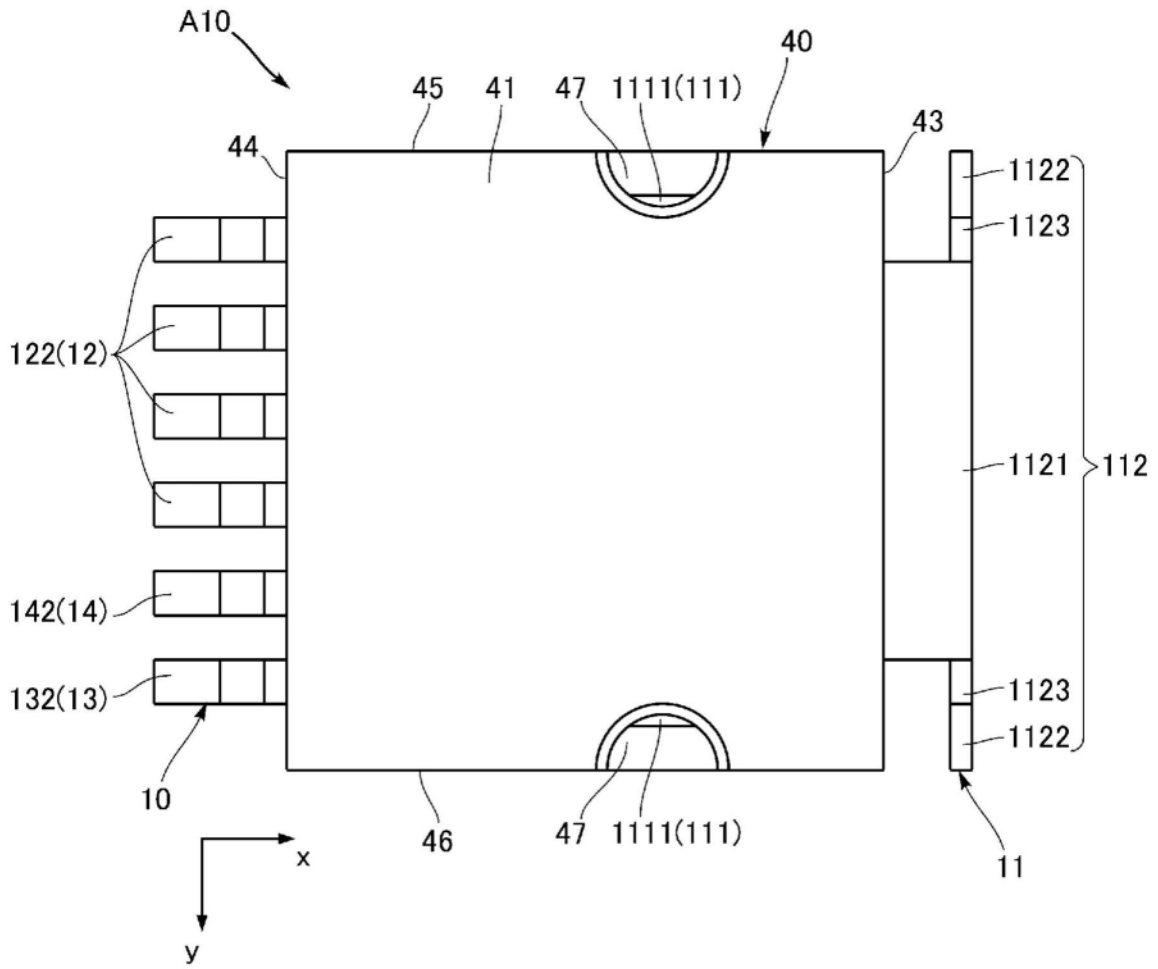


图7

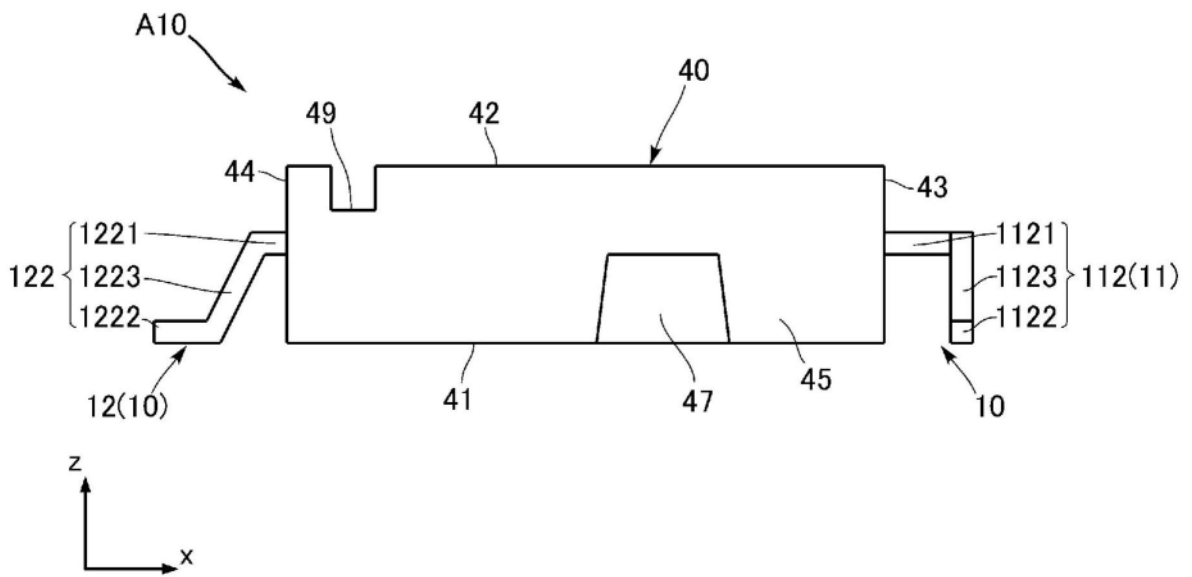


图8

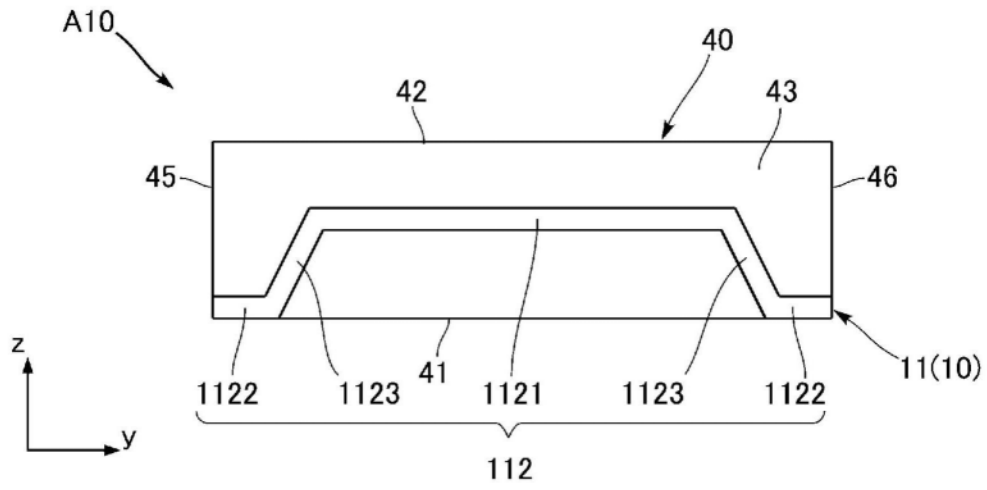


图9

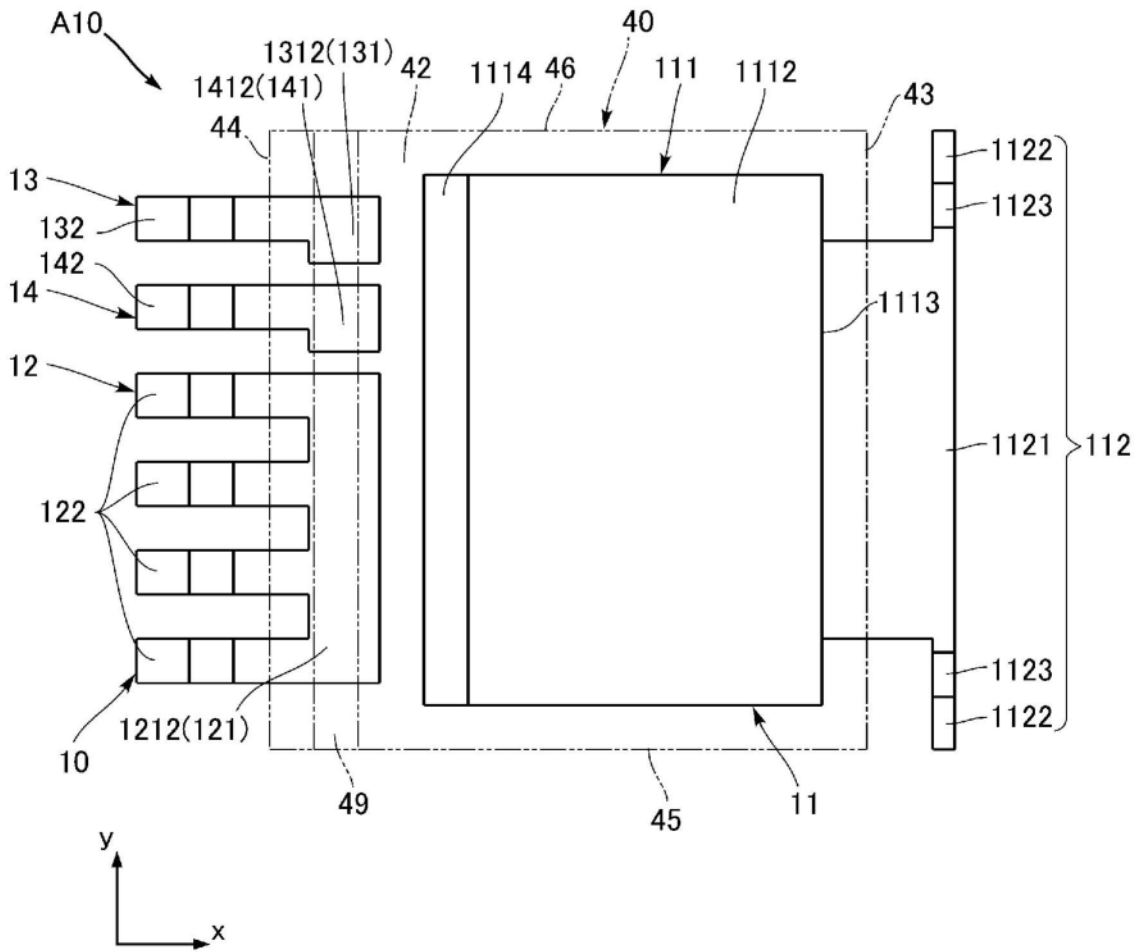


图10

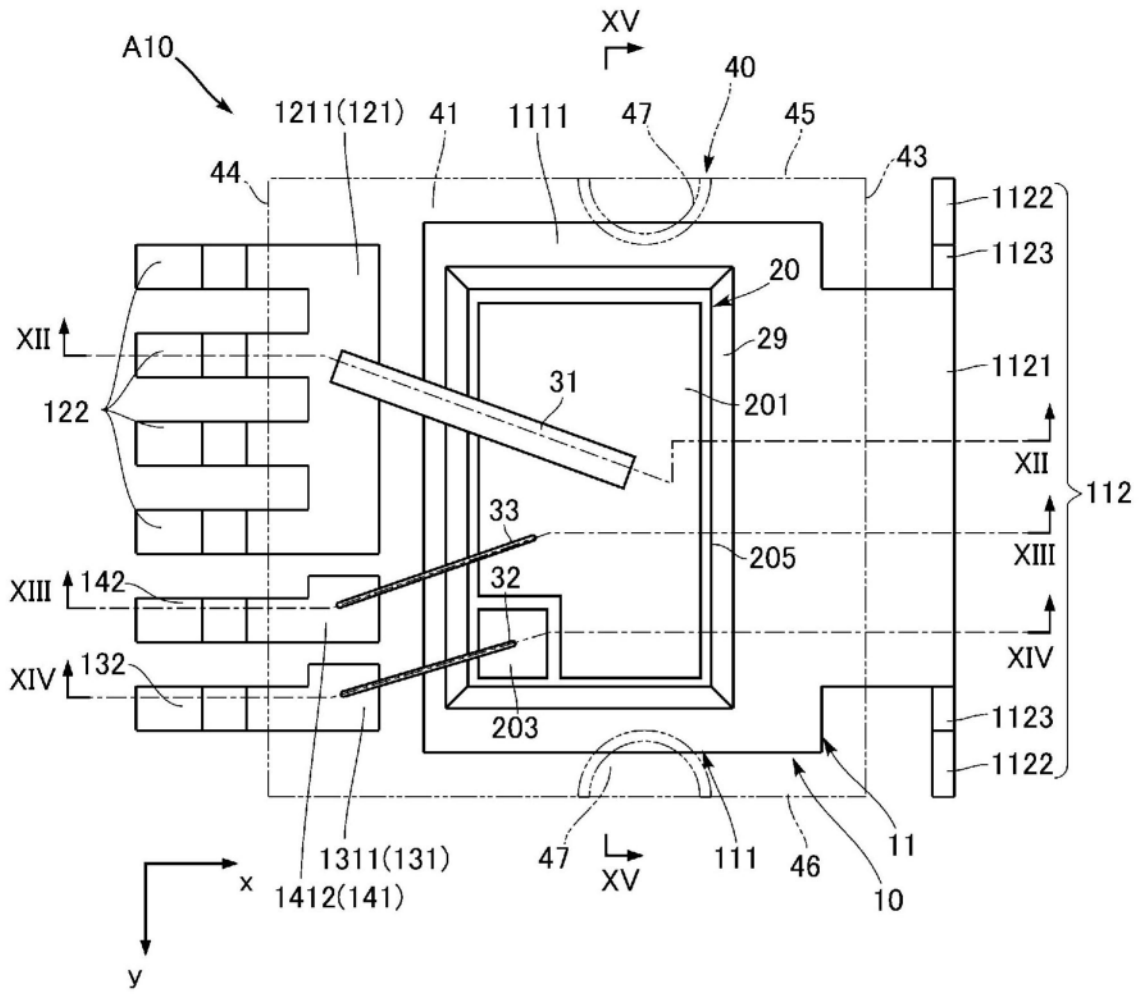


图11

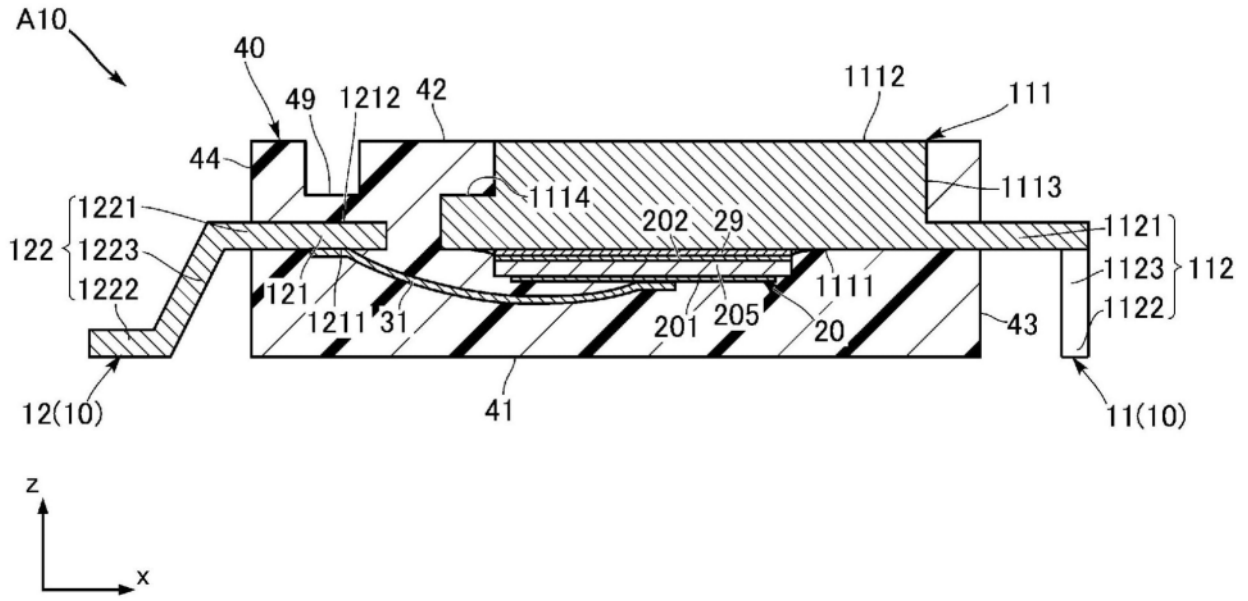


图12

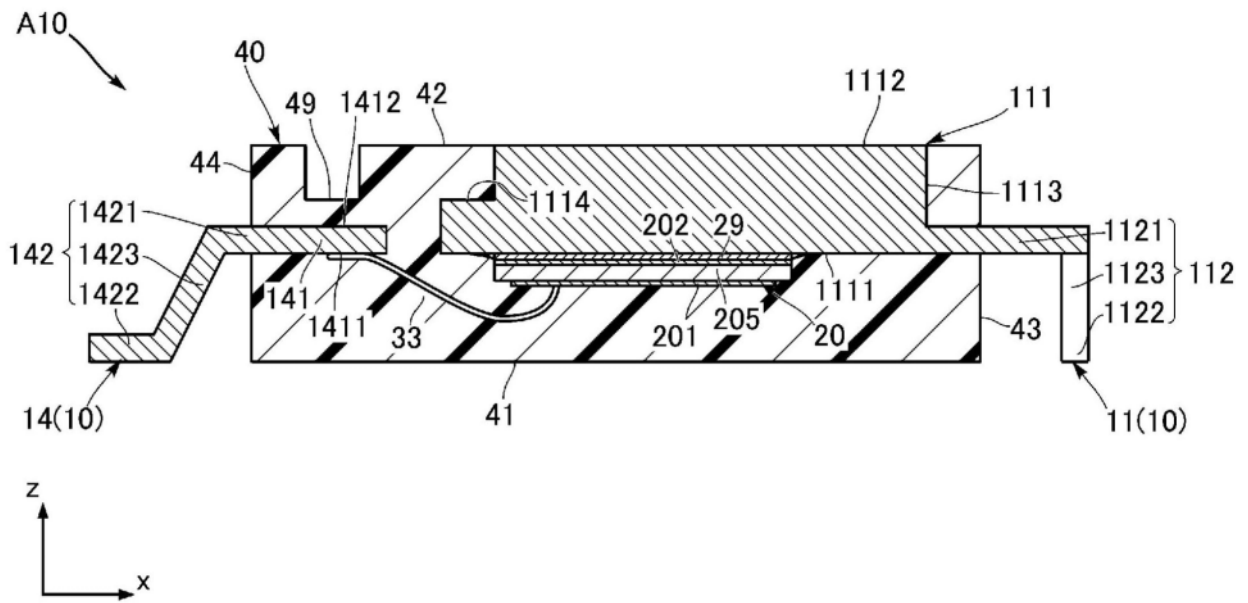


图13

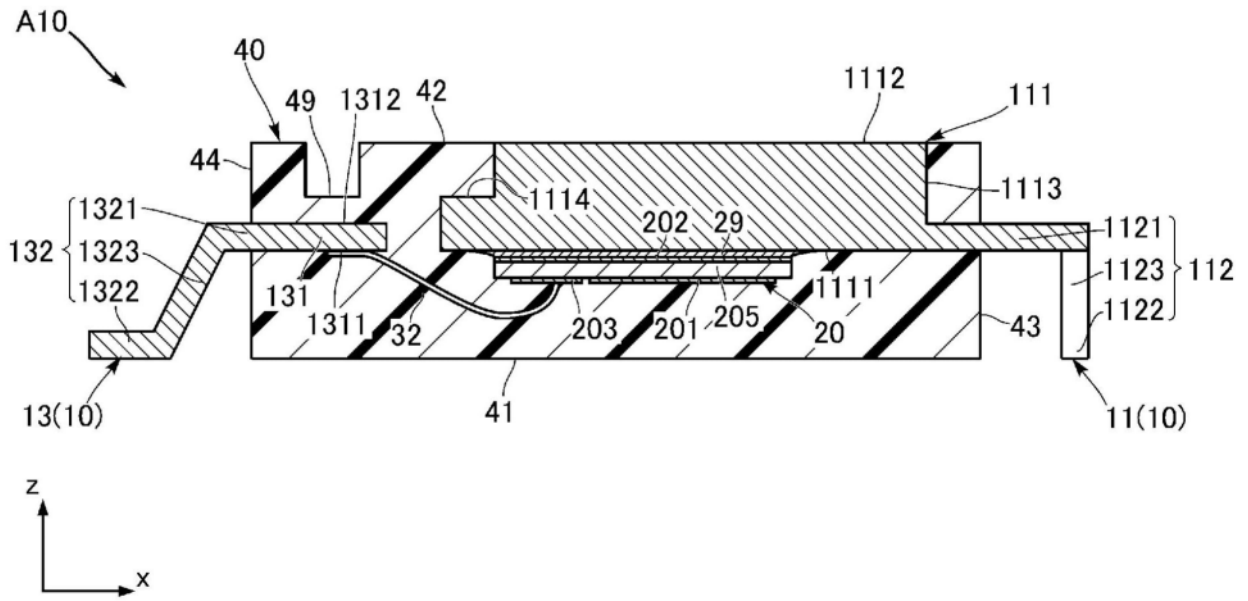


图14

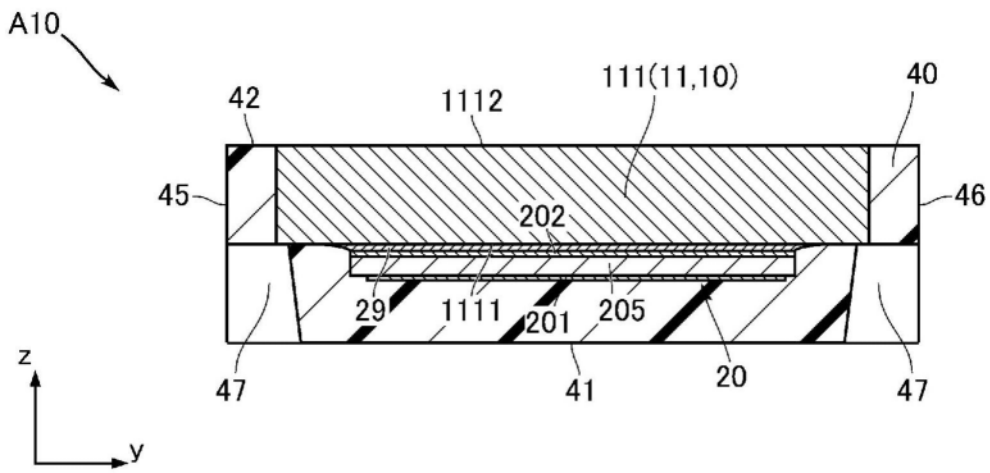


图15

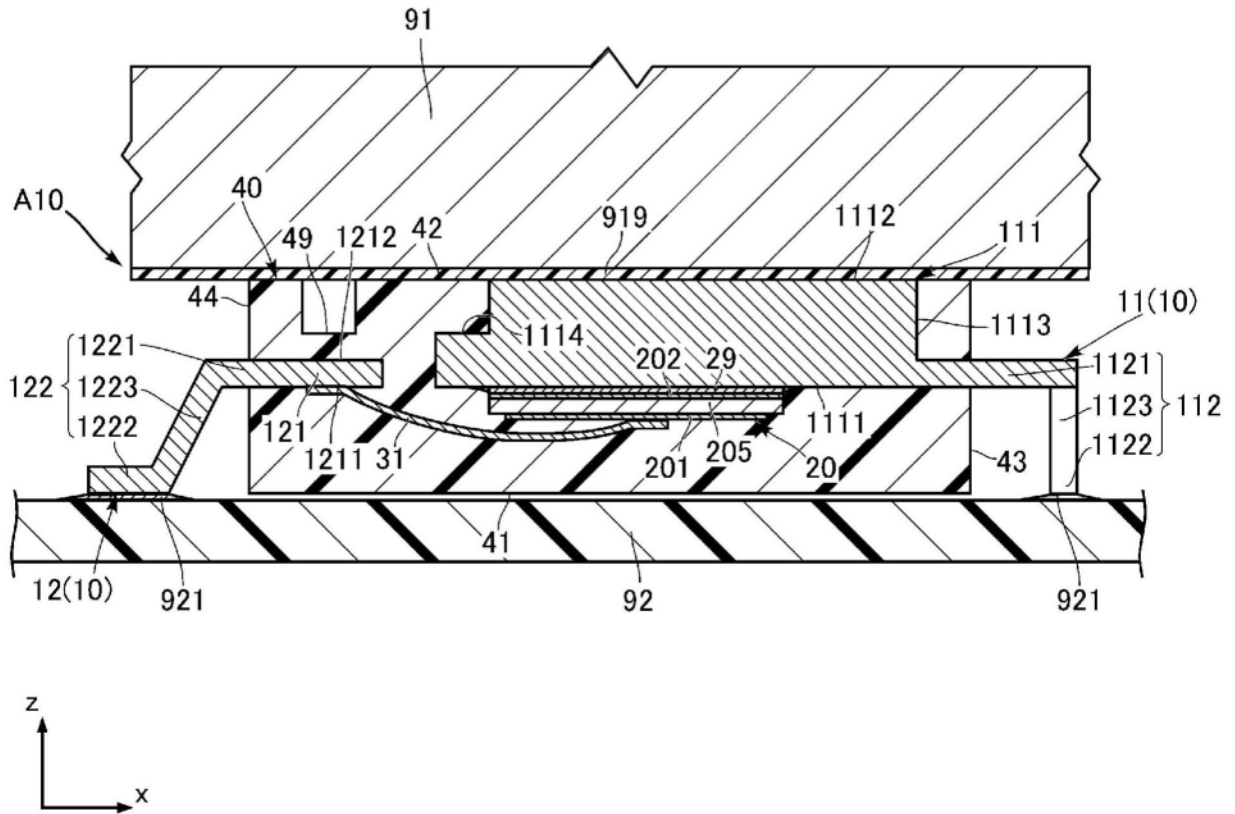


图16

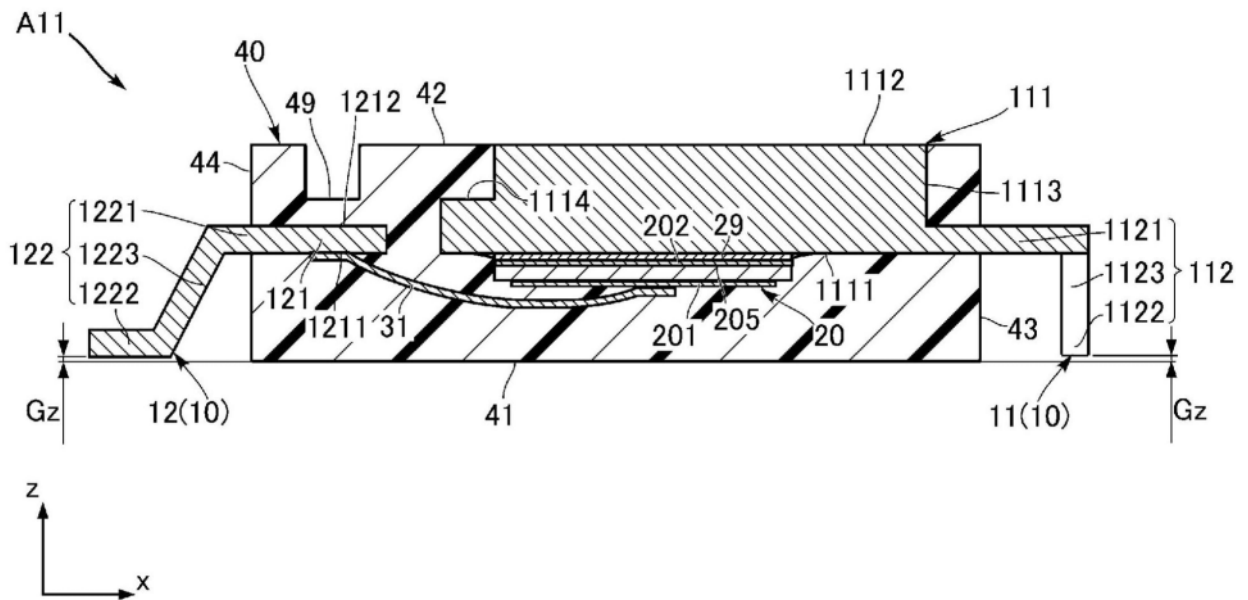


图17

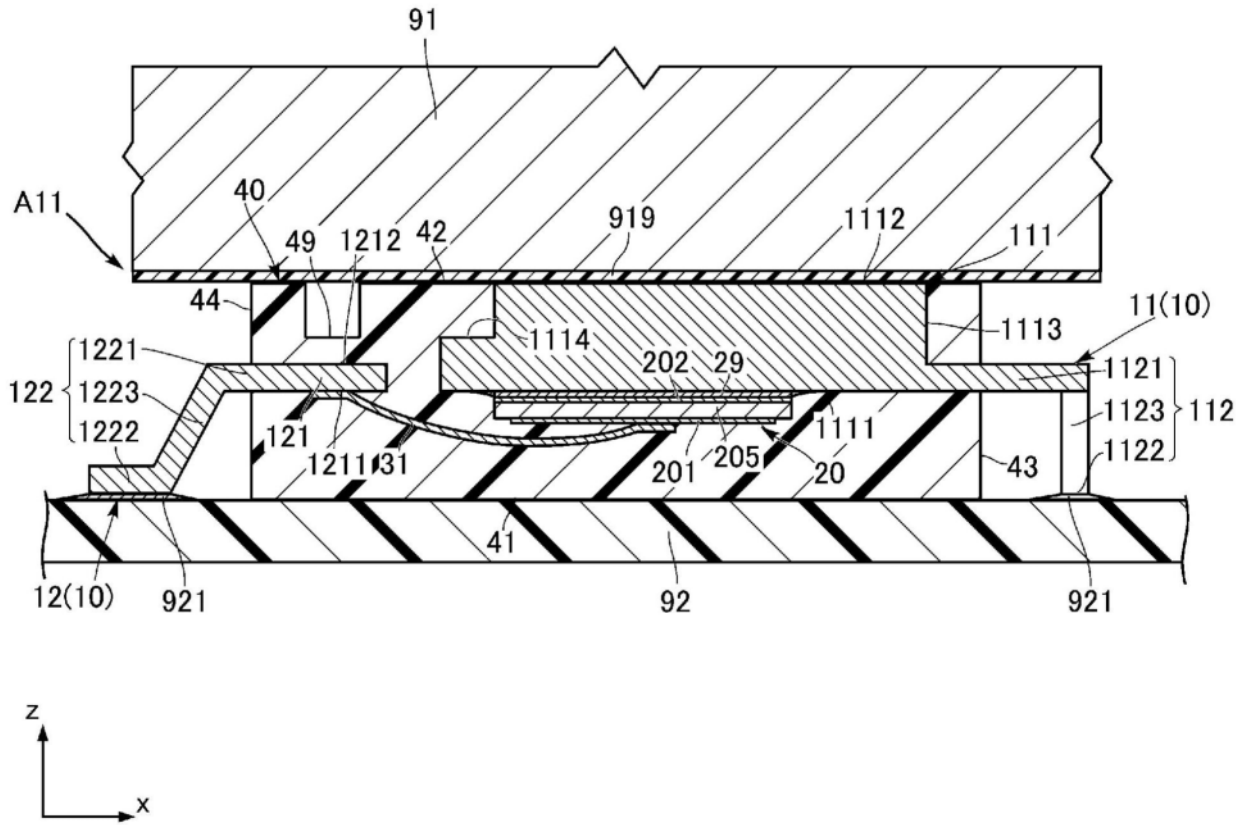


图18

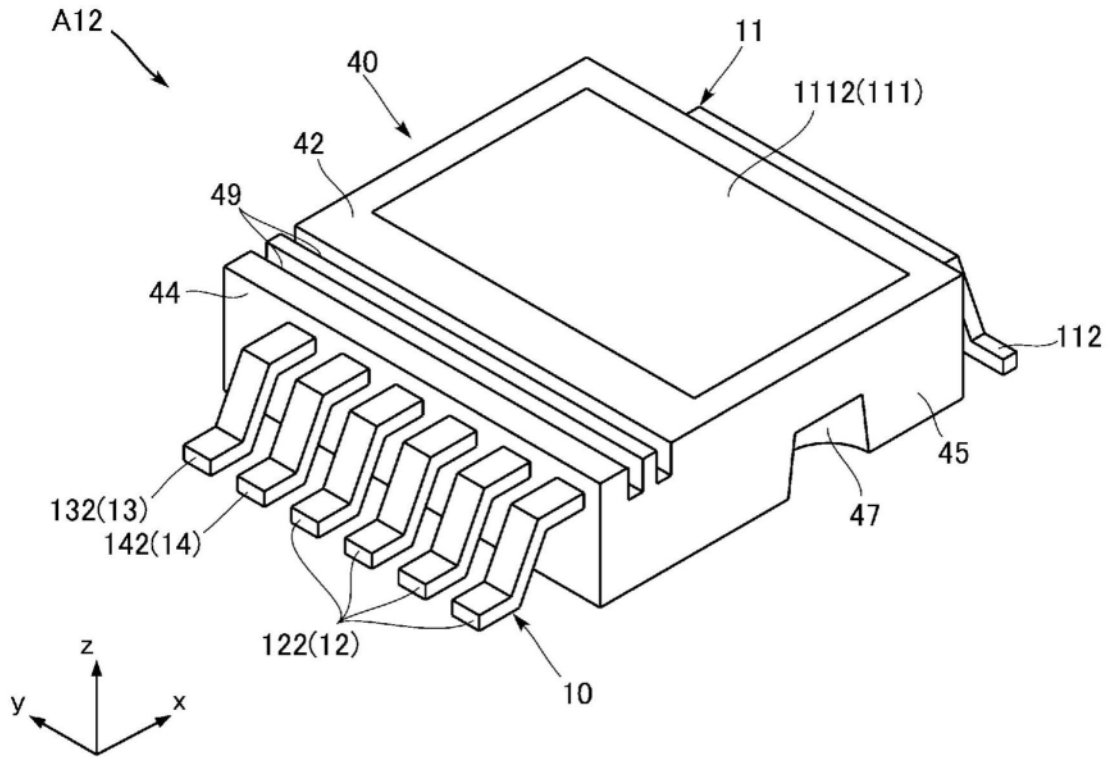


图19





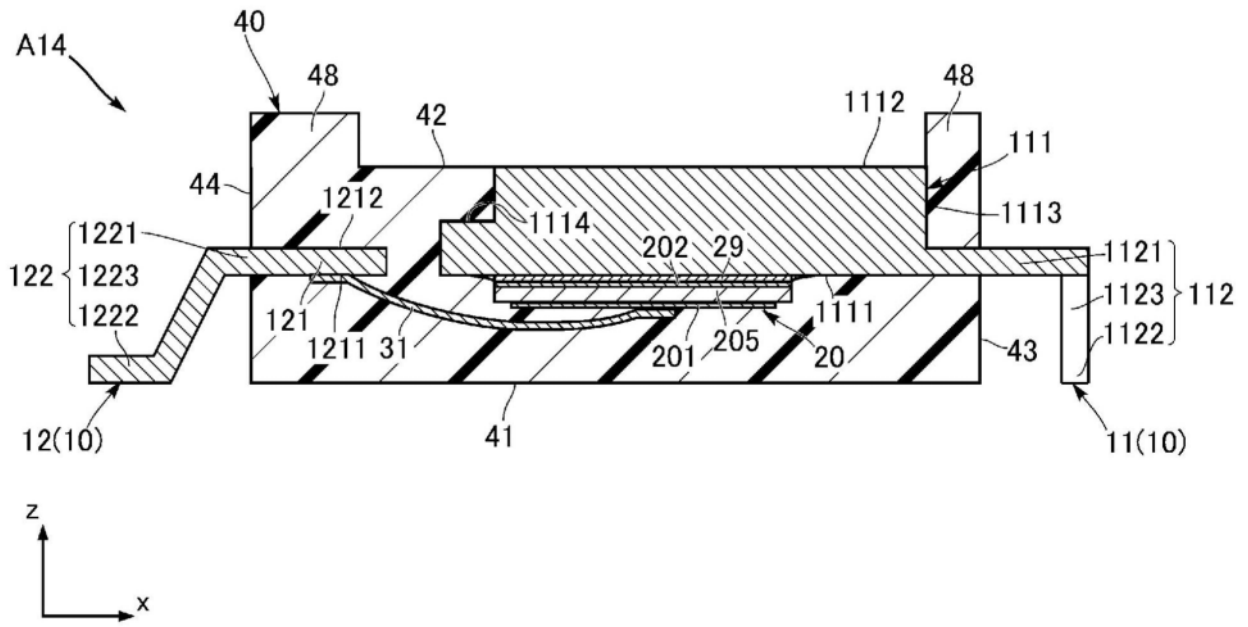


图24

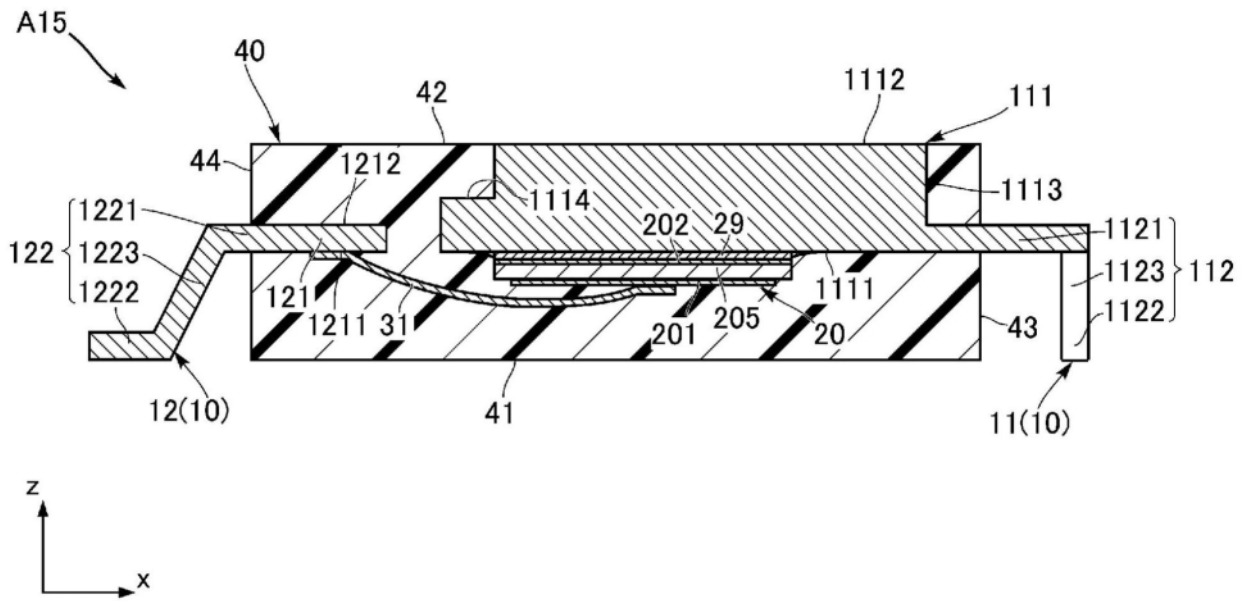


图25

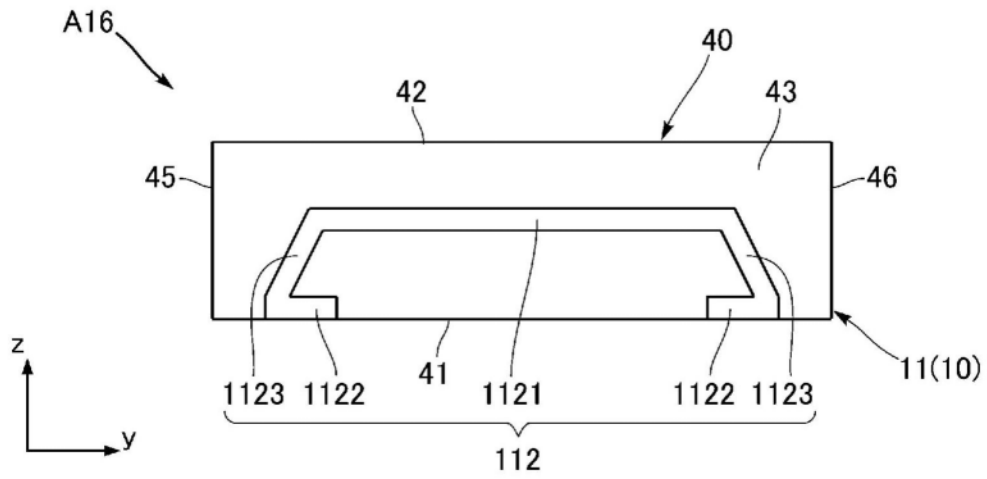


图26

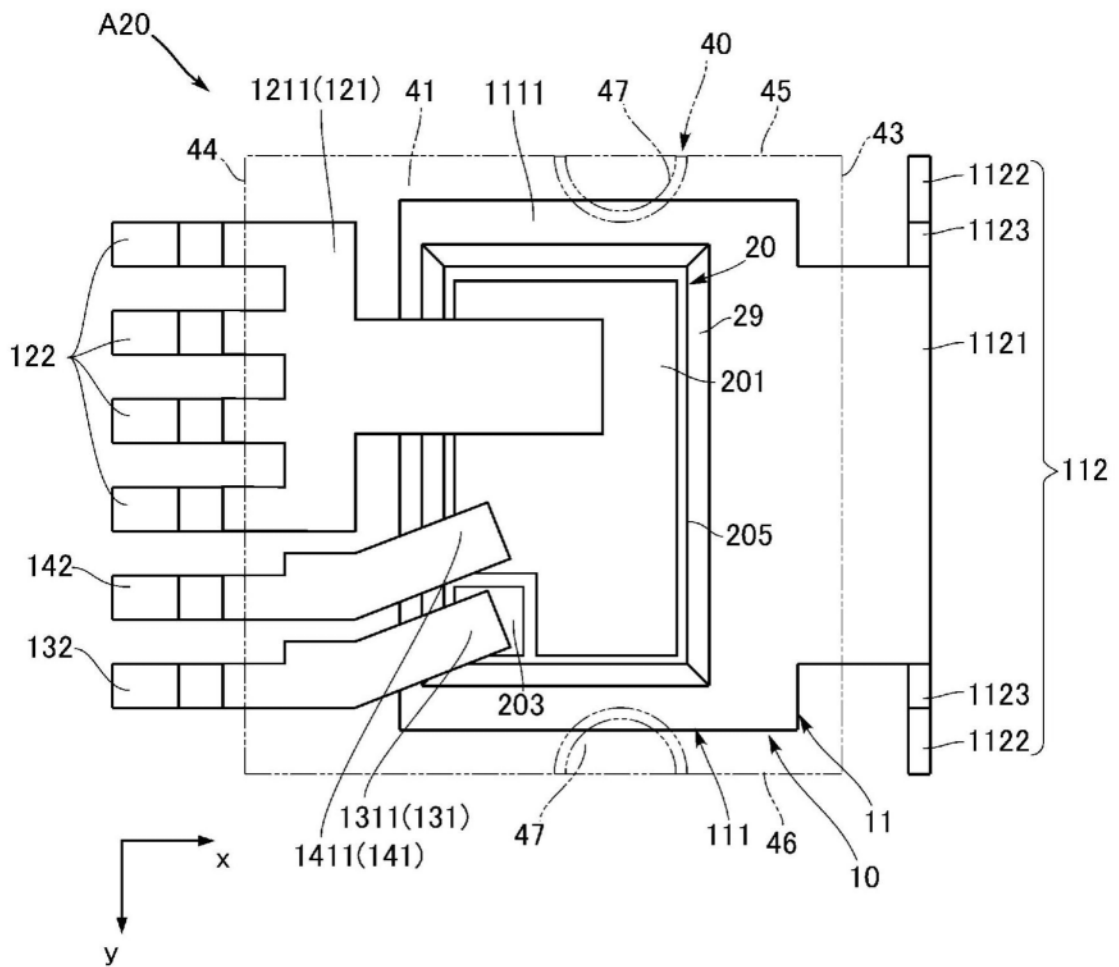


图27



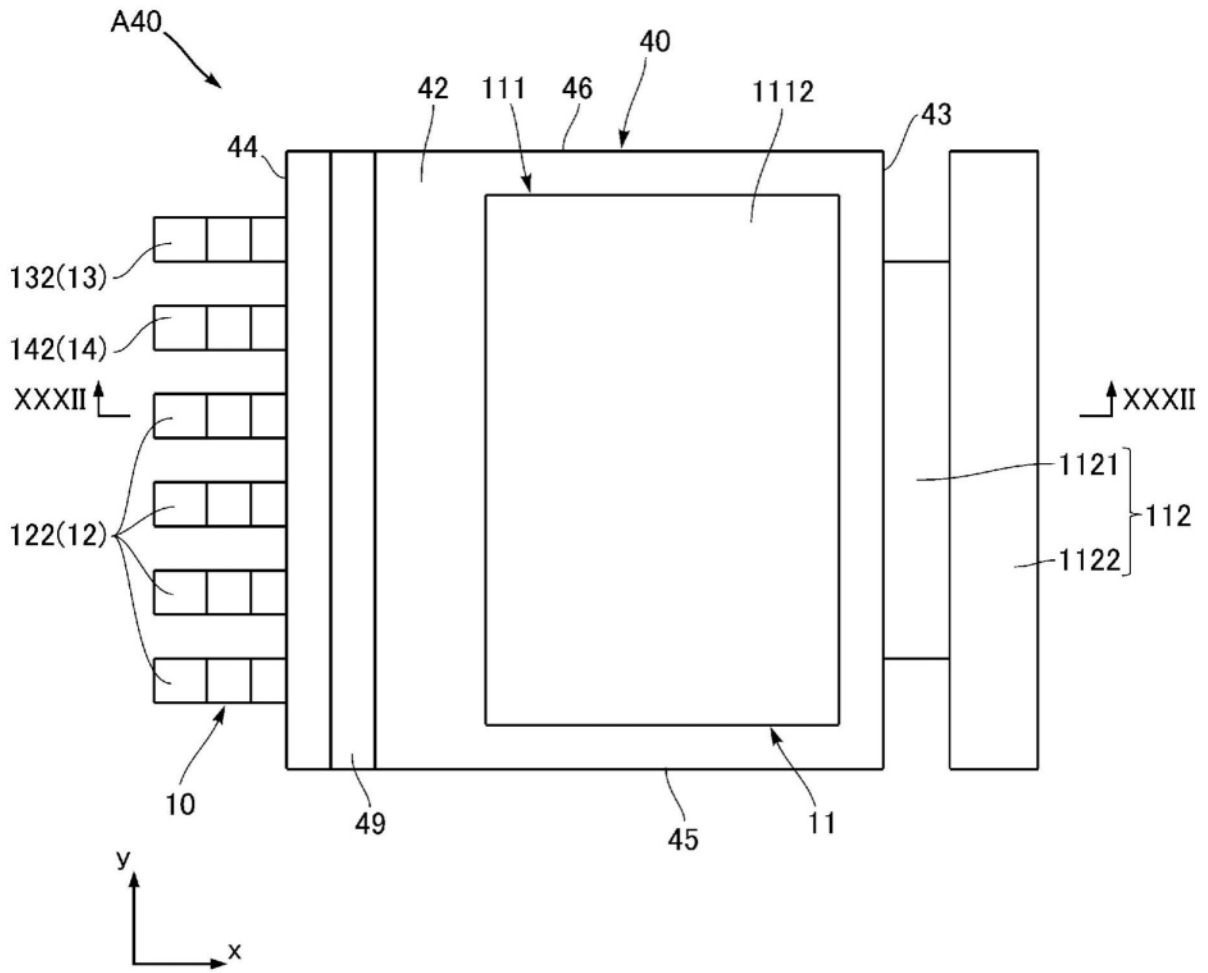


图30

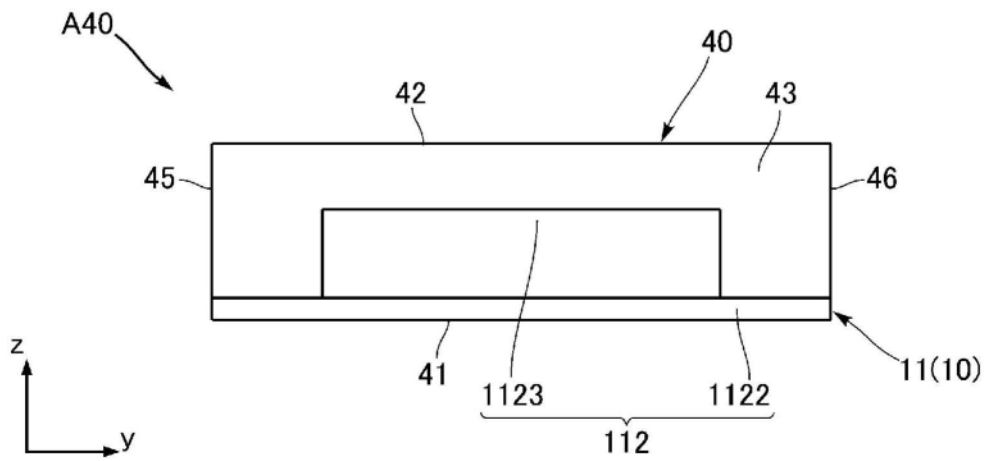


图31

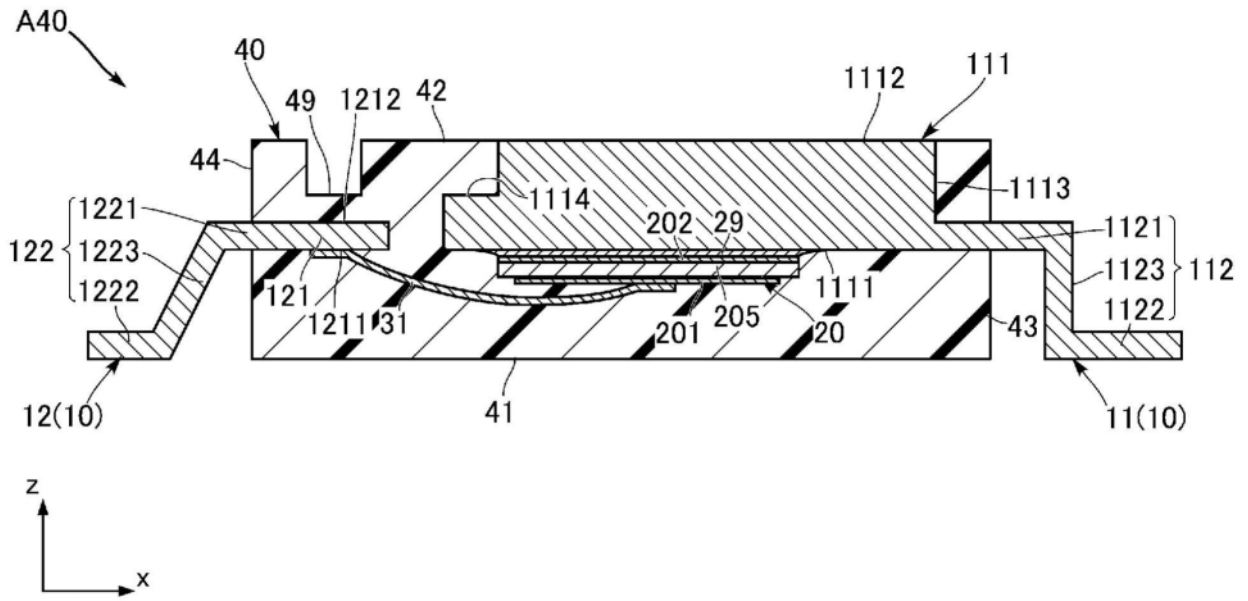


图32

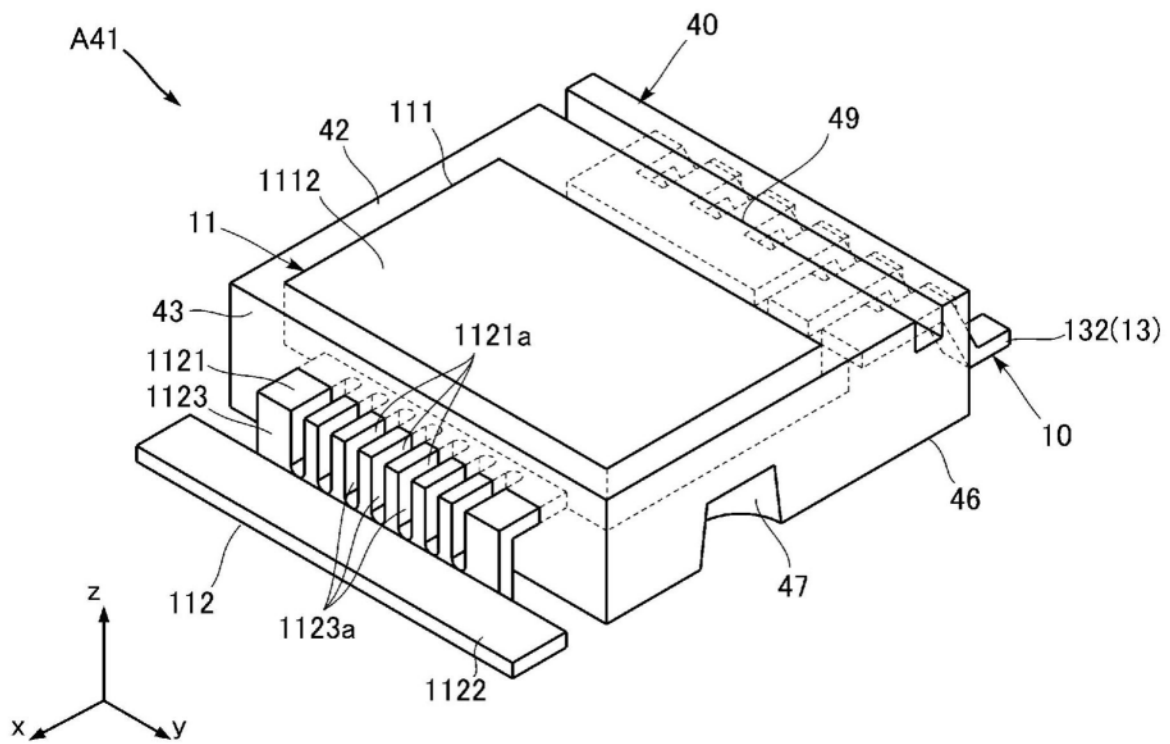


图33

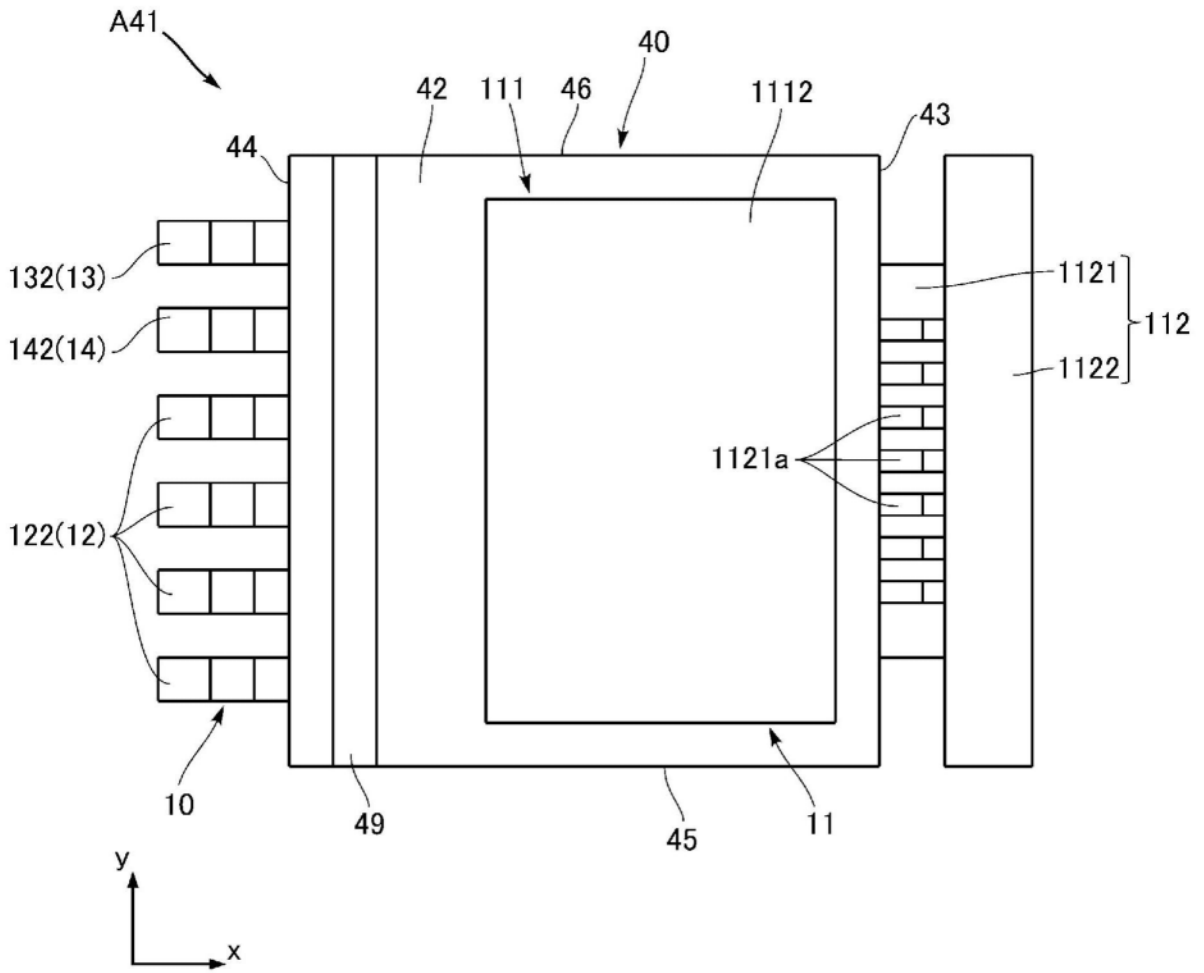


图34

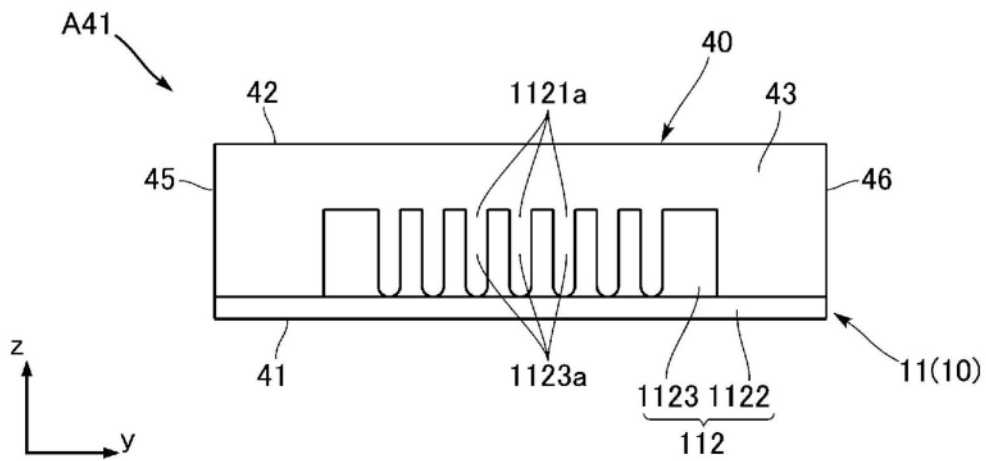


图35

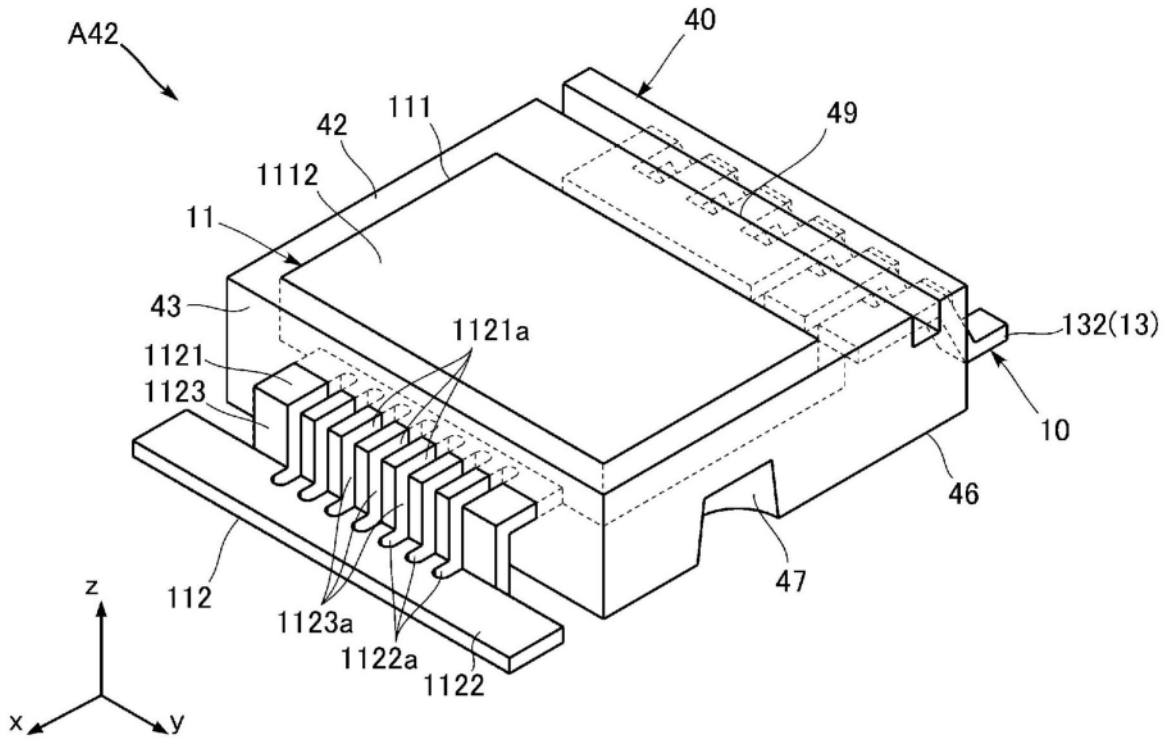


图36

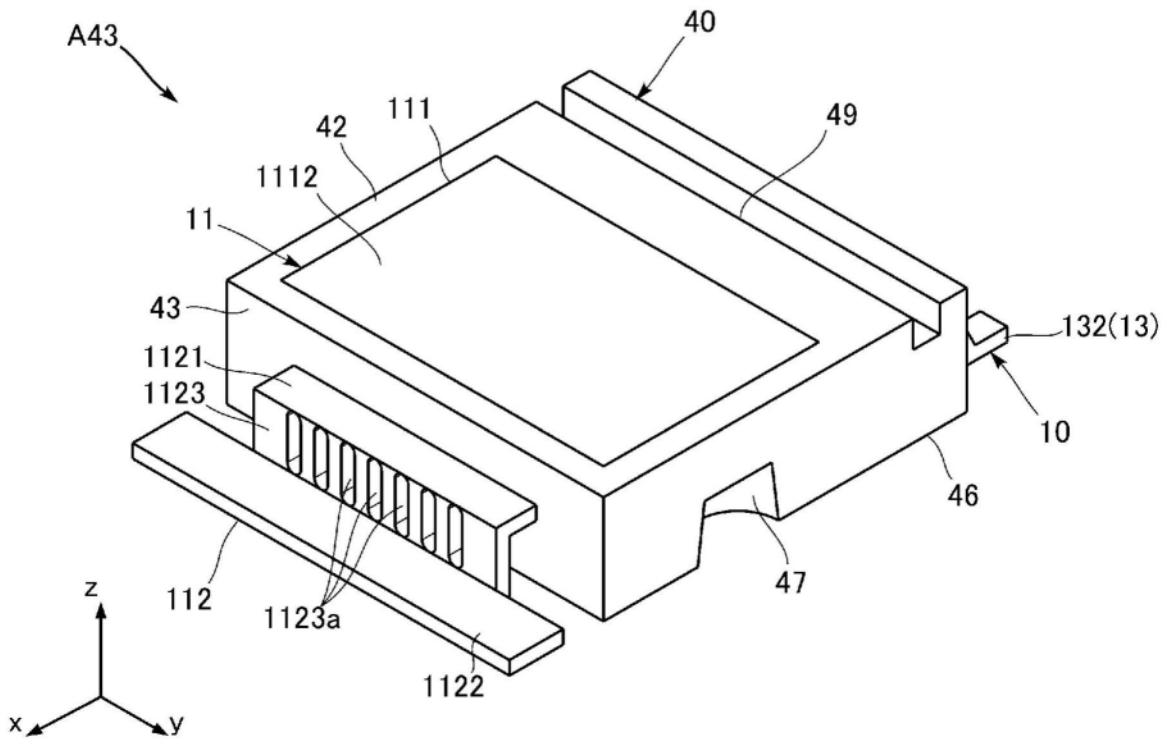


图37

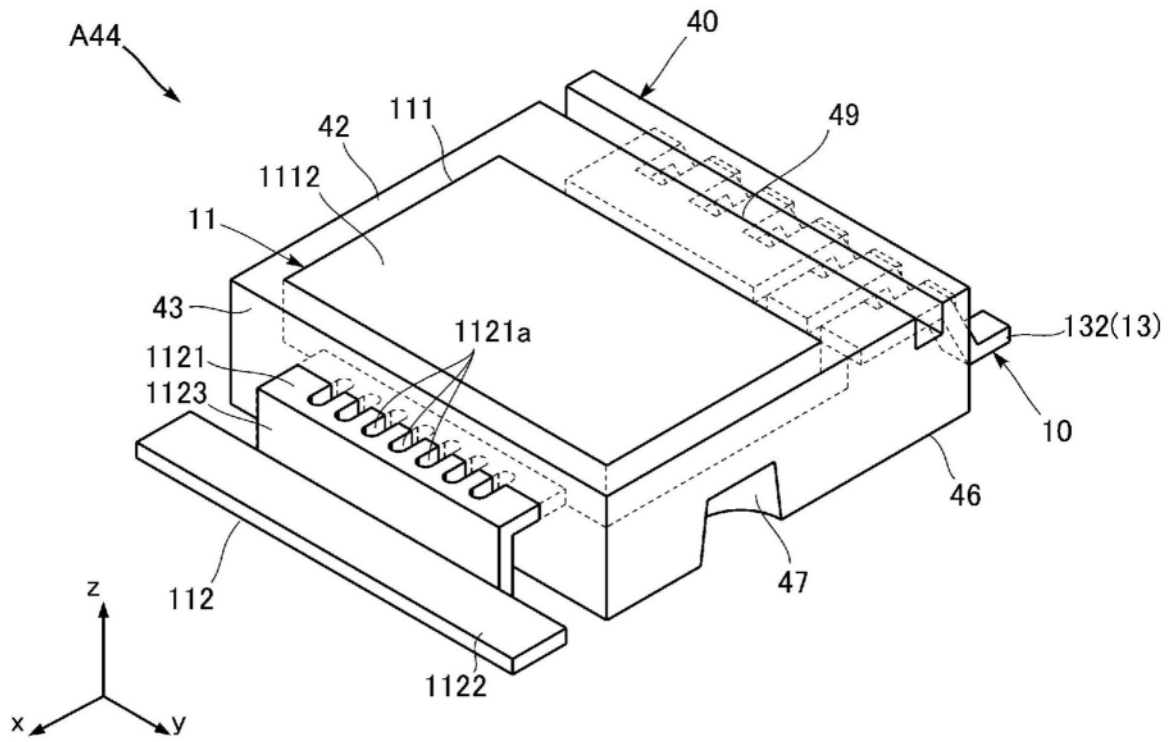


图38

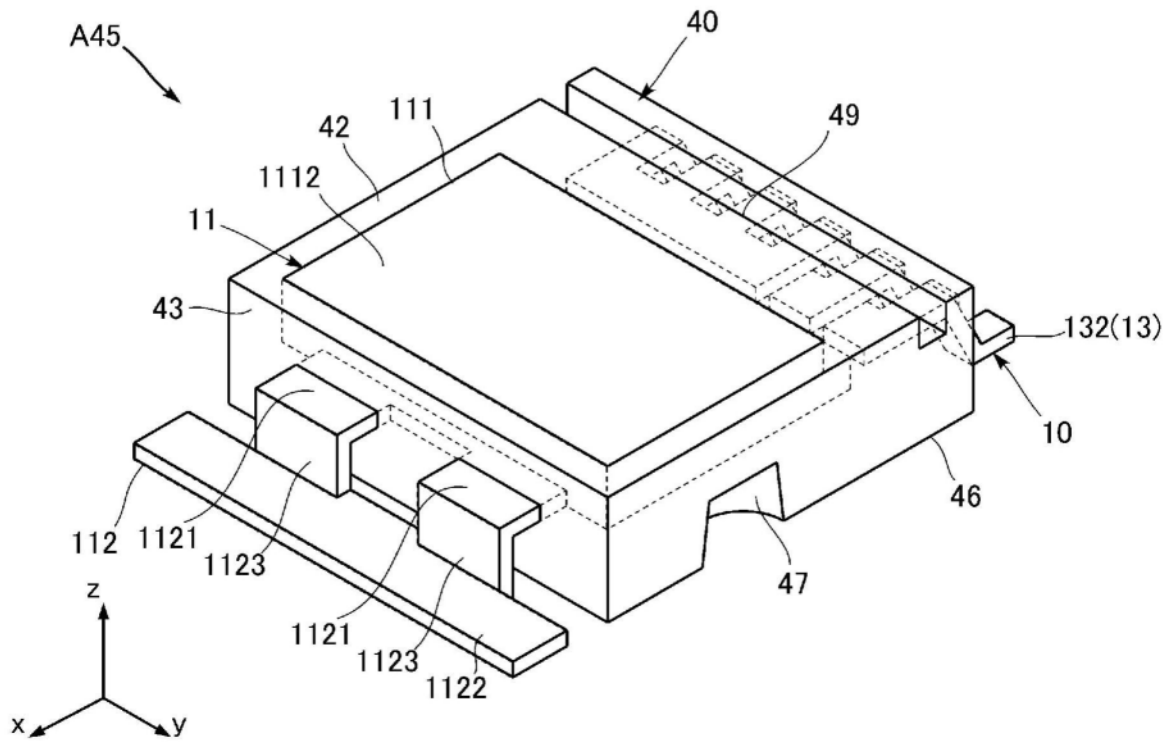


图39

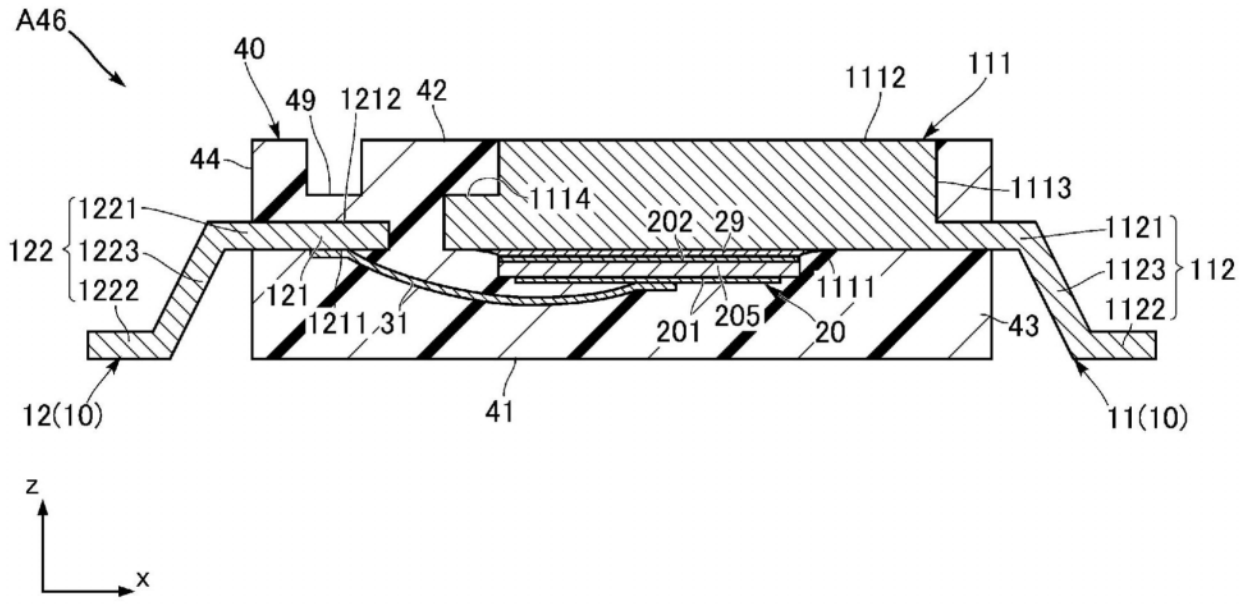


图40