



(21) 申请号 202380015125.9

(22) 申请日 2023.01.05

(30) 优先权数据

17/579,434 2022.01.19 US

(85) PCT国际申请进入国家阶段日

2024.06.12

(86) PCT国际申请的申请数据

PCT/US2023/010230 2023.01.05

(87) PCT国际申请的公布数据

W02023/141021 EN 2023.07.27

(71) 申请人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 J·R·V·鲍特 Z·王 卫洪博

A·帕蒂尔

(74) 专利代理机构 北京市金杜律师事务所

11256

专利代理师 姚宗妮

(51) Int.Cl.

H01L 23/498 (2006.01)

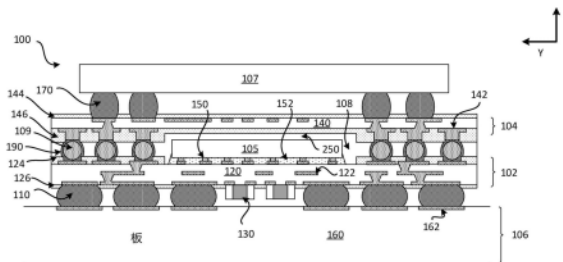
权利要求书4页 说明书22页 附图18页

(54) 发明名称

包括具有柱形互连件和带腔体的阻焊层的基板的封装件

(57) 摘要

一种封装件,该封装件包括第一基板、耦合到该第一基板的第一集成器件、第二基板和耦合到该第一基板和该第二基板的多个焊料互连件。该第一基板包括:至少一个第一电介质层;第一多个互连件,其中该第一多个互连件包括第一多个柱形互连件;和第一阻焊层,该第一阻焊层耦合到该第一基板的第一表面。该第二基板包括:第一表面和第二表面;至少一个第二电介质层;第二多个互连件,其中该第二多个互连件包括第二多个柱形互连件;和第二阻焊层,该第二阻焊层耦合到该第二基板的该第二表面。该第二基板的该第二表面面向该第一基板。该第二阻焊层包括腔体。



横截面轮廓图

1. 一种封装件,所述封装件包括:  
第一基板,所述第一基板包括至少一个第一电介质层和第一多个互连件;  
第一集成器件,所述第一集成器件耦合到所述第一基板;  
第二基板,所述第二基板包括:  
第一表面和第二表面;  
至少一个第二电介质层;  
第二多个互连件,其中所述第二多个互连件包括多个柱形互连件;和  
阻焊层,所述阻焊层耦合到所述第二基板的所述第二表面,其中所述第二基板的所述第二表面面向所述第一基板,其中所述阻焊层包括腔体,并且  
其中所述腔体位于所述第一集成器件和所述阻焊层之间,和  
多个球互连件和多个焊料互连件,所述多个球互连件和所述多个焊料互连件耦合到所述第一基板和所述第二基板,  
其中所述多个球互连件和所述多个焊料互连件位于所述第一基板和所述第二基板之间,并且  
其中所述多个球互连件和所述多个焊料互连件被配置为将所述第一基板耦合到所述第二基板。
2. 根据权利要求1所述的封装件,其中所述多个球互连件和所述多个焊料互连件耦合到所述第二基板的所述多个柱形互连件,并且其中所述多个柱形互连件由所述阻焊层横向围绕。
3. 根据权利要求1所述的封装件,其中所述多个球互连件包括相邻球互连件,所述相邻球互连件具有等于或小于270微米的节距。
4. 根据权利要求3所述的封装件,其中所述多个球互连件包括相邻球互连件,所述相邻球互连件具有在约200微米至270微米范围内的节距。
5. 根据权利要求1所述的封装件,其中所述多个球互连件包括至少300个球互连件,所述至少300个球互连件横向围绕所述第一集成器件。
6. 根据权利要求1所述的封装件,所述封装件还包括包封层,所述包封层位于所述第一基板和所述第二基板之间,其中所述包封层的一部分位于所述阻焊层和所述第一集成器件之间。
7. 根据权利要求6所述的封装件,其中所述包封层至少部分地包封所述第一集成器件、所述多个球互连件和所述多个焊料互连件。
8. 根据权利要求1所述的封装件,  
其中所述阻焊层包括具有第一厚度的第一部分和具有第二厚度的第二部分,  
其中所述阻焊层的所述第一部分具有所述第一厚度,所述第一厚度大于所述多个柱形互连件的厚度,  
其中所述阻焊层的所述第二部分具有所述第二厚度,所述第二厚度小于所述多个柱形互连件的所述厚度,并且  
其中所述阻焊层的所述第二部分位于所述第一集成器件上方。
9. 根据权利要求1所述的封装件,所述封装件还包括第二集成器件,所述第二集成器件耦合到所述第二基板的所述第一表面,其中所述第二基板的所述阻焊层和所述第一集成器

件的背面之间的竖直间隙小于所述第二基板的所述阻焊层和所述第一基板的阻焊层之间的另一竖直间隙。

10. 根据权利要求1所述的封装件,其中所述多个球互连件包括铜芯球(CCB)。

11. 一种封装件,所述封装件包括:

第一基板,所述第一基板包括:

至少一个第一电介质层;

第一多个互连件,其中所述第一多个互连件包括第一多个柱形互连件;和

第一阻焊层,所述第一阻焊层耦合到所述第一基板的第一表面;

第一集成器件,所述第一集成器件耦合到所述第一基板;

第二基板,所述第二基板包括:

WO 2023/141021A1

第一表面和第二表面;

至少一个第二电介质层;

第二多个互连件,其中所述第二多个互连件包括第二多个柱形互连件;和

第二阻焊层,所述第二阻焊层耦合到所述第二基板的所述

第二表面,

其中所述第二基板的所述第二表面面向所述第一基板,其中所述第二阻焊层包括腔体,并且

其中所述腔体位于所述第一集成器件和所述第二阻焊层之间,和

多个焊料互连件,所述多个焊料互连件耦合到所述第一基板和所述第二基板,

其中所述多个焊料互连件位于所述第一基板和所述第二基板之间,并且

其中所述多个焊料互连件被配置为将所述第一基板耦合到所述第二基板。

12. 根据权利要求11所述的封装件,其中所述多个焊料互连件耦合到(i)所述第一基板的所述第一多个柱形互连件,和(ii)所述第二基板的所述第二多个柱形互连件,其中所述第一多个柱形互连件由所述第一阻焊层横向围绕,并且其中所述第二多个柱形互连件由所述第二阻焊层横向围绕。

13. 根据权利要求11所述的封装件,其中所述多个焊料互连件包括相邻焊料互连件,所述相邻焊料互连件具有等于或小于270微米的节距。

14. 根据权利要求13所述的封装件,其中所述多个焊料互连件包括相邻焊料互连件,所述相邻焊料互连件具有在约150微米至270微米范围内的节距。

15. 根据权利要求11所述的封装件,其中所述多个焊料互连件包括至少300个焊料互连件,所述至少300个焊料互连件横向围绕所述第一集成器件。

16. 根据权利要求11所述的封装件,所述封装件还包括包封层,所述包封层位于所述第一基板和所述第二基板之间,其中所述包封层的一部分位于所述第二阻焊层和所述第一集成器件之间。

17. 根据权利要求16所述的封装件,其中所述包封层至少部分地包封所述第一集成器件和所述多个焊料互连件。

18. 根据权利要求11所述的封装件,

其中所述第二阻焊层包括具有第一厚度的第一部分和具有第二厚度的第二部分,

其中所述第二阻焊层的所述第一部分具有所述第一厚度,所述第一厚度大于所述第二多个柱形互连件的厚度,

其中所述第二阻焊层的所述第二部分具有所述第二厚度,所述第二厚度小于所述第二多个柱形互连件的所述厚度,并且

其中所述第二阻焊层的所述第二部分位于所述第一集成器件上方。

19.根据权利要求11所述的封装件,所述封装件还包括第二集成器件,所述第二集成器件耦合到所述第二基板的所述第一表面,其中所述第二基板的所述阻焊层和所述第一集成器件的背面之间的竖直间隙小于所述第二基板的所述阻焊层和所述第一基板的阻焊层之间的另一竖直间隙。

20.根据权利要求11所述的封装件,所述封装件还包括无源器件,所述无源器件耦合到所述第一基板。

21.一种封装件,所述封装件包括:

第一基板,所述第一基板包括至少一个第一电介质层和第一多个互连件;

第一集成器件,所述第一集成器件耦合到所述第一基板;

第二基板,所述第二基板包括:

第一表面和第二表面;

至少一个第二电介质层;

第二多个互连件,其中所述第二多个互连件包括多个柱形互连件;和

阻焊层,所述阻焊层耦合到所述第二基板的所述第二表面,其中所述阻焊层包括腔体,并且

其中所述腔体位于所述第一集成器件和所述阻焊层之间,和

耦合到所述第一基板和所述第二基板的用于基板间互连的构件,其中用于基板间互连的所述构件位于所述第一基板和所述第二基板之间,并且

其中用于基板间互连的所述构件被配置为将所述第一基板耦合到所述第二基板。

22.根据权利要求21所述的封装件,其中用于基板间互连的所述构件包括多个球互连件和/或多个焊料互连件。

23.根据权利要求21所述的封装件,其中用于基板间互连的所述构件耦合到所述第二基板的所述多个柱形互连件。

24.根据权利要求23所述的封装件,

其中所述第一基板包括第一多个互连件,

其中所述第一多个互连件包括第一多个柱形互连件,并且

其中用于基板间互连的所述构件耦合到所述第一基板的所述第一多个柱形互连件。

25.根据权利要求21所述的封装件,其中用于基板间互连的所述构件包括具有在约150微米至270微米范围内的节距的互连件。

26.一种方法,所述方法包括:

提供第一基板,所述第一基板包括至少一个第一电介质层和第一多个互连件;

将第一集成器件耦合到所述第一基板;以及

通过多个基板间互连件将第二基板耦合到所述第一基板,使得所述多个基板间互连件位于所述第一基板和所述第二基板之间,其中所述第二基板包括:

第一表面和第二表面；  
至少一个第二电介质层；  
第二多个互连件,其中所述第二多个互连件包括多个柱形互连件;和  
阻焊层,所述阻焊层耦合到所述第二基板的所述第二表面,W0 2023/141021A1  
其中所述阻焊层包括腔体,并且  
其中所述腔体位于所述阻焊层和所述第一集成器件之间。

27.根据权利要求26所述的方法,其中所述多个基板间互连件包括多个球互连件和/或多个焊料互连件。

28.根据权利要求26所述的方法,其中所述多个基板间互连件耦合到所述第二基板的所述多个柱形互连件。

29.根据权利要求28所述的方法,  
其中所述第一基板包括第一多个互连件,  
其中所述第一多个互连件包括第一多个柱形互连件,并且  
其中所述多个基板间互连件耦合到所述第一基板的所述第一多个柱形互连件。

30.根据权利要求26所述的方法,其中所述多个基板间互连件包括具有约150微米至270微米范围内的节距的互连件。

## 包括具有柱形互连件和带腔体的阻焊层的基板的封装件

[0001] 相关申请的交叉引用

[0002] 本申请要求于2022年1月19日在美国专利局提交的非临时申请序列第17/579,434号的优先权和权益,该非临时申请的全部内容以引用方式并入本文,如同整体在下文全面阐述那样并用于所有适用目的。

### 技术领域

[0003] 各种特征涉及具有基板和集成器件的封装件。

### 背景技术

[0004] 封装件可包括基板和集成器件。这些组件耦合在一起来提供可执行各种电功能的封装件。一直存在提供性能更好的封装件的需求。还一直存在减小封装件的总体尺寸的需求。

### 发明内容

[0005] 各种特征涉及具有基板和集成器件的封装件。

[0006] 一个示例提供一种封装件,该封装件包括:第一基板,该第一基板包括至少一个第一电介质层和第一多个互连件;第一集成器件,该第一集成器件耦合到该第一基板;第二基板;以及多个球互连件和多个焊料互连件,该多个球互连件和该多个焊料互连件耦合到该第一基板和该第二基板。该第二基板包括:第一表面和第二表面;至少一个第二电介质层;第二多个互连件,其中该第二多个互连件包括多个柱形互连件;和阻焊层,该阻焊层耦合到该第二基板的该第二表面。该第二基板的该第二表面面向该第一基板。该阻焊层包括腔体。该腔体位于该第一集成器件和该阻焊层之间。该多个球互连件和该多个焊料互连件位于该第一基板和该第二基板之间。该多个球互连件和该多个焊料互连件被配置为将该第一基板耦合到该第二基板。

[0007] 另一示例提供一种封装件,该封装件包括:第一基板;第一集成器件,该第一集成器件耦合到该第一基板;第二基板;和多个焊料互连件,该多个焊料互连件耦合到该第一基板和该第二基板。该第一基板包括:至少一个第一电介质层;第一多个互连件,其中该第一多个互连件包括第一多个柱形互连件;和第一阻焊层,该第一阻焊层耦合到该第一基板的第一表面。该第二基板包括:第一表面和第二表面;至少一个第二电介质层;第二多个互连件,其中该第二多个互连件包括第二多个柱形互连件;和第二阻焊层,该第二阻焊层耦合到该第二基板的该第二表面。该第二基板的该第二表面面向该第一基板。该第二阻焊层包括腔体。该腔体位于该第一集成器件和该第二阻焊层之间。该多个焊料互连件位于该第一基板和该第二基板之间。该多个焊料互连件被配置为将该第一基板耦合到该第二基板。

[0008] 另一示例提供一种封装件,该封装件包括:第一基板,该第一基板包括至少一个第一电介质层和第一多个互连件;第一集成器件,该第一集成器件耦合到该第一基板;第二基板;和耦合到该第一基板和该第二基板的用于基板间互连的构件。该第二基板包括:第一表

面和第二表面;至少一个第二电介质层;第二多个互连件,其中该第二多个互连件包括多个柱形互连件;和阻焊层,该阻焊层耦合到该第二基板的该第二表面。该阻焊层包括腔体。该腔体位于该第一集成器件和该阻焊层之间。用于基板间互连的构件位于所述第一基板和所述第二基板之间。用于基板间互连的构件被配置为将所述第一基板耦合到所述第二基板。

[0009] 另一示例提供一种方法,该方法包括:提供第一基板,该第一基板包括至少一个第一电介质层和第一多个互连件。该方法将第一集成器件耦合到该第一基板。该方法通过多个基板间互连件将第二基板耦合到该第一基板,使得该多个基板间互连件位于该第一基板和该第二基板之间。该第二基板包括:第一表面和第二表面;至少一个第二电介质层;第二多个互连件,其中该第二多个互连件包括多个柱形互连件;和阻焊层,该阻焊层耦合到该第二基板的该第二表面。该阻焊层包括腔体。该腔体位于该阻焊层和该第一集成器件之间。

## 附图说明

[0010] 在结合附图理解下文阐述的具体实施方式时,各种特征、本质和优点会变得明显,在该附图中,类似的参考字符贯穿始终进行对应标识。

[0011] 图1例示了包括基板的封装件的示例性横截面轮廓图,该基板包括柱形互连件和带腔体的阻焊层。

[0012] 图2例示了包括基板的封装件的特写横截面轮廓图,该基板包括柱形互连件和带腔体的阻焊层。

[0013] 图3例示了包括基板的封装件的示例性横截面轮廓图,该基板包括柱形互连件和带腔体的阻焊层。

[0014] 图4例示了包括基板的封装件的特写横截面轮廓图,该基板包括柱形互连件和带腔体的阻焊层。

[0015] 图5A至图5C例示了制造包括基板的封装件的示例性工序,该基板包括柱形互连件和带腔体的阻焊层。

[0016] 图6A至图6C例示了制造包括基板的封装件的示例性工序,该基板包括柱形互连件和带腔体的阻焊层。

[0017] 图7例示了用于制造包括基板的封装件的方法的示例性流程图,该基板包括柱形互连件和带腔体的阻焊层。

[0018] 图8例示了用于制造包括通过球互连件耦合的基板的封装件的方法的示例性流程图。

[0019] 图9例示了用于制造包括通过焊料互连件耦合的基板的封装件的方法的示例性流程图。

[0020] 图10A至图10C例示了制造基板的示例性工序,该基板包括柱形互连件和带腔体的阻焊层。

[0021] 图11例示了用于制造基板的方法的示例性流程图,该基板包括柱形互连件和带腔体的阻焊层。

[0022] 图12例示了可集成本文所描述的管芯、电子电路、集成器件、集成无源器件 (IPD)、无源组件、封装件和/或器件封装件的各种电子设备。

## 具体实施方式

[0023] 在以下描述中,给出了具体细节来提供对本公开的各个方面的透彻理解。然而,本领域普通技术人员将理解,没有这些具体细节也可以实践这些方面。例如,电路可能用框图示出以避免用不必要的细节使这些方面复杂难懂。在其他实例中,公知的电路、结构和技术可能不被详细示出以免使本公开的这些方面复杂难懂。

[0024] 本公开描述了一种封装件,该封装件包括:第一基板,该第一基板包括至少一个第一电介质层和第一多个互连件;第一集成器件,该第一集成器件耦合到该第一基板;第二基板;以及多个球互连件和多个焊料互连件,该多个球互连件和该多个焊料互连件耦合到该第一基板和该第二基板。该第二基板包括:第一表面和第二表面;至少一个第二电介质层;第二多个互连件,其中该第二多个互连件包括多个柱形互连件;和阻焊层,该阻焊层耦合到该第二基板的该第二表面。该第二基板的该第二表面面向该第一基板。该阻焊层包括腔体。该腔体位于该第一集成器件和该阻焊层之间。该多个球互连件和该多个焊料互连件位于该第一基板和该第二基板之间。该多个球互连件和该多个焊料互连件被配置为将该第一基板耦合到该第二基板。本公开描述一种封装件,该封装件包括:第一基板;第一集成器件,该第一集成器件耦合到该第一基板;第二基板;和多个焊料互连件,该多个焊料互连件耦合到该第一基板和该第二基板。该第一基板包括:至少一个第一电介质层;第一多个互连件,其中该第一多个互连件包括第一多个柱形互连件;和第一阻焊层,该第一阻焊层耦合到该第一基板的第一表面。该第二基板包括:第一表面和第二表面;至少一个第二电介质层;第二多个互连件,其中该第二多个互连件包括第二多个柱形互连件;和第二阻焊层,该第二阻焊层耦合到该第二基板的该第二表面。该第二基板的该第二表面面向该第一基板。该第二阻焊层包括腔体。该腔体位于该第一集成器件和该第二阻焊层之间。该多个焊料互连件位于该第一基板和该第二基板之间。该多个焊料互连件被配置为将该第一基板耦合到该第二基板。如下文将进一步描述,该封装件提供基板之间的高密度互连布线(例如,高密度基板间互连件),这有助于提供改进的封装件性能,同时保持该封装件小且薄。

[0025] 包括具有柱形互连件和带腔体的阻焊层的基板的示例性封装件

[0026] 图1例示了包括基板的封装件100的横截面轮廓图,该基板包括具有柱形互连件和带腔体的阻焊层。封装件100可以是叠层封装件(PoP)。封装件100通过多个焊料互连件110耦合到板106。板106包括至少一个板电介质层160和多个板互连件162。板106可包括印刷电路板(PCB)。

[0027] 封装件100包括第一基板102、第一集成器件105和底层填料152。第一基板102、第一集成器件105和底层填料152可被视为第一封装件的一部分。第一集成器件105通过多个柱互连件150耦合到基板102的第一表面(例如,顶表面)。第一基板102包括至少一个第一电介质层120和第一多个互连件122。第一集成器件105通过多个柱互连件150耦合到第一基板102的第一多个互连件122。在多个柱互连件150和第一多个互连件122之间可能存在焊料互连件(未示出)。即,在一些具体实施中,可能使用焊料互连件来将多个柱互连件150耦合到第一多个互连件122。底层填料152位于第一集成器件105和第一基板102之间。第一基板102包括阻焊层124和阻焊层126。阻焊层124耦合到第一基板102的第一表面(例如,顶表面)。阻焊层126耦合到第一基板102的第二表面(例如,底表面)。多个无源器件130耦合到第一基板102的第二表面。无源器件130可包括电容器和/或电感器。

[0028] 封装件100包括第二基板104和第二集成器件107。第二基板104和第二集成器件107可被视为第二封装件的一部分。第二集成器件107通过多个焊料互连件170耦合到第二基板104的第一表面(例如,顶表面)。第二基板104包括至少一个第二电介质层140和第二多个互连件142。如下文将进一步描述,第二多个互连件142可包括多个柱形互连件。第二集成器件107通过多个焊料互连件170耦合到第二基板104的第二多个互连件142。第二基板104包括阻焊层144和阻焊层146。阻焊层144耦合到第二基板104的第一表面(例如,顶表面)。阻焊层146耦合到第二基板104的第二表面(例如,底表面)。阻焊层146包括腔体。阻焊层146可包括可变的厚度。第二基板104可以是内插器。第二基板104可包括两个金属层或多个金属层。在一些具体实施中,可使用改良的半加成工艺(mSAP)来制造第二基板104。在一些具体实施中,可使用嵌入式迹线基板(ETS)工艺来制造第一基板102。

[0029] 第二基板104通过多个球互连件109和多个焊料互连件190耦合到第一基板102。多个球互连件109和多个焊料互连件190耦合到(i)第一基板102的第一多个互连件122,和(ii)第二基板104的第二多个互连件142。多个球互连件109可包括铜球。多个球互连件109和/或多个焊料互连件190可以是用于基板间互连的构件。多个球互连件109和/或多个焊料互连件190可以是多个基板间互连件的示例。多个焊料互连件190帮助多个球互连件109耦合到来自第一基板102的互连件和来自第二基板104的互连件。多个焊料互连件190可至少部分地包封多个球互连件109。

[0030] 第一集成器件105位于第一基板102和第二基板104之间。阻焊层146中的腔体位于第一集成器件105上方(例如,上面)。例如,该腔体可位于阻焊层146和第一集成器件105之间。第一集成器件105的背面面向阻焊层144的腔体。该腔体可位于阻焊层146和第一集成器件105的背面之间。该腔体可位于封装件的包括第一集成器件105的区域中。

[0031] 封装件100包括包封层108。包封层108位于第一基板102和第二基板104之间。包封层108可包封第一集成器件105、多个球互连件109和/或多个焊料互连件190。包封层108可位于阻焊层144的腔体中。包封层108可包括模制件、树脂和/或环氧树脂。包封层108可以是用于包封的构件。可通过使用压缩和转移模制工艺、片材模制工艺、或液态模制工艺来提供包封层108。

[0032] 如下文将进一步描述,使用阻焊层146中的腔体(例如,250)、(来自多个互连件142的)柱形互连件、多个球互连件109和/或多个焊料互连件190允许基板之间的更多互连,这有助于改进封装件的性能。例如,阻焊层146中的腔体(例如,250)、(来自多个互连件142的)柱形互连件、多个球互连件109和/或多个焊料互连件190允许用于具有较小节距的基板之间的互连(例如,相邻互连之间的较小中心到中心距离),这允许基板之间的更多互连(从而增加互连件的密度)。阻焊层146中的腔体、(来自多个互连件142的)柱形互连件、多个球互连件109和/或多个焊料互连件190允许用于基板之间具有较小间隙的较薄封装件,使得封装件可在具有低节距的基板之间具有基板间互连件。这又有助于提供基板之间的高布线密度互连件。例如,第一基板102和第二基板104之间的互连件可具有小于270微米的节距。例如,第一基板102和第二基板104之间的互连件可具有在150微米和270微米之间的节距。在一些具体实施中,第一基板102和第二基板104之间的基板间互连件的数目(例如,引脚计数)可等于或大于300。在一些具体实施中,第一基板102和第二基板104之间的基板间互连件的数目(例如,引脚计数)可高达400。在一些具体实施中,第一基板102和第二基板104之

间的基板间互连件的数目(例如,引脚计数)可在300与400之间。减小相邻互连件(例如,相邻球互连件、相邻焊料互连件)之间的间距并且增加基板间互连件的计数有助于在封装件中提供高密度互连件布线。基板间的高密度互连件布线有助于改进封装件的性能。在一些具体实施中,减小相邻互连件之间的间距可将互连件占据的空间减小多达百分之30。除了增加的布线密度之外,可通过提供带腔体的阻焊层来减小封装件的总体厚度,其中阻焊层中的腔体位于集成器件上方。即,该腔体可位于该阻焊层和集成器件的背面之间。

[0033] 图2例示了封装件100的特写视图。封装件100包括阻焊层146,该阻焊层包括腔体250。腔体250填充有包封层108。阻焊层146包括具有不同厚度的两个部分。阻焊层146包括阻焊层146a(例如,阻焊层146的第一部分)和阻焊层146b(例如,阻焊层146的第二部分)。阻焊层146a具有厚度240,阻焊层146b具有厚度242。阻焊层146a比阻焊层146b厚。厚度240大于厚度242。在阻焊层146b与第一集成器件105的背面部分之间存在间隙282。间隙282包括阻焊层146的腔体250。间隙282填充有包封层108。在阻焊层146a与阻焊层124之间存在间隙280。间隙280填充有包封层108。在一些具体实施中,间隙282的厚度可小于间隙280的厚度。因此,例如,阻焊层146b与集成器件105的背面之间的垂直间隙可小于第二基板104的阻焊层146a与第一基板102的阻焊层124之间的垂直间隙。在一些具体实施中,集成器件105的背面的一部分可位于腔体250中。因此,腔体250有助于将集成器件105容纳在第一基板102与第二基板104之间,同时减小第一基板102与第二基板104之间的空间或间隙。

[0034] 第一多个互连件142包括多个柱形互连件142a。多个柱形互连件142a耦合到多个球互连件109和多个焊料互连件190。多个柱形互连件142a的厚度小于阻焊层146a的厚度。多个柱形互连件142a可被阻焊层146a横向围绕。第一多个互连件122包括多个互连件122a(例如,焊盘互连件)。多个互连件122a耦合到多个球互连件109和多个焊料互连件190。

[0035] 在一些具体实施中,多个球互连件109可具有约200微米至270微米的节距。在一些具体实施中,多个球互连件109可包括横向围绕第一集成器件105的多达400个球互连件。球互连件109中的每个球互连件可表示第一基板102与第二基板104之间的单独电路路径。此配置允许在第一基板102与第二基板104之间具有较高密度布线的较小且较薄封装件,同时避免相邻互连件(例如,相邻球互连件109、相邻焊料互连件190)之间的任何短路。阻焊层146中的腔体250有助于确保阻焊层不直接接触第一集成器件105,因为第一基板102和第二基板104尽可能接近地耦合在一起。

[0036] 在一些具体实施中,为了最大化以及/或者优化第一基板102与第二基板104之间的基板间互连件的数目,基板间互连件之间的节距可能需要被减小到等于或小于270微米(例如,200微米至270微米)。为了实现此目的,可减小来自第一基板102的互连件(例如,122a)与来自第二基板104的互连件(例如,142a)之间的垂直间隙和/或垂直空间,使得可使用具有较小尺寸和/或较小节距的多个球互连件109和/或多个焊料互连件190。这可通过提供(来自多个互连件142的)柱形互连件来实现,这有助于使来自第一基板102的互连件和来自第二基板104的互连件之间的垂直间隙变窄,从而允许更小尺寸和/或更小节距的球互连件109和/或焊料互连件190。随着第一基板102与第二基板104之间的垂直间隙减小,第一集成器件105可碰撞第二基板104。为了将第一集成器件105容纳在第一基板102和第二基板104之间,同时仍然减小第一基板102和第二基板104之间的垂直间隙,在阻焊层146中形成腔体250,使得第一集成器件105的背面不与第二基板104直接接触。在一些具体实施中,归

因于第二基板104的柱形互连件与第一基板102的互连件彼此更接近,在第二基板104中使用柱形互连件有助于为基板间的焊料互连件提供较小节距。焊料互连件之间更小的节距意味着对于相同的面积可提供更多的焊料互连件,这意味着基板间更高密度的布线。如下文将至少在图3和图4中进一步描述,在一些具体实施中,在第一基板102及第二基板104两者中使用柱形互连件可有助于为基板间的焊料互连件提供更小节距,这是因为每一基板的柱形互连件彼此更接近。这意味着可提供基板间的更高密度的布线。

[0037] 封装件100的各种组件可具有各种厚度和/或尺寸。在一些具体实施中,多个柱形互连件142a可具有约40微米至50微米的厚度。在一些具体实施中,阻焊层146a可具有约65微米至80微米的厚度(例如,240)。在一些具体实施中,阻焊层124与阻焊层146a之间的间隙(例如,280)可以是约75微米至95微米。在一些具体实施中,多个球互连件109可具有约100微米至120微米的直径。在一些具体实施中,多个球互连件109可以是可任选的。因此,一些封装件可避免使用多个球互连件109。

[0038] 图3例示了包括基板的封装件300的横截面轮廓图,该基板具有柱形互连件和带腔体的阻焊层。封装件300可以是叠层封装件(PoP)。封装件300可与如图1和图2中所描述的封装件100相似。封装件300避免使用球互连件,同时仍提供具有基板间的高密度布线(例如,高密度基板间互连件)的薄封装件。封装件300通过多个焊料互连件110耦合到板106。

[0039] 封装件300包括第一基板302、第一集成器件105和底层填料152。第一基板302、第一集成器件105和底层填料152可被视为第一封装件的一部分。第一集成器件105通过多个柱互连件150耦合到基板302的第一表面(例如,顶表面)。第一基板302包括至少一个第一电介质层120和第一多个互连件122。第一多个互连件122包括多个柱形互连件322。第一集成器件105通过多个柱互连件150耦合到第一基板302的第一多个互连件122。在多个柱互连件150和第一多个互连件122之间可能存在焊料互连件(未示出)。可能使用多个焊料互连件来将多个柱互连件150耦合到第一多个互连件122。底层填料152位于第一集成器件105和第一基板302之间。第一基板302包括阻焊层324和阻焊层126。阻焊层324耦合到第一基板302的第一表面(例如,顶表面)。阻焊层324的厚度大于(例如,厚于)多个柱形互连件322的厚度。多个柱形互连件322可被阻焊层324横向围绕。阻焊层126耦合到第一基板302的第二表面(例如,底表面)。多个无源器件130耦合到第一基板302的第二表面。无源器件130可包括电容器和/或电感器。

[0040] 封装件300包括第二基板104和第二集成器件107。第二基板104和第二集成器件107可被视为第二封装件的一部分。第二集成器件107通过多个焊料互连件170耦合到第二基板104的第一表面(例如,顶表面)。第二基板104包括至少一个第二电介质层140和第二多个互连件142。如下文将进一步描述,第二多个互连件142可包括多个柱形互连件。第二集成器件107通过多个焊料互连件170耦合到第二基板104的第二多个互连件142。第二基板104包括阻焊层144和阻焊层146。阻焊层144耦合到第二基板104的第一表面(例如,顶表面)。阻焊层146耦合到第二基板104的第二表面(例如,底表面)。阻焊层146包括腔体。阻焊层146可包括可变的厚度。第二基板104可以是内插器。第一基板302可包括其厚度(例如,460)大于(例如,厚于)多个柱形互连件322的厚度的阻焊层324。第二基板104可包括两个金属层或多个金属层。在一些具体实施中,可使用改良的半加成工艺(mSAP)来制造第二基板104。在一些具体实施中,可使用嵌入式迹线基板(ETS)工艺来制造第一基板302。

[0041] 第二基板104通过多个焊料互连件190耦合到第一基板302。多个焊料互连件190耦合到(i)第一基板302的多个柱形互连件322,和(ii)第二基板104的第二多个柱形互连件142a。多个焊料互连件190可以是用于基板间互连的构件。多个焊料互连件190可以是多个基板间互连件的示例。

[0042] 第一集成器件105位于第一基板302和第二基板104之间。阻焊层146中的腔体(例如,250)位于第一集成器件105上方(例如,上面)。第一集成器件105的背面面向阻焊层146的腔体。在一些具体实施中,第一集成器件105的背面的至少一部分可位于阻焊层146的腔体250中。

[0043] 封装件300包括包封层108。包封层108位于第一基板302和第二基板104之间。包封层108可包封第一集成器件105和/或多个焊料互连件190。包封层108可位于阻焊层146的腔体中。

[0044] 如下文将进一步描述,阻焊层146中的腔体、(来自多个互连件142的)柱形互连件、多个焊料互连件190和多个柱形互连件322允许用于带具有低节距的基板之间的互连件的较薄封装件。这又有助于在基板间提供高布线密度互连件(例如,高密度基板间互连件)。例如,第一基板302和第二基板104之间的互连件可具有小于270微米的节距。例如,第一基板302和第二基板104之间的互连件可具有在150微米和270微米之间的节距。在一些具体实施中,第一基板302和第二基板104之间的基板间互连件的数目(例如,引脚计数)可等于或大于300。在一些具体实施中,第一基板302和第二基板104之间的基板间互连件的数目(例如,引脚计数)可高达400。在一些具体实施中,第一基板302和第二基板104之间的基板间互连件的数目(例如,引脚计数)可在300与400之间。减小相邻互连件(例如,相邻焊料互连件)之间的间距并且增加基板间互连件的计数有助于在封装件中提供高密度互连件布线。基板间的高密度互连件布线(例如,高密度基板间互连件)有助于改进封装件的性能。在一些具体实施中,减小相邻互连件之间的间距可将互连件占据的空间减小多达百分之30。除了增加的布线密度之外,可通过提供带腔体的阻焊层来减小封装件的总体厚度,其中阻焊层中的腔体位于集成器件上方。

[0045] 图4例示了封装件300的特写视图。封装件300包括阻焊层146,该阻焊层包括腔体250。腔体250填充有包封层108。阻焊层146包括具有不同厚度的两个部分。阻焊层146包括阻焊层146a和阻焊层146b。阻焊层146a具有厚度240,阻焊层146b具有厚度242。阻焊层146a比阻焊层146b厚。厚度240大于厚度242。在阻焊层146b与第一集成器件105的背面部分之间存在间隙282。间隙282包括阻焊层146的腔体250。间隙282填充有包封层108。在阻焊层146a与阻焊层124之间存在间隙480。间隙480填充有包封层108。

[0046] 第一多个互连件142包括多个柱形互连件142a。多个柱形互连件142a耦合到多个焊料互连件190。多个柱形互连件142a的厚度小于阻焊层146a的厚度。多个柱形互连件322的厚度小于阻焊层324的厚度。多个柱形互连件322耦合到多个焊料互连件190。

[0047] 在一些具体实施中,为了最大化以及/或者优化第一基板102与第二基板104之间的基板间互连件的数目,基板间互连件之间的节距可能需要被减小到等于或小于270微米(例如,150微米至270微米)。为了实现此目的,可减小来自第一基板102的互连件(例如,122a)与来自第二基板104的互连件(例如,142a)之间的竖直间隙和/或竖直空间,使得可使用具有较小尺寸和/或较小节距的多个焊料互连件190。这可通过提供(来自多个互连件142

的)柱形互连件和(来自多个互连件122的)柱形互连件322来实现,这有助于使来自第一基板102的互连件和来自第二基板104的互连件之间的竖直间隙变窄,从而允许更小尺寸和/或更小节距的焊料互连件190。随着第一基板102与第二基板104之间的竖直间隙减小,第一集成器件105可碰撞第二基板104。为了将第一集成器件105容纳在第一基板102和第二基板104之间,同时仍然减小第一基板102和第二基板104之间的竖直间隙,在阻焊层146中形成腔体250,使得第一集成器件105的背面不与第二基板104直接接触。以下是各种组件的示例性尺寸和/或值,这些示例性尺寸和/或值有助于提供节距等于或小于270微米(例如,150微米至270微米)的基板间互连。在一些具体实施中,在第一基板102和第二基板104两者中使用柱形互连件有助于为基板间的焊料互连件提供更小节距,这是因为每一基板的柱形互连件彼此更接近。焊料互连件之间更小的节距意味着对于相同的面积可提供更多的焊料互连件,这意味着基板间更高密度的布线。

[0048] 封装件300的各种组件可具有各种厚度和/或尺寸。在一些具体实施中,多个柱形互连件142a可具有约40微米至50微米的厚度。在一些具体实施中,阻焊层146a可具有约65微米至80微米的厚度(例如,240)。在一些具体实施中,阻焊层124与阻焊层146a之间的间隙(例如,480)可以是约50微米至70微米。在一些具体实施中,阻焊层324可具有约30微米至50微米的厚度(例如,460)。在一些具体实施中,多个焊料互连件190可具有约50微米至70微米的直径。在一些具体实施中,间隙282的厚度可小于间隙480的厚度。因此,例如,阻焊层146b与集成器件105的背面之间的竖直间隙可小于第二基板104的阻焊层146a与第一基板102的阻焊层324之间的竖直间隙。在一些具体实施中,集成器件105的背面的一部分可位于腔体250中。因此,腔体250有助于将集成器件105容纳在第一基板102与第二基板104之间,同时减小第一基板102与第二基板104之间的空间或间隙。

[0049] 在一些具体实施中,上述尺寸有助于提供包括多个焊料互连件190的封装件,该多个焊料互连件可具有约150微米至270微米的节距。在一些具体实施中,多个焊料互连件190可包括横向围绕第一集成器件105的多达400个焊料互连件(例如,焊料球)。焊料互连件190中的每个焊料互连件可表示第一基板302与第二基板104之间的单独电路路径。此配置允许在第一基板302与第二基板104之间具有较高密度布线的较小且较薄封装件,同时避免相邻互连件(例如,相邻焊料互连件190)之间的任何短路。阻焊层146中的腔体250有助于确保阻焊层不直接接触第一集成器件105,因为第一基板302和第二基板104尽可能接近地耦合在一起。

[0050] 本公开中所使用的柱形互连件可以是高度(例如,厚度)等于以及/或者大于其宽度和/或直径的互连件。柱形互连件可耦合到焊盘互连件。柱形互连件可从焊盘互连件竖直延伸(例如,从焊盘互连件的表面竖直延伸)。柱形互连件可被阻焊层(例如,部分地或完全地)横向围绕。柱形互连件可从基板的表面(例如,第一表面、第二表面)竖直和/或垂直延伸。基板的柱形互连件可从基板的表面竖直和/或垂直延伸且远离该柱形互连件为其一部分的基板的电介质层。柱形互连件可不与基板的电介质层直接接触。柱形互连件(例如,142a、322)可与基板的阻焊层(例如,146a、324)直接接触。

[0051] 集成器件(例如,105、107)可包括管芯(例如,半导体裸管芯)。集成器件可包括功率管理集成电路(PMIC)。集成器件可包括应用处理器。集成器件可包括调制解调器。集成器件可包括射频(RF)器件、无源器件、滤波器、电容器、电感器、天线、发送器、接收器、基于砷

化镓 (GaAs) 的集成器件、表面声波 (SAW) 滤波器、体声波 (BAW) 滤波器、发光二极管 (LED) 集成器件、基于硅 (Si) 的集成器件、基于碳化硅 (SiC) 的集成器件、存储器、功率管理处理器、和/或它们的组合。集成器件 (例如, 105、107) 可包括至少一个电子电路 (例如, 第一电子电路、第二电子电路等)。集成器件可包括晶体管。集成器件可以是电子组件和/或电子器件的示例。在一些具体实施中, 集成器件可以是芯粒。芯粒的制造可提供 (相对于其他类型的集成器件) 更高的和/或提高的产量, 这可降低制造芯粒的总体成本。不同的芯粒可具有不同的大小和/或形状。不同的芯粒可被配置为提供不同的功能。不同的芯粒可具有不同的互连密度 (例如, 具有不同宽度和/或间距的互连件)。在一些具体实施中, 若干芯粒可用于执行一个或多个芯片 (例如, 一个或多个集成器件) 的功能性。相对于使用单个芯片来执行封装件的所有功能, 使用执行若干功能的若干芯粒可降低封装件的总体成本。

[0052] 封装件 (例如, 100、300) 可实现在射频 (RF) 封装件中。RF 封装件可以是射频前端 (RFFE) 封装件。封装件 (例如, 100、300) 可被配置为提供无线保真 (WiFi) 通信和/或蜂窝通信 (例如, 2G、3G、4G、5G)。封装件 (例如, 100、300) 可被配置为支持全球移动通信系统 (GSM)、通用移动通信系统 (UMTS) 和/或长期演进 (LTE)。封装件 (例如, 100、300) 可被配置为发送和接收具有不同频率和/或通信协议的信号。

[0053] 已经描述了各种封装件, 现在将在下文描述用于制造封装件的工序。

[0054] 制造包括具有柱形互连件和带腔体的阻焊层的基板的封装件的示例性工序

[0055] 在一些具体实施中, 制造封装件包括若干工艺。图5A至图5C例示了提供或制造封装件的示例性工序。在一些具体实施中, 图5A至图5C的工序可用于提供或制造封装件100。然而, 图5A至图5C的工艺可用于制造本公开中所描述的任何封装件 (例如, 300)。

[0056] 应当注意, 图5A至图5C的工序可组合一个或多个阶段以便简化以及/或者阐明提供或制造封装件的工序。在一些具体实施中, 各工艺的次序可被改变或修改。在一些具体实施中, 一个或多个工艺可被替换或替代, 而不会脱离本公开的范围。

[0057] 如图5A中所示, 阶段1例示了在提供基板102之后的状态。基板102包括至少一个电介质层120和多个互连件122。基板102可包括第一表面 (例如, 顶表面) 和第二表面 (例如, 底表面)。基板102可使用如图10A至图10C所描述的方法来制造。在一些具体实施中, 提供有芯基板 (例如, 包括芯层的基板)。

[0058] 阶段2例示了在将第一集成器件105耦合到基板102的第一表面 (例如, 顶表面) 之后的状态。第一集成器件105可通过多个柱互连件150和焊料互连件 (未示出) 耦合到基板102。可使用焊料回流工艺来将第一集成器件105耦合到基板102。阶段2还例示了在第一集成器件105和基板102之间提供以及/或者形成的底层填料152。

[0059] 阶段3例示了在提供基板104之后的状态。基板104包括至少一个电介质层140和多个互连件142。基板104可包括第一表面 (例如, 顶表面) 和第二表面 (例如, 底表面)。多个互连件142可包括柱形互连件142a。基板104包括阻焊层144和阻焊层146。阻焊层146包括腔体 (例如, 250)。基板104可使用如图10A至图10C所描述的方法来制造。在一些具体实施中, 提供有芯基板 (例如, 包括芯层的基板)。

[0060] 阶段4例示了在将基板104通过多个球互连件109和多个焊料互连件190耦合到基板102之后的状态。可使用焊料回流工艺来将基板104耦合到基板102。多个球互连件109可在基板104耦合到基板102之前耦合到基板104。将基板104耦合到基板102以使得第一集成

器件105位于基板102与基板104之间。第一集成器件105可位于阻焊层146的腔体(例如,250)下方。多个球互连件109和多个焊料互连件190耦合到(i)第二基板104的多个柱形互连件142a,和(ii)第一基板102的多个互连件122。

[0061] 如图5B中所示,阶段5例示了在基板102与基板104之间提供包封层108之后的状态。包封层108可包封第一集成器件105、多个球互连件109和/或多个焊料互连件190。包封层108可位于阻焊层146的腔体(例如,250)中。包封层108可包括模制件、树脂和/或环氧树脂。包封层108可以是用于包封的构件。可通过使用压缩和转移模制工艺、片材模制工艺、或液态模制工艺来提供包封层108。

[0062] 阶段6例示了在将第二集成器件107耦合到基板104的第一表面(例如,顶表面)之后的状态。第二集成器件107可通过多个焊料互连件170耦合到基板104。可使用焊料回流工艺来将第二集成器件107耦合到基板104。

[0063] 如图5C中所示,阶段7例示了将多个无源器件130耦合到基板102的第二表面(例如,底表面)。多个无源器件130可通过多个焊料互连件(未示出)耦合到基板102。可使用焊料回流工艺来将多个无源器件130耦合到基板102。

[0064] 阶段8例示了将多个焊料互连件110耦合到基板102的第二表面之后的状态。可使用焊料回流工艺来将多个焊料互连件110耦合到基板102。阶段8可例示封装件100。封装件100可每次制造一个,或者可作为一个或多个晶圆的一部分一起制造并且随后切单成单独的封装件。

[0065] 制造包括具有柱形互连件和带腔体的阻焊层的基板的封装件的示例性工序

[0066] 在一些具体实施中,制造封装件包括若干工艺。图6A至图6C例示了提供或制造封装件的示例性工序。在一些具体实施中,图6A至图6C的工序可用于提供或制造封装件300。然而,图6A至图6C的工艺可被用来制造本公开中所描述的任何封装件(例如,100)。

[0067] 应当注意,图6A至图6C的工序可组合一个或多个阶段以便简化以及/或者阐明提供或制造封装件的工序。在一些具体实施中,各工艺的次序可被改变或修改。在一些具体实施中,一个或多个工艺可被替换或替代,而不会脱离本公开的范围。

[0068] 如图6A中所示,阶段1例示了在提供基板302之后的状态。基板302包括至少一个电介质层120和多个互连件122。多个互连件122包括多个柱形互连件322。基板302包括阻焊层324和多个阻焊层126。基板302可包括第一表面(例如,顶表面)和第二表面(例如,底表面)。基板302可使用如图10A至图10C所描述的方法来制造。在一些具体实施中,提供有芯基板(例如,包括芯层的基板)。

[0069] 阶段2例示了在将第一集成器件105耦合到基板302的第一表面(例如,顶表面)之后的状态。第一集成器件105可通过多个柱互连件150和焊料互连件(未示出)耦合到基板302。可使用焊料回流工艺来将第一集成器件105耦合到基板302。阶段2还例示了在第一集成器件105和基板102之间提供以及/或者形成的底层填料152。

[0070] 阶段3例示了在提供基板104之后的状态。基板104包括至少一个电介质层140和多个互连件142。基板104可包括第一表面(例如,顶表面)和第二表面(例如,底表面)。多个互连件142可包括柱形互连件142a。基板104包括阻焊层144和阻焊层146。阻焊层146包括腔体(例如,250)。基板104可使用如图10A至图10C所描述的方法来制造。在一些具体实施中,提供有芯基板(例如,包括芯层的基板)。

[0071] 阶段4例示了在将基板104通过多个焊料互连件190耦合到基板302之后的状态。可使用焊料回流工艺来将基板104耦合到基板302。将基板104耦合到基板302以使得第一集成器件105位于基板302与基板104之间。第一集成器件105可位于阻焊层146的腔体(例如, 250)下方。多个焊料互连件190耦合到(i)第二基板104的多个柱形互连件142a,和(ii)第一基板302的多个柱形互连件322。多个焊料互连件190可首先通过焊料回流工艺耦合到基板104,接着基板104通过多个焊料互连件190通过焊料回流工艺耦合到基板302。

[0072] 如图6B中所示,阶段5例示了在基板302与基板104之间提供包封层108之后的状态。包封层108可包封第一集成器件105和/或多个焊料互连件190。包封层108可位于阻焊层146的腔体(例如, 250)中。包封层108可包括模制品、树脂和/或环氧树脂。包封层108可以是用于包封的构件。可通过使用压缩和转移模制工艺、片材模制工艺、或液态模制工艺来提供包封层108。

[0073] 阶段6例示了在将第二集成器件107耦合到基板104的第一表面(例如, 顶表面)之后的状态。第二集成器件107可通过多个焊料互连件170耦合到基板104。可使用焊料回流工艺来将第二集成器件107耦合到基板104。

[0074] 如图6C中所示,阶段7例示了将多个无源器件130耦合到基板302的第二表面(例如, 底表面)。多个无源器件130可通过多个焊料互连件(未示出)耦合到基板302。可使用焊料回流工艺来将多个无源器件130耦合到基板302。

[0075] 阶段8例示了将多个焊料互连件110耦合到基板302的第二表面之后的状态。可使用焊料回流工艺来将多个焊料互连件110耦合到基板302。阶段8可例示封装件300。封装件300可每次制造一个,或者可作为一个或多个晶圆的一部分一起制造并且随后切单成单独的封装件。

[0076] 用于制造包括具有柱形互连件和带腔体的阻焊层的基板的封装件的方法的示例性流程图

[0077] 在一些具体实施中,制造封装件包括若干工艺。图7例示了用于提供或制造封装件的方法700的示例性流程图。在一些具体实施中,图7的方法700可被用于提供或制造本公开中所描述的封装件100。然而,方法700可用于提供或制造本公开中所描述的任何封装件(例如, 300)。

[0078] 应当注意,图7的方法700可组合一个或多个过程以便简化以及/或者阐明用于提供或制造封装件的方法。在一些具体实施中,各工艺的次序可被改变或修改。

[0079] 该方法(在705处)提供第一基板(例如, 102)和耦合到第一基板(例如, 102)的第一表面的第一集成器件(例如, 105)。第一基板102和第一集成器件105可以是第一封装件的一部分。第一基板102包括至少一个第一电介质层120和第一多个互连件122。在一些具体实施中,该第一基板可包括多个柱形互连件(例如, 322)。第一基板102可包括阻焊层124和/或阻焊层126。基板102可使用如图10A至图10C所描述的方法来制造。图5A的阶段1例示并描述了所提供的第一基板的示例。图5A的阶段2例示并描述了具有第一集成器件的第一基板的示例。图6A的阶段1例示并描述了所提供的第一基板的示例。图6A的阶段2例示并描述了具有第一集成器件的第一基板的示例。

[0080] 该方法(在710处)提供第二基板(例如, 104)。第二基板104包括至少一个第二电介质层140和第二多个互连件142。第二多个互连件142可包括柱形互连件(例如, 142a)。该第

二基板可包括具有可变厚度的阻焊层。例如,该第二基板可包括具有第一厚度和第二厚度的阻焊层。该第二基板可包括带腔体的阻焊层(例如,250)。基板104可使用如图10A至图10C所描述的方法来制造。在一些具体实施中,基板104可使用mSAP来制造。图5A的阶段3例示并描述了所提供的第二基板的示例。图6A的阶段3例示并描述了所提供的第二基板的示例。

[0081] 该方法(在715处)通过多个球互连件(例如,109)和/或多个焊料互连件(例如,190)将第二基板(例如,104)耦合到第一基板(例如,102)。多个球互连件109和/或多个焊料互连件190是基板间互连件的示例。可使用焊料回流工艺来将第二基板耦合到第一基板。图5A的阶段4例示并描述了耦合到第一基板的第二基板的示例。图6A的阶段4例示并描述了耦合到第一基板的第二基板的示例。

[0082] 该方法(在720处)在第一基板(例如,102、302)和第二基板(例如,104)之间提供包封层(例如,108)。包封层108可包括模制件、树脂和/或环氧树脂。包封层108可以是用于包封的构件。可通过使用压缩和转移模制工艺、片材模制工艺、或液态模制工艺来提供包封层108。包封层108的至少一部分可位于第二基板104与第一集成器件105之间。图5B的阶段5例示并描述了提供包封层的示例。图6B的阶段5例示并描述了提供包封层的示例。

[0083] 该方法(在725处)通过多个焊料互连件(例如,170)将第二集成器件(例如,107)耦合到第二基板(例如,104)的第一表面。可使用焊料回流工艺来将第二集成器件耦合到第二基板104的第一表面。图5B的阶段6例示并描述了耦合到第二基板的第二集成器件的示例。图6B的阶段6例示并描述了耦合到第二基板的第二集成器件的示例。

[0084] 该方法(在730处)将无源器件(例如,130)和多个焊料互连件(例如,110)耦合到第一基板(例如,102、302)的第二表面。可使用焊料回流工艺将该无源器件和/或该焊料互连件耦合到第一基板(例如,102、302)的第二表面。图5C的阶段7例示并描述了将无源器件耦合到基板的示例。图6C的阶段7例示并描述了将无源器件耦合到基板的示例。图5C的阶段8例示并描述了将焊料互连件耦合到基板的示例。图6C的阶段8例示并描述了将焊料互连件耦合到基板的示例。

[0085] 在一些具体实施中,同时制造若干封装件。在此类情形中,该方法可切单封装件(例如,100、300)。

[0086] 用于制造包括通过球互连件耦合的基板的封装件的方法的示例性流程图

[0087] 图8例示了用于提供或制造封装件的方法800的示例性流程图。在一些具体实施中,图8的方法800可被用于提供或制造本公开中所描述的图1的封装件的部分或全部。然而,方法800可被用于提供或制造本公开中所描述的任何封装件。

[0088] 应当注意,图8的方法800可组合一个或多个过程以便简化以及/或者阐明用于提供或制造封装件的方法。在一些具体实施中,各工艺的次序可被改变或修改。

[0089] 该方法(在805处)提供晶圆。晶圆可用作基板,集成器件可形成于该基板上以及/或者耦合到该基板。在一些具体实施中,其他基板可耦合到该晶圆。该晶圆可包括硅。该晶圆可用作在其上构建组件的基座。

[0090] 该方法(在810处)在该晶圆上形成焊料互连件。可使用焊料回流工艺来形成(例如,耦合)该晶圆上的焊料互连件。

[0091] 该方法(在815处)准备用于耦合的一个或多个集成器件(例如,管芯)。准备该集成器件可包括制造该集成器件。

[0092] 该方法通过预烤第一基板来(在820处)提供并准备该第一基板(例如,基板102、底部基板)。该第一基板可经预烤来移除该第一基板上的湿气以避免在后续热压缩倒装芯片耦合工艺期间除气。该方法(在825处)预清洁该第一基板。该方法(在827处)去除该第一基板上的有机可焊性保护剂(OSP)。

[0093] 一旦提供并准备了该第一基板,就可通过形成在该晶圆上的该焊料互连件将该第一基板耦合到该晶圆。

[0094] 将该集成器件(在830处)耦合到该第一基板。例如,可通过热压缩倒装芯片工艺将集成器件105耦合到基板102。可在该集成器件和该基板之间提供底层填料。图5A的阶段2例示并描述了耦合到基板的集成器件以及提供在该集成器件和该基板之间的底层填料的示例。

[0095] 该方法(在835处)执行该第一基板的等离子体清洁。该等离子体清洁可移除该基板的表面上的污染物。

[0096] 该方法(在840处)预清洁第二基板(例如,基板104、顶部基板)。图5A的阶段3例示并描述了所提供的第二基板的示例。该方法(在845处)将球互连件(例如,铜芯球)耦合到该第二基板。该球互连件可通过焊料互连件(例如,190)耦合到第二基板104。可使用焊料回流工艺来将该球互连件耦合到该第二基板。该方法(在847处)执行该第二基板的条状块切单。这可在同时制造若干基板并随后进行切单时完成。

[0097] 该方法(在850处)执行一个或多个基板的焊剂清洁。焊剂清洁可从该基板的金属去除氧化物。可在该第一基板和/或该第二基板上执行该焊剂清洁。

[0098] 该方法(在855处)通过该球互连件将该第二基板(例如,104)耦合到该第一基板(例如,102)。可使用焊料回流工艺来将第二基板耦合到第一基板。图5A的阶段4例示并描述了将基板耦合到另一基板的示例。

[0099] 该方法(在860处)在该第一基板和该第二基板之间提供包封层(例如,108)。图5B的阶段5例示并描述了在基板间提供包封层的示例。

[0100] 该方法(在865处)在该第一基板上形成焊料互连件或焊盘侧阵列(LSA)。可使用焊料回流工艺来形成该焊料互连件。该焊料互连件可以是球栅阵列(BGA)。

[0101] 该方法(在870处)将该封装件切单成单独的封装件。当同时制造多个封装件时,可能会发生这种情况。切单该封装件可包括切单包括该第一基板、该集成器件和该第二基板的晶圆。可使用机械工艺(例如,锯)或激光来切单该封装件。

[0102] 该方法(在875处)执行封装件的最终测试和最终目视检查。这可包括通过将探针附着到该封装件上来测试该封装件是否正常工作,以确定该封装件是否如预期的那样工作。目视检查可包括从视觉上检查以查看该封装件是否具有任何缺陷。

[0103] 该方法(在880处)执行对该封装件的卷带和收卷。这可包括将切单的封装件与卷带封装在一起,使得该封装件可被正常装运。

[0104] 应注意,可对该封装件执行额外的工艺,包括将其他组件(诸如,无源组件和/或集成器件)耦合到该封装件。图8例示了可以如何制造封装件的示例。图8并非旨在例示可制造封装件的唯一方式。

[0105] 用于制造包括通过焊料互连件耦合的基板的封装件的方法的示例性流程图

[0106] 图9例示了用于提供或制造封装件的方法900的示例性流程图。在一些具体实施

中,图9的方法900可被用于提供或制造本公开中所描述的图3的部分或全部封装件。然而,方法900可被用于提供或制造本公开所述的任何封装件。

[0107] 应当注意,图9的方法900可组合一个或多个过程以便简化以及/或者阐明用于提供或制造封装件的方法。在一些具体实施中,各工艺的次序可被改变或修改。

[0108] 该方法(在905处)提供晶圆。晶圆可用作基板,集成器件可形成于该基板上以及/或者耦合到该基板。在一些具体实施中,其他基板可耦合到该晶圆。该晶圆可包括硅。该晶圆可用作在其上构建组件的基座。

[0109] 该方法(在910处)在该晶圆上形成焊料互连件。可使用焊料回流工艺来形成(例如,耦合)该晶圆上的焊料互连件。

[0110] 该方法(在915处)准备用于耦合的一个或多个集成器件(例如,管芯)。准备该集成器件可包括制造该集成器件。

[0111] 该方法通过预烤第一基板来(在920处)提供并准备该第一基板(例如,基板302、底部基板)。该第一基板可经预烤来移除该第一基板上的湿气以避免在后续热压缩倒装芯片耦合工艺期间除气。该方法(在925处)预清洁该第一基板。该方法(在927处)去除该第一基板上的有机可焊性保护剂(OSP)。

[0112] 一旦提供并准备了该第一基板,就可通过形成在该晶圆上的该焊料互连件将该第一基板耦合到该晶圆。

[0113] 将该集成器件(在930处)耦合到该第一基板。例如,可通过热压缩倒装芯片工艺将集成器件105耦合到基板102。可在该集成器件和该基板之间提供底层填料。图6A的阶段2例示并描述了耦合到基板的集成器件以及提供在该集成器件和该基板之间的底层填料的示例。

[0114] 该方法(在935处)执行该第一基板的等离子体清洁。该等离子体清洁可移除该基板的表面上的污染物。

[0115] 该方法(在940处)预清洁第二基板(例如,基板104、顶部基板)。图6A的阶段3例示并描述了所提供的第二基板的示例。该方法(在945处)在该第二基板上形成焊料互连件。该焊料互连件(例如,190)可通过锡膏印刷工艺或通过焊料球附接工艺耦合到第二基板104。可使用焊料回流工艺来将该球互连件耦合到该第二基板。该方法(在947处)执行该第二基板的条状块切单。这可在同时制造若干基板并随后进行切单时完成。

[0116] 该方法(在950处)执行一个或多个基板的焊剂清洁。焊剂清洁可从该基板的金属去除氧化物。可在该第一基板和/或该第二基板上执行该焊剂清洁。

[0117] 该方法(在955处)通过该球互连件将该第二基板(例如,104)耦合到该第一基板(例如,102)。可使用焊料回流工艺来将第二基板耦合到第一基板。图6A的阶段4例示并描述了将基板耦合到另一基板的示例。

[0118] 该方法(在960处)在该第一基板和该第二基板之间提供包封层(例如,108)。图6B的阶段5例示并描述了在基板间提供包封层的示例。

[0119] 该方法(在965处)在该第一基板上形成焊料互连件或焊盘侧阵列(LSA)。可使用焊料回流工艺来形成该焊料互连件。该焊料互连件可以是球栅阵列(BGA)。

[0120] 该方法(在970处)将该封装件切单成单独的封装件。当同时制造多个封装件时,可能会发生这种情况。切单该封装件可包括切单包括该第一基板、该集成器件和该第二基板

的晶圆。可使用机械工艺(例如,锯)或激光来切单该封装件。

[0121] 该方法(在975处)执行封装件的最终测试和最终目视检查。这可包括通过将探针附着到该封装件上来测试该封装件是否正常工作,以确定该封装件是否如预期的那样工作。目视检查可包括从视觉上检查以查看该封装件是否具有任何缺陷。

[0122] 该方法(在980处)执行对该封装件的卷带和收卷。这可包括将切单的封装件与卷带封装在一起,使得该封装件可被正常装运。

[0123] 应注意,可对该封装件执行额外的工艺,包括将其他组件(诸如,无源组件和/或集成器件)耦合到该封装件。图9例示了可以如何制造封装件的示例。图9并非旨在例示可制造封装件的唯一方式。

[0124] 用于制造基板的示例性工序

[0125] 在一些具体实施中,制造基板包括若干工艺。图10A至图10C例示了用于提供或制造基板的示例性工序。在一些具体实施中,可使用图10A至图10C的工序来提供或制造基板104。然而,图10A至图10C的工艺可被用来制造本公开中所描述的任何基板,诸如基板102和/或基板302。

[0126] 应当注意,图10A至10C的工序可组合一个或多个阶段以简化以及/或者阐明用于提供或制造基板的工序。在一些具体实施中,各工艺的次序可被改变或修改。在一些具体实施中,一个或多个工艺可被替换或替代,而不会脱离本公开的范围。

[0127] 如图10A中所示,阶段1例示了提供载体1000之后的状态。晶种层1001和互连件1002可位于载体1000上方。互连件1002可位于晶种层1001上方。可使用镀覆工艺和蚀刻工艺来形成互连件1002。在一些具体实施中,载体1000可设置有晶种层1001和金属层,该金属层被图案化以形成互连件1002。互连件1002可表示来自多个互连件142的互连件中的至少一些互连件。

[0128] 阶段2例示了在载体1000、晶种层1001和互连件1002上形成电介质层1020之后的状态。可使用沉积工艺和/或层压工艺来形成电介质层1020。电介质层1020可包括预浸料和/或聚酰亚胺。电介质层1020可包括光可成像电介质。然而,不同具体实施可将不同材料用于电介质层。

[0129] 阶段3例示了在电介质层1020中形成多个腔体1010之后的状态。可使用蚀刻工艺(例如,光刻工艺)或激光工艺来形成多个腔体1010。

[0130] 阶段4例示了在电介质层1020中和电介质层上(包括在多个腔体1010中和多个腔体上)形成互连件1012之后的状态。例如,可形成过孔、焊盘和/或迹线。可使用镀覆工艺来形成该互连件。

[0131] 阶段5例示了在电介质层1020和互连件1012上形成电介质层1022之后的状态。可使用沉积工艺和/或层压工艺来形成电介质层1022。电介质层1022可包括预浸料和/或聚酰亚胺。电介质层1022可包括光可成像电介质。然而,不同具体实施可将不同材料用于电介质层。

[0132] 如图10B中所示,阶段6例示了在电介质层1022中形成多个腔体1030之后的状态。可使用蚀刻工艺(例如,光刻工艺)或激光工艺来形成多个腔体1030。

[0133] 阶段7例示了在电介质层1022中和电介质层上(包括在多个腔体1030中和多个腔体上)形成互连件1014之后的状态。例如,可形成过孔、焊盘和/或迹线。可使用镀覆工艺来

形成该互连件。

[0134] 阶段8例示了在一些互连件1014上形成互连件1016之后的状态。互连件1016可以是柱形互连件。可使用镀覆工艺来形成互连件1016。多个互连件1002、多个互连件1012和/或多个互连件1014可由多个互连件142来表示。电介质层1020和/或电介质层1022可由至少一个电介质层140来表示。至少一个电介质层140可包括光可成像电介质。至少一个电介质层140可包括预浸料和/或聚酰亚胺。

[0135] 阶段9例示了将载体1000与至少一个电介质层140和晶种层1001解耦(例如,分离、移除、磨掉)、去除(例如,蚀刻掉)晶种层1001的各部分从而留下包括至少一个电介质层140和多个互连件142的基板104之后的状态。

[0136] 如图10C中所示,阶段10例示了在基板104的第一表面上形成阻焊层144之后的状态,以及在基板104的第二表面上形成阻焊层146之后的状态。可使用沉积工艺和/或层压工艺来形成阻焊层144和/或阻焊层146。

[0137] 阶段11例示了在阻焊层146的部分上形成附加的阻焊层之后的状态,这使得阻焊层146的不同部分具有不同的厚度。该附加的阻焊层被认为是阻焊层146的一部分。该附加的阻焊层在阻焊层146中形成腔体1460。可使用沉积工艺和/或层压工艺来形成附加的阻焊剂。

[0138] 不同具体实施可使用不同工艺来形成金属层和/或互连件。在一些具体实施中,可使用化学气相沉积(CVD)工艺、物理气相沉积(PVD)工艺、溅射工艺、喷涂工艺、和/或镀覆工艺来形成金属层。

[0139] 用于制造基板的方法的示例性流程图

[0140] 在一些具体实施中,制造基板包括若干工艺。图11例示了用于提供或制造基板的方法1100的示例性流程图。在一些具体实施中,图11的方法1100可用于提供或制造本公开的基板。例如,可使用图11的方法1100来制造基板104。

[0141] 应当注意,图11的方法1100可组合一个或多个工艺以便简化以及/或者阐明用于提供或制造基板的方法。在一些具体实施中,各工艺的次序可被改变或修改。

[0142] 该方法(在1105处)提供载体(例如,1000)。不同具体实施可将不同材料用于载体1000。载体1000可包括晶种层(例如,1001)。晶种层1001可包括金属(例如,铜)。该载体可包括基板、玻璃、石英和/或载体带。图10A的阶段1例示并描述了所提供的具有晶种层的载体的示例。

[0143] 该方法(在1110处)在载体1000和晶种层1001上形成互连件并对其进行图案化。金属层可被图案化以形成互连件。可使用镀覆工艺来形成金属层和互连件。在一些具体实施中,载体和晶种层可包括金属层。该金属层位于该晶种层上方,并且该金属层可被图案化以形成互连件(例如,142)。图10A的阶段1例示并描述了在晶种层和载体上形成互连件并对其进行图案化的示例。

[0144] 该方法(在1115处)在晶种层1001、载体1000和互连件1002上形成电介质层1020。可使用沉积工艺和/或层压工艺来形成电介质层1020。电介质层1020可包括预浸料和/或聚酰亚胺。电介质层1020可包括光可成像电介质。形成电介质层1020还可包括在电介质层1020中形成多个腔体(例如,1010)。可使用蚀刻工艺(例如,光刻)或激光工艺来形成该多个腔体。图10A的阶段2至阶段3例示并描述了形成电介质层并且在该电介质层中形成腔体的

示例。

[0145] 该方法(在1120处)在该电介质层中和在该电介质层上形成互连件。例如,可在电介质层1020中和在该电介质层上形成互连件1012。可使用镀覆工艺来形成该互连件。形成互连件可包括在该电介质层上和/或在该电介质层中提供图案化金属层。形成互连件还可包括在该电介质层的腔体中形成互连件。图10A的阶段4例示并描述了在电介质层中和在该电介质层上形成互连件的示例。

[0146] 该方法(在1125处)在电介质层1020和互连件1012上形成电介质层1022。可使用沉积工艺和/或层压工艺来形成电介质层1022。电介质层1022可包括预浸料和/或聚酰亚胺。电介质层1022可包括光可成像电介质。形成电介质层1022还可包括在电介质层1022中形成多个腔体(例如,1030)。可使用蚀刻工艺(例如,光刻)或激光工艺来形成该多个腔体。图10A至图10B的阶段5至阶段6例示并描述了形成电介质层并在该电介质层中形成腔体的示例。

[0147] 该方法(在1130处)在该电介质层中和在该电介质层上形成互连件。例如,可在电介质层1022中和在该电介质层上形成互连件1014。可使用镀覆工艺来形成该互连件。形成互连件可包括在该电介质层上和/或在该电介质层中提供图案化金属层。形成互连件还可包括在该电介质层的腔体中形成互连件。形成互连件可包括形成柱形互连件。图10B的阶段7至阶段8例示并描述了在电介质层中和在该电介质层上形成互连件(包括形成柱形互连件)的示例。

[0148] 该方法(在1135处)将该载体(例如,1000)与该晶种层(例如,1001)解耦。载体1000可被分离以及/或者磨掉。该方法(在1135处)还可移除该晶种层(例如,1001)的各部分。可使用蚀刻工艺来移除晶种层1001的各部分。图10B的阶段9例示并描述了将载体解耦以及晶种层移除的示例。

[0149] 该方法(在1140处)可在该基板的该第一表面和/或该第二表面上形成阻焊层。例如,可在该基板的该第一表面上形成第一阻焊层,并且/或者可在该基板的该第二表面上形成第二阻焊层。该第一阻焊层和/或该第二阻焊层可各自具有可变厚度,使得该第一阻焊层和/或该第二阻焊层可具有腔体,如图1至图4中所述。即,阻焊层的第一部分可具有第一厚度,并且相同阻焊层的第二部分可具有不同于第一厚度的第二厚度。图10C的阶段10和阶段11例示并描述了提供以及/或者形成带腔体的阻焊层的示例。

[0150] 不同具体实施可使用不同工艺来形成金属层。在一些具体实施中,可使用化学气相沉积(CVD)工艺、物理气相沉积(PVD)工艺、溅射工艺、喷涂工艺、和/或镀覆工艺来形成金属层。

#### [0151] 示例性电子设备

[0152] 图12例示了可集成有前述器件、集成器件、集成电路(IC)封装件、集成电路(IC)器件、半导体器件、集成电路、管芯、内插器、封装件、叠层封装件(PoP)、系统级封装件(SiP)、或片上系统(SoC)中的任一者的各种电子设备。例如,移动电话设备1202、膝上型计算机设备1204、固定位置终端设备1206、可穿戴设备1208或机动交通工具1210可包括如本文所描述的器件1200。例如,器件1200可以是本文所描述的器件和/或集成电路(IC)封装件中的任一者。图12中所例示的设备1202、设备1204、设备1206和设备1208以及交通工具1210仅仅是示例性的。其他电子设备也可以以器件1200为特征,此类电子设备包括但不限于包括以下各项的一组设备(例如,电子设备):移动设备、手持式个人通信系统(PCS)单元、便携式数据

单元(诸如个人数字助理)、启用全球定位系统(GPS)的设备、导航设备、机顶盒、音乐播放器、视频播放器、娱乐单元、固定位置数据单元(诸如仪表读取装备)、通信设备、智能电话、平板计算机、计算机、可穿戴设备(例如,手表、眼镜)、物联网(IoT)设备、服务器、路由器、在机动车辆(例如,自动驾驶交通工具)中实施的电子设备、或者存储或检索数据或计算机指令的任何其他设备,或者它们的任何组合。

[0153] 图1至图4、图5A至图5C、图6A至图6C、图7至图9、图10A至图10C以及图11至图12中例示的组件、过程、特征和/或功能中的一者或多者可被重新安排以及/或者组合成单个组件、过程、特征或功能,或可在若干组件、过程、或功能中实施。也可添加附加元件、组件、工艺、和/或功能而不脱离本公开。还应当注意,图1至图4、图5A至图5C、图6A至图6C、图7至图9、图10A至图10C以及图11至图12及其在本公开中的对应描述不限于管芯和/或IC。在一些具体实施中,图1至图4、图5A至图5C、图6A至图6C、图7至图9、图10A至图10C以及图11至图12及其对应描述可用于制造、创建、提供以及/或者生产器件和/或集成器件。在一些具体实施中,器件可包括管芯、集成器件、集成无源器件(IPD)、管芯封装件、集成电路(IC)器件、器件封装件、集成电路(IC)封装件、晶圆、半导体器件、叠层封装件(PoP)器件、散热器件和/或内插器。

[0154] 应注意,本公开中的附图可以表示各种部分、组件、对象、器件、封装件、集成器件、集成电路和/或晶体管的实际表示和/或概念表示。在一些实例中,附图可以不是按比例。在一些实例中,为了清楚起见,并未示出所有组件和/或部分。在一些实例中,附图中的各个部分和/或组件的定位、位置、尺寸和/或形状可以是示例性的。在一些具体实施中,附图中的各个组件和/或部分可以是可任选的。

[0155] 词语“示例性”在本文中用于意指“用作示例、实例、或例示”。本文中被描述为“示例性”的任何具体实施或方面不必被解释为优于或胜过本公开的其他方面。同样,术语“方面”不要求本公开的全部方面都包括所论述的特征、优点或者操作模式。术语“耦合”在本文中用于指两个对象之间的直接或间接耦合(例如,机械耦合)。例如,如果对象A物理地接触对象B,并且对象B接触对象C,则对象A和C仍然可被视为是相互耦合的,即使它们相互并没有直接地物理接触。耦合到对象B的对象A可耦合到对象B的至少一部分。术语“电耦合”可意指两个对象直接地或间接地耦合在一起,以使得电流(例如,信号、功率、地)可在两个对象之间传递。电耦合的两个对象可具有或者可不具有在这两个对象之间流动的电流。术语“第一”、“第二”、“第三”和“第四”(和/或第四以上的任何内容)的使用是任意的。所描述的任何组件可以是第一组件、第二组件、第三组件或第四组件。例如,被称为第二组件的组件可以是第一组件、第二组件、第三组件或第四组件。术语“包封”、“进行包封”和/或任何派生意指对象可以部分地包封或完全地包封另一对象。术语“顶部”和“底部”是任意的。位于顶部的组件可以位于底部的组件上方。顶部组件可被视为底部组件,反之亦然。如本公开所描述的,位于第二组件“上方”的第一组件可意味着第一组件位于第二组件上方或下方,这取决于底部或顶部被如何任意定义。在另一示例中,第一组件可位于第二组件的第一表面上方(例如,上面),而第三组件可位于第二组件的第二表面上方(例如,下方),其中第二表面与第一表面相对。还需注意,如在本申请中在一个组件位于另一组件上的上下文中所使用的术语“上方”可被用来表示组件在另一组件上和/或在另一组件中(例如,在组件的表面上或被嵌入在组件中)。因此,例如,第一组件在第二组件上方可意味着:(1)第一组件在第二组

件上方,但是不直接接触第二组件;(2)第一组件在第二组件上(例如,在第二组件的表面上);和/或(3)第一组件在第二组件中(例如,嵌入在第二组件中)。位于第二组件“中”的第一组件可以部分地位于第二组件中或者完全位于第二组件中。约X至XX的值可指介于X与XX之间的值,包括X和XX。X与XX之间的值可以是离散的或连续的。如本公开中所使用的术语“约‘值X’”或“大致为值X”意味着在‘值X’的百分之10以内。例如,约1或大致为1的值将意味着在0.9至1.1范围内的值。

[0156] 在一些具体实施中,互连件是器件或封装件中允许或促成两个点、元件和/或组件之间的电连接的元件或组件。在一些具体实施中,互连件可包括迹线(例如,迹线互连件)、过孔(例如,过孔互连件)、焊盘(例如,焊盘互连件)、柱、金属化层、重分布层、和/或凸块下金属化(UBM)层/互连件。在一些具体实施中,互连件可包括导电材料,该导电材料可被配置为信号(例如,数据信号)、地和/或功率提供电路。互连件可包括多于一个元件或组件。互连件可由一个或多个互连件来定义。互连件可包括一个或多个金属层。互连件可以是电路的一部分。不同具体实施可使用不同工艺和/或工序来形成互连件。在一些具体实施中,可使用化学气相沉积(CVD)工艺、物理气相沉积(PVD)工艺、溅射工艺、喷涂、和/或镀膜工艺来形成互连件。

[0157] 还应注意,本文中所包含的各种公开内容可作为被描绘为流程图、流程图、结构图或框图的过程来进行描述。尽管流程图可将操作描述为顺序过程,但是操作中的许多操作可被并行或同时执行。此外,可以重新排列操作的次序。过程在其操作完成时终止。

[0158] 下文中描述了另外的示例以促进对本发明的理解。

[0159] 方面1:一种封装件,所述封装件包括:第一基板,所述第一基板包括至少一个第一电介质层和第一多个互连件;第一集成器件,所述第一集成器件耦合到所述第一基板;第二基板;和多个球互连件和多个焊料互连件,该多个球互连件和该多个焊料互连件耦合到该第一基板和该第二基板。所述第二基板包括:第一表面和第二表面;至少一个第二电介质层;第二多个互连件,其中所述第二多个互连件包括多个柱形互连件;和阻焊层,所述阻焊层耦合到所述第二基板的所述第二表面。所述第二基板的所述第二表面面向所述第一基板。所述阻焊层包括腔体。所述腔体位于所述第一集成器件和所述阻焊层之间。所述多个球互连件和所述多个焊料互连件位于所述第一基板和所述第二基板之间。所述多个球互连件和所述多个焊料互连件被配置为将所述第一基板耦合到所述第二基板。

[0160] 方面2:根据权利要求1所述的封装件,其中所述多个球互连件和所述多个焊料互连件耦合到所述第二基板的所述多个柱形互连件,并且其中所述多个柱形互连件由所述阻焊层横向围绕。

[0161] 方面3:根据方面1至方面2所述的封装件,其中所述多个球互连件包括具有等于或小于270微米的节距的相邻球互连件。

[0162] 方面4:根据方面3所述的封装件,其中所述多个球互连件包括具有在约200微米至270微米范围内的节距的相邻球互连件。

[0163] 方面5:根据方面1至方面4所述的封装件,其中所述多个球互连件包括至少300个球互连件,所述至少300个球互连件横向围绕所述第一集成器件。

[0164] 方面6:根据方面1至方面5所述的封装件,所述封装件还包括包封层,所述包封层位于所述第一基板和所述第二基板之间,其中所述包封层的一部分位于所述阻焊层和所述

第一集成器件之间。

[0165] 方面7:根据方面6所述的封装件,其中所述包封层至少部分地包封所述第一集成器件、所述多个球互连件和所述多个焊料互连件。

[0166] 方面8:根据方面1至方面7所述的封装件,其中所述阻焊层包括第一部分,所述第一部分具有第一厚度,和第二部分,所述第二部分具有第二厚度,其中所述阻焊层的所述第一部分具有所述第一厚度,所述第一厚度大于所述多个柱形互连件的厚度,其中所述阻焊层的第二部分具有所述第二厚度,所述第二厚度小于所述多个柱形互连件的厚度,并且其中所述阻焊层的第二部分位于所述第一集成器件上方。

[0167] 方面9:根据方面1至方面8所述的封装件,所述封装件还包括第二集成器件,所述第二集成器件耦合到所述第二基板的所述第一表面,其中所述第二基板的所述阻焊层和所述第一集成器件的背面之间的竖直间隙小于所述第二基板的所述阻焊层和所述第一基板的阻焊层之间的另一竖直间隙。

[0168] 方面10:根据方面1至方面9所述的封装件,其中所述多个球互连件包括铜芯球(CCB)。

[0169] 方面11:一种封装件,所述封装件包括:第一基板;第一集成器件,所述第一集成器件耦合到所述第一基板;第二基板;和多个焊料互连件,所述多个焊料互连件耦合到所述第一基板和所述第二基板。所述第一基板包括:至少一个第一电介质层;第一多个互连件,其中所述第一多个互连件包括第一多个柱形互连件;和第一阻焊层,所述第一阻焊层耦合到所述第一基板的第一表面。所述第二基板包括:第一表面和第二表面;至少一个第二电介质层;第二多个互连件,其中所述第二多个互连件包括第二多个柱形互连件;和第二阻焊层,所述第二阻焊层耦合到所述第二基板的所述第二表面。所述第二基板的所述第二表面面向所述第一基板。所述第二阻焊层包括腔体。所述腔体位于所述第一集成器件和所述第二阻焊层之间。所述多个焊料互连件位于所述第一基板和所述第二基板之间。所述多个焊料互连件被配置为将所述第一基板耦合到所述第二基板。

[0170] 方面12:根据方面11所述的封装件,其中所述多个焊料互连件耦合到(i)所述第一基板的所述第一多个柱形互连件,和(ii)所述第二基板的所述第二多个柱形互连件,其中所述第一多个柱形互连件由所述第一阻焊层横向围绕,并且其中所述第二多个柱形互连件由所述第二阻焊层横向围绕。

[0171] 方面13:根据方面11至方面12所述的封装件,其中所述多个焊料互连件包括具有等于或小于270微米的节距的相邻焊料互连件。

[0172] 方面14:根据方面13所述的封装件,其中所述多个焊料互连件包括具有在约150微米至270微米范围内的节距的相邻焊料互连件。

[0173] 方面15:根据方面11至方面14所述的封装件,其中所述多个焊料互连件包括至少300个焊料互连件,所述至少300个焊料互连件横向围绕所述第一集成器件。

[0174] 方面16:根据方面11至方面15所述的封装件,所述封装件还包括包封层,所述包封层位于所述第一基板和所述第二基板之间,其中所述包封层的一部分位于所述第二阻焊层和所述第一集成器件之间。

[0175] 方面17:根据方面16所述的封装件,其中所述包封层至少部分地包封所述第一集成器件和所述多个焊料互连件。

[0176] 方面18:根据方面11至方面17所述的封装件,其中所述第二阻焊层包括:第一部分,所述第一部分具有第一厚度;和第二部分,所述第二部分具有第二厚度,其中所述第二阻焊层的所述第一部分具有所述第一厚度,所述第一厚度大于所述第二多个柱形互连件的厚度,其中所述第二阻焊层的所述第二部分具有所述第二厚度,所述第二厚度小于所述第二多个柱形互连件的厚度,并且其中所述第二阻焊层的所述第二部分位于所述第一集成器件上方。

[0177] 方面19:根据方面11至方面18所述的封装件,所述封装件还包括第二集成器件,所述第二集成器件耦合到所述第二基板的所述第一表面,其中所述第二基板的所述阻焊层和所述第一集成器件的背面之间的竖直间隙小于所述第二基板的所述阻焊层和所述第一基板的阻焊层之间的另一竖直间隙。

[0178] 方面20:根据方面11至方面19所述的封装件,所述封装件还包括无源器件,所述无源器件耦合到所述第一基板。

[0179] 方面21:一种封装件,所述封装件包括:第一基板,所述第一基板包括至少一个第一电介质层和第一多个互连件;第一集成器件,所述第一集成器件耦合到所述第一基板;第二基板;和耦合到所述第一基板和所述第二基板的用于基板间互连的构件。所述第二基板包括:第一表面和第二表面;至少一个第二电介质层;第二多个互连件,其中所述第二多个互连件包括多个柱形互连件;和阻焊层,所述阻焊层耦合到所述第二基板的所述第二表面。所述阻焊层包括腔体。所述腔体位于所述第一集成器件和所述阻焊层之间。用于基板间互连的所述构件位于所述第一基板和所述第二基板之间。用于基板间互连的所述构件被配置为将所述第一基板耦合到所述第二基板。

[0180] 方面22:根据方面21所述的封装件,其中用于基板间互连的所述构件包括多个球互连件和/或多个焊料互连件。

[0181] 方面23:根据方面21至方面22所述的封装件,其中用于基板间互连的所述构件耦合到所述第二基板的所述多个柱形互连件。

[0182] 方面24:根据方面23所述的封装件,其中所述第一基板包括第一多个互连件,其中所述第一多个互连件包括第一多个柱形互连件,并且其中用于基板间互连的所述构件耦合到所述第一基板的所述第一多个柱形互连件。

[0183] 方面25:根据方面21至方面24所述的封装件,其中用于基板间互连的所述构件包括具有在约150微米至270微米范围内的节距的互连件。

[0184] 方面26:一种方法,所述方法包括:提供第一基板,所述第一基板包括至少一个第一电介质层和第一多个互连件。所述方法将第一集成器件耦合到所述第一基板。所述方法通过多个基板间互连件将第二基板耦合到所述第一基板,使得所述多个基板间互连件位于所述第一基板和所述第二基板之间。所述第二基板包括:第一表面和第二表面;至少一个第二电介质层;第二多个互连件,其中所述第二多个互连件包括多个柱形互连件;和阻焊层,所述阻焊层耦合到所述第二基板的所述第二表面。所述阻焊层包括腔体。所述腔体位于所述阻焊层和所述第一集成器件之间。

[0185] 方面27:根据方面26所述的方法,其中所述多个基板间互连件包括多个球互连件和/或多个焊料互连件。

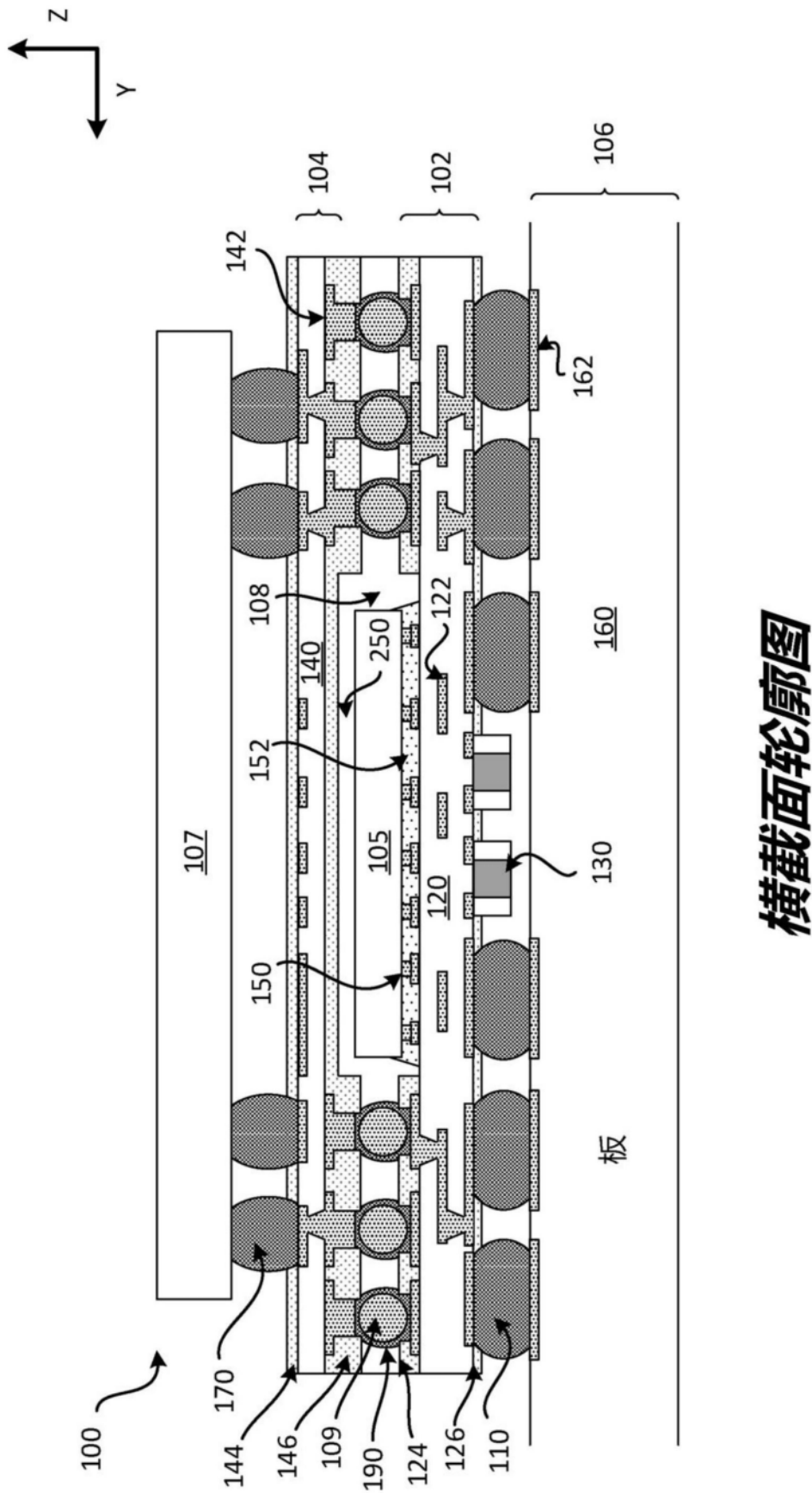
[0186] 方面28:根据方面26至方面27所述的方法,其中所述多个基板间互连件耦合到所

述第二基板的所述多个柱形互连件。

[0187] 方面29:根据方面28所述的方法,其中所述第一基板包括第一多个互连件,其中所述第一多个互连件包括第一多个柱形互连件,并且其中所述多个基板间互连件耦合到所述第一基板的所述第一多个柱形互连件。

[0188] 方面30:根据方面26至方面29所述的方法,其中所述多个基板间互连件包括具有约150微米至270微米范围内的节距的互连件。

[0189] 本文所描述的本公开的各种特征可实现于不同系统中而不脱离本公开。应当注意,本公开的以上各方面仅是示例,并且不应被解释成限定本公开。对本公开的各方面的描述旨在是例示性的,而非限定所附权利要求的范围。由此,本教导内容可易于应用于其他类型的装置,并且许多替换、修改和变型对于本领域技术人员将是显而易见的。



横截面轮廓图

图1

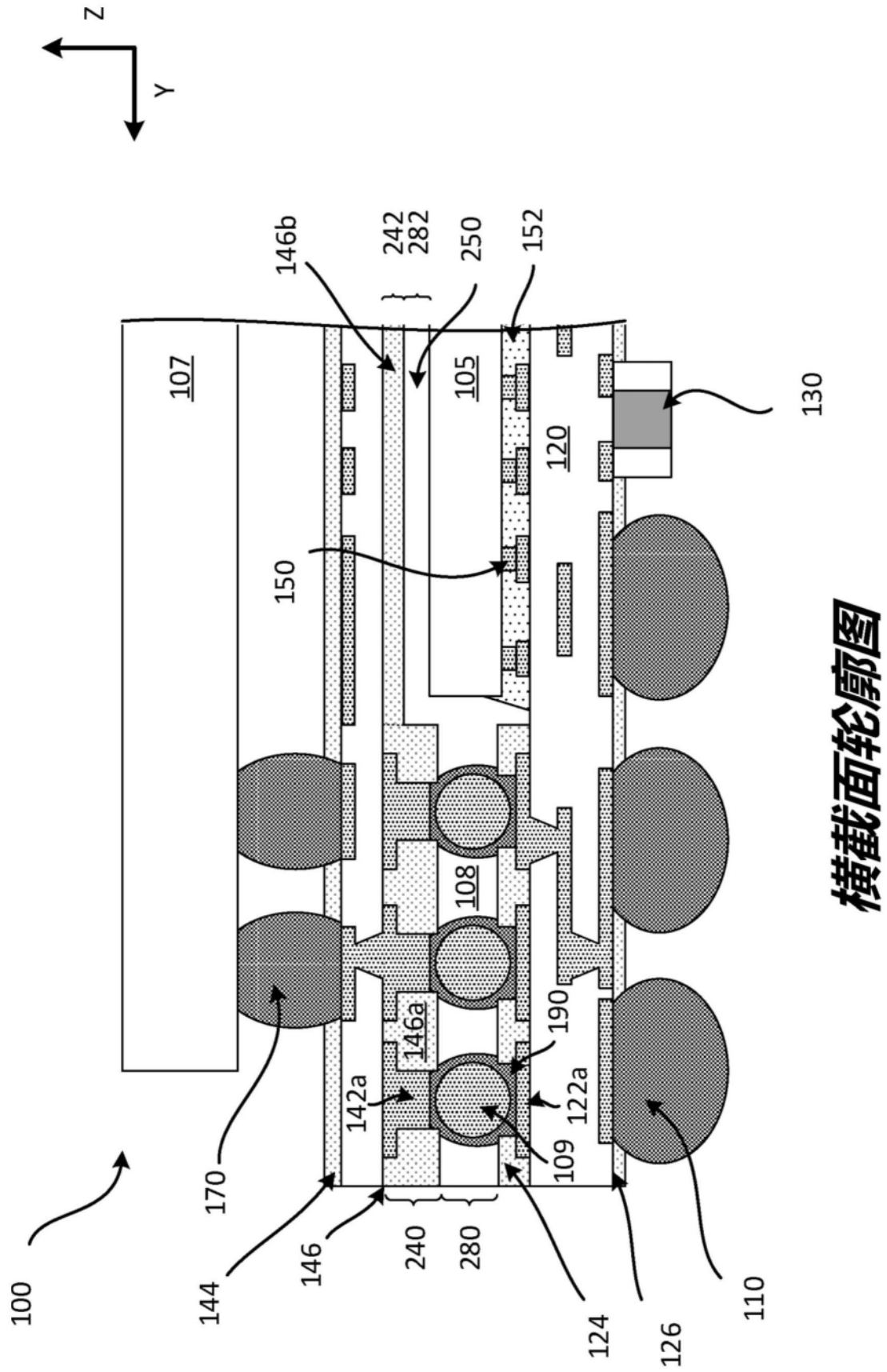
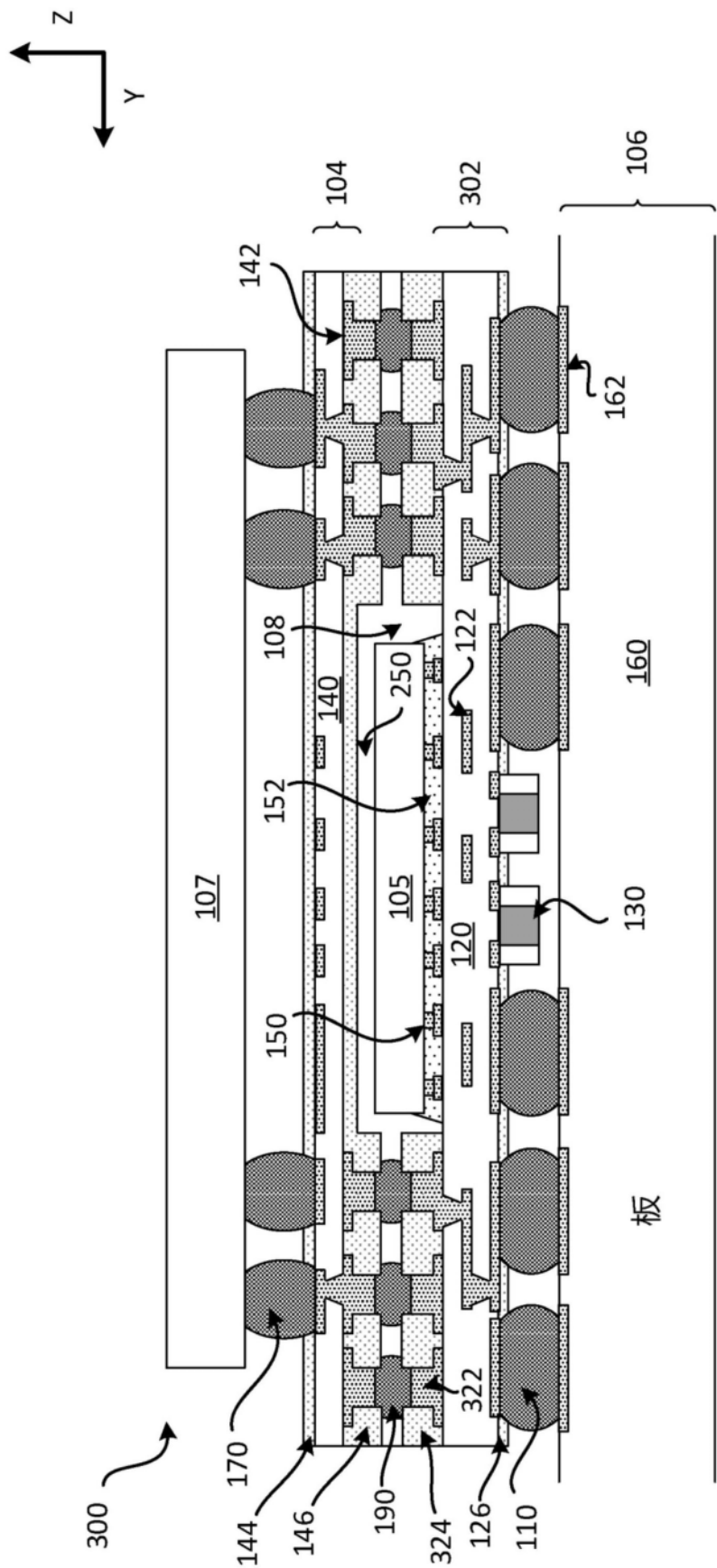


图2



横截面轮廓图

图3

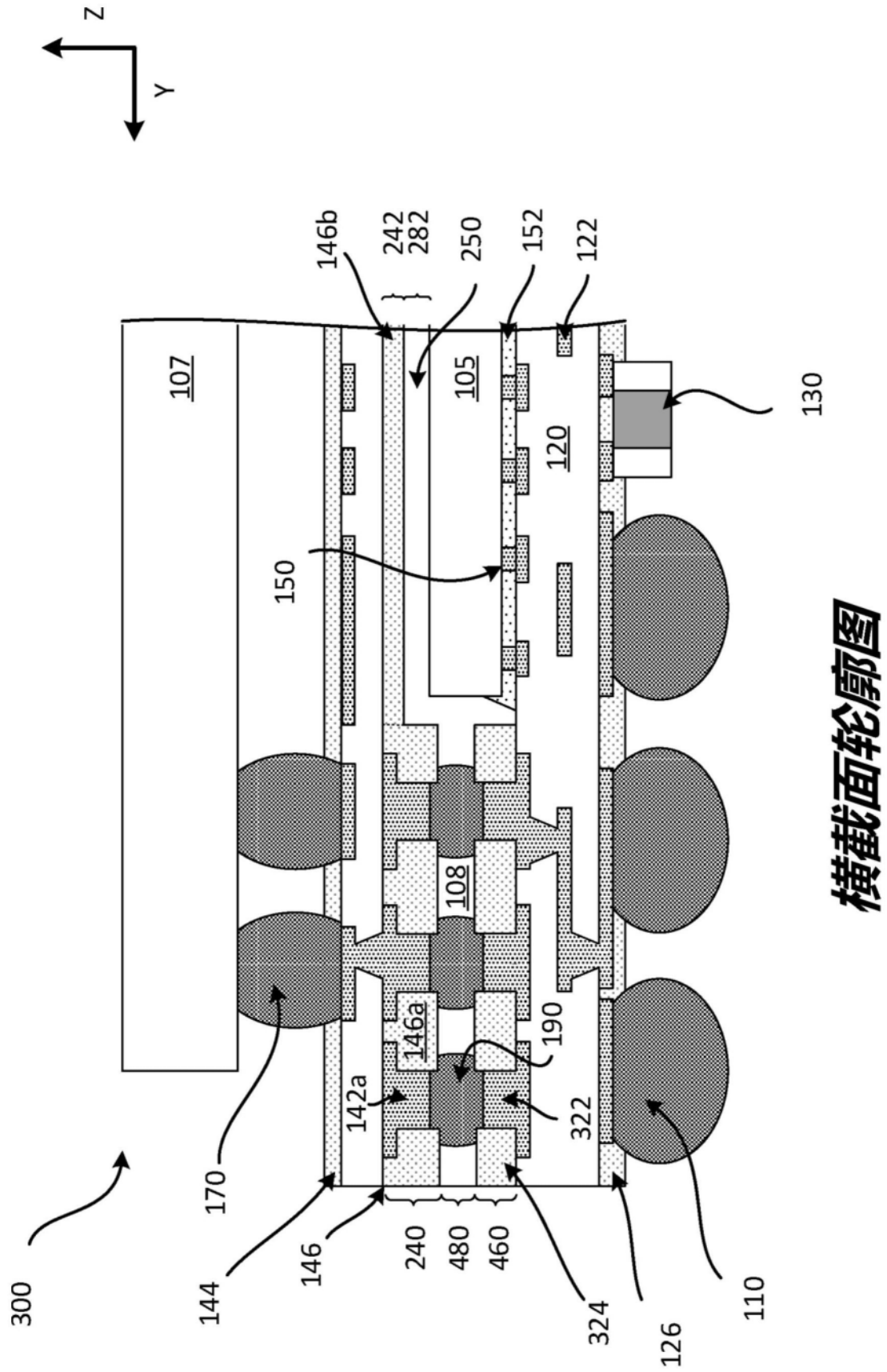


图4

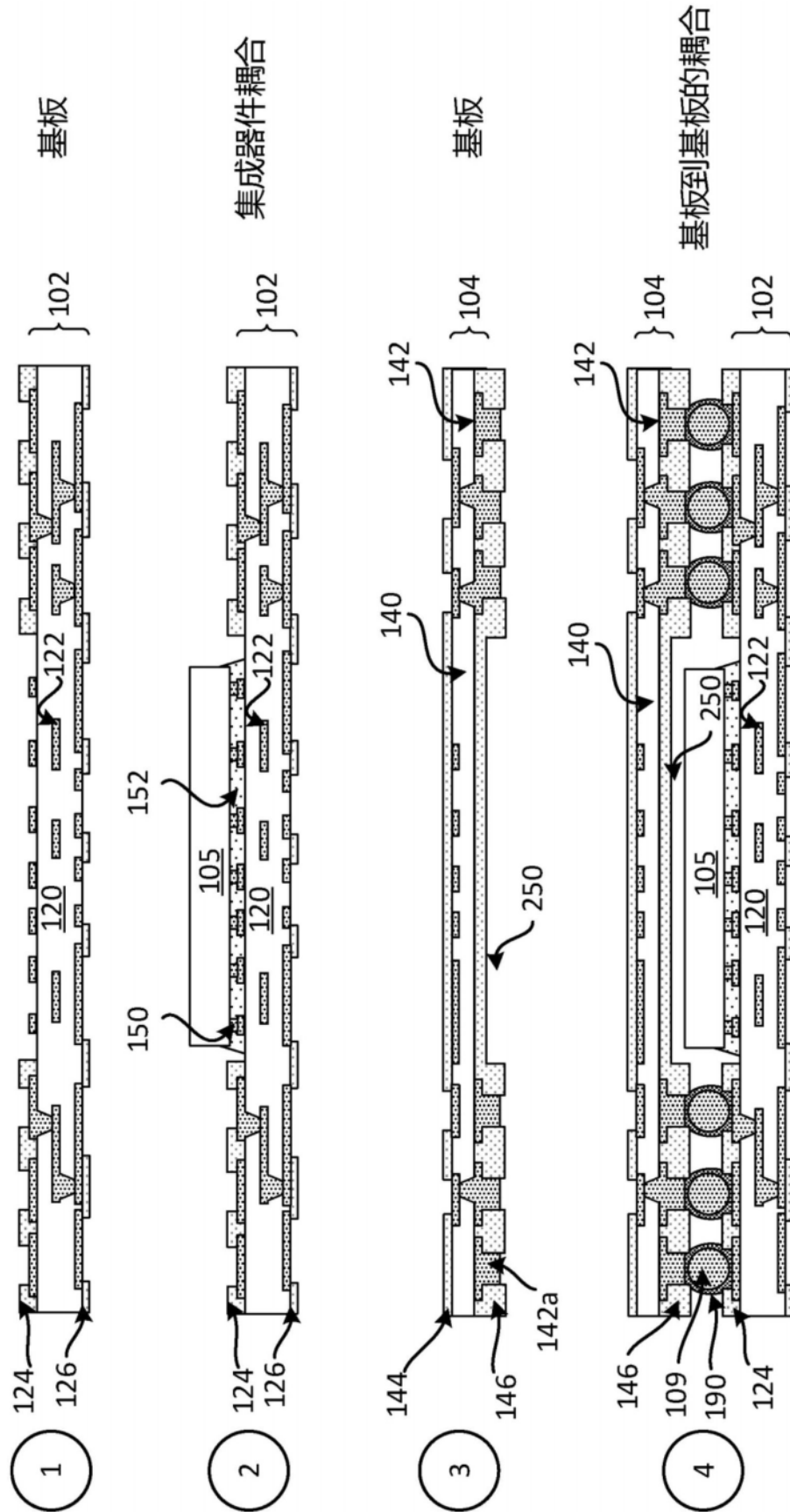


图5A

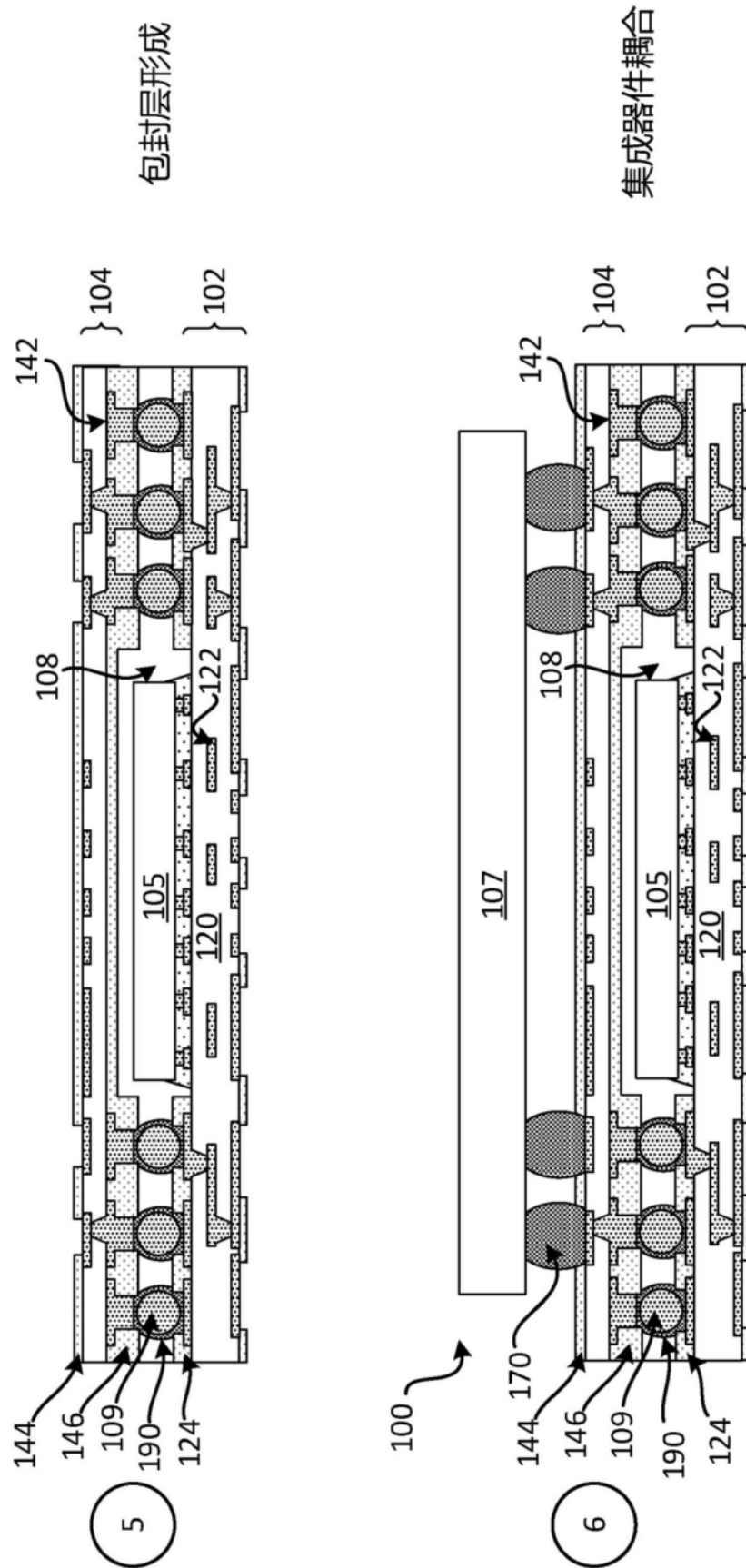


图5B

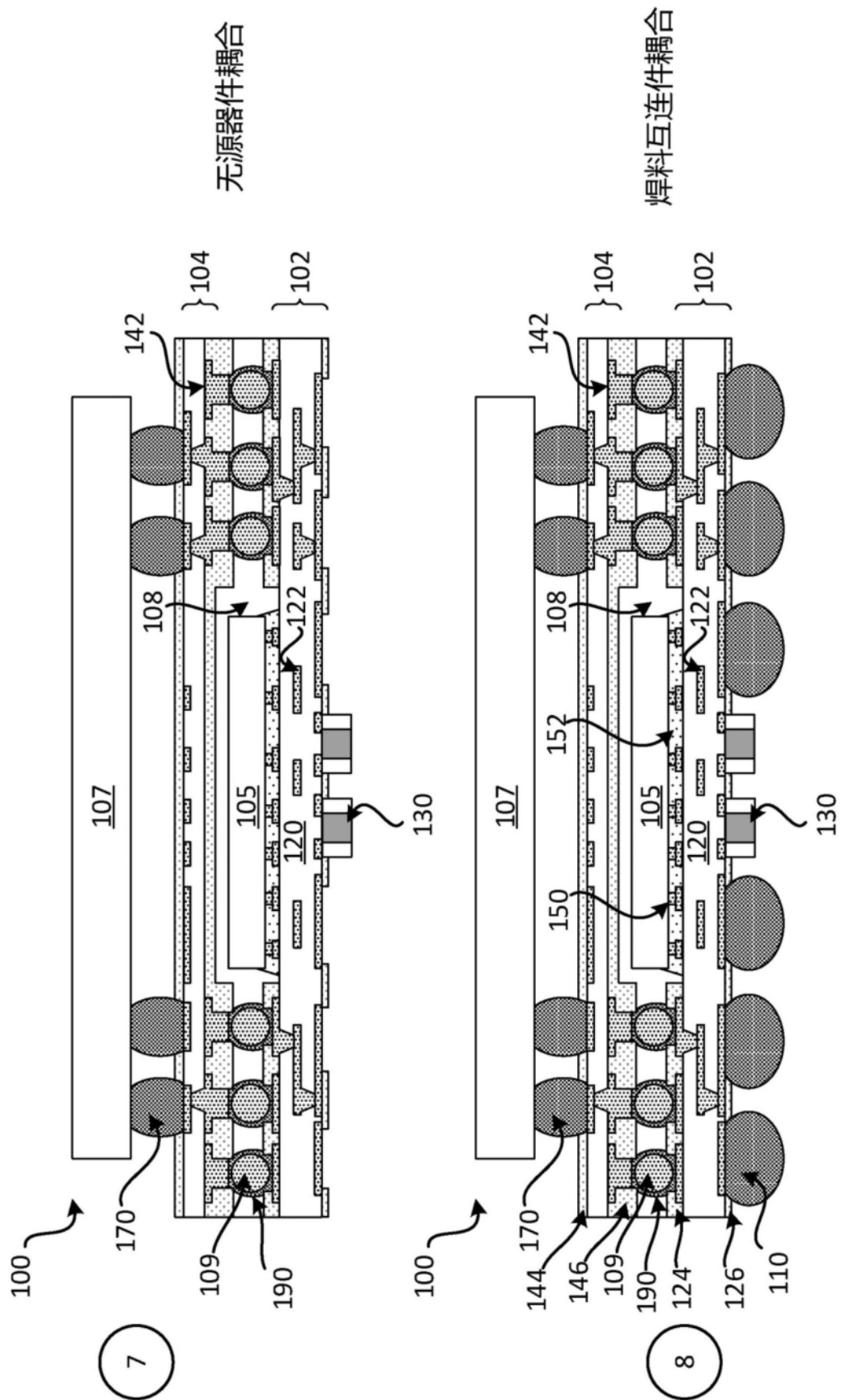


图5C

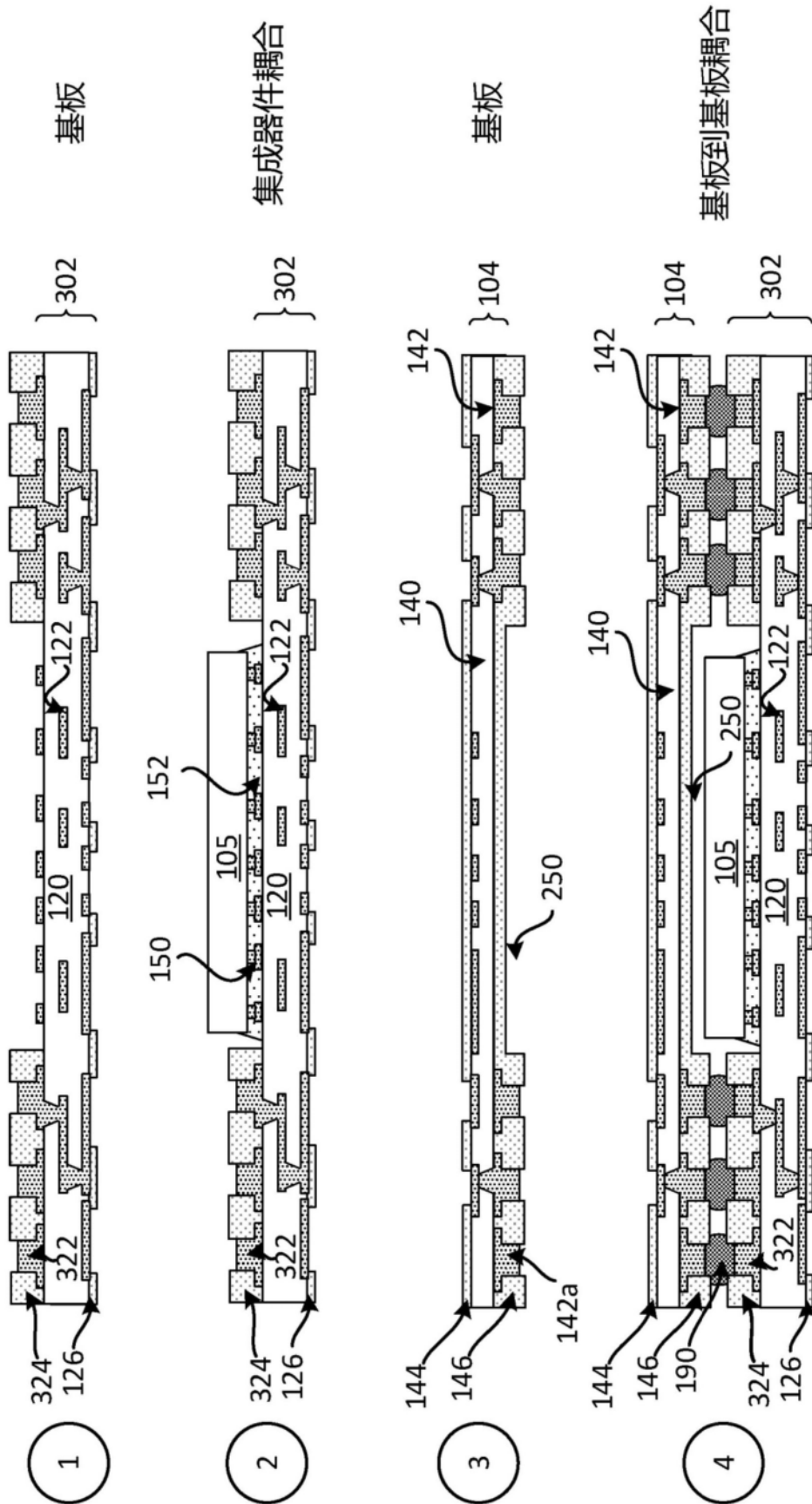


图6A

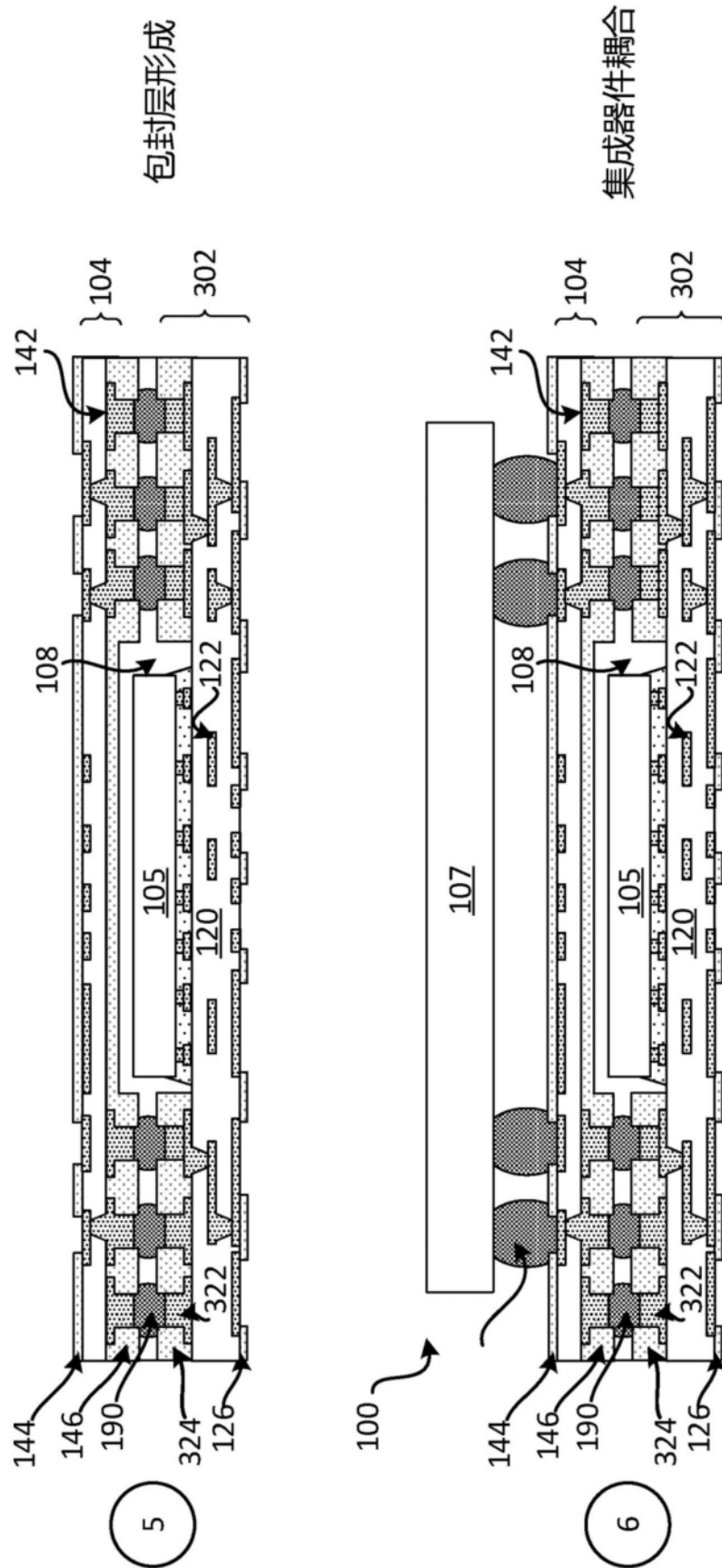


图6B

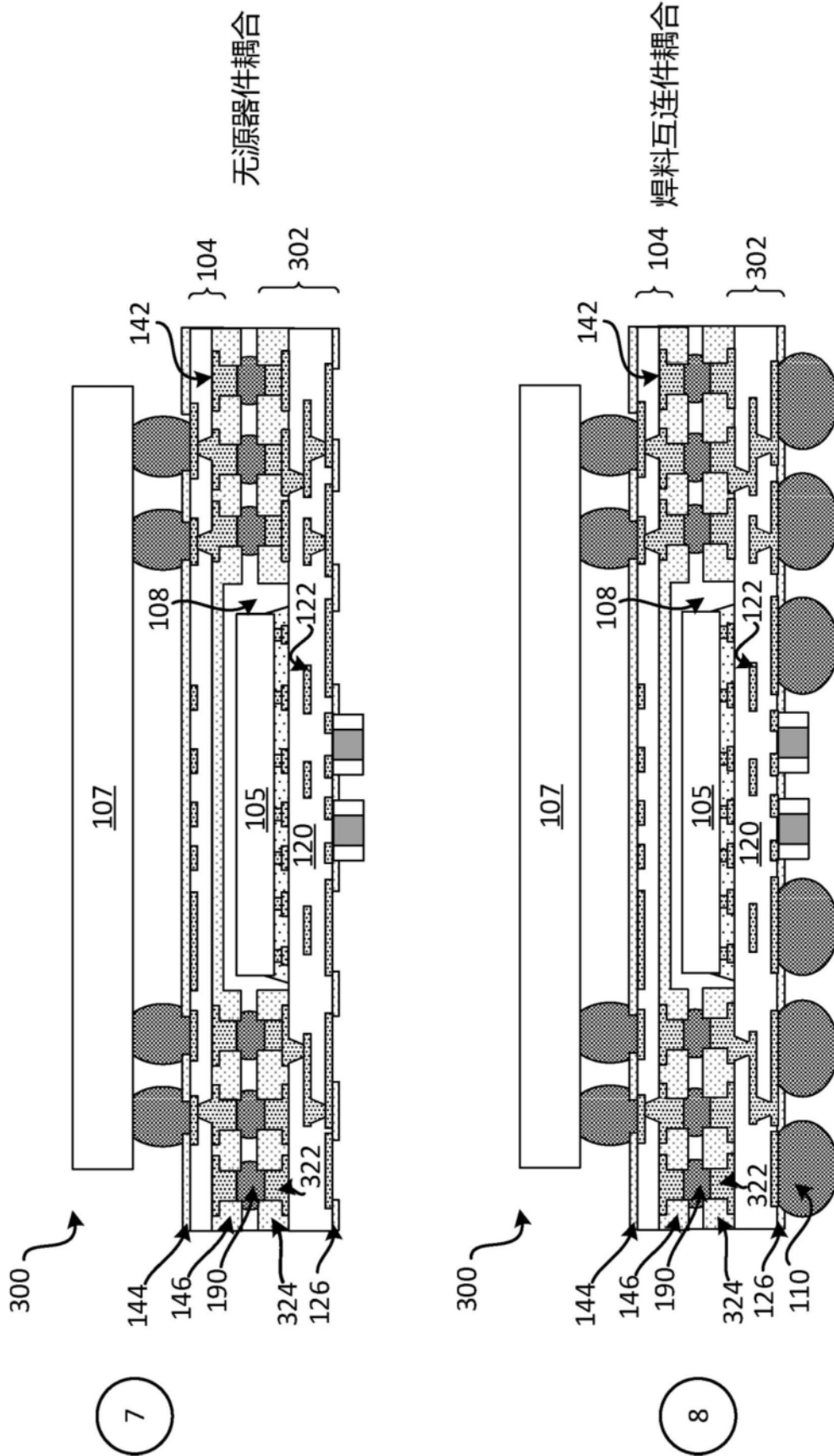


图6C

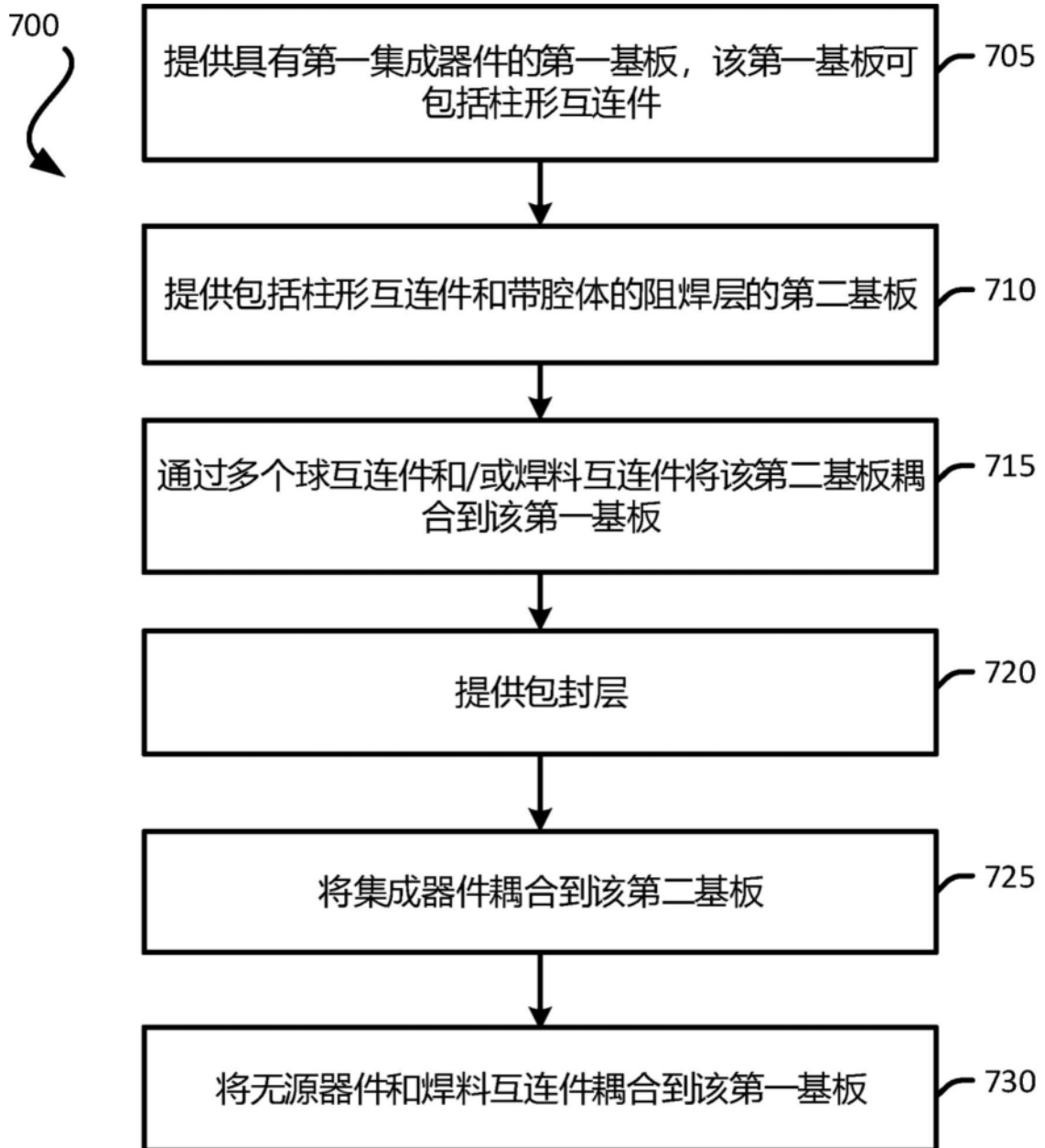


图7

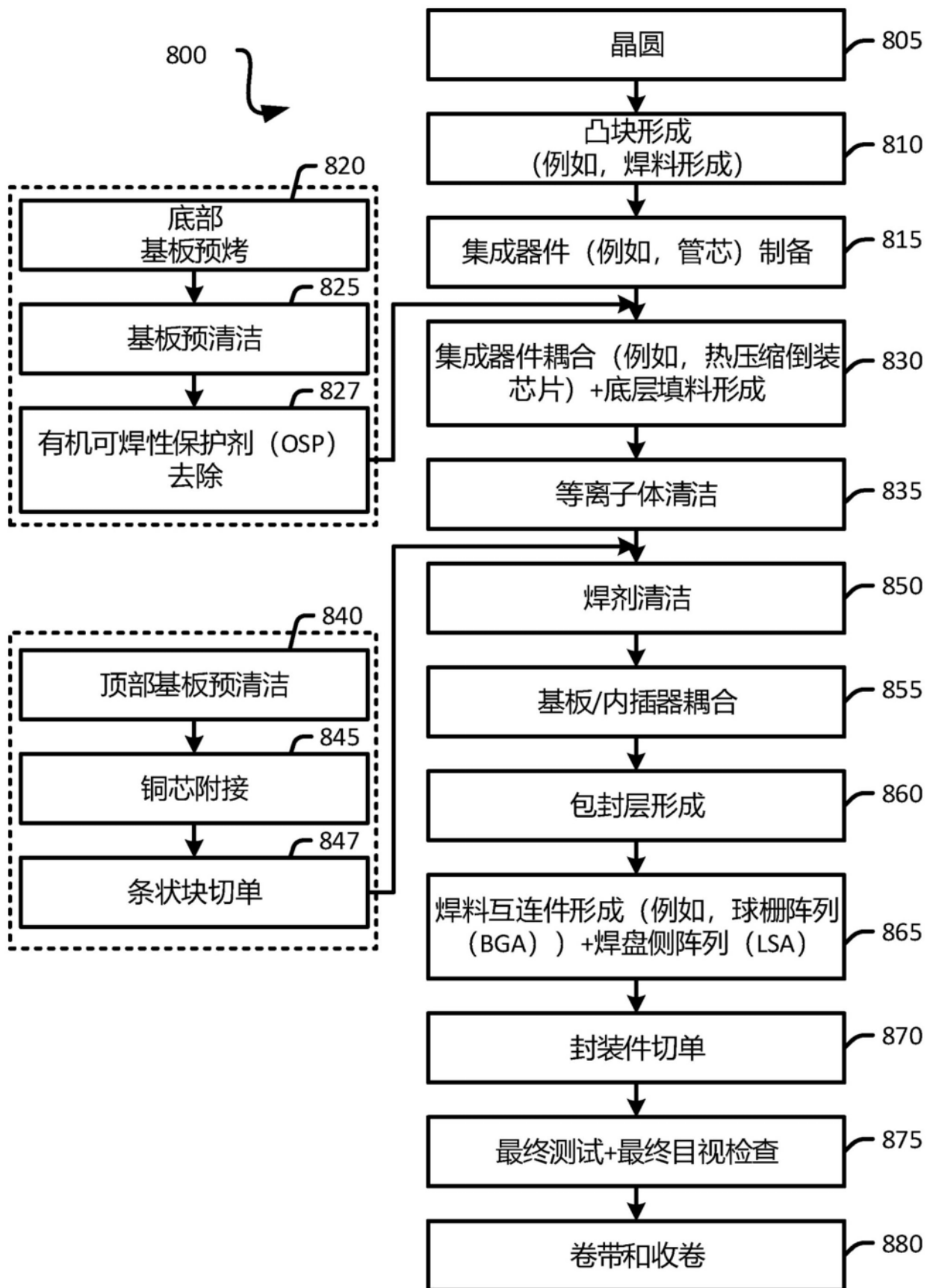


图8

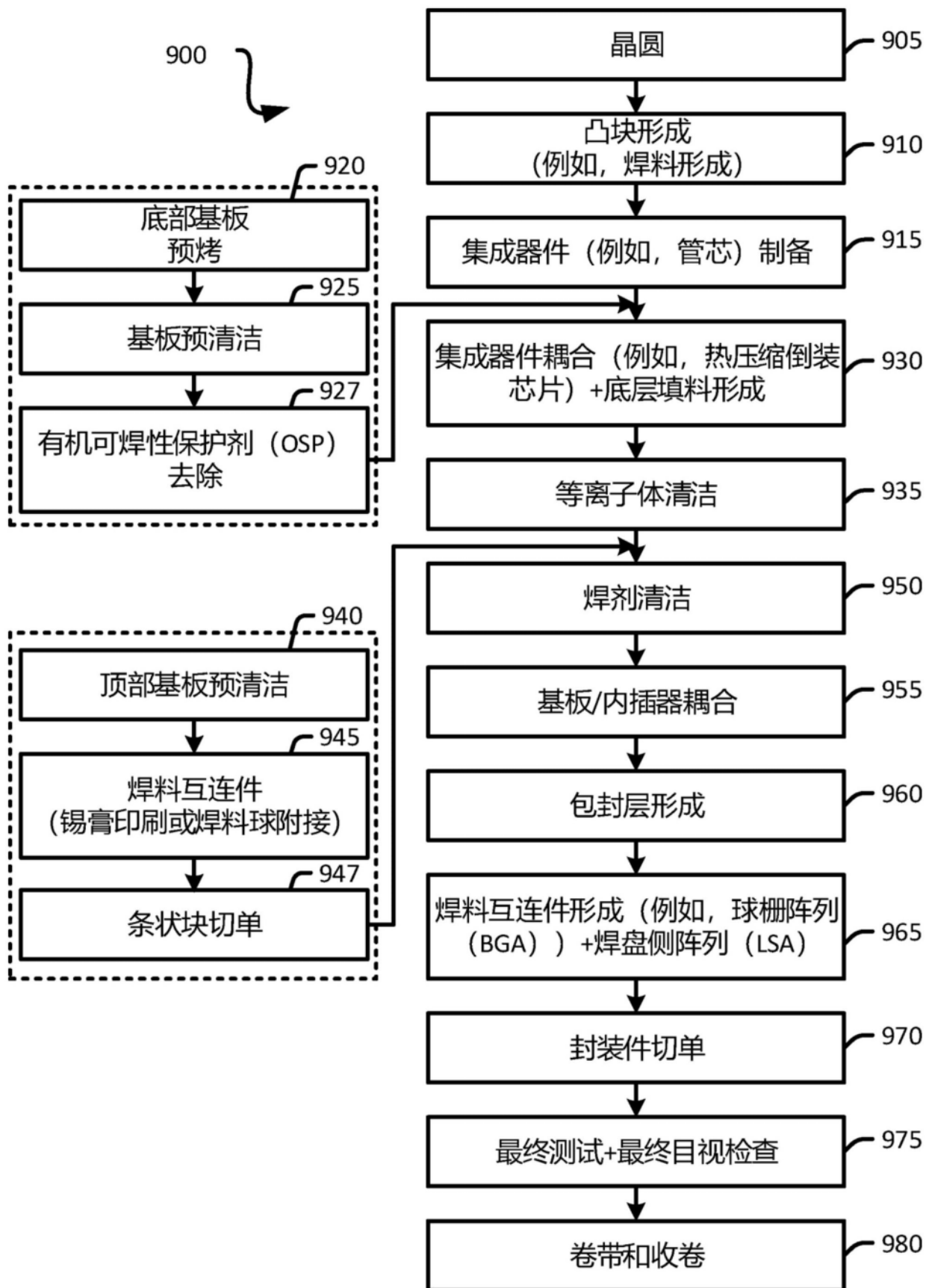


图9

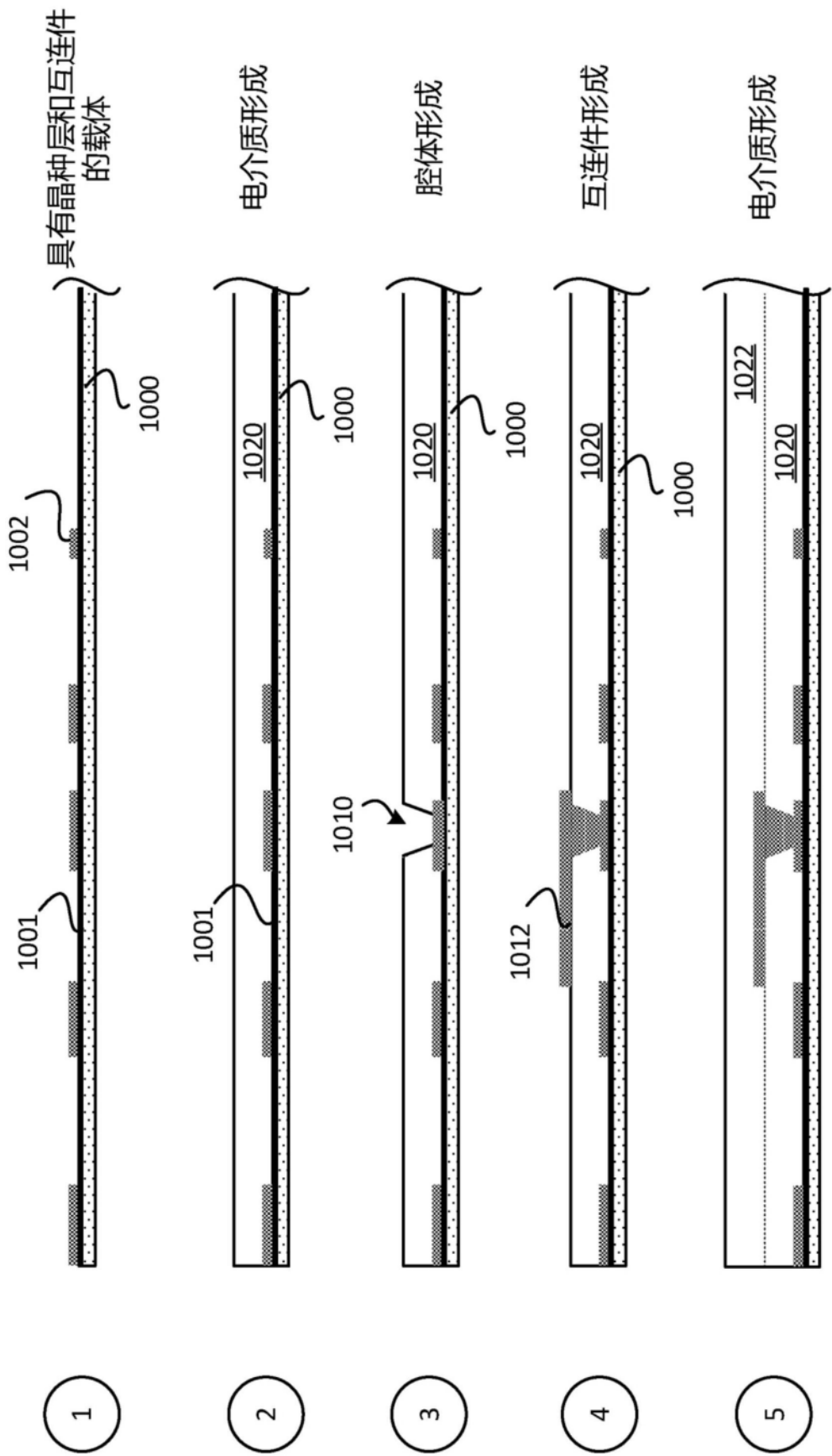


图10A

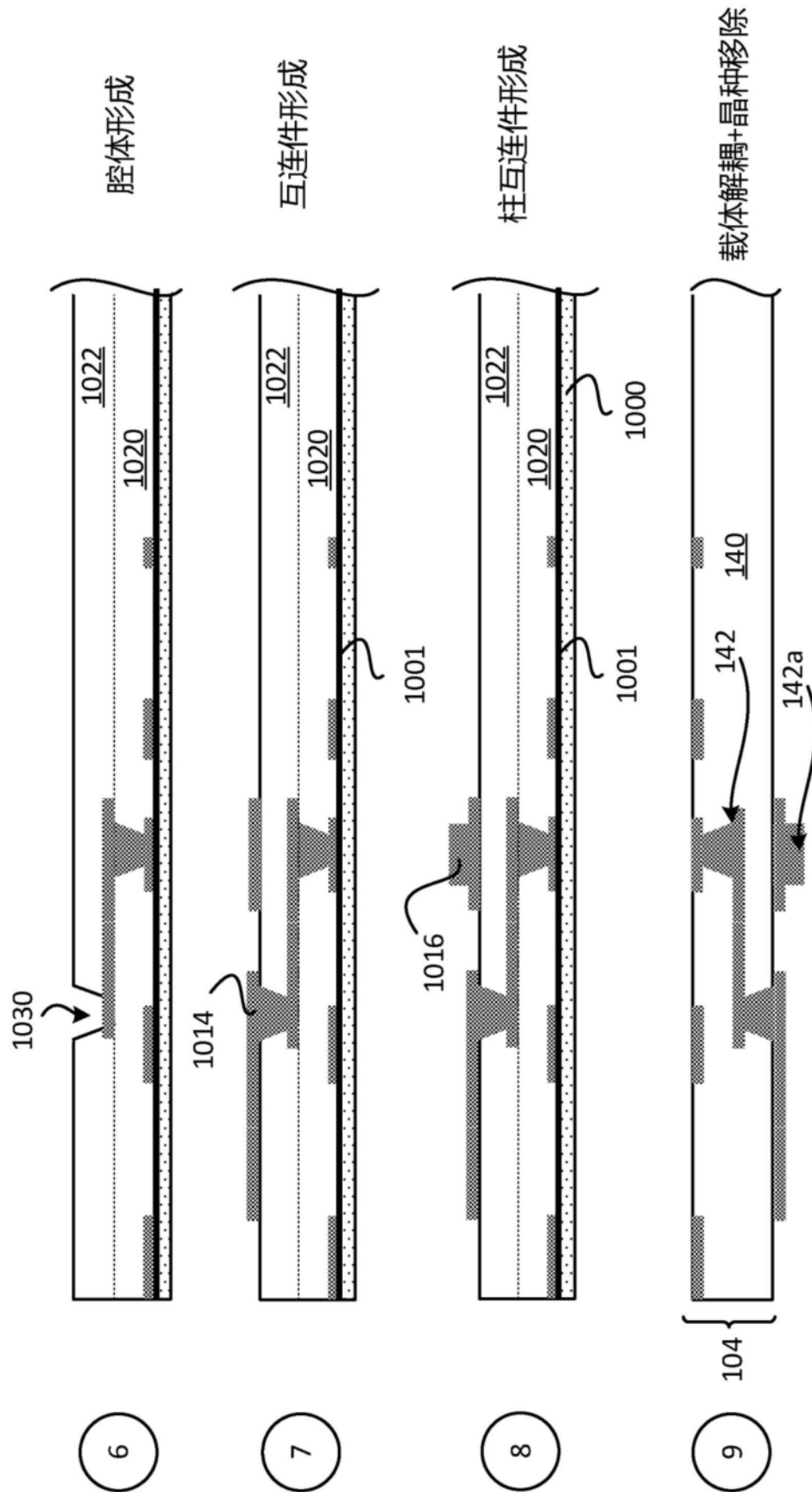


图10B

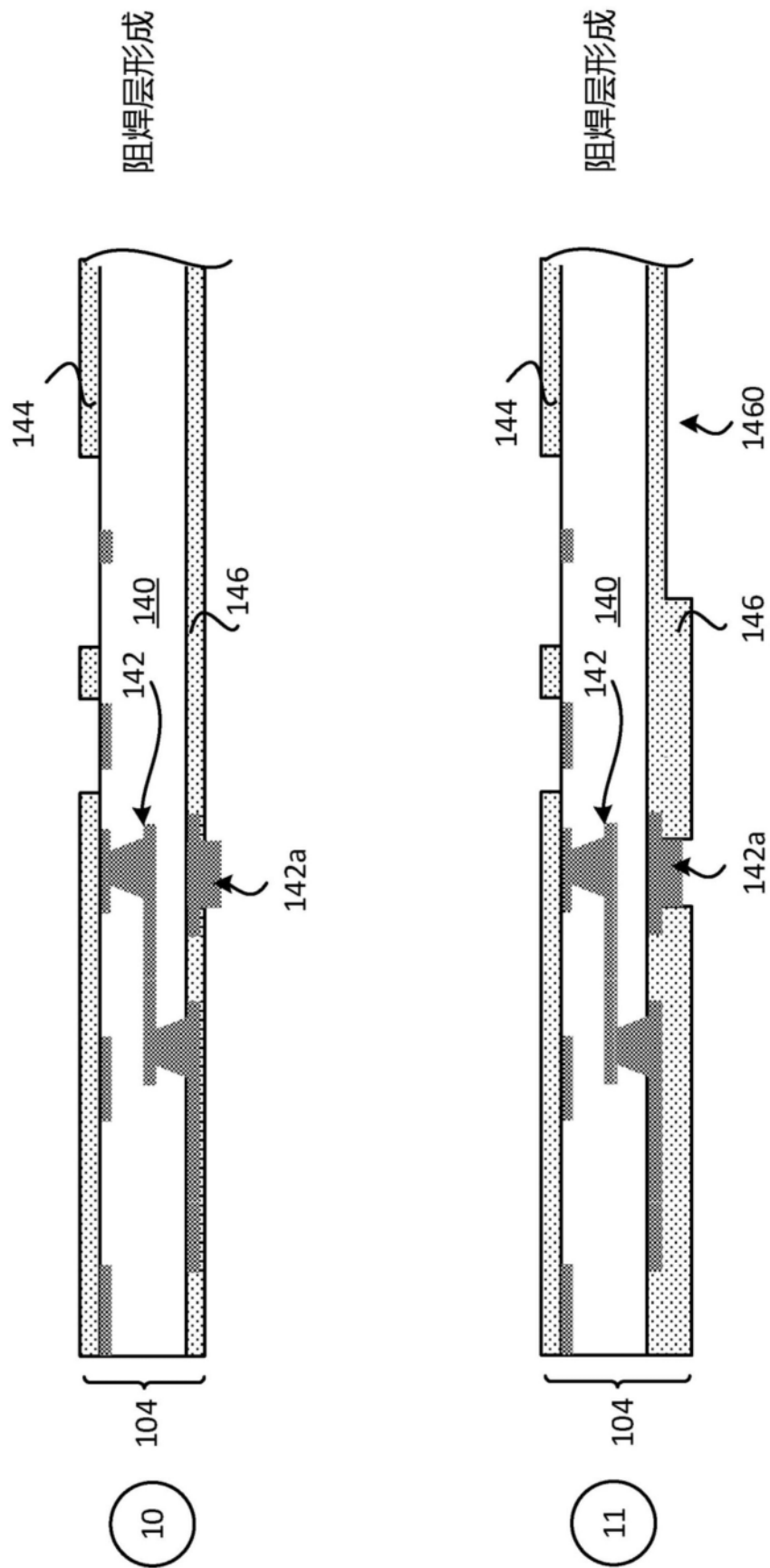


图10C

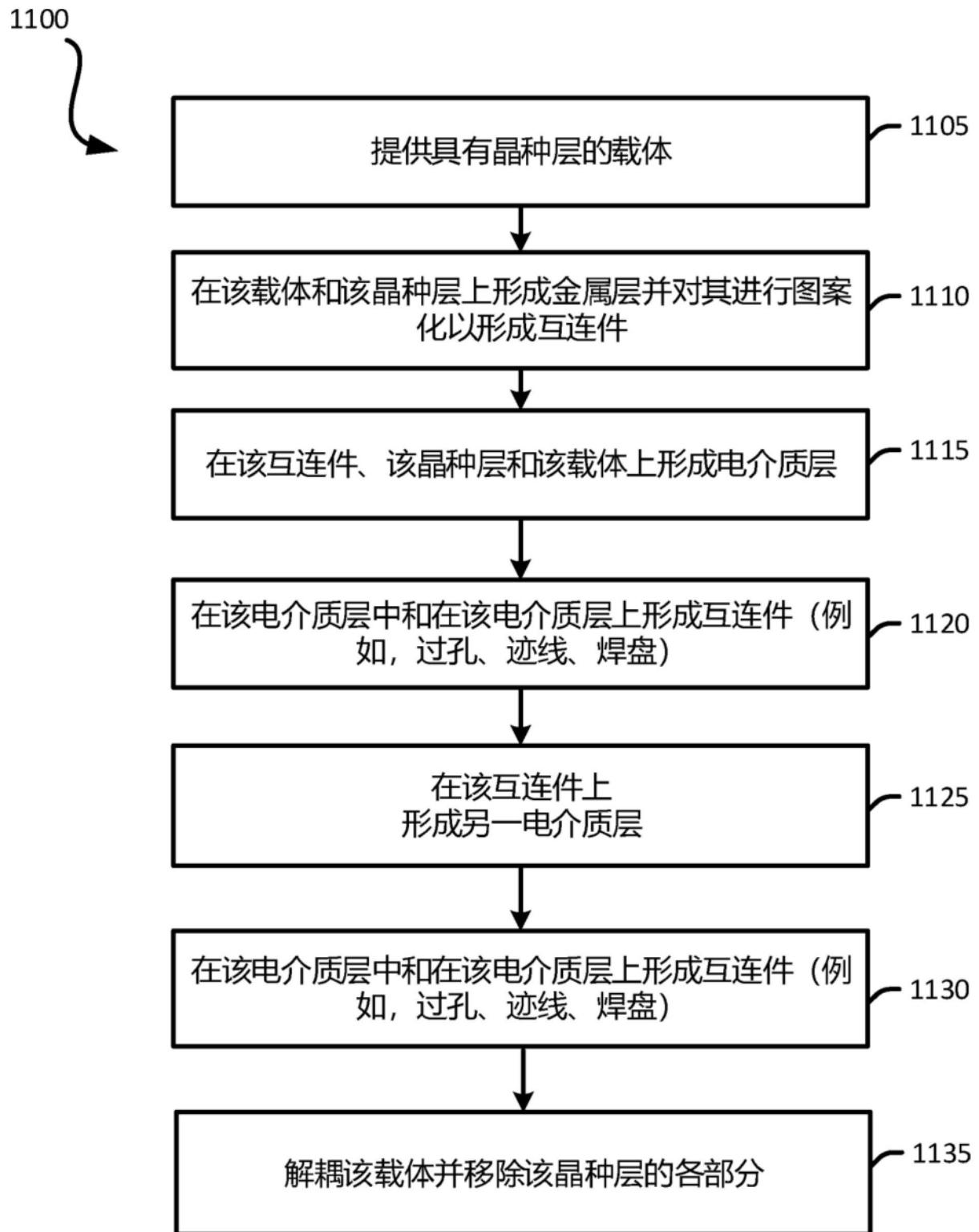


图11

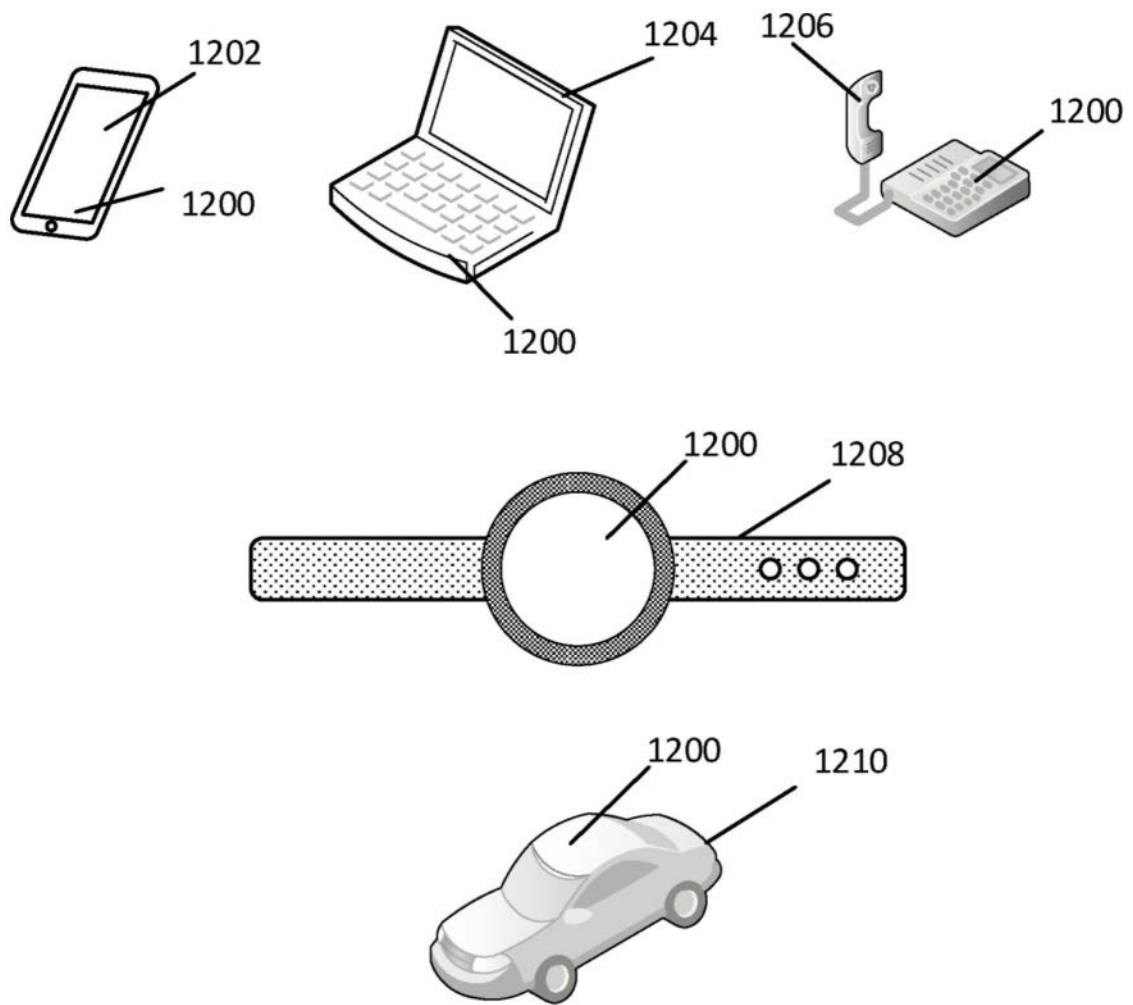


图12