

【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第7部門第4区分
【発行日】平成27年7月2日(2015.7.2)

【公開番号】特開2015-84617(P2015-84617A)
【公開日】平成27年4月30日(2015.4.30)
【年通号数】公開・登録公報2015-029
【出願番号】特願2013-222098(P2013-222098)
【国際特許分類】

H 0 2 J 7/34 (2006.01)

【 F I 】

H 0 2 J 7/34 D

【手続補正書】

【提出日】平成27年5月14日(2015.5.14)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

パルス幅制御手段から出力されるパルス幅制御信号により開閉制御されるスイッチング素子と充電電流検出手段を介して二次電池を充電するように構成された降圧型スイッチング方式の充電回路において、

前記充電電流検出手段はM O S F E Tであることを特徴とする充電回路。

【請求項2】

前記M O S F E Tのゲート・ソース間にサーミスタが接続されたことを特徴とする請求項1に記載の充電回路。

【請求項3】

さらに負荷に供給する負荷電流の大きさを検出する負荷電流検出手段を設け、負荷電流の大きさに応じて機器全体の消費電力が一定になるように前記充電電流の大きさを制御することを特徴とする請求項1または請求項2に記載の充電回路。

【請求項4】

電圧値の異なる複数の負荷回路が選択的に接続できるように構成され、接続される負荷回路に合わせた最適な充電電流で充電を行うことを特徴とする充電回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

請求項2記載の発明は、請求項1に記載の充電回路において、

前記M O S F E Tのゲート・ソース間にサーミスタが接続されたことを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正の内容】

【0021】

電界効果トランジスタQのゲート・ソース間には抵抗R1が接続され、ゲートは抵抗R2と可変電圧源VSの並列回路を介して直流電源Vinおよび電池パックBPKの陰極に接続されている。なお、PWM制御部CTLを含むその他の部分は図8と同一であり、それらの説明は省略する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0028

【補正方法】変更

【補正の内容】

【0028】

図3は本発明の他の実施例の主要部を示す回路図であり、図1と共通する部分には同一の符号を付けている。図3の実施例回路では、MOSFETのゲート・ソース間にサーミスタTMが接続されている。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0031

【補正方法】変更

【補正の内容】

【0031】

これにより、図6に示すように、MOSFETのオン抵抗は演算増幅器OPの出力電圧に応じて制御され、負荷回路LDに流れる電流が少ないとVgsを大きくして充電電流を増加させ、逆に電流が多いとVgsを小さくして充電電流を減少させる。図6(A)は演算増幅器OPの出力電圧と負荷電流ILの関係を示す特性図であり、図6(B)は演算増幅器OPの出力電圧とオン抵抗の関係を示す特性図である。