

权 利 要 求 书

1. 一种卫星无线接收装置，接收来自卫星接收设备的信号，该卫星接收设备包括一个接收天线（41）和至少一个变频器（42, 43），卫星无线电接收装置包括一个具有本地振荡器（44）的接收部分（33）和一个包含载频振荡器（36）的解调电路（47）以及为实现信号重现的同步信号鉴频电路，其特征在于本地振荡器44被设计为PLL本地振荡器（44）可以大步长或小步长调谐，同步信号鉴频电路（40）和解调电路（47），直接地和/或通过另外的电路（48）连接于控制电路（34）的输入端使PLL本振在没有同步信号被确认或没有得到同步信号的情况下在解调电路的锁定区域外以大步长调谐而当同步信号被确认或得到时在解调电路的锁定区域内以小步长准确调谐。

2. 权利要求1所述的卫星无线电接收装置，其特征在于所述的大步长的步长小于解调器（47）的锁定区域。

3. 权利要求2所述的卫星无线电接收装置，其特征在于小步长步长被计算得很小使得在锁定区域内的调谐过程中不会对输出信号产生干扰影响。

4. 按权利要求2所述的卫星无线电接收装置其特征在于大步长的步长在250 KHz左右，小步长的步长在62.5 KHz左右。

5. 按权利要求1所述的卫星无线电接收装置，其特征在于AFC电路（1）包括一个比较器电路（48），该比较器电路将自动频率控制信号（AFC信号）与一个上限值或下限值比较，并且比较器电路（48）的输出端（31, 23）与控制电路（34）连接，通过这种方法一个输出端（31）确定第一个调谐方向而另一个输出端确定

另一调谐方向。

6. 按权利要求3所述的卫星无线电接收装置，其特征在于比较电路（48）包括一个与上限值比较的第一比较器（20）和一个与下限值比较的第二比较器，AFC信号被馈送到比较器（20，21）的第一输入端（16，17）而参考电压通过分压电路（5……9）被馈送到另外输入端（18，19）。

7. 按权利要求4所述的卫星无线电接收装置，其特征在于分压电路（5……9）的两个连接端与固定的参考电压（+U，地）连接，并且一个分接点与可调参考电压（ U_{Einst} ）连接。

8. 按权利要求5所述的卫星无线电接收装置，其特征在于另一个分接点与恢复电压 U_{mit} 连接此恢复电压在比较器（20，21）的输出端（22，23）获得。

9. 按权利要求4或5所述的卫星接收装置其特征在于调整参考电压被设定一个值，该电压值将调整载频振荡器至一个标称频率。

10. 按权利要求5到7中的一个或多个权利要求所述的卫星无线电接收装置其特征在于分压电路是由电阻（5，6，7，8和9）串联而成，电阻（5）通过其空端接于正电位+U，电阻9通过其空端接于零电位（地），第一比较器（20）的输入端（18）接于电阻（5，6）之间的连接点，比较器21的输入端（19）接于电阻（7，8）之间连接点，电阻（6，7）之间的连接点连接于可调参考电压（ U_{Einst} ），电阻（8，9）之间的连接点连接于恢复电压（regeneration Voltage）（ U_{mit} ）。

11. 按权利要求5至8 一个或多个权利要求描述的卫星无线电接收装置，其特征在于可调参考电压（ U_{Einst} ）产生于一种电路的布

置；该电路由电阻（2）有分接点（10）的可调电阻（3）和电阻（4）串联构成。其中电阻（2）通过其空端接于正电位 $+U$ ，电阻（4）通过其空端接于负电位 $-U$ ，分接点（10）接于电阻（6和7）之间的连接点。

12．按权利要求1到11中的一个或多个权利要求所描述的卫星无线电接收装置，其特征在于同步信号鉴频电路（40）指派一个电路鉴别接收信号（隐蔽着的）的出错率（error rate），对错误信号的积分是预定的，在预定时间常数内，参考电压的跃变做为步长转换标准。

13．按权利要求1到12中一个或多个权利要求描述的卫星无线电接收装置其特征在于小步长的调谐是双向进行的。

14．按照权利要求1到13中的一个或多个权利要求描述的卫星无线电接收装置其特征在于对于解调器的中心频率附近存在一个窗口，其宽度小于两个小步长的步长的边界，当达到此区域时，调谐不在再进行。

15．按权利要求1到14中的一个或多个权利要求描述的卫星无线电接收装置其特征在于存在一个混合程序以实现从搜索状态到AFC调整的转换的控制。

16．按照权利要求1到15中一个或多个权利要求所描述的卫星无线电接收装置其特征在于它是为接收和处理数字编码音频信号而设计的。

17．按照权利要求1到15中一个或多个权利要求所述的卫星无线电接收装置其特征在于它是为接收和处理数字编码视频信号而设计的。

卫星无线电接收装置

本发明涉及一种如卫星无线电接收装置。

被卫星无线电接收装置接收的来自卫星接收设备的信号很容易产生频率飘移，这是由于卫星接收设备或其它的中频变频器的振荡器不稳定所引起的。因此，由于传送频率高，既使在频率上有较小相对偏差也会在卫星无线电接收装置中的中频产生很大的绝对偏差。这种影响导致用于解调电路的自动频率控制无法对这种频率飘移进行补偿。

本发明的目的是以这样的方式对卫星无线电接收装置进行改进，既使接收信号中的频率偏差超出用于载频器的自动频率控制的调节范围，依然能够得到迅速可靠的调整（调谐）。

为了实现上述目的。在本发明的卫星无线电装置中，本地振荡器被设计为 PLL 本地振荡器，可以大步长或小步长调谐，同步信号鉴频电路和解调电路直接地和 / 或通过另外的电路连接于控制电路的输入端，使 PLL 本振在没有同步信号被确认或没有得到同步信号的情况下，在解调电路的锁定区域外以大步长调谐；而当同步信号被确认或得到时在解调电路的锁定区域内以小步长准确调谐。

本发明首先利用一个未同步信号（missing Sync Signal）作为调谐的标准。在此种情况下，锁相环（PLL）本地振荡器以大频率步长调谐（搜索状态）。于是可以迅速获得向对于补偿频率偏差来说是最佳的拍频，这样就能达到解调器（如 4PSK 解调器）的锁定区。如果接收到同步信号，用于微调 PLL 本地振荡器的频率步长减小。然后以小频率步长微调 PLL 本地振荡器，直到解调器 - VCOS 的频率偏差落于位于调谐区域中心频率附近的窗口的边界之内为止，

该窗口的宽度小于两个小步长幅度。

本发明的进一步的改进和最佳实施体现在权利要求及进一步描述和显示本发明实施例的附图中。

图1，卫星音频广播接收装置连同卫星接收设备的电路方框图。

图2，图1中AFC电路的比较器电路部分的电路方框图。

图3，从隐蔽信号 (concealment signal) 中获取出错信号的电路方框图。

图1显示一种与卫星接收设备连接的卫星无线电接收装置的电路方框图。卫星接收设备包括一个卫星天线41及两个变频器41，42。卫星无线电接收装置包括一个包含混频器45，一个PLL本地振荡器44和一个控制电路34的接收装置33，一个中频放大器46，一个解调器电路47，一个载频振荡器36，AFC电路1，同步信号鉴频电路40及解码电路49。在解码电路49的输出端得到音频信号。

如果接收到的频率保持绝对稳定，PLL本地振荡器44被设置于一个预定的商定的频率，结果在混频器45的输出端得到标准值的中频，位于中频放大器46之后的解调器47对最好是用4PSK形式调制的调制信号解调，为了在解调中重现载频信号，利用载频振荡器36，它以和调制信号相位同步的方式进行振荡。振荡器36通过回路滤波器51从解调电路的输出端得到输入信号。

如果接收的频率偏离它的标准值，对解调器来说对载频振荡器36重新调整是不可能的。这种影响（就其本身来讲对信号重现是不利的）可用来通过控制电路34（最好是微处理器）重新调谐本地振荡器44使中频频率回到它的标准值。在此情况下，控制电路34收

到指令对 PLL 本地振荡器逐步重新调谐。这种重新调谐由电路 40, 48 的各自输出端决定。同时, 控制电路 34 也接收来自同步信号鉴频器电路 40 的信号。该信号的状态依赖于同步信号是否被确认。如果没有同步信号出现, 亦即解调器 47 还没有锁定, PLL 本地振荡器 44 便以大频率步长 (最好是 250 KHz) 进行调谐, 另一方面, 如果出现同步信号, PLL 本振 44 便以小步长 (最好是 62.5 KHz) 进行调谐。两步之间的时间间隔的选择与系统的暂态周期相对应, 调谐过程以搜索状态连续进行直到解调器锁定为止。在锁定区域内的调谐以小步长连续进行直到进入解调器中心频率附近以两个小步长为宽度的窗口内为止。

为了触发控制电路 34, 具体地说就是微处理器, AFG 电路 1 包括一个比较电路 48, 该电路将 AFC 信号与一个上限值和一个下限值进行比较。

附图 2 是比较器电路 48 的设计图, 第一比较器 20 用于上限值, 第二比较器 21 用于下限值。AFC 信号通过电阻 12 和 13 被馈送到比较器 20, 21 的输入端 16 和 17, 参考电压通过电阻 14 和 15 及分压电路 5 9 被馈送到另外的输入端 18、19。比较器电路 48 的输出端 31, 23 与控制电路 34 连接, 这样, 输出端 31 决定一个调谐方向, 输出端 23 决定另一个调谐方向。

分压电路 5 9 的两个连接端接于固定的参考电压 +U, 地, 一个分接点连接于可调参考电压 U_{einst} , 另外的一个分接点接于恢复电压 (Pegtuenotion Uotoge) ($\dot{U}_{mit}$), 该电压是从电较器 20, 21 的输出端 22, 23 分离出来的。可调参考电压 U_{emst} 被设定到一个值使载频振荡器调谐至一个标称频率 f_{nenn} 的值。

分压电路由电阻5、6、7、8和9串联组成，其中电阻5通过其空端接于E电位+U，电阻9通过其空端接于零电位（地），第一比较器20的输入端18通过电阻14接于电阻5和6之间的连接点，第二比较器21的输入端19通过电阻15接于电阻7和8之间的连接点，电阻6和7之间的连接点接于可调参考电压 U_{einst} ，而电阻8和9之间的连接点接于恢复电压 U_{mit} 。

可调参考电压 U_{einst} 产生于一个由电阻2，带有分接点10的可调电阻3和电阻4串联而成的电路。其中电阻2通过其空的一端接于正电位+U，而电阻4通过其空端接于负电位-U，分接点10接于电阻6和7之间的连接点。分接点10还与用于调整的开关37连接，通过该开关，分接点10可以与载频振荡器36的控制输入端连接。

第一比较器20的输出端22通过一个前置电阻28与反相器（inverter）30连接，反相器30是一个NPN型晶体管，其输出端为比较电路48的第一输出端31。第二比较器的输出端为比较电路48的第二输出端23。

为了将输出信号正反馈至输入端18和19，输出端22和23通过电阻24和25与电阻8和9之间连接点连接。另外，输出端22，23通过电阻26，27接于正电位+5V。接于晶体管输出端31的电阻29也接于此电位。于是，就形成了一个根据信号电平进行调整的晶体管-晶体管逻辑电路（TTL）。

上面描述的电路布置按下面的方式工作：

为了给比较器20，21提供正确的参考电压通过闭合开关37使载频振荡器36的控制输入端接于可调电阻3的分接点10。载频

振荡器在调整过程中暂时处于自由工作状态 (running free)。通过调整可调电阻 3。馈到载频振荡器控制输入端的电压设定成使载频振荡器调谐于载波频率，在本例中为 70 MHz。

在所述的电路中，温度变化的影响例如使窗口相对解调器 47 中心频率产生的移动，可通过温度补偿电路 50 进行补偿。由于温度补偿电路 50 的影响加到了电压控制载频振荡器 (VCO) 36 控制输入端的调整电压上，调整电压已经接入回路滤波器 51 的输出端或者被馈送到电路布置 1 的信号输入端 32，用于反馈调整的参考电压 (U_{einst}) 必须以回路滤波器 51 的输出为基准。

为了获得参考电压 U_{einst} ，在图 2 中分接点 10 外在 VCO36 设定的情况下被设置的正电压 +6、7，首先通过可调电阻 3 被在温度补偿电路 50 上的电压降落而降低，然后以这样的方式进行调整一个可调测试信号通过 41 进入，使比较器 20 的转换点与来自 70 MHz 频率载频信号的允许的频偏的下限值一致，比较器 21 的转换点与此频偏的上限值一致。于是，在分接点 10 处通过这种方法得到的参考电压。取一个相对这二个转换点的频率对称位置，两个转换点于是为调谐和调谐方向确定了一个窗口。

第一比较器 20 的转换点为比参考电压 U_{einst} 高电阻 6 上的电压降加上一个滞后电压，第二比较器 21 的转换点为此参考电压 U_{einst} 低电阻 7 上的电压降加上一个较小的滞后电压。于是频率偏差界限的窗口就确定了，在窗口外，PLL 本振 44 以小步长逐步调谐，并且调谐方向被分别预定。在窗口内，此系统解除，反馈环路断开。

为了进行自动频率控制，载频振荡器 36 的调整电压被馈送到比

较电路48的信号输入端32，与第一比较器20和第二比较器21的转换点电位比较。如果调整电压处于窗口之内，则输出端23接于调整正限值，而第一比较器20的输出端22接于调整的负限值。这样，晶体管30被锁定（Locked），输出端31也处于调节的正限值。于是，在输出端23和31出现高信号逻辑电平（H）。PLL本振44得到正确调谐。

如果载频振荡器36的调整电压由于误调谐超出第一比较器20的转换点电位一个滞后电压，输出端31变为与调整的负限值连接而输出端23保持原位。于是在输出端31和23出现低信号逻辑电平（L）和高信号逻辑电平（H），PLL本地的频率重新调谐。

如果载频振荡器36的调整电压由于反向该调而低于第二比较器21的转换点电位一个滞后电压，则输出端23就与调整负限值相接，而在此情况下输出端仍保持其原来位置，在调整正限值。这样，在输出端31和23上就出现高信号逻辑电平（H）和他信号逻辑电平（L）。因此，PLL本振的频率控制反向工作。

如果没有同步信号存在，接于输出端23和31的同步信号鉴定电路40的输入端被转换到“不工作”状态（inactive）反馈环路被切断，控制电路34进入频道搜索状态。如果有信号被鉴别出来或者有同步信号产生，反馈环执行进一步调整，这样，控制电路34鉴别来自比较电路48的信号以确定调谐方向。

所述电路的优点是，窗口的宽度与可调电阻3的设置无关。通过分压电路中电阻的取值（dimensioning）及对电阻6和7的布置以便获得比较器转换点，可以取得：这样的结果由于可能的必要的元件替换，设定发生变化，其效果等于在比较器20和21的输入端

18 和 19 的电位的浮动。

4 P S K 解调电路 47 包括相对控制环 47, 51, 50, 36 (P L L)。在此环路中, 如果在接收信号的频谱中没有出现欲恢复的载频信号, 从 4 P S K 解调电路 47 输出信号获得的调整电压通过回路滤波器 51 以及 V C O 温度补偿电路 50 被馈送到 V C O 36 的控制输入端。这就是所谓的 t a s 环路的优点。

另外, V C O 36 的控制输入端与开关 37 连接, 通过此开关, 控制输入端可以与可调电阻 3 的分接点 10 连接, 同时切断相位反馈环路。通过这种连接, 在接入 4 P S K 解调器电路进行调整以前在分接点 10 处的 +6.7 V^正电压上将自由工作的 V C O 36 损 设置 (default Settling) 至 70 M H z 频率。

回路滤波器 51 的输出电压是一个直接指示器, 可以用来指示在中频范围内的载频信号的频率或频率偏差。

在一定的情况下, 即使没有同步信号出现鉴定电路 40 也能模拟这种同步信号的存在并且影响调谐。

图 3 显示一种用于获得出错信号 (error signal) (即用于控制控制电路 34 的出错信号) 的电路。通过此电路, 这种影响可以被克服。为了这个目的一个用于积分隐蔽信号 (concealment signal) 电路与同步信号鉴定电路 40 连接。这种隐蔽信号通常在进行数字信号处理的鉴频电路 (如 I C S A A T 500) 中被形成或鉴别。在图 3 中这些隐蔽信号被积分。这是由 R C 元件 53, 54 完成的。在此电路中, 电容 54 被工作电压 U_B 经过电阻 53 光电至一个高逻辑电平电压。此电压加在图 1 中控制电路 34 的输入端上。此高逻辑电平满载电压指示搜索状态开始。电容 54 确充电状态保持

到大量出错信号在鉴频电路40的输入端出现为止，一旦这些出错信号的数目下降，电容器54通过电阻55，二极管56和电路40放电；在控制电路34的输入端的电压降至低逻辑电平，使状态转换至以小步长调谐直到达到围住解调器47的中心频率的窗口区域为止。对于电容器54通过电阻53的充电过程，一个大的时间常数是有利的，对于通过57，40的放电过程，即对于将状态转换至微调，就需要一个小的时间常数。

对于控制电路34，利用微处理器（如UPD7811）是非常优越的。它不仅能承担控制电路34的任务，而且，除了为搜索和微调过程等别来自比较器48和同步信号鉴别电路40的信息外还可根据图3为控制线481和482的取样及振荡器44的频率的逐步改变确定控制电路34的转换时间。在搜索或相应的微调状态中，为了保证系统的无损的瞬态过程，微处理器引入了不同长度的等待时间。这样，可以替代或支持根据图3的积分。在不利的接收条件下，可能发生暂时同步不好的现象，这时微处理器不必立即进入搜索状态，因为这时较长的静噪时间将是恼人的（dis-trbning）微处理器在一个预定的时间间隔内等待系统重新同步上（“Synchronizing-up”）而不改变振荡器的调谐。

图1所示电路可按这样的方法改变，对振荡器36的频率用高精度鉴频器鉴频，并且将控制电压馈送到比较电路48，这样，就可减小温度影响。

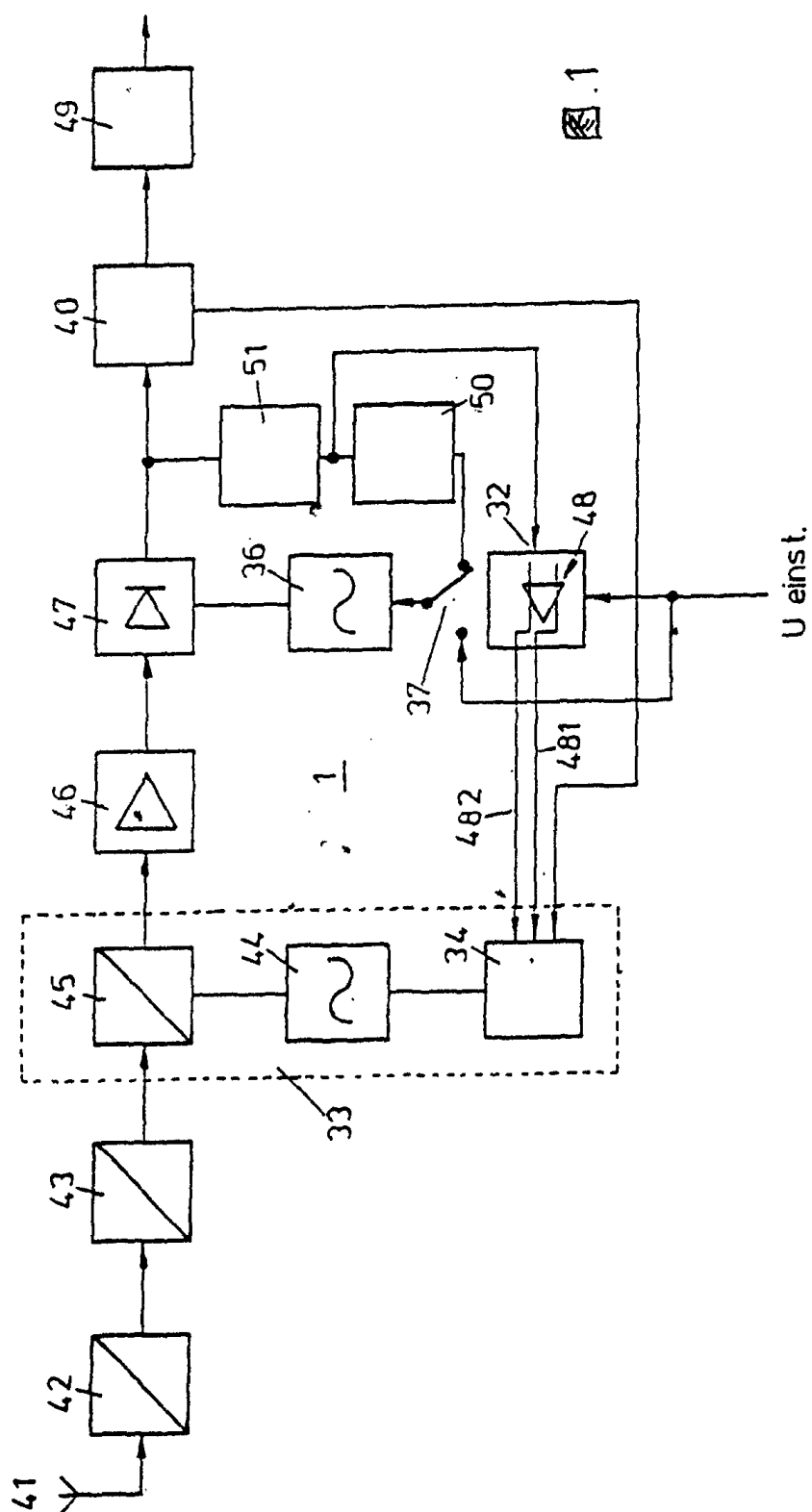


图 1

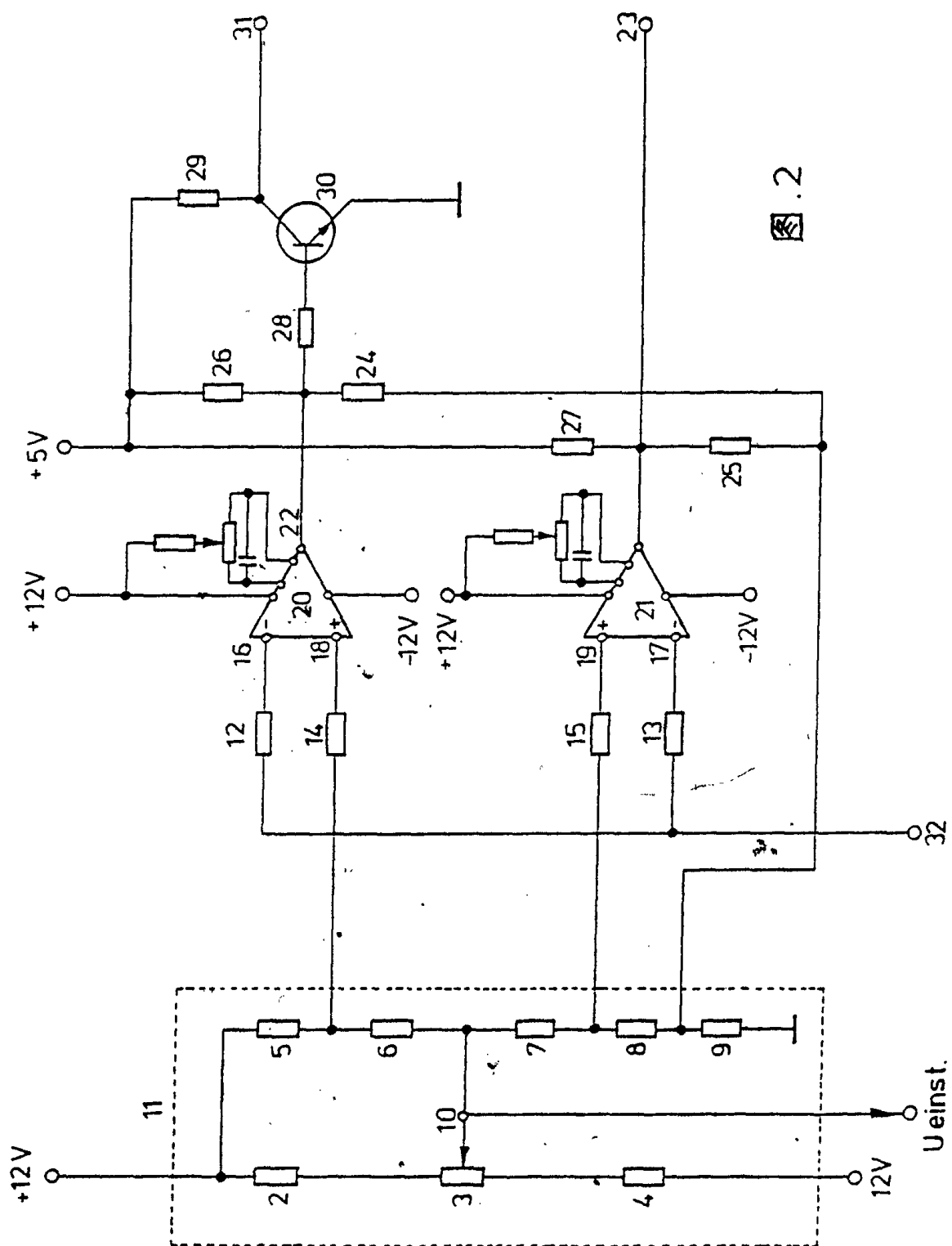


图. 2

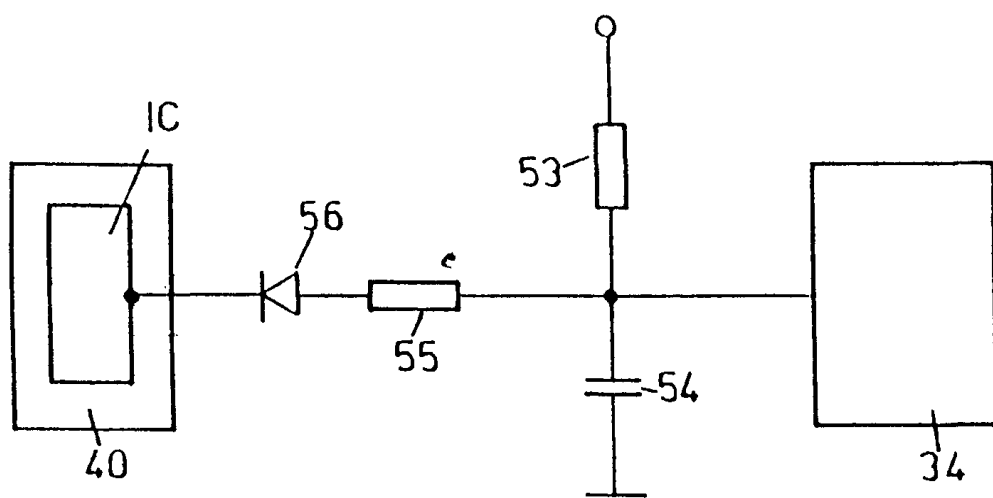


图.3