

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 7 月 2 日 (02.07.2020)



(10) 国际公布号
WO 2020/134083 A1

(51) 国际专利分类号:
H01L 27/32 (2006.01)

江苏省昆山市开发区龙腾路 1 号 4 幢,
Jiangsu 215300 (CN)。

(21) 国际申请号: PCT/CN2019/098813

(22) 国际申请日: 2019 年 8 月 1 日 (01.08.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201811627712.0 2018 年 12 月 28 日 (28.12.2018) CN

(71) 申请人: 云谷 (固安) 科技有限公司
(YUNGU (GU'AN) TECHNOLOGY CO., LTD.) [CN/
CN]; 中国河北省廊坊市固安县新兴产业
示范区, Hebei 065500 (CN)。 昆山国
显光电有限公司 (KUNSHAN GO-VISIONOX
OPTO-ELECTRONICS CO., LTD.) [CN/CN]; 中国

(72) 发明人: 彭兆基(PENG, ChaoChi); 中国江苏省昆
山市高新区晨丰路 188 号, Jiangsu 215300 (CN)。
刘明星(LIU, Mingxing); 中国江苏省昆山市高
新区晨丰路 188 号, Jiangsu 215300 (CN)。 甘帅
燕(GAN, Shuaiyan); 中国江苏省昆山市高新区
晨丰路 188 号, Jiangsu 215300 (CN)。

(74) 代理人: 北京曼威知识产权代理
有限公司 (BEIJING MAVAIP INTELLECTUAL
PROPERTY LAW FIRM); 中国北京市海淀区
上地三街 9 号嘉华大厦 B 座 411 室,
Beijing 100085 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,
BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

(54) Title: DISPLAY PANEL AND MANUFACTURING METHOD THEREOF, AND DISPLAY DEVICE

(54) 发明名称: 显示面板及其制备方法、显示装置

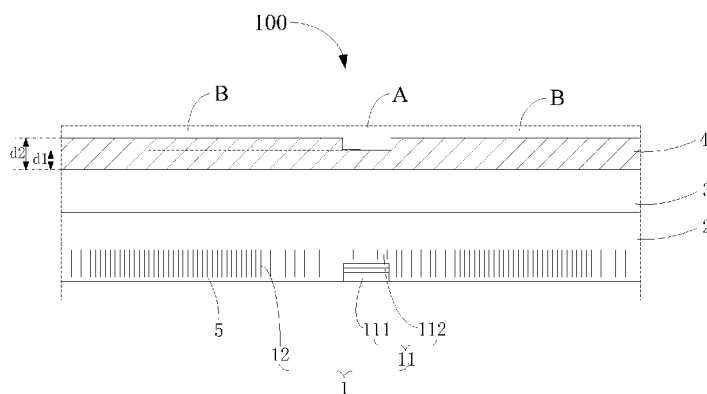


图 2

(57) Abstract: Provided are a display panel and a manufacturing method thereof, and a display device. The display panel has a first display region and a second display region. The display panel further comprises a substrate, a drive circuit layer, a light-emitting function film layer and an electrically-conductive layer positioned at the first display region and the second display region. The drive circuit layer is formed above the substrate. The light-emitting function film layer is formed above the drive circuit layer. The electrically-conductive layer is formed above the light-emitting function film layer. A portion of the electrically-conductive layer in the first display region has a thickness less than a thickness of a portion of the electrically-conductive layer in the second display region.

(57) 摘要: 本申请提供了一种显示面板及其制备方法、显示装置。所述显示面板具有第一显示区及第二显示区, 所述显示面板还包括位于所述第一显示区及所述第二显示区的衬底、驱动电路层、发光功能膜层及导电层; 所述驱动电路层形成于所述衬底上; 所述发光功能膜层形成于所述驱动电路层上; 所述导电层形成于所述发光功能膜层上, 位于所述第一显示区的导电层的厚度小于位于所述第二显示区的导电层的厚度。

CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告 (条约第21条(3))。

显示面板及其制备方法、显示装置

技术领域

[01] 本申请涉及显示技术领域，尤其涉及一种显示面板及其制备方法、显示装置。

背景技术

- 5 [02] 随着电子设备的快速发展，用户对屏占比的要求越来越高，使得电子设备的全面屏显示受到业界越来越多的关注。电子设备如手机、平板电脑等，由于需要集成诸如前置摄像头、听筒以及红外感应元件等，故而可通过在显示屏上开槽（Notch），在开槽区域设置摄像头、听筒以及红外感应元件等，但开槽区域并不能用来显示画面，如刘海屏。或者采用在屏幕上开孔的方式来设置摄像头等，然而，对于实现摄像功能的电子设备来说，外界光线可通过屏幕上的开孔处进入位于屏幕下方的感
- 10 光元件，引起不良的成像效果。如此，这些电子设备的显示屏均不是全面屏，并不能在整个屏幕的各个区域均进行显示，如在摄像头区域不能显示画面。

发明内容

- 15 [03] 根据本申请实施例的第一方面，提供了一种显示面板，所述显示面板具有第一显示区及第二显示区，所述显示面板包括位于所述第一显示区及所述第二显示区的衬底、驱动电路层、发光功能膜层及导电层；所述驱动电路层形成于所述衬底上；所述发光功能膜层形成于所述驱动电路层上；所述导电层形成于所述发光功能膜层上，位于所述第一显示区的导电层的厚度小于位于所述第二显示区的导电层的厚度。

- 20 [04] 根据本申请实施例的第二方面，提供了一种显示装置，包括：设备本体，具有器件区；上述的显示面板，覆盖在所述设备本体上；其中，所述器件区位于所述第一显示区下方，且所述器件区中设置有透过所述第一显示区进行光线采集的感光元件。

[05] 上述的显示装置，由于其包括的显示面板的位于第一显示区的导电层的厚度小于位于第二显示区的导电层的厚度，可使得第一显示区的透光率大于第二显示区的透光率，从而设置于第一显示区下方的感光元件可接收到足够的光线，保证感光元件可正常工作。

- 25 [06] 根据本申请实施例的第三方面，提供了一种显示面板的制备方法，所述显示面板具有第一显示区及第二显示区，所述制备方法包括：形成衬底；在所述衬底上形成驱动电路层；在所述驱动电路层上形成发光功能膜层；在所述发光功能膜层上形成导电层，位于所述第一显示区的导电层的厚度小于位于所述第二显示区的导电层的厚度。

- 30 [07] 根据本申请实施例的第四方面，提供了一种阵列基板，所述阵列基板包括透明的第一 OLED 基板及非透明的第二 OLED 基板，所述第一 OLED 基板至少部分被所述第二 OLED 基板包围；所述第一 OLED 基板和所述第二 OLED 基板包括衬底、形成于所述衬底上的驱动电路层、形成于所述驱动电路层上的发光功能膜层。所述第一 OLED 基板的所述驱动电路层包括多个第一驱动电路单元，所述第一驱动电路单元包括存储电容及第一晶体管，所述存储电容包括第一极板与第二极板；所述第一驱动电路单元具有第一导电层，所述第一导电层的一部分作为所述第一极板，另一部分作为所述第一晶体管的栅极。

- 35 [08] 上述的阵列基板，由于其第一 OLED 基板的第一导电层的一部分作为存储电容的第一极板，另一部分作为第一晶体管的栅极，则第一晶体管的栅极、存储电容的第一极板及二者之间的连接可通过同一步骤完成时，无需在第一晶体管的栅极、存储电容的第一极板形成之后再制备二者之间的连接结构，可简化第一驱动电路单元的制备工艺流程。

- 40 [09] 根据本申请实施例的第五方面，提供了一种显示屏，所述显示屏包括上述的阵列基板及封装结构，所述封装结构设置在所述阵列基板的远离所述衬底的一侧上。

[10] 上述的显示屏，由于其第一 OLED 基板的第一导电层的一部分作为存储电容的第一极板，另一部分作为第一晶体管的栅极，则第一晶体管的栅极、存储电容的第一极板及二者之间的连接可通过同一步骤完成时，无需在第一晶体管的栅极、存储电容的第一极板形成之后再制备二者之间的连接结构，可简化第一驱动电路单元的制备工艺流程，进而简化第一 OLED 基板的驱动电路层的制备工

艺流程。

[11] 根据本申请实施例的第六方面，提供了一种显示设备，所述显示设备包括：设备本体，具有器件区；上述的显示屏，覆盖在所述设备本体上；其中，所述器件区位于所述第一 OLED 基板下方，且所述器件区中设置有透过所述第一 OLED 基板进行光线采集的感光元件。

5 附图说明

[12] 图 1 是本申请实施例提供的显示面板的俯视图；

[13] 图 2 为图 1 所示的显示面板沿 CC'线进行剖切的剖视图；

[14] 图 3 是图 1 所示的一种显示面板沿 CC'线进行剖切的部分剖视图；

[15] 图 4 是图 1 所示的显示面板的衬底的剖视图；

10 [16] 图 5 是图 1 所示的另一种显示面板沿 CC'线进行剖切的部分剖视图；

[17] 图 6 为本申请实施例提供的一种显示面板的第一显示区的剖视图；

[18] 图 7 是本申请实施例提供的一种第一驱动电路单元的电路图；

[19] 图 8 是本申请实施例提供的另一种显示面板的第一显示区的剖视图；

[20] 图 9 是本申请实施例提供的另一种第一驱动电路单元的电路图；

15 [21] 图 10 是本申请实施例提供的显示装置的侧视图；

[22] 图 11 是图 10 所示的显示装置的设备本体的结构示意图；

[23] 图 12 是本申请实施例提供的显示面板的制备方法的流程图；

[24] 图 13 是图 12 中的形成衬底的方法流程图；

[25] 图 14 是本申请实施例提供的衬底层的结构示意图；

20 [26] 图 15 是本申请实施例提供的第一中间结构的结构示意图；

[27] 图 16 是本申请实施例提供的第二中间结构的结构示意图；

[28] 图 17 是本申请实施例提供的第三中间结构的结构示意图；

[29] 图 18 是本申请实施例提供的在所述发光功能膜层上形成导电层的方法流程图；

[30] 图 19 是本申请实施例提供的第四中间结构的结构示意图；

25 [31] 图 20 是本申请实施例提供的第五中间结构的结构示意图；

[32] 图 21 是本申请实施例提供的在所述发光功能膜层上形成导电层的又一种方法流程图；

[33] 图 22 是本申请实施例提供的第六中间结构的结构示意图；

[34] 图 23 是本申请实施例提供的第七中间结构的结构示意图；

[35] 图 24 是本申请实施例提供的透明 OLED 基板的结构示意图；

30 [36] 图 25 是本申请实施例提供的一种透明 OLED 基板的剖视图；以及

[37] 图 26 是本申请实施例提供的另一种透明 OLED 基板的剖视图。

具体实施方式

[38] 下面结合附图，对本申请实施例中的显示面板及其制备方法进行详细说明。在不冲突的情况下，下述的实施例及实施方式中的特征可以相互补充或相互组合。

35 [39] 在诸如手机和平板电脑等智能电子设备上，由于需要集成诸如前置摄像头、光线感应器等感光元件，为了实现全面屏，则可将感光元件设置在电子设备的显示面板的背光面。然而，显示面板的透光率较低，设置在显示面板的背光面的感光元件难以接收到足够的光线，导致感光元件无法正常

工作，例如设置在显示面板的背光面的摄像头采集的光线较少，拍摄的图像的质量较差。

[40] 出现这种问题的原因在于，显示面板的膜层的厚度大而导致其透光率低。

[41] 为解决上述问题，本申请实施例提供了一种显示面板。如图 1 和图 2 所示，所述显示面板 100 具有第一显示区 A 及第二显示区 B，所述第一显示区 A 下方可设置感光元件。所述显示面板 100 包括位于第一显示区 A 和第二显示区 B 的衬底 1、驱动电路层 2、发光功能膜层 3 及导电层 4。所述驱动电路层 2 形成于所述衬底 1 上，所述发光功能膜层 3 形成于所述驱动电路层 2 上，所述导电层 4 形成于所述发光功能膜层 3 上，位于所述第一显示区 A 的导电层的厚度 d_1 小于位于所述第二显示区 B 的导电层的厚度 d_2 。

[42] 在本申请实施例中，为描述方便，将由衬底 1 指向驱动电路层 2 的方向定义为上，将由驱动电路层 2 指向衬底 1 的方向定义为下，以此确定出上下方向。不同的方向定义方式并不会影响工艺的实质操作内容以及产品的实际形态。

[43] 本申请实施例提供的显示面板 100，由于位于第一显示区 A 的导电层的厚度小于位于第二显示区 B 的导电层的厚度，可使得第一显示区 A 的透光率大于第二显示区 B 的透光率，从而设置于第一显示区 A 下方的感光元件可接收到足够的光线，保证感光元件可正常工作。

[44] 所述第二显示区 B 可至少部分包围所述第一显示区 A，如图 1 所示的显示面板 100 中，所述第二显示区 B 全部包围所述第一显示区 A，在其他实施例中，所述第二显示区 B 可部分包围所述第一显示区 A。所述第二显示区 B 为显示面板 100 的主要显示区域，通常占据显示面板 90% 以上的面积，第一显示区 A 的下方通常可用于设置摄像头、光线传感器等感光器件。

[45] 在一个实施例中，参见图 3，导电层 4 位于所述第一显示区 A 的部分为第一子导电层 41，导电层 4 位于第二显示区的部分包括第二子导电层 42 和位于第二子导电层 42 上的第三子导电层 43。

[46] 其中，第一子导电层 41 的材料为氧化铟锡、氧化铟锌、掺杂银的氧化铟锡或者掺杂银的氧化铟锌；或者，第一子导电层 41 的材料包括 Mg 和 Ag 中的至少一种。优选的，第一子导电层 41 包括 Mg 和 Ag 两种材料，且 Mg 的质量与 Ag 的质量的比例范围为 1:4~1:20。如此设置，可保证第一显示区 A 的透光率较大，从而设置在第一显示区 A 下方的传感器可接收更多的光线。

[47] 第二子导电层 42 和第三子导电层 43 中的一层可与第一子导电层 41 的材质相同且在同一工艺步骤中形成。在形成导电层 4 时，先同时形成第二子导电层 42 与第一子导电层 41，之后再第二子导电层 42 上形成第三子导电层 43，第二子导电层 42 与第一子导电层 41 的材料相同，第三子导电层 43 的材料可包括 Mg 和 Ag 中的至少一种。或者，在形成导电层 4 时，首先形成第二子导电层 42，再同时形成第一子导电层 41 和第三子导电层 43，第一子导电层 41 和第三子导电层 43 的材料相同，第二子导电层 42 的材料可包括 Mg 和 Ag 中的至少一种。

[48] 在一个实施例中，所述导电层 4 可为阴极层。其中，阴极层可以是面电极，覆盖显示面板 100 的整个区域。也即是，第一子导电层 41 覆盖第一显示区域 A，第二子导电层 42 与第三子导电层 43 覆盖第二显示区 B。

[49] 在一个实施例中，位于所述第一显示区 A 的第一子导电层 41 的厚度与位于第二显示区 B 的导电层的厚度（也即是第二子导电层 42 和第三子导电层 43 的总厚度）的比例范围可为 0.25:1~0.85:1，例如可为 0.3、0.5、0.7、0.85 等。其中，本申请实施例中，厚度指的是膜层在上下方向上的尺寸。

[50] 进一步地，位于所述第一显示区 A 的第一子导电层 41 的厚度范围可为 5~10nm，位于第二显示区 B 的第二子导电层 42 和第三子导电层 43 的总厚度的范围可为 12~20nm。如此设置，可保证第一子导电层 41 的透光率较好，同时保证导电层 4 的导电性能及机械性能良好，确保显示面板 100 可正常工作。

[51] 在一个实施例中，发光功能膜层 3 可包括有机发光材料和公共层。其中，公共层可包括电子注入层、电子传输层、空穴注入层和空穴传输层。电子注入层及电子传输层位于有机发光材料和导电层 4 之间，空穴注入层和空穴传输层位于驱动电路层 2 与发光功能膜层 3 之间。其中，电子注入层、电子传输层、空穴注入层和空穴传输层均为整层设置，覆盖第一显示区 A 及第二显示区 B。

[52] 进一步地，所述电子注入层的材料包括 Ag，以及 Mg、K、Li、Cs 中的至少一种。优选的，所述电子注入层中 Ag 的质量与所述电子注入层的总质量的比例范围为 1:5~1:21，也即是电子注入层中 Ag 的质量与其他组分的质量的比值范围为 1:4~1:20。

[53] 显示面板 100 还可包括与发光功能膜层 3 同层设置的像素限定层 7，像素限定层 7 上可开设有像素开口，发光功能膜层 3 的有机发光材料设置在像素开口内。

[54] 在一个实施例中，再次参见图 2，所述衬底 1 可包括第一衬底 11 及第二衬底 12，所述第一衬底 11 位于第一显示区 A，所述第二衬底 12 位于第二显示区 B，所述第一衬底 11 的透光率大于第二衬底 12 的透光率。如此，可使得第一显示区 A 的透光率较大，更利于设置在第一显示区 A 下方的感光元件接收较多的光线。

[55] 所述衬底 1 可为柔性衬底或刚性衬底。刚性衬底例如可以是玻璃基板、石英衬底或者塑料衬底等透明衬底。

[56] 所述衬底 1 为柔性衬底时，参见图 4，所述第二衬底 12 可为多层有机材料层和多层无机材料层交叠的叠层；所述第一衬底至少包括透明材料层 111，所述第一衬底 11 的厚度与所述第二衬底 12 的厚度相同。第一衬底 11 的厚度与所述第二衬底 12 的厚度相同时，利于将显示面板 100 整体设置为同样的厚度，从而使显示面板 100 整体更加美观。

[57] 为保证第一衬底 11 的透光率较高，透明材料层 111 的材料需采用高透光率的材料。优选的，所述第一衬底 11 的透明材料层 111 的透光率可大于 90%。进一步地，第一衬底 11 的透明材料层 111 的材料可包括 PET（聚对苯二甲酸乙二酯）、PC（聚碳酸酯）中的至少一种。PET 及 PC 的透光率均为 92%，可使得第一衬底 11 的透光率较高。

[58] 为了保证显示面板 100 工作时第二显示区 B 的亮度较高，需使第二显示区 B 的透光率较低，以减小第二显示区 B 的亮度损失。所述第二显示区 B 的第二衬底 12 的透光率可在 30%-60% 以内，以降低第二显示区 B 的透光率，提高第二显示区 B 在显示时的亮度。

[59] 其中，第二衬底 12 的有机材料层的材质可为 PI（聚酰亚胺），PI 的折射率与 PET 及 PC 的折射率差别不大，则第一衬底 11 与第二衬底 12 的折射率接近，从而可避免因第一衬底 11 与第二衬底 12 的折射率不同而导致第一显示区 A 与第二显示区 B 的显示效果差别较大，使显示面板 100 的整体效果比较一致。其中，第二衬底 12 的无机材料层的材料可为 SiO_2 、 SiN_x 等。

[60] 进一步地，所述第一衬底 11 还包括有机材料层与无机材料层交叠的叠层 112，所述第一衬底 11 的叠层 112 与所述第二衬底 12 的叠层共用一部分膜层材料。具体地，第一衬底 11 的有机材料层与第二衬底 12 的位于同层的有机材料层共用膜层材料，第一衬底的无机材料层与第二衬底 12 的位于同层的无机材料层共用膜层材料。

[61] 再次参见图 4，所述第一衬底 11 的叠层 112 可包括第一有机层 113 和位于所述第一有机层 113 上的第一无机层 114，所述第二衬底 12 的叠层包括由下至上依次交叠的第二有机层 121、第二无机层 122、第三有机层 123 和第三无机层 124，所述第一有机层 113 与部分所述第三有机层 123 共用同一膜层材料，所述第一无机层 114 与所述第三无机层 124 共用同一膜层材料，所述第一有机层 113 的厚度小于所述第三有机层 123 的厚度，所述第一无机层 114 的厚度等于所述第三无机层 124 的厚度。其中，第一无机层 114 与所述第三无机层 124 共用同一膜层材料指的是二者材料相同且在同一工艺步骤中形成，第一有机层 113 与部分所述第三有机层 123 共用同一膜层材料指的是二者的材料相同且同时形成。形成第一有机层 113 与第三有机层 123 时，可先同时形成同样厚度的有机材料层，之后将位于第一显示区 A 的有机材料层部分地刻蚀掉，即可得到第一有机层 113 和第三有机层 123。

[62] 所述第一衬底 11 的透明材料层 111 可设置在所述第一衬底 11 的叠层 112 的下方，且所述第一衬底 11 的透明材料层 111 的下端面与所述第二衬底 12 的下端面齐平。更进一步地，第一衬底 11 的叠层 112 的上端面与第二衬底 12 的上端面齐平，则第一衬底 11 的总厚度与第二衬底 12 的总厚度相同，从而更利于将显示面板 100 的厚度整体上大致相同，利于提高显示面板 100 的美观性。

[63] 在一个实施例中，再次参见图 4，第一衬底 11 的下方、第二衬底 12 的下方、所述第一衬底 11 的透明材料层 111 的侧面与所述第二衬底 12 之间和/或所述第一衬底 11 的透明材料层 111 的上端与所述第一衬底 11 的叠层 112 之间设置有保护层 5。保护层 5 可对第一衬底 11 和第二衬底 12 进行保护，提高显示面板的机械强度，进而提高显示面板 100 的使用寿命。

[64] 其中，所述保护层 5 的材料可包括 IZO、ITO、 SiN_x 、 SiO_x 中的至少一种。上述材料可使得保护层 5 的透光率较高，避免保护层 5 的设置影响第一显示区 A 的透光率。

[65] 在一个实施例中，衬底 1 与驱动电路层 2 之间可设置有缓冲层 8，缓冲层 8 的材质可为 SiN_x 或 SiO_x ，缓冲层 8 可提高衬底 1 与驱动电路层 2 的粘度性能，避免衬底 1 与驱动电路层 2 脱离，提高

显示面板 100 的使用寿命。

[66] 本申请实施例提供的显示面板 100, 第一显示区 A 的驱动方式可为被动驱动或者主动驱动, 第一显示区 A 的驱动方式为被动驱动时, 第一显示区 A 为 PMOLED (Passive-Matrix Organic Light-Emitting Diode) 显示区; 第一显示区 A 的驱动方式为主动驱动时, 第一显示区 A 为 AMOLED (Active-Matrix Organic Light-Emitting Diode) 显示区。第二显示区 B 的驱动方式为主动驱动, 第二显示区为 AMOLED 显示区。

[67] 图 3 是一种显示面板 100 的第一显示区 A 及部分第二显示区 B 沿图 1 中的 CC' 线剖切的剖视图。参见图 3, 驱动电路层 2 位于第二显示区 B 的部分可包括栅极绝缘层 24、位于栅极绝缘层 24 上的电容绝缘层 25、位于电容绝缘层 25 上的层间介质层 26、位于层间介质层 26 上的平坦化层 27 及位于平坦化层 27 上的阳极层 23, 以及设置在膜层之间的晶体管 (未图示) 和存储电容 (未图示)。其中, 阳极层 23 的材质可以是两层氧化铟锡膜层之间设置 Ag 膜层的夹层结构。

[68] 第一显示区 A 为 PMOLED 显示区时, 驱动电路层 2 位于第一显示区 A 中的结构可有如下几种方式。

[69] 第一种方式中, 参见图 3, 驱动电路层 2 位于第一显示区 A 的部分包括栅极绝缘层 24、位于栅极绝缘层 24 上的电容绝缘层 25、位于电容绝缘层 25 上的层间介质层 26、位于层间介质层 26 上的平坦化层 27 及位于平坦化层 27 上的阳极层 21。其中, 第一显示区 A 的栅极绝缘层 24、电容绝缘层 25、层间介质层 26、平坦化层 27 及位于平坦化层 27 与第二显示区 B 的对应的膜层位于同一层, 且在同一工艺中形成。阳极层 21 的材料可为由透明材料制成的单层膜层结构。进一步地, 阳极层 21 的透明材料的透明率大于或等于 90%。优选的, 所述透明材料为氧化铟锡、氧化铟锌、掺杂银的氧化铟锡或者掺杂银的氧化铟锌。如此可确保第一显示区 A 的阳极层 21 的透光率较高, 进而使得第一显示区 A 的透光率提高。

[70] 第二种方式中, 驱动电路层 2 位于第一显示区 A 的部分可仅包括阳极层 21, 而不包括其他膜层, 如此可使得第一显示区 A 的驱动电路层的透光率较高。其中, 阳极层 21 的材料可为由透明材料制成的单层膜层结构。进一步地, 制备阳极层 21 的透明材料的透明率大于或等于 90%。优选的, 所述透明材料为氧化铟锡、氧化铟锌、掺杂银的氧化铟锡或者掺杂银的氧化铟锌。

[71] 第三种方式中, 参见图 5 (图 5 是一种显示面板 100 的第一显示区 A 及部分第二显示区 B 沿图 1 中的 CC' 线剖切的剖视图), 驱动电路层 2 位于所述第一显示区 A 的部分可包括阳极层 21 及设置在阳极层 21 下的透明有机材料膜层 22。其中, 透明有机材料膜层 22 及阳极层 21 可由透明材料制成, 且阳极层 21 的材料可为由透明材料制成的单层膜层结构。进一步地, 透明有机材料膜层 22 和阳极层 21 的透光率均大于 90%。优选的, 制备阳极层 21 的透明材料为氧化铟锡、氧化铟锌、掺杂银的氧化铟锡或者掺杂银的氧化铟锌。透明有机材料膜层 22 的材料可为 PET 或 PC 等。更进一步地, 所述第二显示区 B 的多层绝缘层 (即第二显示区 B 的栅极绝缘层 24、电容绝缘层 25、层间介质层 26 及平坦化层 27) 的总厚度与第一显示区 A 的透明有机材料膜层 22 的厚度相同, 从而使得驱动电路层 2 位于第一显示区 A 的部分与位于第二显示区 B 的部分的厚度相同, 利于将显示面板 100 的厚度整体上大致相同, 从而提高显示面板 100 的美观性。

[72] 第一显示区 A 为 AMOLED 显示区时, 驱动电路层 2 位于第一显示区 A 的部分中设置有多多个晶体管和多个存储电容, 多个晶体管和多个存储电容构成多个第一驱动电路单元, 用以驱动发光功能膜层 3 的有机发光材料发光, 从而使第一显示区 A 显示。

[73] 第二显示区 B 为 AMOLED 显示区, 驱动电路层 2 位于第二显示区 B 的部分中设置有多多个晶体管和多个存储电容, 多个晶体管和多个存储电容构成多个第二驱动电路单元, 用以驱动发光功能膜层 3 的有机发光材料发光, 从而使第二显示区 B 显示。

[74] 在一个实施例中, 所述第一驱动电路单元的晶体管的数量小于所述第二驱动电路单元的晶体管的数量。可选的, 第一驱动电路单元可为 2TIC 驱动电路, (即第一驱动电路单元中包括两个晶体管和一个存储电容), 或者第一驱动电路单元可为 3TIC 驱动电路 (即第一驱动电路单元中包括三个晶体管和一个存储电容)。第二驱动电路单元例如可为 7TIC 电路 (即第二驱动电路单元中包括七个晶体管和一个存储电容)、5TIC 电路 (即第二驱动电路单元中包括五个晶体管和一个存储电容)、4TIC 电路 (即第二驱动电路单元中包括四个晶体管和一个存储电容) 等。如此设置, 第一驱动电路单元的结构复杂度小于第二驱动电路单元的结构复杂度, 从而驱动电路层 2 位于第一显示区 A 的部分中的导电层的面积较小, 进而可提高第一显示区 A 的透光率。

[75] 所述第一驱动电路单元的晶体管可包括第一晶体管，所述第一驱动电路单元的存储电容包括第一极板与第二极板。参见图 6 和图 8，驱动电路层 2 位于第一显示区 A 的部分具有栅极绝缘层 24、位于栅极绝缘层 24 上的电容绝缘层 25、位于电容绝缘层 25 上的层间介质层 26、位于层间介质层 26 上的平坦化层 27、以及位于栅极绝缘层 24 与电容绝缘层 25 之间的第一导电层 91，所述第一导电层 91 的一部分 912 作为所述存储电容的第一极板，另一部分 911 作为所述第一晶体管的栅极。如此设置，第一晶体管的栅极、存储电容的第一极板及二者之间的连接可通过同一工艺步骤完成时，无需在第一晶体管的栅极、存储电容的第一极板形成之后再制备二者之间的连接结构，可简化第一驱动电路单元的制备工艺流程。其中，第一极板可为存储电容的下极板，第二极板可为存储电容的上极板。

[76] 第一驱动电路单元为 2T1C 驱动电路时，位于所述第一显示区的驱动电路层还包括电源线、数据线、扫描线及与多个第一驱动电路单元一一对应的阳极层。如图 6 所示，驱动电路层 2 位于第一显示区的部分具有位于平坦化层 27 上的与第一驱动电路单元一一对应的阳极层 21 及第二导电层 92，所述第二导电层 92 的一部分 921 作为所述存储电容的第二极板，另一部分 922 作为所述电源线。如此设置，电源线、存储电容的第二极板及二者之间的连接可通过同一工艺步骤完成时，无需在电源线、存储电容的第二极板形成之后再制备二者之间的连接结构，可简化第一驱动电路单元的制备工艺流程。

[77] 图 6 所示的驱动电路层 2 位于第一显示区 A 的部分除了图中所示的第一导电层 91、第二导电层 92 及阳极层 21，还包括数据线、扫描线、第一晶体管的源极和漏极、第二晶体管的栅极、源极和漏极，但是图 6 中未示出这些结构。

[78] 第一驱动电路单元为 2T1C 驱动电路时，其电路图如图 7 所示，所述第一驱动电路单元的晶体管包括第一晶体管 T1 及第二晶体管 T2，所述第一晶体管 T1 的源极及存储电容 C 的第二极板 D2 分别与所述电源线连接，所述第一晶体管 T1 的漏极与对应的 OLED (Organic Light-Emitting Diode) 的阳极层连接，所述第一晶体管的栅极与存储电容 C 的第一极板 D1 连接；所述第二晶体管 T2 的栅极与所述扫描线连接，所述第二晶体管 T2 的漏极分别与存储电容 C 的第一极板 D1 及第一晶体管 T1 的栅极连接，所述第二晶体管 T2 的源极与所述数据线连接。

[79] 由于第二晶体管 T2 的漏极分别与存储电容 C 的第一极板 D1 及第一晶体管 T1 的栅极连接，而第一导电层的一部分作为存储电容 C 的第一极板 D1，另一部分作为所述第一晶体管 T1 的栅极，则在结构上来说第二晶体管 T2 的漏极直接与第一导电层连接。由于第一晶体管 T1 的源极分别与存储电容 C 的第二极板 D2 及所述电源线连接，第二导电层的一部分作为存储电容 C 的第二极板 D2，另一部分作为所述电源线，则在结构上来说第一晶体管 T1 的源极与第二导电层连接。

[80] 在一个实施例中，所述第一晶体管 T1、所述第二晶体管 T2、所述存储电容 C、所述数据线、所述扫描线及阳极层的材料可由透明材料制成。优选的，所述透明材料的透明率大于或等于 90%。进一步地，所述透明材料为氧化铟锡、氧化铟锌、掺杂银的氧化铟锡或者掺杂银的氧化铟锌。如此，可使得第一显示区 A 的驱动电路层的透光率较高，进而使得第一显示区 A 的透光率提高。

[81] 第一驱动电路单元为 3T1C 驱动电路时，位于所述第一显示区 A 的驱动电路层包括电源线、数据线、第一扫描线、第二扫描线、参考电位线及与多个第一驱动电路单元一一对应的阳极层。如图 8 所示，驱动电路层 2 位于第一显示区的部分具有第一导电层 91、以及位于平坦化层 27 上的第三导电层 93。所述第三导电层 93 的一部分 932 作为所述第二极板，另一部分 931 作为对应的阳极层。如此设置，阳极层、存储电容的第二极板及二者之间的连接可通过同一工艺步骤完成时，无需在阳极层、存储电容的第二极板形成之后再制备二者之间的连接结构，可简化第一驱动电路单元的制备工艺流程。

[82] 图 8 所示的驱动电路层 2 位于第一显示区的部分除了图中所示的第一导电层 91 和第三导电层 93，还包括电源线、数据线、第一扫描线、第二扫描线、参考电位线、第一晶体管的源极和漏极、第三晶体管的栅极、源极和漏极、第四晶体管的栅极、源极和漏极，但是图 8 中未示出这些结构。

[83] 第一驱动电路单元为 3T1C 驱动电路时，其电路图如图 9 所示，所述第一驱动电路单元的晶体管包括第一晶体管 T1、第三晶体管 T3 和第四晶体管 T4，所述第三晶体管 T3 的源极与所述数据线连接，所述第三晶体管 T3 的栅极与所述第一扫描线连接，所述第三晶体管 T3 的漏极分别与存储电容 C 的第一极板 D1 及第一晶体管 T1 的栅极连接，所述第一晶体管 T1 的漏极与所述电源线连接，所述第一晶体管 T1 的源极分别与 OLED 的阳极层、及存储电容 C 的第二极板 D2 连接，所述第四晶体

管 T4 的栅极与所述第二扫描线连接, 所述第四晶体管 T4 的源极与所述参考电位线连接, 所述第四晶体管 T4 的漏极与 OLED 的阳极层连接。

[84] 由于第三晶体管 T3 的漏极分别与存储电容 C 的第一极板及第一晶体管 T1 的栅极连接, 而第一导电层的一部分作为存储电容 C 的第一极板, 另一部分作为所述第一晶体管 T1 的栅极, 则在结构上来说, 第三晶体管 T3 的漏极与第一导电层连接。由于所述第一晶体管 T1 的源极分别与阳极层及存储电容 C 的第二极板 D2 连接, 所述第四晶体管 T4 的漏极与阳极层连接, 而第三导电层的一部分作为存储电容 C 的第二极板 D2, 另一部分作为对应的阳极层, 则在结构上来说, 第一晶体管 T1 的源极与第三导电层连接, 第四晶体管 T4 的漏极与第三导电层连接。

[85] 在一个实施例中, 第一驱动电路单元的所述第一晶体管 T1、所述第三晶体管 T3、所述第四晶体管 T4、所述存储电容 C、所述数据线、所述第一扫描线、所述第二扫描线、所述参考电位线及所述阳极层均由透明材料制成。优选的, 所述透明材料的透明率大于或等于 90%。进一步地, 所述透明材料为氧化铟锡、氧化铟锌、掺杂银的氧化铟锡或者掺杂银的氧化铟锌。如此, 可使得第一显示区 A 的驱动电路层的透光率较高, 进而使得第一显示区 A 的透光率提高。

[86] 本申请实施例还提供了一种显示装置 200, 如图 10 所示, 所述显示装置 200 包括设备本体 201 及上述的显示面板 100。如图 11 所示, 设备本体 201 具有器件区 202, 显示面板 100 覆盖在所述设备本体 201 上。其中, 所述器件区 202 位于所述显示面板 100 的第一显示区下方, 且所述器件区 202 中设置有透过所述显示面板 100 的第一显示区进行光线采集的感光元件 203。

[87] 其中, 所述感光元件 203 可包括摄像头和/或光线感应器。器件区 403 中还可设置除感光元件 203 的其他器件, 例如陀螺仪或听筒等器件。

[88] 器件区 202 可以是开槽区, 显示面板 100 的第一显示区可对应于开槽区贴合设置, 以使得感光元件 203 能够透过该第一显示区对外部光线进行采集等操作。

[89] 上述的显示装置 200, 由于其包括的显示面板 100 的位于第一显示区的导电层的厚度小于位于第二显示区的导电层的厚度, 可使得第一显示区的透光率大于第二显示区的透光率, 从而设置于第一显示区下方的感光元件可接收到足够的光线, 保证感光元件可正常工作。

[90] 上述的例如显示装置的电子设备可以为手机、平板、掌上电脑、ipad 等数码设备。

[91] 本申请实施例还提供了一种显示面板的制备方法, 所述显示面板具有第一显示区及第二显示区, 所述制备方法包括如下步骤 101 至步骤 104, 如图 12 所示。

[92] 在步骤 101 中, 形成衬底。

[93] 其中, 衬底可为柔性衬底或刚性衬底。刚性衬底例如可以是玻璃基板、石英衬底或者塑料衬底等透明衬底。

[94] 衬底为柔性衬底时, 所述形成衬底的步骤 101 可包括如下步骤 1011 至步骤 1015, 如图 13 所示。

[95] 在步骤 1011 中, 形成衬底层。

[96] 其中, 衬底层可以为多层有机材料层和多层无机材料层交叠的叠层。如图 14 所示, 衬底层 101 包括由下至上依次交叠的第二有机层 121、第二无机层 122、第三有机层 123 和第三无机层 124。

[97] 在步骤 1012 中, 在所述衬底层的与所述第一显示区对应的位置处形成凹槽。

[98] 通过步骤 1012 可得到第一中间结构, 图 15 为第一中间结构的结构示意图。如图 15 所示, 衬底层 101 的底部形成凹槽 102。其中, 可采用刻蚀工艺将位于第一显示区 A 的第二有机层 121、第二无机层 122 及部分厚度的第三有机层 123 刻蚀掉而形成凹槽 102。

[99] 在步骤 1013 中, 在所述凹槽内形成透明材料层。

[100] 其中, 透明材料层的透光率可大于 90%。进一步地, 透明材料层的材料可包括 PET、PC 中的至少一种。

[101] 在一个实施例中, 在所述凹槽内形成透明材料层的步骤 1013 之前, 该制备方法还可包括步骤 1014: 在所述凹槽的内表面及所述衬底层的下方形成保护层。通过该步骤可得到第二中间结构, 图 16 为第二中间结构的结构示意图, 凹槽 102 的内表面及衬底层 101 的位于第二显示区 B 的部分的下方形成保护层 5。

[102] 在步骤 1013 可在第二中间结构的基础上实施,在第二中间结构的基础上在凹槽 102 内形成透明材料层 111,可得到第三中间结构。图 17 为第三中间结构的结构示意图。

[103] 进一步地,在所述凹槽内形成透明材料层的步骤 1013 之后,该制备方法还可包括步骤 1015:在所述透明材料层的下方形成保护层。

5 [104] 该步骤中,在第三中间结构的基础上,在透明材料层 111 的下方形成保护层 5,可得到图 4 所示的结构,也即是得到衬底 1。

[105] 其中,透明材料层 111 的下端面可与衬底层位于第二显示区 B 的部分的下端面齐平,从而使得位于第一显示区 A 的衬底与位于第二显示区 B 的衬底的厚度相同。

[106] 在步骤 102 中,在所述衬底上形成驱动电路层。

10 [107] 在步骤 103 中,在所述驱动电路层上形成发光功能膜层。

[108] 在步骤 104 中,在所述发光功能膜层上形成导电层,位于所述第一显示区的导电层的厚度小于位于所述第二显示区的导电层的厚度,所述第一显示区的导电层与所述第二显示区的部分导电层同时形成。

15 [109] 在一个实施例中,如图 18 所示,在所述发光功能膜层上形成导电层的步骤 104 可通过如下步骤 1041 和步骤 1042 完成。

[110] 在步骤 1041 中,在所述发光功能膜层上形成第一导电膜层,所述第一导电膜层覆盖所述第一显示区及所述第二显示区。

20 [111] 通过步骤 1041 可得到第四中间结构,图 19 所示为第四中间结构的结构示意图。如图 19 所示,驱动电路层 2 形成于衬底 1 上,发光功能膜层 3 形成于驱动电路层 2 上,A 为第一显示区,B 为第二显示区。第一导电膜层 401 形成在发光功能膜层 3 上,第一导电膜层 401 同时覆盖位于第一显示区 A 和第二显示区 B 的发光功能膜层 3。

[112] 其中,第一导电膜层 401 的材料可为氧化铟锡、氧化铟锌、掺杂银的氧化铟锡或者掺杂银的氧化铟锌。或者,第一导电膜层 401 的材料包括 Mg 和 Ag 中的至少一种。优选的,第一导电膜层 401 的材料包括 Mg 和 Ag,且 Mg 的质量与 Ag 的质量的比例范围为 1:4~1:20。

25 [113] 在步骤 1042 中,在所述第一导电膜层上形成第二导电膜层,所述第二导电膜层仅设置于第二显示区。

[114] 通过步骤 1042 可得到第五中间结构。图 20 为第五中间结构的结构示意图。其中,第二导电膜层 402 仅设置于第二显示区 B 上。

30 [115] 因此,通过步骤 1041 和步骤 1042 得到的导电层 4 中,导电层 4 位于第一显示区 A 的部分只有第一导电膜层 401,导电层 4 位于第二显示区 B 的部分包括第一导电膜层 401 和第二导电膜层 402。

[116] 其中,第二导电膜层的材料可包括 Mg 和 Ag 中的至少一种。

[117] 在另一个实施例中,如图 21 所示,在所述发光功能膜层上形成导电层的步骤 104 可通过如下步骤 1043 和步骤 1044 完成。

35 [118] 在步骤 1043 中,在位于所述第二显示区的所述发光功能膜层上形成第三导电膜层。

[119] 通过步骤 1043 可得到第六中间结构,图 22 为第六中间结构的结构示意图。如图 22 所示,驱动电路层 2 形成于衬底 1 上,发光功能膜层 3 形成于驱动电路层 2 上,A 为第一显示区,B 为第二显示区。第三导电膜层 403 形成在发光功能膜层 3 上,仅覆盖第二显示区 B。

40 [120] 其中,第三导电膜层 403 的材料可与第二导电膜层 402 的厚度相同,第三导电膜层 403 的材料与第二导电膜层 402 的材料可相同,包括 Mg 和 Ag 中的至少一种。

[121] 在步骤 1044 中,在所述第一显示区的发光功能膜层上及所述第二显示区的第三导电膜层上形成第四导电膜层。

[122] 通过步骤 1044 可得到第七中间结构,图 23 所示第七中间结构的结构示意图。如图 23 所示,第四导电膜层 404 覆盖第一显示区 A 的发光膜层 3 及第二显示区 B 的第三导电膜层 403。

[123] 因此,通过步骤 1043 和步骤 1044 得到的导电层 4 中,导电层 4 位于第一显示区 A 的部分只有第四导电膜层 404,导电层 4 位于第二显示区 B 的部分包括第三导电膜层 403 和第四导电膜层 404。

[124] 第四导电膜层 404 的材料可为氧化铟锡、氧化铟锌、掺杂银的氧化铟锡或者掺杂银的氧化铟锌。或者,第四导电膜层 404 的材料包括 Mg 和 Ag 中的至少一种。优选的,第三导电膜层 403 的材料包括 Mg 和 Ag,且 Mg 的质量与 Ag 的质量的比例范围为 1:4~1:20。第四导电膜层 404 的厚度可与第一导电膜层 401 的厚度相同,第四导电膜层 404 的材料可与第一导电膜层 401 的材料相同。

[125] 本申请实施例提供的制备方法制备得到的显示面板,位于第一显示区的导电层的厚度小于位于第二显示区的导电层的厚度,可使得第一显示区的透光率大于第二显示区的透光率,从而设置于第一显示区下方的感光元件可接收到足够的光线,保证感光元件可正常工作。

[126] 上述的制备方法制备的显示面板与上述实施例提供的显示面板 100 属于同一构思,相关细节参见上述显示面板 100 的实施例,在此不再赘述。

[127] 本申请实施例还提供了一种阵列基板,该阵列基板包括透明 OLED 基板 300,如图 24 所示,所述透明 OLED 基板 300 或透明的第一 OLED 基板包括衬底 1'、形成于所述衬底 1'上的驱动电路层 2'及形成于所述驱动电路层 2'上的发光功能膜层 3'。其中,所述驱动电路层 2'包括多个第一驱动电路单元,所述第一驱动电路单元包括存储电容及第一晶体管,所述存储电容包括第一极板与第二极板。参见图 25 和图 26,所述第一驱动电路单元具有第一导电层 91',所述第一导电层 91'的一部分 912'作为所述第一极板,另一部分 911'作为所述第一晶体管的栅极。

[128] 在透明 OLED 基板 300 中,由于第一导电层的一部分作为所述第一极板,另一部分作为所述第一晶体管的栅极,则第一晶体管的栅极、存储电容的第一极板及二者之间的连接可通过同一工艺步骤完成时,无需在第一晶体管的栅极、存储电容的第一极板形成之后再制备二者之间的连接结构,可简化第一驱动电路单元的制备工艺流程。

[129] 其中,如图 25 和图 26 所示,透明 OLED 基板 300 的驱动电路层 2'具有栅极绝缘层 24'、位于栅极绝缘层 24'上的电容绝缘层 25'、位于电容绝缘层 25'上的层间介质层 26'、位于层间介质层 26'上的平坦化层 27',第一导电层 91'位于栅极绝缘层 24'与电容绝缘层 25'之间。

[130] 第一驱动电路单元可为 2T1C 驱动电路。第一驱动电路单元为 2T1C 驱动电路时,透明 OLED 基板 300 的驱动电路层还可包括电源线、数据线、扫描线及与多个第一驱动电路单元一一对应的阳极层。参见图 25,透明 OLED 基板 300 的所述驱动电路层还具有位于平坦化层 27'上的与第一驱动电路单元一一对应的阳极层 21'及第二导电层 92',所述第二导电层 92'的一部分 921'作为所述存储电容的第二极板,另一部分 922'作为所述电源线;所述第一驱动电路单元还包括第二晶体管,所述第一晶体管的源极与所述第二导电层 92'连接,所述第一晶体管的漏极与对应的阳极层连接,所述第二晶体管的栅极与所述扫描线连接,所述第二晶体管的漏极分别与所述第一导电层连接,所述第二晶体管的源极与所述数据线连接。

[131] 图 25 所示的透明 OLED 基板 300 的驱动电路层 2'除了图中所示的第一导电层 91'、第二导电层 92'、阳极层 23'、栅极绝缘层 24'、电容绝缘层 25'、层间介质层 26'及平坦化层 27',还包括数据线、扫描线、第一晶体管的源极和漏极、第二晶体管的栅极、源极和漏极,但是图 25 中未示出这些结构。

[132] 第一驱动电路单元为 2T1C 驱动电路时,其电路图如图 7 所示,阵列基板所包含的第一 OLED 基板的第一驱动电路单元为 2T1C 时的结构与上文描述的显示面板的第一驱动电路单元为 2T1C 时的结构相同,在此不再赘述。

[133] 所述第一晶体管 T1、所述第二晶体管 T2、所述存储电容 C、所述数据线、所述扫描线及所述阳极层的材料由透明材料制成。优选的,所述透明材料的透明率大于或等于 90%。进一步地,所述透明材料为氧化铟锡、氧化铟锌、掺杂银的氧化铟锡或者掺杂银的氧化铟锌。如此,可使得阵列基板所包含的透明 OLED 基板或第一 OLED 基板的驱动电路层的透光率较高,进而使得透明 OLED 基板或第一 OLED 基板的透光率提高。

[134] 第一驱动电路单元可为 3T1C 驱动电路。第一驱动电路单元为 3T1C 驱动电路时,所述驱动电路层可包括电源线、数据线、第一扫描线、第二扫描线、参考电位线及与多个第一驱动电路单元一一对应的阳极层。如图 26 所示,驱动电路层 2'具有位于平坦化层 27'上的第三导电层 93',所述

第三导电层 93'的一部分 932'作为所述第二极板,另一部分 931'作为对应的阳极层。如此设置,阳极层、存储电容的第二极板及二者之间的连接可通过同一工艺步骤完成时,无需在阳极层、存储电容的第二极板形成之后再制备二者之间的连接结构,可简化第一驱动电路单元的制备工艺流程。

[135] 图 26 所示的透明 OLED 基板或第一 OLED 基板的驱动电路层 2'除了图中所示的第一导电层 91'、第三导电层 93'、栅极绝缘层 24'、电容绝缘层 25'、层间介质层 26'及平坦化层 27',还包括电源线、数据线、第一扫描线、第二扫描线、参考电位线、第一晶体管的源极和漏极、第三晶体管的栅极、源极和漏极、第四晶体管的栅极、源极和漏极,但是图 26 中未示出这些结构。

[136] 第一驱动电路单元为 3T1C 驱动电路时,其电路图如图 9 所示。阵列基板所包含的第一 OLED 基板的第一驱动电路单元为 3T1C 时的结构与上文描述的显示面板的第一驱动电路单元为 3T1C 时的结构相同,在此不再赘述。

[137] 优选的,所述第一晶体管 T1、所述第三晶体管 T3、所述第四晶体管 T4、所述存储电容 C、所述数据线、所述第一扫描线、所述第二扫描线、所述参考电位线及所述阳极层由透明材料制成。优选的,所述透明材料的透明率大于或等于 90%。进一步地,所述透明材料为氧化铟锡、氧化铟锌、掺杂银的氧化铟锡或者掺杂银的氧化铟锌。如此,可使得阵列基板的透明 OLED 基板或第一 OLED 基板的驱动电路层的透光率较高,进而使得透明 OLED 基板或第一 OLED 基板的透光率提高。

[138] 本申请实施例提供的阵列基板包括第一 OLED 基板及第二 OLED 基板,所述第一 OLED 基板为透明 OLED 基板,所述第二 OLED 基板为非透明 OLED 基板;所述第一 OLED 基板与所述第二 OLED 基板共用同一衬底 1,且所述第一 OLED 基板的发光功能膜层与所述第二 OLED 基板的发光功能膜层在同一工艺中形成。

[139] 本申请实施例提供的阵列基板,由于其第一 OLED 基板的第一导电层的一部分作为存储电容的第一极板,另一部分作为第一晶体管的栅极,则第一晶体管的栅极、存储电容的第一极板及二者之间的连接可通过同一步骤完成时,无需在第一晶体管的栅极、存储电容的第一极板形成之后再制备二者之间的连接结构,可简化第一驱动电路单元的制备工艺流程。第一 OLED 基板(即,上述的透明 OLED 基板)和第二 OLED 基板包括:衬底;驱动电路层,所述驱动电路层形成于所述衬底上;发光功能膜层,所述发光功能膜层形成于所述驱动电路层上。

[140] 其中,阵列基板的所述第一 OLED 基板可至少部分被所述第二 OLED 基板包围。

[141] 在一个实施例中,所述第二 OLED 基板的驱动电路层包括多个第二驱动电路单元,所述第二驱动电路单元包括的晶体管的数量大于所述第一驱动电路单元包括的晶体管的数量。可选的,第一驱动电路单元可为 2T1C 驱动电路,(即第一驱动电路单元中包括两个晶体管和一个存储电容),或者第一驱动电路单元可为 3T1C 驱动电路(即第一驱动电路单元中包括三个晶体管和一个存储电容)。第二驱动电路单元例如可为 7T1C 电路(即第二驱动电路单元中包括七个晶体管和一个存储电容)、5T1C 电路(即第二驱动电路单元中包括五个晶体管和一个存储电容)、4T1C 电路(即第二驱动电路单元中包括四个晶体管和一个存储电容)等。如此设置,第一驱动电路单元的结构复杂度小于第二驱动电路单元的结构复杂度,从而第一 OLED 基板的驱动电路层的导电层的面积较小,从而可提高第一 OLED 基板的透光率。

[142] 本申请实施例还提供了一种显示屏,所述显示屏包括上述的阵列基板及封装结构,所述封装结构设置在所述阵列基板上,所述阵列基板的第一 OLED 基板下方可设置感光元件。

[143] 本申请实施例提供的显示屏,由于其第一 OLED 基板的第一导电层的一部分作为存储电容的第一极板,另一部分作为第一晶体管的栅极,则第一晶体管的栅极、存储电容的第一极板及二者之间的连接可通过同一步骤完成时,无需在第一晶体管的栅极、存储电容的第一极板形成之后再制备二者之间的连接结构,可简化第一驱动电路单元的制备工艺流程,进而简化第一 OLED 基板的驱动电路层的制备工艺流程。

[144] 其中,封装层可以是薄膜封装结构,薄膜封装结构可包括有机材料层和无机材料层交替叠加的叠层,其中有机材料层和无机材料层均为透明材料,无机材料层的材料例如可以是 SiO_2 、 SiN_x 以及 Al_2O_3 等,有机材料层的材料例如可以是 PI、PET 等。封装层也可以是玻璃盖板或者是玻璃粉封装结构。

[145] 本申请实施例还提供了一种显示设备,所述显示设备包括设备本体及上述的显示屏。设备本体具有器件区,显示屏覆盖在所述设备本体上。其中,所述器件区位于所述第一 OLED 基板下方,

且所述器件区中设置有透过所述第一 OLED 基板进行光线采集的感光元件。

[146] 其中，所述感光元件可包括摄像头和/或光线感应器。器件区中还可设置除感光元件的其他器件，例如陀螺仪或听筒等器件。

5 [147] 器件区可以是开槽区，显示屏的第一 OLED 基板可对应于开槽区贴合设置，以使得感光元件能够透过该第一 OLED 基板对外部光线进行采集等操作。

10 [148] 由于上述的显示设备中，第一 OLED 基板的第一导电层的一部分作为存储电容的第一极板，另一部分作为第一晶体管的栅极，则第一晶体管的栅极、存储电容的第一极板及二者之间的连接可通过同一步骤完成时，无需在第一晶体管的栅极、存储电容的第一极板形成之后再制备二者之间的连接结构，可简化第一驱动电路单元的制备工艺流程，进而简化第一 OLED 基板的驱动电路层的制备工艺流程。

[149] 上述例如显示设备的电子设备可以为手机、平板、掌上电脑、ipad 等数码设备。

15 [150] 在附图中，为了图示的清晰可能夸大了层和区域的尺寸。而且可以理解，当元件或层被称为在另一元件或层“上”时，它可以直接在其他元件上，或者可以存在中间的层。另外，可以理解，当元件或层被称为在另一元件或层“下”时，它可以直接在其他元件下，或者可以存在一个以上的中间的层或元件。另外，还可以理解，当层或元件被称为在两层或两个元件“之间”时，它可以为两层或两个元件之间唯一的层，或还可以存在一个以上的中间层或元件。通篇相似的参考标记指示相似的元件。

权利要求书

1. 一种显示面板，包括：第一显示区及第二显示区，所述显示面板还包括：
衬底；
驱动电路层，所述驱动电路层形成于所述衬底上；
5 发光功能膜层，所述发光功能膜层形成于所述驱动电路层上；以及
导电层，所述导电层形成于所述发光功能膜层上；其中
所述衬底、所述驱动电路层、所述发光功能层和所述导电层位于所述第一显示区及所述第二显示区内，位于所述第一显示区的导电层的厚度小于位于所述第二显示区的导电层的厚度。
2. 如权利要求 1 所述的显示面板，其中，
10 位于所述第一显示区的导电层的材料为氧化铟锡、氧化铟锌、掺杂银的氧化铟锡或者掺杂银的氧化铟锌；或者，
位于所述第一显示区的导电层的材料包括 Mg 和 Ag 中的至少一种。
3. 如权利要求 1 所述的显示面板，其中
所述导电层为阴极层；
15 所述发光功能膜层包括有机发光材料及位于所述有机发光材料与所述导电层之间的电子注入层，
所述电子注入层的材料包括 Ag，还包括 Mg、K、Li、Cs 中的至少一种；并且
所述电子注入层中 Ag 的质量与所述电子注入层的总质量的比例范围为 1:5~1:21。
4. 如权利要求 1 所述的显示面板，其中，位于所述第一显示区的导电层的厚度与位于第二显示区的导电层的厚度的比例范围为 0.25:1~0.85:1；并且
20 位于所述第一显示区的导电层的厚度范围为 5~10nm，位于第二显示区的导电层的厚度范围为 12~20nm。
5. 如权利要求 1 所述的显示面板，其中，所述衬底包括第一衬底及第二衬底，所述第一衬底位于第一显示区，第二衬底位于第二显示区，所述第一衬底的透光率大于第二衬底的透光率。
6. 如权利要求 5 所述的显示面板，其中，
25 所述第二衬底为多层有机材料层和多层无机材料层交叠的叠层；所述第一衬底至少包括透明材料层，所述第一衬底的厚度与所述第二衬底的厚度相同。
7. 如权利要求 6 所述的显示面板，其中，
所述第一衬底还包括有机材料层与无机材料层交叠的叠层，所述第一衬底的叠层与所述第二衬底的叠层共用一部分膜层材料。
8. 如权利要求 7 所述的显示面板，其中，
30 所述第一衬底的叠层包括第一有机层和位于所述第一有机层上的第一无机层，所述第二衬底的叠层包括由下至上依次交叠的第二有机层、第二无机层、第三有机层和第三无机层，所述第一有机层与部分所述第三有机层共用同一膜层材料，所述第一无机层与所述第三无机层共用同一膜层材料，
35 所述第一有机层的厚度小于所述第三有机层的厚度，所述第一无机层的厚度等于所述第三无机层的厚度；
所述第一衬底的透明材料层设置在所述第一衬底的叠层的下方，且所述第一衬底的透明材料层的下端面与所述第二衬底的下端面齐平。
9. 如权利要求 5 所述的显示面板，其中，
所述第一衬底的透明材料层的透光率大于 90%；
40 所述第一衬底的透明材料层的材料包括 PET、PC 中的至少一种；以及
所述第二衬底的透光率在 30%-60% 以内。
10. 如权利要求 5 所述的显示面板，其中，第一衬底的下方、第二衬底的下方、所述第一衬底的透明材料层的侧面与所述第二衬底之间和/或所述第一衬底的透明材料层的上端与所述第一衬底的叠层之间设置有保护层。
11. 如权利要求 1 所述的显示面板，其中，位于所述第一显示区的驱动电路层包括阳极层；或者
45 者
位于所述第一显示区的驱动电路层包括阳极层及设置在所述阳极层下的透明有机材料膜层；或者
者
位于所述第一显示区的驱动电路层包括阳极层及设置在所述阳极层下的多层绝缘层。
12. 如权利要求 11 所述的显示面板，其中
50 位于所述第二显示区的驱动电路层包括多层绝缘层，所述透明有机材料膜层的厚度与所述第二显示区的多层绝缘层的总厚度相同。
13. 如权利要求 1 所述的显示面板，其中，所述第一显示区与所述第二显示区为 AMOLED 显示

区;

位于所述第一显示区的驱动电路层包括多个第一驱动电路单元, 所述第一驱动电路单元包括晶体管及存储电容; 位于所述第二显示区的驱动电路层包括多个第二驱动电路单元, 所述第二驱动电路单元包括存储电容及晶体管, 所述第一驱动电路单元的晶体管的数量小于所述第二驱动电路单元的晶体管的数量。

14. 如权利要求 13 所述的显示面板, 其中

所述第一驱动电路单元的晶体管包括第一晶体管, 所述第一驱动电路单元的存储电容包括第一极板与第二极板; 位于所述第一显示区的驱动电路层具有第一导电层, 所述第一导电层的一部分作为所述第一极板, 另一部分作为所述第一晶体管的栅极;

位于所述第一显示区的驱动电路层还包括电源线、数据线、扫描线及与多个第一驱动电路单元一一对应的阳极层, 位于所述第一显示区的驱动电路层还具有第二导电层, 所述第二导电层的一部分作为所述第二极板, 另一部分作为所述电源线; 所述第一驱动电路单元的晶体管还包括第二晶体管, 所述第一晶体管的源极与所述第二导电层连接, 所述第一晶体管的漏极与对应的阳极层连接, 所述第二晶体管的栅极与所述扫描线连接, 所述第二晶体管的漏极分别与所述第一导电层连接, 所述第二晶体管的源极与所述数据线连接;

所述第一晶体管、所述第二晶体管、所述存储电容、所述数据线、所述扫描线及所述阳极层的材料由透明材料制成。

15. 如权利要求 13 所述的显示面板, 其中

位于所述第一显示区的驱动电路层包括电源线、数据线、第一扫描线、第二扫描线、参考电位线及与多个第一驱动电路单元一一对应的阳极层, 所述第一驱动电路单元的晶体管包括第一晶体管, 所述第一驱动电路单元的存储电容包括第一极板与第二极板, 位于第一显示区的驱动电路层包括第一导电层和第三导电层, 所述第一导电层的一部分作为所述第一极板, 另一部分作为所述第一晶体管的栅极, 所述第三导电层的一部分作为所述第二极板, 另一部分作为对应的阳极层; 所述第一驱动电路单元的晶体管还包括第三晶体管和第四晶体管, 所述第三晶体管的源极与所述数据线连接, 所述第三晶体管的栅极与所述第一扫描线连接, 所述第三晶体管的漏极与所述第一导电层连接, 所述第一晶体管的漏极与所述电源线连接, 所述第一晶体管的源极与所述第三导电层连接, 所述第四晶体管的栅极与所述第二扫描线连接, 所述第四晶体管的源极与所述参考电位线连接, 所述第四晶体管的漏极与所述第三导电层连接;

所述第一晶体管、所述第三晶体管、所述第四晶体管、所述存储电容、所述数据线、所述第一扫描线、所述第二扫描线、所述参考电位线及所述阳极层由透明材料制成。

16. 一种显示装置, 包括:

设备本体, 具有器件区;

如权利要求 1 所述的显示面板, 覆盖在所述设备本体上;

其中, 所述器件区位于所述第一显示区下方, 且所述器件区中设置有透过所述第一显示区进行光线采集的感光元件。

17. 一种显示面板的制备方法, 所述显示面板具有第一显示区及第二显示区, 所述制备方法包括:

形成衬底;

在所述衬底上形成驱动电路层;

在所述驱动电路层上形成发光功能膜层;

在所述发光功能膜层上形成导电层, 位于所述第一显示区的导电层的厚度小于位于所述第二显示区的导电层的厚度。

18. 根据权利要求 17 所述的制备方法, 其中, 在所述发光功能膜层上形成导电层包括:

在所述发光功能膜层上形成第一导电膜层, 所述第一导电膜层覆盖所述第一显示区及所述第二显示区; 在所述第一导电膜层上形成第二导电膜层, 所述第二导电膜层仅设置于第二显示区; 或者, 在位于所述第二显示区的所述发光功能膜层上形成第三导电膜层; 在所述第一显示区的发光功能膜层上及所述第二显示区的第三导电膜层上形成第四导电膜层。

19. 根据权利要求 17 所述的制备方法, 其中, 所述形成衬底包括:

形成衬底层;

在所述衬底层与所述第一显示区对应的位置处形成凹槽;

在所述凹槽内形成透明材料层。

20. 根据权利要求 19 所述的制备方法, 其中

所述形成衬底层包括: 形成有机材料层与无机材料层交叠的叠层;

所述在所述凹槽内形成透明材料层之前，还包括：在所述凹槽的内表面及所述衬底层的下方形成保护层；

在所述凹槽内形成透明材料层之后，还包括：在所述透明材料层及所述衬底层的下方形成保护层。

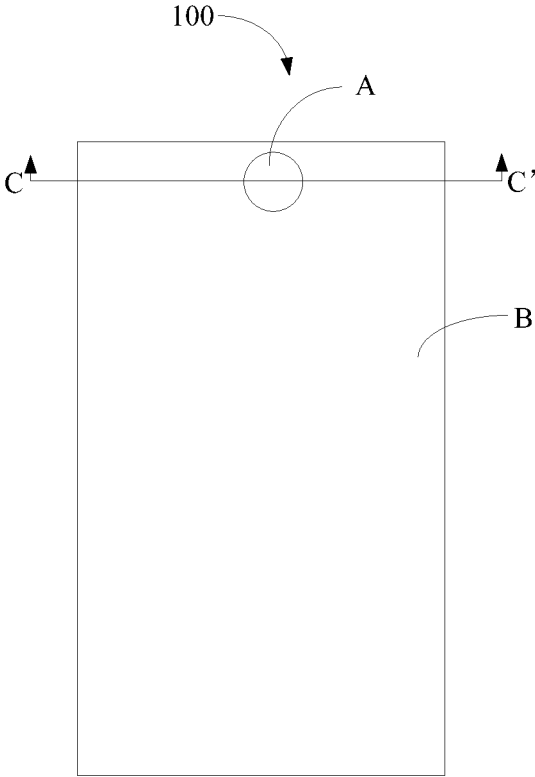


图 1

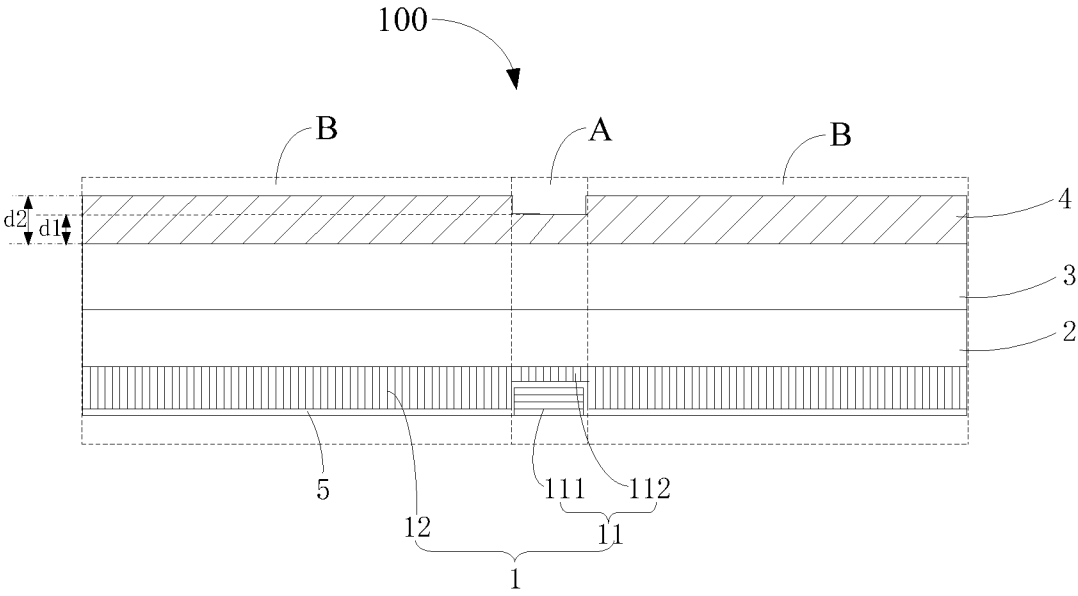


图 2

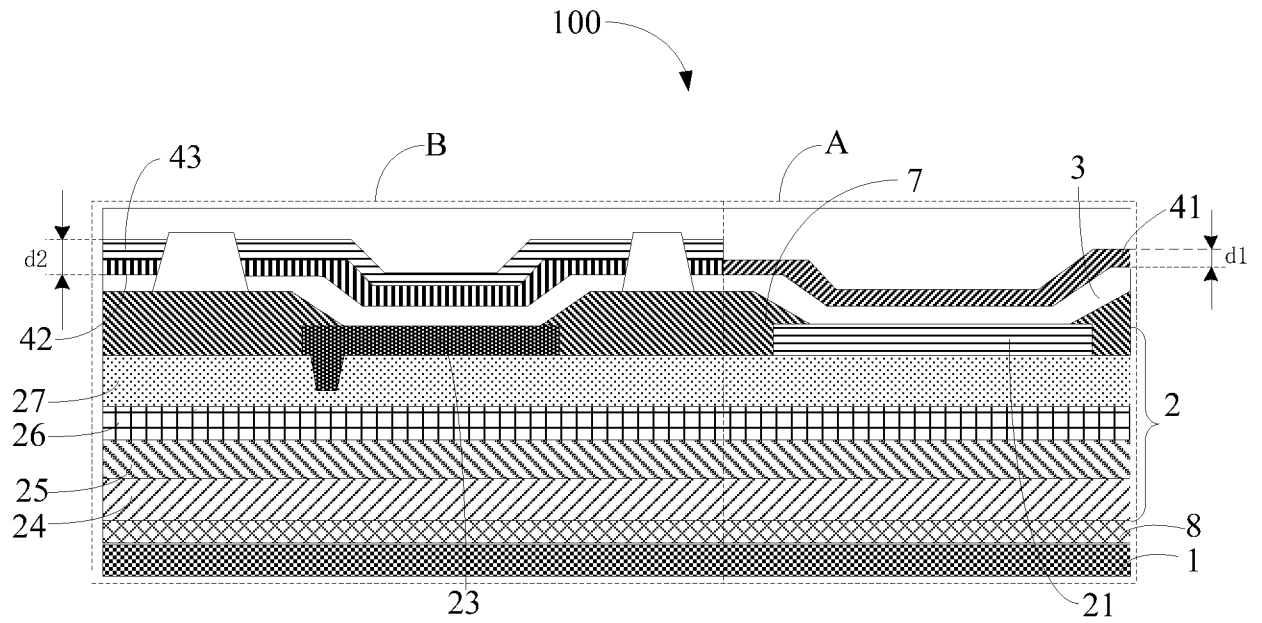


图 3

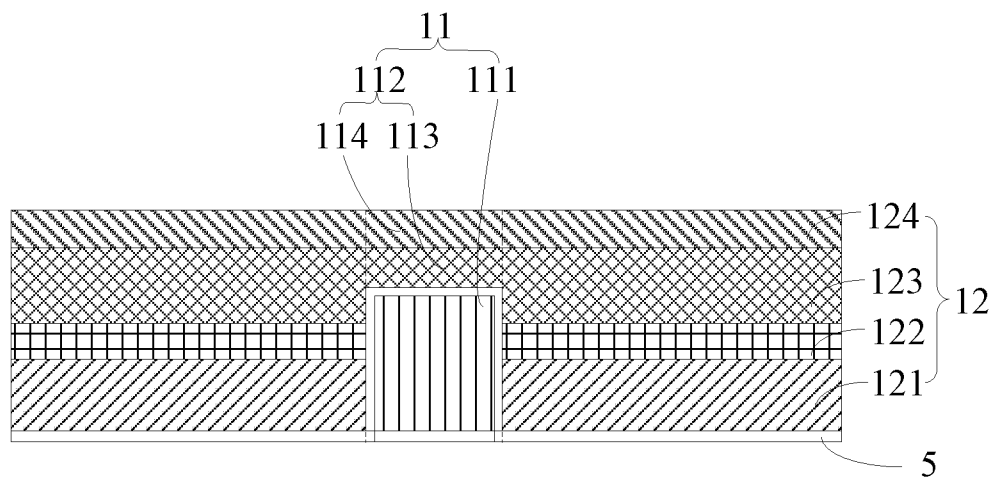


图 4

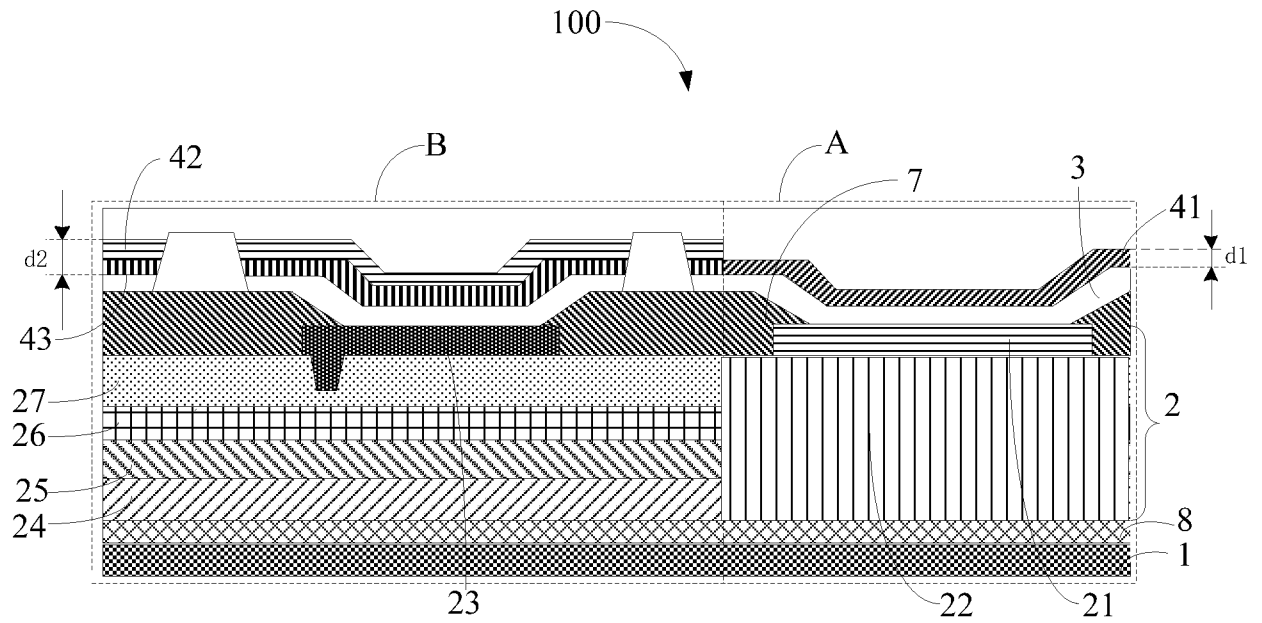


图 5

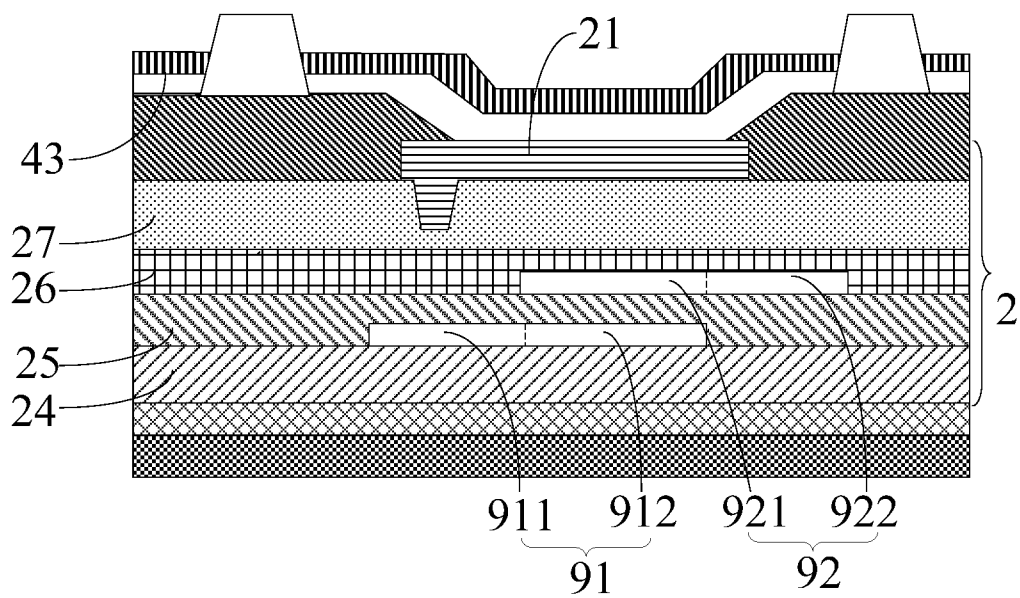


图 6

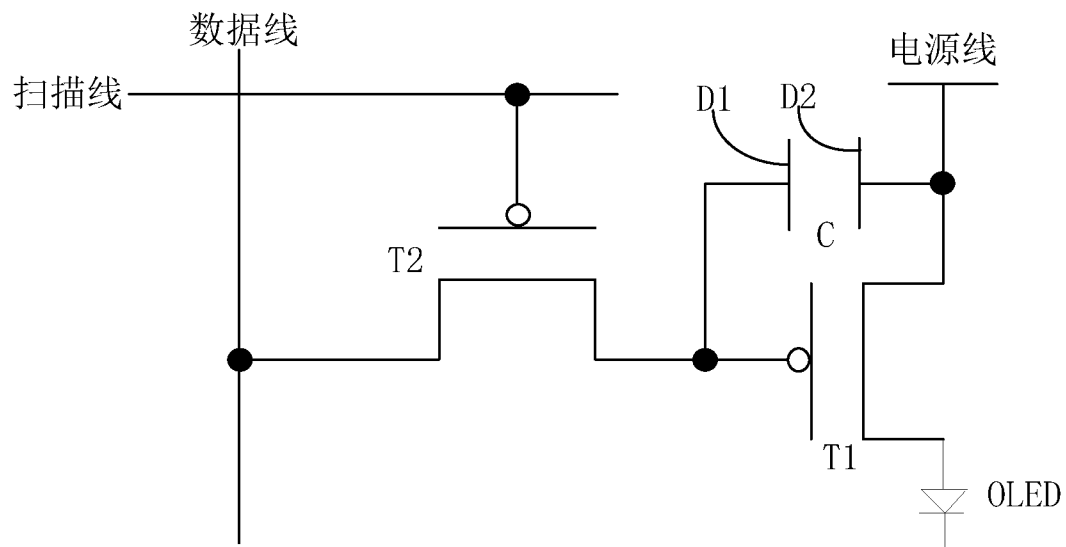


图 7

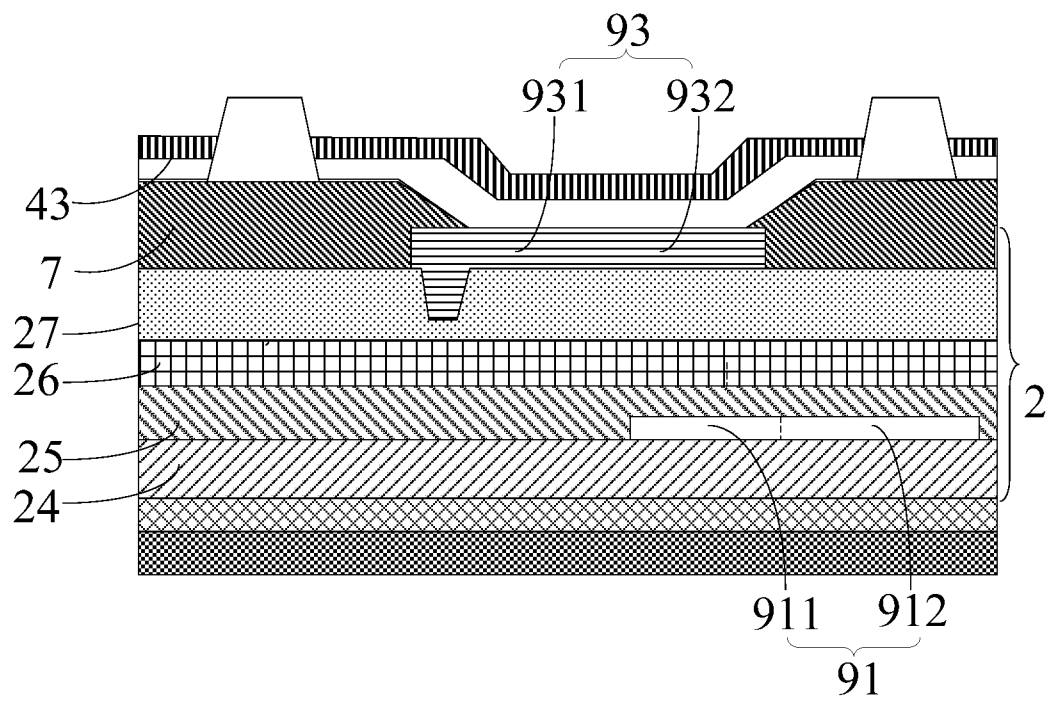


图 8

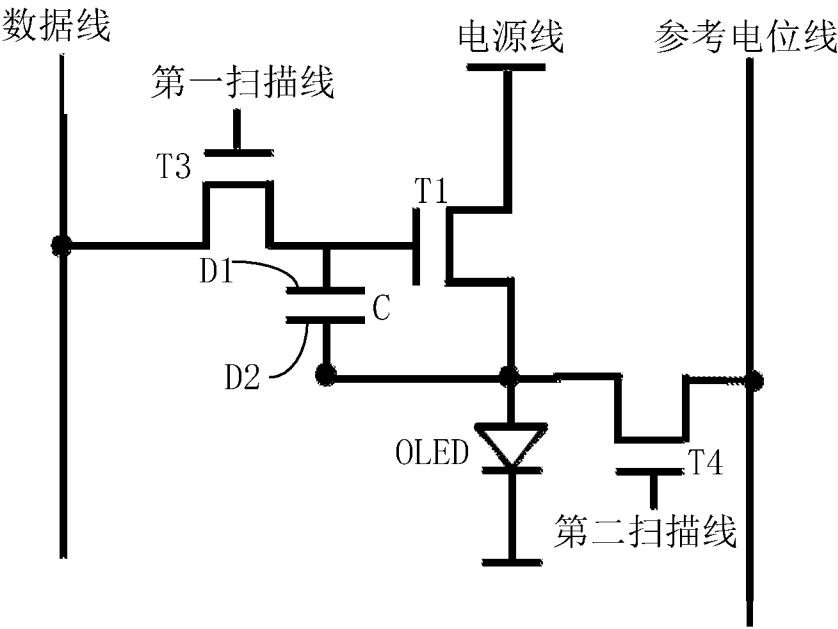


图 9

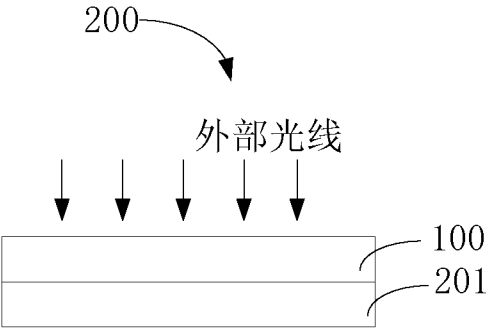


图 10

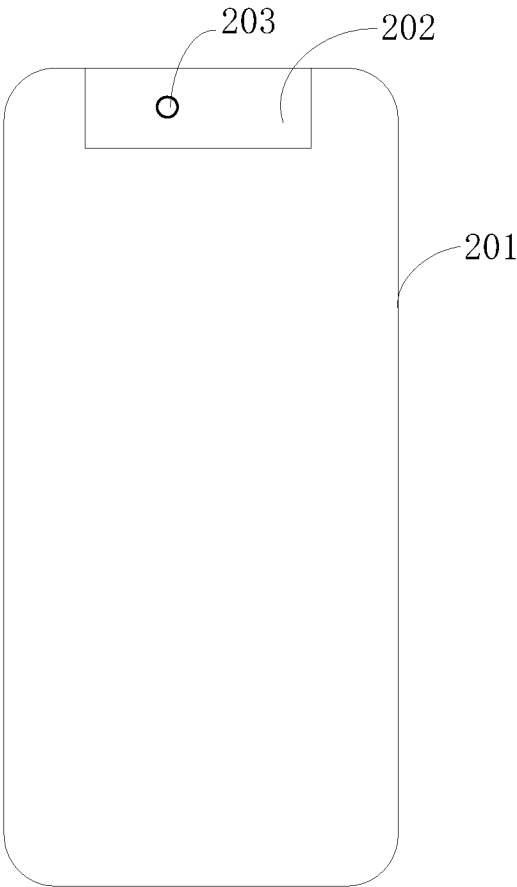


图 11

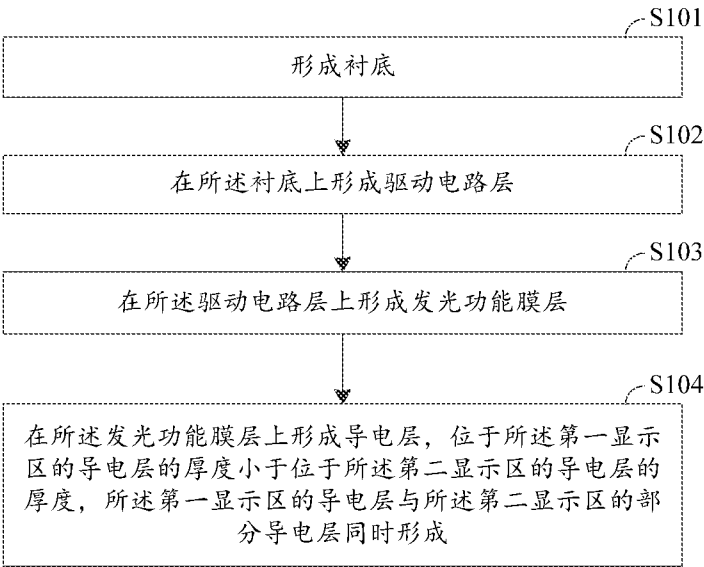


图 12

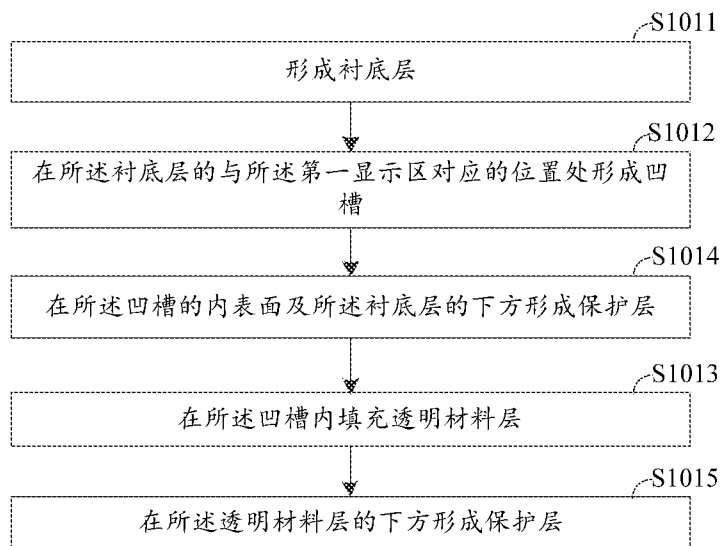


图 13

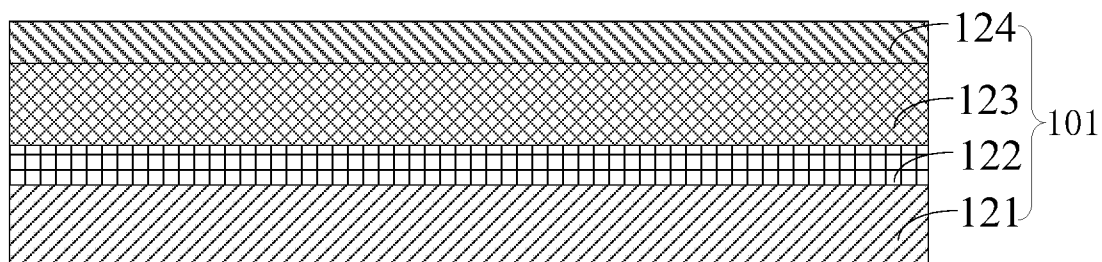


图 14

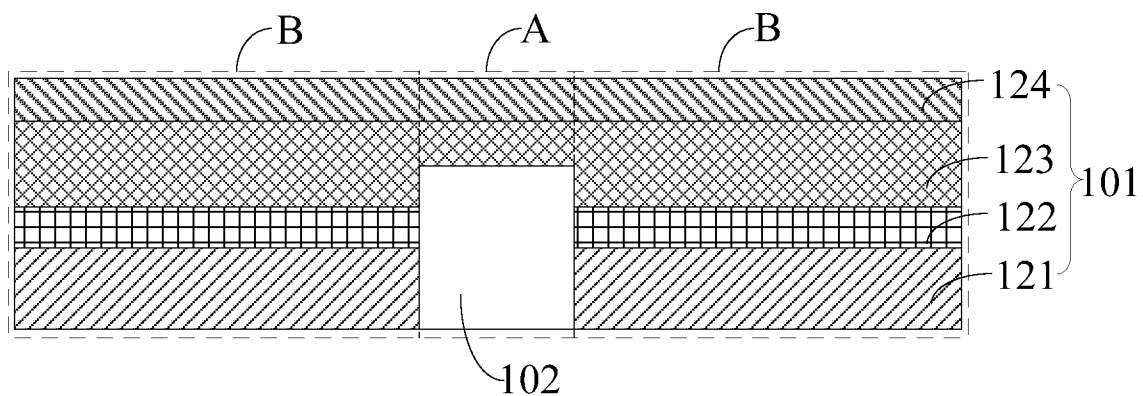


图 15

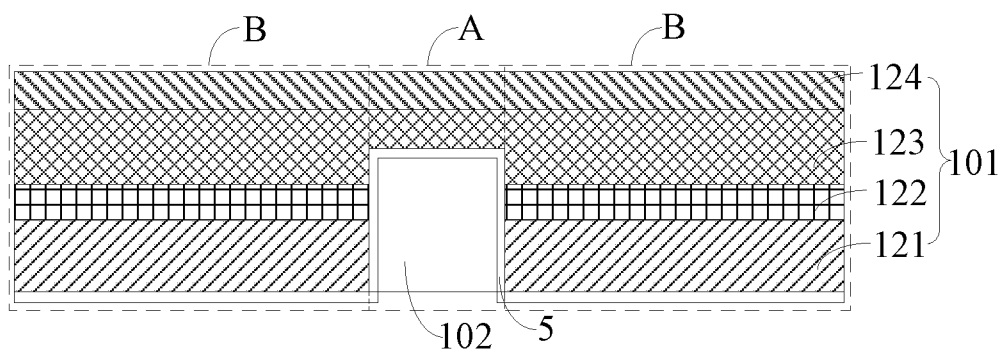


图 16

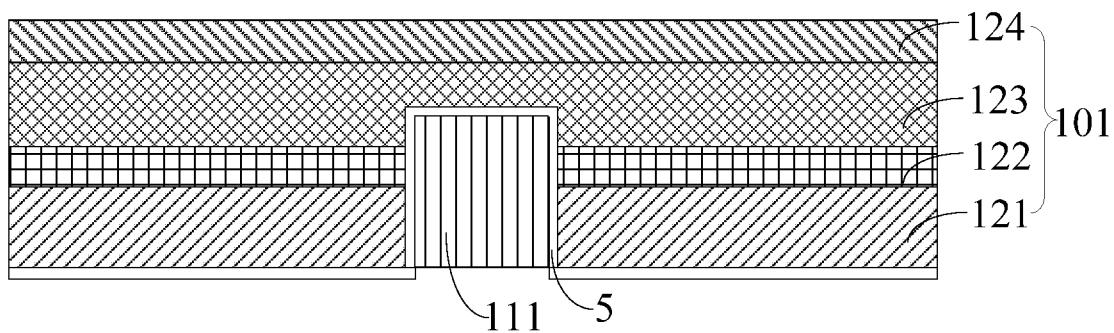


图 17

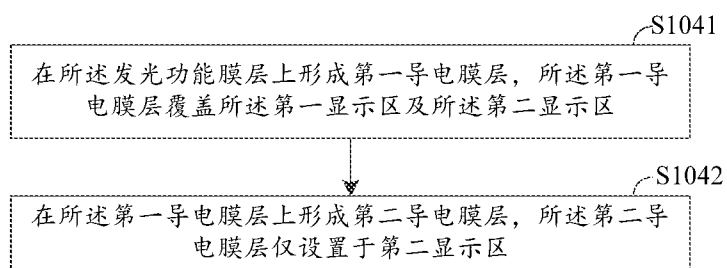


图 18

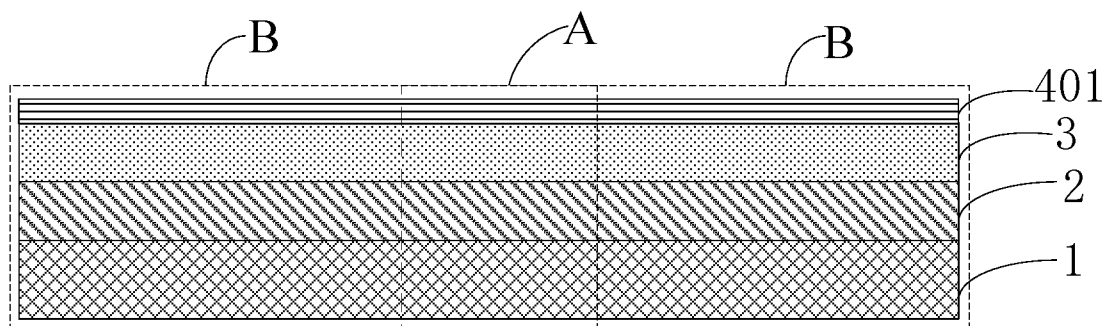


图 19

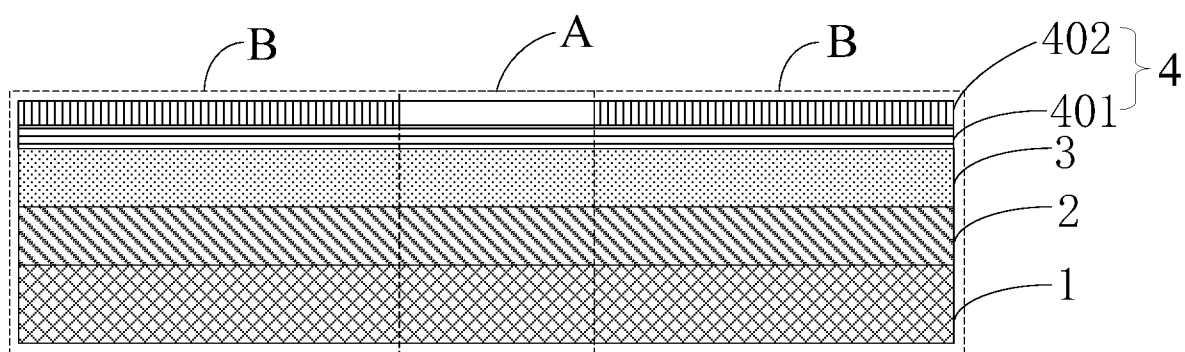


图 20

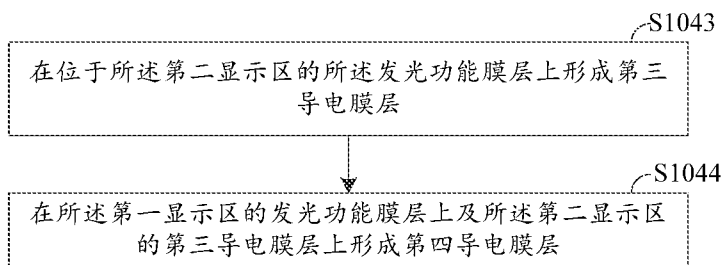


图 21

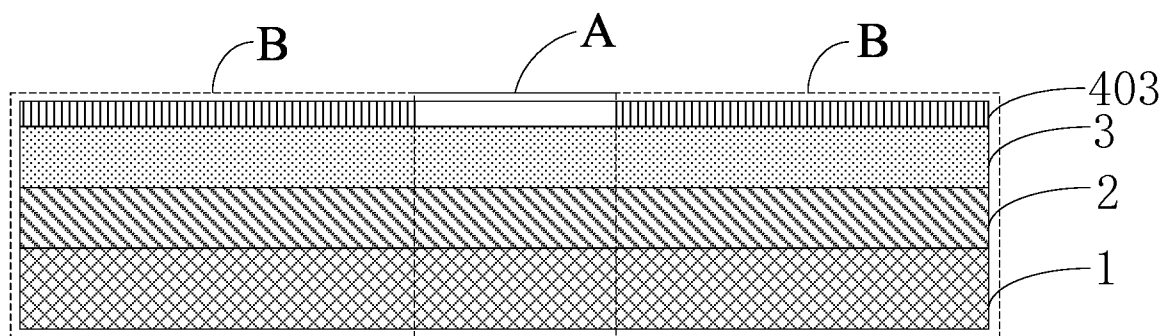


图 22

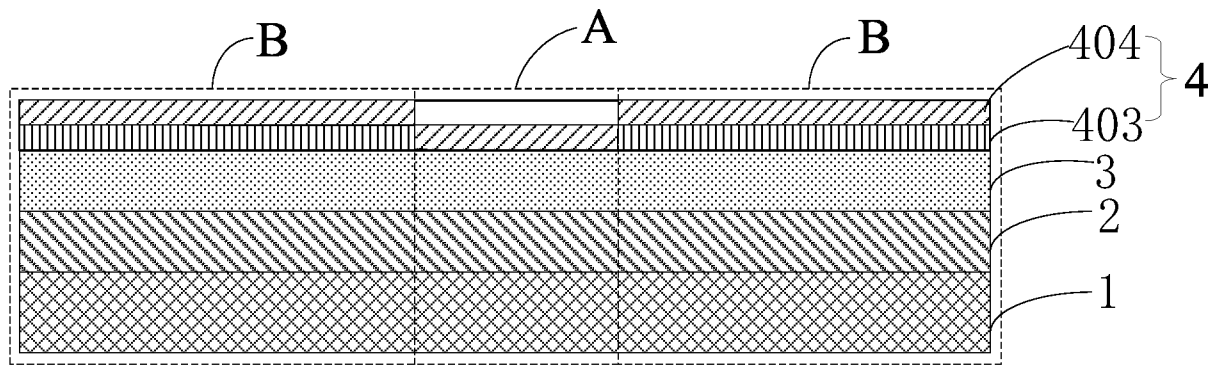


图 23

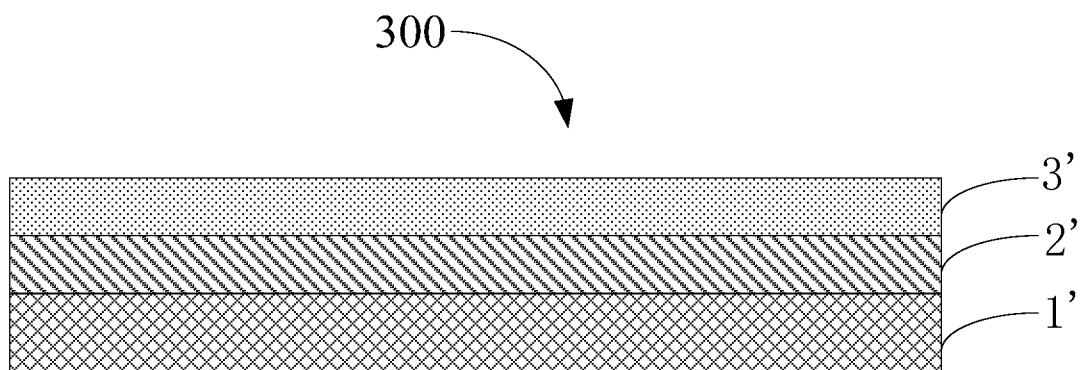


图 24

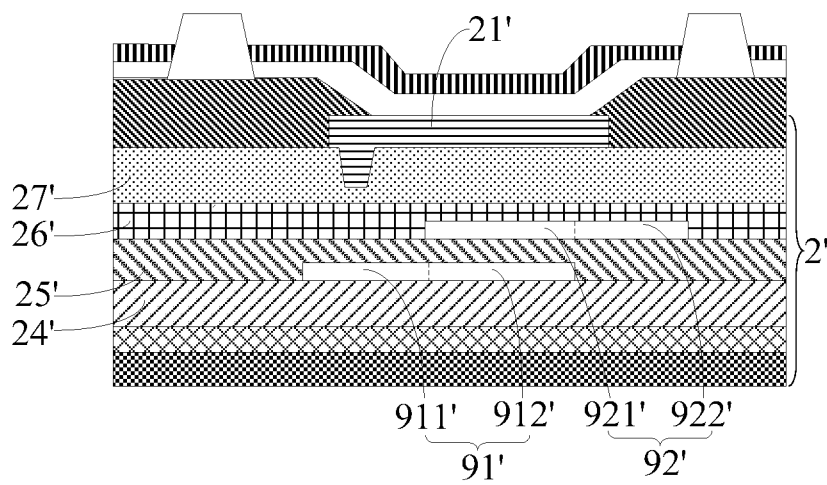


图 25

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/098813

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/32(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

DWPI; SIPOABS; CNABS; CNKI; IEEE: 显示, 面板, 发光, 衬底, 基板, 驱动, 电路, display, panel, light, emitting, substrate, wafer, drive, circuit

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 201402347 Y (CPTF VISUAL DISPLAY (FUZHOU) LTD. et al.) 10 February 2010 (2010-02-10) description, page 3, paragraph 2 to page 5, paragraph 2, and figures 1-3	1-20
A	JP 2004333904 A (MATSUSHITA ELECTRIC IND. CO., LTD.) 25 November 2004 (2004-11-25) entire document	1-20
A	JP 2005182152 A (FUJITSU COMPONENT LTD.) 07 July 2005 (2005-07-07) entire document	1-20
A	JP 2004335123 A (PIONEER TOHOKU CORP.) 25 November 2004 (2004-11-25) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

22 October 2019

Date of mailing of the international search report

06 November 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/098813

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	201402347	Y	10 February 2010	None			
JP	2004333904	A	25 November 2004	JP	4419429	B2	24 February 2010
JP	2005182152	A	07 July 2005	None			
JP	2004335123	A	25 November 2004	JP	4259911	B2	30 April 2009

国际检索报告

国际申请号

PCT/CN2019/098813

A. 主题的分类 H01L 27/32 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																	
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) DWPI; SIPOABS; CNABS; CNKI; IEEE: 显示, 面板, 发光, 衬底, 基板, 驱动, 电路, display, panel, light, emitting, substrate, wafer, drive, circuit																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 201402347 Y (福州华映视讯有限公司 等) 2010年 2月 10日 (2010 - 02 - 10) 说明书第3页第2段至第5页第2段, 附图1-3</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>JP 2004333904 A (MATSUSHITA ELECTRIC IND CO LTD) 2004年 11月 25日 (2004 - 11 - 25) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>JP 2005182152 A (FUJITSU COMPONENT LTD) 2005年 7月 7日 (2005 - 07 - 07) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>JP 2004335123 A (PIONEER TOHOKU CORP) 2004年 11月 25日 (2004 - 11 - 25) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 201402347 Y (福州华映视讯有限公司 等) 2010年 2月 10日 (2010 - 02 - 10) 说明书第3页第2段至第5页第2段, 附图1-3	1-20	A	JP 2004333904 A (MATSUSHITA ELECTRIC IND CO LTD) 2004年 11月 25日 (2004 - 11 - 25) 全文	1-20	A	JP 2005182152 A (FUJITSU COMPONENT LTD) 2005年 7月 7日 (2005 - 07 - 07) 全文	1-20	A	JP 2004335123 A (PIONEER TOHOKU CORP) 2004年 11月 25日 (2004 - 11 - 25) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
X	CN 201402347 Y (福州华映视讯有限公司 等) 2010年 2月 10日 (2010 - 02 - 10) 说明书第3页第2段至第5页第2段, 附图1-3	1-20															
A	JP 2004333904 A (MATSUSHITA ELECTRIC IND CO LTD) 2004年 11月 25日 (2004 - 11 - 25) 全文	1-20															
A	JP 2005182152 A (FUJITSU COMPONENT LTD) 2005年 7月 7日 (2005 - 07 - 07) 全文	1-20															
A	JP 2004335123 A (PIONEER TOHOKU CORP) 2004年 11月 25日 (2004 - 11 - 25) 全文	1-20															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																	
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																	
国际检索实际完成的日期 2019年 10月 22日		国际检索报告邮寄日期 2019年 11月 6日															
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 白若鸽 电话号码 +62412104															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/098813

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	201402347	Y	2010年 2月 10日	无	
JP	2004333904	A	2004年 11月 25日	JP 4419429 B2	2010年 2月 24日
JP	2005182152	A	2005年 7月 7日	无	
JP	2004335123	A	2004年 11月 25日	JP 4259911 B2	2009年 4月 30日