I328970

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 95145590

※ 申請日期： 95.12.7 ※IPC 分類： H04N 7/26 (2006.01)

一、發明名稱：(中文/英文)

二階影像聯合壓縮編碼及解碼系統

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

凌陽科技股份有限公司

代表人：(中文/英文) 黃洲杰

住居所或營業所地址：(中文/英文)

新竹科學工業園區創新一路 19 號

國　籍：(中文/英文) 中華民國

三、發明人：(共 2 人)

姓　名：(中文/英文)

1. 楊明達
2. 何文政

國　籍：(中文/英文) 1.2.中華民國

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為：　年　月　日。

☐ 申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號　順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於數位影像編碼及解碼的技術，尤指一種二階影像聯合壓縮編碼及解碼系統。

【先前技術】

在過去最為人所了解的二元影像(bi-level image)壓縮規範，大都是G3和G4傳真機的壓縮標準。在辦公室自動化的強烈需求下，傳真機已成為辦公室內事務機器的新寵。然而由於目前使用傳真機的限制，也暴露出其本身的問題：

(1) 終端機解析度的不一致性。目前一般電腦終端機由於解析度的限制致使傳真文件無法整個納入營幕中顯示。

(2) 不具立即瀏覽影像資料的漸進式功能。亦即必須等到整張文件影像由傳真機器輸出後方可讀得影像內容。

(3) 輸入具有灰度值的影像時，其輸出影像品質極差。原因是由於傳真機先將輸入為灰度影像之文件利用二分取值獲得二元化影像後再加以處理，故原來影像中的灰暗程度對比資料將被破壞，造成輸出影像品質不佳。

因此，二元影像壓縮方法，須能解決上述之缺點，始能算是完整。

二階影像聯合壓縮(Joint Bi-level Image Group，JBIG)係類似於靜態影像壓縮。但二階影像聯合壓縮(JBIG)和靜態影像壓縮不同之處在於二階影像聯合壓縮(JBIG)所採用

的是無失真壓縮，可將壓縮後之二元影像(bi-level image)完整的還原回來。

整個JBIG的運作模式是先傳送該影像較低解析度的版本(version)，然後再根據主客觀環境需要傳送額外的影像壓縮資料，以加強原先較模糊影像的品質，而逐漸達到原始影像的回復，此即JBIG漸近式傳送之功能，JBIG壓縮方法具有以下幾個特性：

(1) 適應性（adaptive）編碼

(2) 無失真壓縮

(3) 漸進式能力

(4) 能處理多階影像（Multi-level Image）

JBIG的編碼方法是採用適應性算術編碼(adaptive arithmetic coding)，因此能達到適應性編碼的效果。同時，JBIG將可多階影像，視為多層次二元影像，然後再將每一層次之二元影像壓縮儲存或傳送，因此JBIG又能處理多階影像。另外，JBIG也考慮了半色調（Halftone）影像的壓縮編碼方法。

圖1係一習知二階影像聯合壓縮編碼系統100之示意圖，該JBIG編碼系統接收一像素及與該像素對應之上下文(context)，經適應性算術編碼(adaptive arithmetic coding)後產生壓縮資料(SCD)。

圖2係與該像素對應之上下文之示意圖。圖3係與該像素對應之另一上下文之示意圖。如圖2及圖3所示，圖中標示「？」表示要被編碼的像素，其不為該上下文的一部份。

圖中標示「A」表示要一適應性(adaptive)像素，其為該上下文的一部份。

圖4係JBIG編碼之流程圖，其首先呼叫INITENC，以對編碼進行初始化動作(步驟S410)。再讀入像素(PIX)、上下文(CX)、TPVALUE、及DPVALUE(步驟S420)。於步驟S430中，判斷TPVALUE是否不為2或DPVALUE是否不為2，若均不為2，則執行步驟S450，否則，呼叫ENCODE進行編碼(步驟S440)。於步驟S450中，判斷是否完成一條影像編碼，若是，則呼叫FLUSH(步驟S460)，否則重回步驟S420。

圖5係該INITENC之流程圖。圖6係該ENCODE之流程圖。

圖7係一習知二階影像聯合壓縮(JBIG)解碼系統200之示意圖，該JBIG解碼系統接收一壓縮資料(SCD)及與該像素對應之上下文(context)，經適應性算術解碼(adaptive arithmetic decoding)後產生一像素。

圖8係JBIG解碼之流程圖，其首先呼叫INITDEC，以對解碼進行初始化動作(步驟S1310)。再讀入壓縮資料(SCD)、上下文(CX)、TPVALUE、及DPVALUE(步驟S1320)。於步驟S1330中，判斷TPVALUE是否不為2，若不為2，則將PIX設定為TPVALUE(步驟S1340)，若為2，執行步驟S1350。於步驟S1350中，再判斷DPVALUE是否不為2，若不為2，則將PIX設定為DPVALUE(步驟S1360)，若為2，執行步驟S1370。

於步驟S1370中，呼叫DECODE進行解碼。於步驟S1380中，判斷是否完成一條影像編碼，若是，則重回步驟S1310，若否，則重回步驟S1320。

圖9係該INITDEC之流程圖。圖10係該DECODE之流程圖。

由上述圖示可知，JBIG編碼器及解碼器主要是利用適應性算術編碼方法做壓縮及解壓縮。適應性算術編碼方法與習知的霍夫曼(Huffman)、改進型霍夫曼(modified Huffman, MH)、改進型雷德(modified READ, MR)，雙重改進型雷德 (modified modified READ, MMR)方法比起來，雖然能提供較好的壓縮效果，但是利用適應性算數編碼解碼所需要的的運算時間，也比之前的演算法所需要的時間為多。

針對上述適應性算數編碼解碼需要大量的運算時間之問題，美國專利公告第6870491中提供一個快速轉換的方式，其係對算術編碼壓縮後的資料解壓縮。該專利對壓縮資料進行一系列循序及平行計算的組合，以降低解壓縮所須花費的時間，並利用平行處理的方式縮短了解壓縮所需要的時間。然而在此專利中所揭露的循序及平行計算組合，只是整個算術解碼中過程中的一部份，因此所能縮短的時間亦是有限的，另外，此專利僅著力於解壓縮的過程，對於壓縮過程並未描述。因此可知，前述JBIG編碼器及解碼器的硬體結構仍存有諸多之缺失而有予以改進之必要。

【發明內容】

本發明之目的係在提供一種二階影像聯合壓縮編碼系統，俾提供算術編碼與解碼一系列完整的循序及平行計算的組合，以降低JBIG算術編碼器與算術解碼器電路複雜性，並使JBIG編碼器及解碼器處理的速度加快。

本發明係提出一種二階影像聯合壓縮編碼系統，其包括一第一接收裝置、一第一查表裝置、一第二查表裝置、一編碼裝置、及一輸出裝置。其中，該第一接收裝置用以接收一資料流，該資料流包含至少一像素及與該像素對應之上下文(context)，該第一查表裝置耦合至該第一接收裝置，並依據該上下文，經由查表而獲得一狀態(state，ST)及一較有可能符號(more probable symbol，MPS)；該第二查表裝置耦合至該第一查表裝置，依據該狀態(ST)，經由查表而獲得一較少可能符號大小(LPS size，LSZ)、一較少可能符號大小(LPS size，LSZ)、一下一較少可能符號(next less probable symbol, NPLS)、一下一較有可能符號(next more probable symbol，NMPS)、及一切換(switch)；該編碼裝置耦合至該第一接收裝置及該第二查表裝置，以依據該至少一像素、該較少可能符號大小(LSZ)、該下一較少可能符號大小(NPLS)、該下一較有可能符號(NMPS)及該切換(switch)，而對該至少一像素進行數學(arithmetic)編碼，俾產生與該至少一像素對應之壓縮資料，並設定一參數A及一參數C，其中該參數A代表一位於0與1的區間，該參數C代表該區間底部(bottom)；該輸出裝置耦合至該編碼裝置，係

用以正規化該參數A及該參數C，並輸出該與該至少一像素對應之壓縮資料。

本發明係提出一種二階影像聯合壓縮解碼系統，其包括一第二接收裝置、一第三查表裝置、一第四查表裝置、一解碼裝置、及一正規化裝置。其中，該第二接收裝置用以接收一壓縮資料流，該壓縮資料流包含至少一影像壓縮資料及與該至少一影像壓縮資料對應之上下文；該第三查表裝置耦合至該第二接收裝置，並依據該上下文，經由查表而獲得一狀態及一較有可能符號；該第四查表裝置耦合至該第三查表裝置，依據該狀態(ST)，經由查表而獲得一較少可能符號大小、一較少可能符號大小、一下一較少可能符號、一下一較有可能符號、及一切換；該解碼裝置耦合至該第二接收裝置及該第四查表裝置，以依據該至少一影像壓縮資料、該較少可能符號大小、該下一較少可能符號大小、該下一較有可能符號及該切換，而對該至少一影像壓縮資料進行數學(arithmetic)解碼，俾產生與該至少一影像壓縮資料對應之像素，並設定一參數A及一參數C，其中該參數A代表一位於0與1的區間，該參數C代表該區間之底部；該正規化裝置耦合至該解碼裝置，係用以正規化該參數A及該參數C，並輸出該與該至少一影像壓縮資料之像素。

【實施方式】

圖11係本發明之JBIG編碼系統1800之方塊圖，其包括一第一接收裝置1820、一第一查表裝置1830、一第二查表裝置1840、一編碼裝置1850、一輸出裝置1860、一第一靜態記憶體1810、一第一唯讀記憶體1870、及一清除裝置1880。

該第一靜態記憶體1810用以儲存一影像資料流1811及一表格1813。圖12係該表格1813之示意圖，該表格1813具有多數個狀態(ST)欄位18131及較有可能符號(MPS)欄位18133，其中，該狀態(ST)欄位18131係7位元，該較有可能符號(MPS)欄位18133係1位元。

該第一接收裝置1820耦合至該第一靜態記憶體1810，用以接收該資料流1811，該資料流1811包含至少一像素(PIX)及與該像素對應之上下文(context，CX)。

該第一查表裝置1830耦合至該第一靜態記憶體1810及該第一接收裝置1820，依據該上下文及該表格1813，經由查表而獲得該狀態及該較有可能符號。由圖2及圖3可知，該上下文為10個像素，亦即該表格1813具有2^{10}個狀態欄位18131及2^{10}個較有可能符號欄位18133。該第一查表裝置1830藉由該上下文即可查到對應之狀態(ST) 18131及較有可能符號(MPS)18133。

該第一唯讀記憶體1870用以儲存一機率估測表格(probability estimation table，PET)1871。圖13係該機率估測表格1871之示意圖。其中，該機率估測表格1871具有多數個較少可能符號大小(LSZ)欄位18711、下一較少可能符

號(NPLS)欄位18713、下一較有可能符號(NMPS)欄位18715、及切換(switch)欄位18717。

該第二查表裝置1840耦合至該第一查表裝置1830及該第一唯讀記憶體1870，依據該狀態，經由查表而獲得一較少可能符號大小、一下一較少可能符號、一下一較有可能符號及一切換。

於本實施例中，該機率估測表格(PET)1871係儲存於該第一唯讀記憶體1870中，於其他實施例，該機率估測表格1871亦可儲存於該第一靜態記憶體1810中。

該編碼裝置1850耦合至該第一接收裝置1820及該第二查表裝置1840，以依據該至少一像素、該較少可能符號大小、該下一較少可能符號大小、該下一較有可能符號及該切換，而對該至少一像素進行數學編碼，俾產生與該至少一像素對應之壓縮資料，並設定一參數A及一參數C，其中該參數A代表一位於0與1的區間，該參數C代表該區間之底部。

該輸出裝置1860耦合至該編碼裝置1850，係用以正規化該參數A及該參數C，並輸出該與該至少一像素(PIX)對應之壓縮資料(SCD)。該清除裝置1880耦合至該輸出裝置1860，以設定該參數C。

圖14係本發明之JBIG編碼系統1800之運作示意圖。如圖14所示，本發明之JBIG編碼系統1800之硬體在執行JBIG編碼時係使用管線式(pipeline)運作以加速編碼速度。其中，階段一係對應第一接收裝置1820之執行動作、階段二

係對應第一查表裝置1830之執行動作、階段三係對應第二查表裝置1840之執行動作、階段四係對應編碼裝置1850之執行動作及階段五係對應輸出裝置1860之執行動作。

圖15係本發明之編碼裝置1850之方塊圖。該編碼裝置1850包含一第一比較邏輯2110及一第一設定邏輯2120。該第一設定邏輯2120依據該第一比較邏輯2110之比較結果，以設定該參數A、該參數C及一位元計數器，並更新該表格的狀態欄位及較有可能符號欄位。

如圖15所示，該第一比較邏輯2110係比較該像素(PIX)與該較有可能符號(MPS[CX])、比較一參數A1與0x8000、比較該參數A1與該較少可能符號大小(LSZ)、及比較該切換(switch)是否為1，其中，參數A1為A-LSZ[ST[CX]]，A為該參數A，LSZ為該較少可能符號大小，ST為該狀態、CX為該上下文。LSZ[ST[CX]]係該第二查表裝置1840依據該狀態(ST)經由查表而獲得。

當該像素(PIX)等於該較有可能符號、該參數A1小於0x8000及該參數A1小於該較少可能符號大小(LSZ)時，該第一設定邏輯2120設定該參數C為(C+A1)<<1、設定該參數A為LSZ<<1以及設定該位元計數器(CT)為CT-1，並更新該表格的狀態(ST)欄位為NMPS[ST[CX]]，其中，A為該參數A，C為該參數C，<<為向左移運算，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號，CT為該位元計數器。

當該像素等於該較有可能符號(MPS)、該參數A1小於0x8000、及該參數A1非小於該較少可能符號大小(LSZ)時，

該第一設定邏輯2120設定該參數C為C<<1、設定該參數A為(A-LSZ)<<1以及設定該位元計數器為CT-1，並更新該表格的狀態(ST)欄位為NMPS[ST[CX]]，其中，A為該參數A，C為該參數C，LSZ為該較少可能符號大小，<<為向左移運算，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號，CT為該位元計數器。

當該像素等於該較有可能符號(MPS)、及該參數A1非小於該第一特定值0x8000時，該第一設定邏輯2120設定該參數A為A1，其中，A1為參數A1，<<為向左移運算。

當該像素不等於該較有可能符號(MPS)、該參數A1小於該較少可能符號大小(LSZ)、及該切換(switch)為1時，該第一設定邏輯1220設定該參數C為C<<1、設定該參數A為(A-LSZ)<<1以及設定該位元計數器(CT)為CT-1，更新該表格的狀態欄位為NLPS[ST[CX]]，更新該表格的較有可能符號(MPS)欄位為(1-MPS[CX])，其中，A為該參數A，C為該參數C，LSZ為該較少可能符號大小，<<為向左移運算，CX為該上下文，ST為該狀態，MPS為較有可能符號，CT為該位元計數器。

當該像素不等於該較有可能符號(MPS)、該參數A小於該較少可能符號大小(LSZ)、及該切換(switch)不為1時，該第一設定邏輯1220設定該參數C為C<<1、設定該參數A為(A-LSZ)<<1及設定該位元計數器(CT)為CT-1，並更新該表格的狀態(ST)欄位NLPS[ST[CX]]，其中，A為該參數A，C為該參數C，LSZ為該較少可能符號大小，<<為向左移運

算，CX為該上下文，ST為該狀態，NLPS為該下一較少可能符號，CT為該位元計數器。

當該像素不等於該較有可能符號(MPS)、該參數A1非小於該較少可能符號大小(LSZ)、及該切換(switch)為1時，該第一設定邏輯1220設定該參數C為(C+A1)<<1、設定該參數A為LSZ<<1及設定該位元計數器(CT)為CT-1，更新該表格的狀態(ST)欄位為NLPS[ST[CX]]，更新該表格的較有可能符號(MPS)欄位為(1-MPS[CX])，其中，A1為該參數A1，C為該參數C，LSZ為該較少可能符號大小，<<為向左移運算，CX為該上下文，ST為該狀態，MPS為較有可能符號，CT為該位元計數器。

當該像素不等於該較有可能符號(MPS)、參數A1非小於該較少可能符號大小(LSZ)、及該切換(switch)不為1時，該第一設定邏輯1220設定該參數C為(C+A1)<<1、設定該參數A為LSZ<<1及設定該位元計數器(CT)為CT-1，更新該表格的狀態(ST)欄位為NLPS[ST[CX]]，其中，A1為該參數A1，C為該參數C，LSZ為該較少可能符號大小，<<為向左移運算，CX為該上下文，ST為該狀態，MPS為較有可能符號，CT為該位元計數器。

由圖15所示之方塊圖及上述之說明，一熟悉硬體描述語言之人士，可輕易將圖15所示之方塊圖轉換成Verilog或VHDL之程式碼，再經由合成(synthesis)而產生該編碼裝置1850之電路圖，在此不再贅述。

圖16係本發明之輸出裝置1860之方塊圖。該輸出裝置1860包含一第二比較邏輯2210及一第二設定邏輯2220。該第二設定邏輯2220依據該第二比較邏輯2210之比較結果，以設定一緩衝值(BUFFER)、一堆疊計數器(SC)、該參數A、該參數C及該位元計數器(CT)。

如圖16所示，該第二比較邏輯2210係比較該位元計數器(CT)是否為0、比較一暫存值(TEMP)是否大於0xFF、比較該暫存值是否等於0xFF以及比較該參數A是否小於0x8000，其中該暫存值為C>>19，C為該參數C。

當該第二比較邏輯2210比較該位元計數器(CT)為0、及該暫存值是大於0xFF時，該第二設定邏輯2220輸出一第一緩衝值(BUFFER1)、輸出SC次0x00、設定該堆疊計數器為0以及設定該緩衝值(BUFFER)為一第二緩衝值(BUFFER2)，其中，該第一緩衝值(BUFFER1)為BUFFER+1，BUFFER為該緩衝值，該第二緩衝值(BUFFER2)為TEMP & 0xFF，SC為該堆疊計數器之值，TEMP為該暫存值，&為位元及運算(bitwise AND operation)。

當該第二比較邏輯2210比較該位元計數器為0、該暫存值不大於0xFF及該暫存值為0xFF時，該第二設定邏輯2220設定該堆疊計數器(SC)為SC+1，其中，該SC為該堆疊計數器。

當該第二比較邏輯2210比較該位元計數器為0、該暫存值不大於0xFF、及該暫存值不為0xFF時，該第二設定邏輯2220輸出該緩衝值、輸出SC次0xFF以及設定該緩衝值為一

第三緩衝值(BUFFER3)，其中，SC為該堆疊計數器之值，該第三緩衝值(BUFFER3)為TEMP，且TEMP為該暫存值。

當該第二比較邏輯2210比較該位元計數器(CT)不為0、及該第一參數小於0x8000時，該第二設定邏輯2220輸出該參數A為A<<1，該參數C為C<<1，該位元計數器(CT)為CT-1，其中，A為該參數A、C為該參數C、CT為該位元計數器與<<為向左移運算。

圖17係本發明之該清除裝置1880之方塊圖。該清除裝置1880耦合至該輸出裝置1860，以設定該參數C。該清除裝置1880包含一第三比較邏輯2310及一第三設定邏輯2320，該第三設定邏輯依據該第三比較邏輯之比較結果，以設定該參數C。

如圖17所示，該第三比較邏輯2310係比較一第一暫存值TEMP1是否小於該第二參數、比較一參數C6是否大於0x7FFFFFF及比較一參數C7是否大於0x7FFFFF，其中該第一暫存值(TEMP1)為(A-1+C)&0xFFFF0000，當中，A為該參數A，C為該參數C，該參數C6為(TEMP1+0x80000)<<CT，TEMP1為該第一暫存值，CT為該位元計數器，該參數C7為TEMP1<<CT，& 為位元及運算(bitwise AND operation)，<<為向左移運算。

當該第三比較邏輯2310比較該第一暫存值TEMP1小於該參數C、及該參數C6大於0x7FFFFFF時，該第三設定邏輯2320輸出該第一緩衝值BUFFER1、設定該參數C為(TEMP1+0x80000)<<CT以及輸出SC次0x00，其中，TEMP1

為該第一暫存值，BUFFER1為該第一緩衝值，SC為該堆疊計數器之值，CT為該位元計數器之值、&為位元及運算，<<為向左移運算。

當該第三比較邏輯2310比較該第一暫存值TEMP1小於該參數C、及該參數C6非大於0x7FFFFFF時，該第三設定邏輯2320輸出該緩衝值BUFFER、設定該參數C為(TEMP1+0x80000)<<CT以及輸出SC次0xFF，其中，TEMP1為該第一暫存值，BUFFER為該緩衝值，SC為該堆疊計數器之值，CT為該位元計數器之值、&為位元及運算，<<為向左移運算。

當該第三比較邏輯2310比較該第一暫存值TEMP1非小於該參數C、及該參數C7大於0x7FFFFFF時，該第三設定邏輯2320輸出該第一緩衝值BUFFER1、設定該參數C為TEMP1<<CT以及輸出SC次0x00，其中，TEMP1為該第一暫存值，BUFFER1為該第一緩衝值，SC為該堆疊計數器之值，CT為該位元計數器之值、&為位元及運算，<<為向左移運算。

當該第三比較邏輯2310比較該第一暫存值TEMP1非小於該參數C、及該參數C7非大於0x7FFFFFF時，該第三設定邏輯2320輸出該緩衝值BUFFER、設定該參數C為TEMP1<<CT以及輸出SC次0xFF，其中，TEMP1為該第一暫存值、BUFFER為該緩衝值、SC為該堆疊計數器之值、CT為該位元計數器之值、&為位元及運算與<<為向左移運算。

圖18係本發明之JBIG解碼系統2400之方塊圖，其包括一第二接收裝置2420、一第三查表裝置2430、一第四查表裝置2440、一解碼裝置2450、一正規化裝置2460、一第二靜態記憶體2410及一第二唯讀記憶體2470。

該第二靜態記憶體2410用以儲存一壓縮資料流2411及一表格1813。如圖12所示，該表格1813具有多數個狀態(ST)欄位18131及較有可能符號(MPS)欄位18133。該狀態(ST)欄位18131係7位元，該較有可能符號(MPS)欄位18133係1位元。

該第二接收裝置2420用以接收一壓縮資料流2411，該壓縮資料流2411包含至少一影像壓縮資料(SCD)及與該至少一影像壓縮資料對應之上下文(CX)。該第二接收裝置2420擷取壓縮資料流之一位元組，並儲存至一緩衝值(BUFFER)，且設定該參數C為C+(BUFFER<<8)及設定一位元計數器(CT)為8，其中，C為該參數C、BUFFER為一緩衝值與<<為向左移運算。

該第三查表裝置2430耦合至該第二接收裝置2420，並依據該上下文(CX)及該表格1813，經由查表而獲得一狀態(ST)及一較有可能符號(MPS)。

該第二唯讀記憶體2470用以儲存一機率估測表格(PET)1871。該機率估測表格(PET)1871已經於圖13中描述，不再贅述。於本實施例中，該機率估測表格(PET)1871係儲存於該第二唯讀記憶體2470中，於其他實施例，該機

率估測表格(PET)1871亦可儲存於該該第二靜態記憶體2410中。

該第四查表裝置2440耦合至該第三查表裝置，依據該狀態，經由查表而獲得一較少可能符號大小、一下一較少可能符號、一下一較有可能符號及一切換(switch)。

該解碼裝置2450耦合至該第二接收裝置2420及該第四查表裝置2440，以依據該至少一影像壓縮資料、該較少可能符號大小、該下一較少可能符號大小、該下一較有可能符號及該切換，而對該至少一影像壓縮資料進行數學解碼，俾產生與該至少一影像壓縮資料對應之像素(PIX)，並設定一參數A及參數C，其中該參數A代表一位於0與1的區間，該參數C代表該區間底部。

該正規化裝置2460耦合至該解碼裝置2450，係用以正規化該參數A及該參數C，並輸出該至少一影像壓縮資料之像素(PIX)。

圖19係本發明之JBIG解碼系統2400之運作示意圖。如圖19所示，本發明之JBIG解碼系統2400之硬體在執行JBIG解碼時係使用管線式運作以加速解碼速度。其中，階段一係對應第二接收裝置2420之執行動作。階段二係對應第三查表裝置2430之執行動作。階段三係對應第四查表裝置2440之執行動作。階段四係對應解碼裝置2450之執行動作。階段五係對應正規劃裝置2460之執行動作。

圖20係本發明之該解碼裝置2450之方塊圖。該解碼裝置2450包含一第四比較邏輯2510及一第四設定邏輯2520。

如圖25所示，該第四設定邏輯2520依據該第四比較邏輯2510之結果，以設定該參數A、該參數C及一位元計數器，並更新該表格的狀態欄位及較有可能符號欄位。

該第四比較邏輯係比較該參數C之高字組(Chigh)與一參數A1、比較該參數A1與0x8000、比較該參數A1與LSZ[ST[CX]]及比較該切換(switch)是否為1，其中，該參數C之高字組為該參數之第31至第16位元，參數A1為A-LSZ[ST[CX]]，A為該參數A，LSZ為該較少可能符號大小，ST為該狀態、CX為該上下文。

當該參數C之高字組小於該參數A1、該參數A1小於0x8000、該參數A1小於LSZ[ST[CX]]、及該切換(switch)為1時，該第四設定邏輯2520設定一輸出解壓縮像素為(1-MPS[CX])，設定該參數A為(A-LSZ)，並更新該表格的狀態(ST)欄位為NLPS[ST[CX]]，更新該表格的較有可能符號(MPS)欄位為(1-MPS[CX])，其中，A為該參數A，C為該參數C，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號，CT為該位元計數器。

當該參數C之高字組小於該參數A1、該參數A1小於0x8000、該參數A1小於LSZ[ST[CX]]、及該切換(switch)不為1時，該第四設定邏輯2520設定一輸出解壓縮像素為(1-MPS[CX])，設定該參數A為(A-LSZ)，並更新該表格的狀態(ST)欄位為NLPS[ST[CX]]，其中，A為該參數A，C為該參數C，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號，CT為該位元計數器。

當該參數C之高字組小於該參數A1、該參數A1小於0x8000、及該參數A1非小於LSZ[ST[CX]]時，該第四設定邏輯2520設定一輸出解壓縮像素為MPS[CX]，設定該參數A為(A-LSZ)，並更新該表格的狀態(ST)欄位為NMPS[ST[CX]]，其中，A為該參數A，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號，CT為該位元計數器。

當該參數C之高字組小於該參數A1、及該參數A1非小於0x8000時，該第四設定邏輯2520設定一輸出解壓縮像素為MPS[CX]，設定該參數A為(A-LSZ)，其中，A為該參數A，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號，CT為該位元計數器。

當該參數C之高字組非小於該參數A1、及該參數A1小於LSZ[ST[CX]]時，該第四設定邏輯2520設定一輸出解壓縮像素為MPS[CX]，設定該參數A為LSZ，並更新該表格的狀態(ST)欄位為NMPS[ST[CX]]，設定該參數C為C-{A1[15:00],16'b0}，其中，A為該參數A，C為該參數C，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號，{}為串接運算。串接運算係將兩個資料串接而形成一個新的資料。例如B={A1[15:00],16'b0}時，表示B的15至0位元均為0，B的31至16位元則為A1的15至0位元。

當該參數C之高字組非小於該參數A1、該參數A1非小於LSZ[ST[CX]]、及該切換(switch)為1時，該第四設定邏輯2520設定一輸出解壓縮像素為(1-MPS[CX])，設定該參數A

為LSZ，並更新該表格的狀態(ST)欄位為NLPS[ST[CX]]，設定該參數C為C-{A1[15:00],16'b0}，更新該表格的較有可能符號(MPS)欄位為(1-MPS[CX])，其中，A為該參數A，C為該參數C，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號，{}為串接運算。

當該參數C之高字組非小於該參數A1、該參數A1非小於LSZ[ST[CX]]、及該切換(switch)不為1時，該第四設定邏輯2520設定一輸出解壓縮像素為(1-MPS[CX])，設定該參數A為LSZ，並更新該表格的狀態(ST)欄位為NLPS[ST[CX]]，設定該參數C為C-{A1[15:00],16'b0}，其中，A為該參數A，C為該參數C，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號，{}為串接運算。

圖21係本發明之該正規化裝置2460之方塊圖。該正規化裝置2460包含一第五比較邏輯2610及一第五設定邏輯2620。該第五設定邏輯2620依據該第五比較邏輯2610之結果，以設定該參數A、該參數C、及該位元計數器(CT)。

如圖21所示，該第五比較邏輯係比較該位元計數器(CT)是否為0、比較一參數A2是否小於0x8000，其中，該參數A2為A<<1，A為該參數A。

當該位元計數器(CT)為0及該參數A2小於0x8000時，該第五設定邏輯2620設定該參數A為A2，設定該參數C為C2<<1，設定該位元計數器(CT)為7，C2為C＋(BUFFER<<8)，BUFFER為該緩衝值。

當該位元計數器(CT)為0及該參數A2非小於0x8000時，該第五設定邏輯2620設定該參數A為A2，設定該參數C為C2<<1，設定該位元計數器(CT)為7，C2為C＋(BUFFER<<8)，BUFFER為該緩衝值。

當該位元計數器(CT)不為0及該參數A2小於0x8000時，該第五設定邏輯2620設定該參數A為A2，設定該參數C為C<<1，設定該位元計數器(CT)為CT-1，CT為該位元計數器之值。

當該位元計數器(CT)不為0、及該參數A2非小於0x8000時，該第五設定邏輯2620設定該參數A為A2，設定該參數C為C2<<1，設定該位元計數器(CT)為CT-1，CT為該位元計數器之值。

由上述說明可知，本發明提供算術編碼與解碼一系列完整的循序及平行計算的組合，以降低JBIG算術編碼器與算術解碼器電路複雜性，並使JBIG編碼器及解碼器處理的速度加快。本發明之技術簡化JBIG算術編碼器與算術解碼器的處理步驟，降低JBIG算術編碼器與算術解碼器所須花費的時間，提高JBIG算術編碼器與算術解碼器整體輸出效率。

上述實施例僅係為了方便說明而舉例而已，本發明所主張之權利範圍自應以申請專利範圍所述為準，而非僅限於上述實施例。

【圖式簡單說明】

圖1係一習知二階影像聯合壓縮編碼系統之示意圖。

圖2係二階影像聯合壓縮(JBIG)之上下文之示意圖。

圖3係二階影像聯合壓縮(JBIG)之另一上下文之示意圖。

圖4係JBIG編碼之流程圖。

圖5係INITENC之流程圖。

圖6係ENCODE之流程圖。

圖7係一習知二階影像聯合壓縮解碼系統之示意圖。

圖8係JBIG解碼之流程圖。

圖9係INITDEC之流程圖。

圖10係DECODE之流程圖。

圖11係本發明之JBIG編碼系統之方塊圖。

圖12係本發明之表格之示意圖。

圖13係本發明之機率估測表格之示意圖。

圖14係本發明之編碼系統之運作示意圖。

圖15係本發明之編碼裝置之方塊圖。

圖16係本發明之輸出裝置之方塊圖。

圖17係本發明之清除裝置之方塊圖。

圖18係本發明之JBIG解碼系統之方塊圖。

圖19係本發明之JBIG解碼系統之運作示意圖。

圖20係本發明之該解碼裝置之方塊圖。

圖21係本發明之正規化裝置之方塊圖。

【主要元件符號說明】

JBIG編碼系統	100	JBIG解碼系統	200
JBIG編碼系統	1800	第一接收裝置	1820
第一查表裝置	1830	第二查表裝置	1840
編碼裝置	1850	輸出裝置	1860
第一靜態記憶體	1810	第一唯讀記憶體	1870
清除裝置	1880		
影像資料流	1811	表格	1813
狀態欄位	18131	較有可能符號欄位	18133
機率估測表格	1871	切換欄位	18717
較少可能符號大小欄位			18711
下一較少可能符號欄位			18713
下一較有可能符號欄位			18715
第一比較邏輯	2110	第一設定邏輯	2120
第二比較邏輯	2210	第二設定邏輯	2220
第三比較邏輯	2310	第三設定邏輯	2320
JBIG解碼系統	2400	第二接收裝置	2420
第三查表裝置	2430	第四查表裝置	2440
解碼裝置	2450	正規化裝置	2460
第二靜態記憶體	2410	第二唯讀記憶體	2470
第四比較邏輯	2510	第四設定邏輯	2520
第五比較邏輯	2610	第五設定邏輯	2620

五、中文發明摘要：

本發明係有關於一種二階影像聯合壓縮(JBIG)編碼及解碼系統，係提供算術編碼與解碼一系列完整的循序及平行計算的組合，以降低JBIG算術編碼器與算術解碼器電路複雜性，並使JBIG編碼器及解碼器處理的速度加快。本發明之快速JBIG編碼系統接收一影像資料流之像素及與像素對應之上下文，並依據一預存的表格及一機率估測表格，進而對像素進行適應性算術編碼，而對該影像資料流進行非失真壓縮。本發明之快速JBIG解碼系統接收一壓縮資料流之資料及上下文，並依據預存的表格及一機率估測表格，對壓縮資料進行適應性算術解碼，而獲得一影像資料流。

六、英文發明摘要：

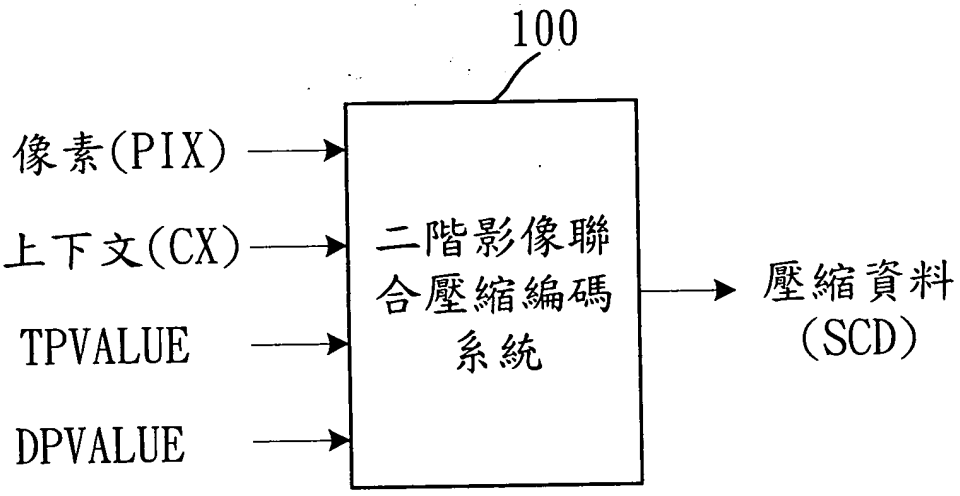

100
像素(PIX)
上下文(CX)
TPVALUE
DPVALUE
二階影像聯合壓縮編碼系統
壓縮資料(SCD)

圖 1

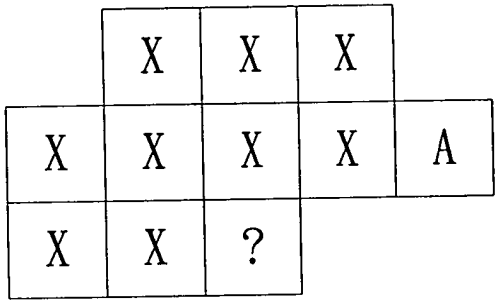

X X X
X X X X A
X X ?

圖 2

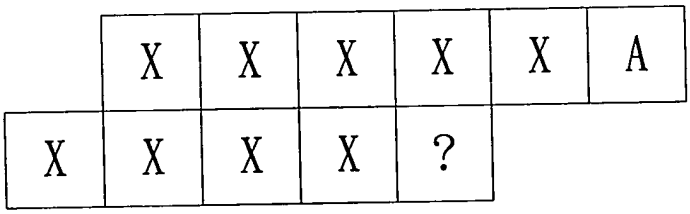

X X X X X A
X X X X ?

圖 3

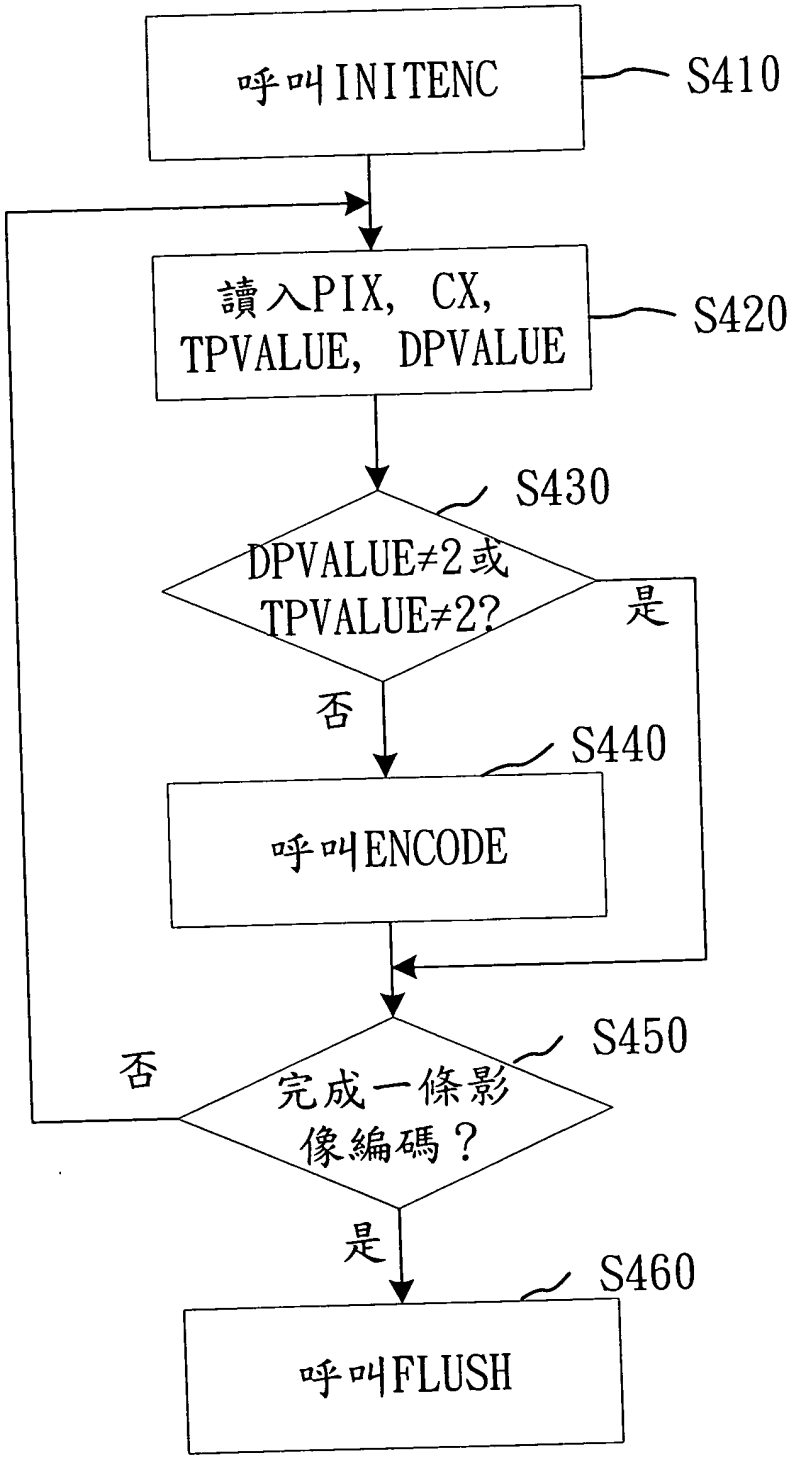

呼叫INITENC
S410
讀入PIX, CX, TPVALUE, DPVALUE
S420
S430
DPVALUE≠2或 TPVALUE≠2?
是
否
S440
呼叫ENCODE
S450
否
完成一條影像編碼？
是
S460
呼叫FLUSH

圖 4

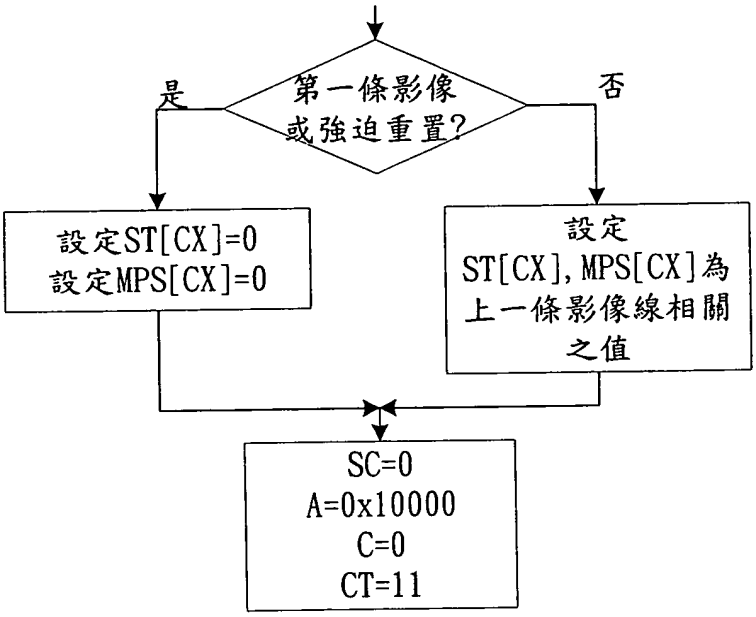

第一條影像
或強迫重置?
是
否
設定ST[CX]=0
設定MPS[CX]=0
設定
ST[CX],MPS[CX]為
上一條影像線相關
之值
SC=0
A=0x10000
C=0
CT=11

圖 5

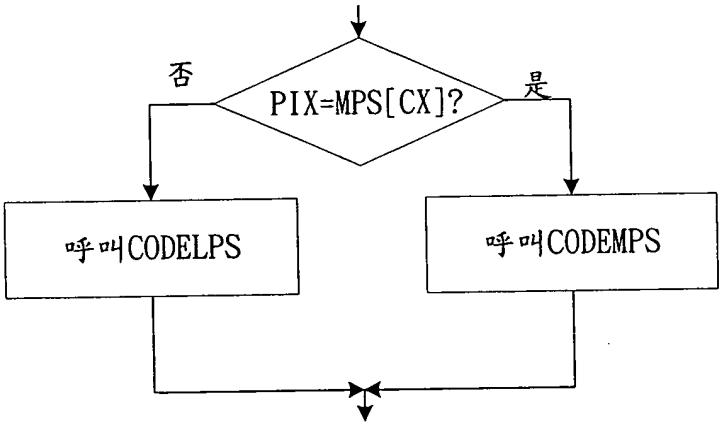

PIX=MPS[CX]?
否
是
呼叫CODELPS
呼叫CODEMPS

圖 6

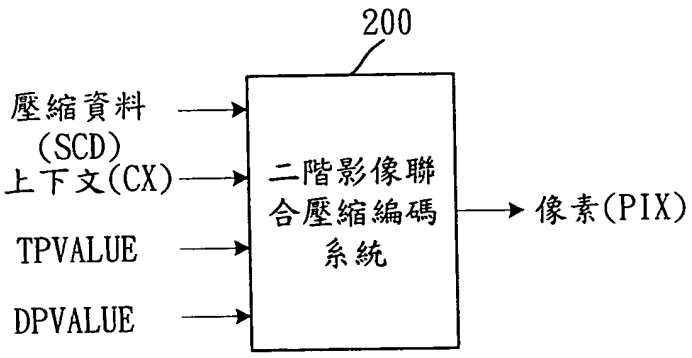

200
壓縮資料
(SCD)
上下文(CX)
TPVALUE
DPVALUE
二階影像聯
合壓縮編碼
系統
像素(PIX)

圖 7

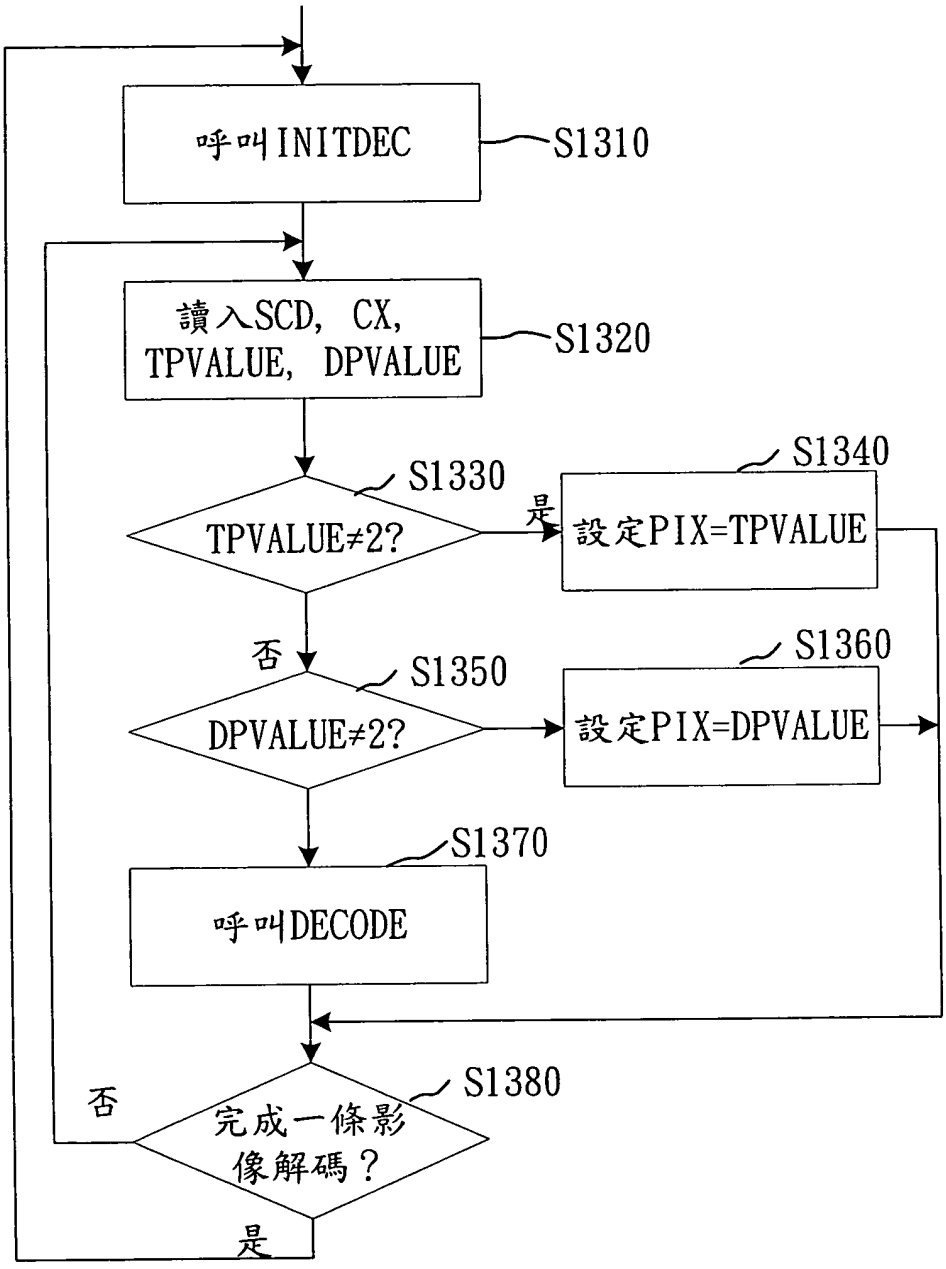

呼叫INITDEC
S1310
讀入SCD, CX,
TPVALUE, DPVALUE
S1320
S1330
TPVALUE≠2?
是
S1340
設定PIX=TPVALUE
否
S1350
DPVALUE≠2?
S1360
設定PIX=DPVALUE
S1370
呼叫DECODE
否
S1380
完成一條影
像解碼？
是

圖 8

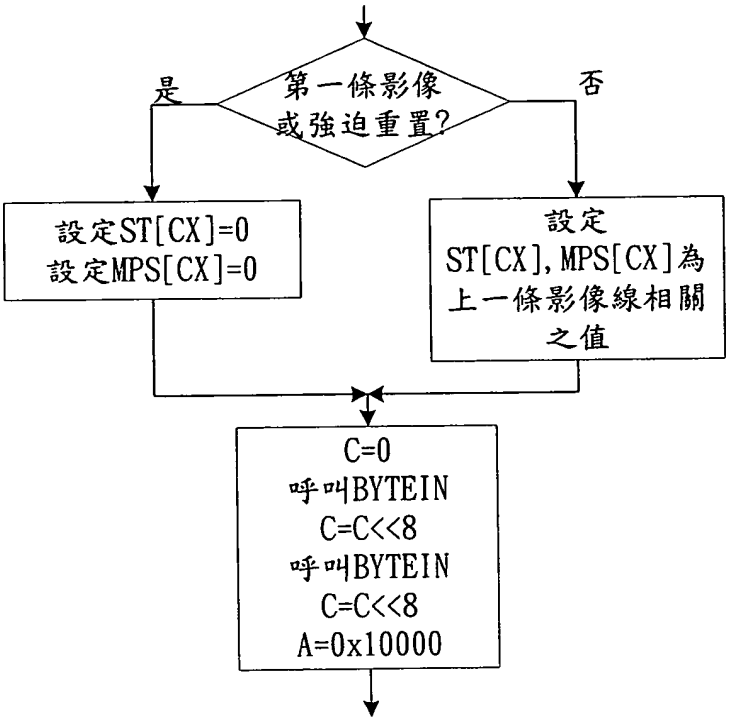

第一條影像
或強迫重置?
是
否
設定ST[CX]=0
設定MPS[CX]=0
設定
ST[CX], MPS[CX]為
上一條影像線相關
之值
C=0
呼叫BYTEIN
C=C<<8
呼叫BYTEIN
C=C<<8
A=0x10000

圖 9

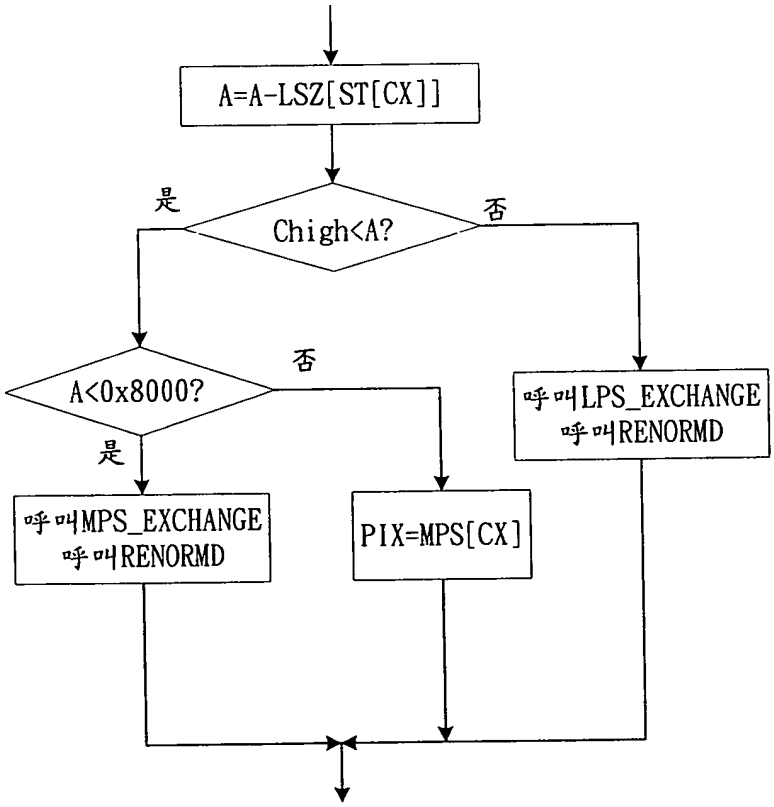

A=A-LSZ[ST[CX]]
Chigh<A?
是
否
A<0x8000?
是
否
呼叫MPS_EXCHANGE
呼叫RENORMD
PIX=MPS[CX]
呼叫LPS_EXCHANGE
呼叫RENORMD

圖 10

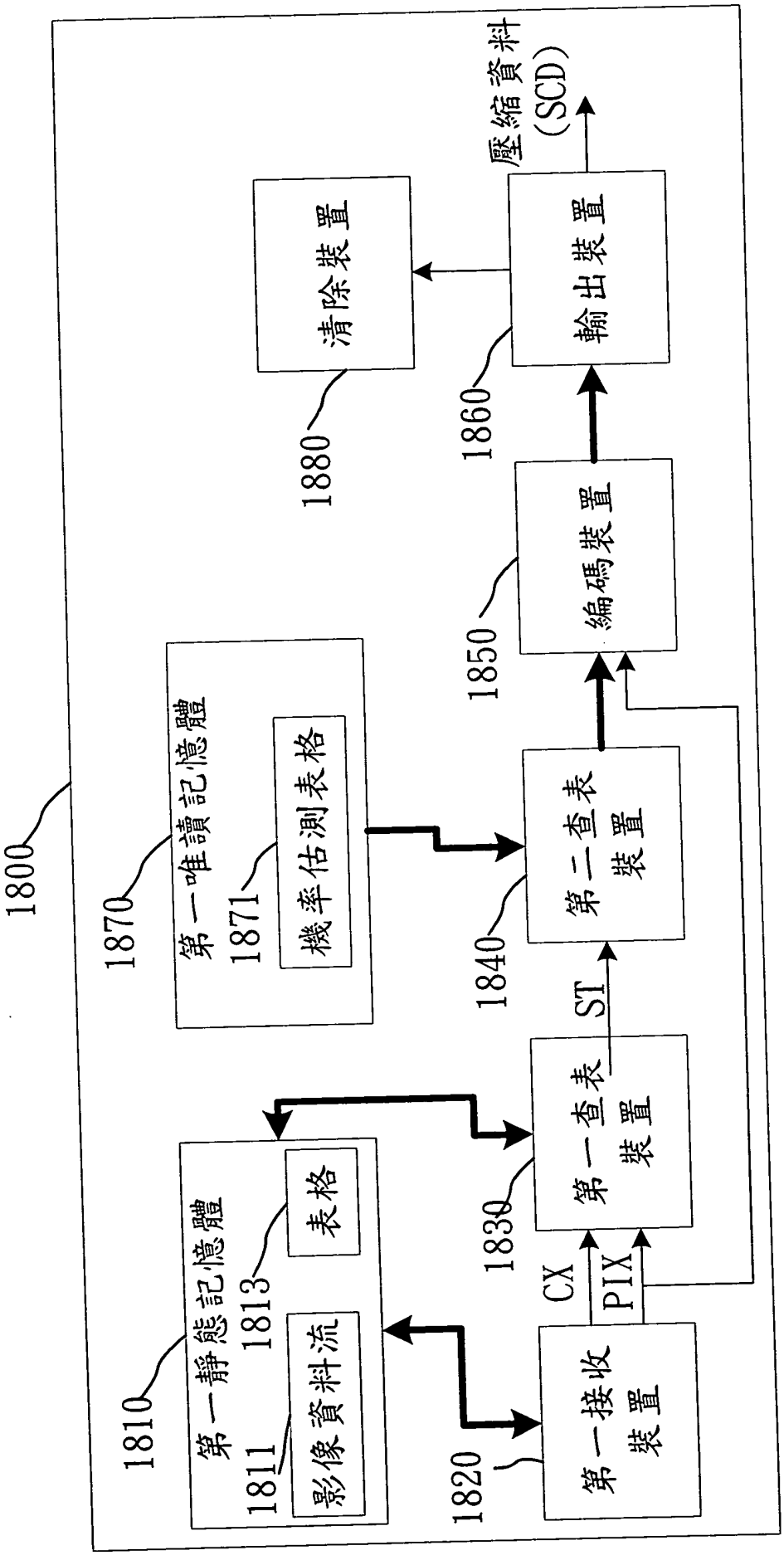

1800
第一靜態記憶體
1810
1811
影像資料流
1813
表格
第一唯讀記憶體
1870
1871
機率估測表格
第一接收裝置
1820
第一查表裝置
1830
CX
PIX
ST
第二查表裝置
1840
編碼裝置
1850
輸出裝置
1860
清除裝置
1880
壓縮資料(SCD)

圖 11

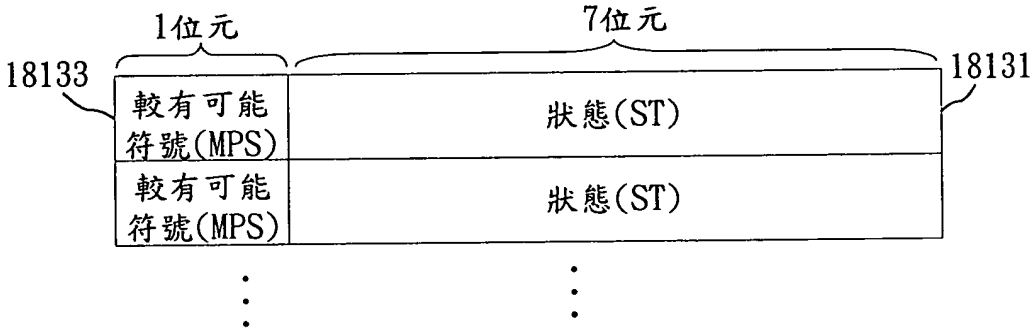

1位元
7位元
18133
18131
較有可能符號(MPS)
狀態(ST)
較有可能符號(MPS)
狀態(ST)

圖 12

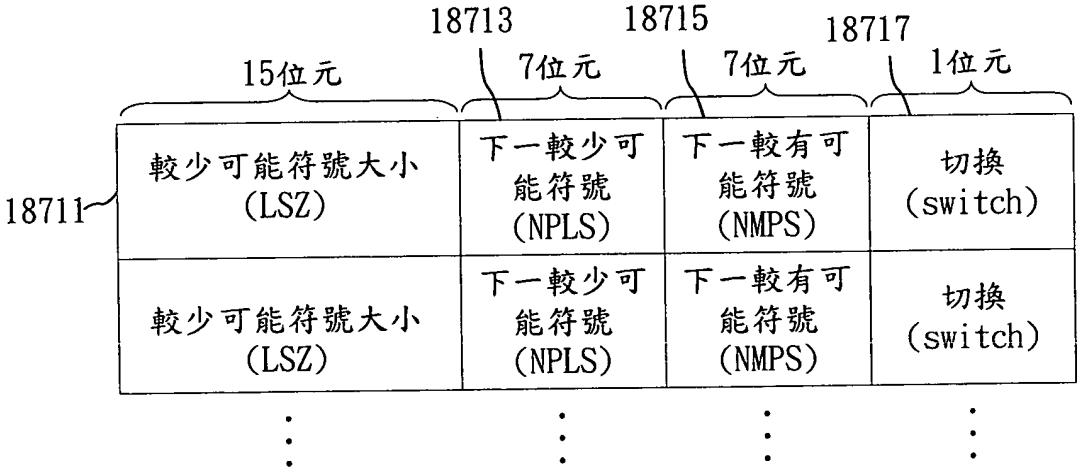

18713
18715
18717
15位元
7位元
7位元
1位元
18711
較少可能符號大小(LSZ)
下一較少可能符號(NPLS)
下一較有可能符號(NMPS)
切換(switch)
較少可能符號大小(LSZ)
下一較少可能符號(NPLS)
下一較有可能符號(NMPS)
切換(switch)

圖 13

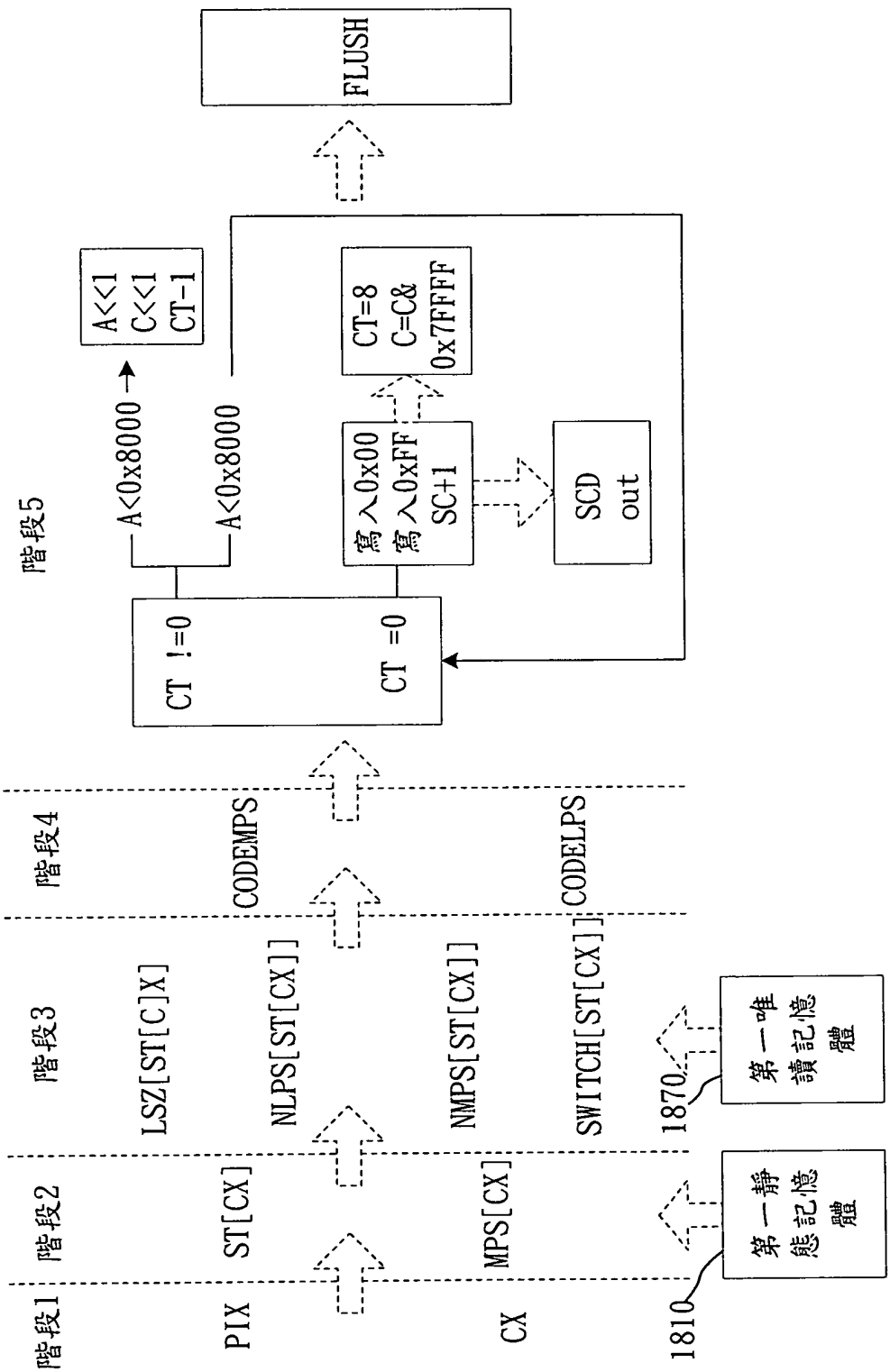

階段1
階段2
階段3
階段4
階段5
PIX
ST[CX]
LSZ[ST[C]X]
NLPS[ST[CX]]
CODEMPS
CX
MPS[CX]
NMPS[ST[CX]]
SWITCH[ST[CX]]
CODELPS
1810
1870
第一靜態記憶體
第一唯讀記憶體
CT !=0
CT =0
A<0x8000
A<0x8000
A<<1
C<<1
CT-1
寫入0x00
寫入0xFF
SC+1
CT=8
C=C&
0x7FFFF
SCD
out
FLUSH

圖 14

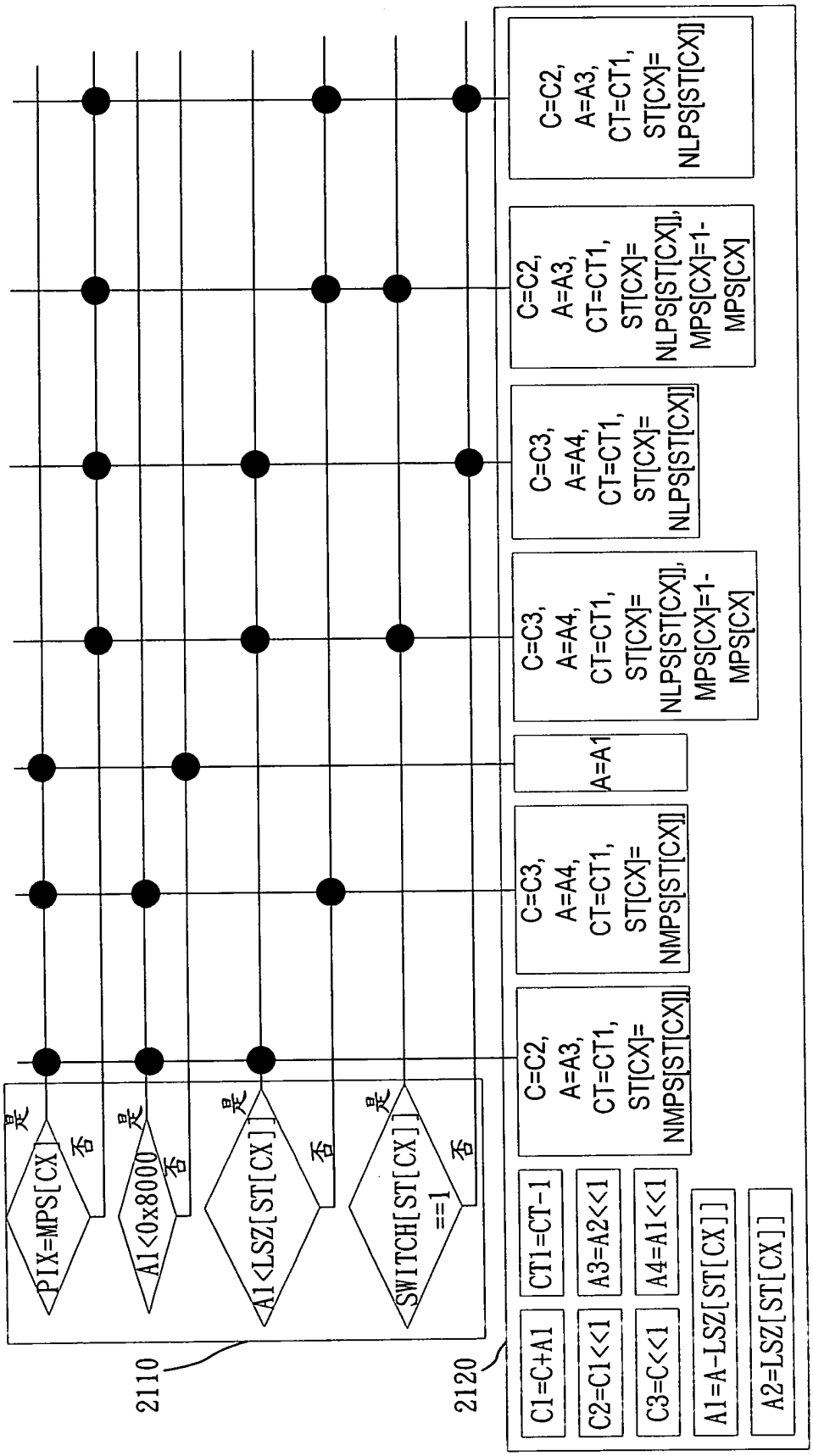

PIX=MPS[CX]
是
否
A1<0x8000
是
否
A1<LSZ[ST[CX]]
是
否
SWITCH[ST[CX]]==1
是
否
2110
2120
C1=C+A1
CT1=CT-1
C2=C1<<1
A3=A2<<1
C3=C<<1
A4=A1<<1
A1=A-LSZ[ST[CX]]
A2=LSZ[ST[CX]]
C=C2, A=A3, CT=CT1, ST[CX]=NMPS[ST[CX]]
C=C3, A=A4, CT=CT1, ST[CX]=NMPS[ST[CX]]
A=A1
C=C3, A=A4, CT=CT1, ST[CX]=NLPS[ST[CX]], MPS[CX]=1-MPS[CX]
C=C3, A=A4, CT=CT1, ST[CX]=NLPS[ST[CX]]
C=C2, A=A3, CT=CT1, ST[CX]=NLPS[ST[CX]], MPS[CX]=1-MPS[CX]
C=C2, A=A3, CT=CT1, ST[CX]=NLPS[ST[CX]]

圖 15

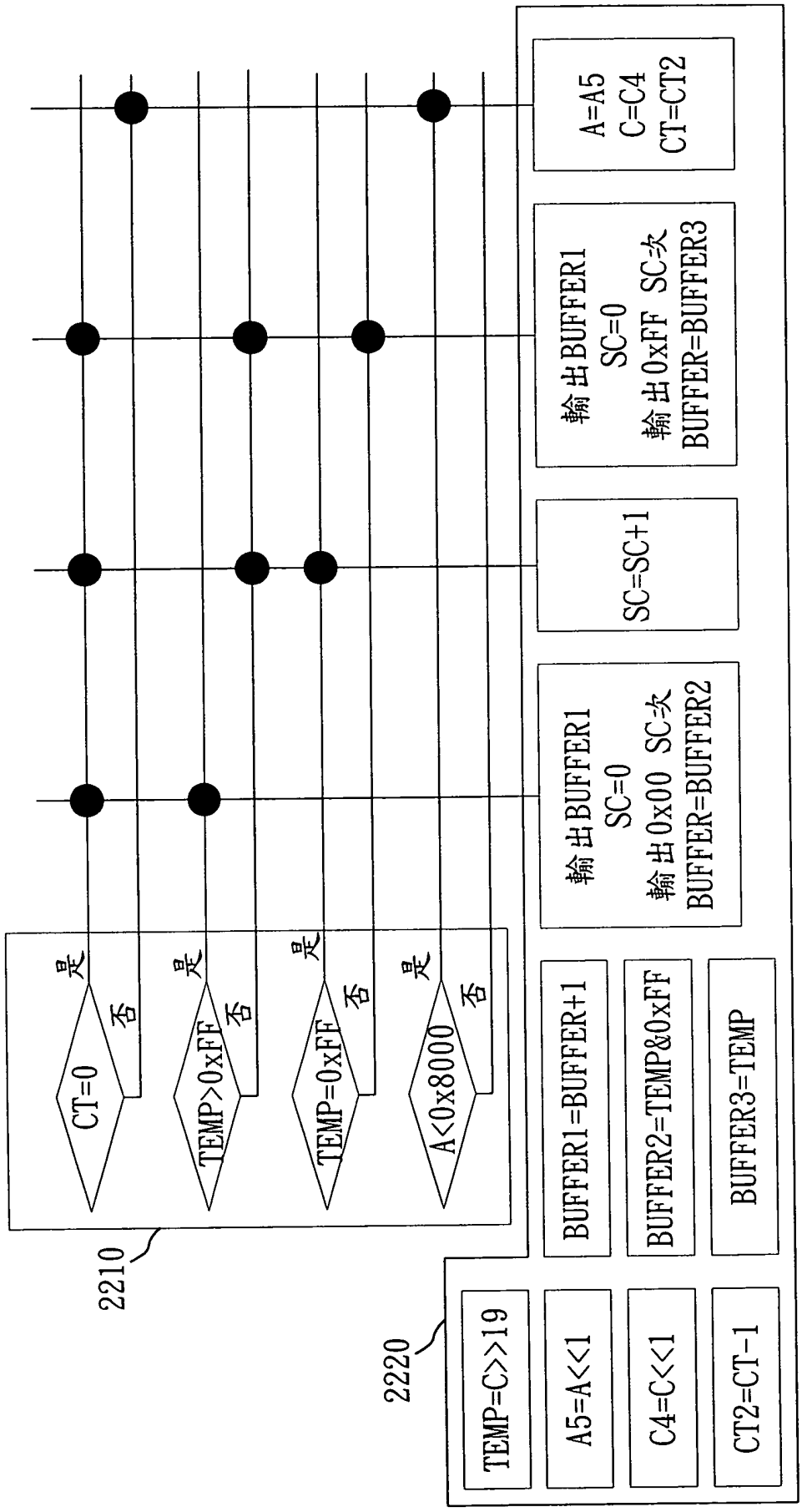

2210
CT=0
是
否
TEMP>0xFF
是
否
TEMP=0xFF
是
否
A<0x8000
是
否
輸出BUFFER1
SC=0
輸出0x00 SC次
BUFFER=BUFFER2
SC=SC+1
輸出BUFFER1
SC=0
輸出0xFF SC次
BUFFER=BUFFER3
A=A5
C=C4
CT=CT2
2220
TEMP=C>>19
A5=A<<1
C4=C<<1
CT2=CT-1
BUFFER1=BUFFER+1
BUFFER2=TEMP&0xFF
BUFFER3=TEMP

圖 16

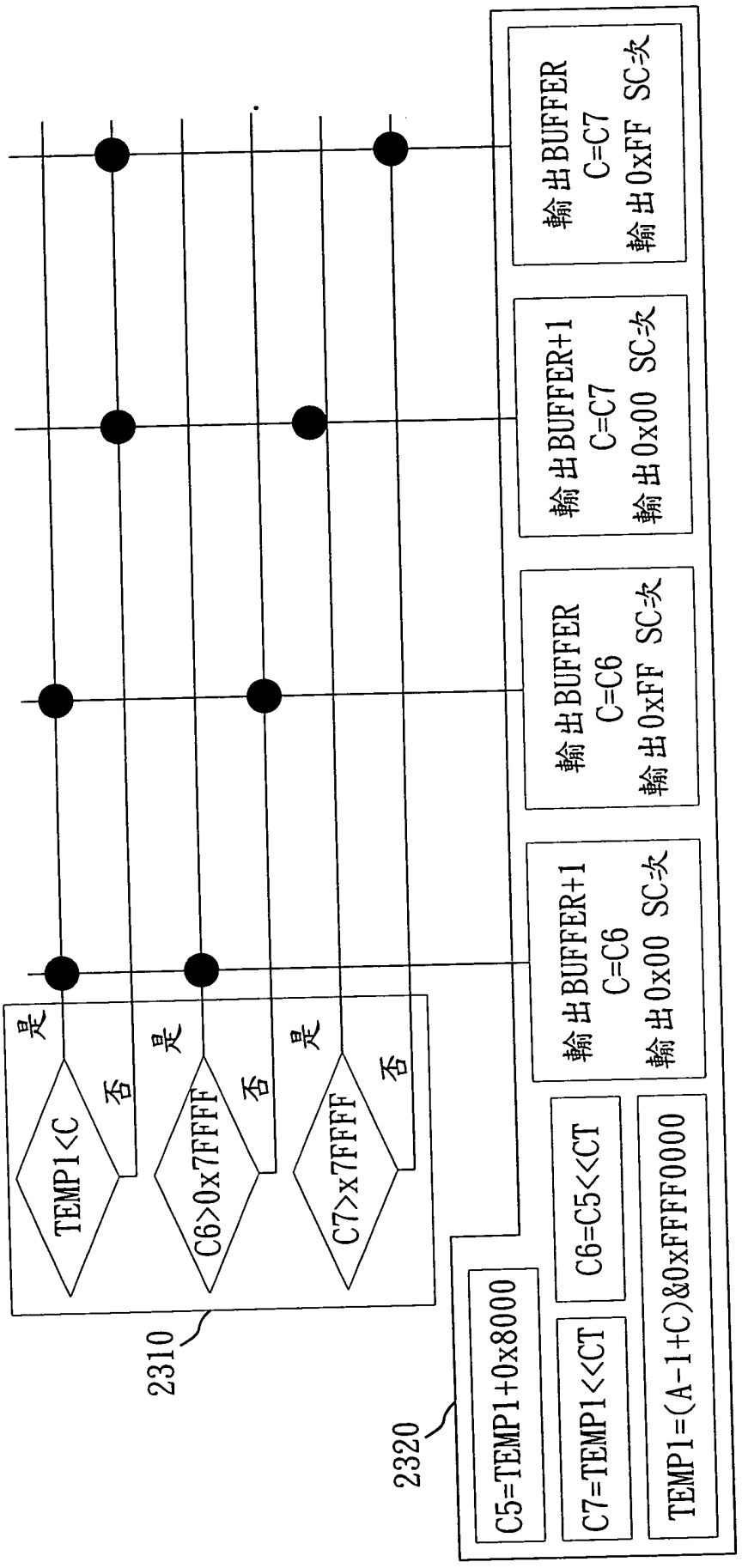

TEMP1<C
是
否
C6>0x7FFFF
是
否
C7>x7FFFF
是
否
2310
2320
C5=TEMP1+0x8000
C7=TEMP1<<CT
C6=C5<<CT
TEMP1=(A-1+C)&0xFFFF0000
輸出BUFFER+1
C=C6
輸出0x00 SC次
輸出BUFFER
C=C6
輸出0xFF SC次
輸出BUFFER+1
C=C7
輸出0x00 SC次
輸出BUFFER
C=C7
輸出0xFF SC次

圖 17

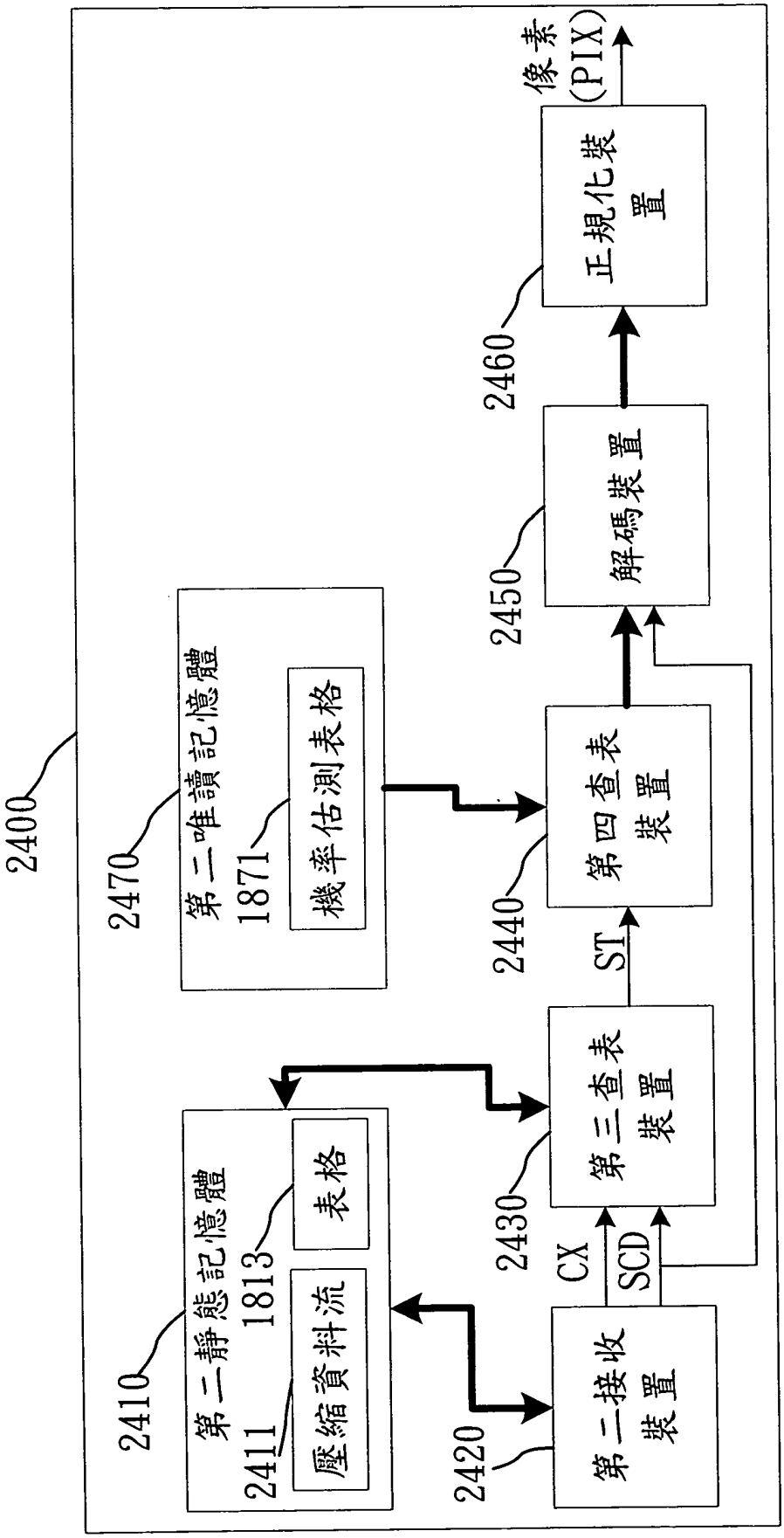

2400
2410
第二靜態記憶體
1813
2411
壓縮資料流
表格
2420
第二接收裝置
CX
SCD
2430
第三查表裝置
ST
2440
第四查表裝置
2470
第二唯讀記憶體
1871
機率估測表格
2450
解碼裝置
2460
正規化裝置
像素(PIX)

圖 18

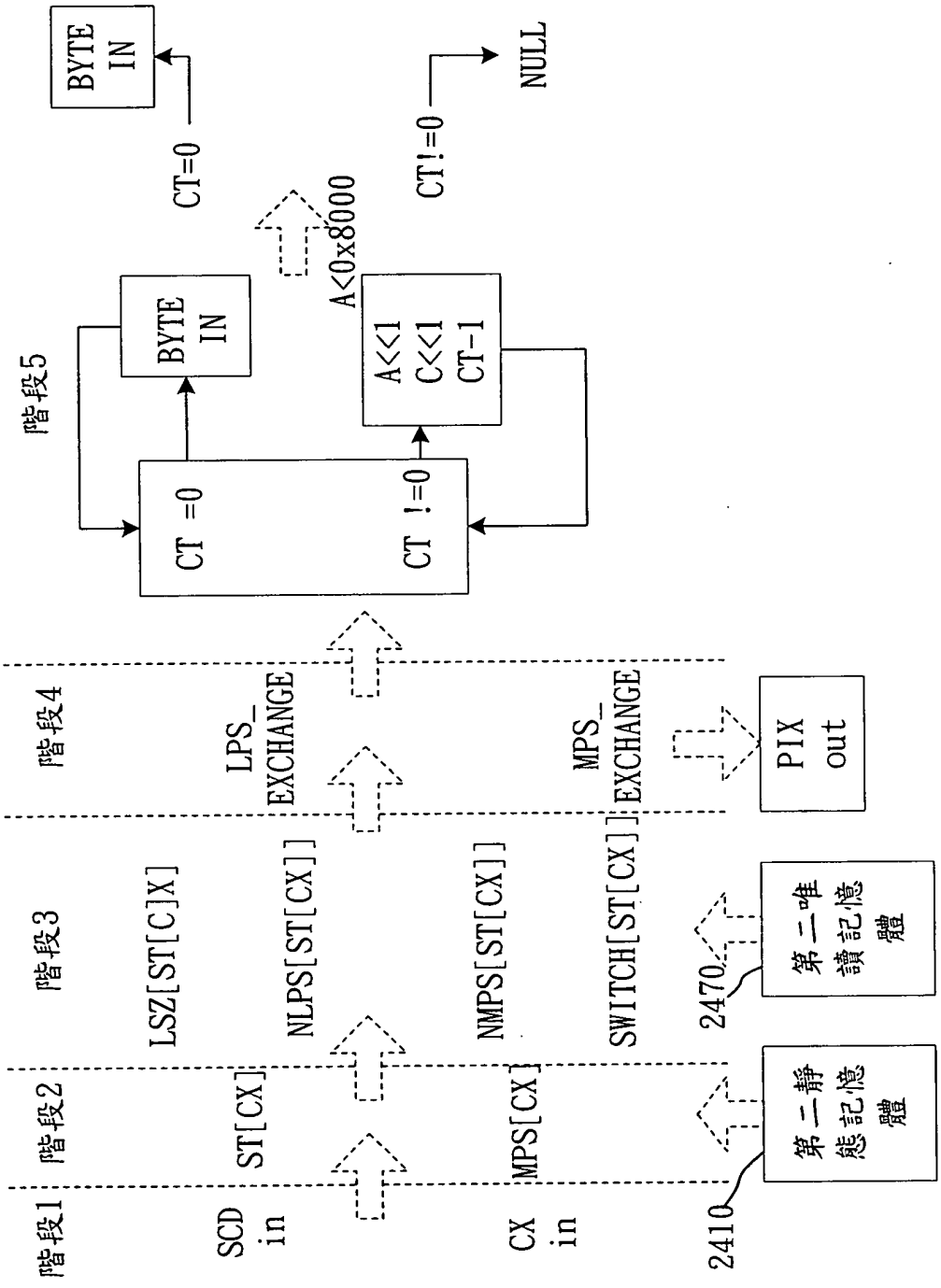

階段1
階段2
階段3
階段4
階段5
SCD in
CX in
ST[CX]
MPS[CX]
LSZ[ST[C]X]
NLPS[ST[CX]]
NMPS[ST[CX]]
SWITCH[ST[CX]]
LPS_ EXCHANGE
MPS_ EXCHANGE
PIX out
2410
2470
第二靜態記憶體
第二唯讀記憶體
CT =0
CT !=0
BYTE IN
A<0x8000
A<<1 C<<1 CT-1
CT=0
CT!=0
BYTE IN
NULL

圖 19

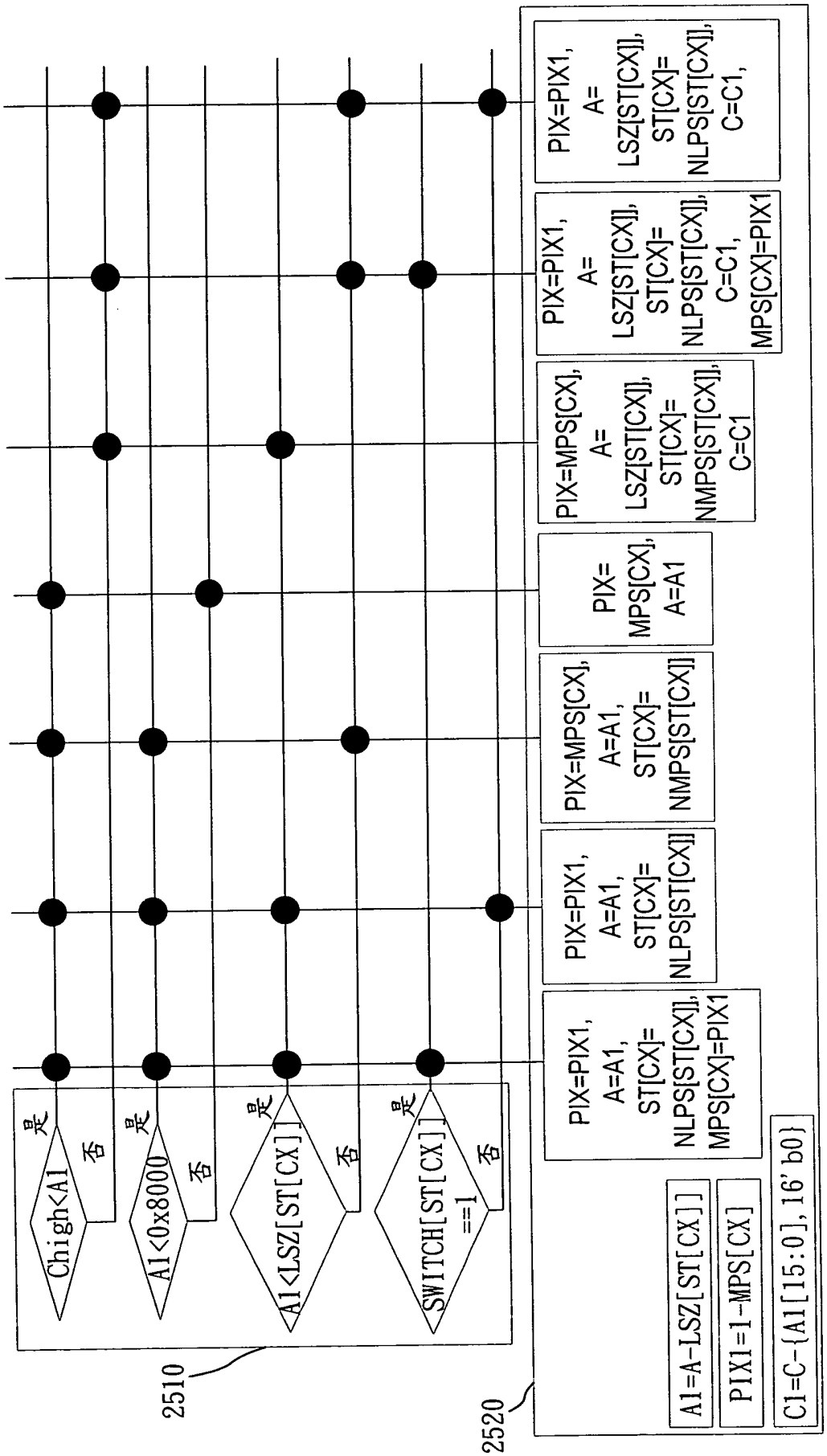

Chigh<A1
是
否
A1<0x8000
是
否
A1<LSZ[ST[CX]]
是
否
SWITCH[ST[CX]]==1
是
否
2510
2520
PIX=PIX1, A=A1, ST[CX]= NLPS[ST[CX]], MPS[CX]=PIX1
PIX=PIX1, A=A1, ST[CX]= NLPS[ST[CX]]
PIX=MPS[CX], A=A1, ST[CX]= NMPS[ST[CX]]
PIX= MPS[CX], A=A1
PIX=MPS[CX], A= LSZ[ST[CX]], ST[CX]= NMPS[ST[CX]], C=C1
PIX=PIX1, A= LSZ[ST[CX]], ST[CX]= NLPS[ST[CX]], C=C1, MPS[CX]=PIX1
PIX=PIX1, A= LSZ[ST[CX]], ST[CX]= NLPS[ST[CX]], C=C1,
A1=A-LSZ[ST[CX]]
PIX1=1-MPS[CX]
C1=C-{A1[15:0],16'b0}

圖 20

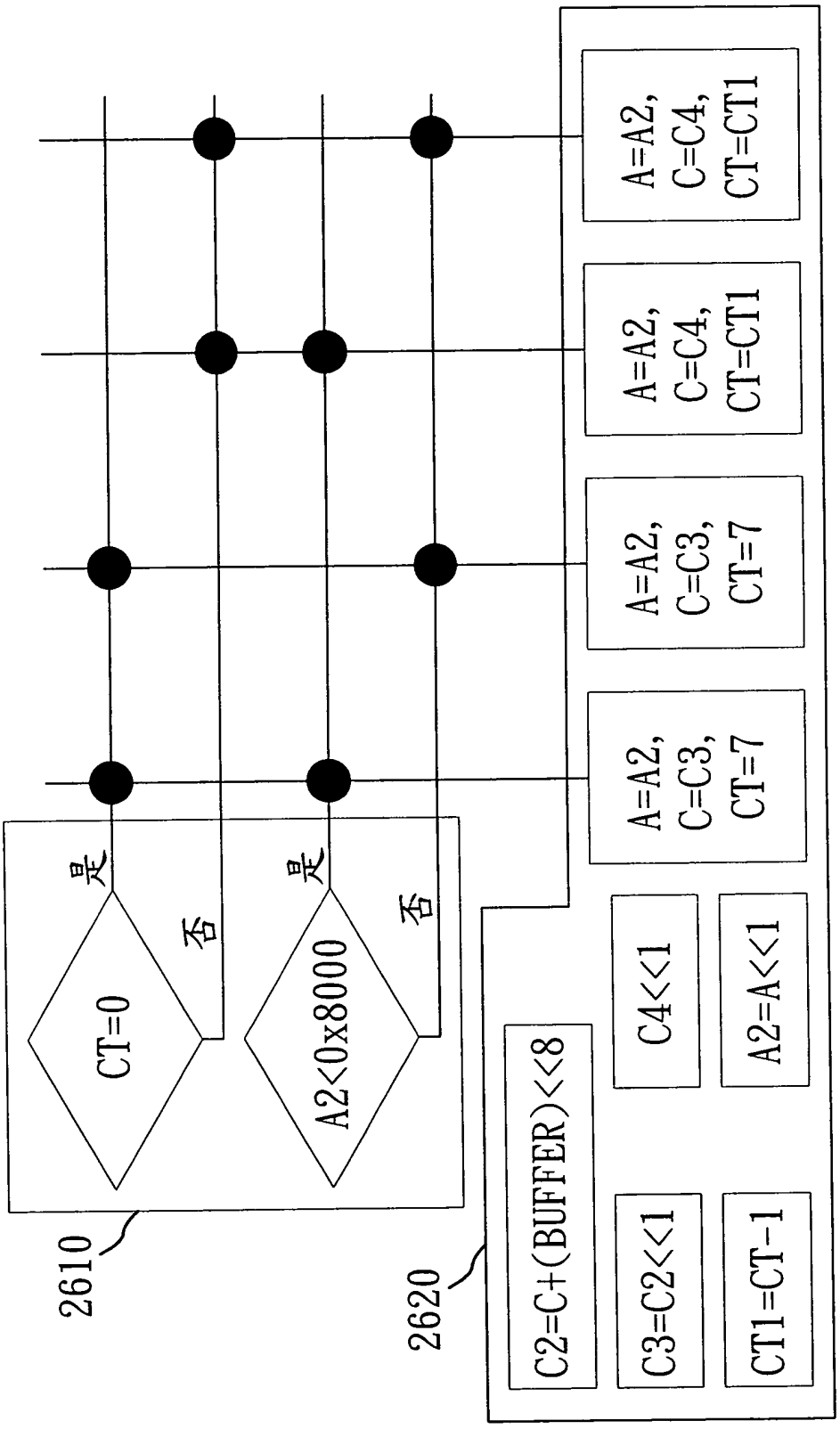

2610
CT=0
是
否
A2<0x8000
是
否
2620
C2=C+(BUFFER)<<8
C3=C2<<1
CT1=CT-1
C4<<1
A2=A<<1
A=A2,
C=C3,
CT=7
A=A2,
C=C3,
CT=7
A=A2,
C=C4,
CT=CT1
A=A2,
C=C4,
CT=CT1

圖 21

七、指定代表圖：

(一)本案指定代表圖為：圖(11)。

(二)本代表圖之元件符號簡單說明：

JBIG編碼系統	1800	第一接收裝置	1820
第一查表裝置	1830	第二查表裝置	1840
編碼裝置	1850	輸出裝置	1860
第一靜態記憶體	1810	第一唯讀記憶體	1870
清除裝置	1880	影像資料流	1811
表格	1813	機率估測表格	1871

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

「無」

十、申請專利範圍：

1. 一種二階影像聯合壓縮編碼系統，其包括：

一第一接收裝置，係用以接收一資料流，該資料流包含至少一像素及該像素對應之上下文；

一第一查表裝置，耦合至該第一接收裝置，並依據該上下文，經由查表而獲得一狀態及一較有可能符號；

一第二查表裝置，耦合至該第一查表裝置，依據該狀態，經由查表而獲得一較少可能符號大小、一下一較少可能符號、一下一較有可能符號、及一切換；

一編碼裝置，耦合至該第一接收裝置及該第二查表裝置，係用以依據該至少一像素、該較少可能符號大小、該下一較少可能符號大小、該下一較有可能符號及該切換，進而對該至少一像素進行數學編碼運算，俾產生與該至少一像素對應之壓縮資料，並設定一參數A及參數C，其中該參數A代表一位於0與1的區間，該參數C代表該區間之底部；以及

一輸出裝置，耦合至該編碼裝置，係用以正規化該參數A及該參數C，並輸出與該至少一像素對應之壓縮資料。

2. 如申請專利範圍第1項所述之編碼系統，其更包含：

一第一靜態記憶體，耦合至該第一接收裝置及該第一查表裝置，係用以儲存該資料流及一表格，其中該表格具有多數個狀態欄位及較有可能符號欄位，該第一查表裝置依據該上下文及該表格，經由查表而獲得該狀態及該較有可能符號。

3. 如申請專利範圍第2項所述之編碼系統，其中，該編碼裝置包含一第一比較邏輯及一第一設定邏輯，該第一設定邏輯依據該第一比較邏輯之結果，係用以設定該參數A、該參數C及一位元計數器，並更新該表格的狀態欄位及較有可能符號欄位。

4. 如申請專利範圍第3項所述之編碼系統，其中，該第一比較邏輯係比較該像素與該較有可能符號。

5. 如申請專利範圍第4項所述之編碼系統，其中，該第一比較邏輯係比較一參數A1與一第一特定值0x8000，當中，參數A1為（A-LSZ[ST[CX]]）、A為該參數A、LSZ為該較少可能符號大小、ST為該狀態與CX為該上下文。

6. 如申請專利範圍第5項所述之編碼系統，其中，該第一比較邏輯係比較該參數A1與該較少可能符號大小。

7. 如申請專利範圍第6項所述之編碼系統，其中，該第一比較邏輯係比較該切換是否為1。

8. 如申請專利範圍第7項所述之編碼系統，其中，當該像素等於該較有可能符號、該參數A1小於該第一特定值0x8000及該參數A1小於該較少可能符號大小時，該第一設定邏輯設定該參數C為{C+A1}<<1、設定該參數A為LSZ<<1及設定該位元計數器(CT)為CT-1，並更新該表格的狀態欄位為NMPS[ST[CX]]，當中，A為該參數A，C為該參數C，<<為向左移運算，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號，CT為該位元計數器之值。

9. 如申請專利範圍第7項所述之編碼系統，其中，當該像素等於該較有可能符號、該參數A1小於該第一特定值0x8000及該參數A1非小於該較少可能符號大小時，該第一設定邏輯設定該參數C為C<<1、設定該參數A為{A-LSZ}<<1及設定該位元計數器為CT-1，並更新該表格的狀態欄位為NMPS[ST[CX]]，當中，A為該參數A，C為該參數C，LSZ為該較少可能符號大小，<<為向左移運算，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號，CT為該位元計數器之值。

10. 如申請專利範圍第7項所述之編碼系統，其中，當該像素等於該較有可能符號及該參數A1非小於該第一特定值0x8000時，該第一設定邏輯設定該參數A為A1<<1，當中，A1為參數A1以及<<為向左移運算。

11. 如申請專利範圍第7項所述之編碼系統，其中，當該像素不等於該較有可能符號、該參數A1小於該較少可能符號大小及該切換為1時，該第一設定邏輯設定該參數C為C<<1、設定該參數A為(A-LSZ)<<1以及設定該位元計數器為CT-1，更新該表格的狀態欄位為NLPS[ST[CX]]，更新該表格的較有可能符號欄位為(1-MPS[CX])，當中，A為該參數A，C為該參數C，LSZ為該較少可能符號大小，<<為向左移運算，CX為該上下文，ST為該狀態，MPS為較有可能符號及CT為該位元計數器之值。

12. 如申請專利範圍第7項所述之編碼系統，其中，當該像素不等於該較有可能符號、該參數A小於該較少可能符

號大小及該切換不為1時，該第一設定邏輯設定該參數C為C<<1、設定該參數A為(A-LSZ)<<1，設定該位元計數器(CT)為CT-1，並更新該表格的狀態欄位NLPS[ST[CX]]，當中，A為該參數A，C為該參數C，LSZ為該較少可能符號大小，<<為向左移運算，CX為該上下文，ST為該狀態，NLPS為該下一較少可能符號，CT為該位元計數器之值。

13. 如申請專利範圍第7項所述之編碼系統，其中，當該像素不等於該較有可能符號、該參數A1非小於該較少可能符號大小及該切換為1時，該第一設定邏輯設定該參數C為(C+A1)<<1、設定該參數A為LSZ<<1，設定該位元計數器為CT-1，更新該表格的狀態欄位為NLPS[ST[CX]]，更新該表格的較有可能符號欄位為(1-MPS[CX])，當中，A1為該參數A1，C為該參數C，LSZ為該較少可能符號大小，<<為向左移運算，CX為該上下文，ST為該狀態，MPS為較有可能符號及CT為該位元計數器之值。

14. 如申請專利範圍第7項所述之編碼系統，其中，當該像素不等於該較有可能符號、參數A1非小於該較少可能符號大小及該切換不為1時，該第一設定邏輯設定該參數C為(C+A1)<<1、設定該參數A為LSZ<<1，設定該位元計數器(CT)為CT-1，更新該表格的狀態欄位為NLPS[ST[CX]]，當中，A1為該參數A1，C為該參數C，LSZ為該較少可能符號大小，<<為向左移運算，CX為該上下文，ST為該狀態，MPS為較有可能符號，CT為該位元計數器之值。

15. 如申請專利範圍第3項所述之編碼系統，其中，該輸出裝置包含一第二比較邏輯及一第二設定邏輯，該第二設定邏輯依據該第二比較邏輯之結果，係用以設定一緩衝值(BUFFER)、一堆疊計數器、該參數A、該參數C及該位元計數器。

16. 如申請專利範圍第15項所述之編碼系統，其中，該第二比較邏輯係比較該位元計數器是否為0。

17. 如申請專利範圍第16項所述之編碼系統，其中，該第二比較邏輯係用以比較一暫存值是否大於0xFF，當中，該暫存值為C>>19，以及C為該參數C。

18. 如申請專利範圍第17項所述之編碼系統，其中，該第二比較邏輯係用以比較該暫存值是否等於0xFF。

19. 如申請專利範圍第18項所述之編碼系統，其中，該第二比較邏輯係用以比較該參數A是否小於0x8000。

20. 如申請專利範圍第19項所述之編碼系統，其中，當該第二比較邏輯比較該位元計數器(CT)為0及該暫存值大於0xFF時，該第二設定邏輯輸出一第一緩衝值、輸出SC次0x00、設定該堆疊計數器為0、設定該緩衝值為一第二緩衝值，當中，該第一緩衝值為BUFFER+1、BUFFER為該緩衝值、該第二緩衝值為TEMP & 0xFF、SC為該堆疊計數器之值、TEMP為該暫存值及&為位元及運算。

21. 如申請專利範圍第19項所述之編碼系統，其中，當該第二比較邏輯比較該位元計數器為0、該暫存值不大於

0xFF及該暫存值為0xFF時，該第二設定邏輯設定該堆疊計數器之值為SC+1，當中，該SC為該堆疊計數器之值。

22. 如申請專利範圍第19項所述之編碼系統，其中，當該第二比較邏輯比較該位元計數器為0、該暫存值不大於0xFF、及該暫存值不為0xFF時，該第二設定邏輯輸出該緩衝值、輸出SC次0xFF、設定該緩衝值為一第三緩衝值，當中，SC為該堆疊計數器之值，該第三緩衝值為TEMP，且TEMP為該暫存值。

23. 如申請專利範圍第19項所述之編碼系統，其中，當該第二比較邏輯比較該位元計數器不為0、及該第一參數小於0x8000時，該第二設定邏輯輸出該參數A為A<<1，該參數C為C<<1，該位元計數器為CT-1，當中，A為該參數A，C為該參數C，CT為該位元計數器之值，<<為向左移運算。

24. 如申請專利範圍第19項所述之編碼系統，其更包含：

一清除裝置，耦合至該輸出裝置，係用以設定該參數C，該清除裝置包含一第三比較邏輯及一第三設定邏輯，該第二設定邏輯依據該第二比較邏輯之結果，以設定該參數C。

25. 如申請專利範圍第24項所述之編碼系統，其中，該第三比較邏輯係比較一第一暫存值TEMP1是否小於該第二參數，該第一暫存值為(A-1+C)&0xFFFF0000，當中，A為該參數A，C為該參數C，以及&為位元及運算。

26. 如申請專利範圍第25項所述之編碼系統，其中，該第三比較邏輯係比較一參數C6是否大於0x7FFFFFF，該參數C6為(TEMP1+0x80000)<<CT，當中，TEMP1為該第一暫存值，CT為該位元計數器之值，&為位元及運算，以及<<為向左移運算。

27. 如申請專利範圍第26項所述之編碼系統，其中，該第三比較邏輯係比較一參數C7是否大於0x7FFFFFF，該參數C7為TEMP1<<CT，當中，TEMP1為該第一暫存值，CT為該位元計數器之值，&為位元及運算，以及<<為向左移運算。

28. 如申請專利範圍第27項所述之編碼系統，其中，當該第三比較邏輯比較該第一暫存值TEMP1小於該參數C及該參數C6大於0x7FFFFFF時，該第三設定邏輯輸出該第一緩衝值BUFFER1、設定該參數C為(TEMP1+0x80000)<<CT、輸出SC次0x00，當中，TEMP1為該第一暫存值，BUFFER1為該第一緩衝值，SC為該堆疊計數器之值，CT為該位元計數器之值、&為位元及運算，<<為向左移運算。

29. 如申請專利範圍第27項所述之編碼系統，其中，當該第三比較邏輯比較該第一暫存值TEMP1小於該參數C、及該參數C6非大於0x7FFFFFF時，該第三設定邏輯輸出該緩衝值BUFFER、設定該參數C為(TEMP1+0x80000)<<CT、輸出SC次0xFF，當中，TEMP1為該第一暫存值，BUFFER為該緩衝值，SC為該堆疊計數器

之值，CT為該位元計數器之值、&為位元及運算，以及<<為向左移運算。

30. 如申請專利範圍第27項所述之編碼系統，其中，當該第三比較邏輯比較該第一暫存值TEMP1非小於該參數C、及該參數C7大於0x7FFFFFF時，該第三設定邏輯輸出該第一緩衝值BUFFER1、設定該參數C為TEMP1<<CT、輸出SC次0x00，當中，TEMP1為該第一暫存值，BUFFER1為該第一緩衝值，SC為該堆疊計數器之值，CT為該位元計數器之值、&為位元及運算，<<為向左移運算。

31. 如申請專利範圍第27項所述之編碼系統，其中，當該第三比較邏輯比較該第一暫存值TEMP1非小於該參數C、及該參數C7非大於0x7FFFFFF時，該第三設定邏輯輸出該緩衝值BUFFER、設定該參數C為TEMP1<<CT、輸出SC次0xFF，當中，TEMP1為該第一暫存值，BUFFER為該緩衝值，SC為該堆疊計數器之值，CT為該位元計數器之值、&為位元及運算，<<為向左移運算。

32. 一種二階影像聯合壓縮解碼系統，其包括：

一第二接收裝置，用以接收一壓縮資料流，該壓縮資料流包含至少一影像壓縮資料及與該至少一影像壓縮資料對應之上下文；

一第三查表裝置，耦合至該第二接收裝置，並依據該上下文，經由查表而獲得一狀態及一較有可能符號；

一第四查表裝置，耦合至該第三查表裝置，依據該狀態，經由查表而獲得一較少可能符號大小、一下一較少可能符號、一下一較有可能符號及一切換；

一解碼裝置，耦合至該第二接收裝置及該第四查表裝置，係用以依據該至少一影像壓縮資料、該較少可能符號大小、該下一較少可能符號大小、該下一較有可能符號及該切換，對該至少一影像壓縮資料進行數學解碼運算，進而產生與該至少一影像壓縮資料對應之像素，並設定一參數A及一參數C，其中該參數A代表一位於0與1的區間，該參數C代表該區間之底部；以及

一正規化裝置，耦合至該解碼裝置，係用以正規化該參數A及該參數C，並輸出與該至少一影像壓縮資料之像素。

33. 如申請專利範圍第32項所述之解碼系統，其更包含：

一第二靜態記憶體，耦合至該第二接收裝置及該第三查表裝置，係用以儲存該壓縮資料流及一表格，其中該表格具有多數個狀態欄位及較有可能符號欄位，該第三查表裝置依據該上下文及該表格，經由查表而獲得該狀態及該較有可能符號。

34. 如申請專利範圍第33項所述之解碼系統，其中，該第二接收裝置擷取壓縮資料流之一位元組，並儲存至一緩衝值，並設定該參數C為C+(BUFFER<<8)，並設定一位元

計數器之值為8，當中，C為該參數C，BUFFER為該緩衝值，以及<<為向左移運算。

35. 如申請專利範圍第34項所述之解碼系統，其中，該解碼裝置包含一第四比較邏輯及一第四設定邏輯，該第四設定邏輯依據該第四比較邏輯之結果，去設定該參數A、該參數C、及一位元計數器，並更新該表格的狀態欄位及較有可能符號欄位。

36. 如申請專利範圍第35項所述之解碼系統，其中，該第四比較邏輯係比較該參數C之高字組與一參數A1，當中，該參數C之高字組為該參數之第31位元至第16位元，該參數A1為A-LSZ[ST[CX]]，A為該參數A，LSZ為該較少可能符號大小，ST為該狀態，以及CX為該上下文。

37. 如申請專利範圍第36項所述之解碼系統，其中，一第一比較邏輯係比較該參數A1與0x8000，當中，參數A1為A-LSZ[ST[CX]]。

38. 如申請專利範圍第37項所述之解碼系統，其中，該第一比較邏輯係用以比較該參數A1與LSZ[ST[CX]]，其中，LSZ為該較少可能符號大小，ST為該狀態，以及CX為該上下文。

39. 如申請專利範圍第38項所述之解碼系統，其中，該第一比較邏輯係用以比較該切換是否為1。

40. 如申請專利範圍第39項所述之解碼系統，其中，當該參數C之高字組小於該參數A1、該參數A1小於0x8000、該參數A1小於LSZ[ST[CX]]及該切換為1時，該第

四設定邏輯設定一輸出解壓縮像素為(1-MPS[CX])，設定該參數A為(A-LSZ)，並更新該表格的狀態欄位為NMPS[ST[CX]]，更新該表格的較有可能符號欄位為(1-MPS[CX])，當中，A為該參數A，C為該參數C，CX為該上下文，ST為該狀態，及NMPS為該下一較有可能符號。

41. 如申請專利範圍第39項所述之解碼系統，其中，當該參數C之高字組小於該參數A1、該參數A1小於0x8000、該參數A1小於LSZ[ST[CX]]及該切換不為1時，該第四設定邏輯設定一輸出解壓縮像素為(1-MPS[CX])，設定該參數A為(A-LSZ)，並更新該表格的狀態(ST)欄位為NLPS[ST[CX]]，當中，A為該參數A，C為該參數C，CX為該上下文，ST為該狀態，以及NMPS為該下一較有可能符號。

42. 如申請專利範圍第39項所述之解碼系統，其中，當該參數C之高字組小於該參數A1、該參數A1小於0x8000及該參數A1非小於LSZ[ST[CX]]時，該第四設定邏輯設定一輸出解壓縮像素為MPS[CX]，設定該參數A為(A-LSZ)，並更新該表格的狀態欄位為NMPS[ST[CX]]，當中，A為該參數A，CX為該上下文，ST為該狀態，以及NMPS為該下一較有可能符號。

43. 如申請專利範圍第39項所述之解碼系統，其中，當該參數C之高字組小於該參數A1、及該參數A1非小於0x8000時，該第四設定邏輯設定一輸出解壓縮像素為MPS[CX]，設定該參數A為(A-LSZ)，當中，A為該參數A，

CX為該上下文，ST為該狀態，與NMPS為該下一較有可能符號。

44. 如申請專利範圍第39項所述之解碼系統，其中，當該參數C之高字組非小於該參數A1、及該參數A1小於LSZ[ST[CX]]時，該第四設定邏輯設定一輸出解壓縮像素為MPS[CX]，設定該參數A為LSZ，並更新該表格的狀態欄位為NMPS[ST[CX]]，以及設定該參數C為C-{A1[15:00],16'b0}，當中，A為該參數A，C為該參數C，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號，以及{}為串接運算。

45. 如申請專利範圍第39項所述之解碼系統，其中，當該參數C之高字組非小於該參數A1、該參數A1非小於LSZ[ST[CX]]及該切換為1時，該第四設定邏輯設定一輸出解壓縮像素為(1-MPS[CX])，設定該參數A為LSZ，並更新該表格的狀態(ST)欄位為NLPS[ST[CX]]，設定該參數C為C-{A1[15:00],16'b0}，更新該表格的較有可能符號欄位為(1-MPS[CX])，當中，A為該參數A，C為該參數C，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號與{}為串接運算。

46. 如申請專利範圍第39項所述之解碼系統，其中，當該參數C之高字組非小於該參數A1、該參數A1非小於LSZ[ST[CX]]及該切換不為1時，該第四設定邏輯設定一輸出解壓縮像素為(1-MPS[CX])，設定該參數A為LSZ，並更新該表格的狀態欄位為NLPS[ST[CX]]，設定該參數C為

C-{A1[15:00],16'b0}，當中，A為該參數A，C為該參數C，CX為該上下文，ST為該狀態，NMPS為該下一較有可能符號與{}為串接運算。

47. 如申請專利範圍第39項所述之解碼系統，其中，該正規化裝置包含一第五比較邏輯及一第五設定邏輯，該第五設定邏輯依據該第五比較邏輯之結果，係用以設定該參數A、該參數C及該位元計數器之值。

48. 如申請專利範圍第47項所述之解碼系統，其中，該第五比較邏輯係用以比較該位元計數器之值是否為0。

49. 如申請專利範圍第48項所述之編碼系統，其中，一第二比較邏輯係比較一參數A2是否小於0x8000，當中，該參數A2為A<<1，A為該參數A。

50. 如申請專利範圍第49項所述之解碼系統，其中，當該位元計數器之值為0及該參數A2小於0x8000時，該第五設定邏輯設定該參數A為A2，設定該參數C為C2<<1，設定該位元計數器之值為7，當中，C2為C+(BUFFER<<8)，且BUFFER為該緩衝值。

51. 如申請專利範圍第49項所述之解碼系統，其中，當該位元計數器之值為0及該參數A2非小於0x8000時，該第五設定邏輯設定該參數A為A2，設定該參數C為C2<<1，設定該位元計數器(CT)為7，當中，C2為C+(BUFFER<<8)，且BUFFER為該緩衝值。

52. 如申請專利範圍第49項所述之解碼系統，其中，當該位元計數器之值不為0及該參數A2小於0x8000時，該第

五設定邏輯設定該參數A為A2，設定該參數C為C<<1，設定該位元計數器之值為CT-1，當中，CT為該位元計數器之值。

53. 如申請專利範圍第49項所述之解碼系統，其中，當該位元計數器之值不為0及該參數A2非小於0x8000時，該第五設定邏輯設定該參數A為A2，設定該參數C為C2<<1，設定該位元計數器之值為CT-1。