

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成23年8月11日(2011.8.11)

【公開番号】特開2009-71290(P2009-71290A)

【公開日】平成21年4月2日(2009.4.2)

【年通号数】公開・登録公報2009-013

【出願番号】特願2008-204651(P2008-204651)

【国際特許分類】

H 01 L 21/336 (2006.01)

H 01 L 29/786 (2006.01)

【F I】

H 01 L 29/78 6 1 8 A

H 01 L 29/78 6 1 8 Z

H 01 L 29/78 6 1 8 E

【手続補正書】

【提出日】平成23年6月28日(2011.6.28)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

絶縁表面を有する基板上にゲート電極を形成し、

前記ゲート電極上に絶縁膜を成膜し、

前記絶縁膜上に微結晶半導体膜を成膜し、

前記微結晶半導体膜上にバッファ層を成膜し、

前記微結晶半導体膜の成膜は、前記バッファ層との界面付近の第1領域の成膜速度が前記絶縁膜との界面付近の第2領域の成膜速度よりも速くなるように成膜条件を段階的または連続的に変化させる半導体装置の作製方法。

【請求項2】

絶縁表面を有する基板上にゲート電極を形成し、

前記ゲート電極上に絶縁膜を成膜し、

前記基板を真空チャンバー内に導入し、

前記真空チャンバー内に材料ガスを導入して基板温度が100以上300未満の第1の成膜条件により第1の微結晶半導体膜を成膜し、

前記第1の成膜条件での成膜直後に、前記第1の成膜条件とは基板温度、電力、前記材料ガスの流量、または真空中度の少なくとも1つの条件が異なる第2の成膜条件で前記真空チャンバーと同一チャンバー内で第2の微結晶半導体膜を堆積し、

前記第2の微結晶半導体膜上にバッファ層を成膜する半導体装置の作製方法。

【請求項3】

請求項2において、

前記バッファ層は非晶質半導体膜であり、前記真空チャンバーと異なる真空チャンバー内で基板温度が300以上400未満の成膜条件により成膜する半導体装置の作製方法。

【請求項4】

請求項2または請求項3において、

前記基板を前記真空チャンバー内に導入する前に、前記真空チャンバー内の雰囲気中を

1×10^{-8} Pa を超え 1×10^{-5} Pa 以下の真空度に真空排気した後、前記材料ガスを導入して真空チャンバー内壁に成膜を行う半導体装置の作製方法。

【請求項 5】

請求項 2 または請求項 3 において、

前記基板を前記真空チャンバー内に導入する前に、前記真空チャンバー内の雰囲気中を 1×10^{-8} Pa を超え 1×10^{-5} Pa 以下の真空度に真空排気した後、水素ガスまたは希ガスを導入してプラズマを発生させる半導体装置の作製方法。

【請求項 6】

請求項 2 または請求項 3 において、

前記基板を前記真空チャンバー内に導入した後、水素ガスまたは希ガスを導入してプラズマを発生させる半導体装置の作製方法。

【請求項 7】

請求項 1 乃至 6 のいずれか一において、

さらに、前記バッファ層上に n 型を付与する不純物元素を含む半導体膜を成膜し、

前記 n 型を付与する不純物元素を含む半導体膜上にソース電極またはドレイン電極を形成し、

前記 n 型を付与する不純物元素を含む半導体膜をエッチングして、ソース領域及びドレイン領域を形成し、

前記ソース領域及び前記ドレイン領域と重なる領域を残存させて前記バッファ層の一部をエッチングして除去する半導体装置の作製方法。

【請求項 8】

請求項 2 乃至 6 のいずれか一において、

前記第 2 の成膜条件は、基板 1 枚当たりの成膜期間内に高周波電力をオフ状態として放電を停止する期間を複数有する半導体装置の作製方法。

【請求項 9】

請求項 1 乃至 8 のいずれか一において、

前記微結晶半導体膜を成膜する材料ガスは、シランガス、水素ガス、及びトリメチルボロンガスを含む半導体装置の作製方法。

【請求項 10】

請求項 1 乃至 9 のいずれか一において、

前記微結晶半導体膜を成膜する真空チャンバーの内壁を基板温度よりも高い温度に加熱し、前記微結晶半導体膜を成膜する半導体装置の作製方法。