

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年1月23日(23.01.2014)



(10) 国際公開番号

WO 2014/013941 A1

- (51) 国際特許分類:
H01L 21/768 (2006.01) H01L 21/285 (2006.01)
C23C 16/40 (2006.01) H01L 21/316 (2006.01)
C23C 16/56 (2006.01) H01L 23/522 (2006.01)
- (21) 国際出願番号: PCT/JP2013/069058
- (22) 国際出願日: 2013年7月11日(11.07.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-159652 2012年7月18日(18.07.2012) JP
- (71) 出願人: 東京エレクトロン株式会社(TOKYO ELECTRON LIMITED) [JP/JP]; 〒1076325 東京都港区赤坂五丁目3番1号 Tokyo (JP).
- (72) 発明者: 松本 賢治(MATSUMOTO, Kenji); 〒4070192 山梨県韮崎市穂坂町三ツ沢650 東京エレクトロン株式会社内 Yamanashi (JP). 濱田 龍文(HAMADA, Tatsufumi); 〒4070192 山梨県韮崎

市穂坂町三ツ沢650 東京エレクトロン株式会社内 Yamanashi (JP). 前川 薫(MAEKAWA, Kaoru); 12203 ニューヨーク州アルバニー スイート 244 フラー・ロード 255 番 ナノファブ 300 サウス テル テクノロジー センター アメリカ エルエルシー内 New York (US).

(74) 代理人: 伊東 忠重, 外(ITO, Tadashige et al.); 〒1000005 東京都千代田区丸の内二丁目1番1号 丸の内 MY PLAZA (明治安田生命ビル) 16階 Tokyo (JP).

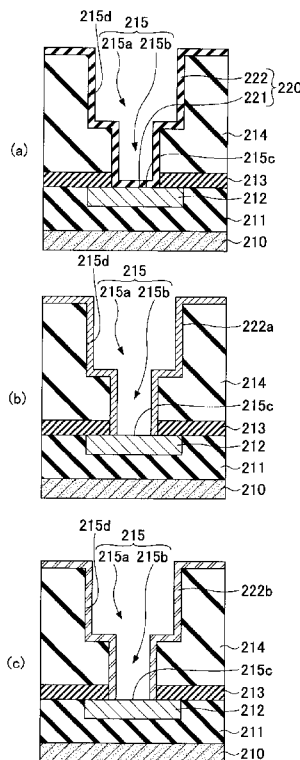
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL,

[続葉有]

(54) Title: METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置の製造方法

[図5]



(57) Abstract: This method for manufacturing a semiconductor device comprises: an insulating film formation step wherein an insulating film is formed on a substrate on which a first conductive film has been formed; a recessed portion formation step wherein the insulating film is provided with a recessed portion and the first conductive film is exposed from a part of the recessed portion; a metal oxide film formation step wherein a metal oxide film is formed so as to cover the insulating film and the first conductive film, said metal oxide film formation step being carried out after the recessed portion formation step; a hydrogen radical processing step wherein the substrate is irradiated with atomic hydrogen, said hydrogen radical processing step being carried out after the metal oxide film formation step; and a second conductive film formation step wherein a second conductive film is formed within the recessed portion.

(57) 要約: 半導体装置の製造方法は、第1導電膜が形成された基板上に絶縁膜を形成する絶縁膜形成工程と、前記絶縁膜に凹部を形成し、凹部の一部に前記第1導電膜を露出させる凹部形成工程と、前記凹部形成工程の後、前記絶縁膜と前記第1導電膜を覆うように金属酸化膜を形成する金属酸化膜形成工程と、前記金属酸化膜形成工程の後に、前記基板に原子状水素を照射する水素ラジカル処理工程と、前記凹部の内部に第2導電膜を形成する第2導電膜形成工程と、を有する。

WO 2014/013941 A1



SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロ
シア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,

FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK,
MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM,
ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：半導体装置の製造方法

技術分野

[0001] 本発明は、半導体装置の製造方法に関する。

背景技術

[0002] 近年、小型でありながら高速で信頼性のある電子機器を作ることが求められており、半導体装置（デバイス）の高速化、微細化、高集積化のため、ダマシン法により層間絶縁膜中に金属配線を埋め込んだ多層配線構造が採用されている。金属配線の材料としては、一般的には、エレクトロマイグレーションが小さく、抵抗の低いCu（銅）が用いられている。このような多層配線構造は、以下の手順で形成される。まず、層間絶縁膜の下に設けられた配線が露出するまで所定の領域の層間絶縁膜を除去することによりトレンチ等の凹部を形成する。次いで、銅が層間絶縁膜等に拡散することを防ぐため、凹部内にバリア膜を形成する。その後、凹部内のバリア膜上に銅含有膜を埋め込む。

[0003] ところで、このバリア膜としては、Ta（タンタル）、Ta₂N（窒化タンタル）等が用いられているが、近年、薄くて均一性の高い膜が得られるMnO_x（酸化マンガン）膜を用いた技術が開示されている。このようなMnO_x膜の上にCuからなる埋め込み電極を形成する方法や、更に、Cuとの付着力を高めるため、MnO_x膜上に、Cuとの密着性の高いRu（ルテニウム）膜を形成し、Ru膜上にCuからなる埋め込み電極を形成する方法が開示されている（特許文献1～3）。

先行技術文献

特許文献

[0004] 特許文献1：特開2008-300568号公報

特許文献2：特開2010-21447号公報

特許文献3：特開2009-16782号公報

特許文献4：米国公報 US 2009/0263965 A1号

特許文献5：国際公開第2012/060428号

発明の概要

発明が解決しようとする課題

[0005] ところで、Atomic Layer Deposition (ALD) 法により MnO_x 膜を成膜する場合には、 Mn プリカーサと H_2O との反応により、 MnO_x 膜が形成されるため、 MnO_x 膜は、凹部の側面のみならず、 Cu が露出している凹部の底面にも形成される。また、熱CVD (Thermally Chemical Vapor Deposition) 法やプラズマCVD (Plasma Enhanced Chemical Vapor Deposition) 法により Mn 膜を成膜する場合においても、 Cu 表面の自然酸化膜(CuO_x)が除去しきれずに残っている場合には、形成された金属 Mn と前記 CuO_x との反応により、 Cu が露出している凹部の底面にも MnO_x 膜が形成される。このように形成された MnO_x 膜は、 Cu などの金属に比べて高抵抗であるため、 MnO_x 膜の上に Cu からなる埋め込み電極を形成しても、 MnO_x 膜を介しては十分な導通を得ることができず、導通不良となってしまうという問題点があった。

[0006] 本発明は、上記に鑑みてなされたものであり、絶縁膜にトレンチ等の凹部等を形成し、凹部内に MnO_x 膜等の金属酸化膜を形成し、更に、その上に Cu 等の導電膜が形成される半導体装置において、十分な導通を得ることができ、所望の特性が得られる、高い歩留りの半導体装置の製造方法を提供することを目的とする。

課題を解決するための手段

[0007] 一つの形態によれば、第1導電膜が形成された基板上に絶縁膜を形成する絶縁膜形成工程と、前記絶縁膜に凹部を形成し、凹部の一部に前記第1導電膜を露出させる凹部形成工程と、前記凹部形成工程の後、前記絶縁膜と前記第1導電膜を覆うように金属酸化膜を形成する金属酸化膜形成工程と、前記金属酸化膜形成工程の後に、前記基板に原子状水素を照射する水素ラジカル処理工程と、前記凹部の内部に第2導電膜を形成する第2導電膜形成工程と

、を有することを特徴とする半導体装置の製造方法が提供される。

[0008] 他の形態によれば、第1導電膜が形成された基板上に絶縁膜を形成する絶縁膜形成工程と、前記絶縁膜に凹部を形成し、凹部の一部に前記第1導電膜を露出させる凹部形成工程と、前記凹部形成工程の後、前記絶縁膜と前記第1導電膜を覆うように金属酸化膜を形成する金属酸化膜形成工程と、前記金属酸化膜形成工程の後に、前記基板を還元雰囲気または不活性ガス雰囲気中で加熱するアニール工程と、前記アニール工程の後に、前記基板に原子状水素を照射する水素ラジカル処理工程と、前記水素ラジカル処理工程の後に、前記凹部の内部に第2導電膜を形成する第2導電膜形成工程と、を有することを特徴とする半導体装置の製造方法が提供される。

[0009] 他の形態によれば、第1導電膜が形成された基板上に絶縁膜を形成する絶縁膜形成工程と、前記絶縁膜に凹部を形成し、凹部の一部に前記第1導電膜を露出させる凹部形成工程と、前記凹部形成工程の後、前記絶縁膜と前記第1導電膜を覆うように金属酸化膜を形成する金属酸化膜形成工程と、前記金属酸化膜形成工程の後に、前記基板を還元雰囲気または不活性ガス雰囲気中で加熱するアニール工程と、前記アニール工程の後に、前記第1導電膜上に形成された金属酸化膜を除去するウェットエッチング工程と、前記ウェットエッチング工程の後に、前記凹部の内部に第2導電膜を形成する第2導電膜形成工程と、を有することを特徴とする半導体装置の製造方法が提供される。

発明の効果

[0010] 本発明における半導体装置の製造方法では、絶縁膜にトレンチ等の凹部を形成し、凹部内に MnO_x 膜等の金属酸化膜を形成し、更に、その上にCu等の導電膜が形成される半導体装置において、十分な導通を得ることができ、所望の特性が得られ、歩留りが高く、信頼性を向上させることができる。

図面の簡単な説明

[0011] [図1]第1の実施の形態における半導体装置の製造装置の構成図

[図2]第1の実施の形態における他の半導体装置の製造装置の構成図

[図3]第1の実施の形態における半導体装置の製造方法の説明図

- [図4]第1の実施の形態における半導体装置の製造方法の工程図(1)
- [図5]第1の実施の形態における半導体装置の製造方法の工程図(2)
- [図6]第1の実施の形態における半導体装置の製造方法の工程図(3)
- [図7]第2の実施の形態における半導体装置の製造方法の説明図
- [図8]第2の実施の形態における半導体装置の製造方法の工程図(1)
- [図9]第2の実施の形態における半導体装置の製造方法の工程図(2)
- [図10]第2の実施の形態における半導体装置の製造方法の工程図(3)
- [図11]第3の実施の形態における半導体装置の製造方法の説明図
- [図12]第3の実施の形態における半導体装置の製造方法の工程図(1)
- [図13]第3の実施の形態における半導体装置の製造方法の工程図(2)
- [図14]第3の実施の形態における半導体装置の製造方法の工程図(3)
- [図15]第4の実施の形態における半導体装置の製造方法の説明図
- [図16]第4の実施の形態における半導体装置の製造方法の工程図(1)
- [図17]第4の実施の形態における半導体装置の製造方法の工程図(2)
- [図18]第4の実施の形態における半導体装置の製造方法の工程図(3)
- [図19]ウェットエッチングの工程を説明する説明図(1)
- [図20]ウェットエッチングの工程を説明する説明図(2)

発明を実施するための形態

[0012] 以下、本発明を実施するための形態について図面を参照して説明するが、本発明は、下記の実施形態に制限されることはなく、本発明の範囲を逸脱することなく、下記の実施形態に種々の変形および置換を加えることができる。

[0013] 尚、同じ部材等については、同一の符号を付して説明を省略する。また、酸化マンガンは、価数によって MnO 、 Mn_3O_4 、 Mn_2O_3 、 MnO_2 等が存在するが、断りの無い限り、これらは全て MnO_x で示すものとする。また、酸化マンガン MnO_x で示す場合、 x は1以上2以下の値である。 Mn シリケートとしては、 $MnSiO_3$ 以外にも Mn_2SiO_4 、 Mn_7SiO_{12} が存在するが、断りの無い限り、これらを代表して $MnSi_xO_y$ で示すもの

とする。Mnシリケートを $MnSi_xO_y$ で示す場合、 x と y は正の数である。

[0014] 尚、実施の形態においては、水素ラジカル処理とは、リモートプラズマ、プラズマ、加熱フィラメント等により原子状水素を発生させ、発生させた原子状水素を基板等の所定の面に照射する処理を意味する。

[0015] また、本実施の形態は、アニール（熱処理）によって下地の SiO_2 と反応させることによりシリケート化させる工程について、その対象が、
Mnの場合は、 O_2 アニールにより $MnSiO_3$ が形成される。
MnOの場合は、不活性ガスアニールにより $MnSiO_3$ が形成される。
 Mn_3O_4 、 Mn_2O_3 、 MnO_2 の場合は、水素、CO、アミン又はその類似物（ $NR^1R^2R^3$ ）、ヒドラジン又はその類似物（ $N_2R^4R^5R^6R^7$ ）等の還元ガス（ここで、 $R^1\sim R^7$ は、水素（H）又は炭化水素である。）を用いた還元雰囲気アニールにより $MnSiO_3$ が形成される。
という知見に基づくものである。

[0016] [第1の実施の形態]
(半導体装置の製造装置)

本実施の形態における半導体装置の製造装置について説明する。尚、ウエハWとは、基板または膜が成膜された基板を意味する。図1は、本実施の形態における半導体装置の製造装置である処理システムを示す。この処理システムは、4つの処理装置111、112、113、114と、略六角形状の共通搬送室121と、ロードロック機能を有する第1ロードロック室122及び第2ロードロック室123と、細長い導入側搬送室124とを有する。4つの処理装置111～114と略六角形状の共通搬送室121との間には各々ゲートバルブGが設けられている。共通搬送室121と第1ロードロック室122及び第2ロードロック室123との間にも各々ゲートバルブGが設けられている。第1ロードロック室122及び第2ロードロック室123と導入側搬送室124との間にも各々ゲートバルブGが設けられている。各々のゲートバルブGは開閉可能であり、ゲートバルブGが開くことにより装

置間等においてウエハWを移動させることができる。導入側搬送室124には、例えば、3つの導入ポート125が開閉ドア126を介し接続されており、導入ポート125には複数のウエハWが収納されたカセット容器127が納められている。また、導入側搬送室124には、オリエンタ128が設けられており、ウエハWの位置決め等がなされる。

[0017] 搬送室121には、ウエハWを搬送するため屈伸することが可能なピックアップを有する搬送機構131が設けられている。また、導入側搬送室124には、ウエハWを搬送するため屈伸することが可能なピックアップを有する導入側搬送機構132が設けられている。導入側搬送機構132は、導入側搬送室124内に設けられた案内レール133上をスライド移動可能な状態で支持されている。

[0018] ウエハWは、例えばシリコンウエハ等であり、カセット容器127に収納されている。ウエハWは、導入側搬送機構132により、導入ポート125から第1ロードロック室122または第2ロードロック室123に搬送される。また、第1ロードロック室122または第2ロードロック室123に搬送されたウエハWは共通搬送室121に設けられた搬送機構131により、4つの処理装置111～114に搬送される。また、4つの処理装置111～114間においてウエハWを移動する際にも搬送機構131によりウエハWが搬送される。このように処理装置111～114間を移動することにより各々の処理装置111～114において、ウエハWにおける処理が行なわれる。このようなウエハWの搬送及び処理の制御は、システム制御部134（制御部）において行なわれ、システム制御を行なうためのプログラム等は記憶媒体136に記憶されている。

[0019] なお、システム制御部134は、任意のコンピュータのCPU、メモリ、メモリにロードされたプログラム、そのプログラムを格納するハードディスクなどの記憶ユニット、ネットワーク接続用インタフェースを中心にハードウェアとソフトウェアの任意の組合せによって実現される。そして、その実現方法、装置にはいろいろな変形例があることは、当業者には理解されと

ころである。

[0020] 本実施の形態において、4つの処理装置111～114のうち、第1の処理装置111は、 MnO_x 膜を成膜するためのものであり、成膜原料ガスを処理空間に供給するガス供給系を備えている。第2の処理装置112は、水素ラジカル処理、不活性ガスアニール処理又は還元雰囲気アニール処理を行なうためのものであり、必要なガスを処理空間に供給するガス供給系を備えている。第3の処理装置113は、 Ru 膜の成膜を行なうためのものであり、成膜原料ガスを処理空間に供給するガス供給系を備えている。第4の処理装置114は、 Cu 膜等の金属膜の成膜を行なうためのものであり、成膜原料ガスを処理空間に供給するガス供給系を備えている。

[0021] 第2の処理装置112には、原子状水素を発生させるためのリモートプラズマ発生部120が接続されており、水素をこのリモートプラズマ発生部120に通すことによって発生させた原子状水素をウエハWに照射することにより水素ラジカル処理を行なうことができる。尚、第2の処理装置112は、原子状水素を発生させることができるものであれば、第2の処理装置112の内部にプラズマ発生部を設けてもよく、また、加熱フィラメントを設けて加熱により原子状水素を発生させる構造のものであってもよい。また、第2の処理装置112においては、第2の処理装置112のチャンバー内に、水素を供給して加熱することにより還元雰囲気アニール処理が行なわれる。また、第1の処理装置111において MnO_x 膜を成膜する前に、第1の処理装置111等においてウエハWの前処理（例えばデガス）を行ってもよい。なお、酸化雰囲気アニール処理は、例えば第3の処理装置113で行うことができる。

[0022] また、図2に示すように、第1の処理装置111、第2の処理装置112及び第3の処理装置113において行なわれる処理を一つの処理装置116で行なうことも可能である。この場合、リモートプラズマ発生部120が接続されている処理装置116がゲートバルブGを介し共通搬送室121に接続されている。尚、 MnO_x 膜等の成膜前にウエハWの前処理を行なう場合

には、図2に示すように、ウエハWの前処理（例えばデガス）を行なう処理装置117を設けてもよい。

[0023] （半導体装置の製造方法）

次に、図3及び図4～図6に基づき本実施の形態における半導体装置の製造方法について説明する。本実施の形態における半導体装置の製造方法は、多層配線構造を有する半導体装置の製造方法であって、層間における配線を形成するものであるため、形成されている半導体素子及び半導体素子の形成方法については省略されている。

[0024] 最初に、ステップ102（S102）において、層間絶縁膜となる絶縁膜を形成する（絶縁膜形成工程）。具体的には、まず、図4（a）に示すように、シリコン基板等の基板210上に形成された絶縁膜211の表面に銅等からなる第1導電膜（配線層）212が形成された構成を準備する。この構成は、後述する第2導電膜（Cu膜）230（及びMnシリケート膜222b等）と同様の手順で形成することができる。

[0025] 次いで、この構成上に、図4（b）に示すように、SiCN等の拡散防止膜213及び層間絶縁膜となるSiO₂等からなる絶縁膜214を積層する（絶縁膜形成工程）。尚、絶縁膜211及び絶縁膜214は、酸化シリコンを含むTEOSやLow-kにより形成することができる。また、第1導電膜212は、基板210の表面等に形成された不図示のトランジスタや他の配線と接続されている。ここで、拡散防止膜213は上述のSiCNのみならず、SiCやSiNが主成分であってもよい。また、絶縁膜211及び絶縁膜214は上述のTEOSのみならず、Low-kとしてはSiOCやSiOCHが主成分であってもよい。なお、絶縁膜211と第1導電膜212との間には、Cu拡散バリア膜が形成されるが、ここでは記載を省略している。

[0026] 次に、ステップ104（S104）において、絶縁膜214及び拡散防止膜213に凹部215（開口部）を形成する（凹部形成工程）。具体的には、図4（c）に示すように、絶縁膜214及び拡散防止膜213の所定の領

域を第1導電膜212の表面が露出するまでエッチング等により除去し、凹部215を形成する。本実施の形態では、凹部215は、細長く形成された溝（トレンチ）215aと、この溝215aの底部の一部に形成されたビアホール215bからなるものであり、ビアホール215bにおける底部215cにおいては第1導電膜212が露出している。このような凹部215は、例えば、絶縁膜214の表面にフォトリソを塗布し、露光装置による露光、RIE（Reactive Ion Etching）等によるエッチングの工程を繰り返すことにより形成することができる。

[0027] 次に、ステップ106（S106）において、前処理としてデガス処理や洗浄処理等を行なう。これにより、凹部215の内部をクリーニングする。このような洗浄処理としては、 H_2 アニール処理、 H_2 プラズマ処理、Arプラズマ処理、有機酸を用いたドライクリーニング処理等が挙げられる。

[0028] 尚、加熱によるデガス処理は、 N_2 、Ar、He等の不活性ガス雰囲気中において、ウエハ温度：250～400℃、圧力：13～2670Pa、処理時間：30～300秒の条件において行われ、好ましくは、例えば、Ar雰囲気中において、ウエハ温度：300℃、圧力：1330Pa、処理時間：120秒の条件により行われる。

[0029] また、 H_2 アニール処理による自然酸化銅の除去は、 H_2 雰囲気（ここに、 N_2 、Ar、He等の不活性ガスを加えてもよい。尚、 H_2 濃度は、1～100vol%）中において、ウエハ温度：250～400℃、圧力：13～2670Pa、処理時間：30～300秒の条件において行われ、好ましくは、例えば、フォーミングガス（3% H_2 +97%Ar）雰囲気、ウエハ温度：300℃、圧力：1330Pa、処理時間120秒の条件により行われる。

[0030] 次に、ステップ108（S108）において、金属酸化膜を成膜する（金属酸化膜形成工程）。本実施の形態において、金属酸化膜は、 MnO_x 膜等のMnを含有する膜とすることができる。金属酸化膜は、ALD法により形成することができる。具体的には、図5（a）に示すように、基板210を

100～250℃、例えば、130℃に加熱して、 $(EtCp)_2Mn$ 等のMnプリカーサと H_2O とを交互に供給することにより MnO_x 膜220を成膜する。これにより、ビアホール215bの底部215c及び凹部215の側面215d等に MnO_x 膜220が形成される。本実施の形態では、 MnO_x 膜220のうち、ビアホール215bの底部215cに形成されるものを MnO_x 膜221とし、凹部215の側面215d等に形成されるものを MnO_x 膜222として説明する。尚、 MnO_x 膜220は絶縁膜214の上面にも形成されるが、このように形成された MnO_x 膜220は、 MnO_x 膜222と同様に変化するものとする。

[0031] 尚、前述のALD法に限らず、熱CVD法やプラズマCVD法により MnO_x 膜の成膜をおこなってもよい。この場合、具体的には、基板210を150～400℃、例えば、200℃に加熱して、 $(EtCp)_2$ のMnプリカーサを供給することにより MnO_x 膜を成膜する。これにより、凹部215の側面215d等に MnO_x 膜が形成される。ただし、Cu表面の自然酸化膜(CuO_x)が除去しきれずに残っている場合には、Mnプリカーサと前記 CuO_x との反応により、Cuが露出している凹部の底面には MnO_x 膜が形成される。

[0032] $(EtCp)_2Mn$ 以外のMnプリカーサとしては、以下のものが用いられる。

- ・一般式 $Mn(RC_5H_4)_2$ で表されるビス(アルキルシクロペンタジエニル)マンガンのようなシクロペンタジエニル系マンガン化合物。
- ・デカルボニル2マンガン($Mn_2(CO)_{10}$)やメチルシクロペンタジエニルトリカルボニルマンガン($(CH_3C_5H_4)Mn(CO)_3$)のようなカルボニル系マンガン化合物。
- ・ビス(ジピバロイルメタナト)マンガン($Mn(C_{11}H_{19}O_2)_2$)のようなベータジケトン系マンガン化合物。
- ・米国公報US2009/0263965A1号に開示されている一般式 $Mn(R^1N-CR^3-NR^2)_2$ で表されるビス(N,N'-ジアルキルアセトア

ミジネート) マンガンのようなアミジネート系マンガン化合物。

・国際公開第2012/060428号に開示されている一般式 $Mn(R^1N-Z-NR^2)_2$ で表されるビス(N, N'-1-アルキルアミド-2-ジアルキルアミノアルカン) マンガンのようなアミドアミノアルカン系マンガン化合物。

[0033] ここで、前記 R, R^1 , R^2 , R^3 は $-C_nH_{2n+1}$ (n は 0 以上の整数) で記述されるアルキル基であり、前記 Z は $-C_nH_{2n}-$ (n は 0 以上の整数) で記述されるアルキレン基等が挙げられる。これらの中では、室温で液体であり、バブリング供給に十分な蒸気圧を有し、熱安定性が高いことから、 $(EtCp)_2Mn [=Mn(C_2H_5C_5H_4)_2]$ を用いることが好ましい。

[0034] また、 H_2O 以外の反応ガスとしては、酸素含有ガスを挙げることができ、例えば、 N_2O 、 NO_2 、 NO 、 O_2 、 O_3 、 H_2O_2 、 CO 、 CO_2 、アルコール、アルデヒド、カルボン酸、無水カルボン酸、エステル、有機酸アンモニウム塩、有機酸アミン塩、有機酸アミド、有機酸ヒドラジドを用いることができる。また、これら複数の酸素含有ガスを組み合わせて用いてもよい。なお、常温で液体のものは、加熱気化させるなどして、気体もしくは蒸気の状態処理チャンバー内へ供給することに留意する。

[0035] また、本実施の形態においては、酸化膜として MnO_x 膜 220 を用いた場合について説明するが、この酸化膜は他の金属酸化物により形成してもよく、より好ましくは、Mg、Al、Ca、Ti、V、Cr、Mn、Fe、Co、Ni、Ge、Sr、Y、Zr、Nb、Mo、Rh、Pd、Sn、Ba、Hf、Ta 及び Ir のうちから選ばれる 1 または 2 以上の元素の酸化物を含むものにより形成してもよい。これらのうち、シリケートを形成しうること、Cu に対して固溶しうること、Cu に対する拡散係数が大きいこと (Cu 中における拡散速度が速いこと)、酸化力の無い (弱い) 酸にも溶解しうること、といった観点から、Mn が最も好ましい。

[0036] 次に、ステップ 110 (S110) において、水素ラジカル処理を行なう (水素ラジカル処理工程)。具体的には、リモートプラズマ、プラズマ、加

熱フィラメント等により原子状水素を発生させ、 MnO_x 膜220の表面に、発生させた原子状水素を照射する。本実施の形態では、図1及び図2等に表示されるリモートプラズマ発生部120において生じたりリモートプラズマにより原子状水素を発生させ、発生させた原子状水素を基板210において MnO_x 220が成膜されている面に照射する。この際、加熱処理を併せて行うことが好ましく、例えば、基板210を300℃に加熱する。具体的に、本実施の形態においては、水素ラジカル処理は、 H_2 :10%と Ar :90%のガス雰囲気において、処理圧力40Pa、投入パワー2.5kW、基板加熱温度300℃にて、60秒間行なう。

[0037] これにより、図5(b)に示されるように、 MnO_x 膜220のうち、凹部215の側面215d等に形成されていた MnO_x 膜222は、還元されて Mn 膜222aとなる。また、ビアホール215bの底部215cに形成されていた MnO_x 膜221は還元され、この還元された Mn が、銅等からなる第1導電膜212に拡散するため、 MnO_x 膜221が消失する。よって、ビアホール215bの底部215cにおいては、銅等からなる第1導電膜212が露出する。

[0038] 尚、本実施の形態における水素ラジカル処理は、基板210の加熱温度は、室温～450℃が好ましく、より好ましくは200℃～400℃であり、更には300℃程度が好ましい。また、ガス雰囲気は、 Ar 中の H_2 濃度が1～20%であることが好ましく、より好ましくは3～15%であり、更には H_2 :10%と Ar :90%であることが好ましい。また、処理圧力は、10～500Paが好ましく、より好ましくは20～100Paであり、更には40Paが好ましい。また、投入パワーは、1～5kWが好ましく、より好ましくは1.5～3kWであり、更には2.5kWが好ましい。また、処理時間は、5～300秒が好ましく、より好ましくは10～100秒であり、更には60秒が好ましい。また、ステップ108における MnO_x 膜220とステップ110の水素ラジカル処理との間において、デガス工程（熱処理工程）を行ってもよい。

[0039] 次に、ステップ112 (S112) において、酸化雰囲気でアニール処理を行なう (アニール工程)。具体的には、本実施の形態においては、ヘリウム (He)、アルゴン (Ar)、ネオン (Ne)、窒素 (N₂) 等の不活性ガスに対して微量の酸素含有ガスを加えた雰囲気中、例えば、Arに対して10ppb～3vol%程度のO₂を添加したガス雰囲気において、処理圧力13～2670Paの条件で、30～1800秒間、基板加熱温度200～500℃、より好ましくは250～350℃となるアニールを行なう。ここで、O₂以外の酸素含有ガスとしては、例えば、H₂O、N₂O、NO₂、NO、O₃、H₂O₂、CO、CO₂を用いることができる。

[0040] 尚、ウエハを加熱することにより絶縁膜214などからH₂Oなどの酸素含有ガスが脱ガスする場合には、ウエハの外部から酸素含有ガスを供給せずにアニールしても、外部から酸素含有ガスを供給してアニールする場合と同様の効果を得ることができる。ウエハを加熱することにより絶縁膜などから酸素含有ガスが脱ガスする場合には不活性ガスを供給しながらアニールしても良い。言い換えると、酸素含有ガスを処理装置のガス供給系からウエハ処理空間に供給することができ、下地に含まれる成分を脱ガスさせて酸素含有ガスとして利用することもできる。

[0041] 尚、上記の説明においては、ステップ110における水素ラジカル処理により、MnO_x膜220のうち、凹部215の側面215d等に形成されていたMnO_x膜222は、全て還元されてMn膜222aとなるとしていた。しかし、水素ラジカル処理の条件やMnO_x膜222の膜厚、膜質によっては、MnO_x膜222の全てが還元されてMn膜222aとはならない場合がある。例えば、MnO_x膜222のうち、露出していて絶縁膜214に接触していない上層側だけが、水素ラジカル処理によって還元されてMn膜 (222a) となる一方、絶縁膜214に接触している下層側は水素ラジカルの還元作用が及ばず、水素ラジカル処理時の熱によって、絶縁膜214における酸化シリコンと反応し、Mnシリケート (MnSi_xO_y) 膜 (222b) を形成することが考えられる。このような場合には、既にMnシリケ

ートの形成が完了しており、最終的な構造としては、絶縁膜 2 1 4 と第 2 導電膜 2 3 0 との間に、M n シリケート膜 2 2 2 b が形成されることになることから、ステップ 1 1 2 (S 1 1 2) の酸化雰囲気アニール処理を省略することが可能である。

[0042] これにより、図 5 (c) に示されるように、凹部 2 1 5 の側面 2 1 5 d 等に形成されていた還元された M n 膜 2 2 2 a は、凹部 2 1 5 の側面 2 1 5 d 等を形成している絶縁膜 2 1 4 における酸化シリコンと反応し、M n シリケート (M n S i x O y) 膜 2 2 2 b が形成される。

[0043] 尚、M n 膜 2 2 2 a が、シリケート化され M n シリケート膜 2 2 2 b となる反応について、下記に基づきより詳細に説明する。具体的には、ウエハ W を酸化雰囲気中でアニールすることにより、M n 膜 2 2 2 a が、下地に含まれる S i O₂ 成分と反応してシリケート化され、M n シリケート層 2 2 2 b となるメカニズムについて化学反応式を参照しながら説明する。

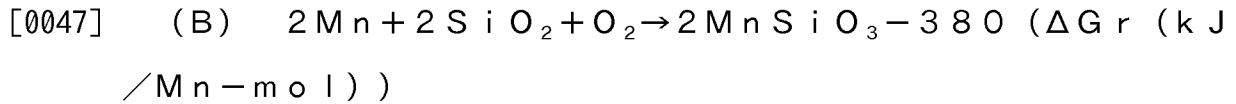
[0044] 金属マンガン (M n) と二酸化シリコン (S i O₂) との化学反応式を下記に示す。尚、各々の化学反応式は、3 0 0 K における平衡状態を示している。また、右辺の熱量は、マンガン (M n) 1 m o l 当たりの熱量 (k J) であり、ギブスの自由エネルギー変化量 (以下、G r 変化量 (Δ G r) と記載する) を表わしている。ここで、ギブスの自由エネルギーは自発的に減少しようとする。そのため、G r 変化量が負である化学反応は自発的に起こり、G r 変化量が正である化学反応は自発的に起こらないことが知られている。尚、以下の熱力学計算においては、市販の熱力学データベースを使用した。

[0045] (A) $Mn + SiO_2 \rightarrow MnSiO_3$

上記の (A) に示される化学反応式では、左辺と右辺の酸素量が釣り合っておらず反応式として成り立たない。よって、左辺から右辺への反応が進み得ないこと、つまり、シリケート化される可能性が無いことがわかる。このことから、M n については、単なる熱処理だけではシリケート化が起こらないため、M n として残存する。

[0046] 次に、酸素 (O₂) を導入した場合における M n と S i O₂ との化学反応式

を示す。



上記の (B) に示される化学反応式より、Mn の場合、酸素が供給されることで左辺から右辺への反応が進み得ること、つまり、シリケート化される可能性がある。このことから、酸素の導入により、Mn がシリケート化されて、 MnSi_xO_y となり得る。尚、上記のシリケート化反応は、 O_2 以外に、 H_2O や CO_2 でも反応が進み得ることを熱力学計算で確認している。

[0048] 次に、ステップ 114 (S114) において、第2導電膜 230 の成膜を行なう (第2導電膜形成工程)。第2導電膜は代表的には Cu 等の金属膜である。具体的には、図 6 に示すように、CVD 法、ALD 法、PVD 法、電解メッキ法、無電解メッキ法、超臨界 CO_2 法のいずれかの方法により Cu 等の第2導電膜 230 を形成する。尚、第2導電膜 230 を形成する方法は上記の方法を組み合わせたものであってもよい。本実施の形態では、最初にスパッタリングにより薄い Cu 膜 (シード Cu 膜) を成膜した後、電解メッキにより Cu を堆積させることにより Cu により第2導電膜 230 を形成している。

[0049] この後、必要に応じて CMP (Chemical Mechanical Polishing) 等により平坦化を行ない、凹部 215 から露出している第2導電膜 230 及び Mn シリケート膜 222b を除去する。以上の工程を繰り返すことにより所望の多層配線を形成することができ、多層配線構造を有する半導体装置を製造することができる。

[0050] 尚、上記において、ステップ 108 における MnO_x 膜 220 の成膜、ステップ 110 における水素ラジカル処理、ステップ 112 における酸化雰囲気アニール処理は、同一のチャンバー (処理装置) で行ってもよく、また、各々異なるチャンバー (処理装置) により行ってもよい。尚、安全上の観点からは、ステップ 110 における水素ラジカル処理とステップ 112 における酸化雰囲気アニール処理は、異なるチャンバー (処理装置) により行う方

が好ましい。ステップ 110 における水素ラジカル処理とステップ 112 における酸化雰囲気アニール処理を、同一のチャンバー（処理装置）により行う場合には、酸化雰囲気アニール処理で用いる酸素含有ガスとして、水素との反応性を考慮して H_2O や CO_2 を用いることが好ましい。酸素含有ガスの供給方法としては、酸素含有ガスを処理装置のガス供給系からウエハ処理空間に供給することができ、下地に含まれる成分を脱ガスさせて酸素含有ガスとして利用することもできる。

[0051] 本実施の形態における製造方法によれば、絶縁膜 214 と第 2 導電膜 230 との間に、 Mn シリケート膜 222b が形成されるため、第 2 導電膜 230 に含まれる Cu 等が絶縁膜 214 内に拡散することを防ぐことができるとともに、絶縁膜 214 に含まれる O_2 や H_2O が第 2 導電膜 230 内に拡散することを防ぐことができる。また、第 2 導電膜 230 は、第 1 導電膜 212 を形成している銅等と直接接触しているため、十分な導通を得ることができ、導通不良の発生を抑制することができる。これにより、 Cu 多層配線の微細化が可能となり、半導体装置（デバイス）の高速化、微細化などにより、小型でありながら高速で信頼性のある電子機器を得ることが可能となる。

[0052] [第 2 の実施の形態]

次に、図 7 及び図 8～図 10 に基づき第 2 の実施の形態について説明する。本実施の形態における半導体装置の製造方法は、多層配線構造を有する半導体装置の製造方法であって、層間における配線を形成するものであるため、形成されている半導体素子及び半導体素子の形成方法については省略されている。尚、本実施の形態は、第 1 の実施の形態における半導体装置の製造装置を用いることができる。

[0053] 本実施の形態において、酸化雰囲気アニールに代えて、水素、 CO 、アミン又はその類似物（ $NR^1R^2R^3$ ）、ヒドラジン又はその類似物（ $N_2R^4R^5R^6R^7$ ）等の還元ガス（ここで、 $R^1\sim R^7$ は、水素（ H ）又は炭化水素である。）を用いた還元雰囲気アニール又は不活性ガスを用いた不活性ガスアニールにより $MnSiO_3$ を形成する点で、第 1 の実施の形態と異なる。

[0054] まず、第1の実施の形態におけるステップ102～108（図3）と同様の処理手順（ステップ202～208）により、図9（a）に示した構成を準備する。各種材料については、第1の実施の形態で説明したのと同様とすることができる。

[0055] 次に、ステップ210（S210）において、不活性ガス又は還元ガスを用いたアニール処理を行なう（アニール工程）。具体的には、本実施の形態においては、ヘリウム（He）、アルゴン（Ar）、ネオン（Ne）、窒素（N₂）等の不活性ガスに水素、CO、アミン又はその類似物（NR¹R²R³）、ヒドラジン又はその類似物（N₂R⁴R⁵R⁶R⁷）等の還元ガスを加えた雰囲気中で還元雰囲気アニール処理工程を行う。ここで、R¹～R⁷は、水素（H）又は炭化水素である。アミン（NH₃）の類似物としては、例えば、メチルアミン（CH₃NH₂）、エチルアミン（C₂H₅NH₂）、ジメチルアミン（（CH₃）₂NH）、トリメチルアミン（（CH₃）₃N）等が挙げられる。ヒドラジン（N₂H₄）の類似物としては、例えば、メチルヒドラジン（CH₃NNH₃）、ジメチルヒドラジン（（CH₃）₂NNH₂）、トリメチルヒドラジン（（CH₃）₃NNH）等が挙げられる。

[0056] 例えば、還元ガスとして水素を用いた場合、H₂：3%とAr：97%のガス雰囲気において、処理圧力13～2670Paの条件で、30～1800秒間、基板加熱温度200～450℃、より好ましくは250～350℃となるアニールを行なう。

[0057] 尚、図面においては、便宜上、還元雰囲気アニール処理工程について記載しているが、MnO_xがMnOのみからなる場合に限り、この還元雰囲気アニール処理工程に代えて、不活性ガスアニール処理工程を行ってもよい。

[0058] これにより、図9（b）に示されるように、凹部215の側面215d等に形成されていたMnO_x膜222は、凹部215の側面215d等を形成している絶縁膜214における酸化シリコンと反応し、Mnシリケート（MnSi_xO_y）膜222bが形成される。尚、ビアホール215bの底部215cに形成されるMnO_x膜221は、Cu等の第1導電膜212の上に

形成されているため、シリケート化されることはなく、 MnO_x 膜221のまま変化することはない。尚、拡散防止膜213上に形成されていた MnO_x 膜222は、ほとんどシリケート化されず MnO_x のままであるが、拡散防止膜213はSiCN等からなり、拡散防止機能を有していることからシリケート化されなくても問題とはならない。

[0059] 次に、 MnO_x 膜222が、シリケート化されMnシリケート膜222bとなる反応について、下記に基づきより詳細に説明する。具体的には、還元雰囲気下においてアニールすることにより、 MnO_x 膜222が、下地に含まれる SiO_2 成分と反応してシリケート化され、Mnシリケート層222bとなるメカニズムについて化学反応式を参照しながら説明する。

[0060] 酸化マンガン (MnO と Mn_2O_3) と二酸化シリコン (SiO_2) との化学反応式を下記に示す。尚、各々の化学反応式は、300Kにおける平衡状態を示している。また、右辺の熱量は、マンガン (Mn) 1mol当たりの熱量 (kJ) であり、ギブスの自由エネルギー変化量 (以下、Gr変化量 (ΔGr) と記載する) を有効数字2桁で表わしている。ここで、ギブスの自由エネルギーは自発的に減少しようとする。そのため、Gr変化量が負である化学反応は自発的に起こり、Gr変化量が正である化学反応は自発的に起こらないことが知られている。尚、以下の熱力学計算においては、市販の熱力学データベースを使用した。

[0061] (1) $MnO + SiO_2 \rightarrow MnSiO_3 - 21$ (ΔGr (kJ/Mn-mol))

(2) $2Mn_2O_3 + 4SiO_2 \rightarrow 4MnSiO_3 + O_2 + 57$ (ΔGr (kJ/Mn-mol))

(3) $2Mn_2O_3 + 2SiO_2 \rightarrow 2Mn_2SiO_4 + O_2 + 53$ (ΔGr (kJ/Mn-mol))

上記における(1)に示される化学反応式より、 MnO の場合、左辺から右辺への反応が進み得ること、つまり、シリケート化される可能性がある。

また、上記における(2)、(3)に示される化学反応式より、左辺から右

辺への反応が進み得ないこと、つまり、シリケート化される可能性が無いことがわかる。このことから、 Mn_2O_3 については、単なる熱処理だけではシリケート化が起こらないため、 Mn_2O_3 として残存する。

[0062] 次に、水素（H）を導入した場合における Mn_2O_3 と SiO_2 との化学反応式を示す。

[0063] (4) $Mn_2O_3 + 2SiO_2 + H_2 \rightarrow 2MnSiO_3 + H_2O - 58$ (ΔG_r (kJ/Mn-mol))

(5) $Mn_2O_3 + SiO_2 + H_2 \rightarrow Mn_2SiO_4 + H_2O - 62$ (ΔG_r (kJ/Mn-mol))

上記における（４）、（５）に示される化学反応式より、水素（H）を導入した場合、 Mn_2O_3 であっても、左辺から右辺への反応が進み得ること、つまり、シリケート化される可能性が有る。このことから、水素の導入により、 Mn_2O_3 が、シリケート化されて、 $MnSi_xO_y$ となり得る。

[0064] 次に、 Mn_2O_3 の化学反応式を示す。

[0065] (6) $2Mn_2O_3 \rightarrow 4MnO + O_2 + 78$ (ΔG_r (kJ/Mn-mol))

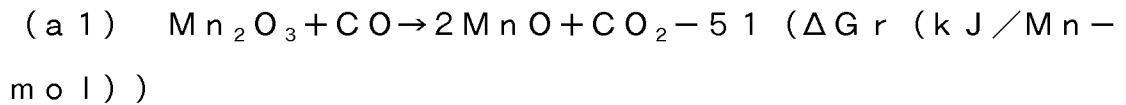
(7) $Mn_2O_3 + H_2 \rightarrow 2MnO + H_2O - 37$ (ΔG_r (kJ/Mn-mol))

上記における（６）に示される化学反応式より、水素を導入しない場合には、 Mn_2O_3 は MnO とはなり得ない。また、上記における（２）、（３）に示される化学反応式より、 Mn_2O_3 は水素なしではシリケート化され得ないことから、水素を導入しない場合、 Mn_2O_3 が、シリケート化されて Mn シリケート（ $MnSi_xO_y$ ）となる可能性はない。

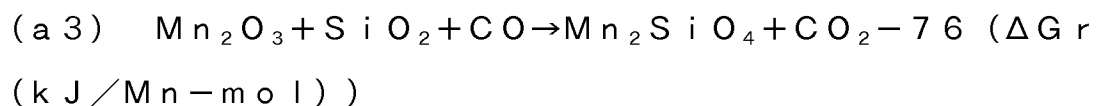
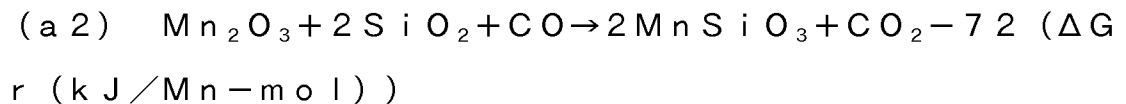
[0066] これに対して、上記における（７）に示される化学反応式より、水素を導入することにより、 Mn_2O_3 は MnO となり得る。また、上記における（１）に示される化学反応式より、 MnO は、シリケート化されて Mn シリケート（ $MnSi_xO_y$ ）となり得ることから、水素を導入することにより、 Mn_2O_3 が、シリケート化されて Mn シリケート（ $MnSi_xO_y$ ）となり得

る。

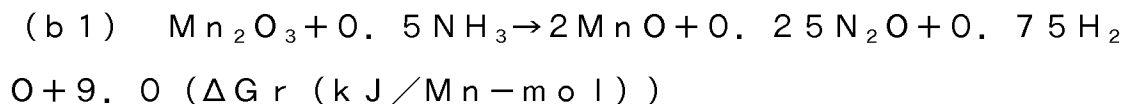
[0067] 続いて、還元ガスとしてCOを導入した場合の化学反応式を示す。



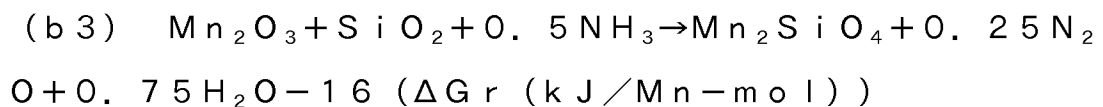
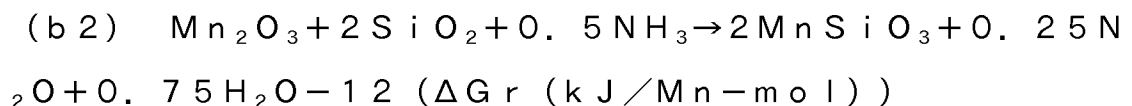
なお、上記式(1)に示すように、MnOはアニールによりシリケート化可能である。



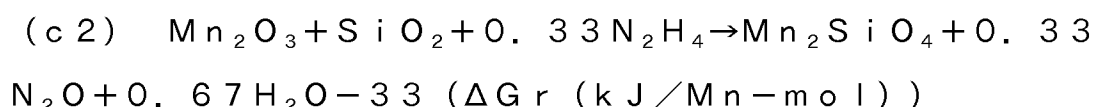
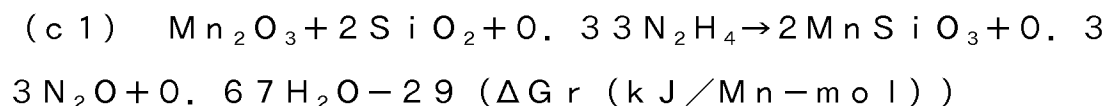
続いて、還元ガスとしてNH₃を導入した場合の化学反応式を示す。



ここで、500K以上であれば、 ΔG_r はマイナスとなる。さらに、上記式(1)に示すように、MnOはアニールによりシリケート化可能である。



続いて、還元ガスとしてN₂H₄を導入した場合の化学反応式を示す。



このように、上記における(a2)、(a3)、(b2)、(b3)、(c1)、(c2)、に示される化学反応式より、還元ガスとしてCO又はNH₃、N₂H₄を導入した場合でも、Mn₂O₃がシリケート化されてMnシリケート(MnSi_xO_y)となり得ることが分かる。

- [0068] 次に、ステップ212（S212）において、水素ラジカル処理を行なう（水素ラジカル処理工程）。水素ラジカル処理の手順は第1の実施の形態と同様であるので、詳細な説明を省略する。
- [0069] これにより、図9（c）に示されるように、ビアホール215bの底部215cに形成されていた MnO_x 膜221は還元され、この還元されたMnが、銅等からなる第1導電膜212に拡散するため、 MnO_x 膜221が消失する。よって、ビアホール215bの底部215cにおいては、銅等からなる第1導電膜212が露出する。この際、凹部215の側面215d等に形成されているMnシリケート膜222bは、物質として比較的安定なため、ほとんど変化しないと考えられる。
- [0070] 次に、ステップ214（S214）において、図10に示すように、Cu等の第2導電膜230の成膜を行なう（第2導電膜形成工程）。第2導電膜の成膜手順は第1の実施の形態と同様であるので、詳細な説明を省略する。
- [0071] この後、必要に応じてCMP等により平坦化を行ない、凹部215から露出している第2導電膜230及びMnシリケート膜222bを除去する。以上の工程を繰り返すことにより所望の多層配線を形成することができ、多層配線構造を有する半導体装置を製造することができる。
- [0072] 尚、上記において、ステップ208における MnO_x 膜220の成膜、ステップ210における不活性ガスアニール処理又は還元雰囲気アニール処理、ステップ212における水素ラジカル処理は、同一のチャンバー（処理装置）で行ってもよく、また、各々異なるチャンバー（処理装置）により行ってもよい。また、ステップ208において、水素を混入させた状態で成膜することにより、ステップ208における成膜工程とステップ210におけるアニール処理工程を同時に行なうことも可能である。
- [0073] 本実施の形態における製造方法によれば、絶縁膜214と第2導電膜230との間に、Mnシリケート膜222bが形成されるため、第2導電膜230に含まれるCu等が絶縁膜214内に拡散することを防ぐことができるとともに、絶縁膜214に含まれる O_2 や H_2O が第2導電膜230内に拡散す

ることを防ぐことができる。また、第2導電膜230は、第1導電膜212を形成している銅等と直接接触しているため、十分な導通を得ることができ、導通不良の発生を抑制することができる。これにより、Cu多層配線の微細化が可能となり、半導体装置（デバイス）の高速化、微細化などにより、小型でありながら高速で信頼性のある電子機器を得ることが可能となる。尚、上記以外の内容については、第1の実施の形態と同様である。

[0074] 〔第3の実施の形態〕

本実施の形態において、Mnシリケート（ $MnSi_xO_y$ ）膜222bと第2導電膜230との間に、これらの密着性を良好にするための密着層として機能する第3導電膜（Ru膜）を形成する点で、第1の実施の形態と異なる。Ru（002）の格子定数は2.14オングストロームであり、Cu（111）の格子定数は、2.09オングストロームである。RuはCuとの格子定数が近くお互いの濡れ性が良好であることから、高い密着性と、凹部215へのCu等の第2導電膜230の良好な埋め込み性が期待できる。

[0075] 次に、図11及び図12～図14に基づき第3の実施の形態について説明する。本実施の形態における半導体装置の製造方法は、多層配線構造を有する半導体装置の製造方法であって、層間における配線を形成するものであるため、形成されている半導体素子及び半導体素子の形成方法については省略されている。尚、本実施の形態は、第1の実施の形態における半導体装置の製造装置を用いることができる。

[0076] まず、第1の実施の形態におけるステップ102～110（図3）と同様の処理手順（ステップ302～310）により、図13（b）に示した構成を準備する。各種材料については、第1の実施の形態で説明したのと同様とすることができる。

[0077] 次に、ステップ312（S312）において、第3導電膜（Ru膜）240の成膜を行なう（第3導電膜形成工程）。具体的には、図13（c）に示すように、Ruを含む有機金属原料（例えば、Ruカルボニル等）を用いて基板210を約200℃に加熱してCVDにより第3導電膜240を成膜す

る。第3導電膜240は金属材料であり、ビアホール215bの底面215cを含む凹部215の内面に成膜される。即ち、第3導電膜240は凹部215において露出している第1導電膜212及びMn膜222aの表面に成膜される。ビアホール215bの底面215cでは、前述したように露出している第1導電膜212の表面にはMn膜222aが成膜されていないため、第1導電膜212を形成している銅等の表面に第3導電膜240が成膜される。

[0078] 次に、ステップ314（S314）において、酸化雰囲気でアニール処理を行なう（アニール工程）。具体的には、本実施の形態においては、ヘリウム（He）、アルゴン（Ar）、ネオン（Ne）、窒素（N₂）等の不活性ガスに対して微量の酸素含有ガスを加えた雰囲気中、例えば、Arに対して10ppb～3vol%程度のO₂を添加したガス雰囲気において、処理圧力13～2670Paの条件で、30～1800秒間、基板加熱温度200～500℃、より好ましくは250～350℃となるアニールを行なう。ここで、O₂以外の酸素含有ガスとしては、例えば、H₂O、N₂O、NO₂、NO、O₃、H₂O₂、CO、CO₂を用いることができる。

[0079] 尚、ウエハを加熱することにより絶縁膜214などからH₂Oなどの酸素含有ガスが脱ガスする場合には、ウエハの外部から酸素含有ガスを供給せずにアニールしても、外部から酸素含有ガスを供給してアニールする場合と同様の効果を得ることができる。ウエハを加熱することにより絶縁膜などから酸素含有ガスが脱ガスする場合には不活性ガスを供給しながらアニールしても良い。言い換えると、酸素含有ガスを処理装置のガス供給系からウエハ処理空間に供給することができ、下地に含まれる成分を脱ガスさせて酸素含有ガスとして利用することもできる。

[0080] これにより、図14（a）に示されるように、凹部215の側面215d等に形成されている還元されたMn膜222aは、凹部215の側面215d等を形成している絶縁膜214における酸化シリコンと反応し、Mnシリケート（MnSi_xO_y）膜222bが形成される。

[0081] 尚、本実施の形態においては、ステップ310の水素ラジカル処理とステップ312の第3導電膜240の成膜との間は、所定の真空度または所定の酸素分圧に保たれていることが好ましく、例えば、真空度の場合では、 $1 \times 10^{-4} \text{ Pa}$ 以下に保たれていることが好ましい。このため、ステップ310の水素ラジカル処理とステップ312の第3導電膜240の成膜は、図2に示すように同一のチャンバー内で行なわれるものであるか、または、図1に示すように水素ラジカル処理を行なうチャンバーと第3導電膜240の成膜を行なうチャンバーとが、所定の真空度を保つことのできる共通搬送室121により連結されており、共通搬送室121を介してウエハWを移動させることができるものであることが好ましい。

[0082] また、ステップ310の水素ラジカル処理とステップ312の第3導電膜240の成膜との間に、基板210を、Ru膜の成膜温度以下、例えば室温まで冷却する冷却工程を設けてもよい。成膜される第3導電膜240の膜厚は、0.5～5 nmであり、第3導電膜240の成膜は、CVD法その他、ALD法により行ってもよい。また、本実施の形態においては、第3導電膜240としてRu膜を成膜する場合について説明したが、Ru以外の金属材料、例えば、Fe、Co、Ni、Rh、Pd、Os、Ir及びPtのうちから選ばれる1または2以上の元素を含むものであってもよい。また、更には、白金族元素のうちから選ばれる1または2以上の元素を含むものであってもよい。これらはCuとの密着性に優れ、電気を通すことからシードCu層と同等の機能を有する。

[0083] 次に、ステップ316（S316）において、図14（b）に示すように、Cu等の第2導電膜230の成膜を行なう（第2導電膜形成工程）。第2導電膜の成膜手順は第1の実施の形態と同様であるので、詳細な説明を省略する。

[0084] この後、必要に応じてCMP等により平坦化を行ない、凹部215から露出している第2導電膜230及びMnシリケート膜222bを除去する。以上の工程を繰り返すことにより所望の多層配線を形成することができ、多層

配線構造を有する半導体装置を製造することができる。

[0085] 尚、上記において、ステップ308における MnO_x 膜220の成膜、ステップ310における水素ラジカル処理は、同一のチャンバー（処理装置）で行ってもよく、また、各々異なるチャンバー（処理装置）により行ってもよい。

[0086] 本実施の形態における製造方法によれば、絶縁膜214と第2導電膜230との間に、第3導電膜240及び Mn シリケート膜222bが形成されるため、第2導電膜230に含まれる Cu 等が絶縁膜214内に拡散することを防ぐことができるとともに、絶縁膜214に含まれる O_2 や H_2O が第2導電膜230内に拡散することを防ぐことができる。また、第2導電膜230は、導電性の高い金属材料である第3導電膜240を介して第1導電膜212と接触しているため、十分な導通を得ることができ、導通不良の発生を抑制することができる。それ以外にも、第3導電膜240を介在させることにより、第2導電膜230（ Cu ）との濡れ性が向上するため、密着性が向上すると共に第2導電膜230（ Cu ）の埋め込み性が改善されるといった効果も期待できる。これにより、 Cu 多層配線の微細化が可能となり、半導体装置（デバイス）の高速化、微細化などにより、小型でありながら高速で信頼性のある電子機器を得ることが可能となる。尚、上記以外の内容については、第1の実施の形態と同様である。また、本実施の形態は、第2の実施の形態における半導体装置の製造方法において適用してもよく、その場合は、ステップ312の第3導電膜240の成膜工程を、ステップ212の水素ラジカル処理工程とステップ214の Cu 膜230の成膜工程との間に挿入すればよい。

[0087] [第4の実施の形態]

本実施の形態において、凹部215の底部に形成された MnO_x 膜221をウェットエッチングにより選択的に除去する点で、第2の実施の形態と異なる。

[0088] 次に、図15及び図16～図18に基づき第4の実施の形態について説明

する。本実施の形態における半導体装置の製造方法は、多層配線構造を有する半導体装置の製造方法であって、層間における配線を形成するものであるため、形成されている半導体素子及び半導体素子の形成方法については省略されている。尚、本実施の形態は、第1の実施の形態における半導体装置の製造装置を一部用いることができる。

[0089] まず、第1の実施の形態におけるステップ102～108（図3）と同様の処理手順（ステップ402～408）により、図17（a）に示した構成を準備する。各種材料については、第1の実施の形態で説明したのと同様とすることができる。

[0090] 次に、ステップ410（S410）において、不活性ガス又は水素含有ガス又は還元雰囲気アニール処理を行なう（不活性ガスアニール処理工程又は還元雰囲気アニール処理工程）。この手順は第2の実施の形態（ステップ210（S210））と同様であるので、詳細な説明を省略する。

[0091] これにより、図17（b）に示されるように、凹部215の側面215d等に形成されていた MnO_x 膜222は、凹部215の側面215d等を形成している絶縁膜214における酸化シリコンと反応し、 Mn シリケート（ $MnSi_xO_y$ ）膜222bが形成される。尚、ビアホール215bの底部215cに形成される MnO_x 膜221は、 Cu 等の第1導電膜212の上に形成されているため、シリケート化されることはなく、 MnO_x 膜221のままで変化することはない。尚、拡散防止膜213上に形成されていた MnO_x 膜222は、ほとんどシリケート化されず MnO_x のままであるが、拡散防止膜213は $SiCN$ 等からなり、拡散防止機能を有していることからシリケート化されなくても問題とはならない。

[0092] 次に、ステップ412（S412）において、塩酸を用いたウェットエッチングを行なう。具体的には、不活性ガスアニール処理又は還元雰囲気アニール処理のなされたものを塩酸に浸漬等することにより、図17（c）に示されるように、 Cu 等の第1導電膜212の上に形成されている MnO_x 膜221を塩酸により溶解して除去する。この際、凹部215の側面215d

等に形成されているMnシリケート膜222bは、シリケート化されているため、塩酸に侵されることはなく、除去されることはない。

[0093] 図19にpHの値と標準水素電極の電位との関係を示す。図19に示されるように、Mnは溶けるがCuが溶けない範囲19A（Mnはイオン化するが、Cuはイオン化しない範囲（図中約-1.2V以上0.1V以下の範囲））がある。更に、この範囲19A内において、Mnは溶けるがCu及びMnSiO₃が溶けない範囲19Bがある。本実施の形態において、範囲19Bにおける条件（約-0.1V以上0.1V以下）によりウェットエッチングを行なう。これにより、図17（c）に示されるように、凹部215の側面215d等に形成されているMnシリケート膜222bが除去されることなく、Cu等の第1導電膜212の上となる凹部215の底面215cに形成されているMnO_x膜221を除去することができる。

[0094] 尚、図19は、図20（a）に示されるMnにおけるpHの値と標準水素電極の電位との関係と、図20（b）に示されるCuにおけるpHの値と標準水素電極の電位との関係とを重ね合わせることで得られたものである。尚、図19及び図20においては、横軸がpHの値、縦軸が標準水素電極の電位を示している。また、本実施の形態における説明では、塩酸を用いた場合について説明したが、酢酸やクエン酸等を用いてもよい。ここでは、酸化力の無い（弱い）酸を選択することが好ましく、中性もしくは酸性の薬液を用いたウェットエッチングが好ましい。

[0095] 次に、図18に示すように、ステップ414（S414）において、Cu等の第2導電膜230の成膜を行なう（第2導電膜形成工程）。第2導電膜の成膜手順は第1の実施の形態と同様であるので、詳細な説明を省略する。

[0096] この後、必要に応じてCMP等により平坦化を行ない、凹部215から露出している第2導電膜230及びMnシリケート膜222bを除去する。以上の工程を繰り返すことにより所望の多層配線を形成することができ、多層配線構造を有する半導体装置を製造することができる。

[0097] 尚、上記において、ステップ408におけるMnO_x膜220の成膜、ス

ステップ410における不活性ガスアニール処理又は還元雰囲気アニール処理は、同一のチャンバー（処理装置）で行ってもよく、また、各々異なるチャンバー（処理装置）により行ってもよい。また、ステップ408において、水素を混入させた状態で成膜することにより、ステップ408における成膜工程とステップ410におけるアニール処理工程を同時に行なうことも可能である。更に、ウェットエッチングを行なうチャンバー（処理装置）を共通搬送室121に接続してクラスタツールを形成してもよい。

[0098] 本実施の形態における製造方法によれば、絶縁膜214と第2導電膜230との間に、Mnシリケート膜222bが形成されるため、第2導電膜230に含まれるCu等が絶縁膜214内に拡散することを防ぐことができる。また、絶縁膜214に含まれるO₂やH₂Oが第2導電膜230内に拡散することを防ぐことができる。また、第2導電膜230は、第1導電膜212を形成している銅等と直接接触しているため、十分な導通を得ることができ、導通不良の発生を抑制することができる。更に、本実施の形態においては、予めウェットエッチングにより凹部215の底面215cに形成されているMnO_x膜221が除去されており、Mnが第1導電膜212内を拡散しないため、配線抵抗をより一層低くすることができる。これにより、Cu多層配線の微細化が可能となり、半導体装置（デバイス）の高速化、微細化などにより、小型でありながら高速で信頼性のある電子機器を得ることが可能となる。尚、上記以外の内容については、第1又は第2の実施の形態と同様である。

[0099] 〔第5の実施の形態〕

前述のMnO_x膜の成膜に限らず、熱ALD法、熱CVD法やプラズマALD法、プラズマCVD法等の成膜手段により金属Mn膜の成膜をおこなった場合にも本発明の内容の一部を適用できる場合がある。例えば、基板210を200～400℃、例えば、300℃に加熱して、前述のアミドアミノアルカン系マンガ化合物等のMnプリカーサを供給することによりMn膜を成膜する。これにより、通常はビアホール215bの底部215c及び凹

部 2 1 5 の側面 2 1 5 d 等に Mn 膜が形成される。しかし、Cu 表面の自然酸化膜 (CuO_x) が除去しきれずに残っている場合には、形成された金属 Mn と前記 CuO_x との反応により、Cu が露出している凹部の底面には MnO_x 膜が形成される場合がある。その際には、基板に原子状水素を照射する水素ラジカル処理により、Cu の上に堆積している MnO_x を還元すると共に Cu (下層の第 1 導電膜) 中に拡散させて消滅させることにより除去することが可能である。

[0100] [変形例]

尚、本発明の実施に係る形態について説明したが、上記内容は、発明の内容を限定するものではない。

[0101] なお、例えば第 1 の実施の形態において、図 3 のステップ 1 1 2 (S 1 1 2) の酸化雰囲気アニール処理を行った後に、ステップ 1 1 4 (S 1 1 4) の Cu 膜 (第 2 導電膜) の成膜を行う例を示した。しかし、他の例として、ステップ 1 1 4 (S 1 1 4) と同様の Cu 膜 (第 2 導電膜) の成膜を行った後にステップ 1 1 2 (S 1 1 2) と同様の酸化雰囲気アニール処理を行うことによっても、Mn がシリケート化されて、MnSi_xO_y を得ることができ。他の実施の形態についても同様である。

[0102] また、例えば第 3 の実施の形態において、図 1 1 のステップ 3 1 2 (S 3 1 2) の Ru 膜 (第 3 導電膜) の成膜を行なった後に、ステップ 3 1 4 (S 3 1 4) の酸化雰囲気アニール処理を行う例を示した。しかし、他の例として、ステップ 3 1 4 (S 3 1 4) の酸化雰囲気アニール処理を行った後にステップ 3 1 2 (S 3 1 2) の Ru 膜 (第 3 導電膜) の成膜を行ってもよい。また、ステップ 3 1 4 (S 3 1 4) の酸化雰囲気アニール処理は、ステップ 3 1 6 (S 3 1 6) の Cu 膜 (第 2 導電膜) の成膜を行った後に行ってもよい。

[0103] また、各実施の形態の処理を適宜組み合わせてもよい。例えば、第 2 の実施の形態の手順において、第 3 の実施の形態で説明した図 1 1 のステップ 3 1 2 (S 3 1 2) の Ru 膜 (第 3 導電膜) の成膜を行うこともできる。その

場合は、ステップ 3 1 2 の R u 膜（第 3 導電膜 2 4 0）の成膜工程を、ステップ 2 1 2 の水素ラジカル処理工程とステップ 2 1 4 の C u 膜（第 2 導電膜 2 3 0）の成膜工程との間に挿入すればよい。

[0104] 下記の（項目 1）～（項目 2 7）は 2 0 1 2 年 7 月 1 8 日に出願された日本国特許出願 2 0 1 2 - 1 5 9 6 5 2 号の「特許請求の範囲」を転載したものである。

[0105] 本発明は下記の（項目 1）～（項目 2 7）の形態も含む。

（項目 1）

基板表面に絶縁膜が形成されており、前記絶縁膜に形成された開口部（凹部）の内部に金属酸化物からなる酸化膜を成膜する酸化膜の成膜工程と、

前記酸化膜の成膜工程の後に、原子状水素を照射する水素ラジカル処理工程と、

前記酸化膜の成膜工程の後に、酸素を供給した状態で加熱する酸素アニール処理工程と、

前記水素ラジカル処理工程及び前記酸素アニール処理工程を行なった後、前記開口部の内部に金属からなる電極を形成する電極形成工程と、

を有することを特徴とする半導体装置の製造方法。

（項目 2）

基板表面に絶縁膜が形成されており、前記絶縁膜に形成された開口部の内部に金属酸化物からなる酸化膜を成膜する酸化膜の成膜工程と、

前記酸化膜の成膜工程の後に、原子状水素を照射する水素ラジカル処理工程と、

前記酸化膜の成膜工程の後に、前記開口部の内部に金属からなる電極を形成する電極形成工程と、

前記電極形成工程の後に、酸素を供給した状態で加熱する酸素アニール処理工程と、

を有することを特徴とする半導体装置の製造方法。

（項目 3）

前記水素ラジカル処理工程の後に、前記酸素アニール処理工程を行なうことを特徴とする項目 1 または 2 に記載の半導体装置の製造方法。

(項目 4)

基板表面に絶縁膜が形成されており、前記絶縁膜に形成された開口部の内部に金属酸化物からなる酸化膜を成膜する酸化膜の成膜工程と、

前記酸化膜の成膜工程の後に、水素を供給した状態で加熱する水素アニール処理工程と、

前記水素アニール処理工程の後に、原子状水素を照射する水素ラジカル処理工程と、

前記水素アニール処理工程及び前記水素ラジカル処理工程を行なった後、前記開口部の内部に金属からなる電極を形成する電極形成工程と、

を有することを特徴とする半導体装置の製造方法。

(項目 5)

前記水素ラジカル処理は、前記基板を加熱した状態で行なわれることを特徴とする項目 1 から 4 のいずれかに記載の半導体装置の製造方法。

(項目 6)

前記原子状水素はリモートプラズマにより発生されたものであることを特徴とする項目 1 から 5 のいずれかに記載の半導体装置の製造方法。

(項目 7)

基板表面に絶縁膜が形成されており、前記絶縁膜に形成された開口部の内部に金属酸化物からなる酸化膜を成膜する酸化膜の成膜工程と、

前記酸化膜の成膜工程の後に、水素を供給した状態で加熱する水素アニール処理工程と、

前記水素アニール処理工程の後に、ウェットエッチングにより、開口部の底面における酸化膜を除去するウェットエッチング工程と、

前記ウェットエッチング工程を行なった後、前記開口部の内部に金属からなる電極を形成する電極形成工程と、

を有することを特徴とする半導体装置の製造方法。

(項目 8)

前記ウェットエッチングは、塩酸、酢酸及びクエン酸のうちのいずれかを
含むエッチング液を用いたものであることを特徴とする項目 7 に記載の半導
体装置の製造方法。

(項目 9)

前記ウェットエッチングは、中性もしくは酸性の薬液を用いておこなわれる
ことを特徴とする項目 7 に記載の半導体装置の製造方法。

(項目 10)

前記薬液の酸化還元電位は、0.1 V 以下であることを特徴とする項目 9
に記載の半導体装置の製造方法。

(項目 11)

前記薬液の酸化還元電位は、-1.2 V 以上 0.1 V 以下であることを特
徴とする項目 9 に記載の半導体装置の製造方法。

(項目 12)

前記酸化膜は、ALD により成膜されたものであることを特徴とする項目
1 から 11 のいずれかに記載の半導体装置の製造方法。

(項目 13)

前記酸化膜は、Mg、Al、Ca、Ti、V、Cr、Mn、Fe、Co、
Ni、Ge、Sr、Y、Zr、Nb、Mo、Rh、Pd、Sn、Ba、Hf
、Ta 及び Ir のうちから選ばれる 1 または 2 以上の元素の酸化物を含むも
のにより形成されていることを特徴とする項目 1 から 12 のいずれかに記載
の半導体装置の製造方法。

(項目 14)

前記酸化膜は、Mn の酸化物を含むものであることを特徴とする項目 1 か
ら 13 のいずれかに記載の半導体装置の製造方法。

(項目 15)

前記水素ラジカル処理工程と、前記水素アニール処理工程または前記酸素
アニール処理工程を行なった後に、金属膜（導電膜）の成膜工程を行ない、

前記金属膜の成膜工程を行なった後に電極形成工程を行なうものであって、

前記金属膜は、Fe、Co、Ni、Ru、Rh、Pd、Os、Ir及びPtのうちから選ばれる1または2以上の元素を含むものにより形成されていることを特徴とする項目1から14のいずれかに記載の半導体装置の製造方法。

(項目16)

前記水素アニール処理工程に代えて、不活性ガスを供給した状態で加熱をする不活性ガス処理工程を行うものであることを特徴とする項目4、7、15のいずれかに記載の半導体装置の製造方法。

(項目17)

前記酸化膜の成膜工程に代えて、Mnを含む膜を形成するものであって、前記Mnを含む膜は熱CVDまたはプラズマCVDにより成膜されるものであることを特徴とする項目1から16のいずれかに記載の半導体装置の製造方法。

(項目18)

前記電極は、銅または銅を含む材料により形成されていることを特徴とする項目1から17のいずれかに記載の半導体装置の製造方法。

(項目19)

前記電極は、熱CVD法、熱ALD法、プラズマCVD法、プラズマALD法、PVD法、電解メッキ法、無電解メッキ法、超臨界CO₂法から選ばれる1または2以上の方法により成膜されたものであることを特徴とする項目1から18のいずれかに記載の半導体装置の製造方法。

(項目20)

項目1から19のいずれかに記載の半導体装置の製造方法によって形成された膜構造を有することを特徴とする半導体装置。

(項目21)

1または2以上のチャンバーを有し、

前記チャンバーのいずれかにおいて、金属酸化物からなる酸化膜を成膜す

るものであり、

前記チャンバーのいずれかにおいて、原子状水素を照射する水素ラジカル処理を行なうものであり、

前記チャンバーのいずれかにおいて、水素又は酸素又は不活性ガスを供給した状態で加熱するアニール処理を行なうものであり、

前記チャンバーのいずれかにおいて、金属からなる電極を形成するものであることを特徴とする半導体装置の製造装置。

(項目 2 2)

前記酸化膜の成膜は、A L Dにより成膜されるものであることを特徴とする項目 2 1 に記載の半導体装置の製造装置。

(項目 2 3)

前記酸化物はM nの酸化物であることを特徴とする項目 2 1 または 2 2 に記載の半導体装置の製造装置。

(項目 2 4)

1 または 2 以上のチャンバーを有し、

前記チャンバーのいずれかにおいて、熱C V DもしくはプラズマC V Dにより、金属膜を成膜するものであり、

前記チャンバーのいずれかにおいて、原子状水素を照射する水素ラジカル処理を行なうものであり、

前記チャンバーのいずれかにおいて、水素又は酸素又は不活性ガスを供給した状態で加熱するアニール処理を行なうものであり、

前記チャンバーのいずれかにおいて、金属からなる電極を形成するものであることを特徴とする半導体装置の製造装置。

(項目 2 5)

前記金属膜は、M nを含む膜であることを特徴とする項目 2 4 に記載の半導体装置の製造装置。

(項目 2 6)

前記水素ラジカル処理と前記水素又は酸素又は不活性ガスを供給した状態

で加熱するアニール処理は、同一チャンバーで行なわれるものであることを特徴とする項目 2 1 または 2 5 に記載の半導体装置。

(項目 2 7)

前記酸化膜の成膜、前記水素ラジカル処理、前記水素又は酸素又は不活性ガスを供給した状態で加熱するアニール処理は、同一チャンバーで行なわれるものであることを特徴とする項目 2 1 または 2 6 に記載の半導体装置。

[0106] 以上、本発明の好ましい実施形態及び実施例について詳述したが、本発明は上記した特定の実施形態及び実施例に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能なものである。

[0107] 本国際出願は 2 0 1 2 年 7 月 1 8 日に出願された日本国特許出願 2 0 1 2 - 1 5 9 6 5 2 号に基づく優先権を主張するものであり、その全内容をここに援用する。

符号の説明

- [0108] 1 1 1 第 1 の処理装置
1 1 2 第 2 の処理装置
1 1 3 第 3 の処理装置
1 1 4 第 4 の処理装置
1 2 0 リモートプラズマ発生部
1 2 1 共通搬送室
1 2 2 第 1 ロードロック室
1 2 3 第 2 ロードロック室
1 2 4 導入側搬送室
1 2 5 導入ポート
1 2 6 開閉ドア
1 2 7 カセット容器
1 2 8 オリエンタ
1 3 1 搬送機構

1 3 2	導入側搬送機構
1 3 3	案内レール
2 1 0	基板
2 1 1	絶縁膜
2 1 2	第1導電膜（配線層）
2 1 3	拡散防止膜
2 1 4	絶縁膜
2 1 5	凹部（開口部）
2 1 5 a	溝
2 1 5 b	ホール
2 1 5 c	底面
2 1 5 d	側面
2 2 0	M n O x 膜
2 2 1	M n O x 膜（底面に形成される）
2 2 2	M n O x 膜（側面に形成される）
2 2 2 a	M n 膜
2 2 2 b	M n シリケート（M n S i x O y）膜
2 3 0	第2導電膜（C u 膜、金属膜）
2 4 0	第3導電膜（R u 膜）

請求の範囲

[請求項1] 第1導電膜が形成された基板上に絶縁膜を形成する絶縁膜形成工程と、

前記絶縁膜に凹部を形成し、凹部の一部に前記第1導電膜を露出させる凹部形成工程と、

前記凹部形成工程の後、前記絶縁膜と前記第1導電膜を覆うように金属酸化膜を形成する金属酸化膜形成工程と、

前記金属酸化膜形成工程の後に、前記基板に原子状水素を照射する水素ラジカル処理工程と、

前記凹部の内部に第２導電膜を形成する第２導電膜形成工程と、
を有することを特徴とする半導体装置の製造方法。

[請求項2] 第1導電膜が形成された基板上に絶縁膜を形成する絶縁膜形成工程と、

前記絶縁膜に凹部を形成し、凹部の一部に前記第1導電膜を露出させる凹部形成工程と、

前記凹部形成工程の後、前記絶縁膜と前記第1導電膜を覆うように金属酸化膜を形成する金属酸化膜形成工程と、

前記金属酸化膜形成工程の後に、前記基板を還元雰囲気または不活性ガス雰囲気で加熱するアニール工程と、

前記アニール工程の後に、前記基板に原子状水素を照射する水素ラジカル処理工程と、

前記水素ラジカル処理工程の後に、前記凹部の内部に第2導電膜を形成する2導電膜形成工程と、

を有することを特徴とする半導体装置の製造方法。

[請求項3] 第1導電膜が形成された基板上に絶縁膜を形成する絶縁膜形成工程と、

前記絶縁膜に凹部を形成し、凹部の一部に前記第 1 導電膜を露出させる凹部形成工程と、

前記凹部形成工程の後、前記絶縁膜と前記第1導電膜を覆うように金属酸化膜を形成する金属酸化膜形成工程と、

前記金属酸化膜形成工程の後に、前記基板を還元雰囲気または不活性ガス雰囲気で加熱するアニール工程と、

前記アニール工程の後に、前記第1導電膜上に形成された金属酸化膜を除去するウェットエッチング工程と、

前記ウェットエッチング工程の後に、前記凹部の内部に第2導電膜を形成する2導電膜形成工程と、

を有することを特徴とする半導体装置の製造方法。

[請求項4] 前記第2導電膜を形成する前に第3導電膜を形成する第3導電膜形成工程をさらに含み、

前記第3導電膜は、Fe、Co、Ni、Ru、Rh、Pd、Os、Ir及びPtから選ばれる1または2以上の元素を含むことを特徴とする請求項1～3のいずれか一項に記載の半導体装置の製造方法。

[請求項5] 前記水素ラジカル処理工程を行うことにより、前記第1導電膜上に堆積した前記金属酸化膜を還元すると共に、前記金属酸化膜を構成する金属を前記第1導電膜中に拡散させて除去することを特徴とする請求項1または2に記載の半導体装置の製造方法。

[請求項6] 前記水素ラジカル処理工程の後に前記基板を酸化雰囲気で加熱するアニール工程を有することを特徴とする請求項1に記載の半導体装置の製造方法。

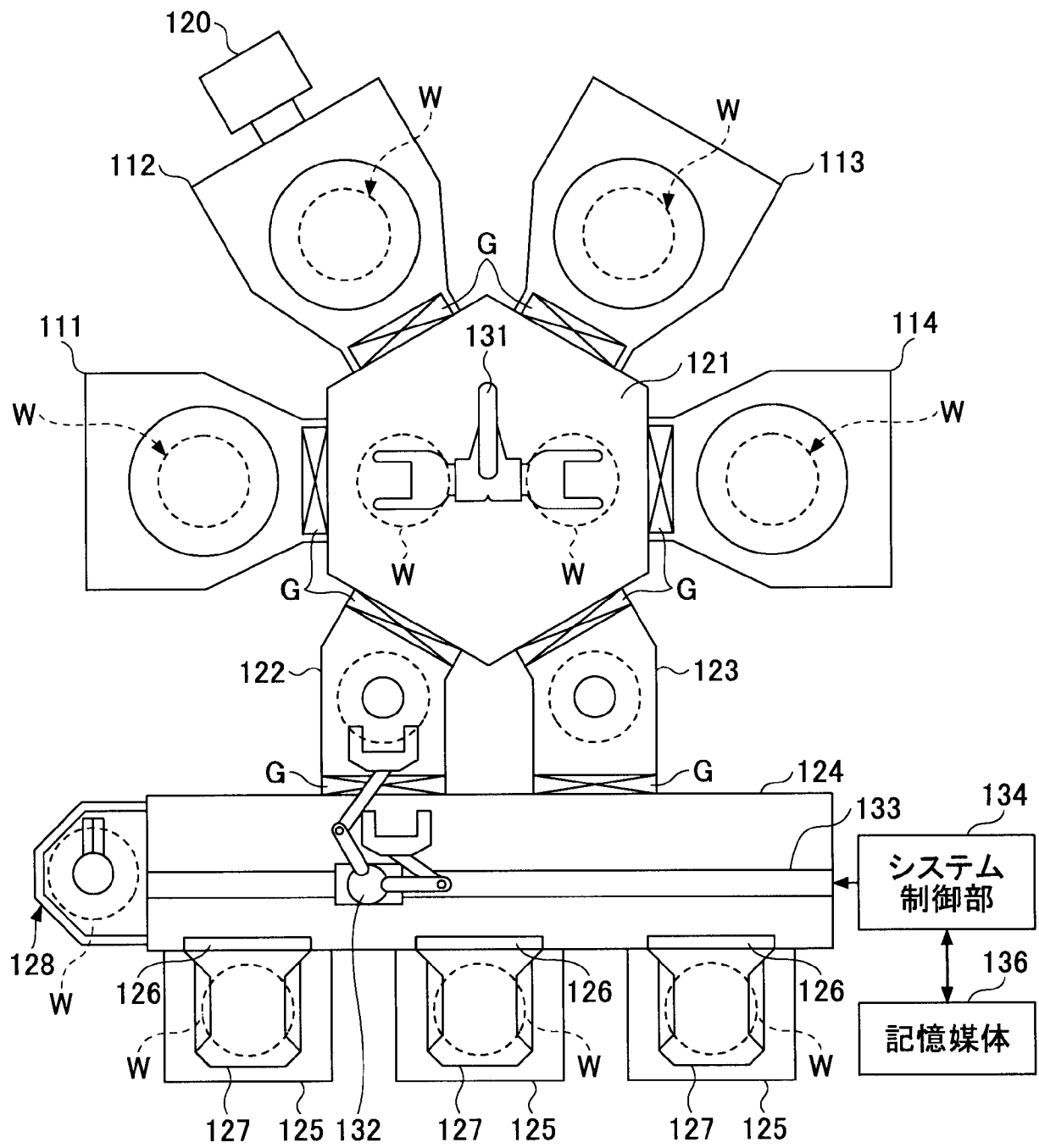
[請求項7] 前記アニール工程を行うことにより、前記金属酸化膜を構成する金属の金属シリケート膜が形成されることを特徴とする請求項2、3、6のいずれか1項に記載の半導体装置の製造方法。

[請求項8] 前記金属酸化膜は、Mg、Al、Ca、Ti、V、Cr、Mn、Fe、Co、Ni、Ge、Sr、Y、Zr、Nb、Mo、Rh、Pd、Sn、Ba、Hf、Ta及びIrのうちから選ばれる1または2以上の元素の酸化物を含むことを特徴とする請求項1～7のいずれか一項

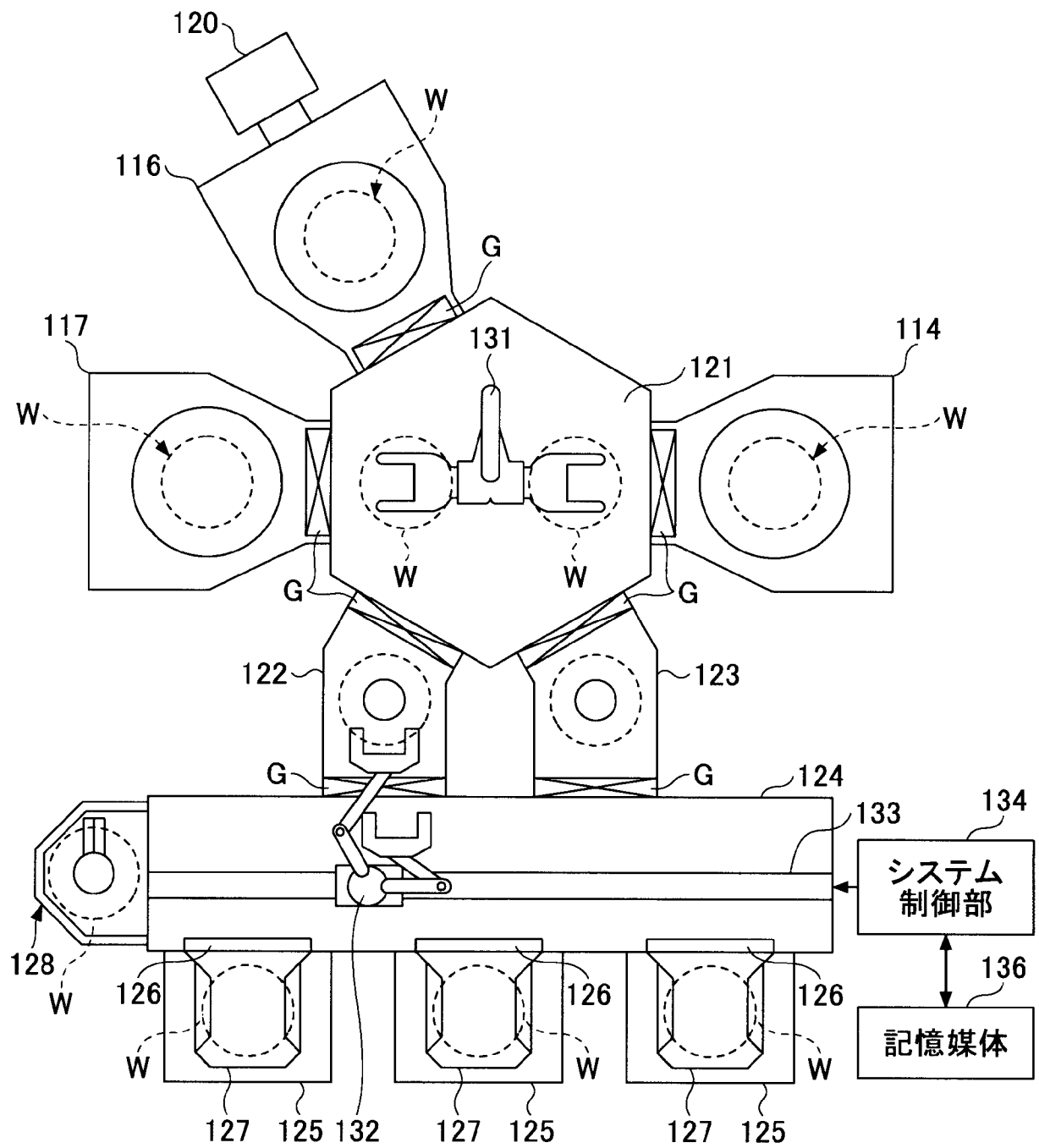
に記載の半導体装置の製造方法。

- [請求項9] 前記金属酸化膜は、Mnの酸化物を含むことを特徴とする請求項1～8のいずれか一項に記載の半導体装置の製造方法。
- [請求項10] 前記金属酸化膜は、ALDにより形成されることを特徴とする請求項1～9のいずれか一項に記載の半導体装置の製造方法。
- [請求項11] 前記第1導電膜および第2導電膜は、銅または銅を含む材料からなることを特徴とする請求項1～10のいずれか一項に記載の半導体装置の製造方法。
- [請求項12] 前記第1導電膜および第2導電膜は、熱CVD法、熱ALD法、プラズマCVD法、プラズマALD法、PVD法、電解メッキ法、無電解メッキ法、超臨界CO₂法から選ばれる1または2以上の方法により形成されることを特徴とする請求項1～11のいずれか一項に記載の半導体装置の製造方法。
- [請求項13] 前記水素ラジカル処理は、前記基板を加熱した状態で行なわれることを特徴とする請求項1～2、4～12のいずれか一項に記載の半導体装置の製造方法。
- [請求項14] 前記原子状水素はリモートプラズマにより生成されることを特徴とする請求項1～2、4～13のいずれか一項に記載の半導体装置の製造方法。
- [請求項15] 前記ウェットエッチングは、中性もしくは酸性のエッチング液を用い行われることを特徴とする請求項3に記載の半導体装置の製造方法。
- [請求項16] 前記ウェットエッチングは、塩酸、酢酸及びクエン酸のうちのいずれかを含むエッチング液を用いて行われることを特徴とする請求項3に記載の半導体装置の製造方法。
- [請求項17] 前記エッチング液の酸化還元電位は、 -1.2 V 以上 0.1 V 以下であることを特徴とする請求項15または16に記載の半導体装置の製造方法。

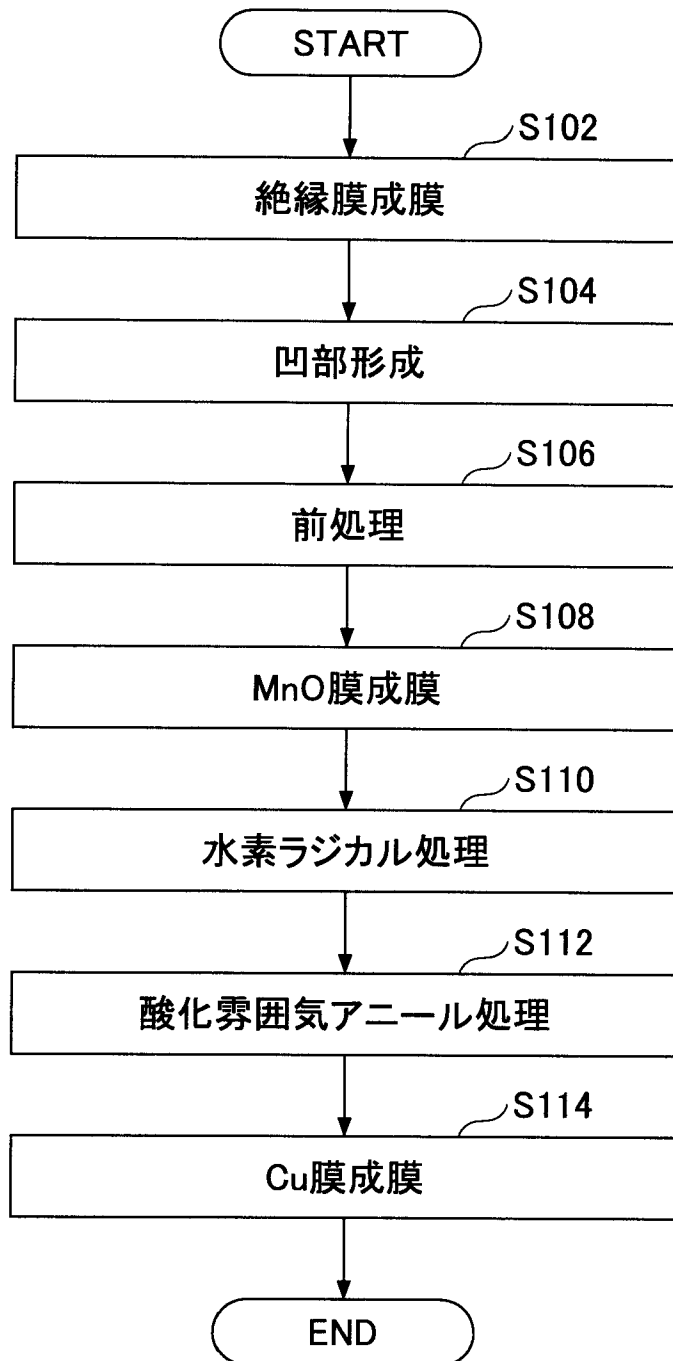
[図1]



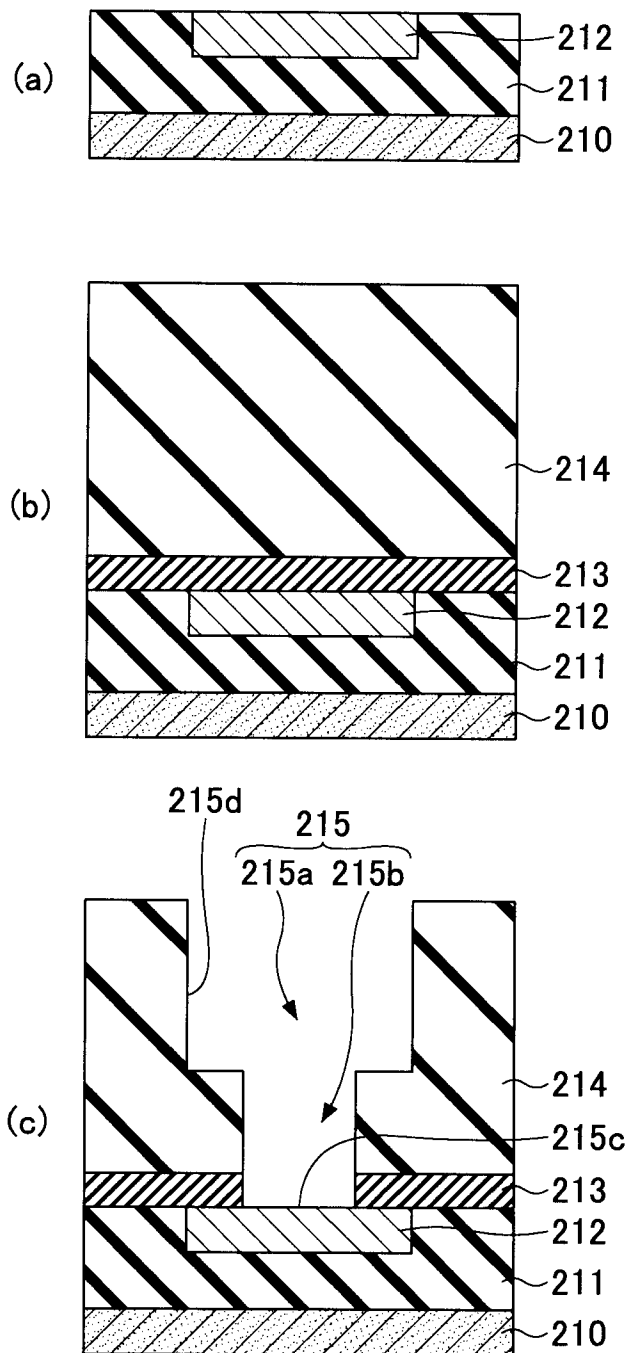
[図2]



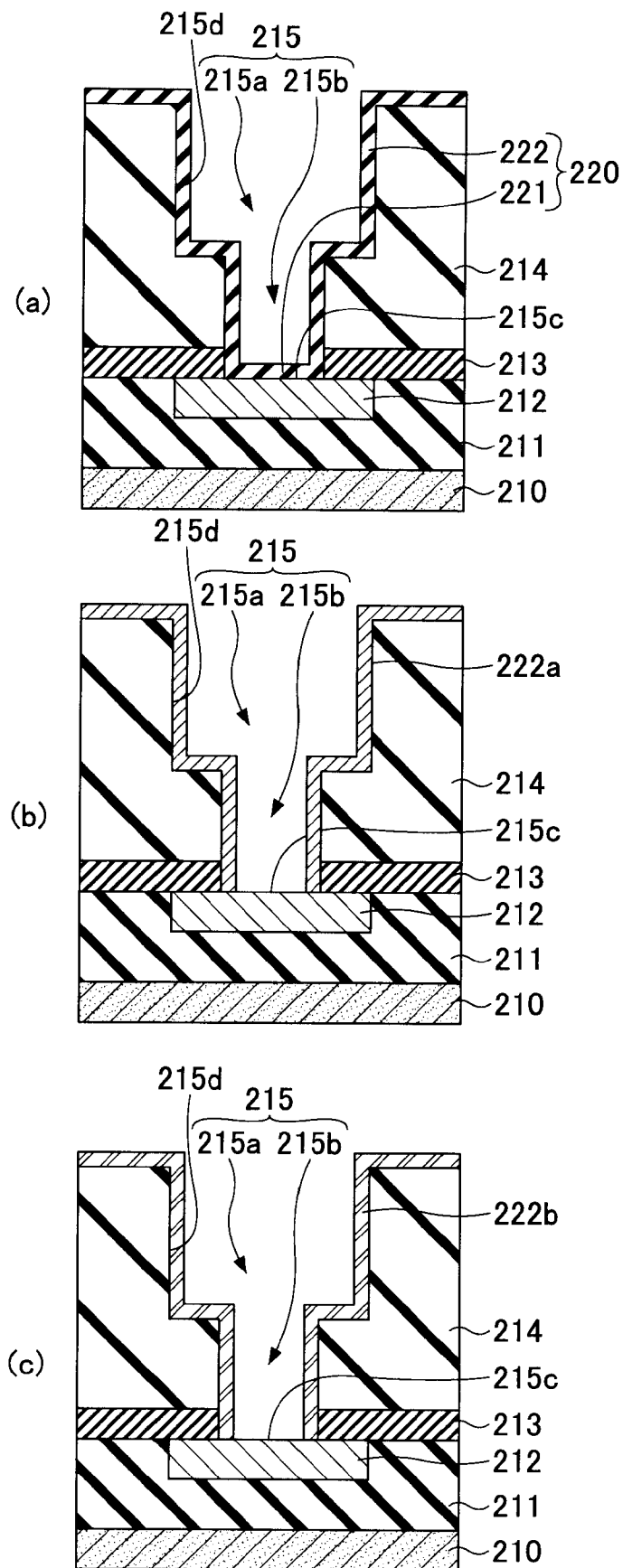
[図3]



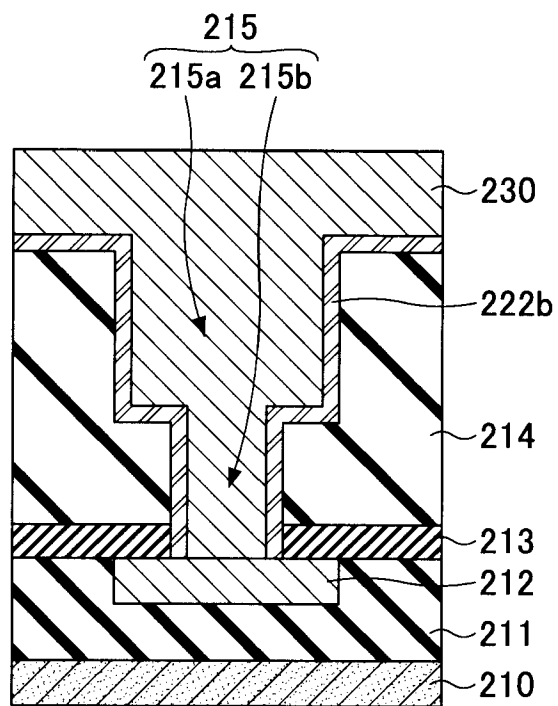
[図4]



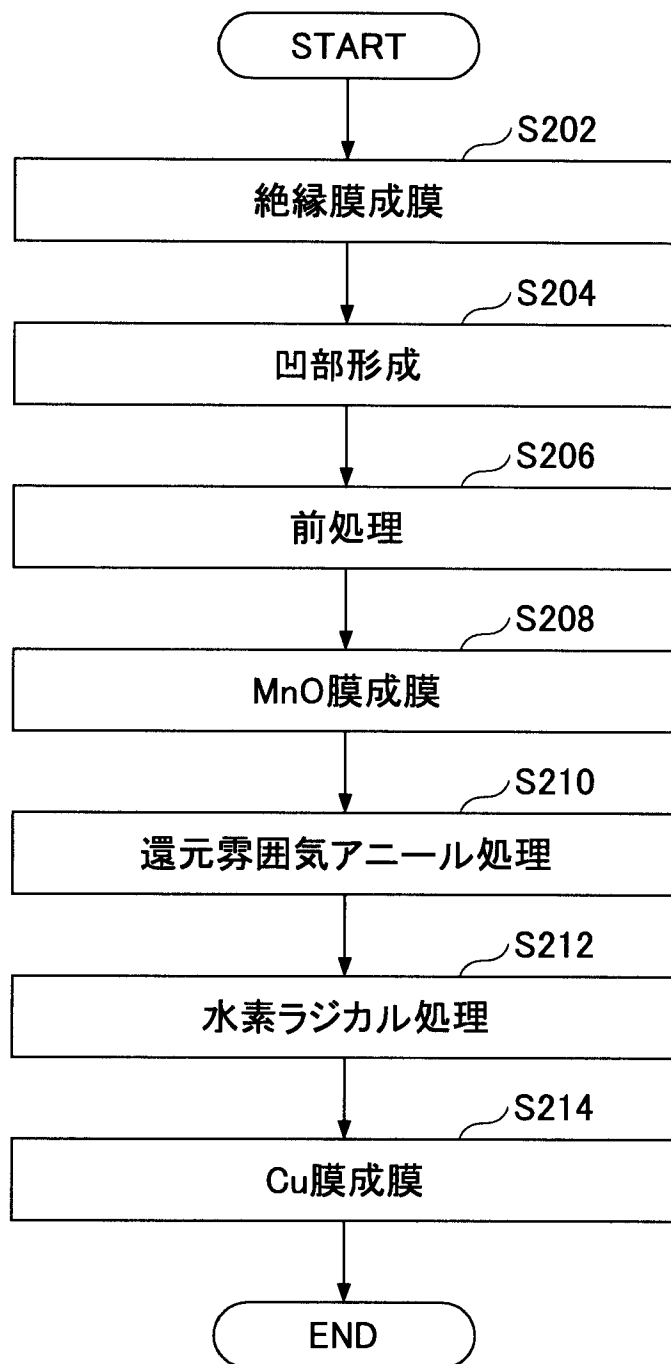
[図5]



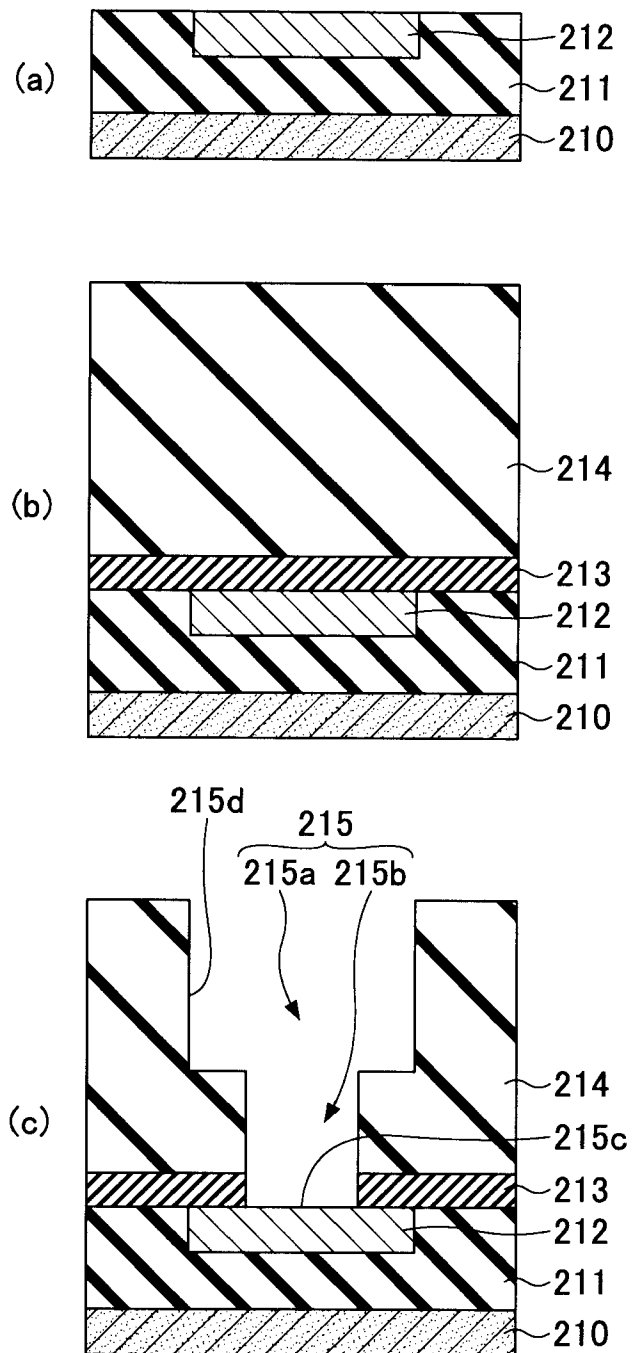
[図6]



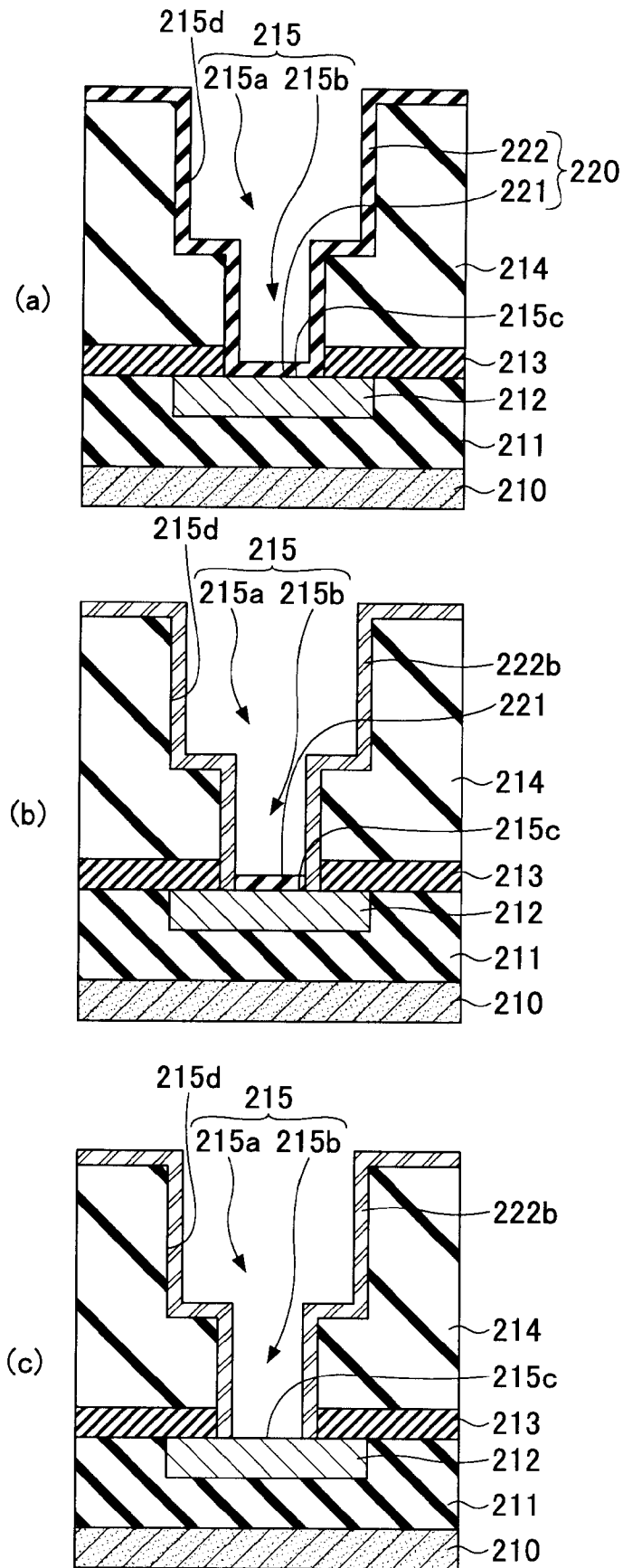
[図7]



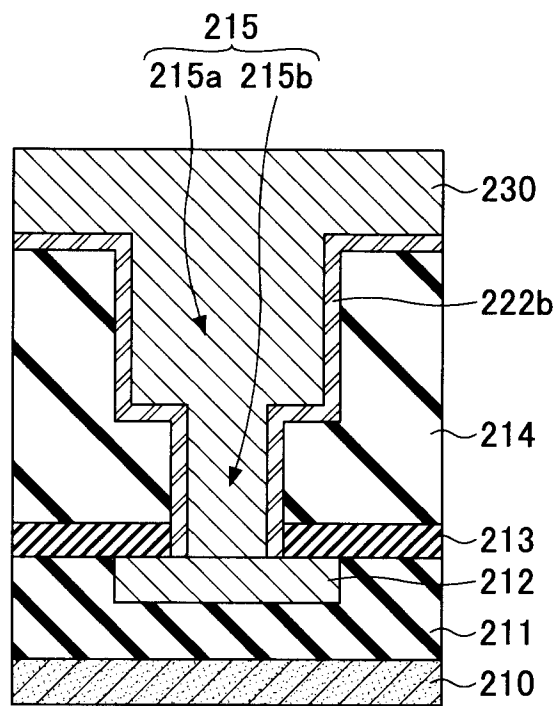
[図8]



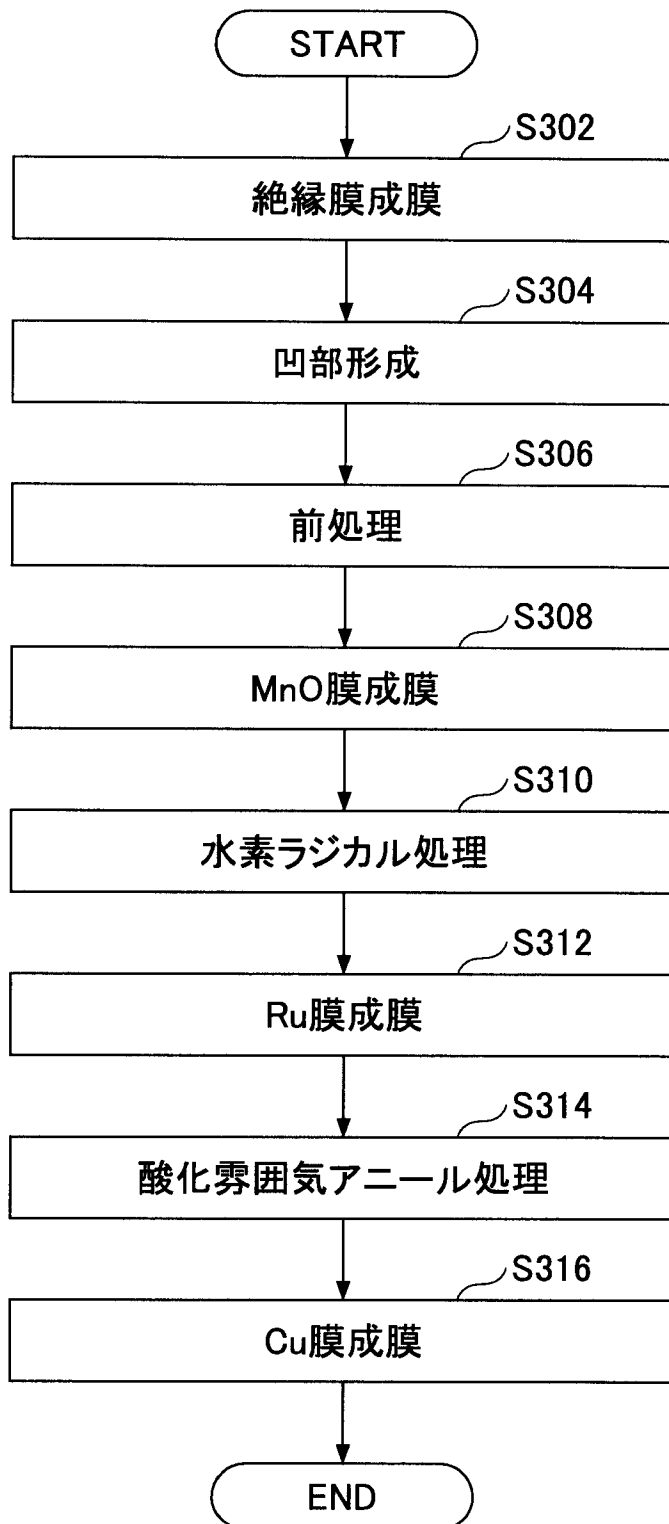
[図9]



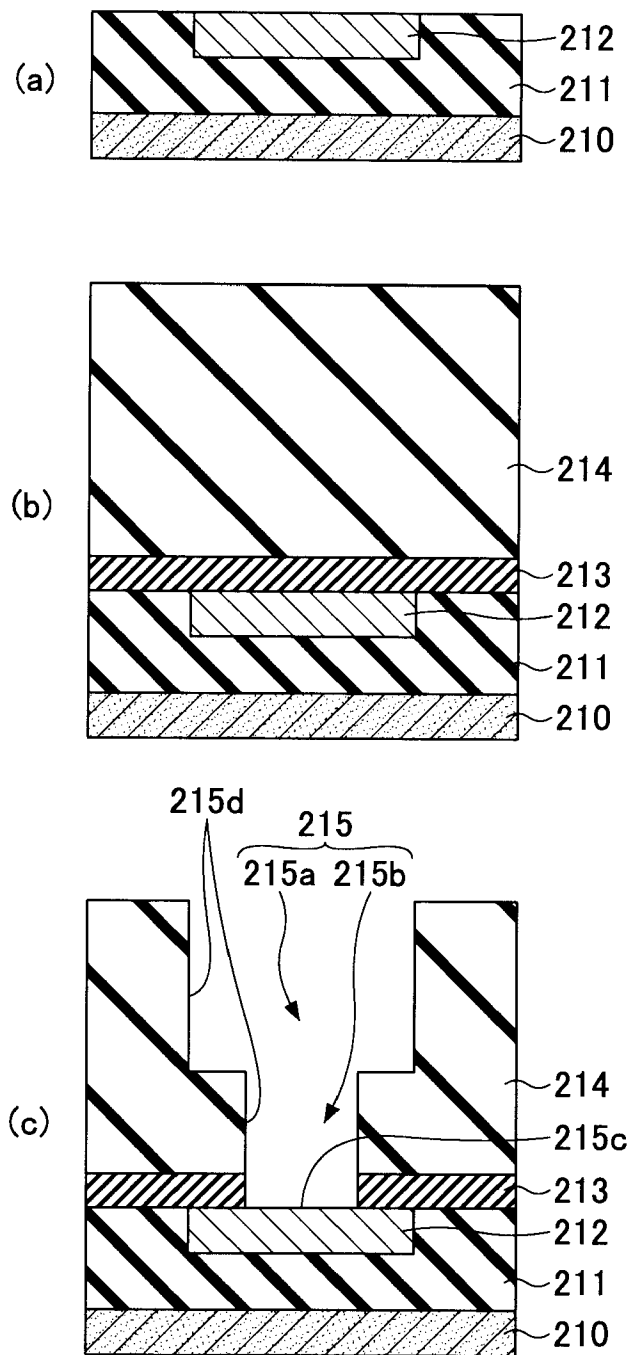
[図10]



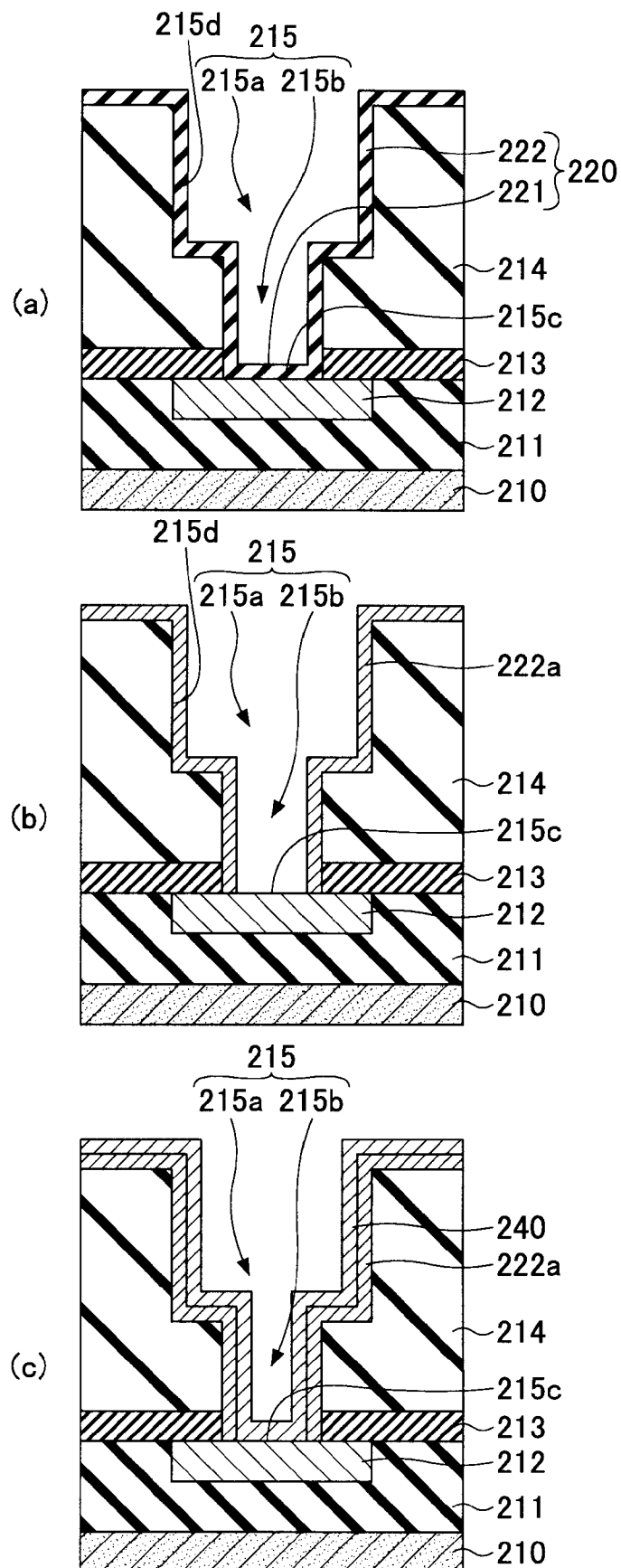
[図11]



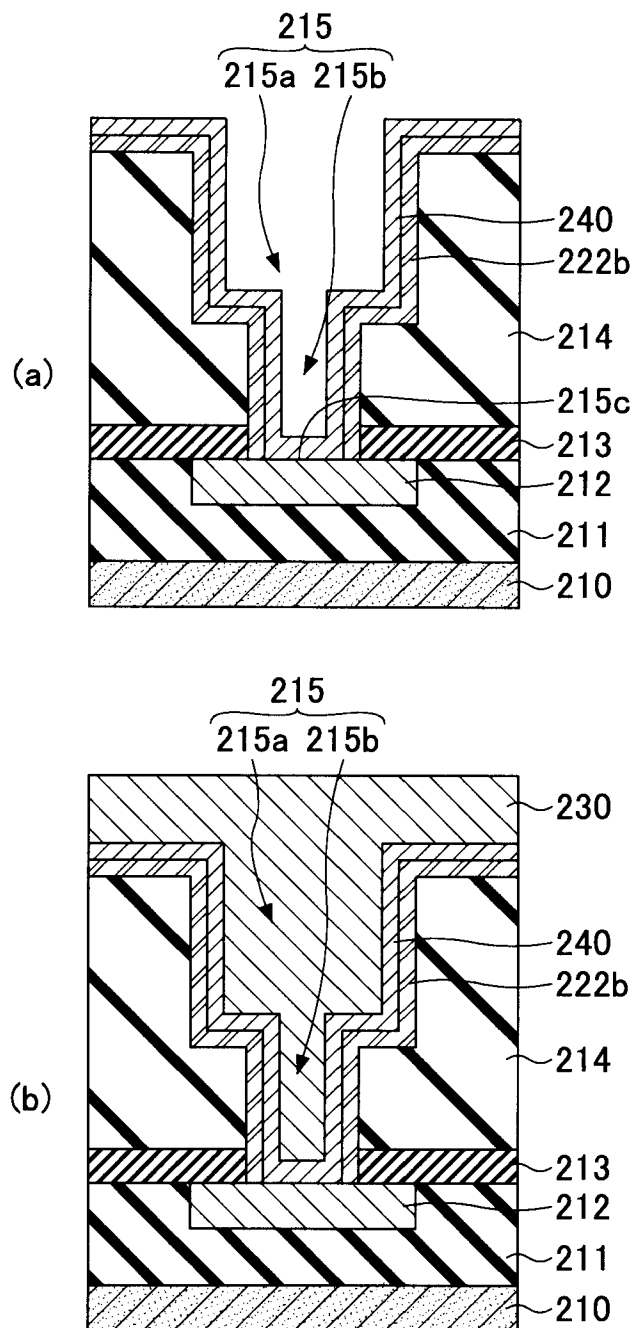
[図12]



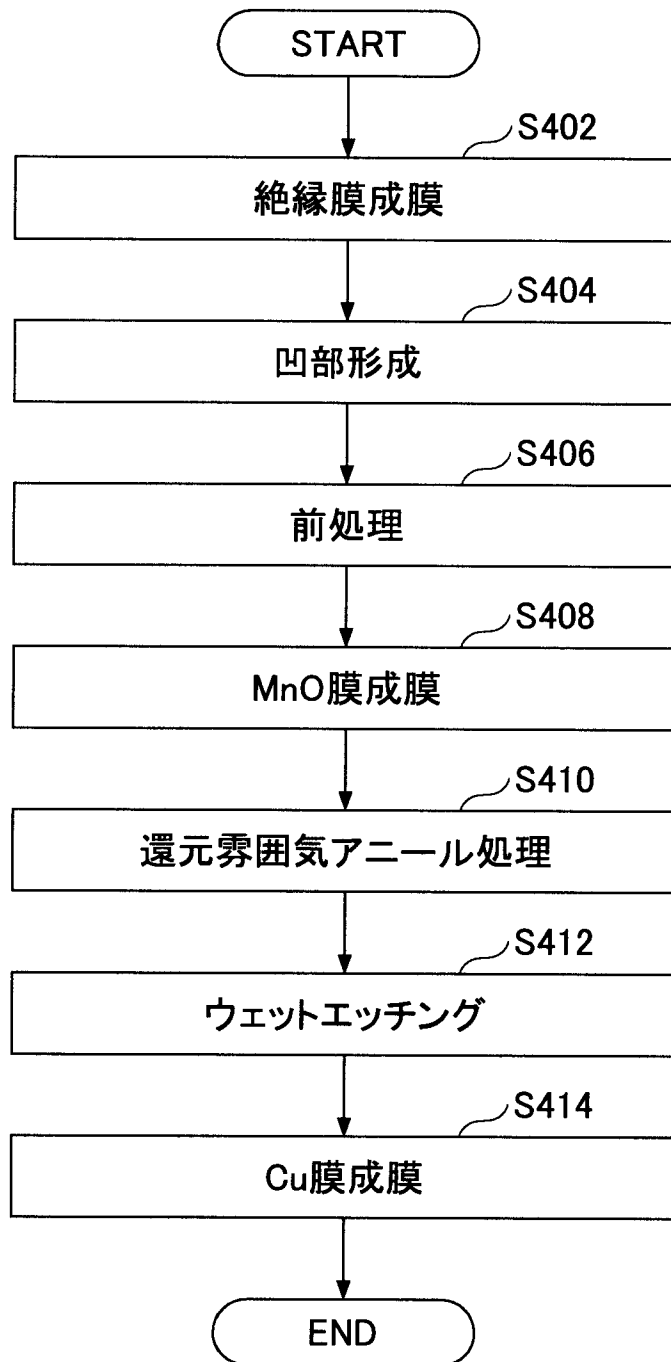
[図13]



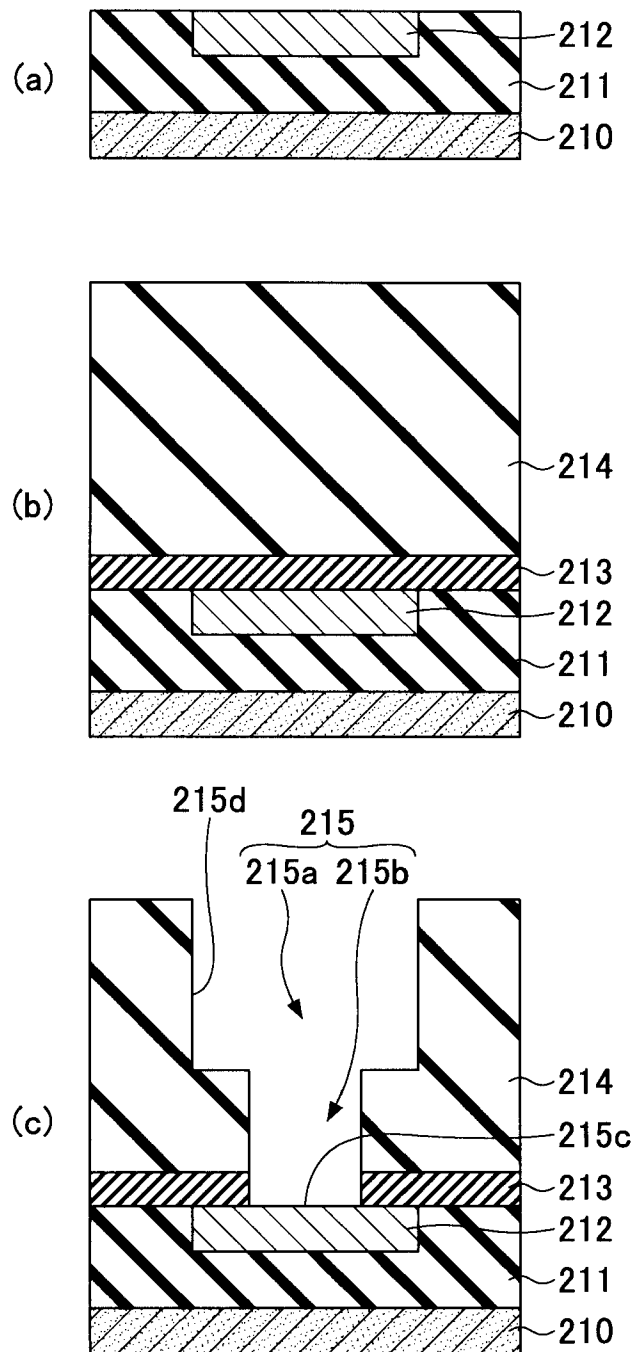
[図14]



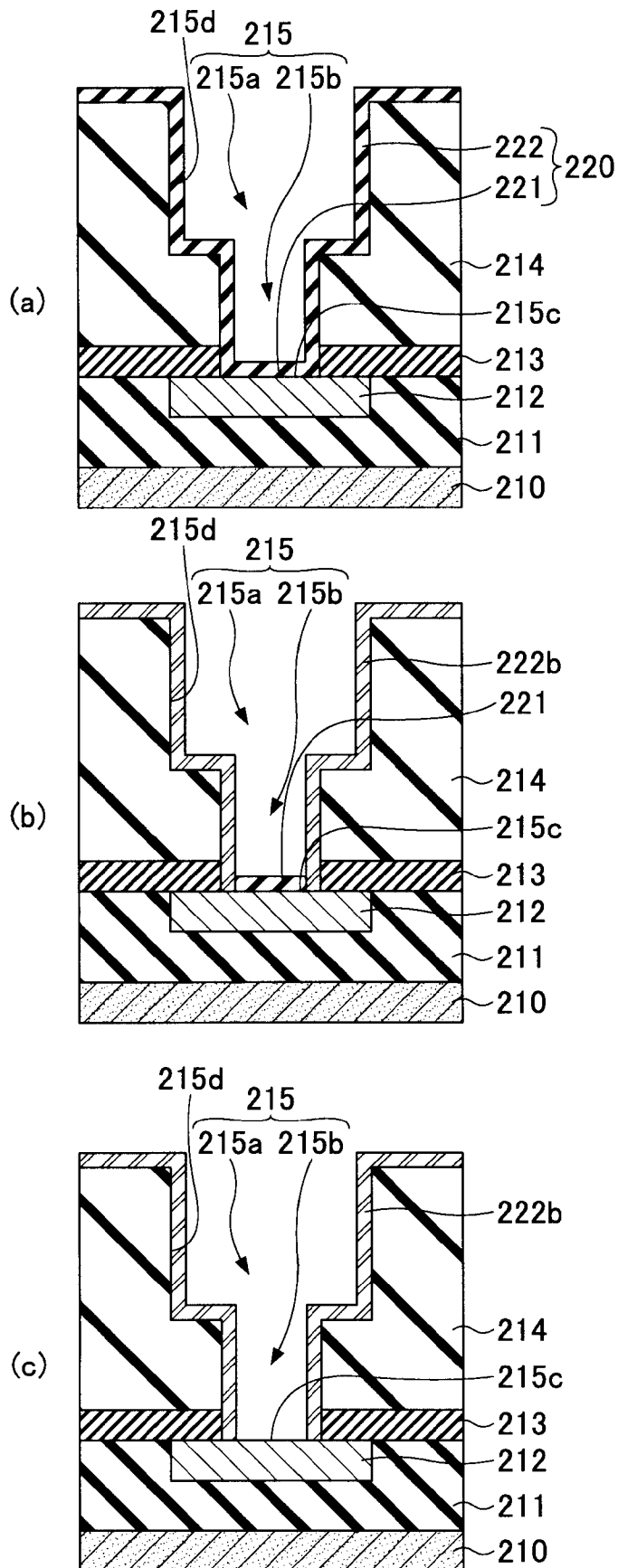
[図15]



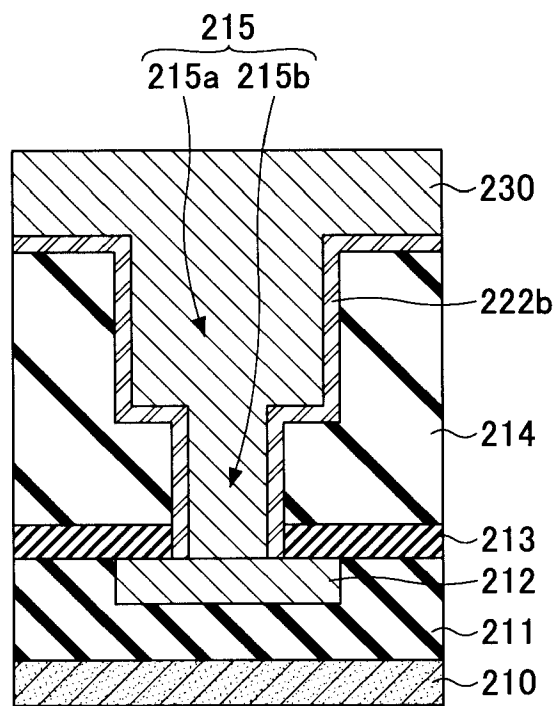
[図16]



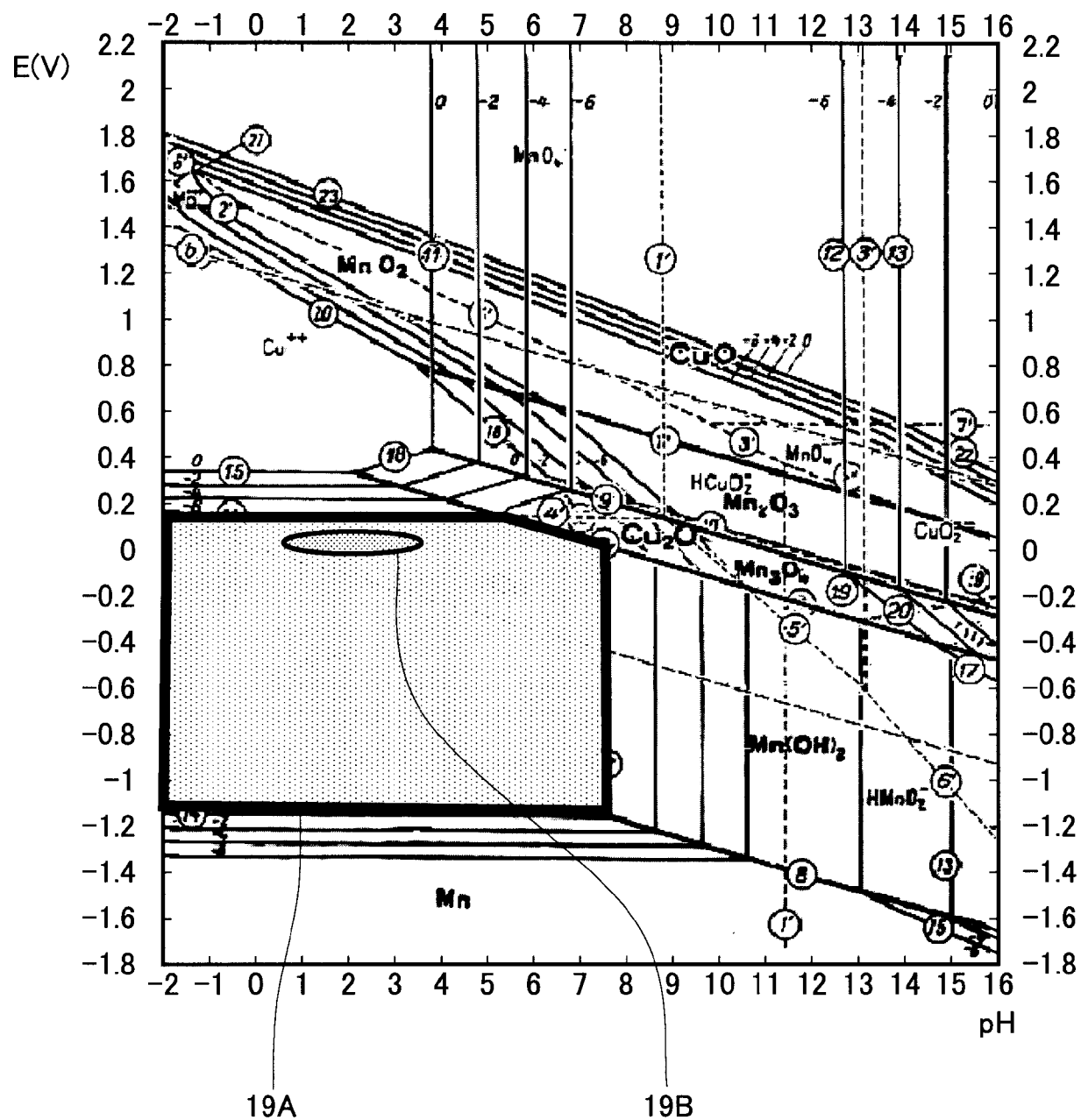
[図17]



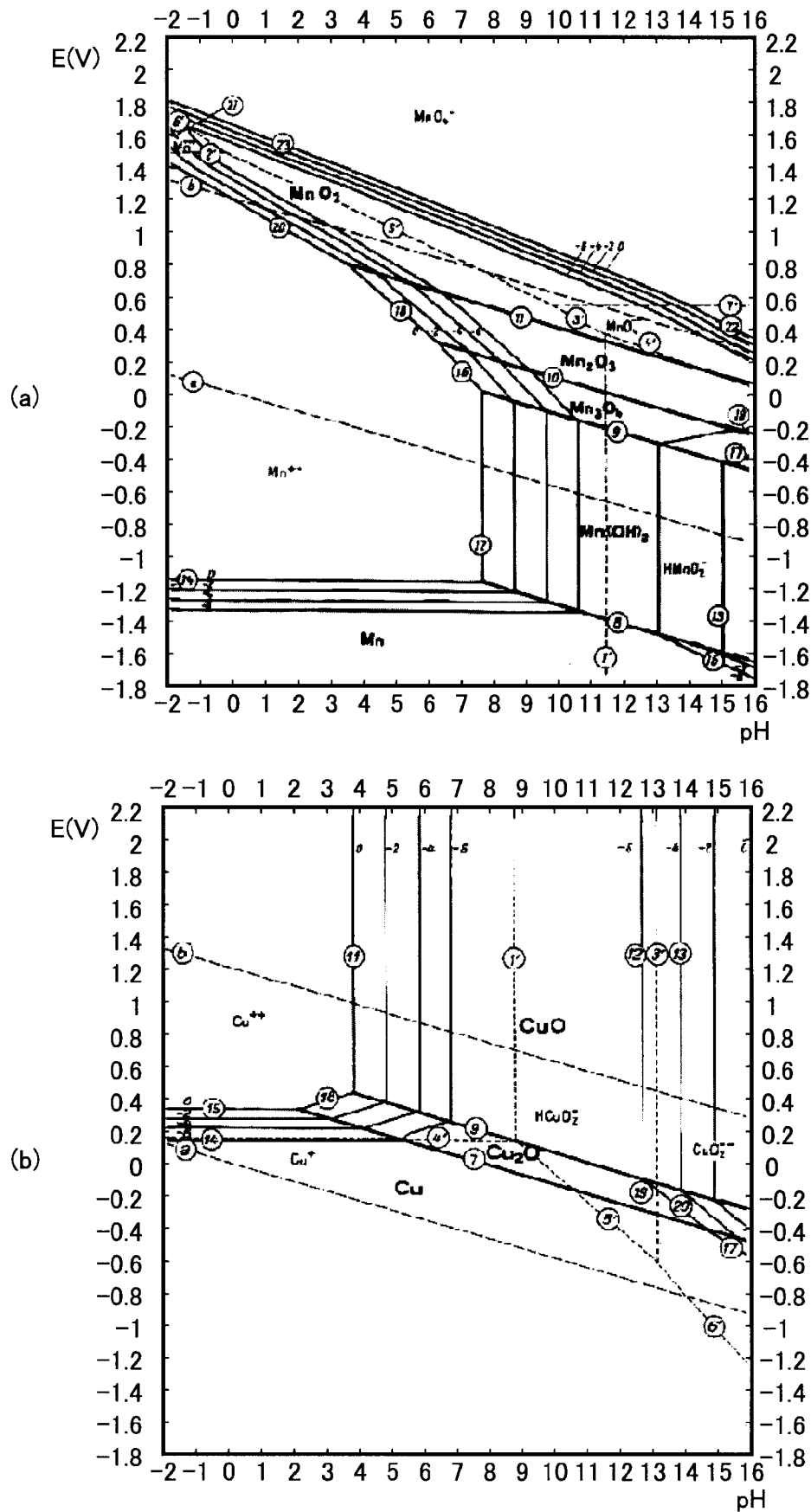
[図18]



[図19]



[図20]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/069058

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/768(2006.01)i, C23C16/40(2006.01)i, C23C16/56(2006.01)i,
H01L21/285(2006.01)i, H01L21/316(2006.01)i, H01L23/522(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/768, C23C16/40, C23C16/56, H01L21/285, H01L21/316, H01L21/3205,
H01L23/522

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2010-40771 A (Rohm Co., Ltd.), 18 February 2010 (18.02.2010), entire text; fig. 1 to 3G & US 2011/0045669 A1 & US 2012/0108059 A1	1, 3-5, 7-17 2, 6
Y A	JP 2008-124275 A (Fujitsu Ltd.), 29 May 2008 (29.05.2008), paragraphs [0056] to [0057] & US 2008/0113506 A1	1, 4-5, 8-14 2, 6
Y A	JP 2007-250907 A (Renesas Technology Corp.), 27 September 2007 (27.09.2007), paragraphs [0038] to [0039] (Family: none)	1, 4-5, 8-14 2, 6



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 October, 2013 (04.10.13)

Date of mailing of the international search report
15 October, 2013 (15.10.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/069058

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2009-147137 A (Toshiba Corp.), 02 July 2009 (02.07.2009), paragraphs [0011] to [0032]; fig. 1 to 3 & US 2009/0152736 A1	3-4, 7-17 6
Y A	JP 2007-109687 A (Sony Corp.), 26 April 2007 (26.04.2007), paragraphs [0026] to [0051]; fig. 1 to 3 (Family: none)	3-4, 7-17 6
Y	JP 2011-71210 A (Tokyo Electron Ltd.), 07 April 2011 (07.04.2011), paragraph [0053] & US 2012/0219724 A1 & WO 2011/037090 A1 & CN 102648513 A & KR 10-2012-0056293 A	10-14
Y	JP 2009-10043 A (Tokyo Electron Ltd.), 15 January 2009 (15.01.2009), paragraph [0066] & US 2009/0001046 A1	14
A	JP 2009-212232 A (Tokyo Electron Ltd.), 17 September 2009 (17.09.2009), paragraphs [0021] to [0035]; fig. 1 to 4 & US 2011/0237066 A1 & WO 2009/110330 A1 & KR 10-2010-0109966 A & CN 101911266 A & TW 200952081 A	6-14
A	JP 2009-16782 A (Tokyo Electron Ltd.), 22 January 2009 (22.01.2009), paragraphs [0056] to [0081]; fig. 3 to 6 & US 2010/0140802 A1 & WO 2008/149844 A1 & KR 10-2010-0024404 A & CN 101715602 A & TW 200915400 A	6-14
A	JP 2005-277390 A (Semiconductor Technology Academic Research Center), 06 October 2005 (06.10.2005), entire text; fig. 1 to 25 & US 2005/0218519 A1 & US 2008/0057704 A1 & US 2011/0189849 A1 & TW 264046 B & KR 10-2006-0042167 A & CN 1697175 A	1-17
P, A	WO 2012/173067 A1 (Tokyo Electron Ltd.), 20 December 2012 (20.12.2012), paragraphs [0047] to [0064]; fig. 14 to 16 (Family: none)	1-17

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L21/768(2006.01)i, C23C16/40(2006.01)i, C23C16/56(2006.01)i, H01L21/285(2006.01)i,
H01L21/316(2006.01)i, H01L23/522(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/768, C23C16/40, C23C16/56, H01L21/285, H01L21/316, H01L21/3205, H01L23/522

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2010-40771 A（ローム株式会社）2010.02.18, 全文及び図 1 - 3 G & US 2011/0045669 A1 & US 2012/0108059 A1	1, 3-5, 7-17 2, 6
Y A	JP 2008-124275 A（富士通株式会社）2008.05.29, 段落【0056】 - 【0057】 & US 2008/0113506 A1	1, 4-5, 8-14 2, 6
Y A	JP 2007-250907 A（株式会社ルネサステクノロジ）2007.09.27, 段落【0038】 - 【0039】（ファミリーなし）	1, 4-5, 8-14 2, 6

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 4 . 1 0 . 2 0 1 3

国際調査報告の発送日

1 5 . 1 0 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

安田 雅彦

5 F

9 4 4 7

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 4

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2009-147137 A (株式会社東芝) 2009. 07. 02, 段落【0011】－【0032】及び図1－3 & US 2009/0152736 A1	3-4, 7-17 6
Y A	JP 2007-109687 A (ソニー株式会社) 2007. 04. 26, 段落【0026】－【0051】及び図1－3 (ファミリーなし)	3-4, 7-17 6
Y	JP 2011-71210 A (東京エレクトロン株式会社) 2011. 04. 07, 段落【0053】 & US 2012/0219724 A1 & WO 2011/037090 A1 & CN 102648513 A & KR 10-2012-0056293 A	10-14
Y	JP 2009-10043 A (東京エレクトロン株式会社) 2009. 01. 15, 段落【0066】 & US 2009/0001046 A1	14
A	JP 2009-212232 A (東京エレクトロン株式会社) 2009. 09. 17, 段落【0021】－【0035】及び図1－4 & US 2011/0237066 A1 & WO 2009/110330 A1 & KR 10-2010-0109966 A & CN 101911266 A & TW 200952081 A	6-14
A	JP 2009-16782 A (東京エレクトロン株式会社) 2009. 01. 22, 段落【0056】－【0081】及び図3－6 & US 2010/0140802 A1 & WO 2008/149844 A1 & KR 10-2010-0024404 A & CN 101715602 A & TW 200915400 A	6-14
A	JP 2005-277390 A (株式会社半導体理工学研究センター) 2005. 10. 06, 全文及び図1－25 & US 2005/0218519 A1 & US 2008/0057704 A1 & US 2011/0189849 A1 & TW 264046 B & KR 10-2006-0042167 A & CN 1697175 A	1-17
P, A	WO 2012/173067 A1 (東京エレクトロン株式会社) 2012. 12. 20, 段落【0047】－【0064】及び図14－16 (ファミリーなし)	1-17