

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-200338

(P2009-200338A)

(43) 公開日 平成21年9月3日(2009.9.3)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/60 (2006.01)	H O 1 L 21/60 3 2 1 E	5 F 1 3 6
H O 1 L 23/34 (2006.01)	H O 1 L 23/34 A	

審査請求 未請求 請求項の数 22 O L (全 73 頁)

(21) 出願番号 特願2008-41765 (P2008-41765)
 (22) 出願日 平成20年2月22日 (2008.2.22)

(71) 出願人 503121103
 株式会社ルネサステクノロジ
 東京都千代田区大手町二丁目6番2号
 (74) 代理人 100080001
 弁理士 筒井 大和
 (72) 発明者 武藤 晃
 東京都千代田区大手町二丁目6番2号 株
 式会社ルネサステクノロジ内
 (72) 発明者 小池 信也
 東京都千代田区大手町二丁目6番2号 株
 式会社ルネサステクノロジ内
 (72) 発明者 新井 克夫
 東京都千代田区大手町二丁目6番2号 株
 式会社ルネサステクノロジ内

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

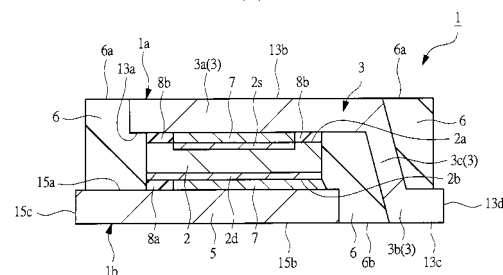
【課題】

樹脂封止型半導体パッケージの放熱性を向上させるとともに、製造歩留まりを向上させる。

【解決手段】 半導体チップ2の裏面ドレイン電極2dに接続されたドレイン端子5が封止樹脂部6の裏面6bで露出され、半導体チップ2のソースパッド電極2sに接続されたソース端子3の第1の部分3aと半導体チップ2のゲートパッド電極に接続されたゲート端子の一部が封止樹脂部6の上面6aで露出され、ソース端子3の第2の部分3bとゲート端子の他の部分が封止樹脂部6の裏面6bで露出されている。この半導体装置1を製造する際に、ドレイン端子5と半導体チップ2の間に接合材とフィルム部材8aとを介在させ、ソース端子3およびゲート端子と半導体チップ2の間にペースト状接合材とフィルム部材8bを介在させ、ペースト状接合材を硬化して接合材7とする。フィルム部材8a、8bを用いたことで、接合材7の厚みのばらつきが抑制される。

【選択図】 図3

図 3



1: 半導体装置
 2: 半導体チップ
 2d: 裏面ドレイン電極
 2s: ソースパッド電極
 3: ソース端子
 3a: 第1の部分
 3b: 第2の部分

5: ドレイン端子
 6: 封止樹脂部
 6a: 上面
 6b: 裏面
 7: 接合材
 8a, 8b: フィルム部材

【特許請求の範囲】

【請求項 1】

半導体チップと、
前記半導体チップの第 1 主面に接合された第 1 導体部と、
前記半導体チップの前記第 1 主面とは反対側の第 2 主面に接合された第 2 導体部と、
前記半導体チップと、前記第 1 および第 2 導体部の一部とを封止する封止樹脂部とを有し、

前記封止樹脂部の第 1 面から前記第 1 導体部の表面が露出し、
前記封止樹脂部の前記第 1 面とは反対側の第 2 面から前記第 2 導体部の表面が露出した半導体装置の製造方法であって、

(a) 前記第 1 導体部上に第 1 フィルム部材および第 1 接合材を介して前記半導体チップを、前記半導体チップの前記第 1 主面が前記第 1 導体部と対向するように搭載する工程、

(b) 前記半導体チップの前記第 2 主面上に、第 2 フィルム部材および第 2 接合材を介して前記第 2 導体部を搭載する工程、

(c) 前記第 1 接合材および前記第 2 接合材を硬化して、前記半導体チップの前記第 1 主面に前記第 1 導体部を接合し、前記半導体チップの前記第 2 主面に前記第 2 導体部を接合する工程、

(d) 前記 (c) 工程の後、前記半導体チップ、前記第 1 導体部および前記第 2 導体部を封止する前記封止樹脂部を形成する工程、

を有することを特徴とする半導体装置の製造方法。

【請求項 2】

請求項 1 記載の半導体装置の製造方法であって、

前記 (a) 工程で用いられる前記第 1 接合材と前記 (b) 工程で用いられる前記第 2 接合材とは、ペースト状の接合材であることを特徴とする半導体装置の製造方法。

【請求項 3】

請求項 2 記載の半導体装置の製造方法であって、

前記 (a) 工程および前記 (b) 工程で用いられる前記第 1 および第 2 接合材は、半田ペーストまたは銀ペーストであることを特徴とする半導体装置の製造方法。

【請求項 4】

請求項 3 記載の半導体装置の製造方法であって、

前記 (a) 工程は、

(a1) 前記第 1 導体部上に前記第 1 フィルム部材を配置する工程、

(a2) 前記第 1 導体部上に、前記第 1 フィルム部材と重ならない位置に、前記第 1 接合材を配置する工程、

(a3) 前記第 1 導体部上に前記第 1 フィルム部材および前記第 1 接合材を介して前記半導体チップを搭載する工程、

を有することを特徴とする半導体装置の製造方法。

【請求項 5】

請求項 4 記載の半導体装置の製造方法であって、

前記 (a) 工程および前記 (b) 工程で用いられる前記第 1 および第 2 フィルム部材は、前記 (a) 工程および前記 (b) 工程で用いられる前記第 1 および第 2 接合材に比べて、荷重に対して変形しにくいものであることを特徴とする半導体装置の製造方法。

【請求項 6】

請求項 5 記載の半導体装置の製造方法であって、

前記 (c) 工程では、

前記第 1 導体部が前記第 1 接合材を介して前記半導体チップの前記第 1 主面に形成された電極と接合されて電氣的に接続され、前記第 2 導体部が前記第 2 接合材を介して前記半導体チップの前記第 2 主面に形成された電極と接合されて電氣的に接続されることを特徴とする半導体装置の製造方法。

【請求項 7】

請求項 6 記載の半導体装置の製造方法であって、
前記 (d) 工程は、

(d 1) 前記第 1 および第 2 導体部と前記半導体チップとを、第 1 金型および第 2 金型により形成されるキャビティ内に配置する工程、

(d 2) 前記第 1 導体部の前記表面が前記第 1 金型に接触し、前記第 2 導体部の前記表面が前記第 2 金型に接触した状態で、前記キャビティ内に前記封止樹脂部を形成するための材料を導入して、前記封止樹脂部を形成する工程、
を有することを特徴とする半導体装置の製造方法。

【請求項 8】

10

半導体チップと、

前記半導体チップの第 1 主面に接合された第 1 導体部と、

前記半導体チップの前記第 1 主面とは反対側の第 2 主面に接合された第 2 導体部と、

前記半導体チップと、前記第 1 および第 2 導体部の一部とを封止する封止樹脂部とを有し、

前記封止樹脂部の第 1 面から前記第 1 導体部の表面が露出し、

前記封止樹脂部の前記第 1 面とは反対側の第 2 面から前記第 2 導体部の表面が露出した半導体装置の製造方法であって、

(a) 前記第 1 導体部上に第 1 銀ペーストを介して前記半導体チップを、前記半導体チップの前記第 1 主面が前記第 1 導体部と対向するように搭載する工程、

20

(b) 前記半導体チップの前記第 2 主面上に、第 2 銀ペーストを介して前記第 2 導体部を搭載する工程、

(c) 前記第 1 および第 2 銀ペーストを硬化して、前記半導体チップの前記第 1 主面に前記第 1 導体部を接合し、前記半導体チップの前記第 2 主面に前記第 2 導体部を接合する工程、

(d) 前記 (c) 工程の後、前記半導体チップ、前記第 1 導体部および前記第 2 導体部を封止する前記封止樹脂部を形成する工程、

を有し、

前記 (a) 工程および前記 (b) 工程で用いられる前記第 1 および第 2 銀ペーストは、A g フィラーと、ベース樹脂となる熱硬化性樹脂と、スペーサ粒子とを含むことを特徴とする半導体装置の製造方法。

30

【請求項 9】

請求項 8 記載の半導体装置の製造方法であって、

前記スペーサ粒子は、硬化させた熱硬化性樹脂の粒子、または金属粒子からなることを特徴とする半導体装置の製造方法。

【請求項 10】

請求項 8 記載の半導体装置の製造方法であって、

前記 (c) 工程では、前記半導体チップを間に挟んだ前記第 1 導体部と前記第 2 導体部との間に圧力をかけながら熱処理を行うことで、前記第 1 および第 2 銀ペーストを硬化することを特徴とする半導体装置の製造方法。

40

【請求項 11】

請求項 10 記載の半導体装置の製造方法であって、

前記 (d) 工程は、

(d 1) 前記第 1 および第 2 導体部と前記半導体チップとを、第 1 金型および第 2 金型により形成されるキャビティ内に配置する工程、

(d 2) 前記第 1 導体部の前記表面が前記第 1 金型に接触し、前記第 2 導体部の前記表面が前記第 2 金型に接触した状態で、前記キャビティ内に前記封止樹脂部を形成するための材料を導入して、前記封止樹脂部を形成する工程、

を有することを特徴とする半導体装置の製造方法。

【請求項 12】

50

(a) 互いに反対側に位置する第1主面および第2主面を有する半導体チップを準備する工程、

(b) 前記半導体チップの前記第1主面に第1接合材を介して第1導体部を接合し、前記半導体チップの前記第2主面に第2接合材を介して第2導体部を接合する工程、

(c) 前記第2導体部の前記半導体チップと対向する側とは反対側の面上に、絶縁シートを貼り付ける工程、

(d) 前記(c)工程の後、前記半導体チップ、前記第1導体部、前記第2導体部および前記絶縁シートを封止する封止樹脂部を形成する工程、
を有し、

前記封止樹脂部の第1面から前記絶縁シートの表面が露出し、

前記封止樹脂部の前記第1面とは反対側の第2面から、前記第1導体部の表面が露出することを特徴とする半導体装置の製造方法。

【請求項13】

請求項12記載の半導体装置の製造方法であって、

前記絶縁シートは、前記封止樹脂部よりも熱伝導率が高いことを特徴とする半導体装置の製造方法。

【請求項14】

請求項13記載の半導体装置の製造方法であって、

前記絶縁シートは、弾力性を有することを特徴とする半導体装置の製造方法。

【請求項15】

請求項14記載の半導体装置の製造方法であって、

前記(d)工程では、

(d1) 前記第1および第2導体部、前記半導体チップおよび前記絶縁シートを、第1金型および第2金型により形成されるキャビティ内に配置する工程、

(d2) 前記第1導体部の前記表面が前記第1金型に接触し、前記絶縁シートの前記表面が前記第2金型に接触した状態で、前記キャビティ内に前記封止樹脂部を形成するための材料を導入して、前記封止樹脂部を形成する工程、

を有することを特徴とする半導体装置の製造方法。

【請求項16】

請求項15記載の半導体装置の製造方法であって、

前記(d2)工程では、

前記第2導体部と前記第2金型との間で前記絶縁シートを厚さ方向に収縮させた状態で、前記キャビティ内に前記封止樹脂部を形成するための材料を導入して、前記封止樹脂部を形成することを特徴とする半導体装置の製造方法。

【請求項17】

請求項16記載の半導体装置の製造方法であって、

前記封止樹脂部の前記第1面から前記絶縁シートの前記表面が突出していることを特徴とする半導体装置の製造方法。

【請求項18】

(a) 第1半導体チップと、前記第1半導体チップの第1主面に接合された第1導体部と、前記第1半導体チップの前記第1主面とは反対側の第2主面に接合された第2導体部と、それらを封止する第1封止樹脂部とを有する第1半導体装置を準備し、

第2半導体チップと、前記第2半導体チップの第3主面に接合された第3導体部と、前記第2半導体チップの前記第3主面とは反対側の第4主面に接合された第4導体部と、それらを封止する第2封止樹脂部とを有する第2半導体装置を準備する工程、

(b) 前記第1半導体装置の前記第1封止樹脂部の第1面上に、第1フィルム部材および導電性の第1接合材を介して前記第2半導体装置を搭載する工程、

(c) 前記第1接合材を硬化して、前記第1半導体装置の前記第1封止樹脂部の前記第1面上に、前記第2半導体装置を接合する工程、

を有し、

10

20

30

40

50

前記第 1 半導体装置は、前記第 1 封止樹脂部の前記第 1 面から前記第 1 導体部の表面が露出し、前記第 1 封止樹脂部の前記第 1 面とは反対側の第 2 面から前記第 2 導体部の表面が露出し、

前記第 2 半導体装置は、前記第 2 封止樹脂部の第 3 面から前記第 3 導体部の表面が露出し、前記第 2 封止樹脂部の前記第 3 面とは反対側の第 4 面から前記第 4 導体部の表面が露出し、

前記 (b) 工程では、前記第 2 半導体装置の前記第 2 封止樹脂部の前記第 4 面が前記第 2 半導体装置の前記第 2 封止樹脂部の前記第 1 面に対向するように、前記第 2 半導体装置を搭載し、

前記 (c) 工程では、前記第 1 封止樹脂部の前記第 1 面から露出する前記第 1 導体部の前記表面と、前記第 2 封止樹脂部の前記第 4 面から露出する前記第 4 導体部の前記表面とが、前記第 1 接合材で接合されて電氣的に接続されることを特徴とする半導体装置の製造方法。

【請求項 19】

(a) 第 1 半導体チップと、前記第 1 半導体チップの第 1 主面に接合された第 1 導体部と、前記第 1 半導体チップの前記第 1 主面とは反対側の第 2 主面に接合された第 2 導体部と、それらを封止する第 1 封止樹脂部とを有する第 1 半導体装置を準備し、

第 2 半導体チップと、前記第 2 半導体チップの第 3 主面に接合された第 3 導体部と、前記第 2 半導体チップの前記第 3 主面とは反対側の第 4 主面に接合された第 4 導体部と、それらを封止する第 2 封止樹脂部とを有する第 2 半導体装置を準備する工程、

(b) 前記第 1 半導体装置の前記第 1 封止樹脂部の第 1 面上に、Ag フィラーと、ベース樹脂となる熱硬化性樹脂と、スペーサ粒子とを含む銀ペーストを介して、前記第 2 半導体装置を搭載する工程、

(c) 前記銀ペーストを硬化して、前記第 1 半導体装置の前記第 1 封止樹脂部の前記第 1 面上に、前記第 2 半導体装置を接合する工程、

を有し、

前記第 1 半導体装置は、前記第 1 封止樹脂部の前記第 1 面から前記第 1 導体部の表面が露出し、前記第 1 封止樹脂部の前記第 1 面とは反対側の第 2 面から前記第 2 導体部の表面が露出し、

前記第 2 半導体装置は、前記第 2 封止樹脂部の第 3 面から前記第 3 導体部の表面が露出し、前記第 2 封止樹脂部の前記第 3 面とは反対側の第 4 面から前記第 4 導体部の表面が露出し、

前記 (b) 工程では、前記第 2 半導体装置の前記第 2 封止樹脂部の前記第 4 面が前記第 1 半導体装置の前記第 1 封止樹脂部の前記第 1 面に対向するように、前記第 2 半導体装置を搭載し、

前記 (c) 工程では、前記銀ペーストを間に挟んだ前記第 1 半導体装置と前記第 2 半導体装置との間に圧力をかけながら熱処理を行うことで、前記銀ペーストを硬化し、

前記第 1 封止樹脂部の前記第 1 面から露出する前記第 1 導体部の前記表面と、前記第 2 封止樹脂部の前記第 4 面から露出する前記第 4 導体部の前記表面とが、硬化された前記銀ペーストで接合されて電氣的に接続されることを特徴とする半導体装置の製造方法。

【請求項 20】

請求項 19 記載の半導体装置の製造方法であって、

前記スペーサ粒子は、硬化させた熱硬化性樹脂の粒子、または金属粒子からなることを特徴とする半導体装置の製造方法。

【請求項 21】

(a) 第 1 導体部上に第 1 銀ペーストを介して第 1 半導体チップを、前記第 1 半導体チップの第 1 主面が前記第 1 導体部と対向するように搭載する工程、

(b) 前記第 1 半導体チップの前記第 1 主面とは反対側の第 2 主面上に、第 2 銀ペーストを介して第 2 導体部を搭載する工程、

(c) 前記第 2 導体部の前記第 1 半導体チップと対向する側とは反対側の面上に第 3 銀

10

20

30

40

50

ペーストを介して第 2 半導体チップを、前記 2 半導体チップの第 3 主面が前記第 2 導体部と対向するように搭載する工程、

(d) 前記第 2 半導体チップの前記第 3 主面とは反対側の第 4 主面上に、第 4 銀ペーストを介して第 3 導体部を搭載する工程、

(e) 前記第 1、第 2、第 3 および第 4 銀ペーストを硬化して、前記第 1 半導体チップの前記第 1 主面に前記第 1 導体部を接合し、前記第 1 半導体チップの前記第 2 主面に前記第 2 導体部を接合し、前記第 2 半導体チップの前記第 3 主面に前記第 2 導体部を接合し、前記第 2 半導体チップの前記第 4 主面に前記第 3 導体部を接合する工程、

(f) 前記 (e) 工程の後、前記第 1 および第 2 半導体チップ、前記第 1、第 2 および第 3 導体部を封止する封止樹脂部を形成する工程、

10

を有し、

前記 (a) 工程、前記 (b) 工程で、前記 (c) 工程および前記 (d) 工程で用いられる前記第 1、第 2、第 3 および第 4 銀ペーストは、A g フィラーと、ベース樹脂となる熱硬化性樹脂と、スペーサ粒子とを含み、

前記 (e) 工程では、前記第 1 半導体チップ、前記第 2 導体部および前記第 2 半導体チップを間に挟んだ前記第 1 導体部と前記第 3 導体部との間に圧力をかけながら熱処理を行うことで、前記第 1、第 2、第 3 および第 4 銀ペーストを硬化し、

前記封止樹脂部の第 1 面から前記第 1 導体部の表面が露出し、

前記封止樹脂部の前記第 1 面とは反対側の第 2 面から前記第 3 導体部の表面が露出することを特徴とする半導体装置の製造方法。

20

【請求項 22】

請求項 21 記載の半導体装置の製造方法であって、

前記スペーサ粒子は、硬化させた熱硬化性樹脂の粒子、または金属粒子からなることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造方法に関し、特に、樹脂封止型半導体パッケージ形態の半導体装置の製造技術に適用して有効な技術に関する。

【背景技術】

30

【0002】

種々の半導体パッケージが用いられているが、半導体チップを封止樹脂部で封止した樹脂封止型の半導体パッケージがある。樹脂封止型の半導体パッケージでは、半導体チップが封止樹脂部内に封止されているので、半導体チップの信頼性を向上することができる。また、封止樹脂部の裏面で端子を露出させることで、樹脂封止型の半導体パッケージの面実装が可能になる。

【0003】

特開 2004-266096 号公報（特許文献 1）には、半導体チップを封止する樹脂封止体と、半導体チップの第 1 主面の第 1 電極に接続された第 1 導電部材と、半導体チップの第 1 主面と反対側の第 2 主面の第 2 電極に接続された第 2 導電部材とを有し、第 1 導電部材は、樹脂封止体の第 1 主面から露出し、第 2 導電部材は、樹脂封止体の第 1 主面と反対側の第 2 主面及び側面から露出する半導体装置に関する技術が記載されている。

40

【0004】

特開 2006-222121 号公報（特許文献 2）には、封止樹脂部を形成した後に、封止樹脂部を液体ホーニングにより研磨することで、封止樹脂部から端子を露出させる技術が記載されている。

【特許文献 1】特開 2004-266096 号公報

【特許文献 2】特開 2006-222121 号公報

【発明の開示】

【発明が解決しようとする課題】

50

【0005】

本発明者の検討によれば、次のことが分かった。

【0006】

樹脂封止型の半導体パッケージにおいて、封止樹脂部の下面（裏面）で端子を露出させることで、樹脂封止型の半導体パッケージの面実装が可能になる。更に、封止樹脂部の下面だけでなく、封止樹脂部の上下両面で端子を露出させることで、樹脂封止型の半導体パッケージの放熱性を向上させることができる。また、封止樹脂部は、モールド工程で上金型および下金型のキャビティ内に封止樹脂材料を注入して硬化することで形成できる。

【0007】

このような封止樹脂部の上下両面で端子が露出した樹脂封止型の半導体パッケージを製造するには、複数の端子を半導体チップの上下に配置して半田や銀ペーストのような接合材で接合してから、この組立体を金型のキャビティ内に配置する。そして、半導体チップの上側の端子が上金型と接し、半導体チップの下側の端子が下金型と接するように金型を固定（クランプ）した状態で、金型のキャビティ内に封止樹脂材料を注入して硬化することで、封止樹脂部の上下両面で端子が露出するように封止樹脂部を形成することができる。

10

【0008】

しかしながら、モールド工程において、半導体チップの上側の端子が上金型と接し、半導体チップの下側の端子が下金型と接するように金型をクランプした場合、モールド工程直前の組立体の高さ寸法がばらついたり、あるいは半導体チップの上側の端子と下側の端子の平行度がばらつくと、上金型と下金型から、半導体チップの上側の端子と半導体チップの下側の端子とを介して、半導体チップに上下から強い圧力が加わる可能性がある。半導体チップに上下から圧力が加わると、半導体チップにクラックなどが発生する可能性がある。これは、樹脂封止型半導体パッケージ形態の半導体装置の製造歩留まりを低下させる。

20

【0009】

また、樹脂封止型の半導体パッケージの高さがばらついていると、例えば、複数の半導体パッケージを実装基板に実装してから、それら複数の半導体パッケージ全体に対してヒートシンクを搭載した際に、ヒートシンクと各半導体パッケージとの間の接続状態がばらついてしまい、半導体パッケージごとに放熱状態が変動してしまう可能性がある。このため、樹脂封止型の半導体パッケージの放熱特性を向上させるためには、半導体パッケージの高さばらつきを低減させることが望まれる。

30

【0010】

本発明の目的は、半導体装置の製造歩留まりを向上できる技術を提供することにある。

【0011】

本発明の他の目的は、半導体装置の放熱特性を向上できる技術を提供することにある。

【0012】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

40

【0013】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0014】

代表的な実施の形態による半導体装置の製造方法は、封止樹脂部の上下両面に露出導体（第1導体部および第2導体部）を有する樹脂封止型の半導体装置の製造方法に関するものである。この際、第1導体部上に第1フィルム部材および第1接合材を介して半導体チップ搭載し、その半導体チップ上に第2フィルム部材および第2接合材を介して第2導体部を搭載し、第1接合材および第2接合材を硬化して半導体チップの両面に第1導体部および第2導体部をそれぞれ接合してから、半導体チップ、第1導体部および第2導体部を

50

封止する封止樹脂部を形成する。

【0015】

また、他の代表的な実施の形態による半導体装置の製造方法は、封止樹脂部の上下両面に露出導体（第1導体部および第2導体部）を有する樹脂封止型の半導体装置の製造方法に関するものである。この際、第1導体部上に第1銀ペーストを介して半導体チップ搭載し、その半導体チップ上に第2銀ペーストを介して第2導体部を搭載し、第1銀ペーストおよび第2銀ペーストを硬化して半導体チップの両面に第1導体部および第2導体部をそれぞれ接合してから、半導体チップ、第1導体部および第2導体部を封止する封止樹脂部を形成する。そして、第1銀ペーストおよび第2銀ペーストは、Agフィラーと、ベース樹脂となる熱硬化性樹脂と、スペーサ粒子とを含むものである。

10

【0016】

また、他の代表的な実施の形態による半導体装置の製造方法は、半導体チップの両面に第1導体部および第2導体部を接合し、第2導体部の半導体チップと対向する側とは反対側の面上に、絶縁シートを貼り付けてから、半導体チップ、第1導体部、第2導体部および絶縁シートを封止する封止樹脂部を形成する。この際、封止樹脂部の第1面から絶縁シートの表面が露出し、封止樹脂部の第1面とは反対側の第2面から、第1導体部の表面が露出する。

【0017】

また、他の代表的な実施の形態による半導体装置の製造方法は、それぞれ封止樹脂部の上下両面に露出導体を有する樹脂封止型の第1半導体装置および第2半導体装置を積み重ねて接合するものである。この際、第1半導体装置の第1封止樹脂部の第1面上に、第1フィルム部材および導電性の第1接合材を介して第2半導体装置を搭載してから、第1接合材を硬化して第1半導体装置の第1封止樹脂部の第1面上に第2半導体装置を接合する。

20

【0018】

また、他の代表的な実施の形態による半導体装置の製造方法は、それぞれ封止樹脂部の上下両面に露出導体を有する樹脂封止型の第1半導体装置および第2半導体装置を積み重ねて接合するものである。この際、第1半導体装置の第1封止樹脂部の第1面上に、銀ペーストを介して第2半導体装置を搭載してから、銀ペーストを硬化して第1半導体装置の第1封止樹脂部の第1面上に第2半導体装置を接合する。そして、この銀ペーストは、Agフィラーと、ベース樹脂となる熱硬化性樹脂と、スペーサ粒子とを含み、銀ペーストを間に挟んだ第1半導体装置と第2半導体装置との間に圧力をかけながら熱処理を行うことで銀ペーストを硬化するものである。

30

【0019】

また、他の代表的な実施の形態による半導体装置の製造方法は、複数の半導体チップを封止した封止樹脂部の上下両面に露出導体（第1導体部および第3導体部）を有する樹脂封止型の半導体装置の製造方法に関するものである。この際、第1導体部上に第1銀ペーストを介して第1半導体チップ搭載し、第1半導体チップ上に第2銀ペーストを介して第2導体部を搭載し、第2導体部上に第3銀ペーストを介して第2半導体チップ搭載し、第2半導体チップ上に第4銀ペーストを介して第3導体部を搭載し、第1～第4銀ペースト硬化してから、第1および第2半導体チップと第1～第3導体部を封止する封止樹脂部を形成する。そして、第1～第4銀ペーストは、Agフィラーと、ベース樹脂となる熱硬化性樹脂と、スペーサ粒子とを含み、第1～第4銀ペーストを硬化する際には、第1半導体チップ、第2導体部および第2半導体チップを間に挟んだ第1導体部と第3導体部との間に圧力をかけながら、硬化のための熱処理を行うものである。

40

【発明の効果】

【0020】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0021】

50

代表的な実施の形態によれば、半導体装置の製造歩留まりを向上させることができる。

【0022】

また、半導体装置の放熱特性を向上させることができる。

【発明を実施するための最良の形態】

【0023】

以下の実施の形態においては便宜上その必要があるときは、複数のセクションに分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。また、以下の実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でも良い。さらに、以下の実施の形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。同様に、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうでないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。

【0024】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。また、以下の実施の形態では、特に必要なとき以外は同一または同様な部分の説明を原則として繰り返さない。

【0025】

また、実施の形態で用いる図面においては、断面図であっても図面を見易くするためにハッチングを省略する場合もある。また、平面図であっても図面を見易くするためにハッチングを付す場合もある。

【0026】

（実施の形態1）

本実施の形態の半導体装置を図面を参照して説明する。

【0027】

図1は、本発明の一実施の形態である半導体装置1の上面図（平面図）であり、図2はその下面図（底面図、裏面図、平面図）、図3および図4はその断面図（側面断面図）である。図1のA1-A1線の断面（すなわち図2のA1-A1線の断面）が図3にほぼ対応し、図1のB1-B1線の断面（すなわち図2のB1-B1線の断面）が図4にほぼ対応する。

【0028】

本実施の形態の半導体装置（半導体パッケージ）1は、樹脂封止形で、面実装形の半導体パッケージである。すなわち、半導体装置1は、樹脂封止型半導体パッケージ形態の半導体装置である。

【0029】

図1～図4に示される本実施の形態の半導体装置1は、半導体チップ2と、導電体によって形成されたソース端子（ソース用端子、ソース接続用導体部、導体部、第2導体部）3、ゲート端子（ゲート用端子、ゲート接続用導体部、導体部、第2導体部）4およびドレイン端子（ドレイン用端子、ドレイン接続用導体部、導体部、第1導体部）5と、これらを封止する封止樹脂部（封止部、封止樹脂）6とを備えている。

【0030】

封止樹脂部6は、例えば熱硬化性樹脂材料などの樹脂材料などからなり、フィラーなどを含むこともできる。例えば、フィラーを含むエポキシ樹脂などを用いて封止樹脂部6を形成することができる。封止樹脂部6により、半導体チップ2、ソース端子3、ゲート端子4およびドレイン端子5が封止され、保護される。封止樹脂部6は、互いに反対側に位

10

20

30

40

50

置する2つの主面である上面（表面、第2面）6aおよび裏面（底面、下面、第1面）6bを有しており、封止樹脂部6の裏面6b、すなわち半導体装置1の裏面（底面、下面）1bが、半導体装置1の実装面である。

【0031】

半導体チップ2は、例えば、単結晶シリコンなどからなる半導体基板（半導体ウエハ）に種々の半導体素子または半導体集積回路を形成した後、必要に応じて半導体基板の裏面研削を行ってから、ダイシングなどにより半導体基板を各半導体チップ2に分離したものである。半導体チップ2は、封止樹脂部6内に封止されており、封止樹脂部6から露出されない。

【0032】

本実施の形態では、半導体チップ2としては、例えばトレンチ型ゲート構造を有する縦型のパワーMISFET（Metal Insulator Semiconductor Field Effect Transistor）が形成された半導体チップなどを用いることができる。半導体チップ2は、互いに反対側に位置する2つの主面である表面（半導体素子形成側の主面、第2主面）2aおよび裏面（表面2aとは反対側の主面、第1主面）2bを有しており、半導体チップ2の表面2aに形成されたソースパッド電極（表面電極）2sおよびゲートパッド電極（表面電極）2gと、半導体チップ2の裏面2bの全面に形成された裏面ドレイン電極（裏面電極）2dとを有している。ソースパッド電極2sは、半導体チップ2内に形成されているMISFETのソースに電氣的に接続され、ゲートパッド電極2gは、半導体チップ2内に形成されているMISFETのゲート電極に電氣的に接続され、裏面ドレイン電極2dは、半導体チップ2内に形成されているMISFETのドレインに電氣的に接続されている。

【0033】

図5は、半導体チップ2のチップレイアウトの一例を示す平面図（上面図）である。本実施の形態の半導体チップ2は、図5に示されるように、半導体チップ2の表面2aにソースパッド電極2sおよびゲートパッド電極2gが形成されているが、各電極の配置は必要に応じて変更可能である。

【0034】

ソース端子3、ゲート端子4およびドレイン端子5は導電体からなり、例えば、銅（Cu）または銅合金などの金属材料からなる。半導体チップ2は、半導体チップ2の下側に位置するドレイン端子5と、半導体チップ2の上側に位置するソース端子3およびゲート端子4との間に、半導体チップ2の表面2a側が上方を向くように配置されている。

【0035】

そして、導電性の接合材（接着材）7を介して、ソース端子3が半導体チップ2の表面2aのソースパッド電極2sと接合（接着、接続）され、ゲート端子4が半導体チップ2の表面2aのゲートパッド電極2gと接合（接着、接続）され、ドレイン端子5が半導体チップ2の裏面2bの裏面ドレイン電極2dと接合（接着、接続）されている。このため、ソース端子3は半導体チップ2のソースパッド電極2sに接合材7を介して電氣的に接続され、ゲート端子4は半導体チップ2のゲートパッド電極2gに接合材7を介して電氣的に接続され、ドレイン端子5は半導体チップ2の裏面ドレイン電極2dに接合材7を介して電氣的に接続されている。導電性の接合材7は、好ましくは半田または銀（Ag）ペーストを硬化したものである。

【0036】

ドレイン端子5の下面15bは、封止樹脂部6の裏面6bで露出されている。ドレイン端子5の側面（端面、端部）15cは、封止樹脂部6の側面で露出され、ドレイン端子5の他の側面（端面、端部）は、封止樹脂部6に覆われて封止されている。このドレイン端子5の露出する側面15cは、半導体装置1を製造する際の切断工程（後述のステップS11に対応）により生じた側面（端面）である。また、ドレイン端子5の上面15aの一部は、半導体チップ2の裏面ドレイン電極2dに導電性の接合材7を介して接合され、ドレイン端子5の上面15aの他の部分は、封止樹脂部6に覆われて封止されている。

【0037】

ソース端子 3 は、第 1 の部分（チップ接続部、導体部）3 a と、第 2 の部分（外部端子構成部、導体部）3 b と、第 1 の部分 3 a および第 2 の部分 3 b 間を連結する段差部（折曲げ部、連結部、導体部）3 c とを有している。これら第 1 の部分 3 a、第 2 の部分 3 b および段差部 3 c は同じ導電体材料により一体的に形成されており、高さ位置が異なる第 1 の部分 3 a と第 2 の部分 3 b とを段差部 3 c が連結している。

【0038】

ソース端子 3 の第 1 の部分 3 a の下面 1 3 a の一部は、半導体チップ 2 のソースパッド電極 2 s に導電性の接合材 7 を介して接合され、ソース端子 3 の第 1 の部分 3 a の下面 1 3 a の他の部分は、封止樹脂部 6 に覆われて封止されている。ソース端子 3 の第 1 の部分 3 a の上面 1 3 b は、封止樹脂部 6 の上面 6 a で露出されている。ソース端子 3 の段差部 3 c は、封止樹脂部 6 に覆われて封止樹脂部 6 内に封止されている。ソース端子 3 の第 2 の部分 3 b の下面 1 3 c は、封止樹脂部 6 の裏面 6 b 露出されている。ソース端子 3 の第 2 の部分 3 b の側面（端面、端部）1 3 d（すなわち段差部 3 c に連結されている側とは逆側の端部側面 1 3 d）は、封止樹脂部 6 の側面で露出され、ソース端子 3 の第 2 の部分 3 b の他の側面（端面、端部）は、封止樹脂部 6 に覆われて封止されている。このソース端子 3 の露出する側面 1 3 d は、半導体装置 1 を製造する際の切断工程（後述のステップ S 1 1 に対応）により生じた側面（端面）である。

【0039】

ゲート端子 4 は、第 1 の部分（チップ接続部、導体部）4 a と、第 2 の部分（外部端子構成部、導体部）4 b と、第 1 の部分 4 a および第 2 の部分 4 b 間を連結する段差部（折曲げ部、連結部、導体部）4 c とを有している。これら第 1 の部分 4 a、第 2 の部分 4 b および段差部 4 c は同じ導電体材料により一体的に形成されており、高さ位置が異なる第 1 の部分 4 a と第 2 の部分 4 b とを段差部 4 c が連結している。

【0040】

ゲート端子 4 の第 1 の部分 4 a の下面 1 4 a の一部は、半導体チップ 2 のゲートパッド電極 2 g に導電性の接合材 7 を介して接合され、ゲート端子 4 の第 1 の部分 4 a の下面 1 4 a の他の部分は、封止樹脂部 6 に覆われて封止されている。ゲート端子 4 の第 1 の部分 4 a の上面 1 4 b は、封止樹脂部 6 の上面 6 a で露出されている。ゲート端子 4 の段差部 4 c は、封止樹脂部 6 に覆われて封止樹脂部 6 内に封止されている。ゲート端子 4 の第 2 の部分 4 b の下面 1 4 c は、封止樹脂部 6 の裏面 6 b 露出されている。ゲート端子 4 の第 2 の部分 4 b の側面（端面、端部）1 4 d（すなわち段差部 4 c に連結されている側とは逆側の端部側面 1 4 d）は、封止樹脂部 6 の側面で露出され、ゲート端子 4 の第 2 の部分 4 b の他の側面（端面、端部）は、封止樹脂部 6 に覆われて封止されている。このゲート端子 4 の露出する側面 1 4 d は、半導体装置 1 を製造する際の切断工程（後述のステップ S 1 1 に対応）により生じた側面（端面）である。

【0041】

また、本実施の形態では、半導体チップ 2 の裏面 2 b（裏面ドレイン電極 2 d）とドレイン端子 5 の上面 1 5 a との間には、接合材（接着材）7 だけでなく、フィルム部材（接着用フィルム）8 a も介在している。半導体チップ 2 の裏面 2 b とドレイン端子 5 の上面 1 5 a との間において、接合材 7 とフィルム部材 8 a とは、平面的に（半導体チップ 2 の表面 2 a に平行な平面で見ても）重なっていない。半導体チップ 2 の裏面 2 b（裏面ドレイン電極 2 d）のうち、フィルム部材 8 a が配置されていない領域に、接合材 7 が配置されている。

【0042】

また、半導体チップ 2 の表面 2 a とソース端子 3 の第 1 の部分 3 a の下面 1 3 a およびゲート端子 4 の第 1 の部分 4 a の下面 1 4 a との間には、接合材（接着材）7 だけでなく、フィルム部材（接着用フィルム）8 b も介在している。半導体チップ 2 の表面 2 a とソース端子 3 およびゲート端子 4 の下面 1 3 a、1 4 a との間において、接合材 7 とフィルム部材 8 b とは、平面的に（半導体チップ 2 の表面 2 a に平行な平面で見ても）重なっていない。フィルム部材 8 b は、好ましくは、半導体チップ 2 の表面 2 a のうち、ソースパッ

ド電極 2 s およびゲートパッド電極 2 g に重ならない位置に配置され、接合材 7 は、半導体チップ 2 の表面 2 a のうち、ソースパッド電極 2 s およびゲートパッド電極 2 g 上に配置されている。

【0043】

フィルム部材 8 a とフィルム部材 8 b とは、平面形状が異なる以外は、好ましくは実質的に同種のフィルムにより形成されている。

【0044】

封止樹脂部 6 の裏面 6 b で露出するソース端子 3 の第 2 の部分 3 b の下面 1 3 c、ゲート端子 4 の第 2 の部分 4 b の下面 1 4 c、およびドレイン端子 5 の下面 1 5 b が、実質的に同一面上に形成されていることがより好ましい。

【0045】

このように、封止樹脂部 6 の裏面 6 b に対応する半導体装置 1 の裏面（底面）1 b で、ソース端子 3 の第 2 の部分 3 b の下面 1 3 c と、ゲート端子 4 の第 2 の部分 4 b の下面 1 4 c と、およびドレイン端子 5 の下面 1 5 b とが露出する。そして、これら露出部（すなわちソース端子 3 の第 2 の部分 3 b の下面 1 3 c、ゲート端子 4 の第 2 の部分 4 b の下面 1 4 c およびドレイン端子 5 の下面 1 5 b）が半導体装置 1 の外部端子（端子、外部接続端子、外部接続用端子）として機能する。半導体装置 1 の裏面 1 b（封止樹脂部 6 の裏面 6 b）で外部端子としてのソース端子 3、ゲート端子 4 およびドレイン端子 5 が露出しているので、半導体装置 1 は面実装が可能であり、半導体装置 1 の裏面 1 b（封止樹脂部 6 の裏面 6 b）が半導体装置 1 の実装面となる。

【0046】

また、本実施の形態の半導体装置 1 では、半導体装置 1 の上面（裏面 1 b とは逆側の主面）1 a で、すなわち封止樹脂部 6 の表面 6 a で、ソース端子 3 の第 1 の部分 3 a の上面 1 3 b とゲート端子 4 の第 1 の部分 4 a の上面 1 4 b とが露出している。

【0047】

このように、本実施の形態の半導体装置 1 は、上下両面に露出導体を有する樹脂封止型半導体パッケージ形態の半導体装置であり、ソース端子 3 の第 1 の部分 3 a とゲート端子 4 の第 1 の部分 4 a とが上面 1 a（上面 6 a）側の露出導体となり、ソース端子 3 の第 2 の部分 3 b とゲート端子 4 の第 2 の部分 4 b とドレイン端子 5 とが裏面 1 b（裏面 6 b）側の露出導体となる。半導体装置 1 の裏面 1 b（封止樹脂部 6 の裏面 6 b）側だけでなく、半導体装置 1 の上面 1 a（封止樹脂部 6 の上面 6 a）でも、半導体チップ 2 に接続（接合）した導体部（ソース端子 3 の第 1 の部分 3 a およびゲート端子 4 の第 1 の部分 4 a）を露出させることで、半導体装置 1 の放熱特性を向上し、半導体装置 1 の性能を向上させることができる。

【0048】

次に、本実施の形態の半導体装置の製造工程について説明する。図 6 は、本実施の形態の半導体装置 1 の製造工程を示す工程フロー図である。図 7 および図 8 は、本実施の形態で用いられる半導体チップ 2 の製造工程中の要部断面図である。図 9 は、リードフレーム 21、22 を示す平面図である。図 10～図 27 は、本実施の形態の半導体装置 1 の製造工程を示す要部平面図、要部断面図または説明図である。図 10～図 27 のうち、図 10、図 12、図 15、図 17 および図 19 は平面図（要部平面図）であり、図 11、図 13、図 16、図 18 および図 20～図 27 は断面図（要部断面図）である。なお、図 10 と図 11 とは同じ工程段階に対応し、図 12 と図 13 とは同じ工程段階に対応し、図 15 と図 16 とは同じ工程段階に対応し、図 17 と図 18 とは同じ工程段階に対応し、図 19 と図 20 と図 21 とは、同じ工程段階に対応する。また、図 20 と図 21 とは同じ工程段階の異なる断面図に対応し、図 22 と図 23 とは同じ工程段階の異なる断面図に対応する。図 11、図 13、図 16、図 18、図 20、図 22、図 24～図 27 の断面図は、図 10、図 12、図 15、図 17 および図 19 に示される A2-A2 線に沿った断面にほぼ対応し、上記図 3 にほぼ相当する断面図である。また、図 21 および図 23 の断面図は、図 19 に示される B2-B2 線に沿った断面にほぼ対応し、上記図 4 にほぼ相当する断面図で

ある。また、図 14 は、フィルム部材 8 a, 8 b の準備工程の説明図である。

【0049】

半導体装置 1 を製造するには、まず、半導体チップ 2 およびリードフレーム（導電体部材）21, 22 を準備する（ステップ S1）。

【0050】

半導体チップ 2 の製造工程の一例を図 7 および図 8 を用いて説明する。

【0051】

半導体チップ 2 を製造するには、まず、図 7 に示されるように、例えばヒ素（As）が導入された n⁺ 型の単結晶シリコンなどからなる半導体基板（半導体ウエハ）101a の主面上に、n⁻ 型単結晶シリコンからなるエピタキシャル層 101b を成長させて、半導体基板（半導体ウエハ、いわゆるエピタキシャルウエハ）101 を形成する。それから、半導体基板 101 の主面に絶縁膜（酸化シリコン膜）を形成した後、この絶縁膜をパターン化して、絶縁膜 102（SiO₂ プレート）を形成する。

10

【0052】

次に、半導体基板 101 の主面に p 型の不純物（例えばホウ素（B））をイオン注入することなどにより、p 型ウエル 103 を形成する。

【0053】

次に、フォトリソグラフィパターン（図示せず）をエッチングマスクとして用いて半導体基板 101 をドライエッチングすることにより、トレンチゲート形成用の溝すなわちゲート用トレンチ 104 を形成する。ゲート用トレンチ 104 の深さは p 型ウエル 103 よりも深く、かつエピタキシャル層 101b の底部よりは浅くなる寸法である。

20

【0054】

次に、例えば熱酸化法などを用いて、ゲート用トレンチ 4 の内壁面（側面および底面）上などに比較的薄いゲート絶縁膜（酸化シリコン膜）105 を形成する。

【0055】

次に、半導体基板 101 の主面上に、例えば低抵抗の多結晶シリコン膜などからなる導体膜（ゲート電極材料膜）を形成する。それから、ゲート配線形成領域を覆いかつそれ以外の領域を露出するようなフォトリソグラフィパターン（図示せず）を上記導体膜上に形成し、このフォトリソグラフィパターンをエッチングマスクとして用いて、上記導体膜をエッチバックすることにより、ゲート用トレンチ 104 内に埋め込まれた低抵抗の多結晶シリコンなどからなるゲート部 106 と、ゲート部 106 と一体的に形成されたゲート配線部 106a とを形成する。

30

【0056】

次に、図 8 に示されるように、半導体基板 101 の主面に対して p 型の不純物（例えばホウ素（B））をイオン注入することなどにより、チャンネル領域 107 を形成する。それから、半導体ウエハ 1 の主面に対して n 型の不純物（例えばヒ素（As））をイオン注入することなどにより、ソース領域 108 を形成する。

【0057】

次に、半導体基板 101 の主面上に絶縁膜 112 を形成し、フォトリソグラフィ技術およびエッチング技術を用いてパターン化する。この際、絶縁膜 112 には半導体基板 101 の主面を露出するコンタクトホール 113 と、ゲート配線部 106a の一部を露出するスルーホール 114 とが形成される。

40

【0058】

次に、コンタクトホール 113 から露出する半導体基板 101 をエッチングして孔 115 を形成する。それから、コンタクトホール 113 および孔 115 から露出する半導体基板 101 に、例えば p 型の不純物（例えばホウ素（B））をイオン注入することによって、p⁺ 型の半導体領域を形成する。

【0059】

次に、半導体基板 101 の主面上に、例えばチタンタンゲステン膜（図示せず）を必要に応じて形成した後、その上にアルミニウム膜（またはアルミニウム合金膜）116 をス

50

パッタリング法などによって形成する。それから、チタタングステン膜およびアルミニウム膜 116 の積層膜をフォトリソグラフィ技術およびエッチング技術を用いてパターン化する。これにより、ゲート電極 116 a およびソース配線 116 b のような表面電極が形成される。

【0060】

次に、半導体基板 101 の主面上に、例えばポリイミド系の樹脂などからなる表面保護のための絶縁膜（保護膜）117 を形成する。それから、フォトリソグラフィ技術およびエッチング技術を用いて絶縁膜 117 をパターン化し、ゲート電極 116 a およびソース配線 116 b の一部が露出するような開口部（図示せず）を形成してボンディングパッドを形成する。絶縁膜 117 の開口部から露出するゲート電極 116 a が、半導体チップ 2 10 の上記ゲートパッド電極 2 g となり、絶縁膜 117 の開口部から露出するソース配線 116 b が上記ソースパッド電極 2 s となる。

【0061】

次に、半導体基板 101 の裏面を研削または研磨して薄くする。その後、半導体基板 101 の裏面に例えばニッケル、チタン、ニッケルおよび金を蒸着法などによって被着することにより、ドレイン電極 118 を形成する。このドレイン電極 118 が、半導体チップ 2 2 の上記裏面ドレイン電極 2 d となる。

【0062】

このようにして、トレンチ型ゲート構造を有する縦型のパワー M I S F E T のような半導体素子が半導体基板 101 にされる。

【0063】

その後、半導体基板 101 は、ダイシングソーなどを用いて切断またはダイシングされて、個片化された半導体チップ 2 に分離される。このようにして、トレンチ型ゲート構造を有する縦型のパワー M I S F E T が形成された半導体チップ 2 が製造される。なお、縦型 M I S F E T とは、ソース・ドレイン間の電流が、半導体基板の厚さ方向（半導体基板の主面に略垂直な方向）に流れる M I S F E T に対応する。

【0064】

また、半導体装置 1 の製造に用いられるリードフレーム 21, 22 は、導電体からなる導電体部材であり、例えば銅（Cu）または銅合金などの金属材料により形成されている。

【0065】

図 9 に示されるように、リードフレーム 21 は、後でドレイン端子 5 となるドレイン端子部 25 を有しており、複数のドレイン端子部 25 がフレーム枠 21 a に一体的に連結された構造を有している。

【0066】

また、リードフレーム 22 は、後でソース端子 3 となるソース端子部 23 と、後でゲート端子 4 となるゲート端子部 24 とを有しており、ソース端子部 23 とゲート端子部 24 とが対となって、複数の対がフレーム枠 22 a に一体的に連結された構造を有している。

【0067】

そして、リードフレーム 22 の各ソース端子部 23 は、後でソース端子 3 の第 1 の部分 3 a となるソース端子部 23 の第 1 の部分 23 a と、後でソース端子 3 の第 2 の部分 3 b となるソース端子部 23 の第 2 の部分 23 b と、後でソース端子 3 の段差部（折曲げ部）3 c となるソース端子部 23 の段差部（折曲げ部）23 c とを有しており、これらは一体的に形成されている。また、リードフレーム 22 の各ゲート端子部 24 は、後でゲート端子 4 の第 1 の部分 4 a となるゲート端子部 24 の第 1 の部分 24 a と、後でゲート端子 4 の第 2 の部分 4 b となるゲート端子部 24 の第 2 の部分 24 b と、後でゲート端子 4 の段差部（折曲げ部）4 c となるゲート端子部 24 の段差部（折曲げ部）24 c とを有しており、これらは一体的に形成されている。リードフレーム 22 において、ソース端子部 23 およびゲート端子部 24 は、それぞれの端部（第 2 の部分 23 b, 24 b の端部）でフレーム枠 20 b に連結され、一体的に形成されている。

10

20

30

40

50

【0068】

リードフレーム21, 22は多連のリードフレームであり、リードフレーム21, 22を使用して一度に複数の半導体装置1を製造することができる。この際、1つのドレイン端子部25と一对のソース端子部23およびゲート端子部24によって、1つの半導体装置1が製造される。後述の図10～図13および図15～図21において示されたリードフレーム21, 22は、図9に示される領域20a, 20bに対応する。

【0069】

また、リードフレーム21, 22には、後述するリードフレーム21, 22の切断を容易とするために、切断予定位置に沿って開口部（図示せず）を設けることもできる。リードフレーム21, 22は、金属板（銅板など）を例えば成形（プレス加工）またはエッチングなどにより所定の形状に加工するなどにより、製造することができる。

10

【0070】

図10および図11には、ステップS1の後、後述のステップS2を行う前の状態のリードフレーム21のドレイン端子部25が示されている。

【0071】

半導体チップ2およびリードフレーム21, 22が準備された後、図12および図13に示されるように、リードフレーム21上にフィルム部材（接着用フィルム）8aを配置（搭載、貼付け）する（ステップS2）。すなわち、ステップS2では、リードフレーム21のドレイン端子部25の第1主面（上面）35a上に、フィルム部材8aを配置（搭載）する。フィルム部材8aは、厚み T_1 を有している。なお、リードフレーム21のドレイン端子部25は、互いに反対側の第1主面（上面）35aおよび第2主面（下面）35bを有しており、第1主面35aは、後でドレイン端子5の上面15aとなる面であり、第2主面35bは、後でドレイン端子5の下面15b（封止樹脂部6の裏面6bからの露出面）となる面である。フィルム部材8aは、半導体チップ2搭載予定領域の一部に配置（搭載）される。図12には、理解を簡単にするために、後で半導体チップ2が配置される領域（半導体チップ2搭載予定領域）を点線で示してある。フィルム部材8aおよび後で使用するフィルム部材8bとしては、例えばダイボンディングフィルム（ダイアタッチフィルム）などを用いることができる。

20

【0072】

図14は、フィルム部材8aおよび後述のフィルム部材8bの準備工程の一例を示す説明図である。図14中の（a）には切断前の状態が示され、図14中の（a）の上側は模式的な平面図（上面図）であり、下側はハッチングは無いが模式的な断面図である。図14中の（b）には切断後の状態が示され、図14中の（b）の上側は模式的な平面図（上面図）であり、下側はハッチングは無いが模式的な断面図である。

30

【0073】

図14の（a）に示されるように、切断前のシート状のフィルム（フィルム部材）8が基材層（ベースフィルム）37上に配置されたものを準備する。それから、図14の（b）に示されるように、フィルム8を所望の形状に切断する。この際、基材層37は切断しない。切断後のフィルム8がフィルム部材8a（または後述のフィルム部材8b）となる。そして、基材層37からフィルム部材8aを取り上げて（剥がして）、ステップS2でリードフレーム21上に配置する。後述のステップS5では、基材層37からフィルム部材8bを取り上げて、半導体チップ2上に配置する。

40

【0074】

上記のようにステップS2でリードフレーム21上にフィルム部材8aを配置した後、上記図12および図13に示されるように、リードフレーム21上に、導電性の接合材7aを配置する（ステップS3）。すなわち、ステップS3では、リードフレーム21のドレイン端子部25の第1主面35a上に、接合材7aを配置（塗布）する。接合材7aは、ペースト状の接合材であり、好ましくは半田ペーストまたは銀ペーストである。ステップS3では、接合材7aは、リードフレーム21のドレイン端子部25の第1主面35aのうち、半導体チップ2搭載予定領域でかつフィルム部材8aが配置されていない領域に

50

配置または塗布される。なお、図 1 2 および図 1 3 は、ステップ S 3 の接合材 7 a の配置工程までを行った状態が示されている。

【0075】

次に、図 1 5 および図 1 6 に示されるように、リードフレーム 2 1 上に、半導体チップ 2 を配置（搭載）する（ステップ S 4）。すなわち、ステップ S 4 では、半導体チップ 2 の表面 2 a 側が上方を向き、半導体チップ 2 の裏面 2 b 側（裏面ドレイン電極 2 d 側）がリードフレーム 2 1 のドレイン端子部 2 5 の第 1 主面 3 5 a に対向するように、リードフレーム 2 1 のドレイン端子部 2 5 の第 1 主面 3 5 a 上に半導体チップ 2 を配置（搭載）する。これにより、半導体チップ 2 は接合材 7 a およびフィルム部材 8 a を介してリードフレーム 2 1 のドレイン端子部 2 5 の第 1 主面 3 5 a 上に配置（搭載）され、接合材 7 a およびフィルム部材 8 a の一方または両方の接着性（粘着性）により仮固定される。

10

【0076】

次に、図 1 7 および図 1 8 に示されるように、半導体チップ 2 の表面 2 a 上にフィルム部材（接着用フィルム）8 b を配置（搭載、貼付け）する（ステップ S 5）。フィルム部材 8 b は、厚み t_2 を有している。フィルム部材 8 b は、半導体チップ 2 の表面 2 a において、ゲートパッド電極 2 g およびソースパッド電極 2 s に重ならない位置に配置（搭載）する。

【0077】

次に、半導体チップ 2 の表面 2 a 上に、導電性の接合材 7 b を配置する（ステップ S 6）。接合材 7 b は、ペースト状の接合材であり、好ましくは半田ペーストまたは銀ペーストである。接合材 7 b は、接合材 7 a と同種の接合材であるため、接合材 7 a が銀ペーストの場合は、接合材 7 b も銀ペーストからなり、接合材 7 a が半田ペーストの場合は、接合材 7 b も半田ペーストからなる。ステップ S 6 では、接合材 7 b は、半導体チップ 2 の表面 2 a のうち、フィルム部材 8 b が配置されていない領域に配置または塗布されるが、ゲートパッド電極 2 g およびソースパッド電極 2 s 上に配置（塗布）する必要がある。なお、図 1 7 および図 1 8 は、ステップ S 6 の接合材 7 b の配置工程までを行った状態が示されている。

20

【0078】

次に、図 1 9 ～図 2 1 に示されるように、半導体チップ 2 の表面 2 a 上にリードフレーム 2 2 を配置する（ステップ S 7）。すなわち、ステップ S 7 では、半導体チップ 2 のソースパッド電極 2 s 上にリードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a が配置され、かつ半導体チップ 2 のゲートパッド電極 2 g 上にリードフレーム 2 2 のゲート端子部 2 4 の第 1 の部分 2 4 a が配置されるように、リードフレーム 2 1 および半導体チップ 2 上にリードフレーム 2 2 を配置する。これにより、リードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a（の第 1 主面 3 3 a）とゲート端子部 2 4 の第 1 の部分 2 4 a（の第 1 主面 3 4 a）とが、接合材 7 b およびフィルム部材 8 b を介して半導体チップ 2 の表面 2 a 上に配置（搭載）され、接合材 7 b およびフィルム部材 8 a の一方または両方の接着性（粘着性）により仮固定される。

30

【0079】

なお、リードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a は、互いに反対側の第 1 主面（下面）3 3 a および第 2 主面（上面）3 3 b を有しており、第 1 主面 3 3 a は、後でソース端子 3 の第 1 の部分 3 a の下面 1 3 a となる面であり、第 2 主面 3 3 b は、後でソース端子 3 の第 1 の部分 3 a の上面 1 3 b（封止樹脂部 6 の上面 6 a からの露出面）となる面である。また、リードフレーム 2 2 のゲート端子部 2 4 の第 1 の部分 2 4 a は、互いに反対側の第 1 主面（下面）3 4 a および第 2 主面（上面）3 4 b を有しており、第 1 主面 3 4 a は、後でゲート端子 4 の第 1 の部分 4 a の下面 1 4 a となる面であり、第 2 主面 3 4 b は、後でゲート端子 4 の第 1 の部分 4 a の上面 1 4 b（封止樹脂部 6 の上面 6 a からの露出面）となる面である。また、図 2 1 には、理解を簡単にするために、後で封止樹脂部 6 で覆われる領域（封止樹脂 6 形成予定領域）を点線で示してある。

40

【0080】

50

次に、接合材 7 a, 7 b の硬化を行う (ステップ S 8)。

【0081】

接合材 7 a, 7 b が半田ペーストであった場合には、ステップ S 8 では、半田リフローを行って、接合材 7 a, 7 b を溶融、固化 (再固化) する。また、接合材 7 a, 7 b が銀ペーストであった場合には、ステップ S 8 では、銀ペーストを硬化するための熱処理を行って、接合材 7 a, 7 b を硬化する。

【0082】

ステップ S 8 の接合材 7 a, 7 b の硬化工程を行うことで、図 2 2 および図 2 3 に示されるように、接合材 7 (接合材 7 a, 7 b が硬化したもの) を介して、リードフレーム 2 1, 2 2 のソース端子部 2 3、ゲート端子部 2 4 およびドレイン端子部 2 5 と半導体チップ 2 のソースパッド電極 2 s、ゲートパッド電極 2 g および裏面ドレイン電極 2 d とが、それぞれ接合されて電氣的に接続される。すなわち、リードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a (の第 1 主面 3 3 a) と半導体チップ 2 のソースパッド電極 2 s とが接合材 7 を介して接合されて電氣的に接続される。また、リードフレーム 2 2 のゲート端子部 2 4 の第 1 の部分 2 4 a (の第 1 主面 3 4 a) と半導体チップ 2 のゲートパッド電極 2 g とが接合材 7 を介して接合されて電氣的に接続される。また、半導体チップ 2 の裏面ドレイン電極 2 d とリードフレーム 2 1 のドレイン端子部 2 5 (の第 1 主面 3 5 a) とが接合材 7 を介して接合されて電氣的に接続される。

【0083】

接合材 7 は、接合材 7 a, 7 b がステップ S 8 の処理で硬化したものである。接合材 7 a, 7 b が半田ペーストであった場合には、半田ペーストからなる接合材 7 a, 7 b が、ステップ S 8 の半田リフローにより溶融、固化して、半田からなる接合材 7 となる。また、接合材 7 a, 7 b が銀ペーストであった場合には、銀ペーストからなる接合材 7 a, 7 b が、ステップ S 8 の熱処理により硬化して、接合材 7 となる。

【0084】

また、ステップ S 8 の接合材 7 a, 7 b の硬化工程の熱処理により、フィルム部材 8 a, 8 b も硬化する。硬化したフィルム部材 8 a は、半導体チップ 2 の裏面 2 b とドレイン端子部 2 5 との間の接合 (接着) に寄与し、また、硬化したフィルム部材 8 b は、半導体チップ 2 の表面 2 a とソース端子部 2 3 の第 1 の部分 2 3 a およびゲート端子部 2 4 の第 1 の部分 2 4 a との間の接合 (接着) に寄与する。このため、フィルム部材 8 a, 8 b は接着用フィルム (フィルム型接着材、フィルム型接合材) とみなすこともできる。

【0085】

また、接合材 7 a, 7 b が半田ペーストであった場合には、ステップ S 8 の接合材 7 a, 7 b の硬化工程で半田リフロー処理を行った後、必要に応じて洗浄を行い、フラックスなどを除去することもできる。

【0086】

このようにして、接合材 7 を介して、半導体チップ 2 の表面 2 a のソースパッド電極 2 s にリードフレーム 2 2 のソース端子部 2 3 を、半導体チップ 2 の表面 2 a のゲートパッド電極 2 g にリードフレーム 2 2 のゲート端子部 2 4 を、半導体チップ 2 の裏面 2 b の裏面ドレイン電極 2 d にリードフレーム 2 1 のドレイン端子部 2 5 を接合する。これにより、リードフレーム 2 1, 2 2 およびそれらの間に接合された半導体チップ 2 からなる組立体 (ワーク) 4 0 が得られる。

【0087】

次に、モールド工程 (樹脂封止工程、例えばトランスファモールド工程) を行って、封止樹脂部 6 を形成し、半導体チップ 2 を封止樹脂部 6 によって封止する (ステップ S 9)。

【0088】

図 2 4 には、ステップ S 9 のモールド工程において、組立体 4 0 を金型 4 1, 4 2 (上金型 4 1 および下金型 4 2) に固定した状態が示されている。

【0089】

ステップ S 9 のモールド工程を行うには、まず、組立体 4 0 を金型 4 1, 4 2 に固定する。すなわち、図 2 4 に示されるように、リードフレーム 2 2 のソース端子部 2 3 およびゲート端子部 2 4 とリードフレーム 2 1 のドレイン端子部 2 5 とそれらの間の半導体チップ 2 とが、金型 4 1 の下面 4 1 a と金型 4 2 の上面 4 2 a とにより形成されるキャビティ 4 3 内に配置されるように、リードフレーム 2 1, 2 2 の外周部を金型 4 1, 4 2 で挟んでクランプ（固定）する。

【0090】

リードフレーム 2 1, 2 2 を金型 4 1, 4 2 でクランプした際には、リードフレーム 2 1 のドレイン端子部 2 5 の第 2 主面（下面）3 5 b と、リードフレーム 2 2 のゲート端子部 2 4 の第 2 の部分 2 4 b の下面 3 4 c と、リードフレーム 2 2 のソース端子部 2 3 の第 2 の部分 2 3 b の下面 3 3 c とが、金型（下金型）4 2 の上面 4 2 a と接触（密着）するようにする。また、リードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a の第 2 主面（上面）3 3 b とリードフレーム 2 2 のゲート端子部 2 4 の第 1 の部分 2 4 a の第 2 主面（上面）3 4 b とが金型（上金型）4 1 の下面 4 1 a と接触（密着）するようにする。

【0091】

ここで、リードフレーム 2 1 のドレイン端子部 2 5 の第 2 主面（下面）3 5 b は、半導体チップ 2 の裏面 2 b に対向する側とは反対側の面、すなわち裏面ドレイン電極 2 d に接合した面とは反対側の面であり、半導体装置 1 の製造後にドレイン端子 5 の下面 1 5 b となる。また、リードフレーム 2 2 のソース端子部 2 3 の第 2 の部分 2 3 b の下面 3 3 c は、半導体装置 1 の製造後にソース端子 3 の第 2 の部分 3 b の下面 1 3 c となる。また、リードフレーム 2 2 のゲート端子部 2 4 の第 2 の部分 2 4 b の下面 3 4 c は、半導体装置 1 の製造後にゲート端子 4 の第 2 の部分 4 b の下面 1 4 c となる。また、リードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a の第 2 主面（上面）3 3 b は、半導体装置 1 の製造後にソース端子 3 の第 1 の部分 3 a の上面 1 3 b となる。また、リードフレーム 2 2 のゲート端子部 2 4 の第 1 の部分 2 4 a の第 2 主面（上面）3 4 b は、半導体装置 1 の製造後にゲート端子 4 の第 1 の部分 4 a の上面 1 4 b となる。

【0092】

モールド工程直前の組立体 4 0 の高さ寸法 h_1 （図 2 2 および図 2 3 に図示）は、金型 4 1, 4 2 のキャビティ 4 3 の高さ寸法 h_0 （図 2 4 に図示）とほぼ同じであることが好ましい（ $h_1 = h_0$ ）。ここで、モールド工程直前の組立体 4 0 の高さ寸法 h_1 は、ドレイン端子部 2 5 の第 2 主面（下面）3 5 b から、ソース端子部 2 3 の第 1 の部分 2 3 a の第 2 主面（上面）3 3 b およびゲート端子部 2 4 の第 1 の部分 2 4 a の第 2 主面（上面）3 4 b までの高さ（距離）に対応する。また、金型 4 1, 4 2 のキャビティ 4 3 の高さ寸法 h_0 は、金型 4 1, 4 2 をクランプしたときのキャビティ 4 3 における、金型 4 1 の下面 4 1 a から金型 4 2 の上面 4 2 a までの距離に相当する。

【0093】

図 2 4 に示されるように金型 4 1, 4 2 でリードフレーム 2 1, 2 2 を固定してクランプした後、図 2 5 に示されるように、金型 4 1, 4 2 のキャビティ 4 3 内に封止樹脂部 6 形成用の材料である封止樹脂材料 4 6 を注入（導入、充填）し、注入した封止樹脂材料 4 6 を硬化して封止樹脂部 6 を形成する。封止樹脂部 6 を形成するための封止樹脂材料 4 6 は、例えば熱硬化性樹脂材料などの樹脂材料などからなり、フィラーなどを含むこともでき、例えば、フィラーを含むエポキシ樹脂などを用いることができる。封止樹脂材料 4 6 が熱硬化性樹脂材料からなる場合は、金型 4 1, 4 2 のキャビティ 4 3 内への封止樹脂材料 4 6 の注入後、金型 4 1, 4 2 の温度を所定の温度に加熱することで、封止樹脂材料 4 6 を加熱し、硬化することができる。接合材 7 が半田の場合は、この封止樹脂材料 4 6 の硬化時の温度は、接合材 7 を構成する半田の融点未満であることが好ましく、これにより、封止樹脂材料 4 6 の硬化中に半田が溶融するのを防止できる。このようにして、封止樹脂部 6 が形成される。

【0094】

また、他の形態として、図 2 4 および図 2 5 を上下逆さまにして、半導体チップ 2 の裏

10

20

30

40

50

面ドレイン電極 2 d 側が上方を向くようにリードフレーム 2 1, 2 2 および半導体チップ 2 を金型 4 1, 4 2 にセットすることもできる。この場合、金型 4 1 が下金型となり、金型 4 2 が上金型となる。

【0095】

封止樹脂材料 4 6 が硬化して封止樹脂部 6 が形成されてから、封止樹脂部 6 が形成された組立体 4 0 (すなわち組立体 4 0 a) を金型 4 1, 4 2 から離型する。このようにしてステップ S 9 のモールド工程が行われる。その後、必要に応じて、封止樹脂部 6 のバリなどを除去する。これにより、図 2 6 および図 2 7 に示されるような組立体 (ワーク) 4 0 a が得られる。組立体 4 0 a は、組立体 4 0 に封止樹脂部 6 を形成したものである。形成された封止樹脂部 6 は、互いに反対側に位置する 2 つの主面である上面 6 a および裏面 6 b を有している。組立体 4 0 a において、封止樹脂部 6 は、半導体チップ 2、ソース端子部 2 3、ゲート端子部 2 4 およびドレイン端子部 2 5 を封止している。

10

【0096】

ステップ S 9 のモールド工程では、リードフレーム 2 1 のドレイン端子部 2 5 の第 2 主面 (下面) 3 5 b と、リードフレーム 2 2 のゲート端子部 2 4 の第 2 の部分 2 4 b の下面 3 4 c と、リードフレーム 2 2 のソース端子部 2 3 の第 2 の部分 2 3 b の下面 3 3 c とは、金型 4 2 の上面 4 2 a との間に隙間がほとんどなかったため、その上に封止樹脂部 6 がほとんど形成されない。また、ステップ S 9 のモールド工程では、リードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a の第 2 主面 (上面) 3 3 b とリードフレーム 2 2 のゲート端子部 2 4 の第 1 の部分 2 4 a の第 2 主面 (上面) 3 4 b とは、金型 4 1 の下面 4 1 a との間に隙間がほとんどなかったため、その上に封止樹脂部 6 がほとんど形成されない。

20

【0097】

このため、組立体 4 0 a において、リードフレーム 2 1 のドレイン端子部 2 5 の第 2 主面 (下面) 3 5 b と、リードフレーム 2 2 のゲート端子部 2 4 の第 2 の部分 2 4 b の下面 3 4 c と、リードフレーム 2 2 のソース端子部 2 3 の第 2 の部分 2 3 b の下面 3 3 c とは、封止樹脂部 6 の裏面 6 b から露出された状態となっている。また、リードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a の第 2 主面 (上面) 3 3 b とリードフレーム 2 2 のゲート端子部 2 4 の第 1 の部分 2 4 a の第 2 主面 (上面) 3 4 b とは、封止樹脂部 6 の上面 6 a から露出された状態となっている。また、これら封止樹脂部 6 の上面 6 a および裏面 6 b から露出すべき各端子部の面 (3 3 b, 3 3 c, 3 4 b, 3 4 c, 3 5 b) 上に封止樹脂部 6 のバリが形成されたとしても、モールド工程後のバリ取り工程で除去することができる。

30

【0098】

このように、封止樹脂部 6 は、上面 6 a および裏面 6 b の両面で導体部 (ソース端子部 2 3、ゲート端子部 2 4 およびドレイン端子部 2 5) が露出した状態となっている。

【0099】

次に、必要に応じてめっき処理を行って、リードフレーム 2 1, 2 2 の封止樹脂部 6 から露出する部分 (導電体からなる部分) 上にめっき層 (図示せず) を形成する (ステップ S 10)。例えば鉛フリー半田のような半田めっき処理などを行うことができる。

40

【0100】

次に、リードフレーム 2 1, 2 2 を所定の位置で切断する (ステップ S 11)。例えば、図 2 6 および図 2 7 において、点線で示される切断線 4 7 に沿ってリードフレーム 2 1, 2 2 を切断し、封止樹脂部 6 から突出するリードフレーム 2 1, 2 2 を除去する。これにより、上記図 1 ~ 図 4 に示されるように、個片に分割された半導体装置 1 が得られる (製造される)。このようにして、半導体装置 1 が製造される。

【0101】

リードフレーム 2 2 から切断されて分離されたソース端子部 2 3 が半導体装置 1 のソース端子 3 となり、リードフレーム 2 2 から切断されて分離されたゲート端子部 2 4 が半導体装置 1 のゲート端子 4 となり、リードフレーム 2 1 から切断されて分離されたドレイン

50

端子部 2 5 が半導体装置 1 のドレイン端子 5 となる。また、ソース端子部 2 3 の第 1 の部分 2 3 a がソース端子 3 の第 1 の部分 3 a となり、ソース端子部 2 3 の第 2 の部分 2 3 b がソース端子 3 の第 2 の部分 3 b となり、ソース端子部 2 3 の段差部 2 3 c がソース端子 3 の段差部 3 c となる。また、ゲート端子部 2 4 の第 1 の部分 2 4 a がゲート端子 4 の第 1 の部分 4 a となり、ゲート端子部 2 4 の第 2 の部分 2 4 b がゲート端子 4 の第 2 の部分 4 b となり、ゲート端子部 2 4 の段差部 2 4 c がゲート端子 4 の段差部 4 c となる。また、ソース端子部 2 3 の第 1 の部分 2 3 a の第 2 主面（上面）3 3 b が、封止樹脂 6 の上面 6 a から露出するソース端子 3 の第 1 の部分 3 a の上面 1 3 b となり、ゲート端子部 2 4 の第 1 の部分 2 4 a の第 2 主面（上面）3 4 b が、封止樹脂 6 の上面 6 a から露出するゲート端子 4 の第 1 の部分 4 a の上面 1 4 b となる。また、ドレイン端子部 2 5 の第 2 主面（下面）3 5 b が、封止樹脂 6 の裏面 6 b から露出するドレイン端子 3 の下面 1 5 b となる。また、ソース端子部 2 3 の第 2 の部分 2 3 b の下面 3 3 c が、封止樹脂部 6 の裏面 6 b から露出するソース端子 3 の第 2 の部分 3 b の下面 1 3 c となり、ゲート端子部 2 4 の第 2 の部分 2 4 b の下面 3 4 c が、封止樹脂部 6 の裏面 6 b から露出するゲート端子 4 の第 2 の部分 4 b の下面 1 4 c となる。

10

【0102】

図 28 は、複数の半導体装置 1 を実装基板 5 1 上に実装した状態を示す側面図（断面図）である。

【0103】

図 28 に示されるように、実装基板（配線基板）5 1 上に複数の半導体装置 1 を実装する。この際、半導体装置 1 の裏面（底面）1 b 側が実装基板 5 1 への実装面となり、半導体装置 1 の裏面 1 b で露出する外部接続端子、すなわちソース端子 3、ゲート端子 4 およびドレイン端子 5（の各下面 1 3 c, 1 4 c, 1 5 b）が、実装基板 5 1 の端子 5 2 と半田などの導電性の接合材 5 3 を介して接合され、電氣的に接続される。なお、図 28 の断面図では、半導体装置 1 の裏面 1 b で露出するソース端子 3（の第 2 の部分 3 b の下面 1 3 c）とドレイン端子 5（の下面 1 5 b）とが実装基板 5 1 の端子 5 2 に接合材 5 3 を介して接合された状態が示されているが、他の断面において、半導体装置 1 の裏面 1 b で露出するゲート端子 4（の第 2 の部分 4 b の下面 1 4 c）が実装基板 5 1 の端子 5 2 に接合材 5 3 を介して接合されている。

20

【0104】

複数の半導体装置 1 の上面（表面）1 a 上に、熱伝導シート（放熱シート）5 4 を介して放熱フィン（放熱部品、ヒートシンク）5 5 が配置（搭載）されている。放熱フィン 5 5 は、例えばアルミニウム（A 1）またはアルミニウム合金などの金属材料からなる放熱用の部材である。熱伝導シート 5 4 は、弾性を有する絶縁性シートであり、熱伝導性が比較的高い。例えば、熱伝導シート 5 4 は、シリコン系、アクリル系またはエチレンプロピレン系の材料などからなり、ゴム状またはゲル状のシートなどにより構成されている。ガラスクロスをベース材として上記材料を混ぜ合わせたものにより熱伝導シート 5 4 を形成することもできる。熱伝導シート 5 4 は、発熱体である半導体装置 1 と放熱部品である放熱フィン 5 5 との間に挟み込んで、放熱効果を高めるように機能することができる。放熱フィン 5 5 は、例えばネジ留めまたは固定金具留め（図示せず）などにより、実装基板 5 1 に固定されている。また、熱伝導シート 5 4 の代わりに放熱樹脂接着剤などを用いて放熱フィン 5 5 を複数の半導体装置 1 の上面 1 a に接合して固定することもできる。

30

40

【0105】

半導体装置 1 を作動させ、半導体装置 1 内の半導体チップ 2 を動作させると、半導体装置 1 内の半導体チップ 2 が発熱する。半導体チップ 2 には、ソース端子 3、ゲート端子 4 およびドレイン端子 5 が接続されており、これらソース端子 3、ゲート端子 4 およびドレイン端子 5 は封止樹脂部 6 よりも熱伝導率が高い導電体（銅合金などの金属）により形成されている。このため、半導体装置 1 内の半導体チップ 2 で生じた熱は、ソース端子 3、ゲート端子 4 およびドレイン端子 5 を介して、半導体装置 1 の外部に放熱される。この際、半導体チップ 2 の発熱は、ソース端子 3、ゲート端子 4 およびドレイン端子 5 を介して

50

実装基板 5 1 側に放熱されるとともに、ソース端子 3、ゲート端子 4 および熱伝導シート 5 4 を介して放熱フィン 5 5 に放熱される。放熱フィン 5 5 には複数のフィンが形成されており、半導体装置 1 から放熱フィン 5 5 に伝導された熱は、更に外気中に放熱される。

【0106】

本実施の形態の半導体装置 1 は、半導体装置 1 の裏面 1 b で、ソース端子 3 (の第 2 の部分 3 b)、ゲート端子 4 (の第 2 の部分 4 b) およびドレイン端子 5 が外部接続端子として露出するとともに、ソース端子 3 の第 1 の部分 3 a の上面 1 3 b とゲート端子 4 の第 1 の部分 4 a の上面 1 4 b とが半導体装置 1 の上面 1 a (封止樹脂部 6 の上面 6 a) で露出している。このため、半導体装置 1 内の半導体チップ 2 の発熱を、半導体装置 1 の裏面 1 b 側 (ソース端子 3 の第 2 の部分 3 b、ゲート端子 4 の第 2 の部分 4 b およびドレイン端子 5) と上面 1 a 側 (ソース端子 3 の第 1 の部分 3 a およびゲート端子 4 の第 1 の部分 4 a) の両面 (両側) から放熱することができる。これにより、樹脂封止型半導体パッケージ形態の半導体装置の放熱特性 (放熱性) を向上でき、性能を向上させることができる。

10

【0107】

しかしながら、半導体装置 1 のような上下両面で端子が露出した樹脂封止型半導体パッケージを製造する場合、モールド工程直前の組立体 4 0 の高さ寸法 h_1 のばらつき (変動) を抑制することが重要である。その理由は、例えば次のようなものである。

【0108】

すなわち、組立体 4 0 の高さ寸法 h_1 がばらついていると、上記図 2 4 のように組立体 4 0 を金型 4 1, 4 2 に固定した際に、半導体チップ 2 に上下両側から圧力が加わり、半導体チップ 2 にクラックなどが発生する可能性があり、半導体装置の製造歩留まりの低下を招いてしまう。これは、組立体 4 0 を金型 4 1, 4 2 でクランプしたときに、組立体 4 0 の高さ寸法 h_1 が金型 4 1, 4 2 のキャビティ 4 3 の高さ寸法 h_0 よりも大き過ぎると、金型 4 1, 4 2 から、半導体チップ 2 の上側のソース端子部 2 3 の第 1 の部分 2 3 a およびゲート端子部 2 4 の第 1 の部分 2 4 a と半導体チップ 2 の下側のドレイン端子部 2 5 とを介して、半導体チップ 2 に上下両側から圧力が加わるためである。逆に、金型 4 1, 4 2 のキャビティ 4 3 の高さ寸法 h_0 よりも組立体 4 0 の高さ寸法 h_1 が小さすぎると、ソース端子部 2 3、ゲート端子部 2 4 およびドレイン端子部 2 5 のうちの封止樹脂 6 から露出すべき面が、封止樹脂部 6 で覆われて露出しなくなる。

20

30

【0109】

モールド工程直前の組立体 4 0 の高さ寸法 h_1 のばらつきが生じるのは、半導体チップ 2 とリードフレーム 2 1, 2 2 間の接合状態のばらつきや接合材の量のばらつきなどに起因する。接合材の量が多いと、半導体チップ 2 とリードフレーム 2 1, 2 2 との間の接合材の層の厚みが厚くなるので、組立体 4 0 の高さ寸法 h_1 が大きくなる。一方、接合材の量が少ないと、半導体チップ 2 とリードフレーム 2 1, 2 2 との間の接合材の層の厚みが薄くなるので、組立体 4 0 の高さ寸法 h_1 は小さくなる。しかしながら、製造工程中に供給する接合材の量を厳密に制御することは容易ではないため、接合材の供給量を制御することで半導体チップ 2 とリードフレーム 2 1, 2 2 間の接合材の量のばらつきを低減するには限界がある。また、たとえ接合材の供給量を精密に制御できたとしても、半導体チップ 2 とリードフレーム 2 1, 2 2 間の接合状態のばらつきは生じるので、この接合状態のばらつきによってモールド工程直前の組立体 4 0 の高さ寸法 h_1 が変動してしまう。

40

【0110】

また、最終的に製造された半導体装置 (樹脂封止型の半導体パッケージ) の高さは、モールド工程直前の組立体 4 0 の高さ寸法 h_1 で規定されることになるので、モールド工程直前の組立体 4 0 の高さ寸法 h_1 がばらついていると、製造された半導体装置の高さがばらつくことにつながってしまう。上記図 2 8 のように複数の半導体装置 1 を実装基板 5 1 に実装してそれら複数の半導体装置 1 に熱伝導シート 5 4 を介して放熱フィン 5 5 を搭載した場合に、半導体装置 1 の高さがばらついていると、熱伝導シート 5 4 を介した放熱フィン 5 5 と半導体装置 1 との間の接続状態がばらついてしまい、半導体装置 1 ごとに放熱

50

状態が変動してしまう可能性がある。

【0111】

それに対して、本実施の形態は、半導体チップ2とリードフレーム21、22との間に、接合材7(7a, 7b)だけでなくフィルム部材8a, 8bも介在させ、それによって、モールド工程直前の組立体40の高さ寸法 h_1 のばらつき(変動)を抑制している。

【0112】

すなわち、本実施の形態では、ステップS2~S4で、リードフレーム21のドレイン端子部25の第1主面35a上に、フィルム部材8aおよび接合材7aを介して半導体チップ2を配置(搭載)している。また、ステップS5~S7で、半導体チップ2の表面2a上に、フィルム部材8aおよび接合材7bを介して、リードフレーム22のソース端子部23の第1の部分23aおよびゲート端子部24の第1の部分24aを配置(搭載)している。

10

【0113】

このため、ステップS8の接合材7a, 7bの硬化工程直前の段階で、半導体チップ2の裏面2bとリードフレーム21のドレイン端子部25の第1主面35aとの間に、接合材7aだけでなくフィルム部材8aも介在している。また、半導体チップ2の表面2aとリードフレーム22のソース端子部23の第1の部分23aの第1主面33aおよびゲート端子部24の第1の部分24aの第1主面34aとの間に、接合材7bだけでなくフィルム部材8bも介在している。

【0114】

本実施の形態とは異なり、フィルム部材8a, 8bが無い場合には、上述のように、接合材7a, 7bの供給量のばらつきなどに起因して、ステップS8で接合材7a, 7bを硬化した後の組立体40の高さ寸法 h_1 が、ばらついてしまう。

20

【0115】

それに対して、本実施の形態では、半導体チップ2とリードフレーム21のドレイン端子部25との間にフィルム部材8aが介在するため、このフィルム部材8aが、リードフレーム21のドレイン端子部25の第1主面(上面)35aと半導体チップ2の裏面2bとの間の距離(間隔) D_1 を規定する。この距離 D_1 はフィルム部材8aの厚み T_1 にほぼ一致し(すなわち $D_1 = T_1$)、接合材7aの供給量にはほとんど影響されない。また、半導体チップ2とリードフレーム22のソース端子部23およびゲート端子部24との間にフィルム部材8bが介在するため、このフィルム部材8bが、半導体チップ2の表面2aとリードフレーム22のソース端子部23の第1の部分23aの第1主面(下面)33aおよびゲート端子部24の第1の部分24aの第1主面(下面)34aとの間の距離(間隔) D_2 を規定する。この距離 D_2 はフィルム部材8bの厚み T_2 にほぼ一致し(すなわち $D_2 = T_2$)、接合材7aの供給量にはほとんど影響されない。

30

【0116】

フィルム部材8a, 8bは、フィルム状の部材であるため、その厚み T_1 , T_2 を制御するのは容易である。例えば、上記14のように、所望の厚みのフィルム8を所定の形状(フィルム部材8a, 8bの形状)に切断することで、所望の厚み T_1 , T_2 を有するフィルム部材8a, 8bを得ることができる。このため、フィルム部材8a, 8bの厚み T_1 , T_2 がばらつくのを防止できる。

40

【0117】

フィルム部材8aは、半導体チップ2とリードフレーム21のドレイン端子部25との間に介在して、ステップS8で接合材7a, 7bを硬化するまで、半導体チップ2の裏面2bとリードフレーム21のドレイン端子部25との間の上記距離 D_1 をほぼ一定に保つように機能する。また、フィルム部材8bは、半導体チップ2とリードフレーム22のソース端子部23およびゲート端子部24との間に介在して、ステップS8で接合材7a, 7bを硬化するまで、半導体チップ2の表面2aとリードフレーム22のソース端子部23の第1の部分23aおよびゲート端子部24の第1の部分24aとの間の上記距離 D_2 をほぼ一定に保つように機能する。

50

【0118】

接合材 7 a が硬化して形成された接合材 7 は、半導体チップ 2 の裏面ドレイン電極 2 d とリードフレーム 2 1 のドレイン端子部 2 5 とに接して両者を接合するように形成されるが、その膜厚は、接合材 7 a の供給量ではなく、フィルム部材 8 a の膜厚で規定される。同様に、接合材 7 b が硬化して形成された接合材 7 は、半導体チップ 2 のソースパッド電極 2 s およびゲートパッド電極 2 g とリードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a およびゲート端子部 2 4 の第 1 の部分 2 4 a とに接して両者を接合するように形成されるが、その膜厚は、接合材 7 b の供給量ではなく、フィルム部材 8 b の膜厚で規定される。接合材 7 a, 7 b の供給量の変動は、接合材 7 の平面寸法（面積）の変動で吸収できる。このため、フィルム部材 8 a, 8 b の膜厚を調整することで、接合材 7 の膜厚を所定の値に制御することができる。このため、所定の膜厚のフィルム部材 8 a, 8 b を用いることで、接合材 7 の膜厚のばらつき（変動）を抑制でき、それによって、モールド工程直前の組立体 4 0 の高さ寸法 h_1 のばらつき（変動）を抑制することができる。

10

【0119】

従って、フィルム部材 8 a, 8 b は、接合材 7 a, 7 b に比べて、荷重（厚さ方向の荷重）に対して変形しにくいものであることが必要である。すなわち、フィルム部材 8 a, 8 b は、接合材 7 a, 7 b に比べて、荷重（厚さ方向の荷重）に対する変形率（厚さ方向の変形率）が小さいものであることが必要である。これは、ある平面上に接合材 7 a, 7 b とフィルム部材 8 a, 8 b とを配置して、それらに同じ荷重をかけたときに、接合材 7 a, 7 b よりも、フィルム部材 8 a, 8 b の方が変形しない（前記平面に垂直な厚さ方向に変形しない）ことを意味する。フィルム部材 8 a, 8 b は、フィルム状の部材であるため、ペースト状の接合材 7 a, 7 b に比べて、荷重に対して変形しにくい（変形率が小さい）。このため、半導体チップ 2 と端子との間に、接合材 7 a, 7 b だけでなくフィルム部材 8 a, 8 b も介在させることで、上記距離 D_1 , D_2 をほぼ一定に保つことができる。

20

【0120】

また、フィルム部材 8 a, 8 b は、弾力性を有していれば更に好ましい。これにより、半導体装置内の熱応力を吸収し、半導体チップ 2 のクラックや接合材 7 の疲労破壊を、よりの確に防止できるという効果が得られる。従って、フィルム部材 8 a, 8 b は、好ましくは、接合材 7 a, 7 b に比べて弾力性が高いものを用いる。

30

【0121】

また、ステップ S 8 の接合材 7 a, 7 b の硬化工程の熱処理またはリフロー処理において、フィルム部材 8 a, 8 b は、厚さ方向に変形せず、その厚み T_1 , T_2 をできるだけ維持し、上記距離 D_1 , D_2 を所定の値にできるだけ保てるものが好ましい。

【0122】

このため、フィルム部材 8 a, 8 b として好ましいのは、例えば、樹脂材料（ポリイミドまたはエポキシ樹脂など）からなるベースフィルム（基材層）中にスペーサ粒子を混ぜたものが挙げられる。すなわち、スペーサ粒子を混ぜた樹脂フィルム（ベースフィルム）により、フィルム部材 8 a, 8 b を形成するのである。スペーサ粒子としては、ステップ S 8 の硬化工程での加熱によりほとんど変形しないものが好ましく、形状は球形が好ましい。スペーサ粒子としてより好ましいのは、金属粒子であるが、それ以外にも、予め硬化させた熱硬化性樹脂の粒子などをスペーサ粒子に用いることもできる。

40

【0123】

フィルム部材 8 a, 8 b にスペーサ粒子を混ぜた樹脂フィルムを用いる場合には、フィルム部材 8 a 中のスペーサ粒子の直径は、フィルム部材 8 a の厚み T_1 と同程度であることが好ましく、同様に、フィルム部材 8 b 中のスペーサ粒子の直径は、フィルム部材 8 b の厚み T_2 と同程度であることが好ましい。フィルム部材 8 a, 8 b としてスペーサ粒子を混ぜた樹脂フィルムを用いれば、ステップ S 8 の硬化工程での加熱により樹脂フィルムが収縮しても、スペーサ粒子はほとんど変形しないので、上記距離 D_1 , D_2 を所定の値に的確に保つことができる。

50

【0124】

また、スペーサ粒子を含まない樹脂フィルムであっても、ステップS8の接合材7a, 7bの硬化工程（の熱処理またはリフロー処理）で厚さ方向に変形（収縮）しにくいものであれば、フィルム部材8a, 8bとして使用可能である。

【0125】

また、フィルム部材8a, 8bとしては、導電性のフィルム部材と絶縁性のフィルム部材のいずれも使用することができる。フィルム部材8aに導電性のフィルム部材を使用すれば、接合材7だけでなくフィルム部材8aも半導体チップ2の電極と端子との間の電氣的接続に寄与することができるので、接続抵抗をより低減することができる。

【0126】

また、本実施の形態とは異なり、接合材7（7a, 7b）を用いずに、導電性のフィルム部材のみにより半導体チップ2の電極とソース端子3、ゲート端子4およびドレイン端子5とを接合することも考えられる。しかしながら、この場合、銀ペーストや半田などからなる導電性が高い接合材7を使用している場合に比べて、半導体チップ2の電極とソース端子3、ゲート端子4およびドレイン端子5との間の抵抗が大きくなってしまい、半導体装置の性能を低下させる。特に、半導体チップ2として、トレンチ型ゲート構造を有する縦型のパワーMISFETが形成された半導体チップを用いた場合には、流れる電流が大きいので、半導体チップ2の電極とソース端子3、ゲート端子4およびドレイン端子5との間の抵抗をできるだけ小さくすることが要求される。

【0127】

それに対して、本実施の形態では、接合材7（7a, 7b）を用いて半導体チップ2の電極とソース端子3、ゲート端子4およびドレイン端子5とを接合している。接合材7（7a, 7b）には、フィルム部材8a, 8bよりも導電性が高い（電気抵抗率が低い）ものを用いることができるので、半導体チップ2の電極とソース端子3、ゲート端子4およびドレイン端子5との間の抵抗を小さくすることができ、それによって、半導体装置1の性能を向上させることができる。

【0128】

従って、本実施の形態では、接合材7は、フィルム部材8a, 8bよりも導電性が高い（すなわち電気抵抗率が低い）、換言すれば単位面積（半導体チップ2の表面2aまたは裏面2bに平行な平面での単位面積）あたりの抵抗が低いことが好ましい。これにより、半導体チップ2の電極とソース端子3、ゲート端子4およびドレイン端子5との間の抵抗を小さくすることができ、半導体装置1の性能を向上させることができる。

【0129】

また、半導体チップ2とドレイン端子5（ドレイン端子部25）との間に介在させるフィルム部材8aは、上記図12からも分かるように、平面的（半導体チップ2の裏面2bに平行な平面）に見て、半導体チップ2の裏面2bの中央部ではなく、半導体チップ2の裏面2bの周辺部に配置することが好ましい。これにより、半導体チップ2の裏面ドレイン電極2dとドレイン端子5（ドレイン端子部25）との間の接合を、主として導電性および接着性が高い接合材7に担わせることができる。

【0130】

また、半導体チップ2とドレイン端子5（ドレイン端子部25）の間には、接合材7aと少なくとも1つのフィルム部材8aとを介在させるが、上記図12からも分かるように、半導体チップ2の裏面2b（好ましくは裏面2bの周辺部）に複数のフィルム部材8aを配置すれば、より好ましい。上記図12では、2つのフィルム部材8aを配置している。この際、上記図12のように、半導体チップ2の裏面2bの対角線方向の位置または対向する2辺に沿った位置に、複数のフィルム部材8aが配置されていれば、より好ましく、これにより、ドレイン端子5（ドレイン端子部25）の上面15a（第1主面35a）と半導体チップ2の裏面2bとの平行度を高めることができる。

【0131】

上記図12の2つのフィルム部材8aを連結させて1つのリング状の平面形状のフィル

10

20

30

40

50

ム部材とすることも考えられるが、その場合、接合材 7 a の供給量が過剰であると、接合材 7 a の逃げ道が無くなってしまうので、接合材 7 a の供給量を比較的正確に調整する必要がある。

【0132】

それに対して、上記図 1 2 に示されるように、半導体チップ 2 の裏面 2 b の周辺部にフィルム部材 8 a を複数に分けて配置すれば、たとえば接合材 7 a の供給量が過剰であっても、ステップ S 4 で半導体チップ 2 を搭載した際に接合材 7 a が外周側に逃げることであり、上記距離 D_1 をフィルム部材 8 a の厚み T_1 と同じにすることができる。このため、接合材 7 a の供給量のマージンを確保することができる。

【0133】

また、半導体チップ 2 とソース端子 3 (ソース端子部 2 3) およびゲート端子 4 (ゲート端子部 2 4) との間に介在させるフィルム部材 8 b は、上記図 1 7 から分かるように、半導体チップ 2 の表面 2 a において、ゲートパッド電極 2 g およびソースパッド電極 2 s に重ならない位置に配置 (搭載) することが好ましい。これにより、ステップ S 6 で、ゲートパッド電極 2 g およびソースパッド電極 2 s 上に接合材 7 b を的確に配置できるようになる。

【0134】

また、半導体チップ 2 とソース端子 3 (ソース端子部 2 3) およびゲート端子 4 (ゲート端子部 2 4) との間には、接合材 7 b と少なくとも 1 つのフィルム部材 8 b とを介在させるが、上記図 1 7 から分かるように、半導体チップ 2 の表面 2 a (好ましくは表面 2 a の周辺部) に複数のフィルム部材 8 b を配置すれば、より好ましい。上記図 1 7 では、2 つのフィルム部材 8 b を配置している。この際、上記図 1 7 のように、半導体チップ 2 の表面 2 a の対角線方向の位置または対向する 2 辺に沿った位置に、複数のフィルム部材 8 b が配置されていれば、より好ましく、これにより、半導体チップ 2 の表面 2 a と、ソース端子 3 (ソース端子部 2 3) の下面 1 3 a (第 1 主面 3 3 a) およびゲート端子 4 (ゲート端子部 2 4) の下面 1 4 a (第 1 主面 3 4 a) との平行度を高めることができる。

【0135】

このように、本実施の形態では、半導体チップ 2 と端子との間に接合材 7 (7 a, 7 b) だけでなくフィルム部材 8 a, 8 b も介在させることで、モールド工程直前の組立体 4 0 の高さ寸法 h_1 のばらつき (変動) を抑制することができる。これにより、モールド工程で半導体チップにクラックなどが発生するのを防止でき、半導体装置の製造歩留まりを向上させることができる。また、製造された半導体装置 1 の高さを均一にすることができる。また、製造された半導体装置 1 の高さを均一にできるので、複数の半導体装置 1 に放熱用部材 (例えば上記放熱フィン 5 5) を搭載した際に、各半導体装置 1 と放熱用部材との接続状態が均一になり、各半導体装置 1 の放熱状態を均一にすることができる。従って、半導体装置の放熱特性を均一にでき、性能を向上させることができる。

【0136】

また、本実施の形態では、半導体チップ 2 を複数の端子 (ソース端子 3、ゲート端子 4 およびドレイン端子 5) で上下に挟んで、上下両面で端子が露出した樹脂封止型半導体パッケージ形態の半導体装置 1 を製造している。このため、表面 2 a と裏面 2 b の一方にだけ電極を有する半導体チップ (すなわち表面 2 a に電極を有しかつ裏面 2 a に電極を有さない半導体チップ) を半導体チップ 2 として用いることもできるが、上記のように表面 2 a と裏面 2 b の両面に電極を有する半導体チップ (すなわち表面電極と裏面電極とを有する半導体チップ) を半導体チップ 2 として用いる場合に本実施の形態を適用すれば、効果が大きい。このことは、以下の実施の形態 2 ~ 7 でも同様である。

【0137】

また、本実施の形態で用いる半導体チップ 2 は、種々の半導体素子を形成した半導体チップを用いることができ、上記のようなトレンチ型ゲート構造を有する縦型のパワー M I S F E T (Metal Insulator Semiconductor Field Effect Transistor) が形成された半導体チップに限定されず、それ以外の種々の半導体チップを用いることもできる。但し、

10

20

30

40

50

本実施の形態の半導体装置 1 は上下両面で端子を露出させることにより放熱性を向上している。半導体チップ 2 として発熱量が大きい半導体チップ、例えばパワー M I S F E T 等のようなパワートランジスタが形成された半導体チップ（電力増幅用の半導体増幅素子が形成された半導体チップ）を用いる場合に本実施の形態を適用すれば、効果が大きい。上記のようなトレンチ型ゲート構造を有する縦型のパワー M I S F E T が形成された半導体チップは、動作時の発熱量が比較的大きいので、トレンチ型ゲート構造を有する縦型のパワー M I S F E T が形成された半導体チップを半導体チップ 2 として用いる場合に本実施の形態を適用すれば、より効果が大きい。このことは、以下の実施の形態 2 ～ 7 でも同様である。

【0138】

10

（実施の形態 2）

上記実施の形態 1 では、半導体チップ 2 と端子との間に接合材 7 a, 7 b (7) だけでなくフィルム部材 8 a, 8 b も介在させることで、モールド工程直前の組立体 4 0 の高さ寸法 h_1 のばらつきを抑制していた。本実施の形態では、フィルム部材 8 a, 8 b を用いずに、接合材 7 a, 7 b の種類および接合材 7 a, 7 b の硬化工程を工夫することによって、モールド工程直前の組立体の高さ寸法 h_1 のばらつきを抑制する。

【0139】

図 2 9 は、本実施の形態の半導体装置 1 c の製造工程を示す工程フロー図である。図 3 0、図 3 1、図 3 4 ～ 図 3 7 は、本実施の形態の半導体装置 1 c の製造工程を示す要部断面図である。そのうち、図 3 0 と図 3 1 とは同じ工程段階の異なる断面図に対応し、図 3 4 と図 3 5 とは同じ工程段階の異なる断面図に対応し、図 3 6 と図 3 7 とは同じ工程段階の異なる断面図に対応する。なお、図 3 0 は、上記実施の形態 1 の図 2 0 と同じ工程段階の同じ位置の断面に対応し、図 3 1 は、上記実施の形態 1 の図 2 1 と同じ工程段階の同じ位置の断面にほぼ対応し、図 3 4 は、上記実施の形態 1 の図 2 2 と同じ工程段階の同じ位置の断面にほぼ対応し、図 3 5 は、上記実施の形態 1 の図 2 3 と同じ工程段階の同じ位置の断面にほぼ対応する。また、図 3 6 は、上記実施の形態 1 の図 3 に相当する断面図であり、図 3 7 は、上記実施の形態 1 の図 4 に相当する断面図である。また、図 3 2 および図 3 3 は銀ペースト 7 c の硬化工程の説明図であり、そのうち図 3 2 は平面図、図 3 3 は断面図に対応するが、図 3 3 は図 3 0 に対応する断面が示されている。

20

【0140】

30

本実施の形態では、上記ステップ S 2, S 5（フィルム部材 8 a, 8 b 配置工程）を行わず、かつステップ S 3, S 6（接合材 7 a, 7 b 配置工程）で接合材 7 a, 7 b として銀ペースト 7 c を用いる（すなわちステップ S 3, S 6 の代わりにステップ S 3 a, S 6 a を行う）こと以外は、上記実施の形態 1 と同様にしてステップ S 7（リードフレーム 2 2 配置工程）までを行う。これにより、上記実施の形態 1 の図 2 0 および図 2 1 に相当する図 3 0 および図 3 1 の構造が得られる。

【0141】

すなわち、上記実施の形態 1 と同様に、ステップ S 1 で半導体チップ 2 およびリードフレーム 2 1, 2 2 を準備する。半導体チップ 2 およびリードフレーム 2 1, 2 2 の構造と製法は上記実施の形態 1 と同様である。それから、上記実施の形態 1 とは異なり、上記ステップ S 2（フィルム部材 8 a 配置工程）を行うことなく、リードフレーム 2 1 のドレイン端子部 2 5 の第 1 主面 3 5 a 上に、上記接合材 7 a に対応するものとして銀 (Ag) ペースト 7 c（第 1 銀ペースト）を配置（塗布）する（ステップ S 3 a）。このステップ S 3 a（銀ペースト 7 c 配置工程）は、上記接合材 7 a として銀ペースト 7 c を用いたこと以外は、上記ステップ S 3（接合材 7 a 配置工程）とほぼ同様である。従って、銀ペースト 7 c は、リードフレーム 2 1 のドレイン端子部 2 5 の第 1 主面 3 5 a のうち、半導体チップ 2 搭載予定領域に配置または塗布される。銀ペースト 7 c は、スペーサ粒子（後述のスペーサ粒子 6 6）を含んでいるが、詳細は後述する。

40

【0142】

次に、上記実施の形態 1 と同様に、ステップ S 4 で、リードフレーム 2 1 のドレイン端

50

子部 2 5 上に半導体チップ 2 を配置（搭載）する。リードフレーム 2 1 のドレイン端子部 2 5 上への半導体チップ 2 の搭載の仕方は上記実施の形態 1 と同様である。これにより、半導体チップ 2 は銀ペースト 7 c を介してリードフレーム 2 1 のドレイン端子部 2 5 の第 1 主面 3 5 a 上に配置（搭載）され、銀ペースト 7 c 接着性（粘着性）により仮固定される。本実施の形態では、上記ステップ S 2（フィルム部材 8 a 配置工程）を省略したため、半導体チップ 2 の裏面 2 b（裏面ドレイン電極 2 d）とリードフレーム 2 1 のドレイン端子部 2 5 の第 1 主面（上面） 3 5 a との間には、銀ペースト 7 c のみが介在している。

【0143】

次に、上記実施の形態 1 とは異なり、上記ステップ S 5（フィルム部材 8 b 配置工程）を行うことなく、半導体チップ 2 の表面 2 a のゲートパッド電極 2 g およびソースパッド電極 2 s 上に、上記接合材 7 b に対応するものとして銀（A g）ペースト 7 c（第 2 銀ペースト）を配置（塗布）する（ステップ 6 a）。このステップ S 6 a（銀ペースト 7 c 配置工程）は、上記接合材 7 b として銀ペースト 7 c を用いたこと以外は、上記ステップ S 6（接合材 7 a 配置工程）とほぼ同様である。

【0144】

次に、上記実施の形態 1 と同様に、ステップ S 7 で、半導体チップ 2 の表面 2 a 上にリードフレーム 2 2 を配置する。半導体チップ 2 の表面 2 a 上へのリードフレーム 2 2 の配置の仕方は上記実施の形態 1 と同様である。これにより、半導体チップ 2 のソースパッド電極 2 s 上にリードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a が銀ペースト 7 c を介して配置され、かつ半導体チップ 2 のゲートパッド電極 2 g 上にリードフレーム 2 2 のゲート端子部 2 4 の第 1 の部分 2 4 a が銀ペースト 7 c を介して配置され、銀ペースト 7 c の接着性（粘着性）により仮固定される。

【0145】

このようにして図 3 0 および図 3 1 の構造（仮組立体 4 0 b）が得られる。仮組立体 4 0 b は、リードフレーム 2 1、2 2 およびそれらの間に銀ペースト 7 c を介して挟まれた半導体チップ 2 からなるが、銀ペースト 7 c は、この段階ではまだ硬化されていない。

【0146】

本実施の形態では、上記ステップ S 2、S 5（フィルム部材 8 a、8 b 配置工程）を省略したため、仮組立体 4 0 b において、半導体チップ 2 の裏面 2 b（裏面ドレイン電極 2 d）とリードフレーム 2 1 のドレイン端子部 2 5 の第 1 主面（上面） 3 5 a との間には、銀ペースト 7 c のみが介在している。そして、仮組立体 4 0 b において、半導体チップ 2 の表面 2 a と、リードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a の第 1 主面 3 3 a およびゲート端子部 2 4 の第 1 の部分 2 4 a の第 1 主面 3 4 a との間には、銀ペースト 7 c のみが介在している。

【0147】

次に、銀ペースト 7 c の硬化を行う（ステップ S 8 a）。このステップ S 8 a（銀ペースト 7 c 硬化工程）は、上記ステップ S 8（接合材 7 a、7 b 硬化工程）に対応するものである。ステップ S 8 a では、熱処理（加熱）により銀ペースト 7 c を硬化する。

【0148】

本実施の形態では、ステップ S 8 a の銀ペースト 7 c の硬化工程において、半導体チップ 2 を間に介在したリードフレーム 2 1 のドレイン端子部 2 5 とリードフレーム 2 2 のソース端子部 2 3 およびゲート端子部 2 4 とに圧力（荷重）をかけながら、銀ペースト 7 c の硬化処理（硬化のための熱処理）を行うことが特徴である。図 3 0 および図 3 1 には、圧力（荷重）が矢印 6 7 で模式的に示されており、矢印 6 7 の向きが圧力（荷重）の印加方向である。

【0149】

図 3 2 および図 3 3 は銀ペースト 7 c の硬化工程の一例を示す説明図である。図 3 2 には、仮組立体 4 0 b を押え用治具 6 0 のベース部 6 1 上に配置した状態（蓋部 6 2 ははずした状態）が平面図で示されている。図 3 3 には、仮組立体 4 0 b を押え用治具 6 0 のベース部 6 1 上に配置してから、押え用治具 6 0 の蓋部 6 2 をベース部 6 1 に取り付けた状

10

20

30

40

50

態が断面図で示されている。なお、図 3 3 の断面の位置は、図 3 2 の C 1 - C 1 線に相当する。

【0150】

銀ペースト 7 c の硬化工程を行うには、まず、図 3 2 および図 3 3 に示されるように、仮組立体 4 0 b を押え用治具 6 0 のベース部 6 1 上に配置する。それから、押え用治具 6 0 の蓋部 6 2 をベース部 6 1 に取り付ける。ベース部 6 1 には、支柱状の高さ固定ピン 6 1 a が複数設けられており、この高さ固定ピン 6 1 a の頂部に設けられた穴部 6 1 b に、蓋部 6 2 の突起部（凸部）6 2 a が嵌め合わされることで、蓋部 6 2 がベース部 6 1 に固定される。このようにして、仮組立体 4 0 b を押え用治具 6 0 にセットし、押え用治具 6 0 の蓋部 6 2 とベース部 6 1 とによって仮組立体 4 0 b を上下から押えることができる。

10

【0151】

リードフレーム 2 1 のドレイン端子部 2 5 の第 2 主面（下面）3 5 b は、押え用治具 6 0 のベース部 6 1 の上面 6 1 c に接し、リードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a の第 2 主面（上面）3 3 b およびゲート端子部 2 4 の第 1 の部分 2 4 a の第 2 主面（上面）3 4 b は、押え用治具 6 0 の蓋部 6 2 の下面 6 2 c に接する。そして、ベース部 6 1 と蓋部 6 2 とで挟まれて押えられることにより、リードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a の第 2 主面（上面）3 3 b およびゲート端子部 2 4 の第 1 の部分 2 4 a の第 2 主面（上面）3 4 b と、リードフレーム 2 1 のドレイン端子部 2 5 の第 2 主面（下面）3 5 b との間に、圧力（荷重）が印加される。なお、高さ固定ピン 6 1 a の高さを調節しておくことで、過剰な圧力（荷重）が仮組立体 4 0 b に印加されるのを防止することができる。

20

【0152】

それから、押え用治具 6 0 にセットされた仮組立体 4 0 b を加熱（熱処理）することで、仮組立体 4 0 b における銀ペースト 7 c を硬化する。これにより、銀ペースト 7 c は、硬化した銀ペーストからなる接合材 7 d となる。接合材 7 d は、上記実施の形態 1 の接合材 7 に相当するものであるが、本実施の形態では、接合材 7 d（接合材 7 に相当するもの）は、銀ペースト 7 c が硬化したものである。押え用治具 6 0 を、この加熱処理に耐える材料で作製しておくことで、押え用治具 6 0 で上下から押えた仮組立体 4 0 b を、押え用治具 6 0 ごと加熱炉に入れて加熱（銀ペースト 7 c 硬化のための加熱）することができる。

30

【0153】

このようにして、ステップ S 8 a の銀ペースト 7 c の硬化工程を行うことができる。これにより、図 3 4 および図 3 5 に示されるように、接合材 7 d（銀ペースト 7 c が硬化したもの）を介して、リードフレーム 2 1、2 2 のソース端子部 2 3、ゲート端子部 2 4 およびドレイン端子部 2 5 と半導体チップ 2 のソースパッド電極 2 s、ゲートパッド電極 2 g および裏面ドレイン電極 2 d とが接合されて電氣的に接続される。すなわち、リードフレーム 2 2 のソース端子部 2 3（の第 1 主面 3 3 a）と半導体チップ 2 のソースパッド電極 2 s とが接合材 7 d を介して接合されて電氣的に接続される。また、リードフレーム 2 2 のゲート端子部 2 4（の第 1 主面 3 4 a）と半導体チップ 2 のゲートパッド電極 2 g とが接合材 7 d を介して接合されて電氣的に接続される。また、半導体チップ 2 の裏面ドレイン電極 2 d とリードフレーム 2 1 のドレイン端子部 2 5（の第 1 主面 3 5 a）とが接合材 7 d を介して接合されて電氣的に接続される。これにより、リードフレーム 2 1、2 2 およびそれらの間に接合材 7 d で接合された半導体チップ 2 からなる組立体（ワーク）4 0 c が得られる。

40

【0154】

組立体 4 0 c は、仮組立体 4 0 b の銀ペースト 7 c を硬化したものであり、上記実施の形態 1 の組立体 4 0 に相当するが、上記組立体 4 0 とは異なり、半導体チップ 2 と端子部との間に上記フィルム部材 8 a、8 b が介在せず、接合材 7 d（銀ペースト 7 c が硬化したもの）を介して、リードフレーム 2 1、2 2 の各端子部と半導体チップ 2 の各電極とが接合されて電氣的に接続されている。

50

【0155】

これ以降の工程は、上記実施の形態1と同様である。すなわち、上記実施の形態1と同様に、ステップS9で封止樹脂部6を形成し、ステップS10でめっき処理を行い、ステップS11でリードフレーム21、22の切断を行う。これらの工程は、上記実施の形態1と同様であるので、ここではその説明を省略する。

【0156】

このようにして、図36および図37に示されるように、本実施の形態の半導体装置1cが製造される。半導体装置1cの上面図および下面図は、上記実施の形態1の上記図1および図2と同様であるので、ここではその図示を省略する。

【0157】

図36および図37に示される半導体装置1cが、上記実施の形態1の半導体装置1と異なるのは、次の点である。すなわち、フィルム部材8a、8bを使用せず、かつ、導電性の接合材7d（銀ペースト7cが硬化したもの）を介して、ソース端子3が半導体チップ2の表面2aのソースパッド電極2sと接合されて電氣的に接続され、ゲート端子4が半導体チップ2の表面2aのゲートパッド電極2gと接合されて電氣的に接続され、ドレイン端子5が半導体チップ2の裏面2bの裏面ドレイン電極2dと接合されて電氣的に接続されている。半導体装置1cの他の構成は、上記実施の形態1の半導体装置1と同様であるので、ここではその説明は省略する。

【0158】

次に、本実施の形態で用いた銀ペーストについて、より詳細に説明する。

【0159】

図38は、銀ペースト7cの説明図である。図38には、仮組立体40bにおいて、半導体チップ2と端子部64との間に銀ペースト7cが介在している状態が模式的に示されている。なお、図38は、断面図であるが、図面を見易くするためにハッチングを省略してある。

【0160】

図38の端子部64は、リードフレーム21のドレイン端子部25、リードフレーム22のソース端子部23、またはリードフレーム22のゲート端子部24に対応するものである。端子部64がドレイン端子部25の場合は、銀ペースト7cを介して端子部64に対向しているのは、半導体チップ2の裏面2b（裏面ドレイン電極2d）である。端子部64がソース端子部23の場合は、銀ペースト7cを介して端子部64に対向しているのは、半導体チップ2の表面2a（ソースパッド電極2s）である。端子部64がゲート端子部24の場合は、銀ペースト7cを介して端子部64に対向しているのは、半導体チップ2の表面2a（ゲートパッド電極2g）である。

【0161】

一般に、銀ペーストは、Agフィラーを熱硬化性エポキシ樹脂に混入した導電性樹脂で構成されている。それに対して、本実施の形態で使用する銀（Ag）ペースト7cは、Ag（銀）フィラー65をベース樹脂となる熱硬化性樹脂（例えば熱硬化性エポキシ樹脂）に混入した通常の銀ペーストに、スペーサ粒子66を配合したことにある。スペーサ粒子66としては、上記ステップS8aで銀ペースト7cを硬化する際に、ほとんど変形しないものが好ましく、形状は球形が好ましい。スペーサ粒子66としてより好ましいのは、予め硬化させた熱硬化性樹脂の粒子であるが、それ以外にも、金属粒子などをスペーサ粒子66に用いることもできる。スペーサ粒子66の弾性率は、4GPa以下とすることが望ましい。

【0162】

スペーサ粒子66の粒径（直径）が、上記接合材7d（銀ペースト7cが硬化したもの）の厚みになるので、スペーサ粒子66の粒径は、好ましくは $8\mu\text{m}$ ～ $20\mu\text{m}$ 程度である。その理由は、スペーサ粒子66の粒径が小さすぎると、接合材7dの厚みが薄くなって接合強度が低下し、スペーサ粒子66の粒径が大きすぎると、接合材7dの厚みが厚くなってボイドが発生する可能性が生じるためである。

10

20

30

40

50

【0163】

スペーサ粒子66を配合した銀ペースト7cは、例えば次のようにして製造することができる。すなわち、まず、通常の銀ペーストに使用されるAgフィラー65と熱硬化性樹脂（例えば熱硬化性エポキシ樹脂）とに溶剤を加えて粘度を調整した後、ロールで混練する。次に、この混練物を真空脱泡して内部の気泡を除去した後、例えば10 μ m程度の粒径を有するスペーサ粒子66を配合し、さらに混練する。スペーサ粒子66を混練する際は、その潰れや破壊を防ぐために、ロールによる混練は避け、例えばミキサーを使って混練する。これにより、例えば10 μ m程度の粒径を有するスペーサ粒子66が配合された銀ペースト7cが完成する。

【0164】

一般の銀ペーストは、本実施の形態とは異なりスペーサ粒子66が配合されておらず、ベース樹脂となる樹脂と溶剤とを含む液状樹脂にAgフィラーが充填されている。このような一般の銀ペーストを硬化させると、液状樹脂が収縮すると共に溶剤が揮発するために、Agペーストの膜厚は硬化前に比べて薄くなる。しかしながら、銀ペーストの硬化前の膜厚を制御することが困難であるだけでなく、硬化工程で銀ペーストがどの程度薄くなるかを制御することも困難である。従って、硬化後の銀ペーストの膜厚を所定の厚みに制御することは困難である。そこで、上記実施の形態1では、フィルム部材8a、8bを用いることによって、接合材7の膜厚を所定の厚みに制御していた（接合材7の厚みがフィルム部材8a、8bの厚みとほぼ同じになるため）。

【0165】

それに対して、本実施の形態では、上述のようにスペーサ粒子66が配合されている銀ペースト7cを用いている。銀ペースト7cは、上記ステップS8aの硬化工程で、銀ペースト7cのベース樹脂となる樹脂と溶剤とを含む液状樹脂を硬化させた時にベース樹脂が収縮しても、スペーサ粒子66は変形（収縮）しないので、銀ペースト7cの膜厚がスペーサ粒子66の粒径以下に薄くなることはない。

【0166】

更に本実施の形態では、上記ステップS8aで銀ペースト7cを硬化する際に、半導体チップ2を間に介在したリードフレーム21のドレイン端子部25とリードフレーム22のソース端子部23およびゲート端子部24とに圧力（荷重）をかける。図38には、圧力（荷重）が矢印67で模式的に示されており、矢印67の向きが圧力（荷重）の印加方向である。ステップS8a（銀ペースト7cの硬化工程）では、半導体チップ2を間に挟んだリードフレーム21のドレイン端子部25とリードフレーム22のソース端子部23およびゲート端子部24とを上記押え用治具60で押えながら（圧力をかけながら）、銀ペースト7cを硬化させるのである。

【0167】

すなわち、本実施の形態では、銀ペースト7cを間に挟んで対向するリードフレーム21のドレイン端子部25と半導体チップ2との間に圧力（荷重）を加え、かつ銀ペースト7cを間に挟んで対向するリードフレーム22のソース端子部23およびゲート端子部24と半導体チップ2との間に圧力（荷重）を加えながら、熱処理を行って銀ペースト7cを硬化させる。加えられた圧力（荷重）によって銀ペースト7cは薄くなろうとするが、銀ペースト7c中に配合されたスペーサ粒子66は、その圧力（荷重）ではほとんど変形しないため、銀ペースト7cの膜厚はスペーサ粒子66の粒径（直径）と同じになり、この状態で、加熱により銀ペースト7c（中のベース樹脂）が硬化する。このため、硬化した銀ペースト7cからなる接合材7dの膜厚は、スペーサ粒子66の粒径（直径）とほぼ等しくなる。従って、銀ペースト7c中に配合しておくスペーサ粒子66の粒径を、接合材7dの所望の厚みに合わせておくことで、接合材7dの膜厚を所定の値に制御することができる。このため、所定の粒径のスペーサ粒子66を配合した銀ペースト7cを用いることで、接合材7dの膜厚のばらつき（変動）を抑制でき、それによって、モールド工程直前の組立体40cの高さ寸法 h_1 のばらつき（変動）を抑制することができる。

【0168】

このように、本実施の形態では、スペーサ粒子 6 6 を含む銀ペースト 7 c を用い、かつ圧力（荷重）をかけながら銀ペースト 7 c を硬化させることで、モールド工程直前の組立体 4 0 c の高さ寸法 h_1 のばらつき（変動）を抑制することができる。これにより、モールド工程で半導体チップにクラックなどが発生するのを防止でき、半導体装置の製造歩留まりを向上させることができる。また、製造された半導体装置 1 c の高さを均一にすることができる。また、製造された半導体装置 1 c の高さを均一にできるので、複数の半導体装置 1 c に放熱用部材（例えば上記放熱フィン 5 5）を搭載した際に、各半導体装置 1 c と放熱用部材との接続状態が均一になり、各半導体装置 1 c の放熱状態を均一にすることができる。従って、半導体装置の放熱特性を均一にでき、性能を向上させることができる。

10

【0169】

（実施の形態 3）

上記実施の形態 1 では、半導体チップ 2 と端子との間に接合材 7 a, 7 b だけでなくフィルム部材 8 a, 8 b も介在させることで、モールド工程直前の組立体 4 0 の高さ寸法 h_1 のばらつきを抑制していた。また、上記実施の形態 2 では、スペーサ粒子 6 6 を含む銀ペースト 7 c を用い、かつ圧力（荷重）をかけながら銀ペースト 7 c を硬化させることで、モールド工程直前の組立体 4 0 c の高さ寸法 h_1 のばらつきを抑制していた。それに対して、本実施の形態は、たとえモールド工程直前の組立体の高さ寸法がばらついたとしても、製造歩留まり良く、放熱特性に優れた半導体装置を提供する。

【0170】

図 3 9 は、本実施の形態の半導体装置 1 d の製造工程を示す工程フロー図である。図 4 0 ～図 4 8 は、本実施の形態の半導体装置 1 d の製造工程を示す要部平面図または要部断面図である。図 4 0 ～図 4 8 のうち、図 4 0、図 4 1 および図 4 6 は平面図（要部平面図）であり、図 4 2 ～図 4 5、図 4 7 および図 4 8 は断面図（要部断面図）である。なお、図 4 0 ～図 4 3 は同じ工程段階が示され、図 4 0 は上面図であり、図 4 1 は、図 4 0 において熱伝導シート 7 1 を透視した平面図に対応し、図 4 2 は、図 4 1 の A 3 - A 3 線の断面図にほぼ対応し、図 4 3 は、図 4 1 の B 3 - B 3 線の断面図にほぼ対応する。また、図 4 0 および図 4 1 では、理解を簡単にするために、後で封止樹脂部 6 で覆われる領域（封止樹脂 6 形成予定領域）を点線で示してある。また、図 4 1 では、理解を簡単にするために、透視した熱伝導シート 7 1 の外形位置を二点鎖線で示してある。また、図 4 4 および図 4 5 は、図 4 2 に相当する位置（断面位置）の異なる工程段階の断面図が示されている。また、図 4 6 は、製造された半導体装置 1 d の上面図であり、図 4 7 は、図 4 6 の A 4 - A 4 線の断面にほぼ対応し、上記実施の形態 1 の図 3 に相当するものであり、図 4 8 は、図 4 6 の B 4 - B 4 線の断面にほぼ対応し、上記実施の形態 1 の図 4 に相当するものである。

20

30

【0171】

本実施の形態では、上記ステップ S 2（フィルム部材 8 a 配置工程）およびステップ S 5（フィルム部材 8 b 配置工程）を行わないこと以外は、上記実施の形態 1 と同様にして上記ステップ S 8 の接合材 7 a, 7 b の硬化工程までを行う。換言すれば、本実施の形態では、接合材 7 a, 7 b に上記実施の形態 1 と同様のもの（銀ペースト 7 c に限らない接合材）を用いたこと以外は、上記実施の形態 2 と同様にして上記ステップ S 7 のリードフレーム 2 2 の配置工程までを行ってから、上記実施の形態 1 と同様にして上記ステップ S 8 の接合材 7 a, 7 b の硬化工程を行う。

40

【0172】

次に、図 4 0 ～図 4 3 に示されるように、リードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a およびゲート端子部 2 4 の第 1 の部分 2 4 a 上に、熱伝導シート（絶縁シート、熱伝導絶縁シート）7 1 を配置（搭載、貼付け）する（ステップ S 2 1）。すなわち、熱伝導シート 7 1 は、互いに反対側の主面である上面 7 1 a および下面 7 1 b を有しており、ステップ S 2 1 では、リードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a の第 2 主面（上面）3 3 b とゲート端子部 2 4 の第 1 の部分 2 4 a の第 2 主面（上面）

50

34bとに熱伝導シート71の下面71bが接するように、熱伝導シート71を貼付ける。これにより、リードフレーム21、22およびそれらの間に接合された半導体チップ2とリードフレーム22上に貼り付けられた熱伝導シート71とからなる組立体(ワーク)40dが得られる。組立体40dは、上記実施の形態1、2の組立体40、40cに相当するものであるが、熱伝導シート71を貼り付けたことが主として異なっている。

【0173】

ステップS21で貼り付けられた熱伝導シート71は、図41などからも分かるように、ソース端子部23の第1の部分23aとゲート端子部24の第1の部分24aとを平面的に内包していることが好ましい。これにより、半導体装置1dの放熱性を、より向上させることができる。熱伝導シート71は、厚み(初期厚み) T_3 を有している。熱伝導シート71の接着性により、熱伝導シート71は、ソース端子部23の第1の部分23aおよびゲート端子部24の第1の部分24aに仮固定される。

10

【0174】

熱伝導シート71は、絶縁体からなり、絶縁性を有している。このため、熱伝導シート71は絶縁シートである。これにより、製造された半導体装置1dにおいてソース端子3とゲート端子4とがショートするのを防止できる。また、熱伝導シート71は、放熱に用いるので、熱伝導性が高いことが好ましく、少なくとも封止樹脂部6よりも熱伝導率が高いことが必要である。熱伝導シート71の熱伝導率が $5 \sim 10 \text{ W/m} \cdot \text{K}$ であれば、更に好ましい。また、熱伝導シート71は弾力性を有し、圧力(荷重)により厚さ方向に収縮可能に構成されている。このため、熱伝導シート71の少なくとも一部が弾性体で形成されていれば、弾力性を容易に付与できるので好ましい。従って、熱伝導シート71は、好ましくは弾性シートである。熱伝導シート71の弾性率が $1 \sim 100 \text{ MPa}$ であれば、更に好ましい。例えば、シリコンゴムのベースフィルム中に強度保持のためにガラスクロス(ガラス繊維の織布)を内在させ、更に熱伝導性の向上のためのフィラーを含有させたものを、熱伝導シート71として用いることができる。

20

【0175】

モールド工程直前の組立体40dの高さ寸法 h_4 (図42および図43に図示)は、熱伝導シート71を貼付ける前の高さ寸法 h_3 に熱伝導シート71の厚み T_3 を足したものに对应する(すなわち $h_4 = h_3 + T_3$)。ここで、組立体40dの高さ寸法 h_4 は、ドレイン端子部25の第2主面(下面)35bから、ソース端子部23の第1の部分23aおよびゲート端子部24の第1の部分24a上の熱伝導シート71の上面71aまでの高さ(距離)に对应する。また、高さ寸法 h_3 は、ドレイン端子部25の第2主面(下面)35bから、ソース端子部23の第1の部分23aの第2主面(上面)33bおよびゲート端子部24の第1の部分24aの第2主面(上面)34bまでの高さ(距離)に对应する。この熱伝導シート71貼付け前の高さ寸法 h_3 が、上記実施の形態1、2のモールド工程直前の組立体の高さ寸法 h_1 に相当する。

30

【0176】

次に、モールド工程(樹脂封止工程、例えばトランスファモールド工程)を行って、封止樹脂部6を形成し、半導体チップ2を封止樹脂部6によって封止する(ステップS9a)。このステップS9a(モールド工程)は、上記実施の形態1、2の上記ステップS9(モールド工程)に对应する工程であるが、上記ステップS9(モールド工程)との相違点を図44を参照して説明する。

40

【0177】

図44は、組立体40dを金型41、42でクランプ(固定)して、金型41、42のキャビティ内に封止樹脂部6形成用の封止樹脂材料(上記樹脂材料46に对应)を注入し、注入した封止樹脂材料を硬化して封止樹脂部6を形成した状態が示されており、上実施の形態1の図25に相当するものである。本実施の形態のステップS9aのモールド工程が上記実施の形態1の上記ステップS9のモールド工程と異なるのは、以下の点である。

【0178】

本実施の形態では、図44に示されるように、金型(上金型)41の下面41aとリー

50

ドフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a およびゲート端子部 2 4 の第 1 の部分 2 4 a との間に熱伝導シート 7 1 が介在するため、ソース端子部 2 3 の第 1 の部分 2 3 a の第 2 主面（上面）3 3 b とゲート端子部 2 4 の第 1 の部分 2 4 a の第 2 主面（上面）3 4 b とは、金型（上金型）4 1 の下面 4 1 a とは接触しない。

【0179】

そして、本実施の形態では、金型 4 1, 4 2 のキャビティの高さ寸法 h_0 （図 4 4 に図示）は、モールド工程直前の組立体 4 0 d の高さ寸法 h_4 （図 4 2 および図 4 3 に図示）よりも小さいことが好ましい（ $h_0 < h_4$ ）。ここで、金型 4 1, 4 2 のキャビティの高さ寸法 h_0 は、金型 4 1, 4 2 をクランプしたときのキャビティにおける、金型 4 1 の下面 4 1 a から金型 4 2 の上面 4 2 a までの距離に相当する。但し、金型 4 1, 4 2 のキャビティの高さ寸法 h_0 は、熱伝導シート 7 1 を貼付ける前の組立体 4 0 d の高さ寸法 h_3 よりも大きくしておくことが必要である（すなわち $h_0 > h_3$ ）。

【0180】

これにより、リードフレーム 2 1, 2 2 を金型 4 1, 4 2 でクランプした際に、金型（上金型）4 1 の下面 4 1 a とリードフレーム 2 2 のソース端子部 2 3 の第 1 の部分 2 3 a の第 2 主面（上面）3 3 b およびゲート端子部 2 4 の第 1 の部分 2 4 a の第 2 主面（上面）3 4 b との間の距離 D_3 （ここで $D_3 = h_0 - h_3$ が成り立つ）が、熱伝導シート 7 1 の厚み（初期厚み） T_3 よりも小さくなる（すなわち $0 < D_3 < T_3$ となる）。

【0181】

このため、金型 4 1, 4 2 をクランプすると、熱伝導シート 7 1 は、上面 7 1 a が金型 4 1 の下面 4 1 a と密着するとともに、金型 4 1 によって下方に押され（押圧され）、厚さ方向に収縮する。すなわち、ソース端子部 2 3 の第 1 の部分 2 3 a およびゲート端子部 2 4 の第 1 の部分 2 4 a と金型 4 1 の下面 4 1 a との間での熱伝導シート 7 1 の厚みが、上記距離 D_3 に等しくなるように、熱伝導シート 7 1 が厚さ方向に収縮する。熱伝導シート 7 1 の厚さ方向の収縮量は、上記厚み T_3 と上記距離 D_3 との差（すなわち $T_3 - D_3$ ）にほぼ対応する。熱伝導シート 7 1 は弾力性を有しているため、金型 4 1 による圧力（荷重）は熱伝導シート 7 1 で吸収され、半導体チップ 2 にクラックなどが発生するのを防止できる。

【0182】

このように、ソース端子部 2 3 の第 1 の部分 2 3 a およびゲート端子部 2 4 の第 1 の部分 2 4 a と金型 4 1 との間で熱伝導シート 7 1 が厚さ方向に押しつぶされた（収縮した）状態で、封止樹脂部 6 が形成される。

【0183】

それから、封止樹脂部 6 が形成された組立体 4 0 d（すなわち組立体 4 0 e）を金型 4 1, 4 2 から離型し、必要に応じて、封止樹脂部 6 のバリなどを除去する。このようにしてステップ S 9 a のモールド工程が完了する。これにより、図 4 5 に示されるような組立体（ワーク）4 0 e が得られる。組立体 4 0 e は、組立体 4 0 d に封止樹脂部 6 を形成したものであり、上記実施の形態 1, 2 の組立体 4 0 a, 4 0 c に相当するものである。組立体 4 0 e において、封止樹脂部 6 は、半導体チップ 2、ソース端子部 2 3、ゲート端子部 2 4、ドレイン端子部 2 5 および熱伝導シート 7 1 を封止している。

【0184】

上記実施の形態 1, 2 と同様、本実施の形態においても、組立体 4 0 e において、リードフレーム 2 1 のドレイン端子部 2 5 の第 2 主面（下面）3 5 b と、リードフレーム 2 2 のゲート端子部 2 4 の第 2 の部分 2 4 b の下面 3 4 c と、リードフレーム 2 2 のソース端子部 2 3 の第 2 の部分 2 3 b の下面 3 3 c とが、封止樹脂部 6 の裏面 6 b から露出された状態となっている。

【0185】

しかしながら、本実施の形態では、モールド工程でリードフレーム 2 2 のソース端子部 2 3 およびゲート端子部 2 4 と金型 4 1 の下面 4 1 a との間に熱伝導シート 7 1 が介在していたため、上記実施の形態 1, 2 とは異なり、組立体 4 0 e において、リードフレーム

22のソース端子部23およびゲート端子部24は、封止樹脂部6の上面6aで露出していない。

【0186】

その代わりに、本実施の形態では、モールド工程で熱伝導シート71の上面71aが金型41の下面41aと密着した状態で封止樹脂部6を形成するため、組立体40eにおいて、図45に示されるように、熱伝導シート71の上面71aが封止樹脂部6の上面6aで露出した状態となる。

【0187】

また、上述のように、熱伝導シート71が厚さ方向に押しつぶされた（収縮した）状態で封止樹脂部6が形成されるが、組立体40eを金型41、42から離型すると、金型41からの圧力（荷重）から開放されるので、熱伝導シート71は、弾性力により元の厚み T_3 に戻ろうとする。このため、図45に示されるように、封止樹脂部6の上面6aと熱伝導シート71の上面71aとが平面的に一致せず、熱伝導シート71の上面71aが封止樹脂部6の上面6aからやや突出した状態となる。封止樹脂部6の上面6aからの熱伝導シート71の突出量（厚み） T_4 は、モールド工程での熱伝導シート71の厚さ方向の収縮量にほぼ対応したもの（すなわち $T_4 = T_3 - D_3$ ）となるため、モールド工程直前の組立体40dの高さ寸法 h_4 と金型41、42のキャビティの高さ寸法 h_0 との差にほぼ等しくなる（すなわち $T_4 = h_4 - h_0$ ）。ここで、上記突出量（厚み） T_4 は、ソース端子部23の第1の部分23aおよびゲート端子部24の第1の部分24a上での熱伝導シート71の上面71aの高さ位置と封止樹脂部6の上面6aの高さ位置との差である。

【0188】

このように、本実施の形態では、封止樹脂部6は、裏面6bで導体部（ソース端子部23、ゲート端子部24およびドレイン端子部25）が露出し、上面6aで、導体部（ソース端子部23、ゲート端子部24およびドレイン端子部25）は露出しないが、熱伝導シート71が露出した状態となっている。

【0189】

これ以降の工程は、上記実施の形態1、2と同様である。すなわち、上記実施の形態1、2と同様に、上記ステップS10でめっき処理を行い、上記ステップS11でリードフレーム21、22の切断を行う。これらの工程は、上記実施の形態1、2と同様であるので、ここではその説明を省略する。

【0190】

このようにして、図46～図48に示されるように、本実施の形態の半導体装置1dが製造される。半導体装置1dの下面図は、上記実施の形態1の上記図2と同様であるので、ここではその図示を省略する。

【0191】

図46～図48に示される半導体装置1dが、上記実施の形態1の半導体装置1と異なるのは、次の点である。すなわち、フィルム部材8a、8bを使用していない点と、熱伝導シート71を使用している点と、封止樹脂部6の上面6aで、ソース端子3（の第1の部分3a）およびゲート端子4（の第1の部分4a）が露出しておらず、熱伝導シート71が露出している点である。ソース端子3の第1の部分3aの上面13bとゲート端子4の第1の部分4aの上面14bとは熱伝導シート71の下面71bと密着し、封止樹脂部6の上面6aと熱伝導シート71の上面71aとは平面的に一致せず、熱伝導シート71の上面71aが封止樹脂部6の上面6aからやや突出した状態となっている（突出量は上記突出量 T_4 と同じ）。但し、熱伝導シート71の少なくとも一部（下部）は封止樹脂部6内に埋まって封止されている。半導体装置1dの他の構成は、上記実施の形態1の半導体装置1とほぼ同様であるので、ここではその説明は省略する。

【0192】

本実施の形態の半導体装置1dは、半導体装置1dの裏面1b（封止樹脂部6の裏面6b）で、ソース端子3（の第2の部分3b）、ゲート端子4（の第2の部分4b）および

ドレイン端子5が外部接続端子として露出している。そして、半導体装置1dの上面1a（封止樹脂部6の上面6a）では、端子は露出していないが、熱伝導シート71が露出している。この熱伝導シート71は熱伝導性が高く（少なくとも封止樹脂部6よりも熱伝導率が高く）、封止樹脂部6の内部でソース端子3の第1の部分3aの上面13bおよびゲート端子4の第1の部分4aの上面14bが熱伝導シート71の下面71bに密着している。このため、半導体チップ2の発熱を、ソース端子3（の第2の部分3b）、ゲート端子4（の第2の部分4b）およびドレイン端子5を介して半導体装置1dの裏面1b側から放熱するとともに、ソース端子3（の第1の部分3a）およびゲート端子4（の第1の部分4a）と熱伝導シート71とを介して、半導体装置1dの上面1a側からも放熱することができる。すなわち、半導体装置1dの上下両面から放熱することができる。これにより、樹脂封止型半導体パッケージ形態の半導体装置の放熱特性を向上でき、性能を向上させることができる。

10

【0193】

また、本実施の形態では、金型41とソース端子部23の第1の部分23aおよびゲート端子部24の第1の部分24aとの間に弾力性を有する熱伝導シート71を介在させて封止樹脂部6を形成している。このため、たとえ熱伝導シート71を貼付ける前の組立体の高さ寸法 h_3 がばらついていても、そのばらつきは、金型41、42のクランプ時に熱伝導シート71が厚さ方向に収縮する量の変動することによって、吸収できる。これにより、モールド工程で半導体チップにクラックなどが発生するのを防止でき、半導体装置の製造歩留まりを向上させることができる。

20

【0194】

また、本実施の形態では、封止樹脂部6の上面6aと熱伝導シート71の上面71aとは平面的に一致せず、熱伝導シート71の上面71aが封止樹脂部6の上面6aから突出した状態となっている。このため、半導体装置1dの上に放熱用部材（例えば上記放熱フィン55）を搭載する際に、放熱用部材を半導体装置1dの熱伝導シート71に密着させることができ、半導体装置の放熱特性を向上させることができる。従って、上記熱伝導シート54のようなものを別途用意して半導体装置1dと放熱用部材の間に改めて介在させる必要がない。これにより、半導体装置1d上への放熱用部材の搭載が容易になる。また、本実施の形態では、上記図28の場合に比べて、1つの半導体装置当たりに必要な熱伝導シート（本実施の形態では熱伝導シート71、上記図28では熱伝導シート54）の面積が少なくすむので、コストを低減することができる。

30

【0195】

また、本実施の形態3は、上記実施の形態1、2と組み合わせることもできる。本実施の形態と上記実施の形態1を組み合わせる場合は、上記実施の形態1に従ってステップS8（接合材7a、7b硬化工程）までを行って上記組立体40を得た後、その組立体40に対して、本実施の形態のようにステップS21で熱伝導シート71を貼り付けてから、本実施の形態のようにステップS9a（モールド工程）、S10（めっき処理工程）、S11（リードフレーム21、22切断工程）を行えばよい。また、本実施の形態と上記実施の形態2を組み合わせる場合は、上記実施の形態2に従ってステップS8a（銀ペースト7c硬化工程）までを行って上記組立体40cを得た後、その組立体40cに対して、本実施の形態のようにステップS21で熱伝導シート71を貼り付けてから、本実施の形態のようにステップS9a（モールド工程）、S10（めっき処理工程）、S11（リードフレーム21、22切断工程）を行えばよい。このように、本実施の形態を上記実施の形態1、2と組み合わせることで、上記実施の形態1、2で得られる効果に加えて、更に本実施形態の効果も得ることができる。

40

【0196】

（実施の形態4）

上記実施の形態1では、半導体チップの下側（半導体装置の裏面側）の端子をドレイン端子5とし、半導体チップの上側（半導体装置の上面側）の端子をソース端子3およびゲート端子4とした構造の半導体装置（いわゆるドレインボトム型の半導体装置）について

50

説明した。本実施の形態は、上記実施の形態 1 を、半導体チップの下側（半導体装置の裏面側）の端子をソース端子 3 およびゲート端子 4 とし、半導体チップの上側（半導体装置の上面側）の端子をドレイン端子 5 とした構造の半導体装置（いわゆるドレイントップ型の半導体装置）に適用した場合について説明する。

【0197】

図 49 は、本実施の形態の半導体装置 1 e の上面図（平面図）であり、図 50 はその下面図（底面図、裏面図、平面図）、図 51 および図 52 はその断面図（側面断面図）である。図 49 の A4-A4 線の断面（すなわち図 50 の A4-A4 線の断面）が図 51 にほぼ対応し、図 49 の B4-B4 線の断面（すなわち図 50 の B4-B4 線の断面）が図 52 にほぼ対応する。

10

【0198】

図 49～図 52 に示される本実施の形態の半導体装置 1 e について、上記実施の形態 1 の半導体装置 1 との相違点を主として説明する。

【0199】

上記実施の形態 1 の半導体装置 1 では、ドレイン端子 5 が平坦な構造で、ソース端子 3 およびゲート端子 5 が途中で折れ曲がった構造を有していたが、図 49～図 52 に示される本実施の形態の半導体装置 1 e では、ソース端子 3 およびゲート端子 5 が平坦な構造で、ドレイン端子 5 が途中で折れ曲がった構造を有している。

【0200】

すなわち、本実施の形態のソース端子 3 は、上記第 1 の部分 3 a と上記第 2 の部分 3 b とを、上記段差部 3 c 無しで一体的に連結したような平坦な構造を有している。また、本実施の形態のゲート端子 4 は、上記第 1 の部分 4 a と上記第 2 の部分 4 b とを、上記段差部 4 c 無しで一体的に連結したような平坦な構造を有している。一方、本実施の形態のドレイン端子 5 は、上記実施の形態 1 のソース端子 3 およびゲート端子 4 のように、第 1 の部分（チップ接続部、導体部）5 a と、第 2 の部分（外部端子構成部、導体部）5 b と、第 1 の部分 5 a および第 2 の部分 5 b 間を連結する段差部（折曲げ部、連結部、導体部）5 c とを有している。これら第 1 の部分 5 a、第 2 の部分 5 b および段差部 5 c は同じ導電体材料により一体的に形成されており、高さ位置が異なる第 1 の部分 5 a と第 2 の部分 5 b とを段差部 5 c が連結して、ドレイン端子 5 が構成されている。

20

【0201】

半導体チップ 2 は、半導体チップ 2 の下側に位置するソース端子 3 およびゲート端子 4 と半導体チップ 2 の上側に位置するドレイン端子 5 との間に、半導体チップ 2 の表面 2 a 側が下方を向くように配置されている。そして、導電性の接合材 7 を介して、ソース端子 3 が半導体チップ 2 の表面 2 a のソースパッド電極 2 s と接合されて電氣的に接続され、ゲート端子 4 が半導体チップ 2 の表面 2 a のゲートパッド電極 2 g と接合されて電氣的に接続され、ドレイン端子 5 が半導体チップ 2 の裏面 2 b の裏面ドレイン電極 2 d と接合されて電氣的に接続されている。

30

【0202】

封止樹脂部 6 により、半導体チップ 2、ソース端子 3、ゲート端子 4 およびドレイン端子 5 が封止されているが、封止樹脂部 6 の裏面 6 b（第 2 面）で、ソース端子 3 の下面 1 3 f とゲート端子 4 の下面 1 4 f とドレイン端子 5 の第 2 の部分 5 c の下面 1 5 g とが露出され、封止樹脂部 6 の上面 6 a（第 1 面）で、ドレイン端子 5 の第 1 の部分 5 c の上面 1 5 f が露出されている。半導体装置 1 e の実装面である封止樹脂部 6 の裏面 6 b で露出するソース端子 3 の下面 1 3 f とゲート端子 4 の下面 1 4 f とドレイン端子 5 の第 2 の部分 5 c の下面 1 5 g とが、半導体装置 1 e の外部接続端子となり、好ましくは実質的に同一面上に形成されている。

40

【0203】

また、上記実施の形態 1 と同様に、本実施の形態でも、半導体チップ 2 の裏面 2 b（裏面ドレイン電極 2 d）とドレイン端子 5 の第 1 の部分 5 a との間には、接合材 7 だけでなくフィルム部材 8 a も介在し、半導体チップ 2 の表面 2 a とソース端子 3 およびゲート端

50

子 4 との間には、接合材 7 だけでなくフィルム部材 8 b も介在している。

【0204】

このように、上記実施の形態 1 の半導体装置 1 と同様に、本実施の形態の半導体装置 1 e も、上下両面に露出導体を有する樹脂封止型半導体パッケージ形態の半導体装置であり、半導体装置 1 e の放熱特性を向上し、半導体装置 1 e の性能を向上させることができる。

【0205】

次に、本実施の形態の半導体装置の製造工程について説明する。

【0206】

図 5 3 ～図 6 0 は、本実施の形態の半導体装置 1 e の製造工程を示す要部平面図または要部断面図である。図 5 3 ～図 6 0 のうち、図 5 3、図 5 5 および図 5 7 は平面図（要部平面図）であり、図 5 4、図 5 6 および図 5 8 ～図 6 0 は断面図（要部断面図）である。なお、図 5 3 および図 5 4 は、上記実施の形態 1 の図 1 2 および図 1 3 と同じ工程段階に対応し、図 5 5 および図 5 6 は、上記実施の形態 1 の図 1 7 および図 1 8 と同じ工程段階に対応し、図 5 7 および図 5 8 は、上記実施の形態 1 の図 1 9 および図 2 0 と同じ工程段階に対応し、図 5 9 は、上記実施の形態 1 の図 2 2 と同じ工程段階に対応し、図 6 0 は、上記実施の形態 1 の図 2 6 と同じ工程段階に対応する。また、図 5 4、図 5 6 および図 5 8 ～図 6 0 は、図 5 3、図 5 5 および図 5 7 に示される A 5 - A 5 線に沿った断面にほぼ対応し、上記図 5 1 にほぼ相当する断面図である。また、理解を簡単にするために、図 1 2 には、後で半導体チップ 2 が配置される領域（半導体チップ 2 搭載予定領域）を点線で示し、図 5 7 では、後で封止樹脂部 6 で覆われる領域（封止樹脂 6 形成予定領域）を点線で示してある。

【0207】

本実施の形態の半導体装置 1 e は、リードフレーム 2 1、2 2 の形状が異なる以外は、上記実施の形態 1 の半導体装置 1 とほぼ同様にして製造される。

【0208】

すなわち、まず、上記ステップ S 1 で半導体チップ 2 およびリードフレーム 2 1、2 2 を準備する。ここで、本実施の形態で用いられるリードフレーム 2 2 は、後でソース端子 3 となるソース端子部 2 3 と、後でゲート端子 4 となるゲート端子部 2 4 とを有しているが、上述のようにソース端子 3 およびゲート端子 4 が平坦であることに伴い、ソース端子部 2 3 およびゲート端子部 2 4 も平坦である。また、本実施の形態で用いられるリードフレーム 2 1 は、後でドレイン端子 5 となるドレイン端子部 2 5 を有しているが、上述のようにドレイン端子 5 が第 1 の部分 5 a と第 2 の部分 5 b と段差部 3 c とで構成されている。これに伴い、リードフレーム 2 1 のドレイン端子部 2 5 は、後でドレイン端子 5 の第 1 の部分 5 a となるドレイン端子部 2 5 の第 1 の部分 2 5 a と、後でドレイン端子 5 の第 2 の部分 5 b となるドレイン端子部 2 5 の第 2 の部分 2 5 b と、後でドレイン端子 5 の段差部 5 c となるドレイン端子部 2 5 の段差部 2 5 c とを有しており、これらは一体的に形成されている。これ以外のリードフレーム 2 1、2 2 の構成は、上記実施の形態 1 と同様である。

【0209】

次に、上記実施の形態 1 と同様に、図 5 3 および図 5 4 に示されるように、上記ステップ S 2 でリードフレーム 2 1 上にフィルム部材 8 a を配置してから、上記ステップ S 3 でリードフレーム 2 1 上に接合材 7 a を配置する。この際、リードフレーム 2 1 のドレイン端子部 2 5 の第 1 の部分 2 5 a の第 1 主面 3 5 e 上に、フィルム部材 8 a および接合材 7 a を配置する。リードフレーム 2 1 のドレイン端子部 2 5 の第 1 の部分 2 5 a は、互いに反対側の第 1 主面 3 5 e および第 2 主面 3 5 f を有しており、第 2 主面 3 5 f は、後でドレイン端子 5 の第 1 の部分 5 a の上面 1 5 f（封止樹脂部 6 からの露出面）となる面である。それ以外は、上記実施の形態 1 と同様にしてステップ S 2、S 3 を行う。フィルム部材 8 a の構成、機能および用いた効果についても、上記実施の形態 1 と同様である。

【0210】

次に、上記実施の形態 1 と同様に、図 5 5 および図 5 6 に示されるように、上記ステップ S 4 でリードフレーム 2 1 上に半導体チップ 2 を配置してから、上記ステップ S 5 で半導体チップ 2 の表面 2 a 上にフィルム部材 8 b を配置し、その後、上記ステップ S 6 で半導体チップ 2 の表面 2 a 上に接合材 7 b を配置する。この際、リードフレーム 2 1 のドレイン端子部 2 5 の第 1 の部分 2 5 a の第 1 主面 3 5 e 上にフィルム部材 8 a および接合材 7 a を介して半導体チップ 2 を配置すること以外は、上記実施の形態 1 と同様にしてステップ S 4, S 5, S 6 を行う。フィルム部材 8 b の構成、機能および用いた効果についても、上記実施の形態 1 と同様である。

【0211】

次に、上記実施の形態 1 と同様に、図 5 7 および図 5 8 に示されるように、上記ステップ S 7 で半導体チップ 2 の表面 2 a 上にリードフレーム 2 2 を配置する。ソース端子部 2 3 およびゲート端子部 2 4 が平坦か折り曲げられているかの違いはあるが、半導体チップ 2 のソースパッド電極 2 s 上にリードフレーム 2 2 のソース端子部 2 3 (の一部) が配置され、かつ半導体チップ 2 のゲートパッド電極 2 g 上にリードフレーム 2 2 のゲート端子部 2 4 (の一部) が配置されるように、リードフレーム 2 1 および半導体チップ 2 上にリードフレーム 2 2 を配置する点は、上記実施の形態 1 と同様である。

【0212】

次に、上記実施の形態 1 と同様に、上記ステップ S 8 で接合材 7 a, 7 b の硬化を行う。これにより、図 5 9 に示されるように、接合材 7 (接合材 7 a, 7 b が硬化したもの) を介して、リードフレーム 2 1, 2 2 のソース端子部 2 3、ゲート端子部 2 4 およびドレイン端子部 2 5 と半導体チップ 2 のソースパッド電極 2 s、ゲートパッド電極 2 g および裏面ドレイン電極 2 d とが、それぞれ接合されて電氣的に接続される。すなわち、リードフレーム 2 2 のソース端子部 2 3 と半導体チップ 2 のソースパッド電極 2 s とが接合材 7 を介して接合されて電氣的に接続される。また、リードフレーム 2 2 のゲート端子部 2 4 と半導体チップ 2 のゲートパッド電極 2 g とが接合材 7 を介して接合されて電氣的に接続される。また、半導体チップ 2 の裏面ドレイン電極 2 d とリードフレーム 2 1 のドレイン端子部 2 5 の第 1 の部分 2 5 a とが接合材 7 を介して接合されて電氣的に接続される。なお、図 5 9 は、図 5 8 の構造を上下反転させている。

【0213】

次に、上記実施の形態 1 と同様に、図 6 0 に示されるように、上記ステップ S 9 でモールド工程を行って、封止樹脂部 6 を形成する。

【0214】

本実施の形態のモールド工程は、以下の点が上記実施の形態 1 と異なっている。すなわち、リードフレーム 2 1, 2 2 を上記金型 4 1, 4 2 でクランプした際には、リードフレーム 2 1 のドレイン端子部 2 5 の第 2 の部分の第 1 主面 3 5 g と、リードフレーム 2 2 のゲート端子部 2 4 の第 1 主面 (ここでは図示されていない) と、リードフレーム 2 2 のソース端子部 2 3 の第 1 主面 3 3 f とが、上記金型 4 2 の上面 4 2 a と接触 (密着) するようにする。また、リードフレーム 2 1 のドレイン端子部 2 5 の第 1 の部分 2 5 a の第 2 主面 3 5 f が上記金型 4 1 の下面 4 1 a と接触 (密着) するようにする。それ以外は、上記実施の形態 1 と同様にしてモールド工程を行うことができる。すなわち、上記のような状態で上記金型 4 1, 4 2 のキャビティ 4 3 内に上記封止樹脂材料 4 6 を注入して硬化することで封止樹脂部 6 を形成する。

【0215】

これにより、封止樹脂部 6 の裏面 6 b で、リードフレーム 2 1 のドレイン端子部 2 5 の第 2 の部分の第 1 主面 3 5 g と、リードフレーム 2 2 のゲート端子部 2 4 の第 1 主面 (ここでは図示されていない) およびソース端子部 2 3 の第 1 主面 3 3 f とが露出する。また、封止樹脂部 6 の上面 6 a で、リードフレーム 2 1 のドレイン端子部 2 5 の第 1 の部分 2 5 a の第 2 主面 3 5 f が露出する。

【0216】

封止樹脂部 6 の上面 6 a で露出するリードフレーム 2 1 のドレイン端子部 2 5 の第 1 の

部分 2 5 a の第 2 主面 3 5 f は、半導体装置 1 e の製造後にドレイン端子 5 の第 1 の部分 5 a の上面 1 5 f となる。また、封止樹脂部 6 の裏面 6 b で露出するリードフレーム 2 2 のソース端子部 2 3 の第 1 主面 3 3 f は、半導体チップ 2 に対向する側とは反対側の面、すなわちソースパッド電極 2 s と接合した面とは反対側の面であり、半導体装置 1 の製造後にソース端子 3 の下面 1 3 f となる。また、封止樹脂部 6 の裏面 6 b で露出するリードフレーム 2 2 のゲート端子部 2 4 の第 1 主面（ここでは図示されていない）は、半導体チップ 2 に対向する側とは反対側の面、すなわちゲートパッド電極 2 g と接合した面とは反対側の面であり、半導体装置 1 e の製造後にゲート端子 4 の下面 1 4 f となる。また、封止樹脂部 6 の裏面 6 b で露出するリードフレーム 2 1 のドレイン端子部 2 5 の第 2 の部分の第 1 主面 3 5 g は、ドレイン端子部 2 5 の第 1 の部分 2 5 a の第 1 主面 3 5 e と同じ側の面であり、半導体装置 1 e の製造後にドレイン端子 5 の第 2 の部分 5 a の下面 1 5 g となる。

10

【0 2 1 7】

これ以降の工程は、上記実施の形態 1 と同様である。すなわち、上記実施の形態 1 と同様に、上記ステップ S 1 0 でめっき処理を行い、上記ステップ S 1 1 でリードフレーム 2 1, 2 2 の切断を行い、上記 4 9 ~ 図 5 2 に示されるような本実施の形態の半導体装置 1 e が製造される。

【0 2 1 8】

本実施の形態のようなドレイントップ型の半導体装置 1 e の場合にも、上述のように上記実施の形態 1 と同様の手法（フィルム部材 8 a, 8 b の使用）を適用することで、上記実施の形態 1 とほぼ同様の効果を得ることができる。

20

【0 2 1 9】

また、上記実施の形態 2 を本実施の形態のようなドレイントップ型の半導体装置に適用することもでき、これを以下に説明する。

【0 2 2 0】

図 6 1 は、本実施の形態の他の半導体装置（上記実施の形態 2 をドレイントップ型の半導体装置に適用した場合）の製造工程中の断面図であり、上記実施の形態 2 の図 3 3 に対応するものである。

【0 2 2 1】

まず、上述の半導体装置 1 e の製造工程において、上記ステップ S 2, S 5（フィルム部材 8 a, 8 b 配置工程）を行わず、かつ上記ステップ S 3, S 6（接合材 7 a, 7 b 配置工程）で接合材 7 a, 7 b として銀ペースト 7 c を用いること以外は、上述の半導体装置 1 e の製造工程と同じ工程を上記ステップ S 7（リードフレーム 2 2 配置工程）まで行う。これにより、図 6 1 に示される仮組立体 4 0 f（上記実施の形態 2 の仮組立体 4 0 b）が作製される。

30

【0 2 2 2】

次に、上記実施の形態 2 と同様に、図 6 1 に示されるように、上記ステップ S 8 a で銀ペースト 7 c の硬化を行う。このステップ S 8 a の銀ペースト 7 c の硬化工程は、上記実施の形態 2 と同様に、半導体チップ 2 を間に介在したリードフレーム 2 1 のドレイン端子部 2 5 とリードフレーム 2 2 のソース端子部 2 3 およびゲート端子部 2 4 とに圧力をかけながら、銀ペースト 7 c の硬化処理（硬化のための熱処理）を行う。

40

【0 2 2 3】

例えば、上記実施の形態 2 と同様に、図 6 1 に示されるように、仮組立体 4 0 f を押え用治具 6 0 のベース部 6 1 上に配置してから、押え用治具 6 0 の蓋部 6 2 をベース部 6 1 に取り付けることにより、押え用治具 6 0 の蓋部 6 2 とベース部 6 1 とによって仮組立体 4 0 f を上下から押える。ベース部 6 1 と蓋部 6 2 とで挟まれて押えられることにより、リードフレーム 2 2 のソース端子部 2 3 およびゲート端子部 2 4（図 6 1 では図示されない）と、リードフレーム 2 1 のドレイン端子部 2 5 の第 1 の部分 2 5 a との間に、圧力（荷重）が印加される。そして、押え用治具 6 0 にセットされた仮組立体 4 0 f を加熱（熱処理）することで、仮組立体 4 0 f における銀ペースト 7 c を硬化する。

50

【0224】

それ以降の工程は、上述した半導体装置1eの製造工程（ステップS9～S11に対応する工程）と同様であるので、ここではその説明は省略する。

【0225】

本実施の形態のようなドレイントップ型の半導体装置の場合にも、上述のように上記実施の形態2と同様の手法（銀ペースト7cの使用および銀ペースト7c硬化工程の工夫）を適用することで、上記実施の形態2とほぼ同様の効果を得ることができる。

【0226】

また、上記実施の形態3を本実施の形態のようなドレイントップ型の半導体装置に適用することもでき、これを以下で説明する。

【0227】

図62は、本実施の形態の他の半導体装置（上記実施の形態3をドレイントップ型の半導体装置に適用した場合）の製造工程中の断面図であり、図63は、製造された半導体装置の断面図である。図62は、上記実施の形態3の図42に対応し、図63は、上記実施の形態3の図47および本実施の形態の上記図51に対応するものである。

【0228】

まず、上述の半導体装置1eの製造工程において、上記ステップS2、S5（フィルム部材8a、8b配置工程）を行わないこと以外は、上述の半導体装置1eの製造工程と同じ工程を上記ステップS8（接合材7a、7bの硬化工程）まで行う。

【0229】

次に、上記実施の形態3と同様に、図62に示されるように、上記ステップS21でリードフレーム21のドレイン端子部25の第1の部分25a上に熱伝導シート71を配置（搭載、貼付け）する。ソース端子部23およびドレイン端子部24ではなく、ドレイン端子部25の第1の部分25a上に熱伝導シート71を貼付ける点が、上記実施の形態3と異なっている。リードフレーム21のドレイン端子部25の第1の部分25aの第2主面35fに熱伝導シート71の下面71bが接するように、熱伝導シート71を貼付ける。貼り付けられた熱伝導シート71は、ドレイン端子部25の第1の部分25aを平面的に内包していることが好ましく、これにより、半導体装置の放熱性を、より向上させることができる。

【0230】

次に、上記実施の形態3と同様に、上記ステップS9aでモールド工程を行って封止樹脂部6を形成する。

【0231】

本実施の形態のモールド工程は、以下の点が上記実施の形態3と異なっている。すなわち、リードフレーム21、22を上記金型41、42でクランプした際には、リードフレーム21のドレイン端子部25の第2の部分の第1主面35gと、リードフレーム22のゲート端子部24の第1主面（後で上記ゲート端子4の下面14fとなる面）と、リードフレーム22のソース端子部23の第1主面33fとが、上記金型42の上面42aと接触（密着）するようにする。また、熱伝導シート71が介在するのは、金型41の下面41aとリードフレーム21のドレイン端子部25の第1の部分25aとの間である。これ以外は、上記実施の形態3と同様に上記ステップS9aのモールド工程を行う。このため、ドレイン端子部25の第1の部分25aと金型41との間で熱伝導シート71が厚さ方向に押しつぶされた（収縮した）状態で、封止樹脂部6が形成される。

【0232】

それ以降の工程は、上述した半導体装置1eの製造工程（ステップS10、S11に対応する工程）と同様であるので、ここではその説明は省略する。

【0233】

このようにして製造された図63に示される半導体装置は、以下の点で図49～図52の半導体装置1eと異なっている。すなわち、封止樹脂部6の裏面6b側の端子の露出の仕方は上記半導体装置1eと同じであるが、封止樹脂部6の上面6aでは、上記実施の形

10

20

30

40

50

態 3 のように、ドレイン端子 5 は露出せず、熱伝導シート 7 1 が露出した状態となっている。また、ドレイン端子 5 の第 1 の部分 5 a の上面 1 5 f は熱伝導シート 7 1 の下面 7 1 b と密着し、封止樹脂部 6 の上面 6 a と熱伝導シート 7 1 の上面 7 1 a とは平面的に一致せず、熱伝導シート 7 1 の上面 7 1 a が封止樹脂部 6 の上面 6 a からやや突出した状態となっている。突出する理由は、上記実施の形態 3 で説明した理由と同様である。図 6 3 の半導体装置の他の構成は図 4 9 ～図 5 2 の半導体装置 1 e とほぼ同様であるので、ここではその説明は省略する。

【0234】

本実施の形態のようなドレイントップ型の半導体装置の場合にも、上述のように上記実施の形態 3 と同様の手法（熱伝導シート 7 1 の使用およびモールド工程の工夫）を適用することで、上記実施の形態 3 とほぼ同様の効果を得ることができる。

10

【0235】

（実施の形態 5）

本実施の形態では、上記実施の形態 1 ～ 4 で説明したような上下両面で導体（端子）が露出した樹脂封止型の半導体装置（半導体パッケージ）を、複数積み重ねる手法について説明する。

【0236】

図 6 4 は、本実施の形態の半導体装置 1 h の製造工程を示す工程フロー図である。図 6 5 は、本実施の形態の半導体装置 1 h を製造するのに使用する第 1 半導体装置 1 f の上面図であり、図 6 6 は第 1 半導体装置 1 f の下面図、図 6 7 および図 6 8 は、第 1 半導体装置 1 f の断面図（側面断面図）である。図 6 5 および図 6 6 の A 6 - A 6 線の断面図が図 6 7 に対応し、図 6 5 および図 6 6 の B 6 - B 6 線の断面図が図 6 8 に対応する。図 6 9 は、本実施の形態の半導体装置 1 h を製造するのに使用する第 2 半導体装置 1 g の上面図であり、図 7 0 は第 2 半導体装置 1 g の下面図、図 7 1 および図 7 2 は、第 2 半導体装置 1 g の断面図（側面断面図）である。図 6 9 および図 7 0 の A 7 - A 7 線の断面図が図 7 1 に対応し、図 6 9 および図 7 0 の B 7 - B 7 線の断面図が図 7 2 に対応する。図 7 3 ～図 7 6 は、本実施の形態の半導体装置 1 h の製造工程中の要部平面図または要部断面図であり、そのうち図 7 3 が平面図、図 7 4 ～図 7 6 が断面図である。なお、図 7 3 と図 7 4 とは同じ工程段階に対応し、図 7 5 および図 7 6 は、同じ工程段階の異なる断面図に対応する。図 7 3 の A 8 - A 8 線の断面図が図 7 4 に対応する。また、図 7 5 は、図 6 7、図 7 1 および図 7 4 と同じ位置（断面位置）の断面図が示されており、図 7 6 は、図 6 8 および図 7 2 と同じ位置（断面位置）の断面図が示されている。

20

30

【0237】

本実施の形態の半導体装置 1 h を製造するのに使用する第 1 半導体装置 1 f は、図 6 5 ～図 6 8 に示されるような構造を有している。この第 1 半導体装置 1 f は、上記実施の形態 1 の半導体装置 1 と以下の点で相違している。

【0238】

すなわち、ソース端子 3 の段差部 3 c および第 2 の部分 3 b と、ゲート端子 4 の段差部 4 c および第 2 の部分 4 b とは、封止樹脂部 6 の側面から突出している。また、封止樹脂部 6 の上面 6 a では、ソース端子 3 の第 1 の部分 3 a の上面 1 3 b は露出しているが、ゲート端子 4（第 1 の部分 4 a の上面 1 4 b）は露出していない。また、ソース端子 3 の第 1 の部分 3 a に比べて、ゲート端子 4 の第 1 の部分 4 a は、厚みが薄くなっている。これ以外の第 1 半導体装置 1 f の構成は、上記実施の形態 1 の半導体装置 1 とほぼ同様であるので、ここではその説明は省略する。

40

【0239】

このような構造の第 1 半導体装置 1 f は、上記実施の形態 1 の半導体装置 1 とほぼ同様にして製造することができるが、以下の点で製造工程が相違している。

【0240】

すなわち、リードフレーム 2 2 は、ソース端子部 2 3 およびゲート端子部 2 4 が平坦なものをを用いる（リードフレーム 2 1 は上記実施の形態 1 と同様のものをを用いる）。そして

50

、上記ステップS 1 1でリードフレーム2 1, 2 2を切断してから、封止樹脂部6の側面から突出するソース端子3およびゲート端子4を折り曲げ加工して、ソース端子3の段差部3 cおよび第2の部分3 bと、ゲート端子4の段差部4 cおよび第2の部分4 bとを形成する。これにより、ソース端子3の段差部3 cおよび第2の部分3 bとゲート端子4の段差部4 cおよび第2の部分4 bとは、封止樹脂部6内ではなく、封止樹脂部6外に形成される。また、リードフレーム2 2において、ゲート端子4のうち、少なくとも第1の部分4 aについて、ソース端子3の第1の部分3 aよりも薄くしておく。これにより、上記ステップS 9のモールド工程で封止樹脂部6を形成した際に、封止樹脂部6の上面6 aで、ソース端子3の第1の部分3 aの上面1 3 bが露出するが、ゲート端子4（第1の部分4 aの上面1 4 b）は露出しない構造が得られる。これ以外の第1半導体装置1 fの製造工程は、上記実施の形態1の半導体装置1とほぼ同様であるので、ここではその説明は省略する。 10

【0 2 4 1】

第1半導体装置1 fにおいて、好ましくは、封止樹脂部6の裏面6 bで露出するドレイン端子5の下面1 5 bと、ソース端子3の第2の部分3 bの下面1 3 cと、ゲート端子4の第2の部分4 bの下面1 4 cとは、実質的に同一面上に形成されている。

【0 2 4 2】

第1半導体装置1 fの上面1 a（封止樹脂部6の上面6 a）で露出するソース端子3の第1の部分3 aの上面1 3 bと、次に説明する第2半導体装置1 gの裏面1 b（封止樹脂部6の裏面6 b）で露出するドレイン端子5の下面1 5 bとは、後述の半導体装置1 hの製造工程において、接合材7 f（7 e）で接合されて電氣的に接続される。 20

【0 2 4 3】

本実施の形態の半導体装置1 hを製造するのに使用する第2半導体装置1 gは、図6 9～図7 2に示されるような構造を有している。この第2半導体装置1 gは、上記実施の形態1の半導体装置1と以下の点で相違している。

【0 2 4 4】

すなわち、ソース端子3の段差部3 cおよび第2の部分3 bと、ゲート端子4の段差部4 cおよび第2の部分4 bとは、封止樹脂部6の側面から突出している。また、ソース端子3における第1の部分3 aと第2の部分3 bとの高低差（段差部3 cによる段差の高さ）と、ゲート端子4における第1の部分4 aと第2の部分4 bとの高低差（段差部4 cによる段差の高さ）とが、上記実施の形態1の半導体装置1の場合よりも大きくなっている。これにより、ソース端子3の第2の部分3 bの下面1 3 cと、ゲート端子4の第2の部分4 bの下面1 4 cとは、封止樹脂部6の裏面6 bよりも、上記第1半導体装置1 fの高さに相当する分だけ、低い位置にある。これ以外の第2半導体装置1 gの構成は、上記実施の形態1の半導体装置1とほぼ同様であるので、ここではその説明は省略する。 30

【0 2 4 5】

このような構造の第2半導体装置1 gは、上記実施の形態1の半導体装置1とほぼ同様にして製造することができるが、以下の点で製造工程が相違している。

【0 2 4 6】

すなわち、リードフレーム2 2は、ソース端子部2 3およびゲート端子部2 4が平坦なものをを用いる（リードフレーム2 1は上記実施の形態1と同様のものをを用いる）。そして、上記ステップS 1 1でリードフレーム2 1, 2 2を切断してから、封止樹脂部6の側面から突出するソース端子3およびゲート端子4を折り曲げ加工して、ソース端子3の段差部3 cおよび第2の部分3 bと、ゲート端子4の段差部4 cおよび第2の部分4 bとを形成する。これにより、ソース端子3の段差部3 cおよび第2の部分3 bとゲート端子4の段差部4 cおよび第2の部分4 bとは、封止樹脂部6内ではなく、封止樹脂部6外に形成される。これ以外の第2半導体装置1 gの製造工程は、上記実施の形態1の半導体装置1とほぼ同様であるので、ここではその説明は省略する。 40

【0 2 4 7】

このような第1半導体装置1 fおよび第2半導体装置1 gを用い、次のようにして、本 50

実施の形態の半導体装置 1 h を製造する。

【0248】

まず、上記のような第 1 半導体装置 1 f および第 2 半導体装置 1 g を準備する（ステップ 31）。

【0249】

次に、図 7 3 および図 7 4 に示されるように、第 1 半導体装置 1 f 上にフィルム部材（接着用フィルム）8 c を配置（搭載、貼付け）する（ステップ S 3 2）。すなわち、ステップ S 3 2 では、第 1 半導体装置 1 f の上面 1 a 上に、フィルム部材 8 c を配置する。ここで、半導体装置 1 の上面 1 a は、封止樹脂部 6 の表面 6 a 側の主面である。フィルム部材 8 c は、上記実施の形態 1 で使用したフィルム部材 8 c と同様のものであるので、こ

10

【0250】

また、図 7 3 から分かるように、フィルム部材 8 c は、第 1 半導体装置 1 f の上面 1 a の中央部ではなく、第 1 半導体装置 1 f の上面 1 a の周辺部に配置することが好ましい。これにより、第 1 半導体装置 1 f の上面 1 a において、フィルム部材 8 c と露出するソース端子 3 との重なりをできるだけ少なくすることができ、第 1 半導体装置 1 f のソース端子 3 と、後で搭載する第 2 半導体装置 1 g のドレイン端子 5 との間の接合を、主として導電性および接着性が高い接合材 7 f に担わせることができるようになる。

【0251】

また、図 7 3 から分かるように、第 1 半導体装置 1 f の上面 1 a において、フィルム部材 8 c を複数配置すれば、より好ましい。図 7 3 では、2 つのフィルム部材 8 c を配置している。この際、図 7 3 のように、第 1 半導体装置 1 f の上面 1 a において、対向する 2 辺に沿った位置にフィルム部材 8 c を配置すれば更に好ましく、これにより、第 1 半導体装置 1 f と、後で搭載する第 2 半導体装置 1 g との平行度を高めることができる。

20

【0252】

次に、第 1 半導体装置 1 f 上に接合材 7 e を配置する（ステップ S 3 3）。すなわち、ステップ S 3 3 では、第 1 半導体装置 1 f の上面 1 a 上に、接合材 7 e を配置（塗布）する。接合材 7 e は、導電性の接合材であり、ペースト状の接合材であり、好ましくは半田ペーストまたは銀ペーストである。ステップ S 3 3 では、接合材 7 e は、第 1 半導体装置 1 f の上面 1 a におけるソース端子 3 の露出面（すなわちソース端子 3 の第 1 の部分 3 a の上面 1 3 b）上で、かつフィルム部材 8 c が配置されていない領域に配置または塗布される。なお、図 7 3 および図 7 4 は、ステップ S 3 3 の接合材 7 e の配置工程までを行った状態が示されている。

30

【0253】

次に、図 7 5 および図 7 6 に示されるように、第 1 半導体装置 1 f 上に第 2 半導体装置 1 g を配置（搭載）する（ステップ S 3 4）。すなわち、ステップ S 3 4 では、第 2 半導体装置 1 g の上面 1 a 側（封止樹脂部 6 の上面 6 a 側）が上方を向き、第 2 半導体装置 1 g の裏面 1 b 側（封止樹脂部 6 の裏面 6 b 側）が、第 1 半導体装置 1 f の上面 1 a（封止樹脂部 6 の上面 6 a）に対向するように、第 1 半導体装置 1 f の上面 1 a 上に第 2 半導体装置 1 g を配置（搭載）する。これにより、第 2 半導体装置 1 g は、接合材 7 e およびフィルム部材 8 c を介して第 1 半導体装置 1 f の上面 1 a 上に配置（搭載）され、接合材 7 e およびフィルム部材 8 c の一方または両方の接着性（粘着性）により仮固定される。

40

【0254】

次に、接合材 7 e の硬化を行う（ステップ S 3 5）。接合材 7 e が半田ペーストであった場合には、ステップ S 3 5 では、半田リフローを行って、接合材 e を溶融、固化（再固化）する。また、接合材 7 e が銀ペーストであった場合には、ステップ S 3 5 では、銀ペーストを硬化するための熱処理を行って、接合材 7 e を硬化する。

【0255】

ステップ S 3 5 の接合材 7 e の硬化工程を行うことで、図 7 5 および図 7 6 に示されるように、下側に位置する第 1 半導体装置 1 f のソース端子 3 の第 1 の部分 3 a と、上側に

50

位置する第2半導体装置1gのドレイン端子5とが、接合材7f（接合材7eが硬化したもの）を介して接合されて電氣的に接続される。

【0256】

接合材7fは、接合材7eがステップS35の処理で硬化したものである。接合材7eが半田ペーストであった場合には、半田ペーストからなる接合材7eが、ステップS35半田リフローにより溶融、固化して、半田からなる接合材7fとなる。また、接合材7eが銀ペーストであった場合には、銀ペーストからなる接合材7eがステップS35の熱処理により硬化して、硬化した銀ペーストからなる接合材7fとなる。

【0257】

また、ステップS35の接合材7eの硬化工程の熱処理により、フィルム部材8cも硬化する。硬化したフィルム部材8cは、上側の第2半導体装置1gの裏面1b（封止樹脂部6の裏面6b）と、下側の第1半導体装置1fの上面1a（封止樹脂部6の上面6a）との間の接合（接着）に寄与する。このため、フィルム部材8cは接着用フィルム（フィルム型接着材、フィルム型接合材）とみなすこともできる。

【0258】

また、第1半導体装置1fと第2半導体装置1gの一方または両方における接合材7（半導体チップ2と端子とを接合する接合材7）に半田を使用している場合は、ステップS35の接合材7eの硬化工程の熱処理時に接合材7が溶融しないようにしておくことが好ましい。これは、第1半導体装置1fおよび第2半導体装置1g中の接合材7に使用する半田の融点を、ステップS35の接合材7eの硬化工程の熱処理温度（熱処理の最高温度）よりも高くしておくことで、実現できる。これにより、ステップS35の接合材7eの硬化工程の熱処理で、第1半導体装置1fおよび第2半導体装置1g中で接合材7による半導体チップ2と端子との接合状態が変化することを防止でき、接続の信頼性をより向上させることができる。

【0259】

また、接合材7eが半田ペーストであった場合には、ステップS35の接合材7eの硬化工程で半田リフロー処理を行った後、必要に応じて洗浄を行い、フラックスなどを除去することもできる。

【0260】

このようにして、本実施の形態の半導体装置1hが製造される。

【0261】

本実施の形態の半導体装置1hにおいては、下側の第1半導体装置1fのドレイン端子5の下面15bとソース端子3の第2の部分3bの下面13cとゲート端子4の第2の部分4bの下面14cと、上側の第2半導体装置1gのソース端子3の第2の部分3bの下面13cとゲート端子4の第2の部分4bの下面14cとが、外部接続用の端子となり、好ましくは実質的に同一面上に形成されている。このため、半導体装置1hは、面実装型の半導体装置（半導体パッケージ）である。

【0262】

また、下側の第1半導体装置1fのソース端子3の第1の部分3aと、上側の第2半導体装置1gのドレイン端子5とが、接合材7fを介して電氣的に接続されているため、下側の第1半導体装置1fの半導体チップ2のソースパッド電極2sと、上側の第2半導体装置1gの半導体チップ2の裏面ドレイン電極2dとが電氣的に接続された状態となっている。このため、下側の第1半導体装置1fのソース端子3は、上側の第2半導体装置1gのドレイン端子を兼ねることになる。従って、上側の第2半導体装置1gのドレイン端子5は、半導体装置1hの実装面（側の第1半導体装置1fの下面）まで伸ばす必要はない。このようにして、下側の第1半導体装置1fの半導体チップ2に形成されたMISFETと、上側の第2半導体装置1gの半導体チップ2に形成されたMISFETとを直列に接続することができる。

【0263】

また、半導体装置1hの上面となる上側の第2半導体装置1gの上面1aでは、上側の

第2半導体装置1gのソース端子3の第1の部分3aの上面13bおよびゲート端子4の第1の部分4aの上面14bが露出している。この露出部を介して、内部の半導体チップ2で生じた熱を、半導体装置1hの上面側からも放熱することができる。これにより、放熱特性を向上でき、半導体装置1hの性能を向上させることができる。

【0264】

本実施の形態とは異なり、第1半導体装置1fと第2半導体装置1gの間にフィルム部材8cを介在させない場合には、両者を接合する接合材7fの厚みが変動し、製造された半導体装置1hの高さ寸法がばらついてしまう。ここで、半導体装置1hの高さ寸法は、下側の第1半導体装置1fの下面1b（封止樹脂部6の下面6b）から上側の第2半導体装置1gの上面1a（封止樹脂部6の上面6b）までの高さ（距離）に対応する。

10

【0265】

それに対して、本実施の形態では、第1半導体装置1fと第2半導体装置1gの間にフィルム部材8cが介在するため、このフィルム部材8aが、下側の第1半導体装置1fの上面1aと上側の第2半導体装置1gの下面1bとの間の距離（間隔）を規定する。そして、フィルム部材8cは、第1半導体装置1fの上面と第2半導体装置1gの下面の間に介在して、ステップS35で接合材7eを硬化するまで、第1半導体装置1fの上面と第2半導体装置1gの下面との間の距離をほぼ一定に保つように機能する。

【0266】

従って、フィルム部材8cは、接合材7eに比べて、荷重（厚さ方向の荷重）に対する変形率（厚さ方向の変形率）が小さいものであることが必要である。すなわち、ある平面上に接合材7eとフィルム部材8cとを配置して、それらに同じ荷重をかけたときに、接合材7eよりも、フィルム部材8cの方が変形しない（前記平面に垂直な厚さ方向に変形しない）ことが必要である。フィルム部材8cは、フィルム状の部材であるため、ペースト状の接合材7eに比べて、荷重に対する変形率が小さい。このため、第1半導体装置1fと第2半導体装置1gの間に接合材7eだけでなくフィルム部材8cも介在させることで、第1半導体装置1fの上面と第2半導体装置1gの下面との間の距離をほぼ一定に保つことができる。

20

【0267】

このため、接合材7eが硬化して形成された接合材7fは、下側に位置する第1半導体装置1fのソース端子3の第1の部分3aと、上側に位置する第2半導体装置1gのドレイン端子5とに接して両者を接合するように形成されるが、その膜厚は、フィルム部材8cの膜厚で規定される。従って、フィルム部材8cの膜厚を調整することで、接合材7fの膜厚を所定の値に制御することができる。このため、所定の膜厚のフィルム部材8cを用いることで、接合材7fの膜厚のばらつき（変動）を抑制できる。これにより、それによって、製造された半導体装置1hの高さ寸法のばらつき（変動）を抑制することができる。

30

【0268】

また、半導体装置1hを製造するのに用いる第1半導体装置1fおよび第2半導体装置1gは、上記実施の形態1にほぼ従って製造したものであり、フィルム部材8a、8bを使用したため、第1半導体装置1fおよび第2半導体装置1gの各高さ寸法のばらつき（変動）が少ない。このため、本実施の形態では、高さ寸法のばらつきが少ない第1半導体装置1fおよび第2半導体装置1gを用い、かつフィルム部材8cを使用したことで接合材7fの膜厚のばらつきを抑制できるので、製造された半導体装置1hの高さ寸法のばらつきを的確に抑制することができる。

40

【0269】

また、製造された半導体装置1hの高さ寸法を均一にできるので、複数の半導体装置1hに放熱用部材（例えば上記放熱フィン55）を搭載した際に、各半導体装置1hと放熱用部材との接続状態が均一になり、各半導体装置1hの放熱状態を均一にすることができる。従って、半導体装置の放熱特性を均一にでき、性能を向上させることができる。

【0270】

50

（実施の形態 6）

上記実施の形態 5 では、上記実施の形態 1 のようなフィルム部材を接合材とともに用いる手法で複数の半導体装置を積み重ねている。本実施の形態では、上記実施の形態 2 のような銀ペースト 7 c を用いる手法で複数の半導体装置を積み重ねる。

【0271】

図 77 は、本実施の形態の半導体装置の製造工程を示す工程フロー図である。図 78 は、本実施の形態の半導体装置の製造工程中の要部断面図である。

【0272】

本実施の形態の半導体装置を製造するのに使用する第 1 半導体装置 1 j と上記実施の形態 2 の半導体装置 1 c との間の相違点（構造および製法の相違点）は、上記実施の形態 5 で説明した第 1 半導体装置 1 f と上記実施の形態 1 の半導体装置 1 との間の相違点と同様であるので、ここではその説明は省略する。この相違点以外は、第 1 半導体装置 1 j は、上記実施の形態 2 の半導体装置 1 c とほぼ同様である。

【0273】

また、本実施の形態の半導体装置を製造するのに使用する第 2 半導体装置 1 k と上記実施の形態 2 の半導体装置 1 c との間の相違点（構造および製法の相違点）は、上記実施の形態 5 で説明した第 2 半導体装置 1 g と上記実施の形態 1 の半導体装置 1 との間の相違点と同様であるので、ここではその説明は省略する。この相違点以外は、第 2 半導体装置 1 k は、上記実施の形態 2 の半導体装置 1 c とほぼ同様である。

【0274】

このような第 1 半導体装置 1 j および第 2 半導体装置 1 k を用い、次のようにして、本実施の形態の半導体装置 1 h を製造する。

【0275】

まず、上記のような第 1 半導体装置 1 j および第 2 半導体装置 1 k を準備する（ステップ 31 a）。

【0276】

次に、図 78 に示されるように、第 1 半導体装置 1 j 上に銀ペースト 7 c を配置する（ステップ S33 a）。すなわち、ステップ S33 a では、第 1 半導体装置 1 j の上面 1 a（封止樹脂部 6 の上面 6 a）で露出するソース端子 3 の第 1 の部分 3 a の上面 13 b 上に、銀ペースト 7 c を配置または塗布する。銀ペースト 7 c は、上記実施の形態 2 で使用したものと同様であるので、ここではその説明は省略する。

【0277】

次に、第 1 半導体装置 1 j 上に第 2 半導体装置 1 k を配置（搭載）する（ステップ S34 a）。すなわち、ステップ S34 a では、第 2 半導体装置 1 k の上面 1 a 側（封止樹脂部 6 の上面 6 a 側）が上方を向き、第 2 半導体装置 1 k の裏面 1 b 側（封止樹脂部 6 の裏面 6 b 側）が、第 1 半導体装置 1 j の上面 1 a（封止樹脂部 6 の上面 6 a）に対向するように、第 1 半導体装置 1 j の上面 1 a 上に第 2 半導体装置 1 k を配置（搭載）する。これにより、第 2 半導体装置 1 k は、銀ペースト 7 c を介して第 1 半導体装置 1 j の上面 1 a 上に配置（搭載）され、銀ペースト 7 c の接着性（粘着性）により仮固定される。

【0278】

次に、銀ペースト 7 c の硬化を行う（ステップ S35 a）。すなわち、ステップ S35 a では、硬化の熱処理を行って、銀ペースト 7 c を硬化する。

【0279】

上記実施の形態 2 のステップ S8 a の銀ペースト 7 c の硬化工程と同様の考え方により、本実施の形態のステップ 35 a の銀ペースト 7 c の硬化工程においても、銀ペースト 7 c を介在した上側の第 2 半導体装置 1 k と下側の第 1 半導体装置 1 j との間に圧力（荷重）をかけながら、銀ペースト 7 c の硬化処理（硬化のための熱処理）を行う。図 78 には、圧力（荷重）が矢印 67 a で模式的に示されており、矢印 67 a の向きが圧力（荷重）の印加方向である。例えば、図 78 の構造体（第 1 半導体装置 1 j 上に銀ペースト 7 c を介して第 2 半導体装置 1 k を搭載したもの）を、上記押え用治具 60 のようなものを用い

10

20

30

40

50

て上下から押えながら、銀ペースト 7 c の硬化処理（硬化のための熱処理）を行うことができる。すなわち、ステップ S 3 5 a（銀ペースト 7 c の硬化工程）で、銀ペースト 7 c を間に挟んだ第 1 半導体装置 1 j と第 2 半導体装置 1 k とを上記押え用治具 6 0 のようなもので押えながら（圧力をかけながら）、銀ペースト 7 c を硬化させるのである。

【0280】

硬化した銀ペースト 7 c が接合材 7 g となり、この接合材 7 g（銀ペースト 7 c が硬化したもの）によって、下側に位置する第 1 半導体装置 1 f のソース端子 3 の第 1 の部分 3 a と、上側に位置する第 2 半導体装置 1 g のドレイン端子 5 とが、接合されて電氣的に接続される。

【0281】

このようにして、本実施の形態の半導体装置が製造される。製造された半導体装置における各端子の機能や接続関係は上記実施の形態 5 の半導体装置 1 h と同様であるため、ここではその説明は省略する。

【0282】

本実施の形態では、第 1 半導体装置 1 j 上に第 2 半導体装置 1 k を接合するのに、銀ペースト 7 c を用い、かつ圧力（荷重）を加えながら熱処理を行って銀ペースト 7 c を硬化している。このため、銀ペースト 7 c が硬化して形成された接合材 7 g は、下側に位置する第 1 半導体装置 1 j のソース端子 3 の第 1 の部分 3 a と、上側に位置する第 2 半導体装置 1 k のドレイン端子 5 とに接して両者を接合するように形成されるが、その膜厚は、銀ペースト 7 c 中の上記スペーサ粒子 6 6 の粒径（直径）とほぼ等しくなる。その理由は、上記実施の形態 2 で接合材 7 d について説明した理由と同様である。このため、銀ペースト 7 c 中に配合しておく上記スペーサ粒子 6 6 の粒径を、接合材 7 g の所望の厚みに合わせておくことで、接合材 7 g の膜厚を所定の値に制御することができ、また、接合材 7 g の膜厚のばらつき（変動）を抑制できる。これにより、製造された半導体装置（第 1 半導体装置 1 j 上に第 2 半導体装置 1 k を積み重ねたもの）の高さ寸法のばらつき（変動）を抑制することができる。

【0283】

また、製造された半導体装置の高さ寸法を均一にできるので、複数の半導体装置に放熱用部材（例えば上記放熱フィン 5 5）を搭載した際に、各半導体装置と放熱用部材との接続状態が均一になり、各半導体装置の放熱状態を均一にすることができる。従って、半導体装置の放熱特性を均一にでき、性能を向上させることができる。

【0284】

また、第 1 半導体装置 1 j および第 2 半導体装置 1 k は、上記実施の形態 2 にほぼ従って製造したものであり、第 1 半導体装置 1 j および第 2 半導体装置 1 k の各高さ寸法のばらつき（変動）が少ない。このため、本実施の形態では、高さ寸法のばらつきが少ない第 1 半導体装置 1 j および第 2 半導体装置 1 k を用い、かつ両者を接合する接合材 7 g の膜厚のばらつきを抑制できるので、製造された半導体装置（第 1 半導体装置 1 j 上に第 2 半導体装置 1 k を積み重ねたもの）の高さ寸法のばらつきを的確に抑制することができる。

【0285】

また、本実施の形態において、第 1 半導体装置 1 j の代わりに上記実施の形態 5 で使用した第 1 半導体装置 1 f を用いることもできる。また、本実施の形態において、第 2 半導体装置 1 k の代わりに上記実施の形態 5 で使用した第 2 半導体装置 1 g を用いることもできる。また、上記実施の形態 5 において、上記第 1 半導体装置 1 f の代わりに本実施の形態で使用した第 1 半導体装置 1 j を用いることもできる。また、上記実施の形態 5 において、上記第 2 半導体装置 1 g の代わりに本実施の形態で使用した第 2 半導体装置 1 k を用いることもできる。

【0286】

また、本実施の形態および上記実施の形態 5 では、2 つの半導体装置（本実施の形態では第 1 半導体装置 1 j および第 2 半導体装置 1 k、上記実施の形態 5 では第 1 半導体装置 1 f および第 2 半導体装置 1 g）を積み重ねる場合について説明したが、積み重ねる数は

2つ以上（すなわち複数）であればよい。

【0287】

本実施の形態および上記実施の形態5は、封止樹脂部6の上下両面に露出導体を有する樹脂封止型の半導体装置（第1半導体装置1f, 1jや第2半導体装置1g, 1k）を複数積み重ねて接合したものである。このため、熱抵抗やインダクタンスを低減できる。また、第1半導体装置1, 1jや第2半導体装置1g, 1kを個々に実装基板などに実装する場合に比べて、実装面積（実装基板の面積）を低減できる。

【0288】

また、本実施の形態および上記実施の形態5では、積み重ねる半導体装置は、上記第1半導体装置1f, 1jや上記第2半導体装置1g, 1kに限らず、封止樹脂部の上下両面に露出導体を有する樹脂封止型の半導体装置であればよい。これにより、積み重ねられた半導体装置間を接合する接合材（上記接合材7f, 7gに相当するもの）の膜厚を均一化できるという効果を得られる。

【0289】

但し、本実施の形態および上記実施の形態5のように複数の半導体装置を積み重ねる場合には、個々の半導体装置の高さ寸法のばらつきが積算されるため、積み重ねた半導体装置間の接合材（上記接合材7f, 7gに相当するもの）の膜厚を均一化するだけでなく、積み重ねる前の個々の半導体装置の高さ寸法のばらつきを、できるだけ低減しておくことが、より望ましい。

【0290】

このため、本実施の形態および上記実施の形態5で説明したように、上記実施の形態1または上記実施の形態2を適用した半導体装置（ここでは第1半導体装置1f, 1jおよび第2半導体装置1g, 1k）を積み重ねることが、より好ましい。これにより、積み重ねられた半導体装置間を接合する接合材（上記接合材7f, 7gに相当するもの）の膜厚を均一化できるだけでなく、積み重ねる前の個々の半導体装置自身の高さ寸法のばらつきも抑制できるため、複数の半導体装置を積み重ねて形成した半導体装置全体の高さ寸法を、よりの確に均一化することができる。

【0291】

また、本実施の形態および上記実施の形態5では、複数の半導体装置を積み重ねているが、最も上側の半導体装置（ここでは上記第2半導体装置1g, 1k）については、上記実施の形態3（半導体装置1d）のように熱伝導シート71を使用した半導体装置を用いることもできる。

【0292】

（実施の形態7）

上記実施の形態5, 6では、半導体チップ2を封止樹脂部6で封止した後に、封止体（第1半導体装置1f、第2半導体装置1g、第1半導体装置1jおよび第2半導体装置1kに対応）を積み重ねていた。本実施の形態では、封止樹脂部で封止する前に、半導体チップ2を積み重ねる。

【0293】

図79～図88は、本実施の形態の半導体装置1mの製造工程中の要部平面図または要部断面図である。図79～図88のうち、図79、図81、図83および図85は平面図（要部平面図）であり、図80、図82、図84、図86～図88は断面図（要部断面図）である。なお、図79と図80とは同じ工程段階に対応し、図81と図82とは同じ工程段階に対応し、図83と図84とは同じ工程段階に対応し、図85と図86とは同じ工程段階に対応する。なお、図80、図82、図84、図86～図88の断面図は、図79、図81、図83および図85に示されるA9-A9線に沿った断面にほぼ対応する。また、図89～図91は、製造された本実施の形態の半導体装置1mの断面図（側面断面図）である。

【0294】

まず、半導体チップ81, 82とリードフレーム21b, 22b, 22cを準備する。

本実施の形態では、1つの半導体装置1mを製造するのに複数の半導体チップ2、ここでは2つの半導体チップ81, 82を用いる。半導体チップ81, 82は上記半導体チップ2と同様の構成を有しており、その表面2aにソースパッド電極2sおよびゲートパッド電極2gを有し、その裏面2bの全面に裏面ドレイン電極を有している。また、リードフレーム21bは上記実施の形態2のリードフレーム21に相当するものであり、ドレイン端子部25を有している。また、リードフレーム22b, 22cは、それぞれ、上記実施の形態2のリードフレーム22に相当するものであり、ソース端子部23およびゲート端子部24を有している。

【0295】

次に、上記実施の形態2のステップS3aと同様に、図79および図80に示されるように、リードフレーム21bのドレイン端子部25の第1主面35a上に、銀(Ag)ペースト7cを配置(塗布)する。銀ペースト7cは、上記実施の形態2と同様のものである。銀ペースト7cは、リードフレーム21bのドレイン端子部25の第1主面35aのうち、半導体チップ81搭載予定領域に配置または塗布される。

【0296】

次に、上記実施の形態2のステップS4と同様に、リードフレーム21bのドレイン端子部25上に半導体チップ81(半導体チップ2)を配置(搭載)する。これにより、半導体チップ81は銀ペースト7cを介してリードフレーム21bのドレイン端子部25の第1主面35a上に配置(搭載)され、銀ペースト7c接着性(粘着性)により仮固定される。このようにして、図79および図80の構造が得られる。半導体チップ81の裏面2b(裏面ドレイン電極2d)とリードフレーム21bのドレイン端子部25の第1主面(上面)35aとの間には、銀ペースト7cのみが介在している。

【0297】

次に、図81および図82に示されるように、上記実施の形態2のステップS6aと同様に、半導体チップ81の表面2aのゲートパッド電極2gおよびソースパッド電極2s上に、銀ペースト7cを配置(塗布)する。

【0298】

次に、上記実施の形態2のステップS7と同様に、半導体チップ81の表面2a上にリードフレーム22bを配置する。この際、半導体チップ81のソースパッド電極2s上にリードフレーム22bのソース端子部23が配置され、かつ半導体チップ81のゲートパッド電極2g上にリードフレーム22bのゲート端子部24が配置されるように、リードフレーム21bおよび半導体チップ81上にリードフレーム22bを配置する。これにより、半導体チップ81のソースパッド電極2s上にリードフレーム22bのソース端子部23が銀ペースト7cを介して配置され、かつ半導体チップ81のゲートパッド電極2g上にリードフレーム22bのゲート端子部24が銀ペースト7cを介して配置され、銀ペースト7cの接着性(粘着性)により仮固定される。このようにして、図81および図82の構造が得られる。

【0299】

次に、図83および図84に示されるように、リードフレーム22bのソース端子部23の第1主面(上面)33d上に、銀ペースト7cを配置(塗布)する。この際、銀ペースト7cは、リードフレーム22bのソース端子部23の第1主面33dのうち、半導体チップ82搭載予定領域に配置または塗布される。なお、リードフレーム22bのソース端子部23の第1主面33dは、半導体チップ81に対向する側とは反対側の主面である。

【0300】

次に、リードフレーム22bのソース端子部23上に半導体チップ82(半導体チップ2)を配置(搭載)する。これにより、半導体チップ82は銀ペースト7cを介してリードフレーム22bのソース端子部23の第1主面33d上に配置(搭載)され、銀ペースト7c接着性(粘着性)により仮固定される。このようにして、図83および図84の構造が得られる。半導体チップ82の裏面2b(裏面ドレイン電極2d)とリードフレーム

2 2 b のソース端子部 2 3 の第 1 主面（上面）3 3 d との間には、銀ペースト 7 c のみが介在している。

【0301】

図 7 9、図 8 1 および図 8 3 から分かるように、リードフレーム 2 2 b のソース端子部 2 3 は、半導体チップ 8 1 のゲートパッド電極 2 g に平面的に重ならないように配置し、このリードフレーム 2 2 b のソース端子部 2 3 上に半導体チップ 8 2 を配置している。このため、半導体チップ 8 2 は、半導体チップ 8 1 と平面的に見てずれた位置に配置される。このため、半導体チップ 8 1 の裏面ドレイン電極 2 d は、リードフレーム 2 2 b のゲート端子部 2 4 とは接触しない。

【0302】

次に、図 8 5 および図 8 6 に示されるように、半導体チップ 8 1 対して行ったのと同様に、半導体チップ 8 2 の表面 2 a のゲートパッド電極 2 g およびソースパッド電極 2 s 上に、銀ペースト 7 c を配置（塗布）する。

【0303】

次に、半導体チップ 8 2 の表面 2 a 上にリードフレーム 2 2 c を配置する。この際、半導体チップ 8 2 のソースパッド電極 2 s 上にリードフレーム 2 2 c のソース端子部 2 3 が配置され、かつ半導体チップ 8 2 のゲートパッド電極 2 g 上にリードフレーム 2 2 c のゲート端子部 2 4 が配置されるように、リードフレーム 2 2 c を配置する。これにより、半導体チップ 8 2 のソースパッド電極 2 s 上にリードフレーム 2 2 c のソース端子部 2 3 が銀ペースト 7 c を介して配置され、かつ半導体チップ 8 2 のゲートパッド電極 2 g 上にリードフレーム 2 2 c のゲート端子部 2 4 が銀ペースト 7 c を介して配置され、銀ペースト 7 c の接着性（粘着性）により仮固定される。

【0304】

このようにして図 8 5 および図 8 6 の構造（仮組立体 4 0 g）が得られる。仮組立体 4 0 g は、リードフレーム 2 1 b、2 2 b、2 2 c およびそれらの間に銀ペースト 7 c を介して挟まれた半導体チップ 8 1、8 2 からなるが、銀ペースト 7 c は、この段階ではまだ硬化されていない。

【0305】

次に、上記実施の形態 2 のステップ S 8 a と同様に、銀ペースト 7 c の硬化を行う。すなわち、熱処理（加熱）により銀ペースト 7 c を硬化する。上記実施の形態 2 と同様に、本実施の形態においても、銀ペースト 7 c の硬化工程において、仮組立体 4 0 g に圧力（荷重）をかけながら、銀ペースト 7 c の硬化処理（硬化のための熱処理）を行う。図 8 6 には、圧力（荷重）が矢印 6 7 b で模式的に示されており、矢印 6 7 b の向きが圧力（荷重）の印加方向である。すなわち、半導体チップ 8 1 とリードフレーム 2 2 b のソース端子部 2 3 と半導体チップ 8 2 とを間に介在したリードフレーム 2 1 b のドレイン端子部 2 5 とリードフレーム 2 2 c のソース端子部 2 3 およびゲート端子部 2 4 とに圧力（荷重）をかけながら、銀ペースト 7 c の硬化処理（硬化のための熱処理）を行うのである。

【0306】

図 8 7 は、本実施の形態における銀ペースト 7 c の硬化工程の一例を示す説明図（断面図）であり、上記実施の形態 2 の図 3 3 に対応するものである。

【0307】

図 8 7 に示されるように、仮組立体 4 0 g を押え用治具 6 0 のベース部 6 1 上に配置してから、押え用治具 6 0 の蓋部 6 2 をベース部 6 1 に取り付けることで、押え用治具 6 0 の蓋部 6 2 とベース部 6 1 とによって仮組立体 4 0 g を上下から押えることができる。これにより、リードフレーム 2 2 c のソース端子部 2 3 と、リードフレーム 2 1 b のドレイン端子部 2 5 との間（半導体チップ 8 1、8 2 および銀ペースト 7 c が配置された領域）に圧力（荷重）が印加される。そして、押え用治具 6 0 にセットされた仮組立体 4 0 g を加熱（熱処理）することで、仮組立体 4 0 g における銀ペースト 7 c を硬化する。すなわち、半導体チップとリードフレーム 2 2 b のソース端子部 2 3 と半導体チップ 8 2 とを間に挟んだリードフレーム 2 1 b のドレイン端子部 2 5 とリードフレーム 2 2 c のソース端

10

20

30

40

50

子部 2 3 およびゲート端子部 2 4 とを押え用治具 6 0 で押えながら（圧力をかけながら）、銀ペースト 7 c を硬化させるのである。これにより、銀ペースト 7 c は、硬化した銀ペーストからなる接合材 7 h となる。

【0308】

このようにして、銀ペースト 7 c の硬化工程を行うことができる。これにより、図 8 8 に示されるように、半導体チップ 8 1 の裏面ドレイン電極 2 d とリードフレーム 2 1 b のドレイン端子部 2 5 とが接合材 7 h（銀ペースト 7 c が硬化したもの）を介して接合されて電氣的に接続される。また、半導体チップ 8 1 のソースパッド電極 2 s とリードフレーム 2 2 b のソース端子部 2 3 とが接合材 7 h を介して接合されて電氣的に接続される。また、半導体チップ 8 1 のゲートパッド電極 2 g とリードフレーム 2 2 b のゲート端子部 2 4 とが接合材 7 h を介して接合されて電氣的に接続される。また、半導体チップ 8 2 の裏面ドレイン電極 2 d とリードフレーム 2 2 b のソース端子部 2 3 とが接合材 7 h を介して接合されて電氣的に接続される。また、半導体チップ 8 2 のソースパッド電極 2 s とリードフレーム 2 2 c のソース端子部 2 3 とが接合材 7 h を介して接合されて電氣的に接続される。また、半導体チップ 8 2 のゲートパッド電極 2 g とリードフレーム 2 2 c のゲート端子部 2 4 とが接合材 7 h を介して接合されて電氣的に接続される。これにより、リードフレーム 2 1 b, 2 2 b, 2 2 c およびそれらの間に接合材 7 h で接合された半導体チップ 7 1, 7 2 からなる組立体（ワーク）4 0 h が得られる。組立体 4 0 h は、仮組立体 4 0 g の銀ペースト 7 c を硬化したものである。

【0309】

その後、上記実施の形態 2 と同様に、ステップ S 9 で封止樹脂部 6 を形成し、ステップ S 1 0 でめっき処理を行い、ステップ S 1 1 でリードフレーム 2 1 b, 2 2 b, 2 2 c の切断を行う。ここで、上記実施の形態 2 と異なるのは、リードフレーム 2 1 b, 2 2 b, 2 2 c のドレイン端子部 2 5、ゲート端子部 2 4 およびソース端子部 2 3 を平坦に形成しておき、封止樹脂部 6 の形成後、リードフレーム 2 1 b, 2 2 b, 2 2 c を切断してから、封止樹脂部 6 の側面から突出するソース端子部 2 3 およびゲート端子部 2 4 を折り曲げ加工することである。

【0310】

他の形態として、リードフレーム 2 2 b, 2 2 c のゲート端子部 2 4 およびソース端子部 2 3 を予め折り曲げ加工しておき、折り曲げ部が封止樹脂部 6 内に封止されるように封止樹脂部 6 を形成することもできる（上記実施の形態 2 などはこの場合に相当する）。また、上記実施の形態 1 ～ 4 において、リードフレームの端子部を平坦に形成しておき、封止樹脂部 6 の形成後に端子を折り曲げ加工することもできる。

【0311】

このようにして、図 8 9 ～ 図 9 1 に示されるように、本実施の形態の半導体装置 1 m が製造される。ここで、図 8 9 は、図 8 6 や図 8 8 と同じ位置の断面（すなわち図 8 5 の A 9 - A 9 線に対応する位置の断面）が示され、図 9 0 は、図 8 5 の B 9 - B 9 線に対応する位置の断面）が示され、図 9 1 は、図 8 5 の C 9 - C 9 線に対応する位置の断面が示されている。

【0312】

リードフレーム 2 1 b のドレイン端子部 2 5 が半導体装置 1 m のドレイン端子 5 となる。リードフレーム 2 2 b のソース端子部 2 3 が半導体装置 1 m の第 1 ソース端子 3 d となる。リードフレーム 2 2 b のゲート端子部 2 4 が半導体装置 1 m の第 1 ゲート端子 4 d となる。リードフレーム 2 2 c のソース端子部 2 3 が半導体装置 1 m の第 2 ソース端子 3 e となる。リードフレーム 2 2 c のゲート端子部 2 4 が半導体装置 1 m の第 2 ゲート端子 4 e となる。

【0313】

半導体装置 1 m の裏面、すなわち封止樹脂部 6 の裏面 6 b では、ドレイン端子 5 の下面 1 5 b が露出されている。このドレイン端子 5 の下面 1 5 b は、半導体チップ 8 1 を搭載している側とは反対側の主面である。また、半導体装置 1 m の上面、すなわち封止樹脂部

6の上面6bでは、第2ソース端子3eの上面13bおよび第2ゲート端子4eの上面14bが露出されている。この第2ソース端子3eの上面13eおよび第2ゲート端子4eの上面14eは、半導体チップ82のソースパッド電極2sおよびゲートパッド電極2gに接続している側とは反対側の主面である。

【0314】

このように、本実施の形態の半導体装置1mは、半導体装置1の上面（封止樹脂部6の上面6a）側と、半導体装置1の下面（封止樹脂部6の裏面6b）側の両面で端子が露出しており、上下両面に露出導体を有する樹脂封止型半導体パッケージ（半導体装置）である。このため、半導体装置1mの放熱特性を向上し、半導体装置1mの性能を向上させることができる。

10

【0315】

また、第1ソース端子3d、第2ソース端子3e、第1ゲート端子4dおよび第2ゲート端子4eは、封止樹脂部6から突出する部分で折り曲げ加工されている。折り曲げによって形成された第1ソース端子3dの下面13cと、第2ソース端子3eの下面13cと、第1ゲート端子4dの下面14cと、第2ゲート端子4eの下面14cとは、封止樹脂部6の裏面6bで露出されたドレイン端子5の下面15bと実質的に同一平面上に形成されている。これら同一平面上にある、第1ソース端子3dの下面13c、第1ゲート端子4dの下面14c、第2ソース端子3eの下面13c、第2ゲート端子4eの下面14cおよびドレイン端子5の下面15bが、半導体装置1mの外部接続用の端子となる。このため、半導体装置1mは面実装型の半導体装置（半導体パッケージ）である。

20

【0316】

また、半導体装置1mにおいては、第1ソース端子3d（リードフレーム22bのソース端子部23）は、下側の半導体チップ81のソースパッド電極2sと、上側の半導体チップ82の裏面ドレイン電極2dとの両方に接合材7hを介して接合されて電氣的に接続されている。このため、下側の半導体チップ81のソースパッド電極2sと、上側の半導体チップ82の裏面ドレイン電極2dとが電氣的に接続された状態となっている。このため、第1ソース端子3は、下側の半導体チップ81のソース端子と、上側の半導体チップ82のドレイン端子を兼ねることになる。従って、下側の半導体チップ81に形成されたMISFETと、上側の半導体チップ82に形成されたMISFETとを直列に接続することができる。

30

【0317】

本実施の形態では、半導体チップ81、82の電極と各端子とを接合するのに、上記スペーサ粒子66が配合されている銀ペースト7cを用い、かつ圧力（荷重）を加えながら熱処理を行って銀ペースト7cを硬化している。このため、銀ペースト7cが硬化して形成された接合材7hの膜厚は、銀ペースト7c中の上記スペーサ粒子66の粒径（直径）とほぼ等しくなる。その理由は、上記実施の形態2で接合材7dについて説明した理由と同様である。このため、銀ペースト7c中に配合しておく上記スペーサ粒子66の粒径を、接合材7hの所望の厚みに合わせておくことで、接合材7hの膜厚を所定の値に制御することができる。また、接合材7hの膜厚のばらつき（変動）を抑制できる。これにより、モールド工程直前の組立体40hの高さ寸法のばらつき（変動）を抑制することができる。従って、モールド工程で半導体チップ81、82にクラックなどが発生するのを防止でき、半導体装置1mの製造歩留まりを向上させることができる。また、製造された半導体装置1mの高さを均一にすることができる。また、製造された半導体装置1mの高さを均一にできるので、複数の半導体装置1mに放熱用部材（例えば上記放熱フィン55）を搭載した際に、各半導体装置1mと放熱用部材との接続状態が均一になり、各半導体装置1mの放熱状態を均一にすることができる。従って、半導体装置の放熱特性を均一にでき、性能を向上させることができる。

40

【0318】

また、本実施の形態では、2つの半導体チップ81、82を積み重ねる場合について説明したが、積み重ねる半導体チップの数は2つ以上（すなわち複数）であればよい。

50

【0319】

また、本実施の形態では、上記実施の形態2の手法を適用し、銀ペースト7cを介して、リードフレーム21bと半導体チップ81とリードフレーム22bと半導体チップ82とリードフレーム22cとを積み重ねた。他の形態として、上記実施の形態2の手法の代わりに上記実施の形態1の手法を適用し、接合材（上記接合材7a, 7bに相当するもの）とフィルム部材（上記フィルム部材8a, 8bに相当するもの）とを介して、リードフレーム21bと半導体チップ81とリードフレーム22bと半導体チップ82とリードフレーム22cとを積み重ねることもできる。この場合にも、上記実施の形態1と同様、硬化した接合材7の膜厚をフィルム部材で制御でき、ほぼ同様の効果を得ることができる。

【0320】

本実施の形態の半導体装置1mは、内包する半導体チップの数が複数であり、封止樹脂部6の内部で複数の半導体チップの電極同士を接続している。このため、内包する半導体チップの数が1つである樹脂封止型の半導体装置を複数、個別に使用するのに比べて、熱抵抗やインダクタンスを低減できる。また、内包する半導体チップの数が1つである樹脂封止型の半導体装置を複数、個別に実装基板などに実装する場合に比べて、実装面積（実装基板の面積）を低減できる。

【0321】

また、本実施の形態に、上記実施の形態3を組み合わせることもできる。この場合、本実施の形態に従って上記組立体40hを得た後、その組立体40hに対して、上記実施の形態3のように熱伝導シート71をリードフレーム22cのソース端子部23およびゲート端子部24上に貼り付けてから、モールド（封止樹脂部6形成）工程、めっき処理工程、リードフレーム21b, 22b, 22c切断工程および端子（封止樹脂部6の側面から突出する端子）の折り曲げ加工工程を行えばよい。これにより、本実施の形態で得られる効果に加えて、更に上記実施の形態3の効果も得ることができる。

【0322】

以上、本発明者によってなされた発明をその実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【産業上の利用可能性】

【0323】

本発明は、樹脂封止型半導体パッケージ形態の半導体装置の製造技術に適用して好適なものである。

【図面の簡単な説明】

【0324】

【図1】本発明の実施の形態1の半導体装置の上面図である。

【図2】図1の半導体装置の下面図である。

【図3】図1の半導体装置の断面図である。

【図4】図1の半導体装置の他の断面図である。

【図5】図1の半導体装置に用いられる半導体チップのチップレイアウトの一例を示す平面図である。

【図6】本発明の実施の形態1の半導体装置の製造工程を示す工程フロー図である。

【図7】半導体チップの製造工程中の要部断面図である。

【図8】図7に続く半導体チップの製造工程中の要部断面図である。

【図9】リードフレームを示す平面図である。

【図10】本発明の実施の形態1の半導体装置の製造工程中の平面図である。

【図11】図10と同じ半導体装置の製造工程中の断面図である。

【図12】図10に続く半導体装置の製造工程中の平面図である。

【図13】図12と同じ半導体装置の製造工程中の断面図である。

【図14】フィルム部材の準備工程の説明図である。

【図15】図12に続く半導体装置の製造工程中の平面図である。

10

20

30

40

50

- 【図 1 6】図 1 5 と同じ半導体装置の製造工程中の断面図である。
- 【図 1 7】図 1 5 に続く半導体装置の製造工程中の平面図である。
- 【図 1 8】図 1 7 と同じ半導体装置の製造工程中の断面図である。
- 【図 1 9】図 1 7 に続く半導体装置の製造工程中の平面図である。
- 【図 2 0】図 1 9 と同じ半導体装置の製造工程中の断面図である。
- 【図 2 1】図 1 9 と同じ半導体装置の製造工程中の他の断面図である。
- 【図 2 2】図 2 0 に続く半導体装置の製造工程中の断面図である。
- 【図 2 3】図 2 2 と同じ半導体装置の製造工程中の他の断面図である。
- 【図 2 4】図 2 2 に続く半導体装置の製造工程中の断面図である。
- 【図 2 5】図 2 4 に続く半導体装置の製造工程中の断面図である。 10
- 【図 2 6】図 2 5 に続く半導体装置の製造工程中の断面図である。
- 【図 2 7】図 2 6 と同じ半導体装置の製造工程中の他の断面図である。
- 【図 2 8】複数の半導体装置を実装基板上に実装した状態を示す断面図である。
- 【図 2 9】本発明の実施の形態 2 の半導体装置の製造工程を示す工程フロー図である。
- 【図 3 0】本発明の実施の形態 2 の半導体装置の製造工程中の断面図である。
- 【図 3 1】図 3 0 と同じ半導体装置の製造工程中の他の断面図である。
- 【図 3 2】銀ペーストの硬化工程の説明図である。
- 【図 3 3】銀ペーストの硬化工程の説明図である。
- 【図 3 4】図 3 0 に続く半導体装置の製造工程中の断面図である。
- 【図 3 5】図 3 4 と同じ半導体装置の製造工程中の他の断面図である。 20
- 【図 3 6】本発明の実施の形態 2 の半導体装置の断面図である。
- 【図 3 7】本発明の実施の形態 2 の半導体装置の他の断面図である。
- 【図 3 8】銀ペーストの説明図である。
- 【図 3 9】本発明の実施の形態 3 の半導体装置の製造工程を示す工程フロー図である。
- 【図 4 0】本発明の実施の形態 3 の半導体装置の製造工程中の平面図である。
- 【図 4 1】図 4 0 と同じ半導体装置の製造工程中の上面透視図である。
- 【図 4 2】図 4 0 と同じ半導体装置の製造工程中の断面図である。
- 【図 4 3】図 4 0 と同じ半導体装置の製造工程中の他の断面図である。
- 【図 4 4】図 4 2 に続く半導体装置の製造工程中の断面図である。
- 【図 4 5】図 4 4 に続く半導体装置の製造工程中の断面図である。 30
- 【図 4 6】本発明の実施の形態 3 の半導体装置の上面図である。
- 【図 4 7】本発明の実施の形態 3 の半導体装置の断面図である。
- 【図 4 8】本発明の実施の形態 3 の半導体装置の他の断面図である。
- 【図 4 9】本発明の実施の形態 4 の半導体装置の上面図である。
- 【図 5 0】図 4 9 の半導体装置の下面図である。
- 【図 5 1】図 4 9 の半導体装置の断面図である。
- 【図 5 2】図 4 9 の半導体装置の他の断面図である。
- 【図 5 3】本発明の実施の形態 4 の半導体装置の製造工程中の平面図である。
- 【図 5 4】図 5 3 と同じ半導体装置の製造工程中の断面図である。
- 【図 5 5】図 5 3 に続く半導体装置の製造工程中の平面図である。 40
- 【図 5 6】図 5 5 と同じ半導体装置の製造工程中の断面図である。
- 【図 5 7】図 5 5 に続く半導体装置の製造工程中の平面図である。
- 【図 5 8】図 5 7 と同じ半導体装置の製造工程中の断面図である。
- 【図 5 9】図 5 8 に続く半導体装置の製造工程中の断面図である。
- 【図 6 0】図 5 9 に続く半導体装置の製造工程中の断面図である。
- 【図 6 1】本発明の実施の形態 4 の半導体装置の他の製造工程中の断面図である。
- 【図 6 2】本発明の実施の形態 4 の半導体装置の他の製造工程中の断面図である。
- 【図 6 3】図 6 2 に続く半導体装置の製造工程中の断面図である。
- 【図 6 4】本発明の実施の形態 5 の半導体装置の製造工程を示す工程フロー図である。
- 【図 6 5】本発明の実施の形態 5 の半導体装置を製造するのに使用する第 1 半導体装置の 50

上面図である。

【図 6 6】図 6 5 の第 1 半導体装置の下面図である。

【図 6 7】図 6 5 の第 1 半導体装置の断面図である。

【図 6 8】図 6 5 の第 1 半導体装置の他の断面図である。

【図 6 9】本発明の実施の形態 5 の半導体装置を製造するのに使用する第 2 半導体装置の上面図である。

【図 7 0】図 6 9 の第 2 半導体装置の下面図である。

【図 7 1】図 6 9 の第 2 半導体装置の断面図である。

【図 7 2】図 6 9 の第 2 半導体装置の他の断面図である。

【図 7 3】本発明の実施の形態 5 の半導体装置の製造工程中の平面図である。

10

【図 7 4】図 7 3 と同じ半導体装置の製造工程中の断面図である。

【図 7 5】本発明の実施の形態 5 の半導体装置の製造工程中の断面図である。

【図 7 6】本発明の実施の形態 5 の半導体装置の製造工程中の他の断面図である。

【図 7 7】本発明の実施の形態 6 の半導体装置の製造工程を示す工程フロー図である。

【図 7 8】本発明の実施の形態 6 の半導体装置の製造工程中の断面図である。

【図 7 9】本発明の実施の形態 7 の半導体装置の製造工程中の平面図である。

【図 8 0】図 7 9 と同じ半導体装置の製造工程中の断面図である。

【図 8 1】図 7 9 に続く半導体装置の製造工程中の平面図である。

【図 8 2】図 8 1 と同じ半導体装置の製造工程中の断面図である。

【図 8 3】図 8 1 に続く半導体装置の製造工程中の平面図である。

20

【図 8 4】図 8 3 と同じ半導体装置の製造工程中の断面図である。

【図 8 5】図 8 3 に続く半導体装置の製造工程中の平面図である。

【図 8 6】図 8 5 と同じ半導体装置の製造工程中の断面図である。

【図 8 7】銀ペーストの硬化工程の説明図である。

【図 8 8】図 8 5 に続く半導体装置の製造工程中の断面図である。

【図 8 9】本発明の実施の形態 7 の半導体装置の断面図である。

【図 9 0】本発明の実施の形態 7 の半導体装置の他の断面図である。

【図 9 1】本発明の実施の形態 7 の半導体装置の他の断面図である。

【符号の説明】

【0 3 2 5】

30

1, 1 c, 1 d, 1 e, 1 m 半導体装置

1 a 上面

1 b 裏面

1 f, 1 j 第 1 半導体装置

1 g, 1 k 第 2 半導体装置

1 c 半導体装置

1 d 半導体装置

1 e 半導体装置

2, 8 1, 8 2 半導体チップ

2 a 表面

40

2 b 裏面

2 d 裏面ドレイン電極

2 g ゲートパッド電極

2 s ソースパッド電極

3 ソース端子

3 a 第 1 の部分

3 b 第 2 の部分

3 c 段差部

3 d 第 1 ソース端子

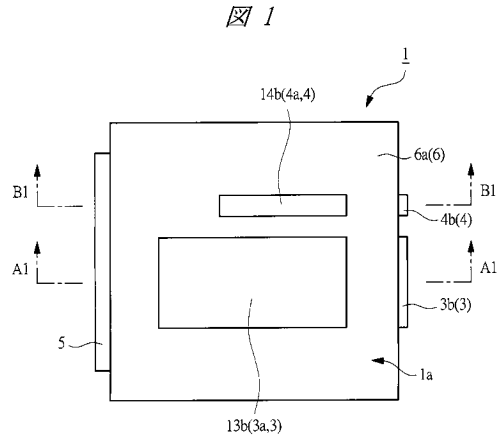
3 e 第 2 ソース端子

50

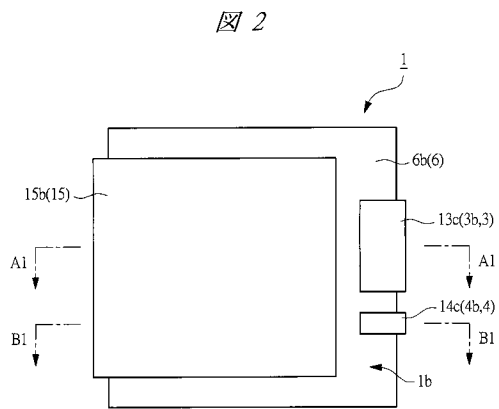
4	ゲート端子	
4 a	第 1 の部分	
4 b	第 2 の部分	
4 c	段差部	
4 d	第 1 ゲート端子	
4 e	第 2 ゲート端子	
5	ドレイン端子	
5 a	第 1 の部分	
5 b	第 2 の部分	
5 c	段差部	10
6	封止樹脂部	
6 a	上面	
6 b	裏面	
7, 7 a, 7 b, 7 d, 7 e, 7 f, 7 g, 7 h	接合材	
7 c	銀ペースト	
8	フィルム	
8 a, 8 b, 8 c	フィルム部材	
1 3 a, 1 3 c, 1 3 f, 1 4 a, 1 4 c, 1 5 a, 1 5 g	下面	
1 3 b, 1 4 b, 1 5 a	上面	
1 3 d, 1 4 d, 1 5 c	側面	20
2 1, 2 1 b, 2 2, 2 2 b, 2 2 c	リードフレーム	
2 1 a, 2 2 a	フレーム枠	
2 3	ソース端子部	
2 3 a, 2 4 a, 2 5 a	第 1 の部分	
2 3 b, 2 4 b, 2 5 b	第 2 の部分	
2 3 c, 2 4 c, 2 5 c	段差部	
2 4	ゲート端子部	
2 5	ドレイン端子部	
3 3 a, 3 3 f, 3 4 a, 3 5 a, 3 5 e, 3 5 g	第 1 主面	
3 3 b, 3 4 b, 3 5 b, 3 5 f,	第 2 主面	30
3 3 c, 3 4 c	下面	
3 7	基材層	
4 0, 4 0 a, 4 0 c, 4 0 e, 4 0 f, 4 0 h	組立体	
4 0 b, 4 0 g	仮組立体	
4 1, 4 2	金型	
4 1 a	下面	
4 2 a	上面	
4 3	キャビティ	
4 7	切断線	
5 1	実装基板	40
5 2	端子	
5 3	接合材	
5 4	熱伝導シート	
5 5	放熱フィン	
6 0	押え用治具	
6 1	ベース部	
6 1 a	高さ固定ピン	
6 1 b	穴部	
6 2	蓋部	
6 2 a	突起部	50

6 5	銀ペースト	
6 6	スパーサ粒子	
6 7, 6 7 a, 6 7 b	矢印 (圧力または荷重)	
7 1	熱伝導シート	
7 1 a	上面	
7 1 b	下面	
1 0 1	半導体基板	
1 0 1 a	半導体基板	
1 0 1 b	エピタキシャル層	
1 0 2	絶縁膜	10
1 0 3	p型ウエル	
1 0 4	ゲート用トレンチ	
1 0 5	ゲート絶縁膜	
1 0 6	ゲート部	
1 0 6 a	ゲート配線部	
1 0 7	チャネル領域	
1 0 8	ソース領域	
1 1 2	絶縁膜	
1 1 3	コンタクトホール	
1 1 4	スルーホール	20
1 1 5	孔	
1 1 6	アルミニウム膜	
1 1 6 a	ゲート電極	
1 1 6 b	ソース配線	
1 1 7	絶縁膜	
1 1 8	ドレイン電極	
D ₁ , D ₂ , D ₃	距離	
h ₀ , h ₁ , h ₃ , h ₄	高さ寸法	
T ₁ , T ₂ , T ₃ ,	厚み	
T ₄	突出量	30

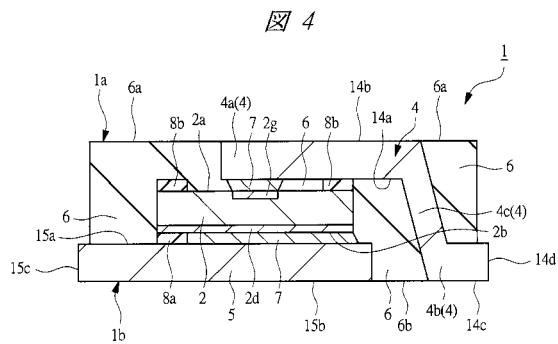
【図 1】



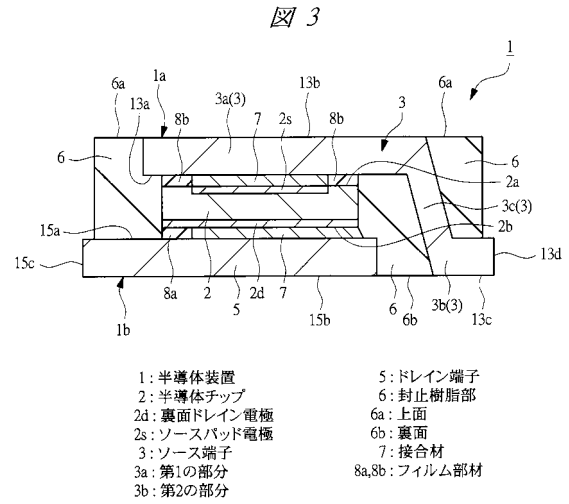
【図 2】



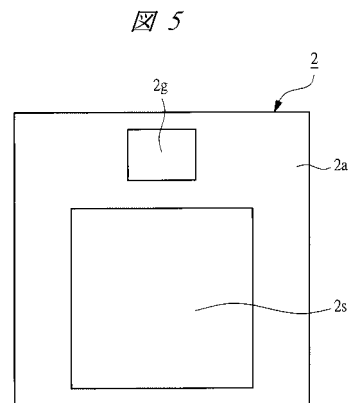
【図 4】



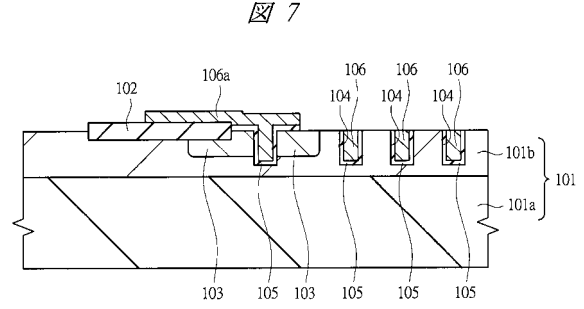
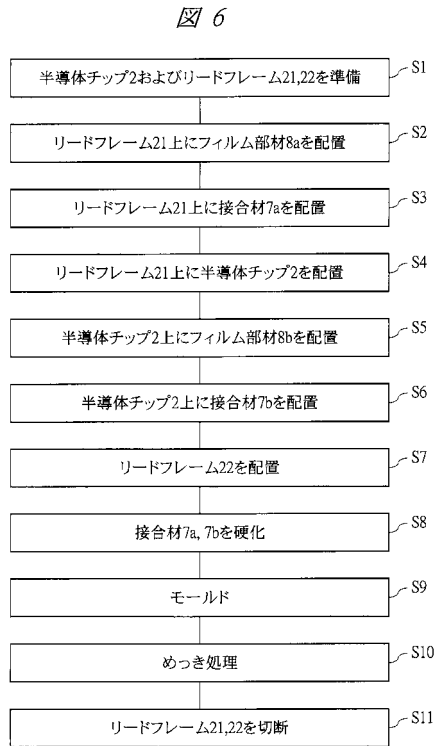
【図 3】



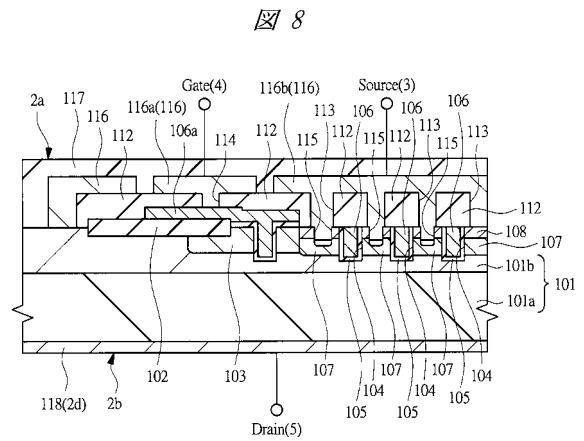
【図 5】



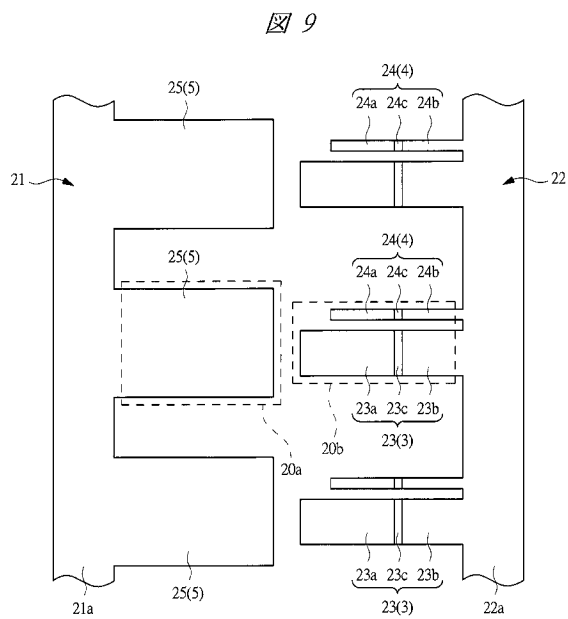
【图 7】



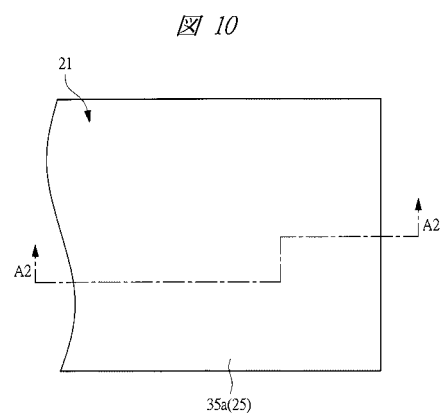
【図 8】



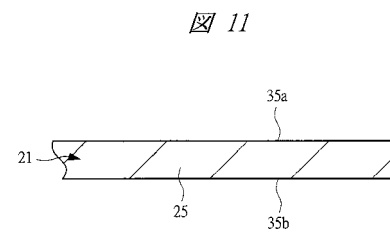
【図 9】



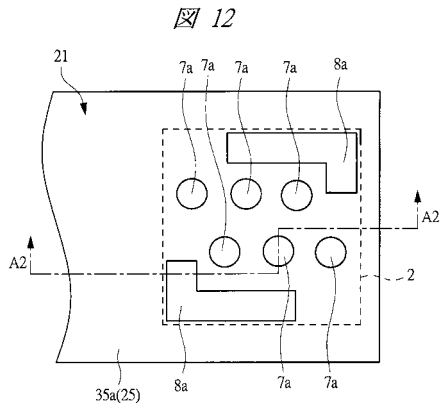
【图 10】



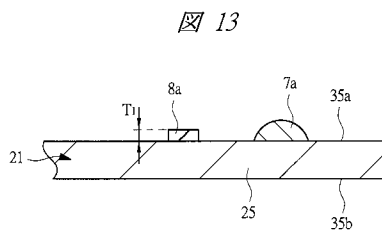
【图 1 1】



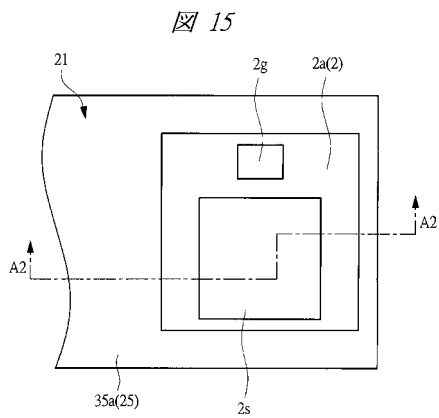
【図 1 2】



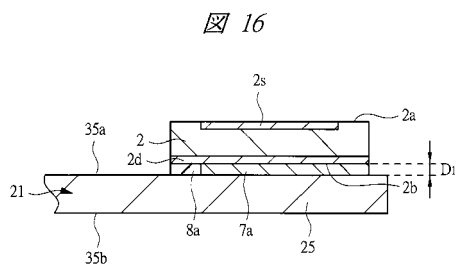
【図 1 3】



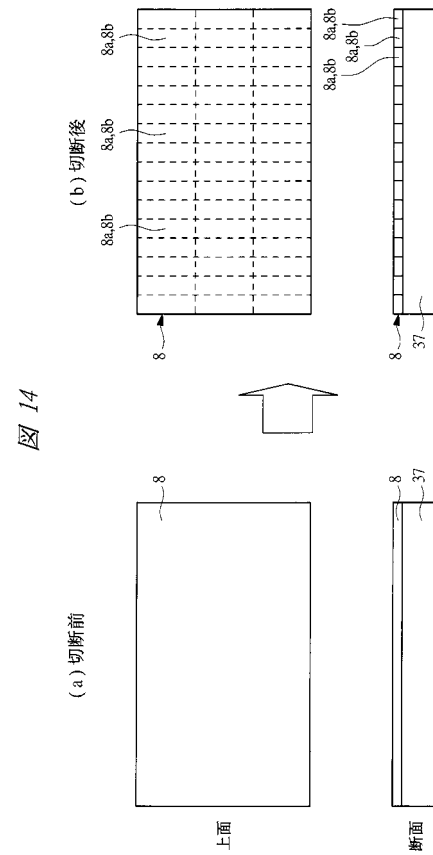
【図 1 5】



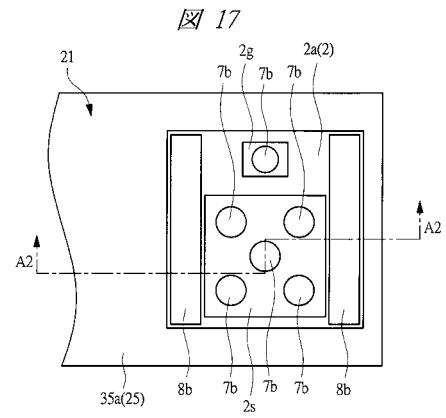
【図 1 6】



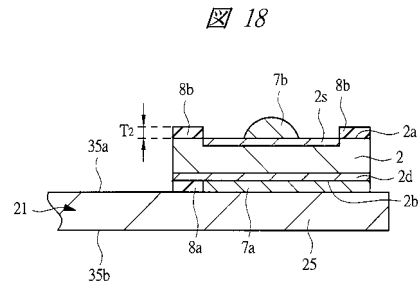
【図 1 4】



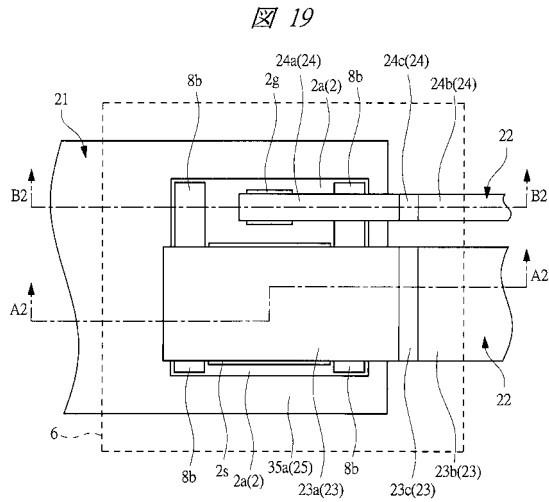
【図 1 7】



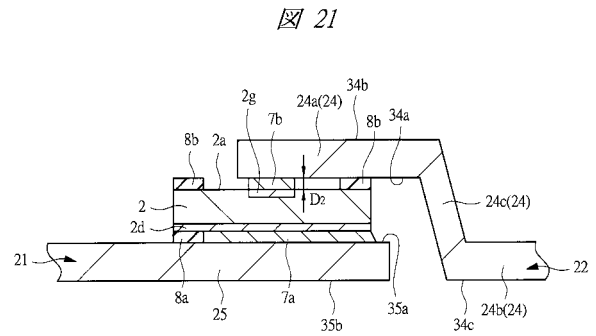
【図 1 8】



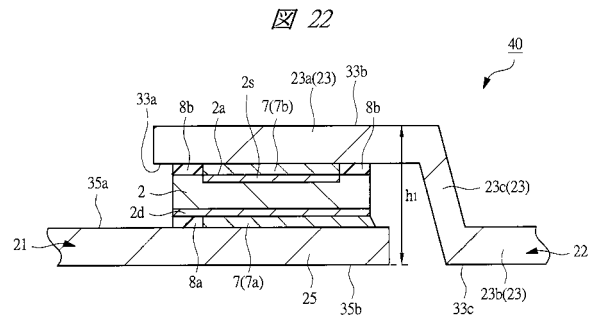
【図 19】



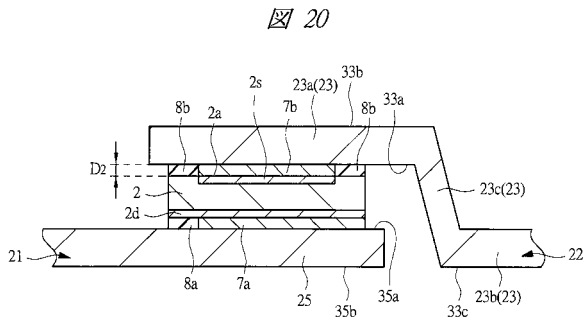
【図 21】



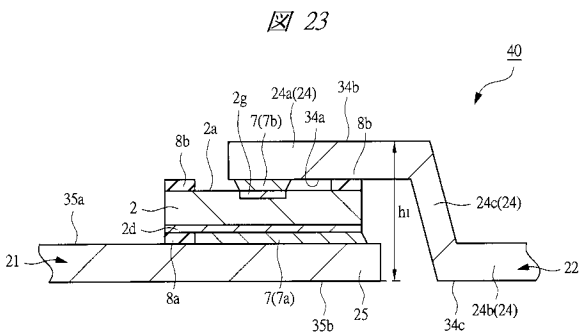
【図 22】



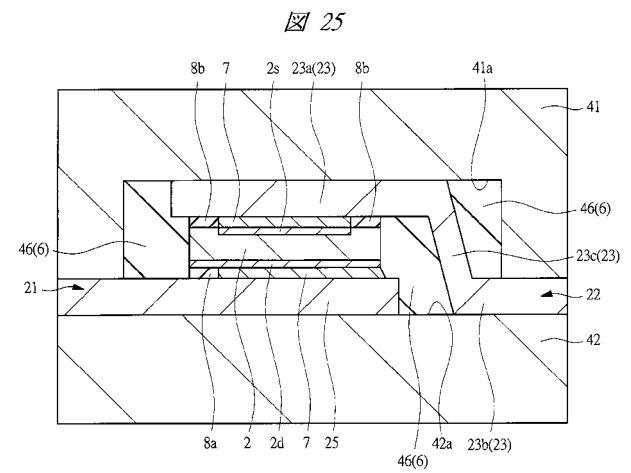
【図 20】



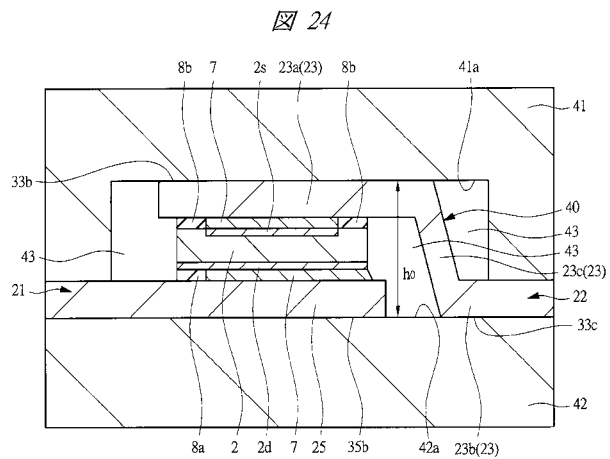
【図 23】



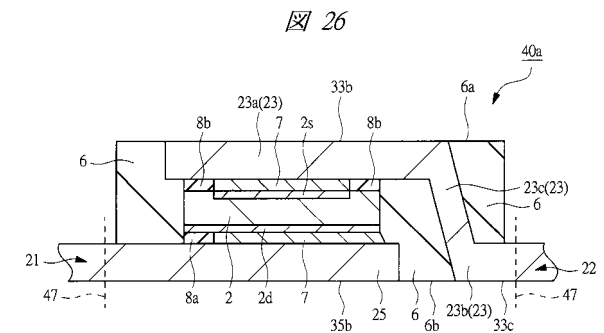
【図 25】



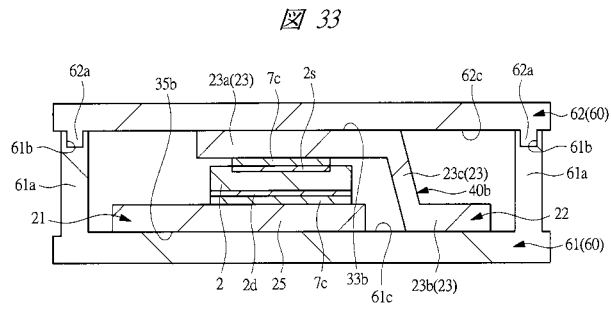
【図 24】



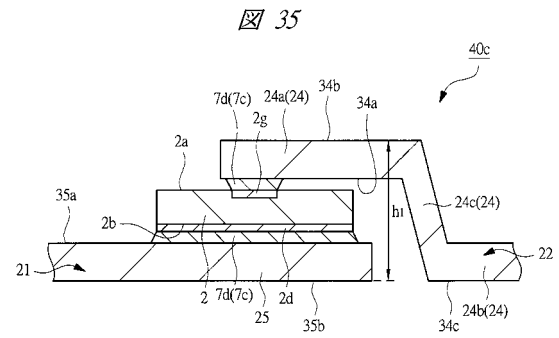
【図 26】



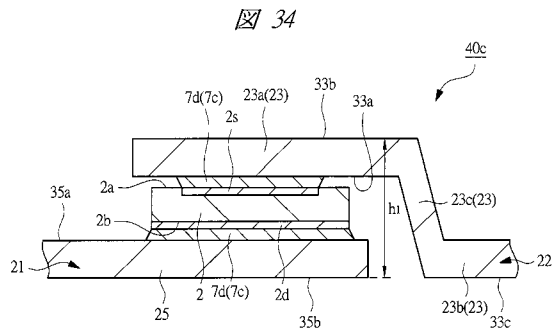
【図 3 3】



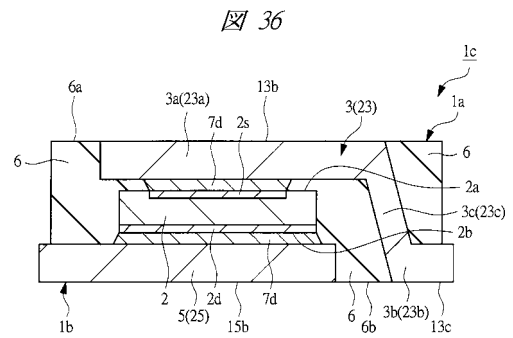
【図 3 5】



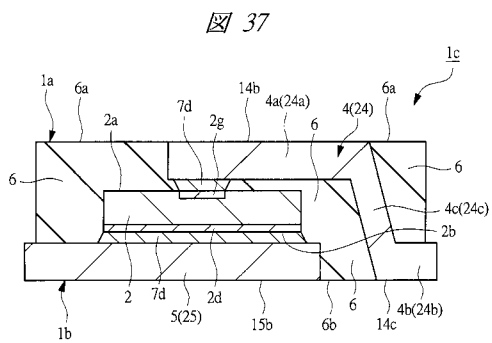
【図 3 4】



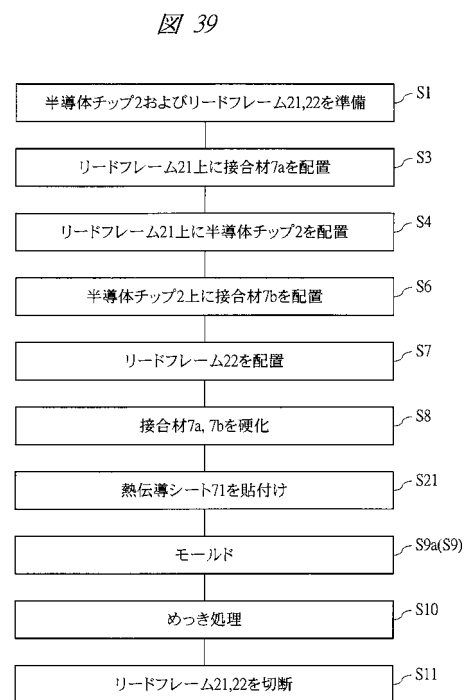
【図 3 6】



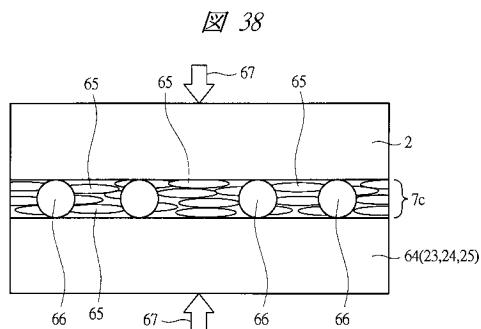
【図 3 7】



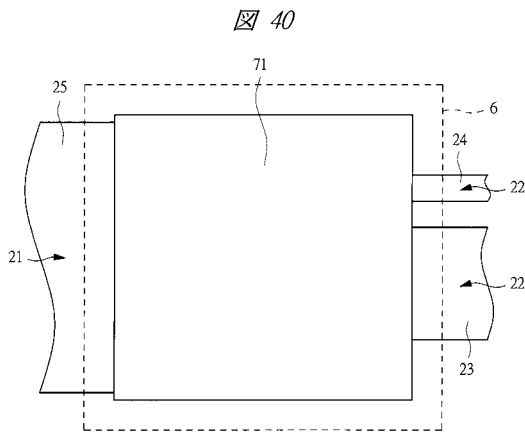
【図 3 9】



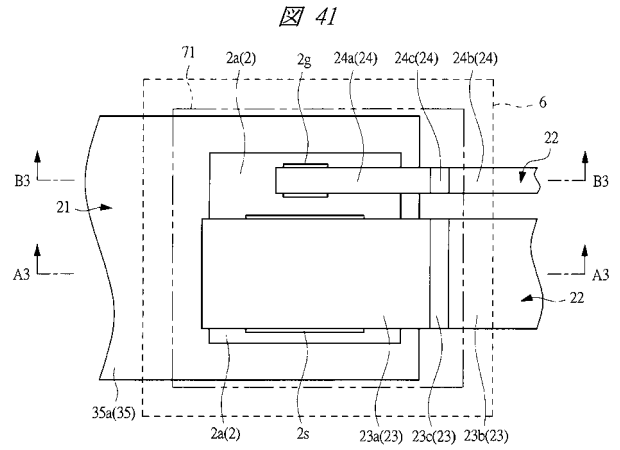
【図 3 8】



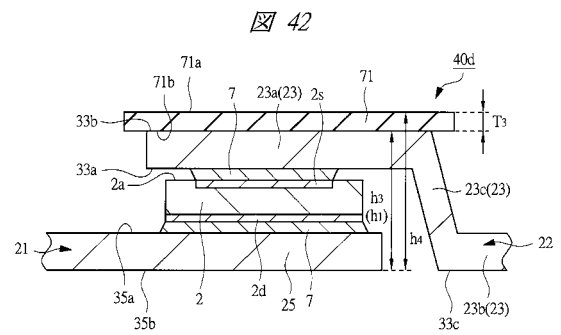
【図 40】



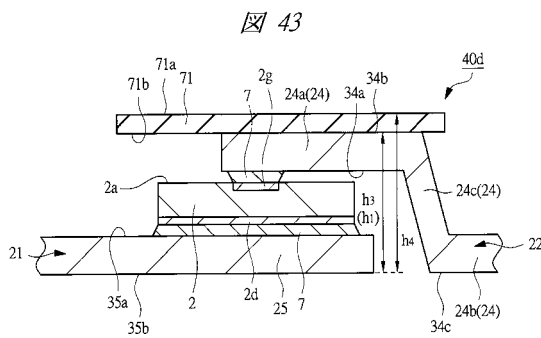
【図 41】



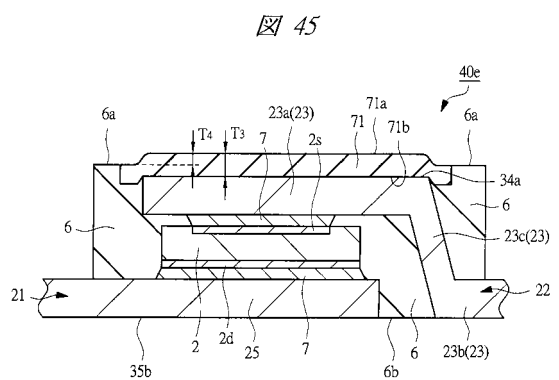
【図 42】



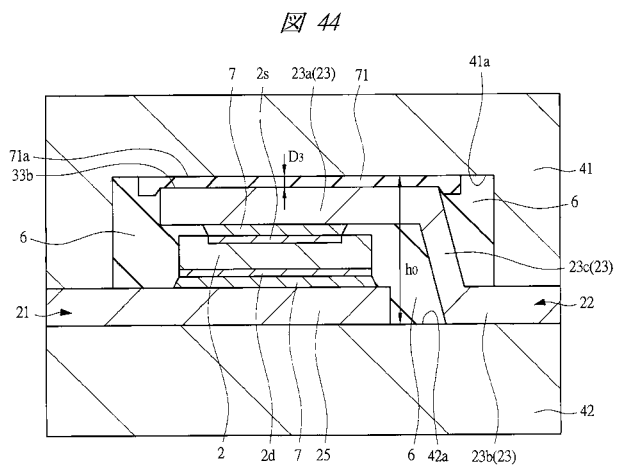
【図 43】



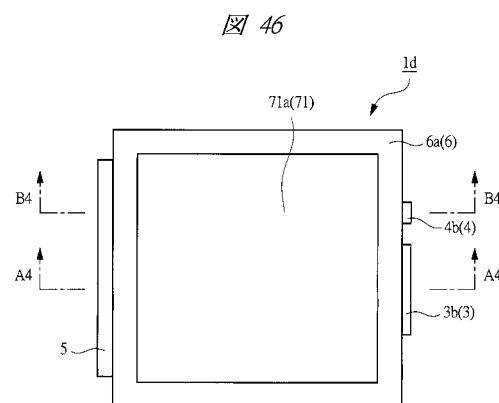
【図 45】



【図 44】

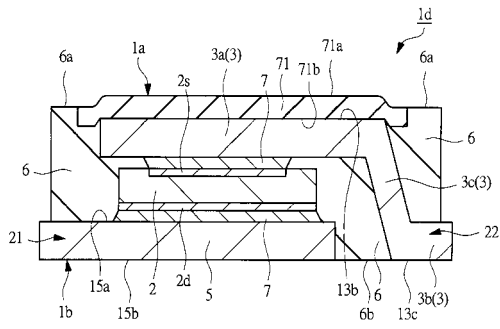


【図 46】



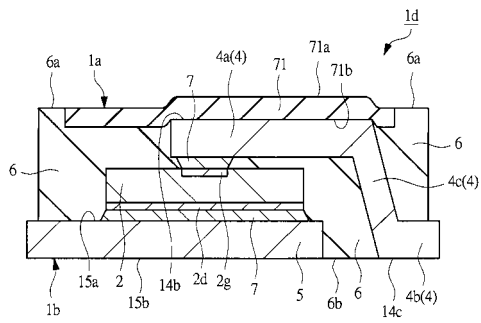
【図 47】

図 47



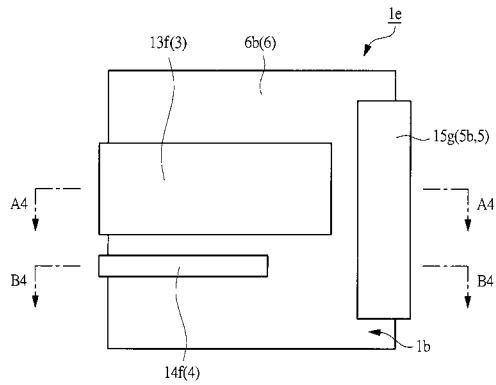
【図 48】

図 48



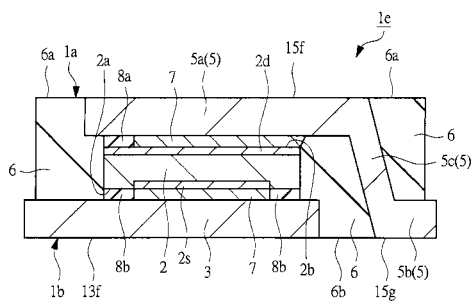
【図 50】

図 50



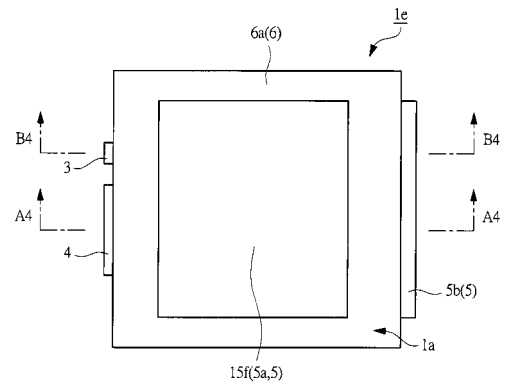
【図 51】

図 51



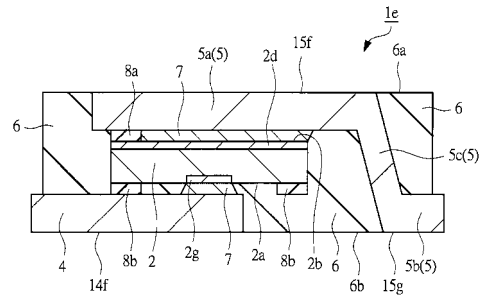
【図 49】

図 49

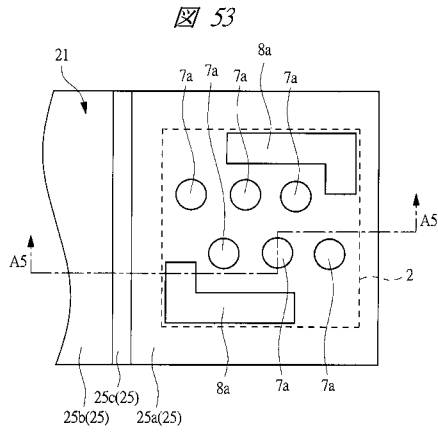


【図 52】

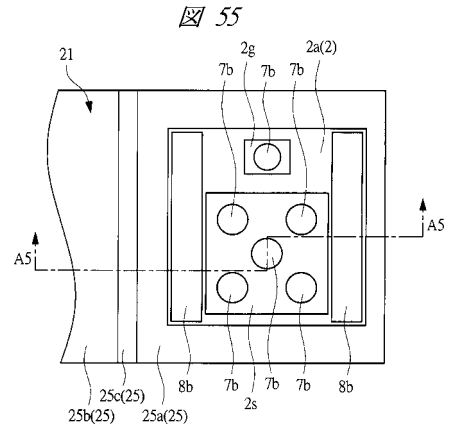
図 52



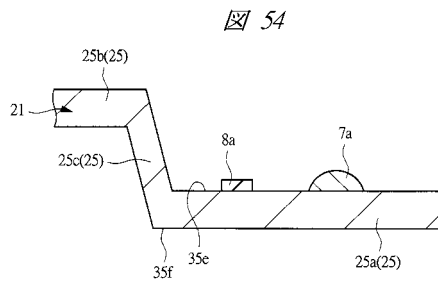
【図 5 3】



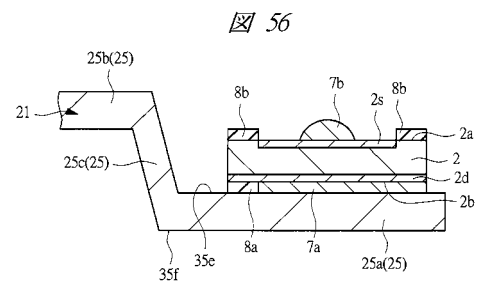
【図 5 5】



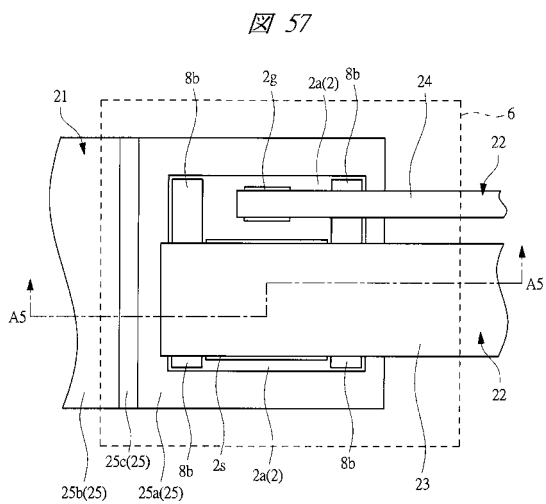
【図 5 4】



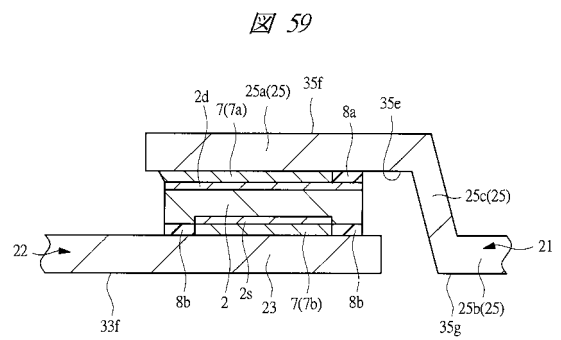
【図 5 6】



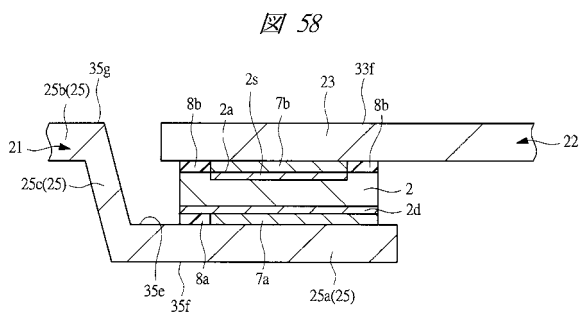
【図 5 7】



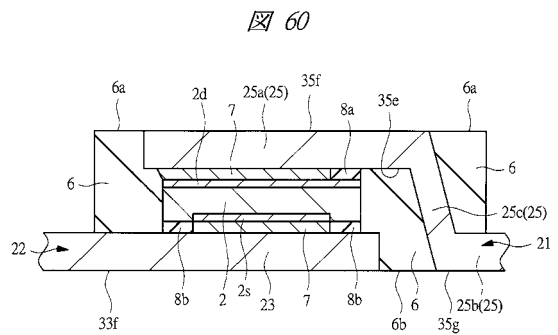
【図 5 9】



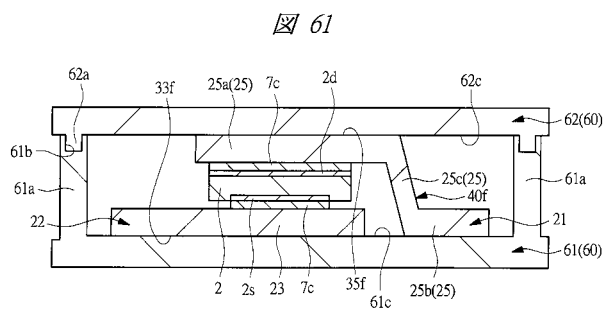
【図 5 8】



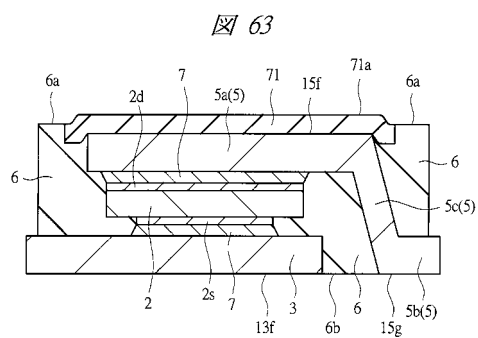
【図 6 0】



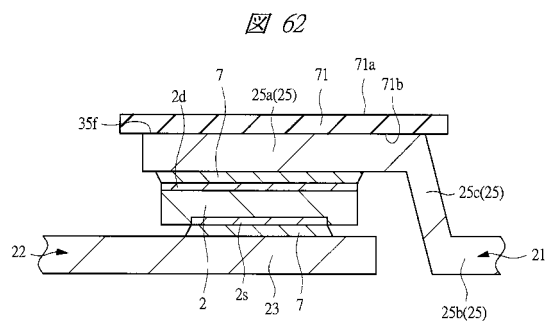
【图 6 1】



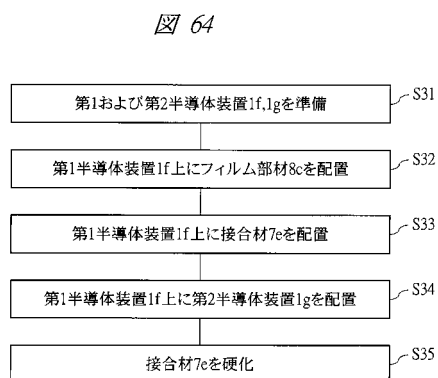
【图 6 3】



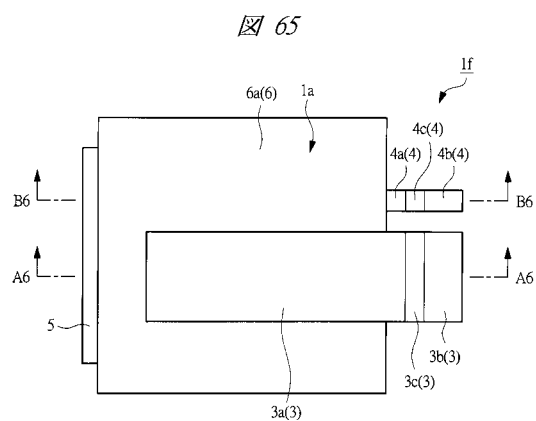
【图 6 2】



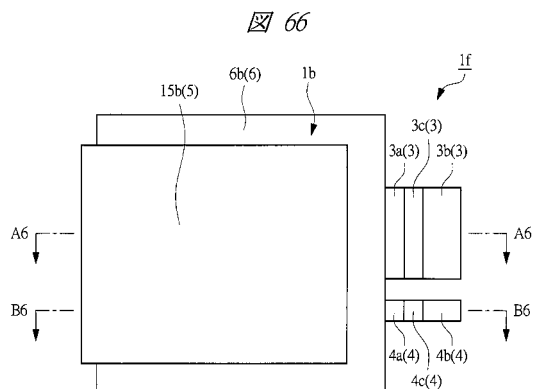
【图 6 4】



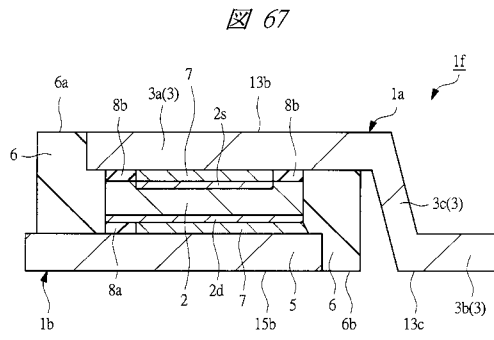
【図 6 5】



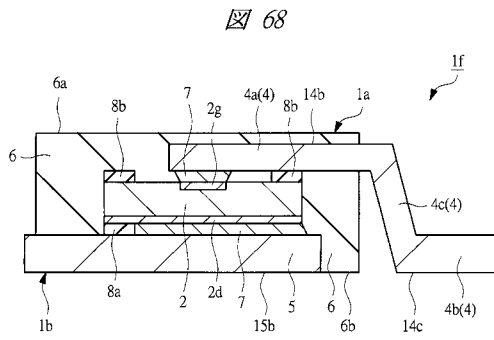
【 図 6 6 】



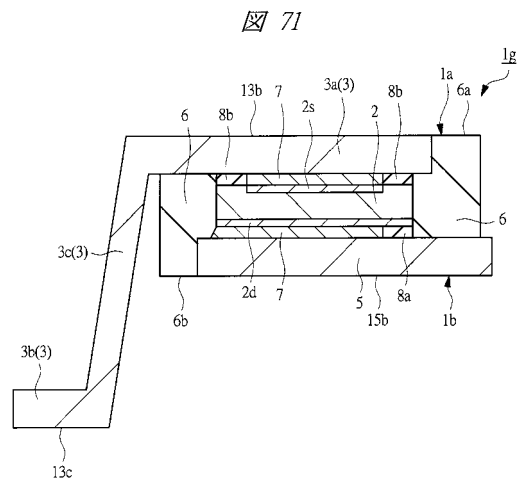
【図 67】



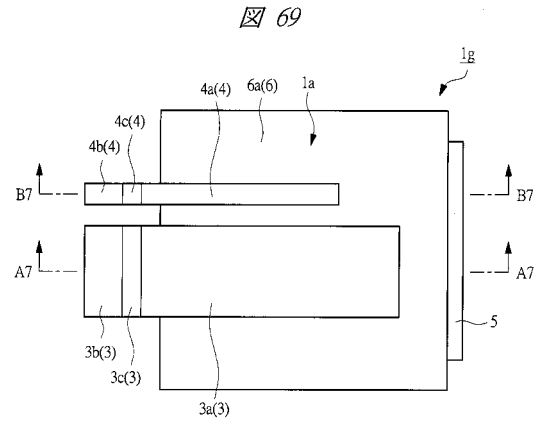
【図 68】



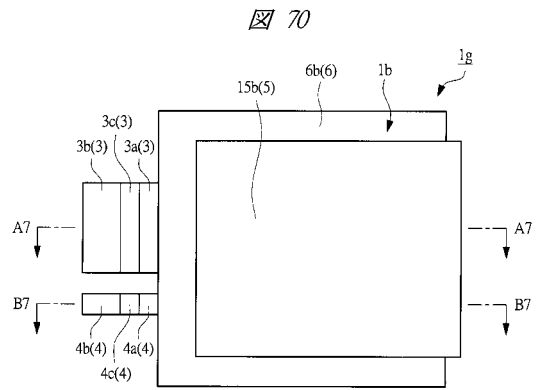
【図 71】



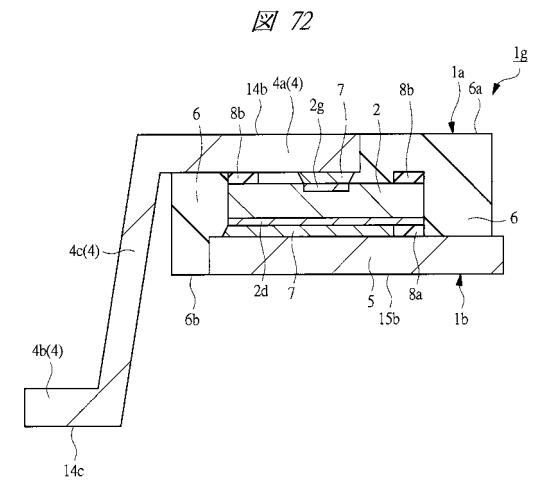
【図 69】



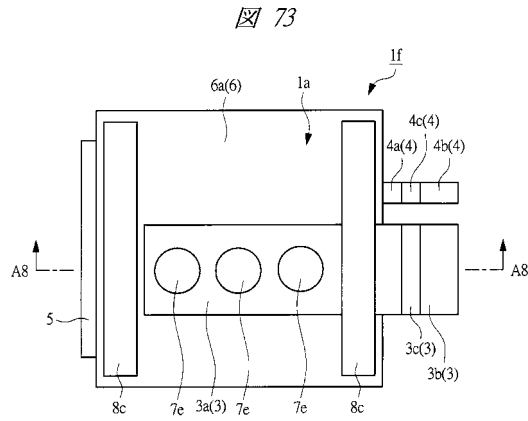
【図 70】



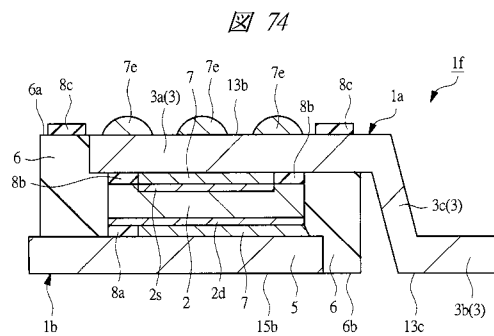
【図 72】



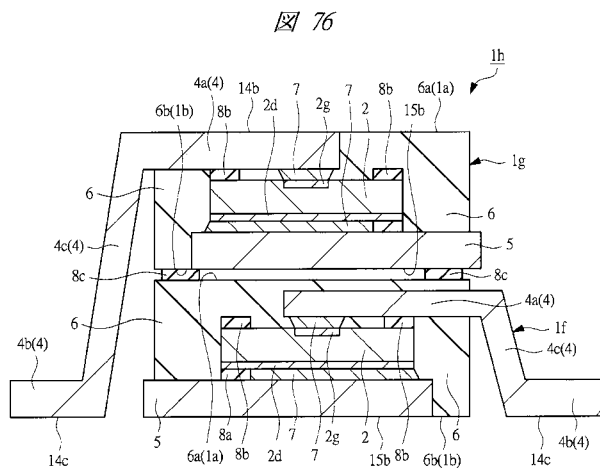
【図 7 3】



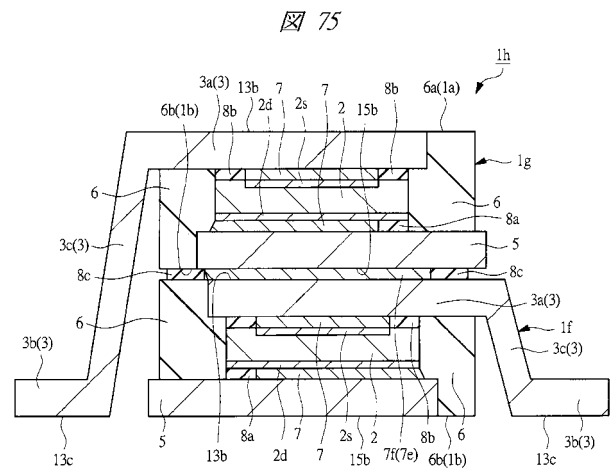
【図 7 4】



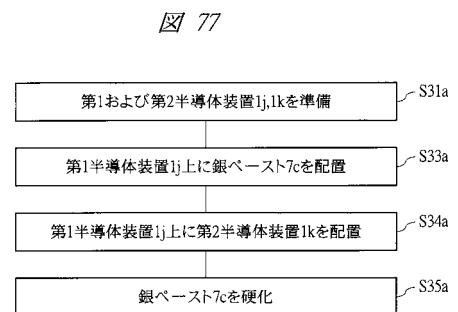
【図 7 6】



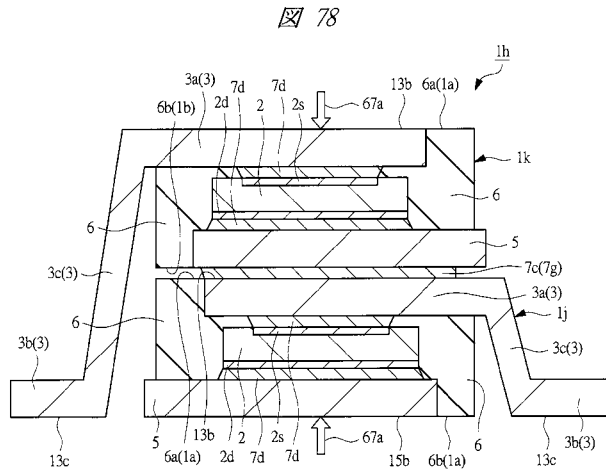
【図 7 5】



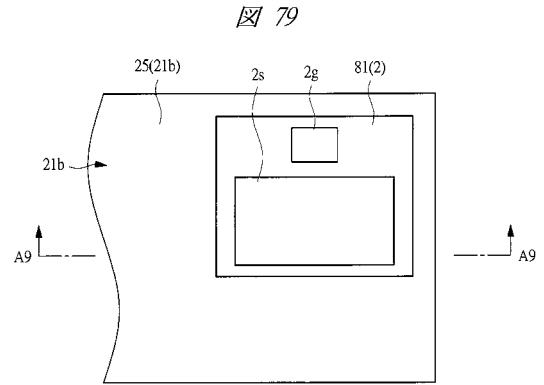
【図 7 7】



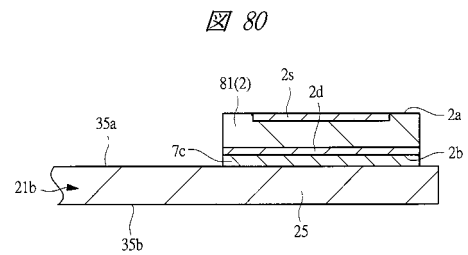
【図 78】



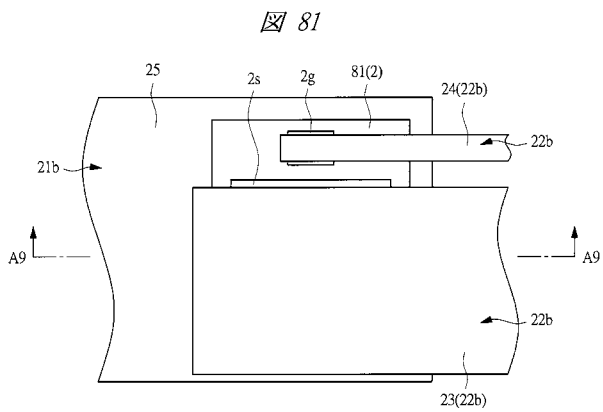
【図 79】



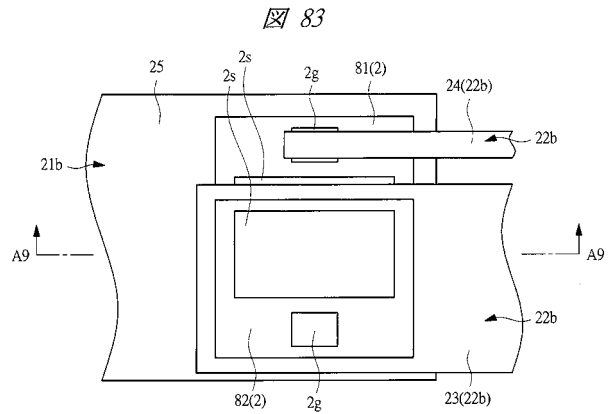
【図 80】



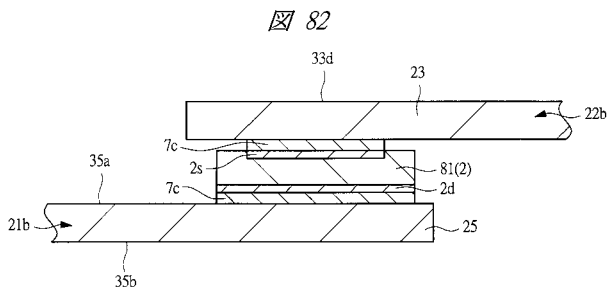
【図 81】



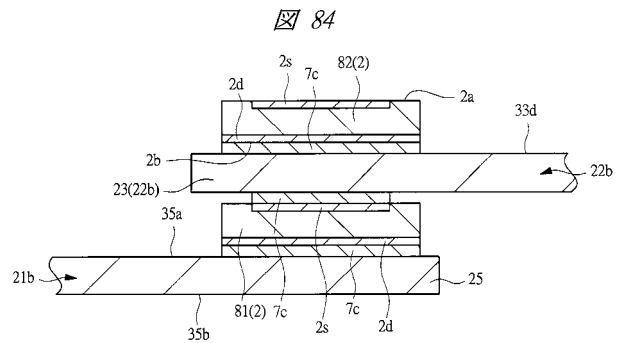
【図 83】



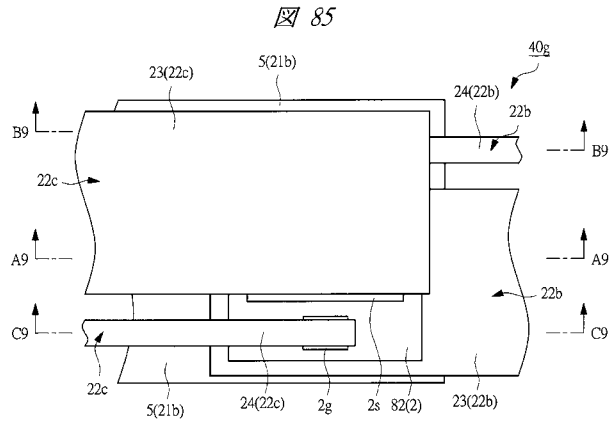
【図 82】



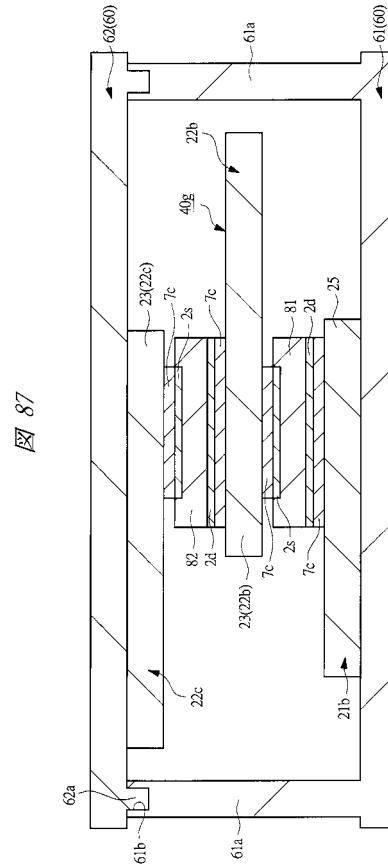
【図 84】



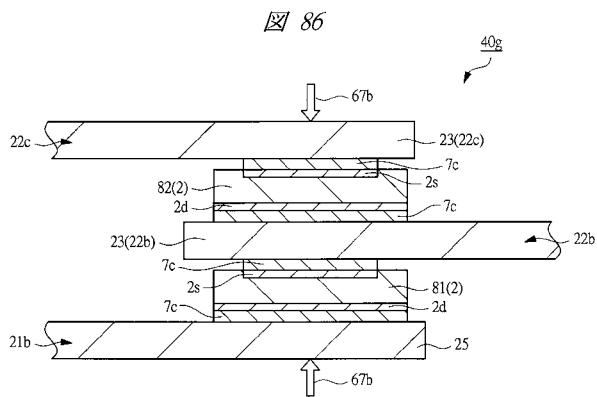
【図 85】



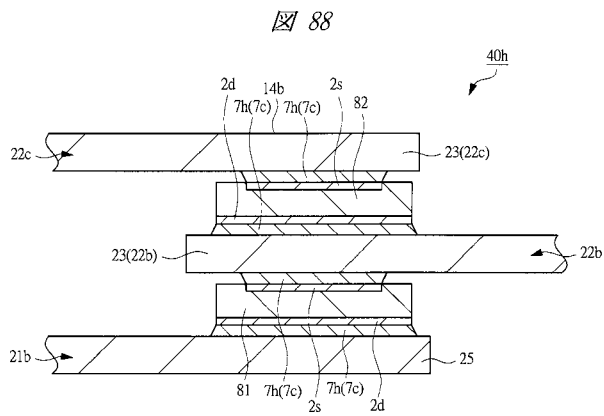
【図 87】



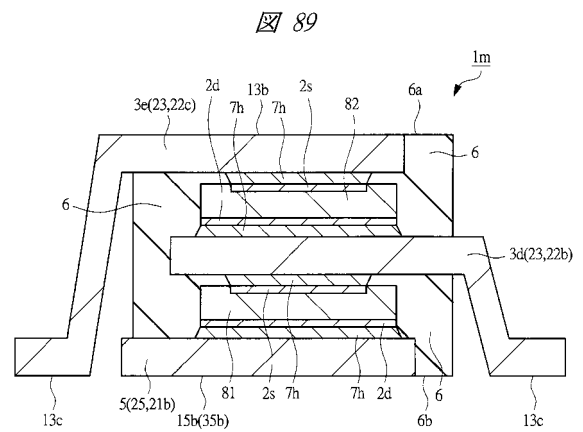
【図 86】



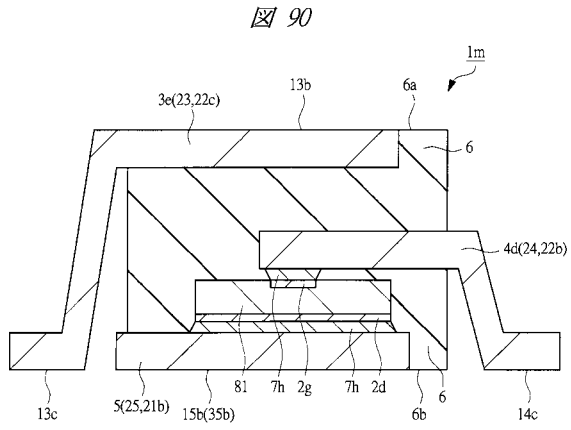
【図 88】



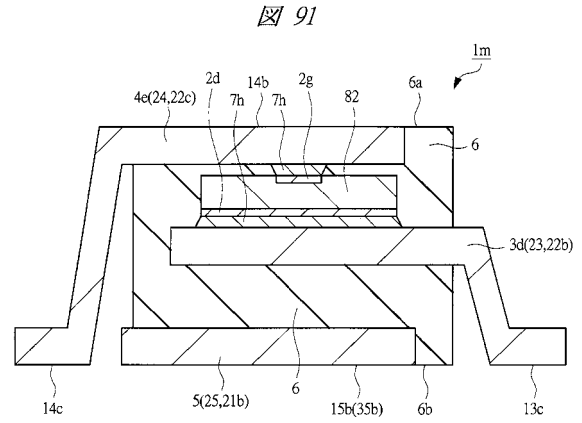
【図 89】



【図 90】



【図 91】



フロントページの続き

(72)発明者 藤城 敦

東京都千代田区大手町二丁目6番2号 株式会社ルネサステクノロジ内

Fターム(参考) 5F136 BB13 DA04 EA14 EA26 FA52 FA54 FA62