



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2024년12월26일
(11) 등록번호 10-2747259
(24) 등록일자 2024년12월23일

(51) 국제특허분류(Int. Cl.)
H01L 31/0216 (2014.01) G01J 3/02 (2006.01)
G01J 3/26 (2006.01) G01J 3/28 (2006.01)
H01L 27/144 (2006.01) H01L 31/101 (2006.01)
(52) CPC특허분류
H01L 31/02165 (2013.01)
G01J 3/0229 (2013.01)
(21) 출원번호 10-2020-7031537
(22) 출원일자(국제) 2019년03월29일
심사청구일자 2022년03월28일
(85) 번역문제출일자 2020년10월30일
(65) 공개번호 10-2020-0140320
(43) 공개일자 2020년12월15일
(86) 국제출원번호 PCT/US2019/024761
(87) 국제공개번호 WO 2019/191543
국제공개일자 2019년10월03일
(30) 우선권주장
15/941,855 2018년03월30일 미국(US)
(56) 선행기술조사문헌
JP2017175102 A*
(뒷면에 계속)
전체 청구항 수 : 총 20 항

(73) 특허권자
비웨이 인터테크놀로지, 인코포레이티드
미국 펜실베이니아 앨버튼 란캐스터 애버뉴 63 (우:19355)
(72) 발명자
창 쿤-영
미국 캘리포니아주 94539 프레몬트 크리스탈라인 드라이브 456
린 유-민
미국 캘리포니아주 94583 산 라몬 더비 드라이브 2630
(74) 대리인
김태홍, 김진희

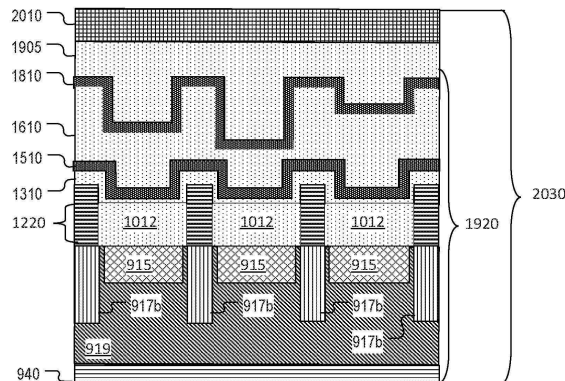
심사관 : 전병식

(54) 발명의 명칭 멀티-스펙트럼 광 센서

(57) 요약

복수의 제1 포토다이오드를 포함하는 포토다이오드 어레이로서, 각각의 제1 포토다이오드는 각각의 n+ 영역 및 각각의 n-웰 영역을 포함하는, 포토다이오드 어레이; 상기 포토다이오드 어레이 위에 배치되는 가이드 어레이로서, 상기 가이드 어레이는 광-차단 재료 층에 의해 서로 분리된 복수의 가이드 부재를 포함하고, 상기 가이드 부재는 상기 제1 포토다이오드의 n+ 영역과 정렬되어 각 가이드 부재가 상이한 각각의 n+ 영역 위에 배치되고, 상기 광-차단 재료 층은 제1 포토다이오드의 n-웰 영역과 정렬되는, 가이드 어레이; 및 상기 가이드 어레이 위에 배치되는 필터 어레이로서, 상기 필터 어레이는 복수의 밴드패스 필터를 포함하고, 각각의 밴드패스 필터는 상기 복수의 가이드 부재의 각각 다른 하나와 정렬되고, 각각의 밴드패스 필터는 상이한 투과 밴드를 가지는, 필터 어레이, 를 포함하는 광전자 디바이스가 개시된다.

대표도 - 도20b



(52) CPC특허분류

G01J 3/0259 (2013.01)
G01J 3/0262 (2013.01)
G01J 3/26 (2013.01)
G01J 3/2803 (2013.01)
H01L 27/1446 (2013.01)
H01L 31/02164 (2013.01)
H01L 31/1013 (2013.01)
G01J 2003/2806 (2013.01)
G01J 2003/2826 (2013.01)

(56) 선행기술조사문헌

KR1020160021611 A*
JP2013079873 A
JP2013242179 A
US20170115436 A1
US20130020620 A1
*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

광전자 디바이스로서,

복수의 제1 포토다이오드를 포함하는 포토다이오드 어레이로서, 각각의 제1 포토다이오드는 각각의 $n+$ 영역 및 각각의 n -웰 영역을 포함하고, 각각의 n -웰 영역은 상부 표면을 가지는, 상기 포토다이오드 어레이;

상기 포토다이오드 어레이 위에 배치되는 가이드 어레이로서, 상기 가이드 어레이는 각각의 광-차단 재료 층에 의해 서로 분리된 복수의 가이드 부재를 포함하고, 상기 복수의 가이드 부재는 상기 복수의 제1 포토다이오드의 $n+$ 영역 위에 배치되며 각 가이드 부재가 상이한 각각의 $n+$ 영역 위에 배치되고, 각각의 광-차단 재료 층은 상기 복수의 제1 포토다이오드의 개별 n -웰 영역의 상기 상부 표면의 전체 위에 배치되어 상기 상부 표면의 전체를 실질적으로 덮는, 상기 가이드 어레이; 및

상기 가이드 어레이 위에 배치되는 필터 어레이로서, 상기 필터 어레이는 복수의 밴드패스 필터를 포함하고, 각각의 밴드패스 필터는 상기 복수의 가이드 부재의 각각 다른 하나와 정렬되고, 각각의 밴드패스 필터는 상이한 투과 밴드를 가지는, 상기 필터 어레이

를 포함하는, 광전자 디바이스.

청구항 2

제1항에 있어서,

상기 광-차단 재료 층은 광-반사 재료 또는 광-흡수 재료 중 적어도 하나를 포함하는 것인, 광전자 디바이스.

청구항 3

제1항에 있어서,

각각의 가이드 부재는 광-투과성 재료를 포함하는 것인, 광전자 디바이스.

청구항 4

제1항에 있어서,

상기 포토다이오드 어레이는 상기 복수의 제1 포토다이오드와 상이한 복수의 제2 포토다이오드를 포함하고,

각각의 제1 포토다이오드는 가시광선 밴드의 광을 투과시키도록 배열된 각각의 밴드패스 필터 아래에 배치되고,

각각의 제2 포토다이오드는 자외선 밴드의 광을 투과시키도록 배열된 각각의 밴드패스 필터 아래에 배치되는 것인, 광전자 디바이스.

청구항 5

제1항에 있어서,

적외선(IR) 밴드에서 투과 밴드를 갖는 밴드패스 필터 중 적어도 하나 위에 배치되는 적외선-패스(IR-pass) 필터; 및

상기 IR 밴드 외에서 투과 밴드를 갖는 밴드패스 필터 중 적어도 하나 위에 배치되는 적외선-컷오프(IR-cutoff) 필터

를 더 포함하는, 광전자 디바이스.

청구항 6

제1항에 있어서,

상기 필터 어레이는 상기 가이드 어레이 위에 형성된 연속적인 또는 분할된 제1 금속 층, 및 상기 제1 금속 층 위에 형성된 연속적인 또는 분할된 제2 금속 층을 포함하고, 상기 제2 금속 층은 복수의 부분들을 포함하되, 상기 제2 금속 층의 각 부분이 상기 제1 금속 층으로부터 상이한 거리만큼 이격되어 있는 것인, 광전자 디바이스.

청구항 7

제6항에 있어서,

상기 광-차단 재료 층은 상기 가이드 부재의 주어진 하나의 제2 두께보다 큰 제1 두께를 가지며,

상기 필터 어레이에서의 적어도 하나의 밴드패스 필터는 각각의 제1 금속 부분 및 상기 제1 금속 부분으로부터 이격된 각각의 제2 부분을 포함하고, 상기 각각의 제1 금속 부분은 상기 가이드 어레이에서의 상기 가이드 부재의 주어진 하나 위에 배치되어, 상기 각각의 제1 금속 부분의 적어도 일부가 상기 광-차단 재료 층의 상부 표면의 레벨 아래에 위치되는 것인, 광전자 디바이스.

청구항 8

제1항에 있어서,

입력-출력(I/O) 인터페이스; 및

프로세서

를 더 포함하고,

상기 프로세서는,

복수의 신호를 수신하고 - 상기 신호의 각각은 상기 제1 포토다이오드의 각각 다른 하나에 의해 생성됨 -;

상기 복수의 신호에 기초하여 상기 포토다이오드 어레이에 입사되는 빛의 컬러 표시를 생성하고; 및

상기 I/O 인터페이스를 통해 상기 빛의 컬러 표시를 출력하도록

구성되는 것인, 광전자 디바이스.

청구항 9

광전자 디바이스로서,

복수의 제1 포토다이오드를 포함하는 포토다이오드 어레이로서, 각각의 제1 포토다이오드는 각각의 n-웰 영역을 포함하고, 각각의 n-웰 영역은 상부 표면을 가지는, 상기 포토다이오드 어레이;

상기 포토다이오드 어레이 위에 배치되는 가이드 어레이로서, 상기 가이드 어레이는 각각의 광-차단 재료 층에 의해 서로 분리된 복수의 가이드 부재를 포함하고, 각각의 가이드 부재는 상기 복수의 제1 포토다이오드의 각각 다른 하나 위에 배치되고, 각각의 광-차단 재료 층은 상기 복수의 제1 포토다이오드의 개별 n-웰 영역의 상기 상부 표면 위에 배치되고, 각각의 광-차단 재료 층은 상기 복수의 제1 포토다이오드의 상기 개별 n-웰 영역의 폭에 대응하는 폭을 갖는, 상기 가이드 어레이; 및

상기 가이드 어레이 위에 배치되는 필터 어레이로서, 상기 필터 어레이는 복수의 밴드패스 필터를 포함하고, 각각의 밴드패스 필터는 상기 복수의 가이드 부재의 각각 다른 하나 위에 배치되고, 각각의 밴드패스 필터는 상이한 각각의 투과 밴드를 갖는, 상기 필터 어레이

를 포함하는, 광전자 디바이스.

청구항 10

제9항에 있어서,

상기 광-차단 재료 층은 광-반사 재료 또는 광-흡수 재료 중 적어도 하나를 포함하는 것인, 광전자 디바이스.

청구항 11

제9항에 있어서,

각각의 가이드 부재는 광-투과성 재료로 형성되는 것인, 광전자 디바이스.

청구항 12

제9항에 있어서,

상기 포토다이오드 어레이는 상기 복수의 제1 포토다이오드와 상이한 복수의 제2 포토다이오드를 포함하고,

각각의 상기 제1 포토다이오드는 가시광선 밴드의 광을 투과시키도록 배열된 각각의 밴드패스 필터 아래에 배치되고,

각각의 상기 제2 포토다이오드는 자외선 밴드의 광을 투과시키도록 배열된 각각의 밴드패스 필터 아래에 배치되는 것인, 광전자 디바이스.

청구항 13

제9항에 있어서,

적외선(IR) 밴드에서 투과 밴드를 갖는 밴드패스 필터 중 적어도 하나 위에 배치된 적외선-패스(IR-pass) 필터; 및

상기 IR 밴드 외에서 투과 밴드를 갖는 밴드패스 필터 중 적어도 하나 위에 배치된 적외선-컷오프(IR-cutoff) 필터

를 더 포함하는, 광전자 디바이스.

청구항 14

제9항에 있어서,

상기 필터 어레이는 상기 가이드 어레이 위에 형성된 연속 또는 분할된 제1 금속 층, 및 상기 제1 금속 층 위에 형성된 연속 또는 분할된 제2 금속 층을 포함하고, 상기 제2 금속 층은 복수의 부분을 포함하되, 상기 제2 금속 층의 각각의 부분이 상기 제1 금속 층으로부터 상이한 거리만큼 이격되어 있는 것인, 광전자 디바이스.

청구항 15

제14항에 있어서,

상기 광-차단 재료 층은 상기 가이드 부재의 주어진 하나의 제2 두께보다 큰 제1 두께를 가지며,

상기 필터 어레이에서의 적어도 하나의 밴드패스 필터는 각각의 제1 금속 부분 및 상기 제1 금속 부분으로부터 이격된 각각의 제2 부분을 포함하고, 상기 각각의 제1 금속 부분은 상기 가이드 어레이에서의 상기 가이드 부재의 주어진 하나 위에 배치되어, 상기 각각의 제1 금속 부분의 적어도 일부가 상기 광-차단 재료 층의 상부 표면의 레벨 아래에 위치되는 것인, 광전자 디바이스.

청구항 16

제9항에 있어서,

입력-출력(I/O) 인터페이스; 및

프로세서

를 더 포함하고,

상기 프로세서는,

복수의 신호를 수신하고 - 상기 신호의 각각은 상기 제1 포토다이오드의 각각 다른 하나에 의해 생성됨 -;

상기 복수의 신호에 기초하여 상기 포토다이오드 어레이에 입사되는 빛의 컬러 표시를 생성하고; 및

상기 I/O 인터페이스를 통해 상기 빛의 컬러 표시를 출력하도록

구성되는 것인, 광전자 디바이스.

청구항 17

광전자 디바이스를 제조하는 방법으로서,

포토다이오드 어레이 위에 광-투과성 재료의 제1 층을 형성하는 단계 - 상기 포토다이오드 어레이는 복수의 포토다이오드를 포함하고, 각각의 포토다이오드는 각각의 n-웰 영역을 가지고, 각각의 n-웰 영역은 상부 표면을 가짐 -;

상기 광-투과성 재료의 제1 층에 복수의 제1 트렌치를 형성하는 단계;

상기 복수의 제1 트렌치에 광-차단 재료 층을 형성하는 단계 - 상기 복수의 제1 트렌치 각각에서 상기 광-차단 재료 층은 각각의 n-웰 영역의 상기 상부 표면의 전체를 실질적으로 덮음 - ;

상기 광-투과성 재료의 제1 층 및 상기 광-차단 재료 층 위에 제1 금속 층을 형성하는 단계;

상기 제1 금속 층 위에 광-투과성 재료의 제2 층을 형성하는 단계;

상기 광-투과성 재료의 제2 층에 복수의 제2 트렌치를 형성하는 단계 - 상기 제2 트렌치 각각은 상이한 깊이를 가짐 - ;

각각의 상기 복수의 제2 트렌치에 각각의 제2 금속 층을 형성하는 단계; 및

각각의 상기 제2 트렌치를 광-투과성 재료로 채우는 단계를 포함하는, 방법.

청구항 18

제17항에 있어서,

상기 포토다이오드 어레이에 의해 생성된 하나 이상의 신호를 처리하기 위한 프로세싱 회로를 형성하는 단계를 더 포함하고, 상기 프로세싱 회로는 상기 포토다이오드 어레이와 동일한 다이 상에 형성되고, 상기 광-차단 재료 층은 상기 프로세싱 회로 상에서 수행되는 BEOL(back end of line) 금속화와 동시에 형성되는 것인, 방법.

청구항 19

제18항에 있어서,

상기 프로세싱 회로는 CMOS(complementary metal-oxide-semiconductor) 회로 또는 BiCMOS(bipolar complementary metal-oxide-semiconductor) 회로 중 적어도 하나를 포함하는 것인, 방법.

청구항 20

제18항에 있어서,

상기 프로세싱 회로는 스위치, 아날로그-디지털 변환기, 증폭기, 프로세서 또는 입력-출력 인터페이스 중 적어도 하나를 포함하는 것인, 방법.

발명의 설명

기술 분야

[0001] 본 출원은 2018년 3월 30일에 출원된 미국 특허출원 No. 15/941,855의 이익을 주장하며, 그 내용은 여기에 참조로 포함된다.

[0002] 본 발명은 일반적으로 광(light) 감지 디바이스에 관한 것으로, 보다 상세하게는 멀티-스펙트럼 광 센서(multi-spectral light sensor)에 관한 것이다.

배경 기술

[0003] 컬러 측정은 인쇄 장치 및 디스플레이 장치와 같은 다양한 전자 장치의 동작을 평가하는데 중요한 부분이다. 또

한, 컬러 측정은 발광다이오드(LED), 형광 조명, 할로젠 조명, 적외선(IR) 광원 및 자외선(UV) 광원과 같은 다양한 광원의 성능을 평가하는데 중요한 부분이다. 현장에서 일반적으로 사용되는 컬러미터(color meters)는 많은 비용이 들 수 있다. 그 비용은 수백 달러에서 수천 달러에 달할 수 있으며 어떤 상황에서는 엄청나게 높을 수 있다. 따라서, 보다 효율적으로 제조될 수 있고 비용을 절감할 수 있는 새로운 컬러미터 설계가 필요하다.

발명의 내용

[0004] 본 개시는 이러한 요구를 다룬다. 본 개시의 측면에 따르면, 복수의 제1 포토다이오드를 포함하는 포토다이오드 어레이로서, 각각의 제1 포토다이오드는 각각의 $n+$ 영역 및 각각의 n -웰 영역을 포함하는, 포토 다이오드 어레이; 상기 포토다이오드 어레이 위에 배치된 가이드 어레이로서, 상기 가이드 어레이는 광-차단 재료 층에 의해 서로 분리된 복수의 가이드 부재를 포함하고, 상기 가이드 부재는 상기 제1 포토다이오드의 $n+$ 영역과 정렬되어 각 가이드 부재가 상이한 각각의 $n+$ 영역 위에 배치되고, 상기 광-차단 재료 층은 상기 제1 포토다이오드의 n -웰 영역과 정렬되는, 가이드 어레이; 및 상기 가이드 어레이 위에 배치된 필터 어레이로서, 상기 필터 어레이는 복수의 밴드패스 필터를 포함하고, 각각의 밴드패스 필터는 상기 복수의 가이드 부재의 각각 다른 하나와 정렬되고, 각각의 밴드패스 필터는 상이한 투과 밴드를 갖는, 필터 어레이, 를 포함하는 광전자 디바이스(optoelectronic device)가 제공된다.

[0005] 본 개시의 측면에 따르면, 복수의 제1 포토다이오드를 포함하는 포토다이오드 어레이; 상기 포토다이오드 어레이 위에 배치되는 가이드 어레이로서, 상기 가이드 어레이는 광-차단 재료 층에 의해 서로 분리된 복수의 가이드 부재를 포함하고, 각각의 가이드 부재는 상기 복수의 제1 포토다이오드의 각각 다른 하나와 정렬되는, 가이드 어레이; 및 상기 가이드 어레이 위에 배치된 필터 어레이로서, 상기 필터 어레이는 복수의 밴드패스 필터를 포함하고, 각각의 밴드패스 필터는 상기 복수의 가이드 부재의 각각 다른 하나와 정렬되고, 각각의 밴드패스 필터는 상이한 각각의 투과 밴드를 갖는, 필터 어레이, 를 포함하는 광전자 디바이스가 제공된다.

[0006] 본 개시의 측면에 따르면, 포토다이오드 어레이 위에 광-투과성 재료의 제1 층을 형성하는 단계 - 상기 포토다이오드 어레이는 복수의 포토다이오드를 포함하고, 각각의 포토다이오드는 각각의 n -웰 영역을 가짐 -; 상기 광-투과성 재료의 제1 층에 복수의 제1 트렌치를 형성하는 단계; 상기 복수의 제1 트렌치에 광-차단 재료 층을 형성하는 단계; 상기 광-투과성 재료의 제1 층 및 상기 광-차단 재료 층 위에 제1 금속 층을 형성하는 단계; 상기 제1 금속 층 위에 광-투과성 재료의 제2 층을 형성하는 단계; 상기 광-투과성 재료의 제2 층에 복수의 제2 트렌치를 형성하는 단계로서, 각각의 상기 제2 트렌치는 상이한 깊이를 갖는, 단계; 각각의 상기 복수의 제2 트렌치에, 각각의 제2 금속 층을 형성하는 단계; 및 상기 제2 트렌치 각각의 제2 금속 층이 상기 제2 트렌치에 형성된 후에 상기 제2 트렌치 각각을 광-투과성 재료로 채우는 단계, 를 포함하는 광전자 디바이스를 제조하는 방법이 제공된다.

도면의 간단한 설명

[0007] 아래에 설명된 도면은 단지 예시를 위한 것이다. 도면은 본 개시의 범위를 제한하고자 하는 것이 아니다. 도면에 유사한 참조부호로 표시된 부분은 다양한 실시형태에서 동일한 부분을 가리킨다.

도 1a는 본 개시의 측면에 따라, IR-패스 및 IR-컷오프 필터를 포함하는 디텍터 어레이에 대한 일 실시예의 측단면도이다.

도 1b는 본 개시의 측면에 따라, 도 1a의 디텍터 어레이의 일부인 밴드패스 필터에 대한 일 실시예의 측단면도이다.

도 1c는 본 개시의 측면에 따라, 도 1a의 디텍터 어레이에서 IR-패스 및 IR-컷오프 필터가 제거된 상태에 대한 평면도이다.

도 2는 도 1a의 디텍터 어레이의 부분인 복수의 밴드패스 필터의 투과 밴드(transmission bands)를 나타내는 플롯이다.

도 3a는 본 개시의 측면에 따라, 테스트 광의 스펙트럼 킨텐츠(content)를 나타내는 플롯이다.

도 3b는 본 개시의 측면에 따라, 도 3a의 테스트 광에 대한 도 1a의 디텍터 어레이의 응답을 나타내는 플롯이다.

도 4는 본 개시의 측면에 따라, 도 1a의 디텍터 어레이를 포함하는 광전자 디바이스에 대한 일 실시예의 다이어

그램이다.

도 5는 본 개시의 측면에 따라, 도 4의 광전자 디바이스의 프로세서에 의해 수행되는 동작의 일 실시예를 나타낸 다이어그램이다.

도 6은 본 개시의 측면에 따른 디텍터 어레이에 대한 다른 실시예의 다이어그램이다.

도 7은 본 개시의 측면에 따른 디텍터 어레이에 대한 또 다른 실시예의 다이어그램이다.

도 8은 본 개시의 측면에 따라 디텍터 어레이를 제조하는 프로세스에 대한 일 실시예의 흐름도이다.

도 9a는 도 8의 프로세스에서 제1 단계를 실행한 결과로 형성된 포토다이오드 어레이에 대한 일 실시예의 평면도이다.

도 9b는 본 개시의 측면에 따른 도 9a의 포토다이오드 어레이의 제1 측 단면도이다.

도 9c는 본 개시의 측면에 따른 도 9a의 포토다이오드 어레이의 제2 측 단면도이다.

도 10a는 본 개시의 측면에 따라, 도 8의 프로세스에서 제2 단계를 실행한 결과로 형성된 제1 광-투과성 층을 포함하는 어셈블리에 대한 실시예의 평면도이다.

도 10b는 본 개시의 측면에 따라, 도 10a의 어셈블리의 측 단면도이다.

도 11a는 본 개시의 측면에 따라, 도 8의 프로세스에서 제3 단계를 실행한 결과로 도 10a의 제1 광-투과성 층에 형성된 복수의 제1 트렌치를 포함하는 어셈블리에 대한 일 실시예의 평면도이다.

도 11b는 본 개시의 측면에 따른 도 11a의 어셈블리에 대한 제1 측 단면도이다.

도 11c는 본 개시의 측면에 따른 도 11a의 어셈블리에 대한 제2 측 단면도이다.

도 12a는 본 개시의 측면에 따라, 도 8의 프로세스에서 제4 단계를 실행한 결과로 도 11a의 복수의 트렌치에 형성된 광-차단 층을 포함하는 어셈블리의 평면도이다.

도 12b는 본 개시의 측면에 따른 도 12a의 어셈블리의 측 단면도이다.

도 13a는 본 개시의 측면에 따라, 도 8의 프로세스에서 제5 단계를 실행한 결과로 도 12a의 어셈블리 위에 형성된 광-투과성 재료 층을 포함하는 어셈블리의 평면도이다.

도 13b는 본 개시의 측면에 따른 도 13a의 어셈블리의 측 단면도이다.

도 14a는 본 개시의 측면에 따라, 도 8의 프로세스에서 제6 단계를 실행한 결과로 도 13a의 어셈블리에 형성된 복수의 트렌치를 포함하는 어셈블리의 평면도이다.

도 14b는 본 개시의 측면에 따른 도 14a의 어셈블리의 측 단면도이다.

도 15a는 본 개시의 측면에 따라, 도 8의 프로세스에서 제7 단계를 실행한 결과로 도 14a의 어셈블리 위에 형성된 제1 금속 층을 포함하는 어셈블리의 평면도이다.

도 15b는 본 개시의 측면에 따른 도 15a의 어셈블리의 측 단면도이다.

도 16a는 본 개시의 측면에 따라, 도 8의 프로세스에서 제8 단계를 실행한 결과로 도 15a의 어셈블리 위에 형성된 제2 광-투과성 층을 포함하는 어셈블리의 평면도이다.

도 16b는 본 개시의 측면에 따른 도 16a의 어셈블리의 측 단면도이다.

도 17a는 본 개시의 측면에 따라, 도 8의 프로세스에서 제9 단계를 실행한 결과로 도 16a의 어셈블리에 형성된 복수의 트렌치를 포함하는 어셈블리의 평면도이다.

도 17b는 본 개시의 측면에 따른 도 17a의 어셈블리의 측 단면도이다.

도 18a는 본 개시의 측면에 따라, 도 8의 프로세스에서 제10 단계를 실행한 결과로 도 17a의 어셈블리 위에 형성된 제2 금속 층을 포함하는 어셈블리의 평면도이다.

도 18b는 본 개시의 측면에 따른 도 18a의 어셈블리의 측 단면도이다.

도 19a는 본 개시의 측면에 따라, 도 8의 프로세스에서 제11 단계를 실행한 결과로 형성된 어셈블리의 평면도이다.

다.

도 19b는 본 개시의 측면에 따른 도 19a의 어셈블리의 측 단면도이다.

도 20a는 본 개시의 측면에 따라, 도 8의 프로세스에서 제12 단계를 실행한 결과로 완성된 디텍터 어레이의 평면도이다.

도 20b는 본 개시의 측면에 따른 도 20a의 디텍터 어레이의 측 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0008] 본 개시의 측면에 따르면, 빛의 특성을 측정하기 위해 디텍터 어레이(detector array)가 제공된다. 디텍터 어레이는 포토다이오드 어레이 및 상기 포토다이오드 어레이 위에 배치된 필터 어레이를 포함할 수 있다. 포토다이오드 어레이는 복수의 포토다이오드를 포함할 수 있다. 필터 어레이는 복수의 밴드패스 필터를 포함할 수 있다. 각 밴드패스 필터는 서로 다른 포토다이오드 위에 위치될 수 있다. 또한, 각 밴드패스 필터는 나머지와 상이한 투과 밴드를 가질 수 있고, 이에 의해 그것의 아래에 있는 포토다이오드가 상기 필터의 투과 밴드에서의 빛의 에너지를 측정할 수 있게 한다. 디텍터 어레이에서 포토다이오드에 의해 생성된 신호가 결합되면, 전체 관심 스펙트럼에 대한 에너지 측정값이 획득될 수 있다. 상기 관심 스펙트럼은 가시광선 밴드, IR 밴드 및/또는 UV 밴드 중 하나 이상을 포함할 수 있다.
- [0009] 본 개시의 측면들에 따르면, 디텍터 어레이 및 상기 디텍터 어레이에서 포토다이오드에 의해 생성된 신호를 처리하도록 구성된 신호 프로세서를 포함하는 광전자 디바이스가 제공된다. 일부 실시형태에서, 상기 신호 프로세서는 포토다이오드 어레이의 포토다이오드에 의한 신호를 직렬로 출력하도록 구성된 입력/출력(I/O) 인터페이스를 포함할 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 상기 신호 프로세서는 포토다이오드 어레이의 포토다이오드에 의해 생성된 신호에 기초하여 하나 이상의 산술 및 논리 연산을 수행하고 상기 I/O 인터페이스를 통해 상기 연산의 결과를 출력하도록 구성된 프로세서를 포함할 수 있다. 예를 들어, 프로세서는 상기 광전자 디바이스에 입사되는 빛의 컬러를 계산하고 I/O 인터페이스를 통해 상기 컬러의 표시를 출력하도록 구성될 수 있다.
- [0010] 본 개시의 측면들에 따르면, 디텍터 어레이는 포토다이오드 어레이에서 포토다이오드들 사이의 크로스-토크(cross-talk)를 감소시키기 위해 다양한 구조(aptations)를 포함할 수 있다. 일부 실시형태에서, 디텍터 어레이는 포토다이오드 어레이와 필터 어레이 사이에 배치되는 가이드 어레이를 포함할 수 있다. 가이드 어레이는 복수의 가이드 부재를 포함할 수 있다. 각 가이드 부재는 광-투과성 재료로 형성될 수 있다. 각각의 가이드 부재는 서로 다른 포토다이오드/필터 쌍 사이에 배치될 수 있어서, 상기 쌍으로 있는 필터를 통해 필터링된 빛이 상기 가이드 부재에 의해 동일한 쌍의 포토다이오드로 안내된다.
- [0011] 본 개시의 측면들에 따르면, 가이드 어레이 내의 가이드 부재는 광-차단 재료 층에 의해 서로 분리될 수 있다. 상기 광-차단 재료 층은 가이드 어레이의 가이드 부재들 사이의 공간에 형성될 수 있으며, 이에 의해 인접한 가이드 부재 사이를 이동할 수 있는 빛의 양을 감소시킬 수 있다. 상기 광-차단 재료 층은 광 반사 재료 및 광 흡수 재료 중 적어도 하나로 형성될 수 있다. 일부 실시형태에서, 광-차단 재료 층은 서로 위에 적층된 3개의 금속 층을 포함할 수 있다.
- [0012] 본 개시의 측면들에 따르면, 포토다이오드 어레이는 포토다이오드 어레이에서 포토다이오드들 사이의 크로스-토크를 감소시키도록 구성될 수 있다. 예를 들어, 일부 예에서, 포토다이오드는 각각의 n+/p-epi 영역 및 하나 이상의 n-웰 영역(들)을 포함하는 CMOS 포토다이오드 일 수 있다, n-웰 영역(들)은 미리 결정된(predetermined) 파장을 가지는 광자(photons)가 포토다이오드 어레이를 투과할 수 있는 깊이보다 더 큰 깊이로 확산(diffused)/주입(implanted) 될 수 있다. 상기 미리 결정된 파장은 자외선(UV) 밴드에 있는 파장, IR 밴드에 있는 파장 및 가시광선 밴드에 있는 파장과 같이, 임의의 적절한 파장을 포함할 수 있다. n-웰은 밴드 갭 생성된 DC 전압으로 바이어스되기 때문에 상기 n-웰 영역은 인접한 p+/n+ 영역들 사이를 이동하는 빛의 양을 감소시켜, 포토다이오드 어레이에서 포토다이오드들 간의 크로스-토크(cross-talk) 양을 줄일 수 있다.
- [0013] 본 개시의 측면들에 따르면, 가이드 어레이의 광-차단 층은 포토다이오드 어레이에서 포토다이오드의 n-웰 영역(들)과 적어도 부분적으로 정렬될 수 있다. 예를 들어, 가이드 어레이의 광-차단 층은 빛이 옆으로(sideways) 이동하는 것을 방지하는 연속 구조를 생성하기 위해 n-웰 영역 위에 직접 배치될 수 있다. 상기 구조는, 주어진 필터를 통해 광전자 디바이스로 들어오는 모든 (또는 상당 부분의) 빛이 상기 주어진 필터 아래에 위치한 주어진 포토다이오드에만(또는 주로 주어진 포토다이오드에) 도달하는 것을 보장함으로써(상기 주어진 포토 다이오

드에 인접하여 위치한 포토다이오드에 영향을 주지 않고), 포토다이오드 어레이의 포토다이오드들 간에 발생하는 크로스-토크의 양을 줄일 수 있다. 일부 측면에서, 가이드 어레이의 광-차단 층을 포토다이오드 어레이의 n-웰 영역(들)과 정렬하는 것은 제조된 디텍터 어레이의 정확도를 상당히 향상시킬 수 있다.

[0014] 제1, 제2 등의 용어가 본 명세서에서 다양한 요소를 설명하기 위해 사용될 수 있지만, 이들 요소는 이들 용어에 의해 제한되어서는 안된다는 것이 이해될 것이다. 이들 용어는 한 요소를 다른 요소와 구별하는데만 사용된다. 예를 들어, 본 발명의 범위를 벗어나지 않고, 제1 요소는 제2 요소로 명명될 수 있고, 유사하게 제2 요소는 제1 요소로 명명될 수 있다. 본 명세서에서 사용된 바와 같이, "및/또는" 이라는 용어는 하나 이상의 연관된 나열된 아이템들의 임의의 및 모든 조합을 포함한다.

[0015] 층, 영역 또는 기관과 같은 요소가 다른 요소의 "위에(on)" 있거나 "위로(onto)" 연장되는 것으로 언급될 때, 다른 요소의 바로(directly) 위에 있거나 또는 다른 요소 위로 직접 연장될 수 있거나, 또는 개재 요소들(intervening elements)이 존재할 수도 있음이 이해될 것이다. 대조적으로, 요소가 "바로 위에(directly on)" 있거나 다른 요소 "바로 위로(directly onto)" 연장되는 것으로 언급될 때, 개재 요소는 존재하지 않는다. 요소가 다른 요소에 "연결된(connected)" 또는 "결합된(coupled)" 것으로 언급될 때, 다른 요소에 직접 연결 또는 결합될 수 있거나, 또는 개재 요소가 존재할 수 있음이 또한 이해될 것이다. 대조적으로, 요소가 다른 요소에 "직접 연결(directly connected)" 되거나 "직접 결합(directly coupled)" 되는 것으로 언급되는 경우, 개재 요소는 존재하지 않는다. 이들 용어는 도면에 도시된 임의의 오리엔테이션에 부가하여 요소의 상이한 오리엔테이션을 포함하도록 의도된 것임이 이해될 것이다.

[0016] "아래에(below)" 또는 "위에(above)" 또는 "상부(upper)" 또는 "하부(lower)" 또는 "수평(horizontal)" 또는 "수직(vertical)"과 같은 상대적인 용어는, 여기서 도면에 도시된 바와 같이 하나의 요소, 층 또는 영역과 다른 요소, 층 또는 영역의 관계를 설명하는데 사용될 수 있다. 이들 용어는 도면에 도시된 오리엔테이션에 부가하여 디바이스의 상이한 오리엔테이션을 포함하도록 의도된 것임이 이해될 것이다.

[0017] 도 1a는 본 개시의 측면들에 따른 디텍터 어레이(100) 실시예의 다이어그램이다. 디텍터 어레이(100)는 UV 광의 스펙트럼 특성을 검출하도록 구성된 섹션(110a), 가시광의 스펙트럼 특성을 검출하도록 구성된 섹션(110b) 및 IR 광의 스펙트럼 특성을 검출하도록 구성된 섹션(110c)을 포함할 수 있다. 보다 구체적으로, 디텍터 어레이(100)는 포토다이오드 어레이(110), 상기 포토다이오드 어레이 위에 배치된 가이드 어레이(120), 및 상기 가이드 어레이(120) 위에 배치된 필터 어레이(130)를 포함할 수 있다. 또한, 도시된 바와 같이, 디텍터 어레이(100)는 상기 필터 어레이(130) 위에 배치된 IR 컷오프 필터(140) 및 IR 패스 필터(150)를 포함할 수 있다.

[0018] 포토다이오드 어레이(110)는 p- 기관(140) 위에 형성된 복수의 포토다이오드(112a-i)를 포함할 수 있다. 포토다이오드(112a-c)는 P+ / n-웰(well) 포토다이오드 일 수 있으며, 이들은 UV 밴드의 광 방출(light emissions) 파워를 검출하는데 사용될 수 있다. 각각의 포토다이오드(112a-c)는 n-웰 영역(117a)에 의해 측면 및 바닥이 둘러싸인 각각의 p+ 영역(114), 및 n-웰 영역(117a) 아래에 배치되는 p- 영역(118)을 포함할 수 있다. 포토다이오드(112d-i)는 n+ / P- 포토다이오드를 포함할 수 있으며, 이들은 IR 및 가시광선 밴드의 광 방출 파워를 검출하는데 사용될 수 있다. 각각의 포토다이오드(112d-i)는 n-웰 영역(117b)에 의해, 바닥은 반드시 그러하지 않지만, 측면이 둘러싸여 있는 n+ 영역(115) 및 n-웰 영역(117b)과 n+ 영역(115) 아래에 배치된 p- 영역(119)을 포함할 수 있다. 본 실시예에서, n-웰 영역(117a, 117b)은 동일한 조성을 갖지만, n-웰 영역(117a-b)이 상이한 조성을 갖는 대안적인 실시형태도 가능하다. 설명의 편의를 위해, 본 명세서 전반에 걸쳐 n-웰 영역(117a, 117b)은 적절한 경우 집합적으로 n-웰 영역(117)으로 지칭될 수 있다. 유사하게, 포토다이오드(112d-i)의 각각의 n-웰 영역(117b)은 집합적으로 "n-웰 영역"으로 지칭될 수 있고 이들은 도 9a 및 9b에 더 도시된 바와 같이, 연속적인 n-웰 층의 부분일 수 있다.

[0019] 일부 실시형태에서, n-웰 영역(117b)은 포토다이오드(112d-i) 사이의 크로스-토크(cross-talk)를 방지하기 위해 이웃하는 n+ 영역들(115) 사이에 광학 절연(optical insulation)을 제공하는 이차적인 기능을 가질 수 있다. 더 구체적으로, 일부 실시형태에서, n+ 영역(115)은 두께(t1)를 가질 수 있고 n-웰 영역(117b)은 두께(t1) 보다 큰 두께(t2)를 가질 수 있다. 두께(t2)는 미리 정해진 주파수를 갖는 하나 이상의 광자가 포토다이오드 어레이(110)를 투과할 수 있는 깊이보다 클 수 있다. 예를 들어, 상기 미리 정해진 주파수는 UV 밴드의 주파수, IR 밴드의 주파수, 또는 가시광선 밴드의 주파수일 수 있다.

[0020] 가이드 어레이(120)는 광-차단 층(122)에 의해 분리된 복수의 가이드 부재(124a-i)를 포함할 수 있다. 각각의 가이드 부재(124a-i)는 도시된 바와 같이 포토다이오드(112a-i)의 각각 다른 하나와 정렬될 수 있다. 또한, 각각의 가이드 부재(124a-i)는 유전체 광-투과성(dielectric light-transmissive) 재료로 형성될 수 있다. 광-투과

성 재료는 SiN 또는 SiO₂ 재료 및/또는 임의의 다른 적절한 유형의 광-투과성 재료를 포함할 수 있다. 광-차단 층(122)은 광 반사 물질 및/또는 광 흡수 물질 중 적어도 하나로 형성될 수 있다. 일부 실시형태에서, 상기 광-차단 층(122)은 빛이 가이드 부재(124a-i) 중 하나에서 다른 것으로 이동하는 것을 방지함으로써 가이드 부재(124a-i) 간의 크로스-토크를 방지(또는 감소)하도록 배열될 수 있다. 일부 실시형태에서, 광-차단 층(122)은 도시된 바와 같이 서로 위에 적층되고 층(122d-e)에 의해 분리되는 3개의 금속 층(122a-c)으로 형성될 수 있다. 일부 실시형태에서, 금속 층(122a-c)중 임의의 것은 나머지와 동일한 재료로 형성될 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 금속 층(122a-c) 중 임의의 것은 나머지와 다른 재료로 형성될 수 있다. 일부 실시형태에서, 금속 층(122a)은 알루미늄 또는 Al-Si-Cu와 같은 알루미늄-실리콘 합금으로 형성될 수 있고, 금속 층(122b)은 티타늄 나이트라이드 배리어 층 사이에 끼워진 Al-Cu 합금으로 형성될 수 있고, 금속 층(122c)은 구리로 형성될 수 있다. 층(122d-e)은 동일한 재료 또는 상이한 재료로 형성될 수 있다. 일부 실시형태에서, 층(122d)은 TiN 접착 층을 갖는 텅스텐 플러그(plugs)로 형성될 수 있고, 층(122e)은 구리로 형성될 수 있다. 일부 실시형태에서, 광-차단 층(122)은 디텍터 어레이(100)와 동일한 다이 상에 위치하는 CMOS 로직의 금속화(metallization)와 함께(concurrently)(및/또는 동시에(simultaneously)) 형성될 수 있다(예를 들어, 도 4의 신호 프로세서(405) 참조). 이러한 경우에, 광-차단 층 스택의 구조적 구성(예를 들어, 광-차단 층(122))은 사용되는 CMOS 또는 BiCMOS 백 엔드 오브 라인(back end of line)(BEOL)기술의 구현에 의해 주로 결정될 수 있다. 예를 들어, 사용되는 기술은 3 금속 층 또는 4 금속 층 BEOL 기술을 포함할 수 있다. 본 실시예에서 상기 광-차단 층(122)은 다층 구조를 가지지만, 광-차단 층(122)이 단 하나의 층만을 포함하는 대안적인 실시형태도 가능하다.

[0021] 일부 실시형태에서, 각각의 가이드 부재(124a-i)는 4.5um 내지 5.5um 범위의 두께를 가질 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 광-차단 층(122)은 6.5um 내지 7.7um 범위의 두께를 가질 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 광-차단 층(122)은 가이드 부재(124a-i) 중 임의의 것보다 더 큰 두께를 가질 수 있다. 예를 들어, 그러한 경우 가이드 부재(124a-i)는 4.5um 내지 5.5um 범위의 두께를 가질 수 있고, 광-차단 층(122)은 6.5um 내지 7.7um 범위의 두께를 가질 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 가이드 어레이(120)는 7.5um 내지 8.5um 범위의 두께를 가질 수 있다.

[0022] 필터 어레이(130)는 복수의 밴드패스 필터(132a-i)를 포함할 수 있다. 각각의 필터(132a-i)는 가이드 부재(124a-i)의 각각 다른 하나와 정렬될 수 있다. 더욱이, 각각의 밴드패스 필터는 다른 투과 밴드를 가질 수 있다. 도 2에 도시된 바와 같이, 필터(132a)는 투과 밴드(210a)(예를 들어, 300-330 nm)를 가질 수 있고; 필터(132b)는 투과 밴드(210b)(예를 들어, 340-370 nm)를 가질 수 있고; 필터(132c)는 투과 밴드(210c)(예를 들어, 370-400 nm)를 가질 수 있고; 필터(132d)는 투과 밴드(210d)(예를 들어, 400-500 nm)를 가질 수 있고; 필터(132e)는 투과 밴드(210e)(예를 들어, 500-600 nm)를 가질 수 있고; 필터(132f)는 투과 밴드(210f)(예를 들어, 600-700 nm)를 가질 수 있고; 필터(132g)는 투과 밴드(210g)(예를 들어, 700-800nm)를 가질 수 있고; 필터(132h)는 투과 밴드(210h)(예를 들어, 800-900nm)를 가질 수 있고; 필터(132i)는 투과 밴드(210i)(예를 들어, 900-1000 nm)를 가질 수 있다.

[0023] 필터 어레이(130)는 복수의 금속 층(134) 및 복수의 금속 층(136)을 포함할 수 있다. 각각의 금속 층(134)은 금속 층(136)의 각각 다른 하나와 정렬될 수 있다. 추가적으로 또는 대안적으로, 각각의 금속 층(134)은 금속 층(134)이 정렬되는 금속 층(136)으로부터 상이한 거리로 이격될 수 있다. 일부 실시형태에서, 금속 층(136)을 통과하는 빛의 적어도 일부가 주어진 금속 층(134)에 도달하면, 금속 층(136)은 주어진 금속 층(134)과 정렬되어 있는 것으로 여겨질 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 금속 층(136)의 적어도 일부가 주어진 금속 층(134) 바로 위에 위치되어 있으면, 금속 층(136)은 주어진 금속 층(134)과 정렬되어 있는 것으로 고려될 수 있다.

[0024] 일부 실시형태에서, 금속 층(134, 136)은 도시된 바와 같이 광-투과성 재료 층(138)에 떠 있을(suspended) 수 있다. 금속 층(134, 136)은 임의의 적절한 유형의 재료로 형성될 수 있다. 일부 실시형태에서, 임의의 금속 층(134, 136)은 알루미늄 및 은을 포함하는 합금으로 형성될 수 있다. 광-투과성 재료 층은 SiN 재료를 포함할 수 있고, 및/또는 실리콘 다이옥사이드 SiO₂와 같은 임의의 다른 적절한 유형의 광-투과성 재료를 포함할 수 있다. 일부 실시형태에서, 각각의 금속 층(134)은 400A 내지 600A 범위의 두께를 가질 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 각각의 금속 층(136)은 400A 내지 600A 범위의 두께를 가질 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 전체 필터 어레이(130)는 0.125um 내지 0.4um 범위의 두께를 가질 수 있다.

- [0025] 필터 어레이(130)에서 각각의 필터(132a-i)는 상기 각 금속 층(136)의 각각의 하나 및 상기 금속 층(136)의 아래에 위치하는 상기 금속 층(134)의 다른 하나를 포함할 수 있다. 일부 실시형태에서는, 위에 언급된 바와 같이, 임의의 필터(132a-i)에서 금속 층들(134, 136) 사이의 거리가 필터(132a-i)의 나머지 것들에서 금속 층들(134, 136) 사이의 거리와 상이할 수 있다. 보다 정확하게는, 각각의 필터(132a-i)는 필터의 각각의 금속 층(136) 및 금속 층(134)에 의해 형성된 상이한 Fabry-Perot 캐비티를 포함할 수 있다. 본 실시예에서 필터(132a-i)는 Fabry-Perot 캐비티(cavity)를 사용하여 구현되었지만, Ag/SiN/Ag/SiN/Ag 층을 포함하는 스택을 형성하는, 3개의 금속 층 및 2개의 광-투과성 재료 층을 가지는, Fabry-Perot 캐비티의 이중 스택과 같은 다른 유형의 필터가 사용되는 대안적인 실시형태가 가능하다.
- [0026] 도 1b는 하나의 특정 실시형태에 따른 필터(132a)의 구성을 더 상세히 도시한다. 일부 실시형태에서, 금속 층(134, 136) 사이의 거리를 제외하고, 필터(132b-i)의 구조는 필터(132a)의 구조와 동일하거나 유사할 수 있다. 아래에서 더 논의되는 바와 같이, 도 1b는 금속 층(134)의 각각(또는 적어도 하나)과 광-차단 층(122) 사이의 공간적 관계를 명확하게 나타내기 위해 제공된다. 도 1b에는 가이드 부재(124a)의 일부 및 광-차단 층(122)의 일부가 도시된다. 도 1b에 도시된 바와 같이, 광-차단 층(122)은 가이드 부재(124a)의 두께보다 더 큰 두께를 가질 수 있어, 상기 광-차단 층(122)의 상부 표면(123)이 상기 가이드 부재(124a)의 상부 표면(125) 위에 위치될 수 있다. 도시된 바와 같이, 금속 층(136)은 중앙 부분(136a) 및 상기 중앙 부분(136a)에 대해 경사진 단부 부분(136b)을 포함할 수 있다. 유사하게, 금속 층(134)은 중앙 부분(134a) 및 상기 중앙 부분(134a)에 대해 경사진 단부 부분(134b)을 포함할 수 있다. 일부 실시형태에서, 금속 층(134)의 전체 중앙 부분(134a)은 광-차단 층(122)의 상부 표면(123)의 레벨(level) 아래에 위치할 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 금속 층(134)의 중앙 부분(134a)의 일부만 광-차단 층의 상부 표면(123) 레벨 아래에 위치할 수 있다. 금속 층(134)의 중앙 부분(134a)의 적어도 일부를 광-차단 층(122)의 상부 표면(123) 레벨 아래에 위치시키는 것은, 필터(132a) 및 이웃하는 필터들 사이의 크로스-토크의 양을 감소시켜 필터 어레이(130)의 해상도(resolution)를 크게 향상시킬 수 있다. 도 1b의 실시예에서, 상부 표면(123)의 레벨은 점선으로 표시된다.
- [0027] 본 실시예에서, 금속 층(134)은 수평 중앙 부분(134a) 및 경사진 단부 부분(134b)을 포함하지만, 경사진 단부 부분(134b)이 생략된 대안적인 실시형태가 가능하다. 본 실시예에서, 금속 층(136)은 수평 중앙 부분(136a) 및 경사진 단부 부분(136b)을 포함하지만, 경사진 단부 부분(136b)이 생략된 대안적인 실시형태가 가능하다. 본 실시예에서, 금속 층(134)은 동일한 불연속 금속 층의 상이한 세그먼트들(또는 부분들)로 간주될 수 있다. 이와 관련하여, 금속 층(134)이 단일의 연속한 금속 층으로 대체되는 대안적인 실시형태가 가능하다는 것이 이해될 것이다(예를 들어, 도 15a-b에 도시된 금속 층(1510) 참조). 더욱이, 본 실시예에서, 금속 층(136)은 동일한 불연속 금속 층의 상이한 세그먼트들(또는 부분들)로 간주될 수 있다. 이와 관련하여, 금속 층(136)이 단일의 연속 금속 층으로 대체되는 대안적인 실시형태가 가능하다는 것이 이해될 것이다(예를 들어, 도 15a-b에 도시된 금속 층(1810) 참조).
- [0028] 도 1a로 되돌아 가면, IR-컷오프 필터(140)는 필터(132d-f) 위에 배치될 수 있다. 일부 실시형태에서, IR-컷오프 필터(140)는 700nm 보다 큰 파장을 갖는 빛을 차단하고 700nm 미만의 파장을 갖는 빛을 투과시키도록 배열될 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, IR-컷오프 필터(140)는 4 μ m 내지 5 μ m 범위의 두께를 가질 수 있다. IR-패스 필터(150)는 필터(132g-i) 위에 배치될 수 있다. 일부 실시형태에서, IR-패스 필터는 700nm 미만의 파장을 갖는 빛을 차단하고 700nm보다 큰 파장을 갖는 빛을 투과시키도록 배열될 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, IR-패스 필터(150)는 2 μ m 내지 2.5 μ m 범위의 두께를 가질 수 있다. IR-컷오프 필터(140) 및 IR-패스 필터(150) 중 임의의 것은 유기 염료 또는 안료를 기반으로 한 흡수(absorption) 필터일 수 있다. IR-컷오프 필터(140) 및 IR-패스 필터(150) 중 임의의 것은 스핀 코팅 및/또는 임의의 다른 적절한 공정을 사용하여 필터 어레이(130)의 상부에 형성될 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, IR-컷오프 필터(150)는 총 두께가 1 μ m인, 은(Ag) 및 Nb₂O₅(오산화 나이오븀)와 같은 유전체 재료를 포함하는 금속 간섭(metallic interference) IR-컷오프 필터일 수 있다. 일부 실시형태에서, Ag의 두께는 약 100Å 일 수 있고 Nb₂O₅의는 500Å 내지 600Å의 범위에 있을 수 있다. 일부 실시형태에서, IR-컷오프 필터(140) 및 IR-패스 필터(150)는 400nm 보다 낮은 파장 및 700nm 보다 큰 파장을 차단하도록 구성된 완전 유전체 IR-컷오프 필터로 대체될 수 있다. 그러한 완전 유전체(full dielectric) IR-컷오프 필터의 총 두께는 4.5 μ m 내지 5.5 μ m 범위 내에 있을 수 있다.
- [0029] 도 1c는 IR-컷오프 필터(140) 및 IR-패스 필터(150)가 제거된 디텍터 어레이(100)의 평면도이다. 도 1c는 포토 다이오드(112a-i), 가이드 부재(124a-i) 및 필터(132a-i)가 정렬되어 복수의 디텍터 셀(160a-i)을 형성할 수 있

음을 도시한다. 예를 들면, 필터(132a)는 가이드 부재(124a)와 정렬될 수 있고, 가이드 부재(124a)는 포토다이오드(112a)와 정렬될 수 있다. 그 결과, 필터(132a), 가이드 부재(124a) 및 포토다이오드(112a)는 함께 디텍터 셀(160a)을 형성할 수 있다. 다른 실시예로서, 필터(132b)는 가이드 부재(124b)와 정렬될 수 있고, 가이드 부재(124b)는 포토다이오드(112b)와 정렬될 수 있다. 그 결과, 필터(132b), 가이드 부재(124b) 및 포토다이오드(112b)는 함께 디텍터 셀(160b)을 형성할 수 있다. 또 다른 실시예로서, 필터(132i)는 가이드 부재(124i)와 정렬될 수 있고, 가이드 부재(124i)는 포토다이오드(112i)와 정렬될 수 있다. 그 결과, 필터(132i), 가이드 부재(124i) 및 포토다이오드(112i)는 함께 디텍터 셀(160i)을 형성할 수 있다.

[0030] 일부 실시형태에서, 가이드 부재를 통과하는 빛의 적어도 일부가 포토다이오드에 도달할 수 있는 경우, 가이드 부재는 하부의 포토다이오드와 정렬되어 있는 것으로 간주될 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 가이드 부재가 포토다이오드 바로 위에 배치되는 경우, 가이드 부재는 하부의 포토다이오드와 정렬되어 있는 것으로 간주될 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 가이드 부재가 부분적으로 포토다이오드의 위에 배치되어 가이드 부재의 일 부분이 포토다이오드의 바로 위에 위치하고 다른 부분이 포토다이오드 위로 돌출되어 있는 경우, 가이드 부재는 하부의 포토다이오드와 정렬되어 있는 것으로 여겨질 수 있다.

[0031] 일부 실시형태에서, 필터를 통과하는 빛의 적어도 일부가 가이드 부재에 도달할 수 있는 경우 필터는 하부의 가이드 부재와 정렬되어 있는 것으로 간주될 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 필터가 가이드 부재 바로 위에 배치되는 경우 필터는 하부의 가이드 부재와 정렬되어 있는 것으로 간주될 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 필터가 부분적으로 가이드 부재 위에 배치되어 필터의 일 부분이 가이드 부재 바로 위에 위치하고 다른 부분이 가이드 부재 위로 돌출되어 있는 경우 필터가 하부의 가이드 부재와 정렬되어 있는 것으로 간주될 수 있다.

[0032] 본 개시의 측면에 따르면, 디텍터 셀(160a-i)은 서로 광학적으로 절연될 수 있어, 특히 셀(160a-i) 간에 또는 포토다이오드(112a-i) 사이의 크로스토크(crosstalk) 양을 제거(또는 감소)할 수 있다. 일부 실시형태에서, 광학 절연(optical insulation)은 광-차단 층(122)에 의해 제공될 수 있으며, 위에서 언급된 바와 같이, 광-차단 층은 가이드 부재(124a-i) 중 하나에서 가이드 부재 중 다른 하나로 이동하는 빛을 방지(또는 빛의 양을 감소)할 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 광학 절연은 n-웰 영역(들)(117)에 의해 제공될 수 있으며, 위에서 언급된 바와 같이, n-웰 영역(들)은 하나의 포토다이오드에 도달한 빛이 그 포토다이오드를 가로질러 이동하여 인접한 포토다이오드에 도달하는 것을 방지하도록 배열될 수 있다.

[0033] 일부 실시형태에서, 광-차단 층(122)은 디텍터 셀(160a-i) 중 하나로부터 디텍터 셀(160a-i) 중 다른 하나로 이동할 수 있는 빛(의 양을 감소)을 방지시키는 연속 구조를 형성하기 위해, 가이드 층(들)(124a-i)과 정렬될 수 있다. 예를 들어, 광-차단 층(122)의 적어도 일부는 n-웰 영역(들)(117a) 및/또는 n-웰 영역(들)(117b) 바로 위에 위치할 수 있다. 일부 실시형태에서, 가이드 어레이의 광-차단 층을 포토다이오드 어레이의 n-웰 영역(들)과 정렬하는 것은 디텍터 어레이(100)의 정확도를 향상시킬 수 있다.

[0034] 도 3a-b는, 본 개시의 측면에 따라 디텍터 어레이(100)의 동작을 도시한다. 도 3a에는 테스트 광의 스펙트럼 콘텐츠(content)를 나타내는 플롯(310)이 나타내져 있다. 도 3b에는 테스트 광에 대한 디텍터 어레이(100)의 응답을 나타내는 플롯(320)이 도시되어 있다. 도 3a-b는 디텍터 어레이(100)가 테스트 광에 노출 될 때 디텍터 어레이(100)의 포토다이오드(112a-i)에 의해 생성된 신호가 주어진 관심 범위에 걸쳐 테스트 광의 스펙트럼 콘텐츠를 재구성하는데 사용될 수 있음을 예시한다.

[0035] 플롯(320)에서, 포토다이오드(112a-i)에 의해 생성된 각 신호의 크기는 바(bars)(322a-i)의 각각 다른 것에 의해 표현될 수 있다. 보다 구체적으로, 바(322a)는 포토다이오드(112a)에 의해 생성된 신호(예를 들어, 전압 신호)의 크기를 나타낼 수 있고; 바(322b)는 포토다이오드(112b)에 의해 생성된 신호의 크기를 나타낼 수 있고; 바(322c)는 포토다이오드(112c)에 의해 생성된 신호의 크기를 나타낼 수 있다. 유사하게, 바(322d)는 포토다이오드(112d)에 의해 생성된 신호의 크기를 나타낼 수 있고; 바(322e)는 포토다이오드(112e)에 의해 생성된 신호의 크기를 나타낼 수 있으며; 바(322f)는 포토다이오드(112f)에 의해 생성된 신호의 크기를 나타낼 수 있으며; 바(322g)는 포토다이오드(112g)에 의해 생성된 신호의 크기를 나타낼 수 있으며; 바(322h)는 포토다이오드(112h)에 의해 생성된 신호의 크기를 나타낼 수 있으며; 바(322i)는 포토다이오드(112i)에 의해 생성된 신호의 크기를 나타낼 수 있다.

[0036] 도 4는 본 개시의 측면들에 따른 광전자 디바이스(400)에 대한 일 실시예의 다이어그램이다. 도시된 바와 같이, 광전자 디바이스(400)는 디텍터 어레이(100) 및 신호 프로세서(405)를 포함한다. 디텍터 어레이(100) 및 신호

프로세서(405)는 동일한 다이(die) 상에 통합될 수 있거나, 개별 다이 상에 형성될 수 있다. 신호 프로세서는 임의의 적절한 유형의 프로세싱 회로를 포함할 수 있다. 일부 실시형태에서, 신호 프로세서(405)는 스위치(410), 증폭기(420), 아날로그-디지털 변환기(ADC)(430), 프로세서(440) 및 입력/출력(I/O) 인터페이스(450) 중 하나 이상을 포함할 수 있다.

[0037] 스위치(410)는 포토다이오드(112a-i)로부터 복수의 신호를 수신하고 신호를 한 번에 하나씩 증폭기(420)에 공급하도록 구성된 임의의 적절한 유형의 전자 디바이스를 포함할 수 있다. 증폭기(420)는 포토다이오드(112a-i)에 의해 생성된 신호의 파워를 증가시키도록 구성된 임의의 적절한 유형의 디바이스를 포함할 수 있다. ADC(430)는 ADC(430)에 입력되는 아날로그 신호의 디지털 표현을 생성하도록 구성된 임의의 적절한 유형의 디바이스를 포함할 수 있다. ADC(430)는 16-비트 ADC, 32-비트 ADC, 64-비트 ADC 등을 포함할 수 있다. 프로세서(440)는 ADC(430)에 의해 생성된 값에 기초하여 하나 이상의 산술 또는 논리 연산을 수행할 수 있는 임의의 적절한 유형의 전자 회로를 포함할 수 있다. I/O 인터페이스(450)는 USB(Universal Serial Bus) 인터페이스 또는 I2C 인터페이스 등과 같은, 임의의 적절한 유형의 병렬 또는 직렬 인터페이스를 포함할 수 있다.

[0038] 동작 중에, 포토다이오드(112a-b)는 디텍터 어레이(100)에 입사되는 광 스펙트럼의 상이한 부분들의 파워를 나타내는 복수의 신호를 생성할 수 있다. 스위치(410)는 포토다이오드(112a-i)에 의해 생성된 각각의 신호가 증폭기(420)에 공급되도록 신호를 스위칭할 수 있다. 증폭기(420)는 각각의 신호를 증폭하여 ADC(430)에 공급할 수 있다. ADC(430)는 각 신호의 디지털 표현을 생성하고 상기 디지털 표현을 프로세서(440)에 공급한다. 포토다이오드(112a-i)에 의해 생성된 신호 각각의 디지털 표현에 기초하여, 프로세서(440)는 상관 색 온도(correlated color temperature)(CCT) 또는 컬러와 같은 빛의 특성을 검출할 수 있다. 본 실시예에서 광전자 디바이스는 프로세서(440)를 포함하지만, 프로세서(440)가 생략된 대안적인 구현이 가능하다. 그러한 예에서, 포토다이오드(112a-i)에 의해 생성된 신호의 디지털 표현은 외부 프로세싱 회로에 의해 사용되기 위해 I/O 인터페이스로부터 출력될 수 있다.

[0039] 도 4의 실시예에서는, 증폭기(420)는 1-채널 증폭기이지만, 증폭기가 다중 채널을 포함하는 대안적인 구현이 가능하다. 더욱이, 증폭기(420)가 다중 채널을 포함하는 경우에, 스위치(410)는 증폭기(420)에 병렬로 다중 신호를 제공하도록 구성될 수 있다. 예를 들어, 센서 어레이(100)가 32개의 디텍터 셀을 포함하는 경우, 증폭기(420)는 8-채널 증폭기일 수 있고 스위치(410)는 8개의 상이한 디텍터 셀로부터 증폭기로 병렬로 신호를 공급하도록 구성될 수 있다. 그 결과, 프로세서(440)(및/또는 I/O 인터페이스(450))는 4 클럭 사이클과 같이 작은 사이클로 센서 어레이(100)에 의해 생성되는 모든 신호를 수신할 수 있다.

[0040] 도 5는 본 개시의 측면들에 따라, 프로세서(440)가 수행하도록 구성될 수 있는 수학적 연산의 예를 도시한다. 이 실시예에서, 프로세서(440)는 CIE 1931 색 공간에서 디텍터 어레이(100)에 적용되는 빛의 컬러를 식별하는 벡터(510)를 생성하도록 구성될 수 있다. 이와 같이, 벡터(510)는 인간의 눈에 등록된 컬러 감각에 대한 객관적인 표현(description)을 제공하는 삼자극치(tristimulus values) X, Y, Z를 포함할 수 있다. 본 실시예에서 프로세서(440)는 CIE 1394 색 공간에서 빛의 표현을 생성하지만, RGB 색 공간에서의 표현 또는 YCrCb 색 공간에서의 표현과 같은 다른 유형의 표현이 생성되는 선택적인 실시형태도 가능하다.

[0041] 도시된 바와 같이, 벡터(510)는 벡터(530)에 계수행렬(coefficient matrix)(520)을 곱하여 계산될 수 있다. 벡터(530)는 디텍터 어레이(100)에서 상이한 포토다이오드에 의해 생성된 신호의 값을 나타내는 V_a - V_i 값을 포함할 수 있다. 예를 들어, 값 V_a 는 포토다이오드(112a)에 의해 생성된 신호의 크기를 나타낼 수 있고; 값 V_b 는 포토다이오드(112b)에 의해 생성된 신호의 크기를 나타낼 수 있고; 값 V_c 는 포토다이오드(112c)에 의해 생성된 신호의 크기를 나타낼 수 있고; 값 V_d 는 포토다이오드(112d)에 의해 생성된 신호의 크기를 나타낼 수 있고; 값 V_e 는 포토다이오드(112e)에 의해 생성된 신호의 크기를 나타낼 수 있고; 값 V_f 는 포토다이오드(112f)에 의해 생성된 신호의 크기를 나타낼 수 있고; 값 V_g 는 포토다이오드(112g)에 의해 생성된 신호의 크기를 나타낼 수 있고; 값 V_h 는 포토다이오드(112h)에 의해 생성된 신호의 크기를 나타낼 수 있고; 값 V_i 는 포토다이오드(112i)에 의해 생성된 신호의 크기를 나타낼 수 있다.

[0042] 일부 실시형태에서, 계수행렬(520)은 프로세서(440)의 메모리(미도시)에 미리 저장된 행렬일 수 있다. 계수행렬은 공지된 또는 표준 레퍼런스 광원으로 광전자 디바이스(400)를 칼리브레이팅(calibrating)함으로써 계산될 수 있다. 칼리브레이션(calibration)은 광전자 디바이스(400)를 색을 알고 있는 칼리브레이션 광에 노출시키고 도 5에 도시된 방정식을 계수행렬(520)에 대해 풀어서 수행될 수 있다.

[0043] 도 6은 본 개시의 측면들에 따른 광전자 디바이스(600)의 실시예의 개략도이다. 광전자 디바이스는 디텍터 어레이(610) 및 신호 프로세서(620)를 포함한다. 디텍터 어레이(610)는 도시된 바와 같이 디텍터 셀(160a-i)을 포함

할 수 있다. 디텍터 어레이(610)는 센서 셀(160a-i)이 그리드로(in a grid) 배열되는 것을 제외하고는, 디텍터 어레이(100)와 동일하거나 유사할 수 있다. 신호 프로세서(620)는 도 4와 관련하여 위에서 설명된 신호 프로세서(405)와 동일하거나 유사할 수 있다. 도 7은 본 개시의 측면들에 따른 광전자 디바이스(700)에 대한 실시예의 개략도이다. 광전자 디바이스(700)는 도식된 바와 같이 IR-컷오프 필터(740) 및 IR-패스 필터(750)를 포함하는 것을 제외하고는, 광전자 디바이스(600)와 동일하거나 유사할 수 있다. IR-컷오프 필터(740)는 디텍터 어레이(610)의 셀(160d, 160e, 160f) 위에 배치될 수 있고, IR-컷오프 필터(140)와 동일하거나 유사할 수 있다. IR-패스 필터(750)는 디텍터 어레이(610)의 셀(160g, 160h, 160i) 위에 배치될 수 있고, IR-패스필터(150)와 동일하거나 유사할 수 있다.

[0044] 도 8은 본 개시의 측면들에 따라, 디텍터 어레이를 제조하기 위한 프로세스(800) 실시예의 흐름도이다.

[0045] 단계(805)에서, 포토다이오드 어레이(910)가 형성된다. 포토다이오드 어레이(910)의 실시예가 도 9a-c에 도시되어 있다. 도식된 바와 같이, 포토다이오드 어레이는 p-기판(940) 상에 형성된 포토다이오드(912a-i)를 포함할 수 있다. 일부 실시형태에서, 포토다이오드(912a-c)는 도 1a-b와 관련하여 위에서 논의된 포토다이오드(112a-c)와 동일하거나 유사할 수 있다. 추가적으로 또는 대안적으로, 포토다이오드(912d-i)는 도 1과 관련하여 위에서 논의된 포토다이오드(112d-i)와 동일하거나 유사할 수 있다.

[0046] 포토다이오드(912a-c)는 p+/n-웰 다이오드 일 수 있으며, UV 밴드에서의 광 방출 파워를 검출하는데 사용될 수 있다. 각각의 포토다이오드(912a-c)는 n-웰 영역(917a)에 의해 측면 및 바닥이 둘러싸인 각각의 p+ 영역(914) 및 n-웰 영역(917a) 아래에 배치되는 p- 영역(918)을 포함할 수 있다. p+ 영역(914)은 p+ 영역(114)과 동일하거나 유사할 수 있고, n-웰 영역(917a)은 n-웰 영역(117a)과 동일하거나 유사할 수 있으며, p- 영역(918)은 p- 영역(118)과 동일하거나 유사할 수 있다. 포토다이오드(912d-i)는 n+/P-epi 포토다이오드를 포함할 수 있고 이들은 IR 및 가시광선 밴드에서 빛을 검출하는데 사용될 수 있다. 각각의 포토다이오드(912d-i)는 n-웰 영역(917b)에 의해 측면이 둘러싸인 각각의 n+ 영역(915) 및 n-웰 영역(917b) 및 n+ 영역(915) 아래에 배치된 p- 영역(919)을 포함할 수 있다. n+ 영역(915)은 n+ 영역(115)과 동일하거나 유사할 수 있고, n-웰 영역(들)(917b)는 n-웰 영역(117b)과 동일하거나 유사할 수 있으며, p- 영역(919)은 p- 영역(119)과 동일하거나 유사할 수 있다.

[0047] 단계(810)에서, 유전체 광-투과성 재료 층(1010)이 포토다이오드 어레이(910) 위에 형성된다. 광-투과성 층(1010)의 실시예가 도 10a-b에 도시된다. 도식된 바와 같이, 광-투과성 재료 층은 보로포스포실리케이트 유리(Borophosphosilicate glass)(BPSG), 포스포실리케이트 유리(phosphosilicate glass)(PSG), 도핑되지 않은 실리카 유리(undoped silica glass)(USG) 및 플루오르실리케이트 유리(fluorosilicate glass)(FSG) 유리 재료를 포함하는 실리콘 다이옥사이드와 같은, 임의의 적절한 유형의 재료로 형성될 수 있다. 일부 실시형태에서, 광-투과성 재료 층(1010)은 플라즈마 강화 화학기상 증착(plasma-enhanced chemical vapor deposition)(PECVD) 및/또는 임의의 다른 적절한 유형의 공정을 사용하여 형성될 수 있다. 일부 실시형태에서, 광-투과성 재료 층(1010)은 패시베이션 층(미도시)에 의해 포토다이오드 어레이(910)로부터 분리될 수 있다. 패시베이션 층은 실리콘 다이옥사이드 SiO₂ 및 실리콘 나이트라이드 Si₃N₄로 형성될 수 있다. 일부 실시형태에서, 광-투과성 재료 층(1010)은 5um-7.5um 범위의 두께를 가질 수 있다.

[0048] 단계(815)에서, 복수의 트렌치(1110)가 복수의 가이드 부재(1012)를 정의하기 위해 광-투과성 재료 층(1010)으로(into) 형성된다. 가이드 부재(1012)는 가이드 부재(124a-i)와 동일하거나 유사할 수 있다. 트렌치(1110)의 실시예가 도 11a-c에 도시되어 있다. 도식된 바와 같이, 일부 실시형태에서, 트렌치(1110)는 n-웰 영역(917b)의 적어도 일 부분 위에 형성될 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 트렌치(1110)는 인접한 p+ 영역들(914) 사이에 위치하는 n-웰 영역(917a) 부분들 위에 형성될 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 트렌치(1110)는 인접한 n+ 영역들(915) 사이에 위치하는 n-웰 영역(917b) 부분들 위에 형성될 수 있다. 트렌치(1110)는 CMOS 또는 BICMOS 백 엔드 오브 라인 프로세스 및/또는 임의의 다른 적절한 유형의 프로세스를 사용하여 형성될 수 있다. 트렌치(1110)는 광-투과성 층(1010)의 두께보다 작거나, 크거나 또는 같은 깊이를 가질 수 있다.

[0049] 단계(820)에서, 광-차단 층(1210)이 트렌치(1110)에 형성되어 가이드 어레이(1120)를 완성한다. 광-차단 층(1210) 및 가이드 어레이(1220)의 실시예가 도 12a-b에 도시되어 있다. 가이드 어레이(1220)는 도식된 바와 같이 가이드 부재(1012) 및 광-차단 층(1210)을 포함할 수 있다. 가이드 어레이(1220)는 도 1a-b와 관련하여 위에서 논의된 가이드 어레이(120)와 동일하거나 유사할 수 있다. 광-차단 층(1210)은 도 1a-c와 관련하여 위에서 논의된 광-차단 층(122)과 동일하거나 유사할 수 있다. 일부 실시형태에서, 광-차단 층(1210)은 3 금속 층 공정에 대해 4.5um 내지 5.5um 범위의 두께를 가질 수 있다. 일부 실시형태에서, 광-차단 층(1210)은 광-투과성 재

료 층(1010)보다 더 큰 두께를 가질 수 있어, 광-차단 층(1210)의 상부 표면이 광-투과성 재료 층(1310)의 상부 표면 위에 위치할 수 있다.

[0050] 단계(825)에서, 유전체 광-투과성 재료 층(1310)이 포토다이오드 어레이 위에 형성된다. 광-투과성 재료 층(1310)의 실시예가 도 13a-b에 도시되어 있다. 광-투과성 재료 층(1310)은 Si_3N_4 재료, Al_2O_3 , HfO_2 , SiO_2 , TiO_2 , Nb_2O_5 와 같은 임의의 적절한 유형의 재료를 사용하여 형성될 수 있다. 일부 실시형태에서, 저압 화학 기상 증착 (low pressure chemical vapor deposition)(LPCVD) 및 원자층 증착(atomic layer deposition)(ALD)이 층(1310)을 형성하기 위해 사용될 수 있다.

[0051] 단계(830)에서, 복수의 트렌치(1410)가 광-투과성 재료 층(1310)으로(into) 형성된다. 트렌치(1410)의 실시예가 도 14a-b에 도시된다. 도시된 바와 같이, 일부 실시형태에서, 트렌치(1410)는 실질적으로 동일한 깊이를 가질 수 있고, 각각의 트렌치(1410)는 포토다이오드(912a-i)의 각각 다른 하나 위에 형성될 수 있다. 일부 실시형태에서, 각각의 트렌치(1410)는 도시된 바와 같이 광-차단 층(1210)의 상부 표면 레벨 아래로 연장될 수 있다. 광-차단 층(1210)의 상부 표면 레벨은 도 14a-b에서 점선으로 표시되어 있다. 일부 실시형태에서, 트렌치(1410)는 저온 플라즈마 에칭(low temperature plasma etching) 또는 원자층 정밀 에칭(atomic layer precision etching)(ALE) 시스템 및/또는 임의의 다른 적절한 유형의 프로세스를 사용하여 형성될 수 있다.

[0052] 단계(835)에서, 금속 층(1510)이 광-투과성 재료 층(1310) 위에 형성된다. 금속 층(1510)의 실시예가 도 15a-b에 도시된다. 금속 층(1510)은 은, 알루미늄, 금 또는 구리 등과 같은 임의의 적절한 재료로 형성될 수 있다. 일부 실시형태에서, 금속 층은 알루미늄(Al) 및 은(Ag)을 포함하는 합금을 사용하여 형성될 수 있다. 금속 층(1510)은, 예를 들면 열 증발, 이온 보조 증착을 이용한 전자층 증착, 및 스퍼터 증착과 같은, 임의의 적절한 유형의 프로세스를 사용하여 형성될 수 있다. 일부 실시형태에서, 트렌치(1410)의 바닥에 형성된 금속 층(1510)의 부분은 광-차단 층(1210) 상부 표면의 레벨 아래에 적어도 부분적으로 위치할 수 있다. 광-차단 층(1210)의 상부 표면 레벨은 도 15a-b에서 점선으로 표시되어 있다.

[0053] 단계(840)에서, 유전체 광-투과성 재료 층(1610)이 금속 층(1510) 위에 형성된다. 광-투과성 재료 층(1610)의 실시예가 도 16a-b에 도시된다. 광-투과성 재료 층(1610)은 Si_3N_4 재료, Al_2O_3 , HfO_2 , SiO_2 , TiO_2 , Nb_2O_5 와 같은 임의의 적절한 유형의 재료를 사용하여 형성될 수 있다. 일부 실시형태에서, 저압 화학 기상 증착(LPCVD) 및 원자층 증착(ALD)이 층(1610)을 형성하기 위해 사용될 수 있다. 일부 실시형태에서, 광-투과성 재료 층(1610)은 1200Å 내지 2500Å 범위의 두께를 가질 수 있다.

[0054] 단계(845)에서, 복수의 트렌치(1710)가 광-투과성 재료 층(1610)의 층으로 형성된다. 트렌치(1710)의 실시예가 도 17a-b에 도시된다. 일부 실시형태에서, 트렌치(1710) 중 적어도 하나는 적어도 하나의 다른 트렌치(1710)와 다른 깊이를 가질 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 각각의 트렌치(1710)는 나머지 트렌치와 다른 깊이를 가질 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, 각각의 트렌치(1710)는 도시된 바와 같이 포토다이오드 어레이(910)에서 포토다이오드(912a-i)의 각각 다른 하나 위에 형성될 수 있다. 일부 실시형태에서, 트렌치(1710)는 저온 플라즈마 에칭 또는 원자층 정밀 에칭(ALE) 시스템 및/또는 임의의 다른 적절한 유형의 프로세스를 사용하여 형성될 수 있다.

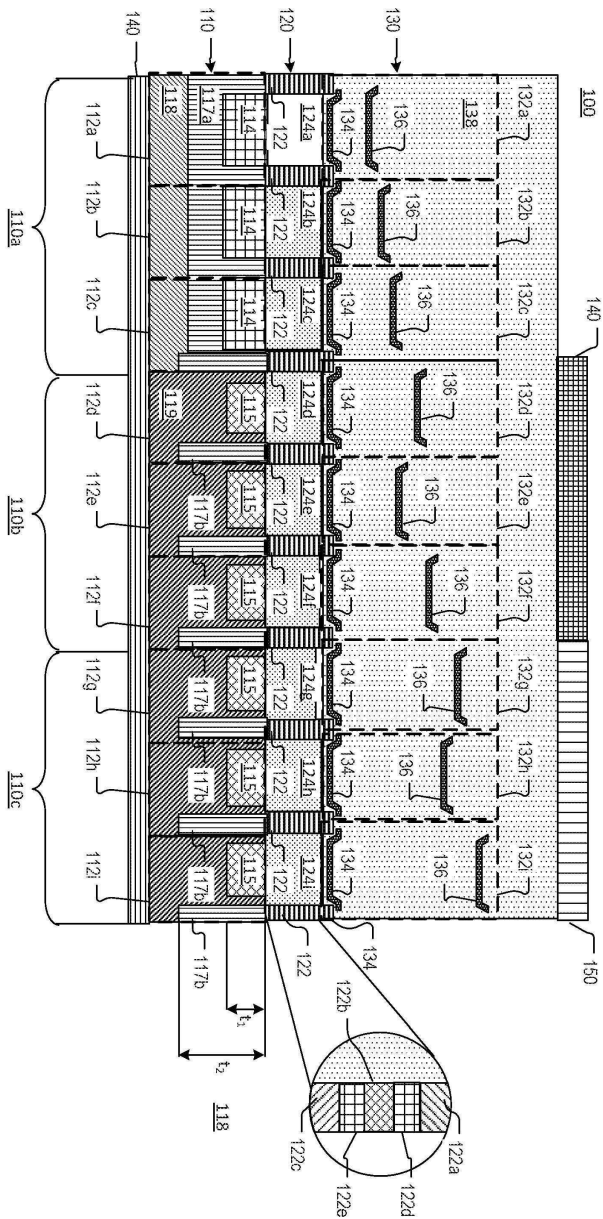
[0055] 단계(850)에서, 금속 층(1810)이 도시된 바와 같이 광-투과성 층(1610) 및 트렌치(1710) 위에 형성된다. 금속 층(1810)의 실시예가 도 18a-b에 도시된다. 일부 실시형태에서, 금속 층(1810)은 알루미늄(Al)과 은(Ag)을 포함하는 합금으로 형성될 수 있다. 일부 실시형태에서, 금속 층(1810)은 은, 알루미늄, 금, 구리 및/또는 임의의 다른 적절한 유형의 재료를 사용하여 형성될 수 있다. 금속 층(1810)은 예를 들어 열 증발, 이온 보조 증착을 이용한 전자층 증착 및 스퍼터 증착과 같은 임의의 적절한 유형의 프로세스를 사용하여 형성될 수 있다. 일부 실시형태에서, 층(1810)은 밴드패스 필터 설계의 밴드폭 요구사항에 따라 400Å 내지 600Å 범위의 두께를 가질 수 있다.

[0056] 단계(855)에서, 광-투과성 재료 층(1905)이 금속 층(1810) 위에 형성되어 필터 어레이(1910)를 완성한다. 필터 어레이(1910)의 실시예가 도 19a-b에 도시된다. 일부 실시형태에서, 광-투과성 재료 층(1905)은 Si_3N_4 재료, Al_2O_3 , HfO_2 , SiO_2 , TiO_2 , Nb_2O_5 와 같은 임의의 적절한 유형의 재료를 사용하여 형성될 수 있다. 일부 실시형태에서, 저압 화학 기상 증착(LPCVD) 및 원자층 증착(ALD)이 층(1905)을 형성하는데 사용될 수 있다. 연속적인 금속 층을 사용하여 상이한 Fabry-Perot 캐비티를 형성하는 것을 제외하고, 필터 어레이(1910)는 도 1a-b와 관련하여 위에서 논의된 필터 어레이(130)와 동일하거나 유사할 수 있다.

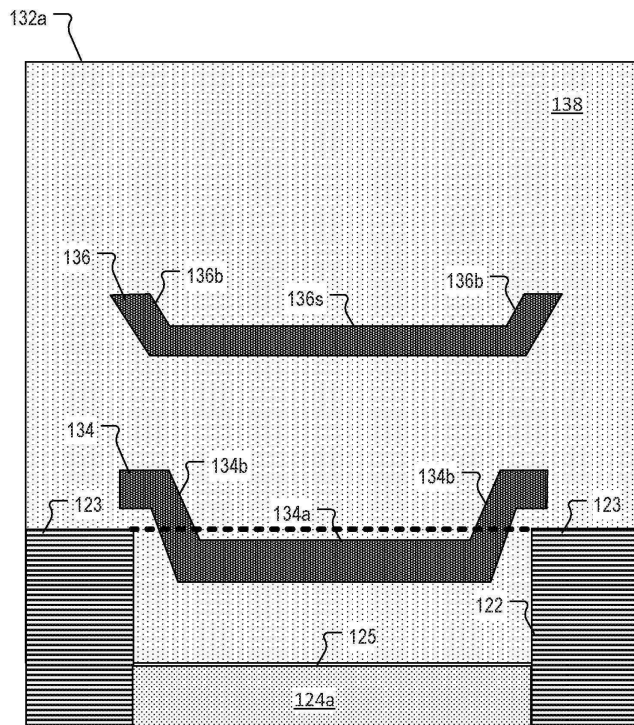
- [0057] 도 19a-b는 프로세스(800)의 단계(805-855)를 수행한 결과 생성되는 결과적인 디텍터 어레이(1920)의 실시예를 도시한다. 도시된 바와 같이, 디텍터 어레이(1920)는 복수의 디텍터 셀(160a-i)을 포함할 수 있다. 넘버링이 시사하는 바와 같이, 디텍터 어레이(1920)의 디텍터 셀은 디텍터 어레이(100)의 디텍터 셀 및 디텍터 어레이(610)의 디텍터 셀과 유사할 수 있으며, 이는 도 1a-b 및 도 6과 관련하여 위에서 논의되어 있다. 위에서 언급된 바와 같이, 일부 실시형태에서, 디텍터 셀(160a-c)은 UV 밴드에서 광 방출 에너지를 측정하도록 배열될 수 있고, 셀(160d-f)은 가시광선 밴드에서 광 방출 에너지를 측정하도록 배열될 수 있고, 셀(160g-i)은 IR 밴드에서 빛의 에너지를 측정하도록 배열될 수 있다.
- [0058] 단계(860)에서, IR-컷오프 필터(2010)가 디텍터 어레이(1720)의 디텍터 셀(160d-f) 위에 형성되고 IR-패스 필터(2020)가 디텍터 어레이(1920)의 디텍터 셀(160g-i) 위에 형성되어 광전자 디바이스(2030)을 완성한다. 일부 실시형태에서, IR-컷오프 필터(2010)는 IR-컷오프 필터(140)와 동일하거나 유사할 수 있다. 추가적으로 또는 대안적으로, 일부 실시형태에서, IR-컷오프 필터(2010)는 IR-패스 필터(150)와 동일하거나 유사할 수 있다. 필터(2010, 2020)의 실시예가 도 20a-b에 도시되어 있다.
- [0059] 도 1-20b는 단지 예시로 제공된다. 이들 도면과 관련하여 논의된 요소 중 적어도 일부는 상이한 순서로 배열될 수 있고, 결합되고 및/또는 전체적으로 생략될 수 있다. "와 같은", "예를 들어", "포함하는", "일부 측면에서", "일부 실시형태에서" 등과 같이 표현된 절 뿐만 아니라, 여기에 설명된 실시예의 제공은 개시된 발명을 특정 실시예로 제한하는 것으로 해석되어서는 안된다는 것을 이해할 것이다. 예로서, 일부 실시형태에서, 용어 "광-투과성 재료"는 80 % 내지 95 % 보다 큰 광 투과율(light transmissivity)을 갖는 임의의 재료를 지칭할 수 있다. 예를 들어, 일부 실시형태에서, 용어 "광-차단 재료"는 2 % 내지 0.1 % 미만의 광 투과율을 갖는 임의의 재료를 지칭할 수 있다. 또한, 개시된 디바이스(들)의 다양한 요소의 두께에 대한 값은 단지 예로서 제공된 것이며, 본 개시는 어떠한 방식으로든 이들 값으로 제한되지 않는다는 것이 이해될 것이다. 또한, 개시된 디바이스(들)의 다양한 구성 요소를 형성하는데 사용되는 재료 및 공정은 단지 예시로서 제공되며, 본 개시가 어떠한 방식으로든 이러한 재료 및/또는 공정으로 제한되지 않는다는 것이 이해될 것이다.
- [0060] 본 발명을 상세하게 설명하였지만, 이 기술분야의 통상의 기술자는 본 개시가 주어지면 본 명세서에 기술된 발명 개념의 사상을 벗어나지 않고 본 발명에 대한 수정이 이루어질 수 있음을 이해할 것이다. 따라서, 본 발명의 범위가 도시되고 설명된 특정 실시형태로 제한되는 것은 의도되지 않는다.

도면

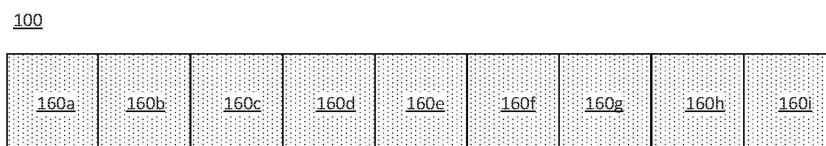
도면1a



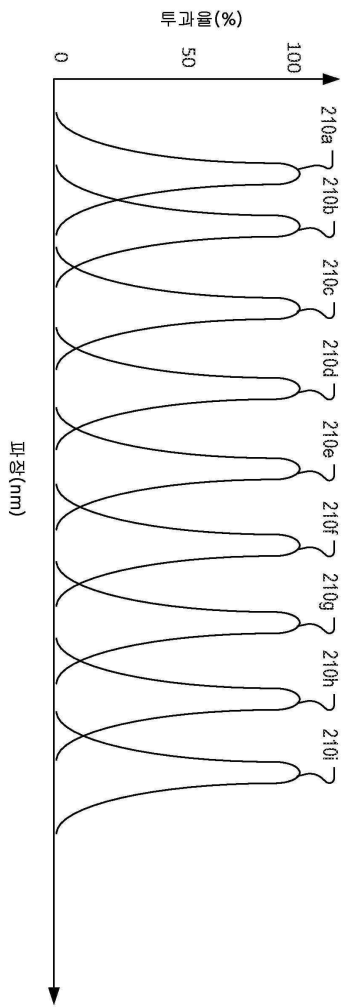
도면1b



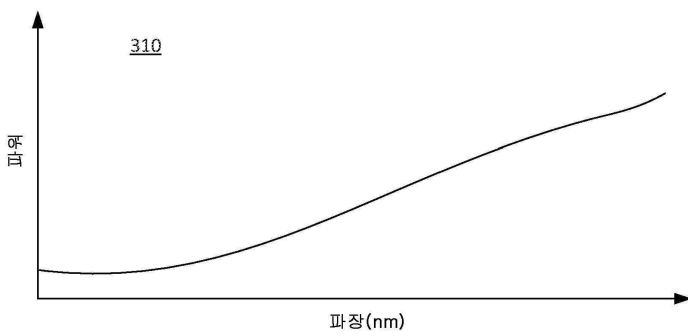
도면1c



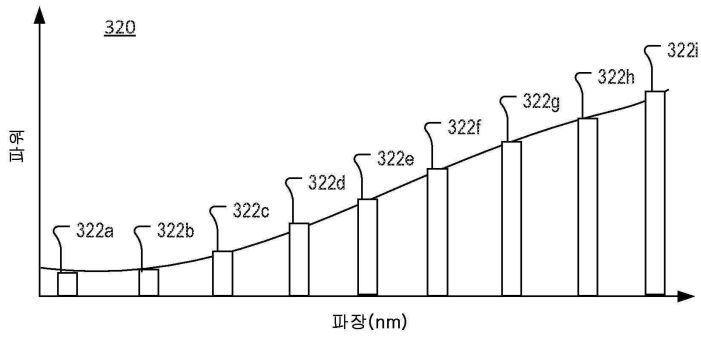
도면2



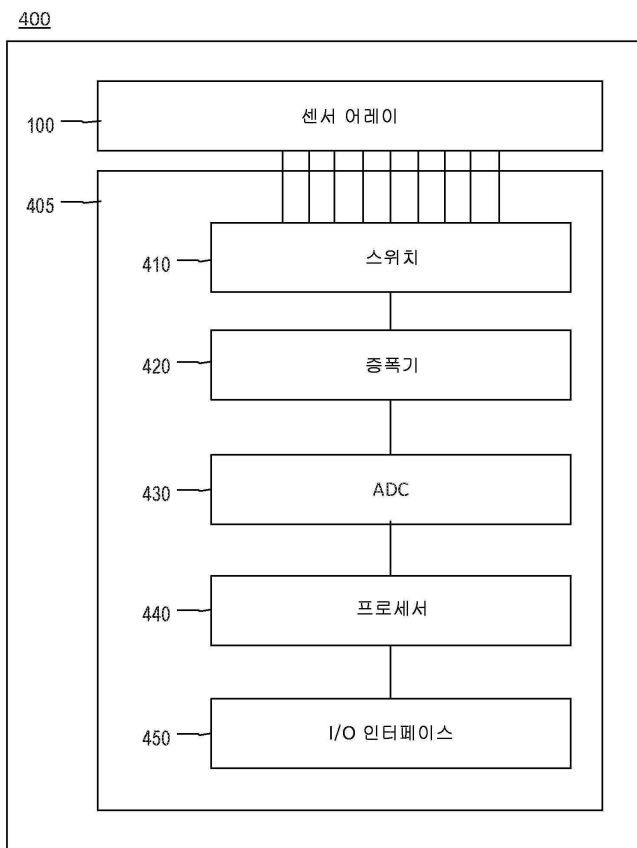
도면3a



도면3b



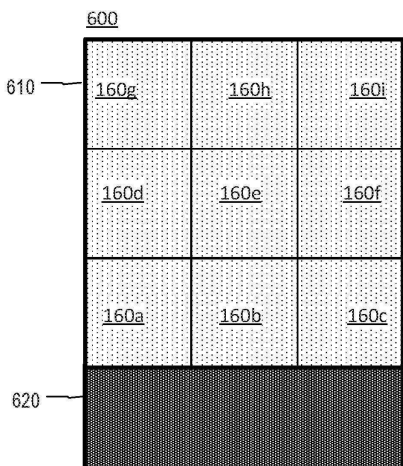
도면4



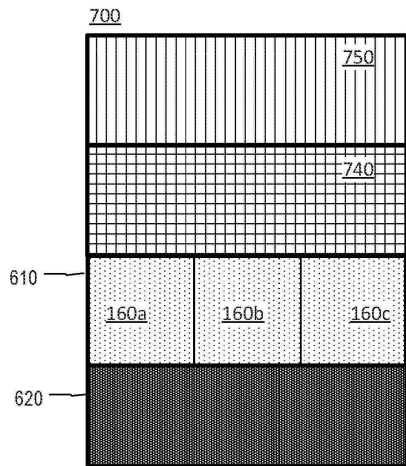
도면5

$$\begin{matrix} 510 \\ \left[\begin{matrix} X \\ Y \\ Z \end{matrix} \right] \end{matrix} = \begin{matrix} 520 \\ \left[\begin{matrix} ka1 & \dots & ka9 \\ kb1 & \dots & kb9 \\ kc1 & \dots & kc9 \end{matrix} \right] \end{matrix} \begin{matrix} 530 \\ \left[\begin{matrix} va \\ vb \\ vc \\ \dots \\ vi \end{matrix} \right] \end{matrix}$$

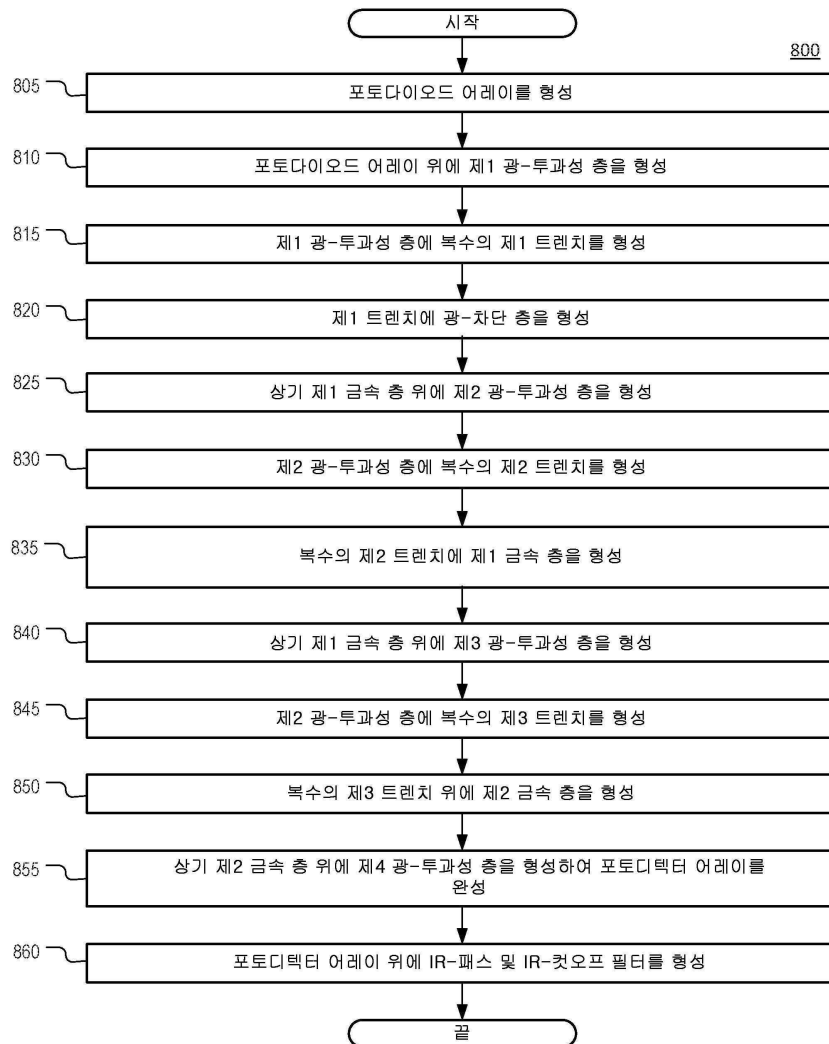
도면6



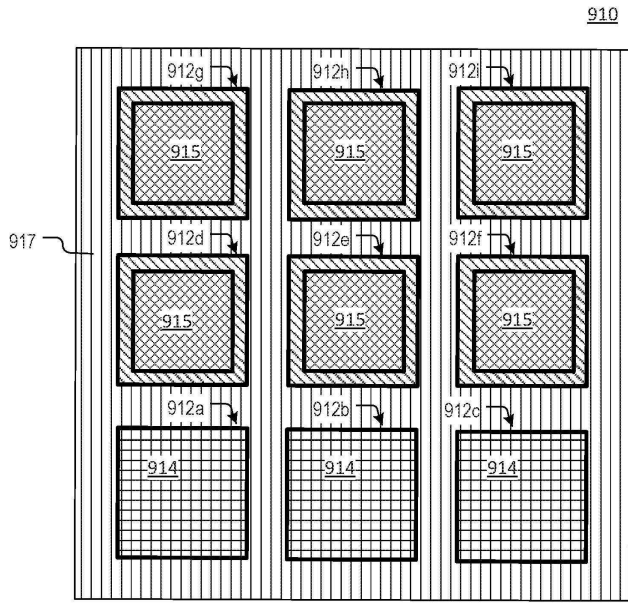
도면7



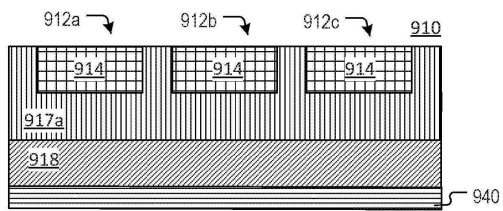
도면8



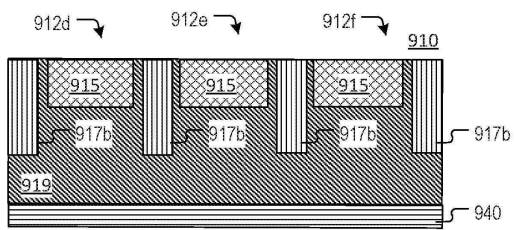
도면9a



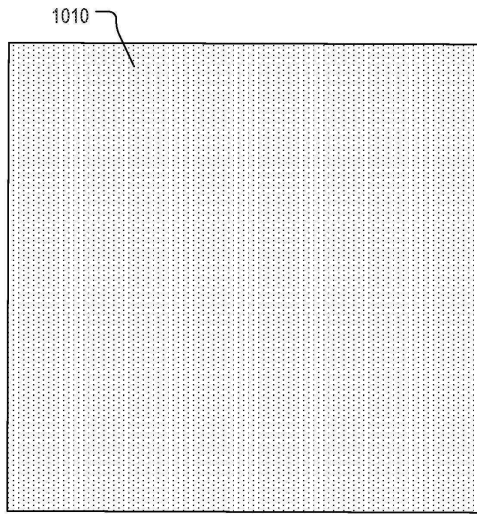
도면9b



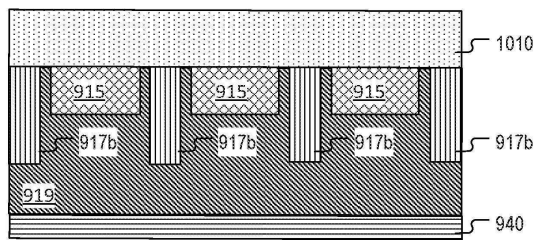
도면9c



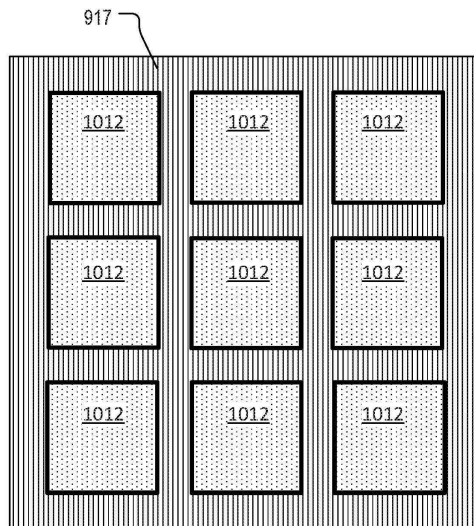
도면10a



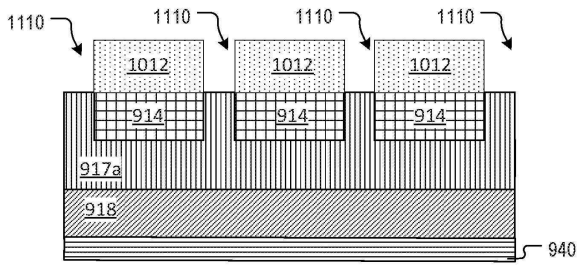
도면10b



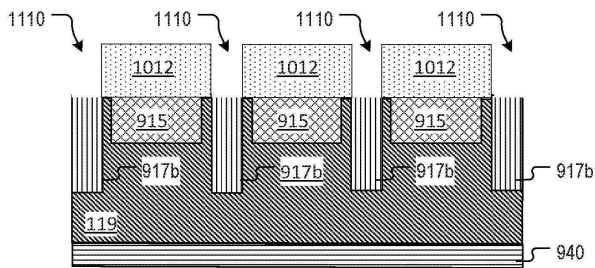
도면11a



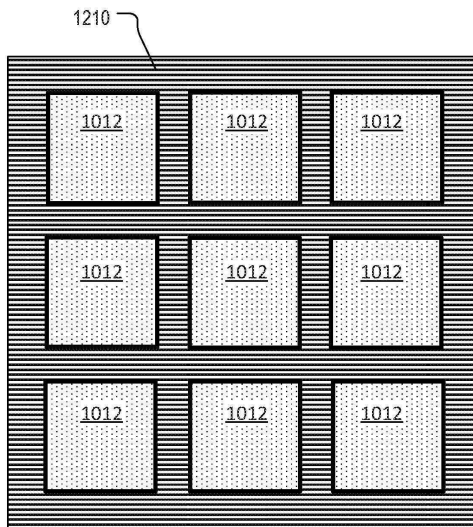
도면11b



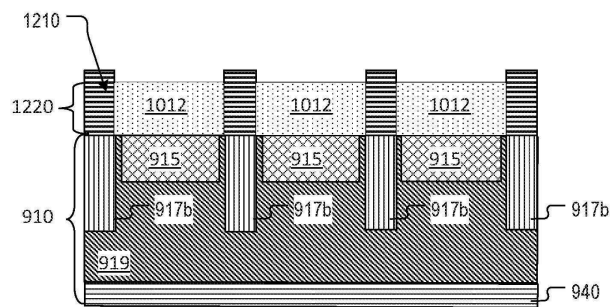
도면11c



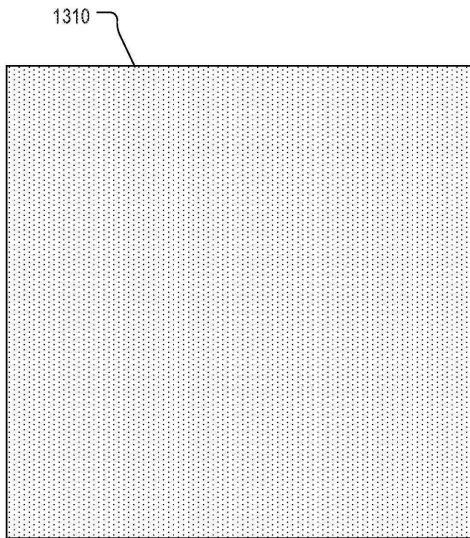
도면12a



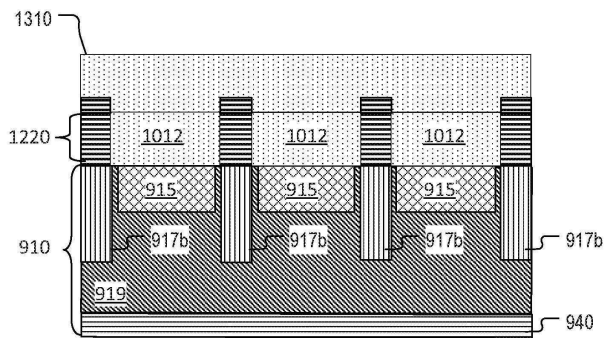
도면12b



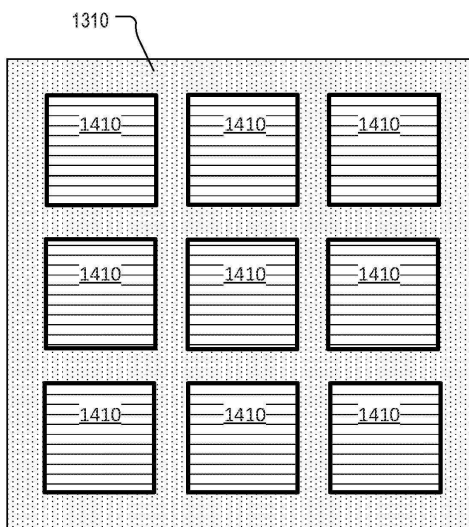
도면13a



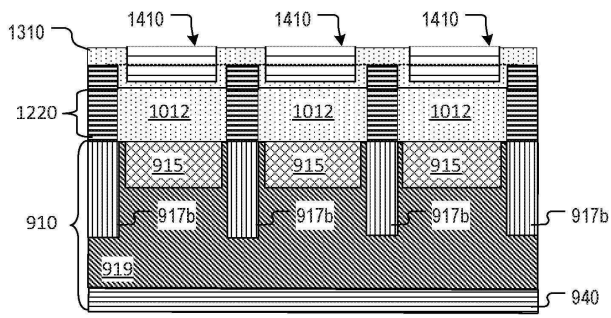
도면13b



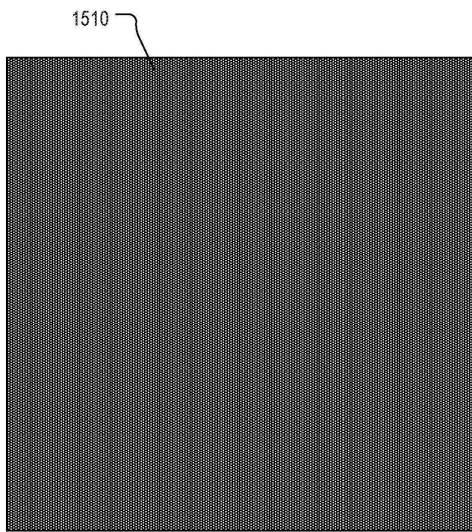
도면14a



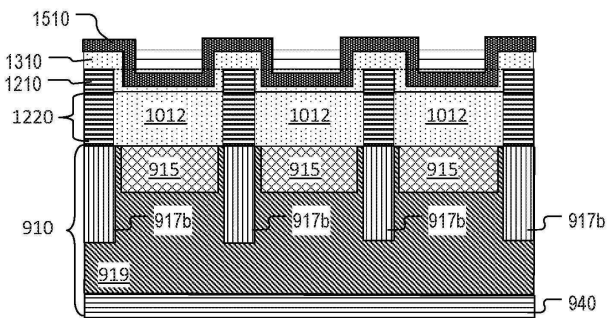
도면14b



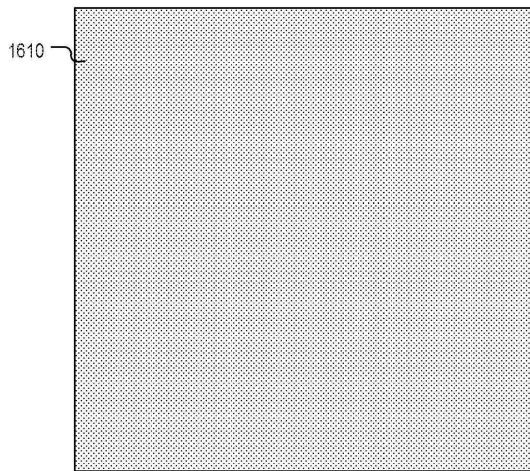
도면15a



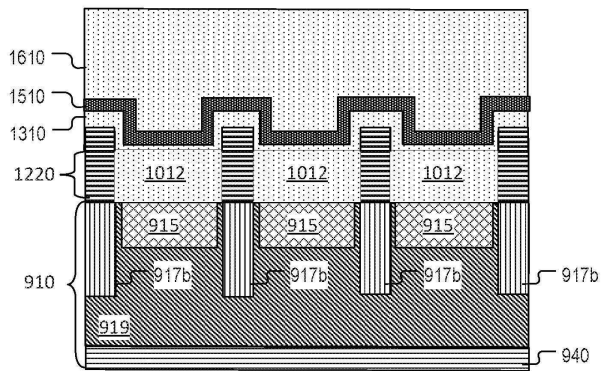
도면15b



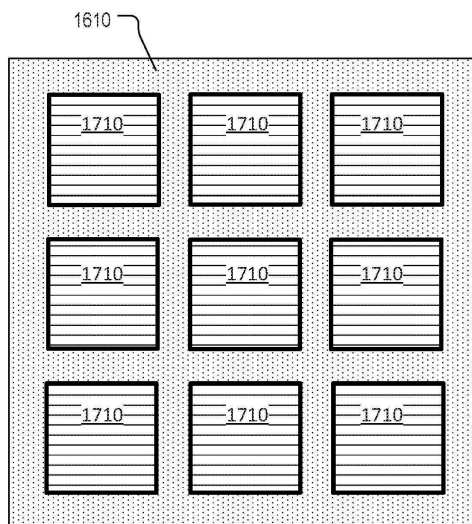
도면16a



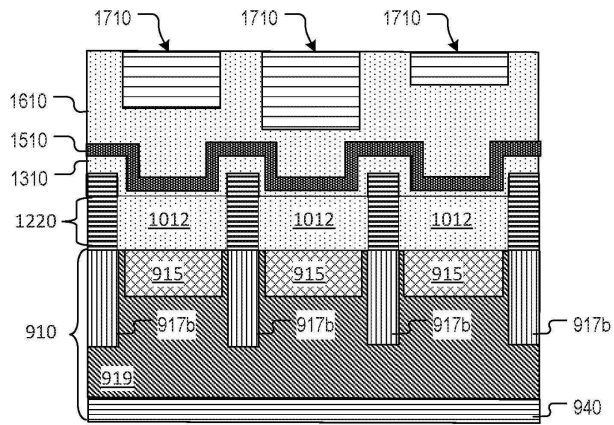
도면16b



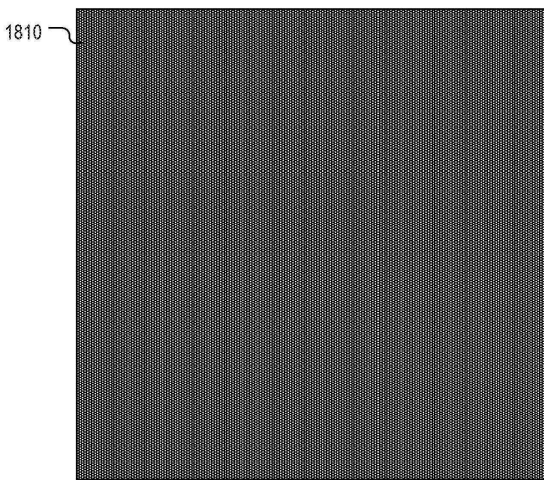
도면17a



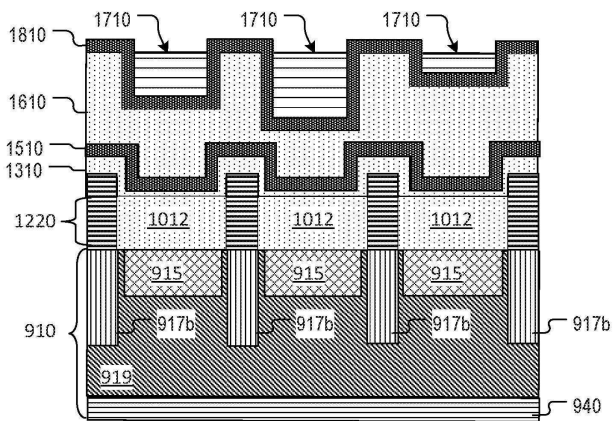
도면17b



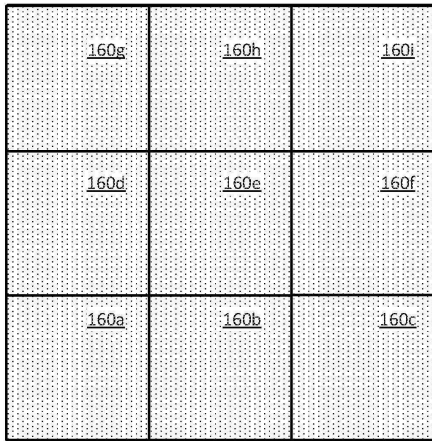
도면18a



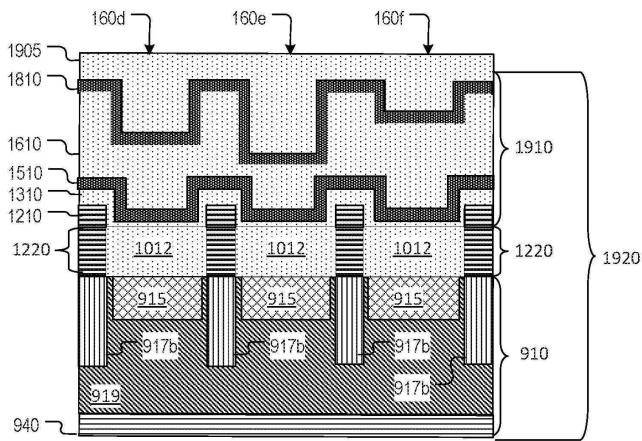
도면18b



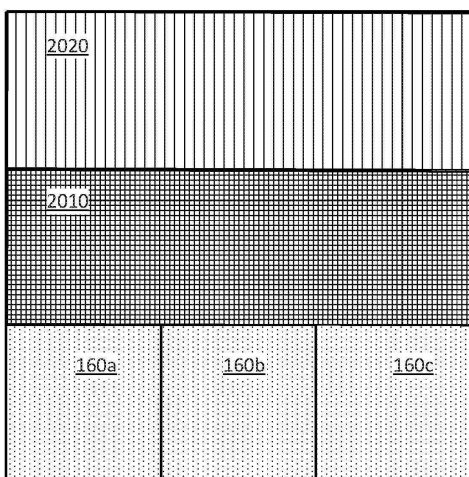
도면19a



도면19b



도면20a



도면20b

