

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 8 月 25 日(25.08.2011)

PCT

(10) 国際公開番号
WO 2011/102347 A1

- (51) 国際特許分類:
G09G 3/36 (2006.01) G02F 1/133 (2006.01)
G02F 1/13 (2006.01) G09G 3/20 (2006.01)
- (21) 国際出願番号: PCT/JP2011/053164
- (22) 国際出願日: 2011 年 2 月 15 日(15.02.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-032406 2010 年 2 月 17 日(17.02.2010) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 上坂 望
(KOHSAKA, Nozomu). 石地 弘樹(ISHIJI, Hiroki).
横山 洋介(YOKOYAMA, Yohsuke).
- (74) 代理人: 特許業務法人原謙三国際特許事務所
(HARAKENZO WORLD PATENT & TRADE-

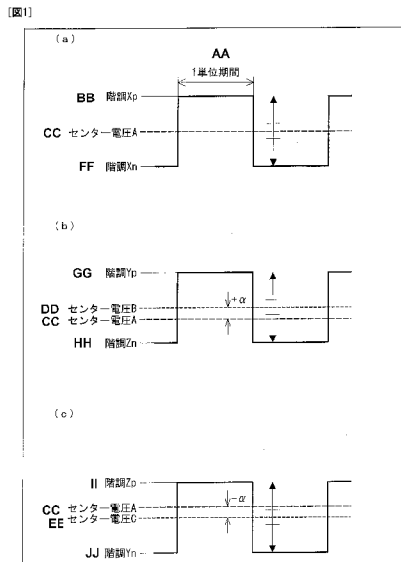
MARK); 〒5300041 大阪府大阪市北区天神橋 2
丁目北 2 番 6 号 大和南森町ビル Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: DISPLAY INSPECTION METHOD

(54) 発明の名称: 表示検査方法



AA One-Unit Period
BB Gradation Xp
CC Center Voltage A
DD Center Voltage B
EE Center Voltage C
FF Gradation Xn
GG Gradation Yp
HH Gradation Zn
II Gradation Zp
JJ Gradation Yn

(57) Abstract: Disclosed is a display inspection method that can easily confirm whether or not a voltage (Vcom) is at an optimal value without using a special configuration. While performing inversion driving—during which the polarity of an image signal is inverted every vertical scanning period—of a pixel electrode wherein a liquid crystal layer is disposed between opposing electrodes, the electric potential of the abovementioned image signal within each vertical scanning period is maintained. At this point, at least two display regions—an area (A) that displays on the basis of a first video signal of which the center voltage is caused to match the center voltage of the voltage (Vcom), and an area (B) that displays on the basis of a second video signal of which the center voltage has been caused to be different from the center voltage of the voltage (Vcom) despite the electric potential difference of adjacent vertical scanning period pairs being the same as that of the abovementioned first video signal—are displayed simultaneously on a single screen.

(57) 要約: 電圧 V c o m が最適値になっているかどうかを、特別な構成を用いずに簡単に確認できる表示検査方法を提供する。対向電極との間に液晶層を配置した画素電極に対して、1 垂直走査期間毎に映像信号の極性を反転させる反転駆動を行いながら、各 1 垂直走査期間中は上記映像信号の電位を保持する。このとき、センター電圧を電圧 V c o m のセンター電圧に一致させた第 1 映像信号に基づく表示を行うエリア (A) と、隣り合う垂直走査期間同士の電位差は、上記第 1 映像信号と同じである一方、センター電圧を電圧 V c o m のセンター電圧と異ならせた第 2 映像信号に基づく表示を行うエリア (B) との少なくとも 2 つの表示領域を、1 画面上に同時に表示する。



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： 表示検査方法

技術分野

[0001] 本発明は、交流駆動方式の液晶表示装置における表示検査方法に関するものである。

背景技術

[0002] 液晶表示装置では、長時間にわたって直流電圧が印加されると、「焼き付き」と呼ばれる残像現象を引き起こす。そこで、画素電極に印加される電圧の極性を、対向電極電圧 V_{com} に対して反転させる交流駆動によって、焼き付きを防止している。

[0003] 例えば、1 フレーム期間毎に映像信号の極性を反転させるフレーム反転駆動方式を採用した液晶表示装置において、対向電極電圧 V_{com} （以下、電圧 V_{com} と略称する）の値は、各画素について、DC成分が生じないように設定されている。より具体的には、映像信号の正極性信号と電圧 V_{com} との電位差 $V(+)$ と、映像信号の負極性信号と電圧 V_{com} の電位差 $V(-)$ とが等しくなるように、電圧 V_{com} が最適値に設定されている。

[0004] しかしながら、電圧 V_{com} が最適値よりずれると、上記電位差 $V(+)$ と電位差 $V(-)$ とが等しくならないため、液晶層にDC成分が印加される。そのDC成分は、正極時と負極時とで液晶層にかかる電圧差となるため、光透過率の差となって現れる。この光透過率の差が、人の目には、フレーム時間の整数倍の周期を持った点滅、すなわちフリッカとして視認される。当該フリッカは、いうまでもなく表示品質を劣化させるものなので、フリッカの発生をチェックし、電圧 V_{com} が最適値からずれている場合には修正するという表示検査工程が必要になる。

[0005] 下掲の特許文献1には、各々のフレームにおいて、正極または負極いずれか同極の電圧が印加される画素が白表示となるような表示パターンを表示させ、この表示パターンに基づき表示された状態により、対向電極の電位を検

査する方法が開示されている。

[0006] より具体的には、図 15 の (a) に示すように、駆動信号を印加しない場合に輝度が高いノーマリホワイト方式の液晶表示装置において、現在のフレームでは、黒の画素列と白の中間調（すなわち灰色）の画素列とを交互に表示する。黒丸で示す画素には、値の大きな負極性の表示電圧が印加される一方、白丸で示す画素には、白の中間調が表示される程度の正極性の表示電圧が印加されている。

[0007] 次に、図 15 の (b) に示すように、1/60 秒後の次フレームでは、極性反転方式により、各画素に印加する表示電圧の極性が反転する。このため、黒丸で示す画素に正極性の表示電圧が印加される一方、白丸で示す画素に白の中間調が表示される程度の負極性の表示電圧が印加される。このような極性反転が、続くフレームにおいても繰り返される。

[0008] このように、1 フレームにおいて、人間が視認することができる白の画素列は、フレーム全体において同じ極性を有するように、表示パターンが構成されているので、フリッカが発生した場合には、そのフリッカを正確に視認できると、特許文献 1 には記載されている。

[0009] また、下掲の特許文献 2 には、液晶表示装置の電圧 V_{com} を変えながら、カラーアナライザで測定したフリッカ値を用いて、最適な電圧 V_{com} を自動的に演算する方法および装置が開示されている。

先行技術文献

特許文献

[0010] 特許文献1：日本国公開特許公報「特開 2002-258232（2002 年 9 月 11 日公開）」

特許文献2：日本国公開特許公報「特開 2006-215500（2006 年 8 月 17 日公開）」

発明の概要

発明が解決しようとする課題

- [0011] しかしながら、特許文献 1 および 2 に開示された技術では、電圧 V_{com} が最適値になっているかどうかを、特別な構成を用いずに簡単に確認することができないという問題点を有している。
- [0012] 図 16 は、電圧 V_{com} を最適値に設定する処理に関する一般的なフローを示している。まず、ステップ（S と略記する）1 では、表示画面を確認しながら、フリッカが発生しないように、電圧 V_{com} を決める。その表示画面として、例えば、図 17 に示すように、黒とグレーとを 1 ライン毎に交互に配置した横ストライプの静止画像を表示した確認画面 I、あるいは、図 18 に示すように、表示画面の左端から右端へ、黒から白に 10 段階で変化するグラデーション画像と黒とを 1 ライン毎に交互に配置した横ストライプの静止画像を表示した確認画面 II が適している。
- [0013] 次に、S 2 で、対向電極を駆動するドライバのメモリに、S 1 で決めた電圧 V_{com} の値を書き込む。
- [0014] その後、S 3 で、上記メモリに書き込んだ電圧 V_{com} の設定値が最適かどうかを再確認する。具体的には、上記ドライバに Read（読み出し）機能がある場合、その Read 機能を使って、メモリに書き込んだ設定値を確認しながら、上記確認画面 I または確認画面 II にフリッカが発生していないか確認する。上記ドライバに Read 機能が無い場合には、確認画面 I または確認画面 II を観察してフリッカが発生していないか確認する。
- [0015] しかしながら、上記のフリッカ確認方法では、たとえ特許文献 1 に記載された表示パターンを用いたとしても、1 つの画面の状態を見ることによって、フリッカの程度を判断し、フリッカが最小レベルになっていると判定することは非常に困難である。なぜなら、フリッカが最小レベルになっているかどうかは、電圧 V_{com} の値を変えた異なる画面の状態と比較して初めて判定できるからである。
- [0016] また、電圧 V_{com} の値を変えた異なる画面を交互に表示することによって、どちらかの画面の方がフリッカが小さいと判定できたとしても、その 2 つの電圧 V_{com} の値のどちらかが最適値になっているとは限らない。した

がって、電圧 V_{com} の値をいろいろと変えて試行錯誤することによって、電圧 V_{com} の最適値を求めざるを得ない。

[0017] また、特許文献 2 に開示された方法および装置では、電圧 V_{com} を自動的に演算できるとはいうものの、それを可能にする特別な構成が必要になるという問題がある。

[0018] 上記の問題点に鑑み、本発明は、電圧 V_{com} が最適値になっているかどうかを、特別な構成を用いずに簡単に確認できる表示検査方法を提供することを目的としている。

課題を解決するための手段

[0019] 本発明に係る表示検査方法は、上記の課題を解決するために、

(1) 対向電極との間に液晶層を配置した画素電極に対して、1 垂直走査期間毎に映像信号の極性を反転させる反転駆動を行いながら、各 1 垂直走査期間中は上記映像信号の電位を保持するときに、

(2) 上記対向電極に印加する対向電極電圧を一定電圧とするか、あるいは、1 垂直走査期間毎に対向電極電圧の極性を反転させた場合の中心電圧を一定電圧とし、

(3) 中心電圧を上記対向電極電圧の上記一定電圧に一致させた第 1 映像信号に基づく表示を行う第 1 表示領域と、隣り合う垂直走査期間同士の電位差は、上記第 1 映像信号と同じである一方、中心電圧を上記対向電極電圧の上記一定電圧と異ならせた第 2 映像信号に基づく表示を行う第 2 表示領域との少なくとも 2 つの表示領域を、1 画面上に同時に表示することを特徴とする。

[0020] 上記の構成によれば、第 1 映像信号に基づく表示を行う第 1 表示領域では、対向電極電圧の上記一定電圧を基準とした正負いずれかの極性（第 1 極性と呼ぶ）の振幅と、第 1 極性とは反対極性（第 2 極性と呼ぶ）の振幅とが等しくなった状態で、各 1 垂直走査期間中は映像信号の電位を保持する表示が行われる。

[0021] もし、第 1 表示領域の対向電極電圧が最適値であるなら、各垂直走査期間

で、画素における光透過率に差が生じないので、各垂直走査期間では、各画素は、同じ階調を表示し続ける結果、フリッカが発生しない。

[0022] しかしながら、対向電極電圧の調整は検査装置を用いて人が操作するため、人為的ミス(最適値確認ミス)、および書込み時の装置ミス(誤動作)によって、対向電極電圧が最適値からずれてしまう場合がある。この場合、第1表示領域にフリッカが発生する。

[0023] そこで、本発明では、隣り合う垂直走査期間同士の電位差は、上記第1映像信号と同じである一方、中心電圧を上記対向電極電圧の上記一定電圧と異ならせた第2映像信号に基づく表示を行う第2表示領域を、第1表示領域と同時に、1画面内に表示させる。

[0024] 例えば、第1映像信号の上記第1極性の振幅を ΔV 大きくし、上記第2極性の振幅を ΔV 小さくすれば、第1映像信号の中心電圧が ΔV だけ第1極性側にずれた第2映像信号を作成することができる。また、逆に、第1映像信号の上記第1極性の振幅を ΔV 小さくし、上記第2極性の振幅を ΔV 大きくすれば、第1映像信号の中心電圧が ΔV だけ第2極性側にずれた第2映像信号を作成することができる。

[0025] なお、対向電極電圧は、1画面全体でどの画素にも共通に与えられる。

[0026] このように、本発明では、映像信号の中心電圧を対向電極電圧の上記一定電圧と違えた第2映像信号を作成することによって、第1表示領域と第2表示領域とで、擬似的に対向電極電圧の上記一定電圧を変えた状態を作り出し、2つの表示状態を1画面上で同時に比較できるようにしている。

[0027] この結果、第1表示領域と第2表示領域とでどちらがフリッカが少ないかを一目で判定することができ、第1表示領域の対向電極電圧を最適値としてよいのかどうかを容易に判断することができる。特に、第1表示領域の第1映像信号では、その中心電圧が上記対向電極電圧の上記一定電圧に一致するとみなせるように設定されているので、その設定が真に最適状態かどうかを、第1表示領域および第2表示領域の各表示状態を同時に見ることによって、即座に判断することができる。

[0028] しかも、上述のように映像信号の振幅を変えるだけでよいので、特別な構成を必要とせず、対向電極電圧が最適値になっているかどうかを、簡単に確認することができる。

[0029] なお、ある着目した請求項に記載された構成と、その他の請求項に記載された構成との組み合わせが、その着目した請求項で引用された請求項に記載された構成との組み合わせのみに限られることはなく、本発明の目的を達成できる限り、その着目した請求項で引用されていない請求項に記載された構成との組み合わせが可能である。

発明の効果

[0030] 本発明に係る表示検査方法は、以上のように、対向電極との間に液晶層を配置した画素電極に対して、1垂直走査期間毎に映像信号の極性を反転させる反転駆動を行いながら、各1垂直走査期間中は映像信号の電位を保持する表示を行うときに、上記対向電極に印加する対向電極電圧を一定電圧とするか、あるいは、1垂直走査期間毎に対向電極電圧の極性を反転させた場合の中心電圧を一定電圧とし、中心電圧を上記対向電極電圧の上記一定電圧に一致させた第1映像信号に基づく表示を行う第1表示領域と、隣り合う単位期間同士の電位差は、上記第1映像信号と同じである一方、中心電圧を上記対向電極電圧の上記一定電圧と異ならせた第2映像信号に基づく表示を行う第2表示領域との少なくとも2つの表示領域を、1画面上に同時に表示するようになっている。

[0031] それゆえ、第1表示領域と第2表示領域とでどちらがフリッカが少ないかを一目で判定することができ、第1表示領域の対向電極電圧を最適値とみなしてよいのかどうかを容易に判断することができる。しかも、映像信号の振幅を変えるだけでよいので、特別な構成を必要とせず、対向電極電圧が最適値になっているかどうかを、簡単に確認することができるという効果を奏する。

図面の簡単な説明

[0032] [図1] 1画面内の3つの表示領域の各画素に与えるソース出力の波形を示す波

形図であり、(a)は、ソース出力のセンター電圧と電圧 V_{com} のセンター電圧とが一致している場合を示し、(b)(c)は、ソース出力のセンター電圧が電圧 V_{com} のセンター電圧からずれている場合を示している。

[図2] ソースバスラインに印加される映像信号（ソース出力）および電圧 V_{com} の波形を示す波形図である。

[図3] 表示画面にフリッカが発生しているかどうかの表示検査を行うときに、表示画面の表示状態を示す正面図である。

[図4] m ラインの画素に対する n フィールド（ n フレーム）時のソース出力の波形を概念的に示す波形図である。

[図5] m ラインの同一画素に対する（ $n+1$ ）フィールド時のソース出力の波形を概念的に示す波形図である。

[図6] n フィールド時のエリアA～Cの表示状態を示す正面図である。

[図7] （ $n+1$ ）フィールド時のエリアA～Cの表示状態を示す正面図である。

[図8] フリッカが最小となる電圧 V_{com} の最適設定値の許容範囲を $\pm 1 \text{ bit}$ として管理する場合の各エリアの入力データ信号の設定の仕方を示す説明図である。

[図9] フリッカが最小となる電圧 V_{com} の最適設定値の許容範囲を $\pm 2 \text{ bit}$ として管理する場合の各エリアの入力データ信号の設定の仕方を示す説明図である。

[図10] 表示画面にフリッカが発生しているかどうかの表示検査工程において、エリアAのフリッカが最小になっている表示状態を示す正面図である。

[図11] 表示画面にフリッカが発生しているかどうかの表示検査工程において、エリアBのフリッカが最小になっている表示状態を示す正面図である。

[図12] 表示画面にフリッカが発生しているかどうかの表示検査工程において、エリアCのフリッカが最小になっている表示状態を示す正面図である。

[図13] 本発明に係る液晶表示装置の構成例を示すブロック図である。

[図14] フリッカ率の定義を示す説明図である。

[図15]従来の表示検査における表示パターンを示す説明図である。

[図16]電圧 V_{com} を最適値に設定する処理に関する一般的な処理手順を示すフローチャートである。

[図17]表示検査時の一般的な表示画面の一例を示す説明図である。

[図18]表示検査時の一般的な表示画面の他の例を示す説明図である。

発明を実施するための形態

[0033] 以下、本発明の実施の形態について、詳細に説明する。

[0034] (対向電極電圧に関わる液晶表示装置の構成)

図13は、液晶表示装置1の構成を示すブロック図であり、表示部(液晶パネル)2には、1つの画素3の等価回路が示されている。ここでは、対向電極電圧 V_{com} (以下、電圧 V_{com} と略称する)に関わる構成について説明し、それ以外の構成については、後述する。

[0035] 画素3は、ゲートバスラインGLとソースバスラインSLとの交差点に対応して設けられている。画素3は、TFT4、液晶容量CL、および補助容量Csを備えている他に、通常、画素電極5とゲートバスラインGLとの間に形成された容量Cgdなどの寄生容量も含んでいる。

[0036] TFT4のゲートはゲートバスラインGLに、TFT4のソースはソースバスラインSLに、TFT4のドレインは画素電極5に、それぞれ接続されている。

[0037] 液晶容量CLは、画素電極5と電圧 V_{com} が印加される対向電極6との間に、液晶層が配置されることによって形成されている。また、補助容量Csは、画素電極5もしくは画素電極5に接続された電極と、電圧 V_{cs} が印加された補助容量バスラインとの間に絶縁膜が配置されることによって形成されている。なお、電圧 V_{cs} は例えば電圧 V_{com} に等しくてもよいし、他の値でもよい。

[0038] 電圧 V_{com} は、対向電極ドライバ7を構成するレジスタの設定を変える等により、マニュアルで調整され、設定値に対応する電圧 V_{com} を生成して、対向電極6に印加する。

[0039] (反転駆動とフリッカ)

図2は、ソースバスラインSLに印加される映像信号（ソース出力）および電圧Vcomの波形を示す波形図である。映像信号の極性は、フレーム反転駆動方式に従って、1フレーム期間（1垂直走査期間）毎に反転している。

[0040] また、電圧Vcomの極性は、コモン反転駆動方式に従って、映像信号の極性とは逆になるように反転している。これにより、電圧Vcomを一定値に保つ場合と比べて、映像信号の振幅を小さくすることができる。ただし、本発明は、コモン反転駆動方式を採用せず、電圧Vcomを一定値に保つ場合にも適用される。

[0041] 図2の(a)は、映像信号の正極性の電圧と負極性の電圧との中央値であるセンター電圧と、電圧Vcomのセンター電圧（特許請求の範囲に記載した一定電圧）とが一致した最適状態を示している。すなわち、映像信号と電圧Vcomとの電位差が、フレームが変わっても一定になっている。

[0042] また、図2の(b)は、電圧Vcomのセンター電圧が映像信号のセンター電圧より大きい状態を示し、図2の(c)は、電圧Vcomのセンター電圧が映像信号のセンター電圧より小さい状態を示している。

[0043] 図2の(b)(c)どちらの場合でも、映像信号と電圧Vcomとの電位差が、フレーム周期で増減を繰り返すため、画素の光透過率が増減するフリッカが発生する。

[0044] なお、電圧Vcomは、表示部2を構成する全ての画素に同じ値で印加される。したがって、電圧Vcomが最適値に設定されているかどうかの表示検査を行うとき、従来は、表示部2の表示画面全体を見て、フリッカが発生しているかどうかを検査していた。

[0045] このやり方では、電圧Vcomの設定値を変更してフリッカの発生具合を検査する場合、電圧Vcomを変更する前の表示画面を同時に見て比較することができないため、フリッカの発生が最小かどうかを判断することが困難となる。

[0046] (本発明の表示検査における表示駆動方法)

そこで、本発明の表示検査方法では、表示部2を構成する全ての画素に共通して同じ電圧 V_{com} を印加した状態で、擬似的に電圧 V_{com} の設定を変えた表示領域(図3に示すエリアA、B、C)を部分的に作り、電圧 V_{com} の変更前後の表示状態を1画面内で同時に確認して、比較できるようにしている。

[0047] 図3は、表示画面2aにフリッカが発生しているかどうかの表示検査を行うときに表示画面2aの表示状態を示す正面図である。表示画面2aにおける基本的な映像は、黒とグレーとを1ライン毎に交互に配置した横ストライプの静止画像である。

[0048] 最初に、この基本的な映像を表示する映像信号(第1映像信号)について説明する。図1は、エリアA~C(この順に、第1表示領域、第2表示領域、第3表示領域に相当する)の各画素に与えるソース出力の波形を示す波形図である。図1の(a)は、エリアAのソースバスラインSLに印加する上記第1映像信号の波形を示している。第1映像信号では、グレーの階調Xに対応する正極性の電圧が1フレーム期間、つまり1垂直走査期間中維持され、階調変化の無い表示、つまり静止画表示を行った後、次のフレームでは、フレーム反転駆動方式によって、負極性の電圧に反転している。なお、電圧反転後も、時間的な階調変化の無い表示を引き続き行う。正極性の電圧と負極性の電圧との中央値であるセンター電圧A(中心電圧)は、初期設定として、上記電圧 V_{com} のセンター電圧に一致しているとみなされる。

[0049] 図3に示す表示画面2aの背景エリアD(背景領域)と、その中の一部領域として表示されたエリアAとには、上記第1映像信号に基づく表示が行われるようになっている。

[0050] 図1の(b)は、エリアBのソースバスラインSLに印加するように、上記第1映像信号を補正した第2映像信号の波形を示している。第2映像信号は、第1映像信号の正極性の電圧と負極性の電圧との差を一定に保ったまま、センター電圧Bが、センター電圧Aに対して $+\alpha$ 増加している。すなわち

、第2映像信号は、電圧 V_{com} のセンター電圧に対して $+\alpha$ のDC成分を持っている。

[0051] 表示画面2aの一部領域であるエリアBには、上記第2映像信号に基づく表示が行われるようになっている。これにより、エリアAの表示状態とエリアBの表示状態とを同時に確認し、フリッカの発生状態を比較することができるので、電圧 V_{com} のDC設定が、エリアAにおいて適切になっているかどうかを、エリアBとの比較によって容易に判断することができる。

[0052] 図1の(c)は、センター電圧のずらし方が第2映像信号とは逆になるように、第1映像信号を補正した第3映像信号の波形を示している。第3映像信号は、第1映像信号の正極性の電圧と負極性の電圧との差を一定に保ったまま、センター電圧Cが、センター電圧Aに対して $-\alpha$ 減少している。すなわち、第3映像信号は、電圧 V_{com} の中心電圧に対して $-\alpha$ のDC成分を持っている。

[0053] 表示画面2aの一部領域であるエリアCのソースバスラインSLには、上記第3映像信号が印加されるので、エリアCには、第3映像信号に基づく表示が行われる。これにより、エリアAおよびエリアBの表示状態に加えて、エリアCの表示状態を同時に確認し、フリッカの発生状態を比較することができる。特に、エリアBとエリアCとで、第1映像信号を補正するDC成分の極性が逆になっているので、3種類の表示におけるフリッカを比較することによって、エリアAのフリッカがエリアB、Cのフリッカより小さいことが確認できれば、エリアAのフリッカが最小であるという確実な判断を下すことができる。

[0054] また、ある特定のフィールドにおける、ある特定のラインに対して、ソース出力を正極性とするか負極性とするかを制御できる仕様のソースドライバを備えた液晶表示装置であれば、エリアAのフリッカが最小ではなく電圧 V_{com} が最適値ではない場合に、電圧 V_{com} のDC設定を+と-のどちら側に変更したらよいかを容易に判断することができる。

[0055] また、エリアA～Cのそれぞれを、上記第1映像信号に基づく表示を行う

背景エリアDに囲まれるように表示しているので、1画面内のフリッカのばらつきを確認することができる。

[0056] これは、エリアAと同じ階調を背景エリアDに表示させることによって、大面積の背景エリアDの中で、フリッカの発生している部分と、発生していない部分とを確認できるようになるからである。

[0057] なお、1画面内のフリッカのばらつきは、画面内での薄膜トランジスタ等の寄生容量ばらつき、セル厚のばらつき、画面周辺の不純物(シール材周辺)混入による原因等によって、引き起こされる。

[0058] また、前記対向電極ドライバ7には、仕様によって、電圧 V_{com} の設定値を1回しか書き込めないタイプと、当該設定値を2回以上書き込めるタイプとがある。もし、上記エリアA～Cの比較によって、エリアAのフリッカが最小ではないことが確認されたとするなら、当該設定値を2回以上書き込めるタイプの対向電極ドライバ7では、当該設定値を書き換えて、表示検査工程を繰り返し、電圧 V_{com} の最適値を探すことができる。

[0059] (第2映像信号および第3映像信号の詳細)

以下、第2映像信号および第3映像信号の電圧設定について、さらに詳細に説明する。

[0060] 映像信号の基になる入力データ信号の各階調に対応して、出力される映像信号の正極性(positive)の電圧(正極性ソース出力)と、負極性(negative)の電圧(負極性ソース出力)とは決まっている。すなわち、階調が異なれば、ソース出力も異なる。

[0061] 図4は、mラインの画素に対するnフィールド(nフレーム)時のソース出力の波形を概念的に示す波形図であり、図5は、mラインの同一画素に対する(n+1)フィールド時のソース出力の波形を概念的に示す波形図である。

[0062] また、図6および図7は、それぞれ、nフィールド時および(n+1)フィールド時のエリアA～Cの表示状態を示す正面図である。

[0063] 図4および図5に示すように、本実施の形態では、ソース出力が互いに異

なる3通りの階調 X 、 Y 、 Z の組み合わせを用いて、上記エリア $A \sim C$ の表示を作り出す。

[0064] 階調 X 、 Y 、 Z の正極性ソース出力(V)をそれぞれ X_p 、 Y_p 、 Z_p とし、負極性ソース出力(V)をそれぞれ X_n 、 Y_n 、 Z_n とする。

[0065] 階調 Y は、正極性ソース出力 Y_p が $(X_p + \alpha)V$ 、負極性ソース出力 Y_n が $(X_n - \alpha)V$ となる階調である。

[0066] 階調 Z は、正極性ソース出力 Z_p が $(X_p - \alpha)V$ 、負極性ソース出力 Z_n が $(X_n + \alpha)V$ となる階調である。

[0067] 表示検査を行うときの表示画面2aには、図6および図7にも示すように、黒と黒以外の任意階調(8ビットの入力データ信号であれば、128階調など)とを1ライン毎に交互に配置した横ストライプの静止画像のように、フリッカを確認しやすい画像を表示する。また、図17を参照して説明した確認画面IIのように、表示画面の左端から右端へ、黒から白に10段階で変化するグラデーション画像を表示してもよい。

[0068] なお、フレーム周波数を遅くすればするほど、フリッカを確認しやすくなるが、実際の駆動条件である60Hzまたは50Hzのフレーム周波数でフリッカを確認することが好ましい。

[0069] 図6および図7に示すように、エリアAでは、上記任意階調を n フィールド時に X 階調、 $(n+1)$ フィールド時にも X 階調とし、ソース出力を、 n フィールド時に正極性ソース出力 X_p 、 $(n+1)$ フィールド時に負極性ソース出力 X_n とする。すなわち、エリアAの画素に対するソース出力(第1映像信号)の波形は、図4および図5に示す波形 W_a となる。

[0070] これに対し、エリアBでは、上記任意階調を n フィールド時に Y 階調、 $(n+1)$ フィールド時に Z 階調とし、ソース出力を、 n フィールド時に正極性ソース出力 Y_p 、 $(n+1)$ フィールド時に負極性ソース出力 Z_n とする。すなわち、エリアBの画素に対するソース出力(第2映像信号)の波形は、図4および図5に示す波形 W_b となる。

[0071] 一方、エリアCでは、上記任意階調を n フィールド時に Z 階調、 $(n+1)$

）フィールド時にY階調とし、ソース出力を、nフィールド時に正極性ソース出力 Z_p 、 $(n+1)$ フィールド時に負極性ソース出力 Y_n とする。すなわち、エリアCの画素に対するソース出力（第3映像信号）の波形は、図4および図5に示す波形 W_c となる。

[0072] なお、エリアBとエリアCにおける上記の階調設定を入れ替えてもよい。

[0073] これにより、隣り合うフィールド（垂直走査期間）同士の電位差（ソース振幅）は、波形 W_a 、 W_b 、 W_c の3つとも、下記の式1～式3で示すとおり同一になる。

[0074] エリアA： $X_p - X_n = V_{pp}$ 式1

エリアB： $Y_p - Z_n = ((X_p + \alpha) - (X_n + \alpha)) = X_p - X_n = V_{pp}$ 式2

エリアC： $Z_p - Y_n = ((X_p - \alpha) - (X_n - \alpha)) = X_p - X_n = V_{pp}$ 式3

また、エリアAのソース出力のセンター電圧Aを V_a とすると、エリアBのセンター電圧は、 $V_a + \alpha$ 、エリアCのセンター電圧は、 $V_a - \alpha$ となり、通常入力エリアAに対して、エリアBおよびエリアCのセンター電圧を $+\alpha$ または $-\alpha$ ずらすことが可能になる。

[0075] このように、上記第2映像信号および第3映像信号は、それぞれ、上記第1映像信号を出力するソースドライバSD（図13）に与える入力階調のデータを補正することによって作成される。

[0076] また、上記第2映像信号および第3映像信号は、それぞれ、上記第1映像信号の正極性電圧に対応する上記入力階調のデータと、上記第1映像信号の負極性電圧に対応する上記入力階調のデータとを補正することによって作成される。そして、上記第1映像信号の正極性電圧および負極性電圧が、同じ補正量 (α) で同じ極性側へシフトするように、上記入力階調のデータを補正する。これによって、上記第2映像信号および第3映像信号の各中心電圧のシフト量も、上記補正量 (α) に等しくなるので、擬似的に電圧 V_{com} のDC設定を変えた表示を簡単に行うことができる。

[0077] なお、ソースドライバの仕様によっては、ある特定のフィールドにおける、ある特定のラインに対して、ソース出力を正極性とするか負極性とするかを制御できないものがある。この場合、エリアB（またはエリアC）のソース出力の極性をプラス側（またはマイナス側）へ意図して制御することは困難である。

[0078] また、当該極性を制御できるソースドライバを実装している液晶モジュールであっても、ある特定のフィールドにおける、ある特定のラインに対して、ソース出力を正極性とするか負極性とするかを制御しようとする、ソースドライバに入力する信号を作成する際に、極性を十分に考慮する必要がある。

[0079] これに対し、本発明の場合、隣り合うフィールドにおいて、エリアBでは入力階調を階調Y→階調Zとするのに対し、エリアCでは入力階調を階調Z→階調Yとするというように、エリアBとエリアCとで入力階調を入れ替えることは容易である。したがって、エリアBとエリアCのソース出力の極性をプラス側（またはマイナス側）へ意図して制御しなくても、エリアBとエリアCとで入力階調を入れ替えるだけで、エリアAのフリッカが最小であれば最適と判断することができる。さらに、エリアBとエリアCとで入力階調を入れ替えるだけで、ソースドライバの仕様によらず、エリアBのセンター電圧を $+\alpha$ または $-\alpha$ の一方にずらし、エリアCのセンター電圧を $+\alpha$ または $-\alpha$ の他方にずらすことが可能になる。

[0080] （入力データ信号の階調設定）

次に、図8および図9を参照して、上記エリアA～Cの表示を実現するための入力データ信号の階調設定について説明する。

[0081] 図8は、フリッカが最小となる電圧 V_{com} の最適設定値の許容範囲を $\pm 1\text{ bit}$ として管理する場合の各エリアの入力データ信号の設定の仕方を示す説明図であり、図9は、フリッカが最小となる電圧 V_{com} の最適設定値の許容範囲を $\pm 2\text{ bit}$ として管理する場合の各エリアの入力データ信号の設定の仕方を示す説明図である。

- [0082] 電圧 V_{com} の DC 調整をドライバのシリアル設定で調整することが多いため、本実施形態では、シリアル設定の調整対象である bit によって説明する。
- [0083] 図 8 および図 9 に示すように、電圧 V_{com} の最適設定値を対向電極ドライバ 7 に書き込んだ後、エリア A については、 n フィールド及び $(n+1)$ フィールドに、決められた階調（例えば 128 階調等の中間調）に対応するデータをソースドライバ SD（図 13）入力する。
- [0084] 続いて、図 8 のように許容範囲を $\pm 1 bit$ として管理する場合、例えばエリア B またはエリア C のどちらか一方については、電圧 V_{com} の DC 調整分として、 $-3 bit$ 分に対応する $-\alpha$ （ α は、前述したソース出力のセンター電圧の増減量）のずれが、ソース出力のセンター電圧 B またはセンター電圧 C のどちらか一方に生じるように、入力データ信号の階調を決定する。
- [0085] また、エリア B またはエリア C の他方については、入力データ信号の極性を反対にし、電圧 V_{com} の DC 調整分として、 $+3 bit$ 分に対応する $+\alpha$ のずれが、ソース出力のセンター電圧 B またはセンター電圧 C に生じるように、入力データ信号の階調を決定する。
- [0086] なお、入力データ信号の階調を上記のように決定するのは、入力データ信号の極性を制御できないソースドライバを使用することを前提としている。
- [0087] 上記の結果、対向電極ドライバ 7 に書き込んだ電圧 V_{com} の DC 設定が正しければ、エリア A のフリッカが最小になる。
- [0088] 一方、対向電極ドライバ 7 に書き込んだ電圧 V_{com} の正しい DC 設定が、図 8 に示すように、 $-2 bit$ 以上マイナス方向になっているとすると、エリア B またはエリア C のどちらか一方のフリッカが最小になる。
- [0089] また、対向電極ドライバ 7 に書き込んだ電圧 V_{com} の正しい DC 設定が、図 8 に示すように、 $+2 bit$ 以上プラス方向になっているとすると、エリア B またはエリア C の他方のフリッカが最小になる。
- [0090] また、図 9 のように許容範囲を $\pm 2 bit$ として管理する場合、例えばエ

リアBまたはエリアCのどちらか一方については、電圧 V_{com} のDC調整分として、 -5 bit 分に対応する $-\alpha$ のずれが、ソース出力のセンター電圧Bまたはセンター電圧Cのどちらか一方に生じるように、入力データ信号の階調を決定する。

[0091] さらに、エリアBまたはエリアCの他方については、入力データ信号の極性を反対にし、電圧 V_{com} のDC調整分として、 $+5\text{ bit}$ 分に対応する $+\alpha$ のずれが、ソース出力のセンター電圧Bまたはセンター電圧Cに生じるように、入力データ信号の階調を決定する。

[0092] これにより、対向電極ドライバ7に書込んだ電圧 V_{com} の正しいDC設定が、図9に示すように、 -3 bit 以上マイナス方向になっているとすると、エリアBまたはエリアCのどちらか一方のフリッカが最小になり、 $+3\text{ bit}$ 以上プラス方向になっているとすると、エリアBまたはエリアCの他方のフリッカが最小になる。

[0093] (表示検査工程)

以上の設定に基づいて、エリアA～Cに表示を行い、フリッカの発生状態を検査する。図10は、フリッカが発生しているかどうかの表示検査工程において、エリアAのフリッカが最小になっている表示状態を示す正面図、図11は、エリアBのフリッカが最小になっている表示状態を示す正面図、図12は、エリアCのフリッカが最小になっている表示状態を示す正面図である。

[0094] 例えば、図10は、対向電極ドライバ7に書込んだ電圧 V_{com} のDC設定が正しかった結果、エリアAのフリッカが最小になった状態を表している。

[0095] また、図11は、例えば -3 bit 分に対応する $-\alpha$ のずれ、もしくは、 $+3\text{ bit}$ 分に対応する $+\alpha$ のずれが、ソース出力のセンター電圧Bに生じた結果、エリアBのフリッカが最小になった状態を表している。

[0096] また、図12は、例えば -3 bit 分に対応する $-\alpha$ のずれ、もしくは、 $+3\text{ bit}$ 分に対応する $+\alpha$ のずれが、ソース出力のセンター電圧Cに生じ

た結果、エリアCのフリッカが最小になった状態を表している。

- [0097] 図10～12に示すように、1つの表示画面2a内で、電圧 V_{com} のセンター電圧とソース出力のセンター電圧とを一致させた（とみなせる）通常入力表示エリアと、意図的にセンター電圧をずらした表示エリアとが表示されるので、対向電極ドライバ7に書き込んだ電圧 V_{com} のDC設定値が最適であるかどうかを、見た目で容易に確認することができる。
- [0098] しかも、ソース出力のセンター電圧を、エリアBとエリアCとで、互いに逆極性側にずらしているので、図10に示すように、エリアAのフリッカがエリアB、Cのフリッカより小さいことが確認できれば、エリアAのフリッカが最小であるという確実な判断を下すことができる。
- [0099] さらに、エリアA～Cのそれぞれを、1画面上の背景エリアDに囲まれるように表示し、上記背景エリアDには、エリアAと同じソース出力に基づく表示を行っている。これにより、1画面内のフリッカのばらつきを確認することができる。
- [0100] なお、温度変化、経時変化および光照射の少なくとも1つを含む要因の影響を受けて、電圧 V_{com} に発生すると予測されるシフト量に応じて、センター電圧を電圧 V_{com} のセンター電圧と異ならせたソース出力に対応する入力データ信号を生成してもよい。このような入力データ信号に基づき、エリアBまたはエリアCに表示を行うことによって、当該エリアに発生するフリッカが、許容レベルを超えているかどうかを判定することもできる。
- [0101] これにより、実際に上記の各種要因によって電圧 V_{com} がシフトする前に、許容レベルを超えた異常なフリッカが発生する不良品を検出することができる。
- [0102] なお、発生するフリッカが、許容レベルを超えているかどうかの判定には、測定装置を用いたフリッカ率測定、またはフリッカ率が許容レベルの最大値となるようにアレンジされた限度サンプルとの比較などの方法がある。
- [0103] フリッカ率とは、図14に示すように、表示画面の輝度のゆらぎの幅ACと輝度の平均値DCとの比率を百分率で表したもの、すなわち、 (AC/DC)

C) × 100である。

[0104] (液晶表示装置の構成および動作の補足)

最後に、図13に戻って、液晶表示装置1のその他の構成と動作とについて、触れておく。

[0105] 図13に示すように、液晶表示装置1は、前記表示部2に加えて、ソースドライバSDと、ゲートドライバGDと、表示制御回路8とを備えている。ソースドライバSDはソースバスラインSLを駆動し、ゲートドライバGDはゲートバスラインGLを駆動し、表示制御回路8は、ソースドライバSDおよびゲートドライバGDを制御する。なお、必要に応じて保持容量配線(Cs配線)を駆動する保持容量配線駆動回路を設けてもよい。

[0106] 表示制御回路8は、外部の信号源(例えばチューナ)から、表示すべき画像を表すデジタルビデオ信号Dvと、当該デジタルビデオ信号Dvに対応する水平同期信号HSYおよび垂直同期信号VSYと、表示動作を制御するための制御信号Dcとを受け取る。

[0107] また、表示制御回路8は、受け取ったこれら各信号Dv, HSY, VSY, Dcに基づき、そのデジタルビデオ信号Dvの表す画像を表示部に表示させるための信号として、データスタートパルス信号SSPと、データクロック信号CLKと、表示すべき画像を表すデジタル画像信号DA(デジタルビデオ信号Dvに対応する信号)と、ゲートスタートパルス信号GSPと、ゲートクロック信号GCKと、ゲートドライバ出力制御信号(走査信号出力制御信号)GOEとを生成し、これらを出力する。

[0108] より詳しくは、上記デジタルビデオ信号Dvを内部メモリで必要に応じてタイミング調整等を行った後に、デジタル画像信号DAとして表示制御回路8から出力する。そのデジタル画像信号DAの表す画像の各画素に対応するパルスからなる信号として上記データクロック信号CLKを生成する。また、上記水平同期信号HSYに基づき1水平走査期間毎に所定期間だけハイレベル(Hレベル)となる信号として、上記データスタートパルス信号SSPを生成する。さらに、上記垂直同期信号VSYに基づき1フレーム期間(1

垂直走査期間) 毎に所定期間だけHレベルとなる信号として、上記ゲートスタートパルス信号GSPを生成する。上記水平同期信号HSYに基づき、上記ゲートクロック信号GCKを生成する。上記水平同期信号HSYおよび上記制御信号Dcに基づき、上記ゲートドライバ出力制御信号GOEを生成する。

[0109] 上記のようにして表示制御回路8において生成された信号のうち、デジタル画像信号DAの極性を制御する極性反転信号POL、データスタートパルス信号SSP、およびデータクロック信号SCKは、ソースドライバSDに入力される。一方、ゲートスタートパルス信号GSPとゲートクロック信号GCKとゲートドライバ出力制御信号GOEとは、ゲートドライバGDに入力される。

[0110] ソースドライバSDは、デジタル画像信号DA、データクロック信号SCK、データスタートパルス信号SSP、および極性反転信号POLに基づき、デジタル画像信号DAの表す画像の各走査信号線における画素値に相当するアナログ電位(データ信号)を1水平走査期間毎に順次生成し、これらのデータ信号をソースバスラインSLに出力する。

[0111] ゲートドライバGDは、ゲートスタートパルス信号GSPおよびゲートクロック信号GCKと、ゲートドライバ出力制御信号GOEとに基づき、ゲートオンパルス信号を生成し、これらをゲートバスラインGLに出力し、これによってゲートバスラインGLを選択的に駆動する。

[0112] 上記のようにソースドライバSDおよびゲートドライバGDにより表示部2のゲートバスラインGLとソースバスラインSLとが駆動されることで、選択されたゲートバスラインGLに接続されたTFT4を介して、ソースバスラインSLから画素電極5にデータ信号が書き込まれる。これにより各画素3の液晶層に電圧が印加され、これによってバックライトからの光の透過率が制御され、デジタルビデオ信号Dvの示す画像が表示される。

[0113] 本発明の上記表示検査方法について、以下に補足する。

[0114] 本発明に係る表示検査方法は、さらに、上記対向電極電圧の上記一定電圧

に対し、中心電圧を上記第2映像信号の上記中心電圧と逆極性側に異ならせた第3映像信号に基づく表示を行う第3表示領域を、上記1画面上に同時に表示することを特徴とする。

[0115] これにより、第1表示領域の対向電極電圧の上記一定電圧を基準として、正負両方の極性側に対向電極電圧の上記一定電圧を擬似的にシフトさせた3つの状態を、1画面上で同時に確認することができる。この結果、第1表示領域のフリッカが第2表示領域および第3表示領域のフリッカより小さいことが確認できれば、第1表示領域のフリッカが最小であるという確実な判断を下すことができる。

[0116] また、ある特定のフィールドにおける、ある特定のラインに対して、ソース出力を正極性とするか負極性とするかを制御できる仕様のソースドライバを備えた液晶表示装置であれば、第1表示領域のフリッカが最小ではなく対向電極電圧が最適値ではない場合に、対向電極電圧を増加させればよいのか、減じればよいのかを容易に判断することができる。

[0117] 本発明に係る表示検査方法は、さらに、上記表示領域のそれぞれを、上記1画面上の背景領域に囲まれるように表示し、上記背景領域には、上記第1映像信号に基づく表示を行うことを特徴とする。

[0118] 上記のように、第1～第3表示領域などの複数の表示領域以外の領域である背景領域の表示状態を、第1表示領域の表示状態と同じにすることによって、1画面内のフリッカのばらつきを確認することができる。

[0119] これは、第1表示領域と同じ階調を背景領域に表示させることによって、大面積の背景領域の中で、フリッカの発生している部分と、発生していない部分とを確認できるようになるからである。

[0120] なお、1画面内のフリッカのばらつきは、画面内での薄膜トランジスタ等の寄生容量ばらつき、セル厚のばらつき、画面周辺の不純物(シール材周辺)混入による原因等によって、引き起こされる。

[0121] 本発明に係る表示検査方法では、温度変化、経時変化および光照射の少なくとも1つを含む要因の影響を受けて、上記対向電極電圧に発生すると予測

されるシフト量に応じて、中心電圧を上記対向電極電圧の上記一定電圧と異ならせた第2映像信号または第3映像信号に基づき、第2表示領域または第3表示領域に表示を行い、当該第2表示領域または第3表示領域に発生するフリッカが、許容レベルを超えているかどうかを判定することを特徴とする。

[0122] これにより、実際に種々の要因によって上記対向電極電圧がシフトする前に、許容レベルを超えた異常なフリッカが発生する不良品を検出することができる。

[0123] なお、第2表示領域に発生するフリッカが、許容レベルを超えているかどうかの判定には、測定装置を用いたフリッカ率測定、またはフリッカ率が許容レベルの最大値となるようにアレンジされた限度サンプルとの比較などの方法がある。

[0124] 本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

産業上の利用可能性

[0125] 本発明は、交流駆動方式の液晶表示装置における表示検査方法に利用することができる。

符号の説明

- [0126]
- 2 a 表示画面
 - 6 対向電極
 - 5 画素電極
 - W a 波形（第1映像信号）
 - W b 波形（第2映像信号）
 - W c 波形（第3映像信号）

請求の範囲

- [請求項1] 対向電極との間に液晶層を配置した画素電極に対して、1垂直走査期間毎に映像信号の極性を反転させる反転駆動を行いながら、各1垂直走査期間中は上記映像信号の電位を保持するときに、
- 上記対向電極に印加する対向電極電圧を一定電圧とするか、あるいは、1垂直走査期間毎に対向電極電圧の極性を反転させた場合の中心電圧を一定電圧とし、
- 中心電圧を上記対向電極電圧の上記一定電圧に一致させた第1映像信号に基づく表示を行う第1表示領域と、隣り合う垂直走査期間同士の電位差は、上記第1映像信号と同じである一方、中心電圧を上記対向電極電圧の上記一定電圧と異ならせた第2映像信号に基づく表示を行う第2表示領域との少なくとも2つの表示領域を、1画面上に同時に表示すること
- を特徴とする表示検査方法。
- [請求項2] 上記対向電極電圧の上記一定電圧に対し、中心電圧を上記第2映像信号の上記中心電圧と逆極性側に異ならせた第3映像信号に基づく表示を行う第3表示領域を、上記1画面上に同時に表示すること
- を特徴とする請求項1に記載の表示検査方法。
- [請求項3] 上記表示領域のそれぞれを、上記1画面上の背景領域に囲まれるように表示し、
- 上記背景領域には、上記第1映像信号に基づく表示を行うことを特徴とする請求項1または2に記載の表示検査方法。
- [請求項4] 温度変化、経時変化および光照射の少なくとも1つを含む要因の影響を受けて、上記対向電極電圧に発生すると予測されるシフト量に応じて、中心電圧を上記対向電極電圧の上記一定電圧と異ならせた第2映像信号または第3映像信号に基づき、第2表示領域または第3表示領域に表示を行い、
- 当該第2表示領域または第3表示領域に発生するフリッカが、許容

レベルを超えているかどうかを判定すること

を特徴とする請求項 2 に記載の表示検査方法。

[請求項5] 上記第 2 映像信号は、上記第 1 映像信号を出力するソースドライバに与える入力階調のデータを補正することによって作成されることを特徴とする請求項 1 に記載の表示検査方法。

[請求項6] 上記第 2 映像信号は、上記第 1 映像信号の正極性電圧に対応する上記入力階調のデータと、上記第 1 映像信号の負極性電圧に対応する上記入力階調のデータとをそれぞれを補正することによって作成されること

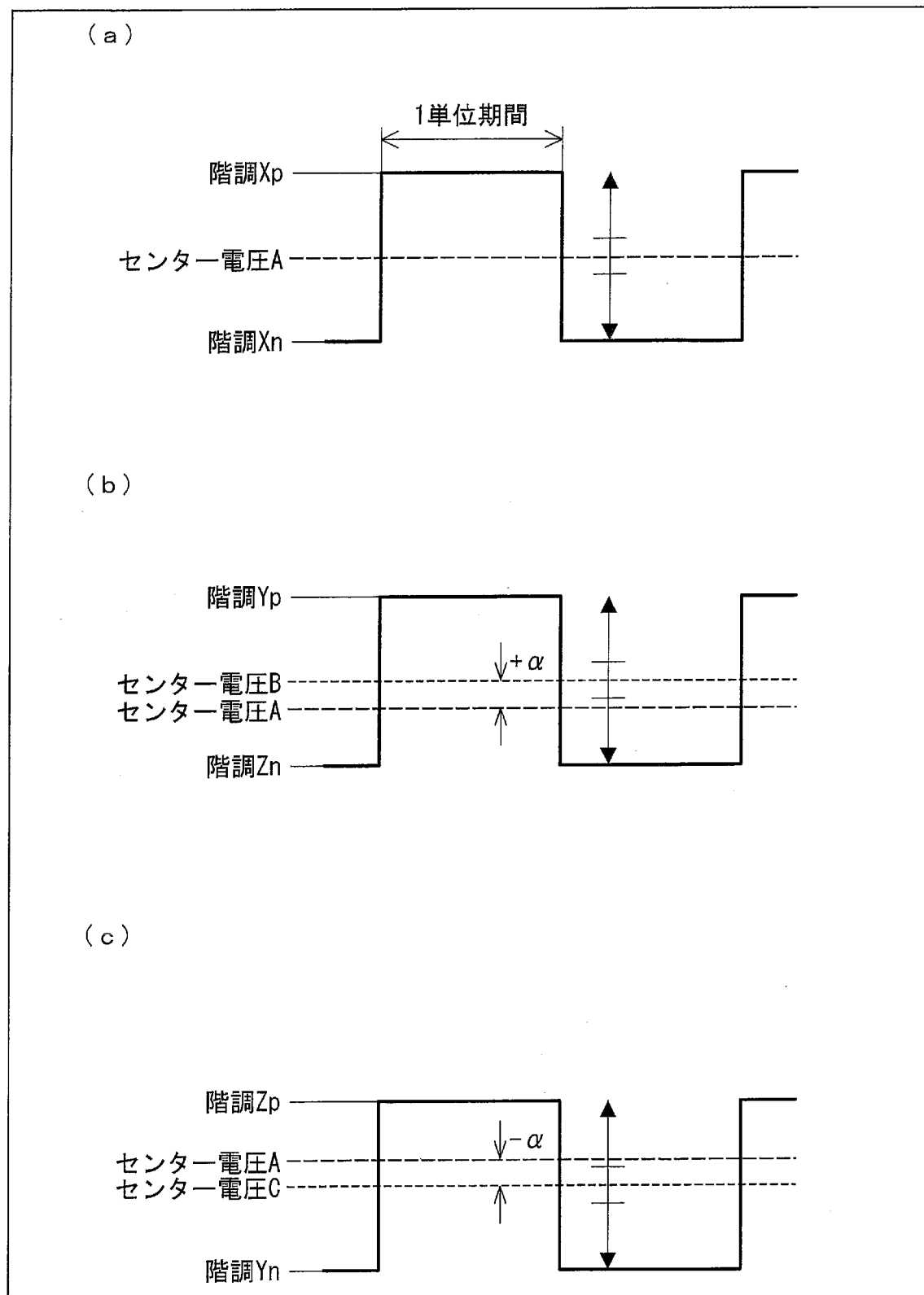
を特徴とする請求項 5 に記載の表示検査方法。

[請求項7] 上記第 3 映像信号は、上記第 1 映像信号を出力するソースドライバに与える入力階調のデータを補正することによって作成されることを特徴とする請求項 2 に記載の表示検査方法。

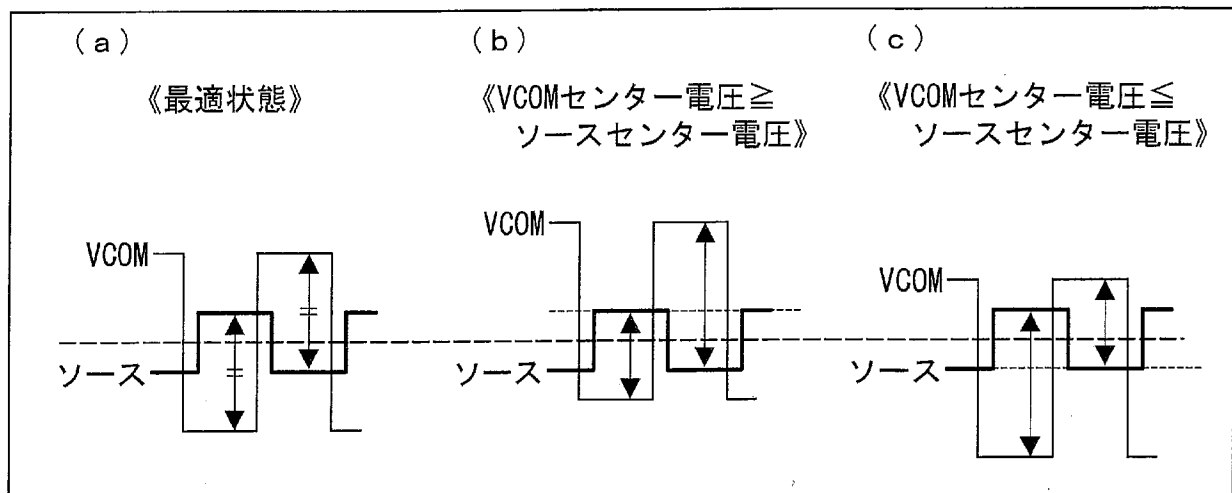
[請求項8] 上記第 3 映像信号は、上記第 1 映像信号の正極性電圧に対応する上記入力階調のデータと、上記第 1 映像信号の負極性電圧に対応する上記入力階調のデータとをそれぞれを補正することによって作成されること

を特徴とする請求項 7 に記載の表示検査方法。

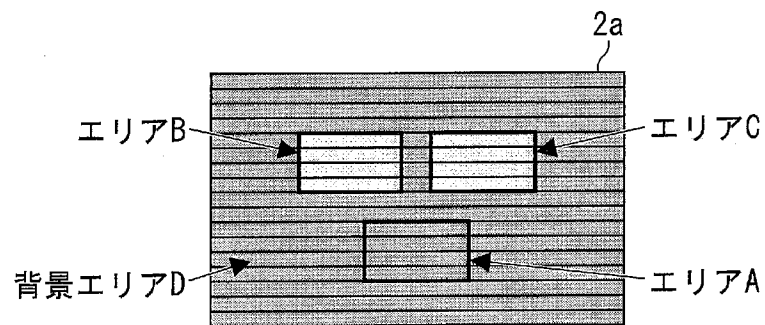
[図1]



[図2]

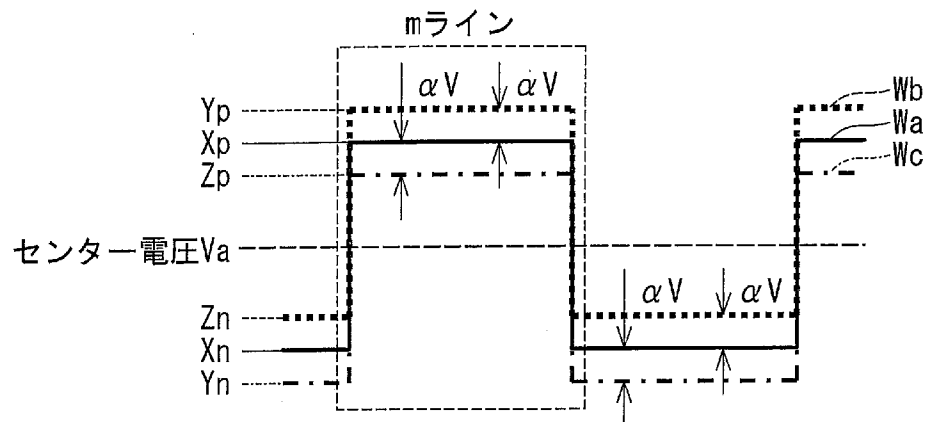


[図3]



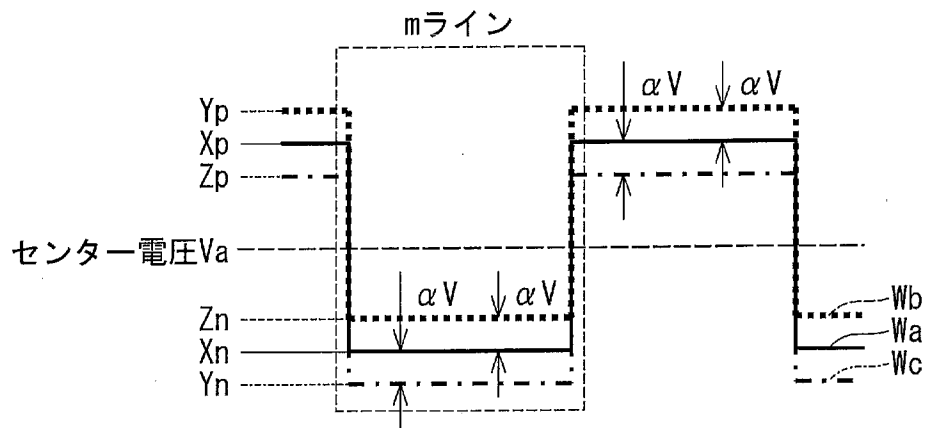
[図4]

《nフィールド/mラインのソース出力波形》

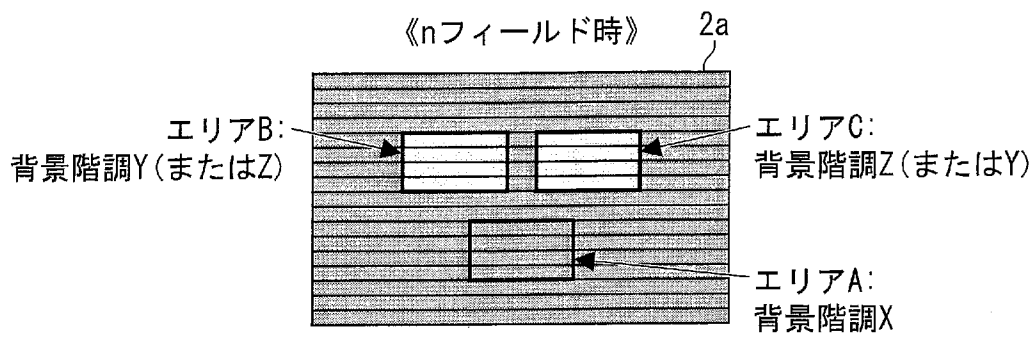


[図5]

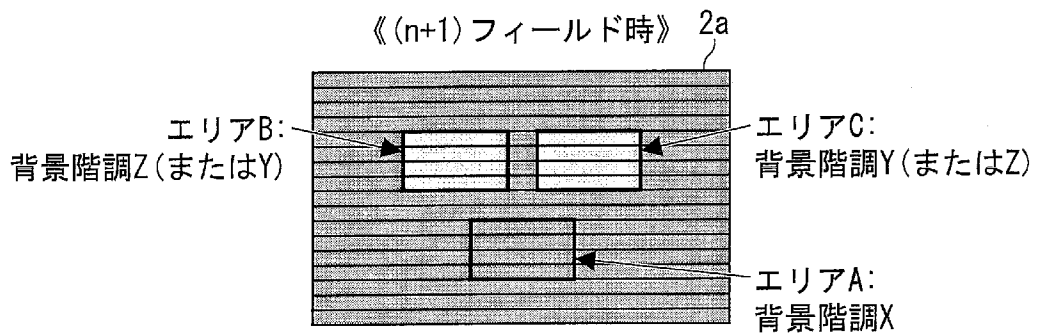
《(n+1) フィールド/mラインのソース出力波形》



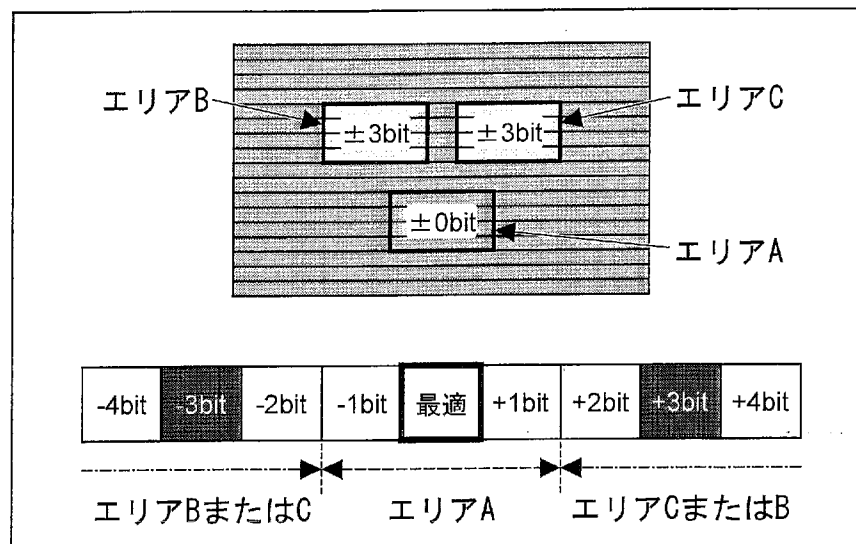
[図6]



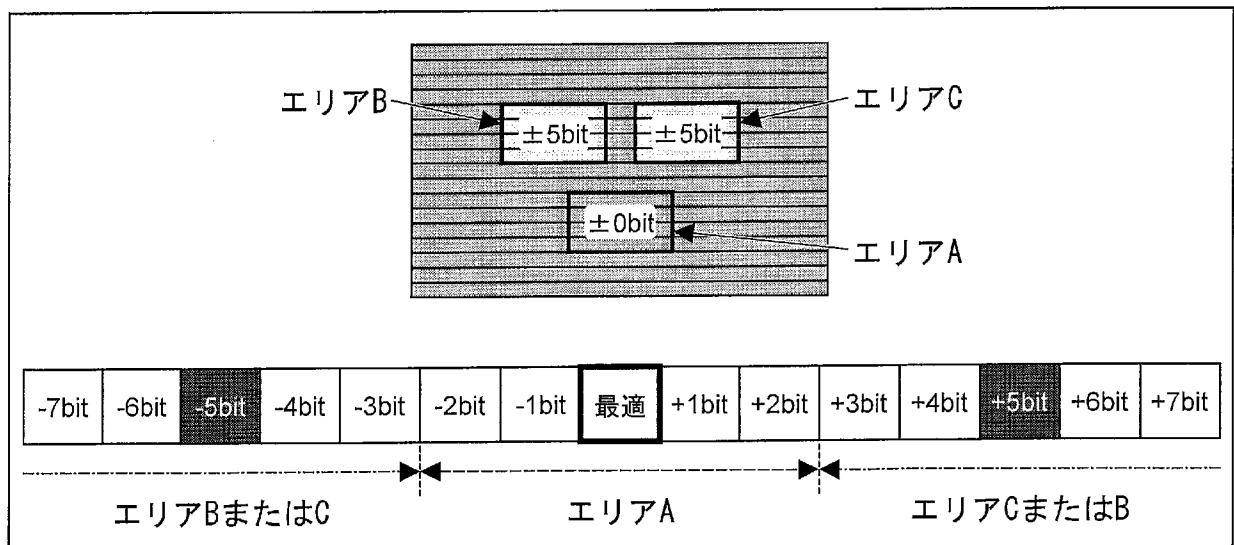
[図7]



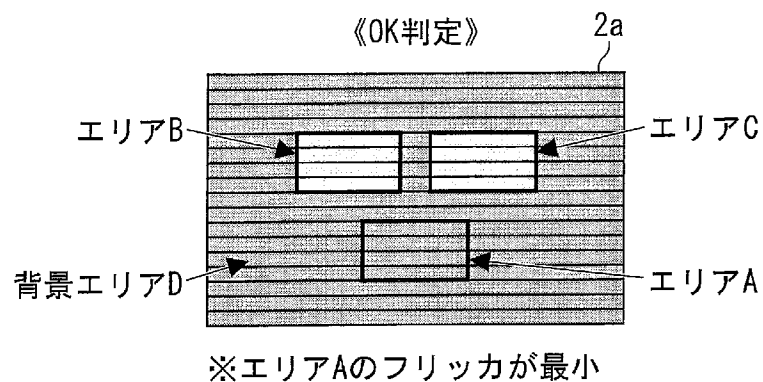
[図8]



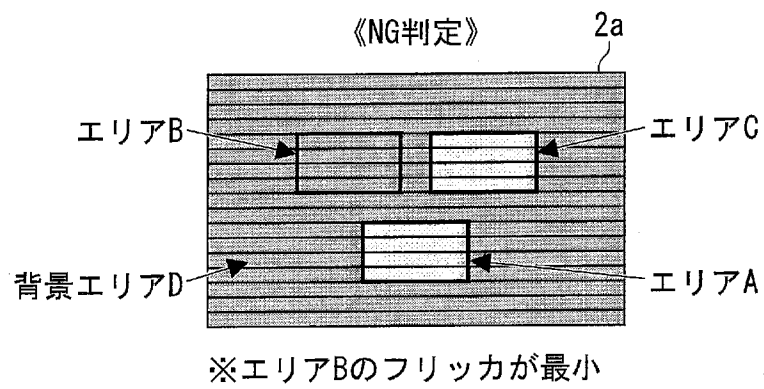
[図9]



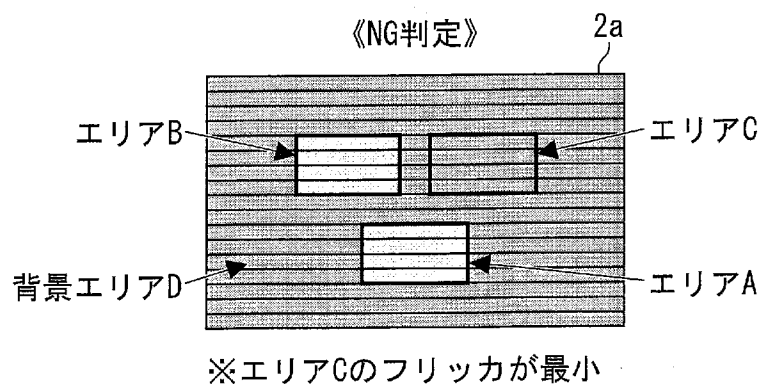
[図10]



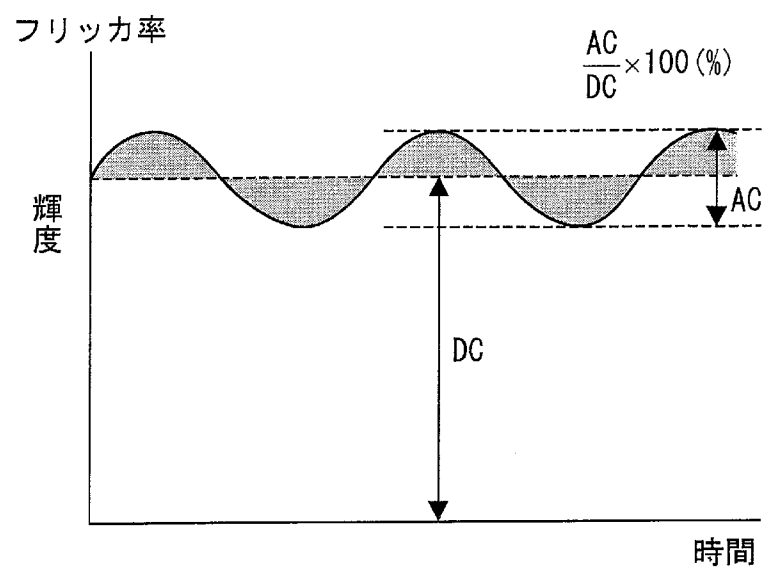
[図11]



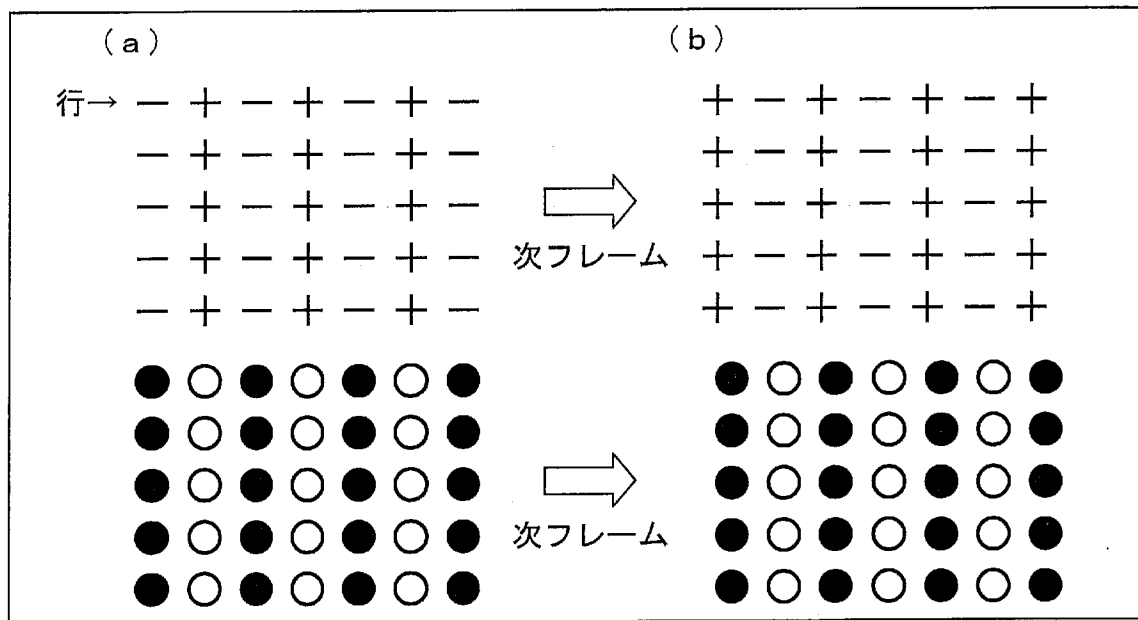
[図12]



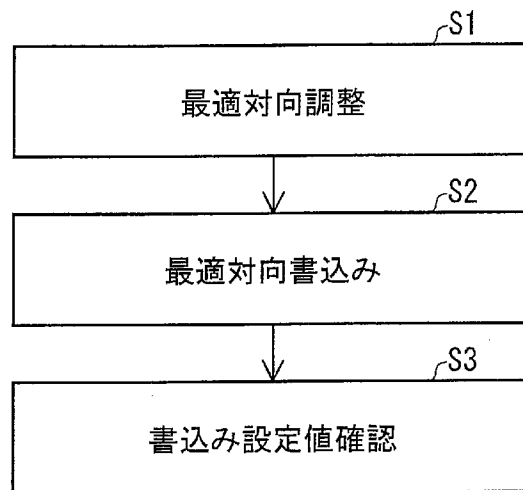
1



[図15]

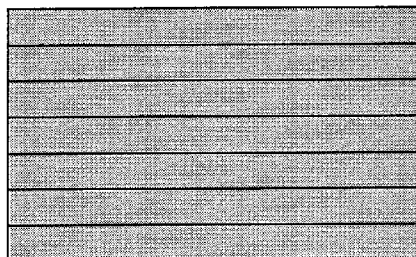


[図16]



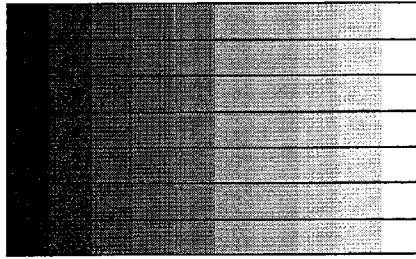
[図17]

《確認画面 I》



[図18]

《確認画面Ⅱ》



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/053164

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/36(2006.01)i, G02F1/13(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/36, G02F1/13, G02F1/133, G09G3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-163090 A (Mitsubishi Electric Corp.), 23 July 2009 (23.07.2009), paragraphs [0061] to [0062]; fig. 3, 6, 16 (Family: none)	1-8
A	JP 2007-156247 A (Sharp Corp.), 21 June 2007 (21.06.2007), paragraphs [0028] to [0037]; fig. 4 (Family: none)	1-8
A	JP 2003-122316 A (Matsushita Electric Industrial Co., Ltd.), 25 April 2003 (25.04.2003), entire text; all drawings (Family: none)	1-8

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
03 March, 2011 (03.03.11)

Date of mailing of the international search report
15 March, 2011 (15.03.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/053164

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 10-062748 A (Toshiba Corp.), 06 March 1998 (06.03.1998), entire text; all drawings & US 6313818 B1 & KR 10-0250850 B	1-8

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G09G3/36(2006.01)i, G02F1/13(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G09G3/36, G02F1/13, G02F1/133, G09G3/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2009-163090 A（三菱電機株式会社）2009.07.23, 段落【0061】－【0062】, 図3, 6, 16（ファミリーなし）	1－8
A	JP 2007-156247 A（シャープ株式会社）2007.06.21, 段落【0028】－【0037】, 図4（ファミリーなし）	1－8
A	JP 2003-122316 A（松下電器産業株式会社）2003.04.25, 全文, 全図（ファミリーなし）	1－8

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 3 . 0 3 . 2 0 1 1

国際調査報告の発送日

1 5 . 0 3 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

安藤 達哉

2 G

4 0 0 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 2 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 10-062748 A (株式会社東芝) 1998.03.06, 全文, 全図 & US 6313818 B1 & KR 10-0250850 B	1 - 8