



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 201717280 A

(43) 公開日：中華民國 106 (2017) 年 05 月 16 日

(21) 申請案號：105117616 (22) 申請日：中華民國 103 (2014) 年 10 月 29 日
 (51) Int. Cl. : H01L21/32 (2006.01) H01L21/28 (2006.01)
 (30) 優先權：2013/12/18 美國 14/133,385
 (71) 申請人：英特爾股份有限公司 (美國) INTEL CORPORATION (US)
 美國
 (72) 發明人：布里斯托 羅伯特 BRISTOL, ROBERT (US)；林 啟文 LIN, KEVIN (US)；辛格
 肯瓦爾 SINGH, KANWAL JIT (IN)；梅爾斯 艾倫 MYERS, ALAN (US)；史肯
 克 理查 SCHENKER, RICHARD E. (US)
 (74) 代理人：林志剛
 申請實體審查：有 申請專利範圍項數：11 項 圖式數：4 共 57 頁

(54) 名稱

積體電路之內連線結構及其製造方法

INTERCONNECT STRUCTURE FOR AN INTEGRATED CIRCUIT AND METHODS OF FABRICATING THE SAME

(57) 摘要

描述用於後段(BEOL)內連線之以影像儲存桶的自對準導孔及栓塞圖案化。於一實施例中，一種用於積體電路之內連線結構包括配置在基底之上的該內連線結構之第一層，該第一層具有在第一方向上的交替金屬線和電介質線之第一光柵。電介質線具有高於金屬線之最上表面的最上表面。積體電路亦包括配置於內連線結構之第一層上方的內連線結構之第二層。該第二層包括在垂直於該第一方向的第二方向上之交替的金屬線和電介質線之第二光柵。該些電介質線具有低於該第二光柵的該些金屬線之最低表面的最低表面。該第二光柵之該些電介質線重疊並接觸，但係不同於該第一光柵之該些電介質線。積體電路亦包括電介質材料之區，其係配置於該第一光柵的該些金屬線與該第二光柵的該些金屬線之間、且於與該第一光柵之該些電介質線的上部分及該第二光柵之該些電介質線的下部分相同的平面中。電介質材料之該區係由交聯可光解材料所組成。

Self-aligned via and plug patterning with photobuckets for back end of line (BEOL) interconnects is described. In an example, an interconnect structure for an integrated circuit includes a first layer of the interconnect structure disposed above a substrate, the first layer having a first grating of alternating metal lines and dielectric lines in a first direction. The dielectric lines have an uppermost surface higher than an uppermost surface of the metal lines. The integrated circuit also includes a second layer of the interconnect structure disposed above the first layer of the interconnect structure. The second layer includes a second grating of alternating metal lines and dielectric lines in a second direction, perpendicular to the first direction. The dielectric lines have a lowermost surface lower than a lowermost surface of the metal lines of the second grating. The dielectric lines of the second grating overlap and contact, but are distinct from, the dielectric lines of the first grating. The integrated circuit also includes a region of dielectric material disposed between the metal lines of the first grating and the metal lines of the second grating, and in a same plane as upper portions of the dielectric lines of the first grating and lower portions of the dielectric lines of the second grating. The region of dielectric material is composed of a cross-linked photolyzable material.

指定代表圖：

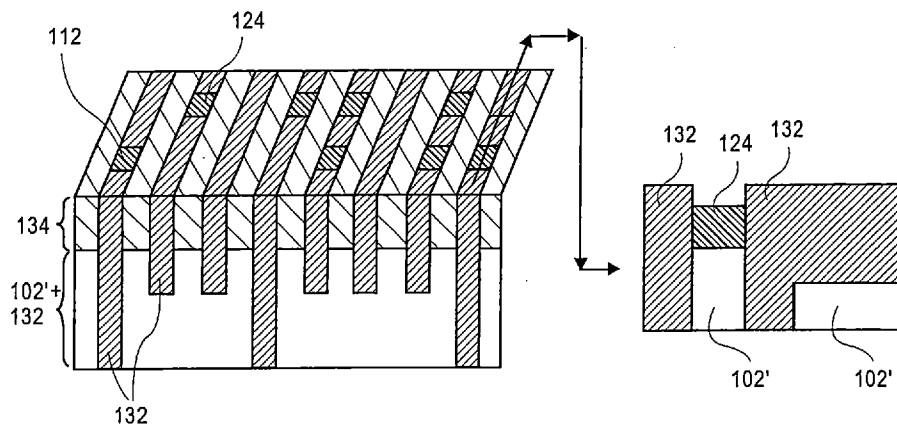


圖 1L

符號簡單說明：

- 102' . . . 圖案化的ILD層
- 112 . . . 第二圖案化硬遮罩
- 124 . . . 影像儲存桶
- 132 . . . 金屬化
- 134 . . . 上區

發明摘要

※申請案號：105117616 (由103137442分割)

※申請日：103年10月29日

※IPC分類：*H01L 21/32* (2006.01)
H01L 21/28 (2006.01)

【發明名稱】(中文/英文)

積體電路之內連線結構及其製造方法

Interconnect structure for an integrated circuit and methods of fabricating the same

【中文】

描述用於後段 (BEOL) 內連線之以影像儲存桶的自對準導孔及栓塞圖案化。於一實施例中，一種用於積體電路之內連線結構包括配置在基底之上的該內連線結構之第一層，該第一層具有在第一方向上的交替金屬線和電介質線之第一光柵。電介質線具有高於金屬線之最上表面的最上表面。積體電路亦包括配置於內連線結構之第一層上方的內連線結構之第二層。該第二層包括在垂直於該第一方向的第二方向上之交替的金屬線和電介質線之第二光柵。該些電介質線具有低於該第二光柵的該些金屬線之最低表面的最低表面。該第二光柵之該些電介質線重疊並接觸，但係不同於該第一光柵之該些電介質線。積體電路亦包括電介質材料之區，其係配置於該第一光柵的該些金屬線與該第二光柵的該些金屬線之間、且於與該第一光柵之該些電介質線的上部分及該第二光柵之該些電介質線的下部分

相同的平面中。電介質材料之該區係由交聯可光解材料所組成。

【英文】

Self-aligned via and plug patterning with photobuckets for back end of line (BEOL) interconnects is described. In an example, an interconnect structure for an integrated circuit includes a first layer of the interconnect structure disposed above a substrate, the first layer having a first grating of alternating metal lines and dielectric lines in a first direction. The dielectric lines have an uppermost surface higher than an uppermost surface of the metal lines. The integrated circuit also includes a second layer of the interconnect structure disposed above the first layer of the interconnect structure. The second layer includes a second grating of alternating metal lines and dielectric lines in a second direction, perpendicular to the first direction. The dielectric lines have a lowermost surface lower than a lowermost surface of the metal lines of the second grating. The dielectric lines of the second grating overlap and contact, but are distinct from, the dielectric lines of the first grating. The integrated circuit also includes a region of dielectric material disposed between the metal lines of the first grating and the metal lines of the second grating, and in a same plane as upper portions of the dielectric lines of the first grating and lower portions of the dielectric lines of the second grating. The region of dielectric material is composed of a cross-linked photolyzable material.

【代表圖】

【本案指定代表圖】：第(1L)圖。

【本代表圖之符號簡單說明】：

102'：圖案化的ILD層

112：第二圖案化硬遮罩

124：影像儲存桶

132：金屬化

134：上區

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

積體電路之內連線結構及其製造方法

Interconnect structure for an integrated circuit and methods of fabricating the same

【技術領域】

本發明之實施例屬於半導體結構及處理之領域，且特別地，係有關用於後段（BEOL）內連線之使用影像儲存桶的自對準導孔及栓塞圖案化。

【先前技術】

於過去數十年，積體電路中之特徵的定標已是不斷成長的半導體工業背後之驅動力。定標越來越小的特徵致能了半導體晶片之有限表面上的功能性單元之增加的密度。例如，縮小電晶體尺寸容許在晶片上結合增加數目的記憶體或邏輯裝置，導致增加生產能力之產品的製造。然而，對於越來越多的容量之慾望並不是沒有問題的。將各裝置之性能最佳化的需求變得越來越重要。

積體電路通常包括導電微電子結構（其於本技術中已知為導孔），用以將導孔上方之金屬線或其他內連線電連接至導孔下方之金屬線或其他內連線。導孔通常係由微影程序所形成。代表性地，光抗蝕劑層可被旋塗於電介質層

之上，光抗蝕劑層可通過圖案化遮罩而被暴露至圖案化的光化輻射，且接著暴露層可被顯影以形成開口於光抗蝕劑層中。接下來，用於導孔之開口可藉由使用光抗蝕劑層中之開口為蝕刻遮罩而被蝕刻於電介質層中。此開口被稱為導孔開口。最後，導孔開口可被填充以一或更多金屬或其他導電材料來形成導孔。

過去，導孔之尺寸及間隔已顯著地減少，且預期未來導孔之尺寸及間隔將持續顯著地減少，針對至少某些類型的積體電路（例如，先進微處理器、晶片組組件、圖形晶片，等等）。導孔之尺寸的一種測量是導孔開口之關鍵尺寸。導孔之間隔的一種測量是導孔節距。導孔節距代表介於最接近的相鄰導孔間之中心至中心距離。

當藉由諸如微影程序而以極小的節距來圖案化極小的導孔時，本身即存在數項挑戰，特別當節距是約 70 奈米（nm）或者更小及/或當導孔開口之關鍵尺寸是約 35 nm 或者更小時。此等挑戰之一在於：導孔與上方內連線之間的重疊、以及導孔與下方定位內連線之間的重疊通常需被控制達導孔節距的四分之一等級的高容許度。隨著導孔節距尺度越來越小，重疊容許度傾向於以較其微影設備所能夠跟得上的更大速度而隨之縮小。

此等挑戰之另一在於：導孔開口之關鍵尺寸通常傾向於較微影掃描器之解析能力更快地縮小。存在有縮小科技以縮小導孔開口之關鍵尺寸。然而，縮小量常受受限於最小導孔節距、以及縮小程序之能力而無法為足夠地免於光學鄰近校正（OPC），且無法顯著地折衷線寬粗糙度

(LWR) 及/或關鍵尺寸均勻度 (CDU)。

此等挑戰之又另一在於：光抗蝕劑之 LWR 及/或 CDU 特性通常需要隨著導孔開口之關鍵尺寸減少而改良以維持關鍵尺寸預算之相同的整體片段。然而，目前大部分光抗蝕劑之 LWR 及/或 CDU 特性並未如導孔開口之關鍵尺寸減少般快速地改良。

此等挑戰之再另一在於：極小導孔節距通常傾向為低於甚至極端紫外線 (EUV) 微影掃描器之解析能力。結果，通常二、三或更多不同的微影遮罩可被使用，其傾向於增加成本。於某點，假如節距持續減小，則有可能無法 (甚至以多重遮罩) 使用 EUV 掃描器來列印這些極小節距之導孔開口。

因此，在導孔製造技術之領域中是需要改良的。

【圖式簡單說明】

圖 1A-1L 闡明其代表一種減成自對準導孔及栓塞圖案化的方法中之各個操作的積體電路層之部分，依據本發明之實施例，其中：

圖 1A 闡明接續於層間電介質 (ILD) 層上所形成之硬遮罩材料層的沈積後 (但在圖案化前) 之開始結構的橫斷面視圖；

圖 1B 闡明接續於藉由節距加倍的硬遮罩層之圖案化後的圖 1A 之結構；

圖 1C 闡明接續於第二圖案化硬遮罩之形成後的圖 1B

之結構；

圖 1D 闡明接續於硬遮罩蓋層之沈積後的圖 1C 之結構；

圖 1E 闡明接續於硬遮罩蓋層之圖案化後的圖 1D 之結構；

圖 1F 闡明接續於第一圖案化硬遮罩之進一步圖案化及複數影像儲存桶之後續形成後的圖 1E 之結構；

圖 1G 闡明接續於影像儲存桶曝光和顯影以留下選定的導孔位置、及後續的導孔開口蝕刻入下方 ILD 後的圖 1F 之結構；

圖 1H 闡明接續於剩餘影像儲存桶之移除、硬遮罩材料之後續形成、及第二複數影像儲存桶之後續形成後的圖 1G 之結構；

圖 1I 闡明接續於栓塞位置選擇後之圖 1H 的結構；

圖 1J 闡明接續於從導孔及線位置移除最近形成之硬遮罩後的圖 1I 之結構；

圖 1K 闡明接續於未被栓塞形成影像儲存桶所保護之位置中的圖案化 ILD 層之凹陷後的圖 1J 之結構；

圖 1L 闡明接續於金屬填充後之圖 1K 的結構；

圖 2A-2G 闡明其代表一種減成自對準導孔圖案化的方法中之各個操作的積體電路層之部分，依據本發明之另一實施例，其中：

圖 2A 闡明形成於基底上的開始正交柵格之平面視圖及相應的橫斷面視圖；

圖 2B 闡明接續於電介質層之開口填充及蝕刻回後的圖 2A 之結構的平面視圖及相應的橫斷面視圖；

圖 2C 闡明接續於影像儲存桶填充、曝光及顯影以留下選定栓塞位置後的圖 2B 之結構的平面視圖及相應的橫斷面視圖；

圖 2D 闡明接續於圖 2B 之電介質層的部分之移除後的圖 2C 之結構的平面視圖及相應的橫斷面視圖；

圖 2E 闡明接續於影像儲存桶填充、曝光及顯影以留下選定栓塞位置後的圖 2D 之結構的平面視圖及相應的橫斷面視圖；

圖 2F 闡明接續於導孔開口蝕刻入下方 ILD 後的圖 2E 之結構的平面視圖及相應的橫斷面視圖；

圖 2G 闡明接續於第二硬遮罩層及剩餘影像儲存桶材料之移除後的圖 2F 之結構的平面視圖及相應的橫斷面視圖。

圖 3A-3I 闡明其代表一種減成自對準導孔及栓塞圖案化的方法中之各個操作的積體電路層之部分，依據本發明之另一實施例，其中：

圖 3A 闡明接續於深金屬線製造後之用於減成導孔及栓塞製程的開始點結構；

圖 3B 闡明接續於金屬線之凹陷後的圖 3A 之結構；

圖 3C 闡明接續於層間電介質（ILD）層之形成後的圖 3B 之結構；

圖 3D 闡明接續於硬遮罩層之沈積及圖案化後的圖 3C

之結構；

圖 3E 闡明接續於使用圖 3D 之硬遮罩的圖案所界定的溝槽形成後之圖 3D 的結構；

圖 3F 闡明接續於所有可能導孔位置中之影像儲存桶形成後的圖 3E 之結構；

圖 3G 闡明接續於導孔位置選擇後之圖 3F 的結構；

圖 3H 闡明接續於剩餘影像儲存桶之轉換至永久 ILD 材料後的圖 3G 之結構；

圖 3I 闡明接續於金屬線及導孔形成後的圖 3H 之結構；

圖 4 闡明一計算裝置，依據本發明之一實施方式。

【發明內容及實施方式】

描述用於後段（BEOL）內連線之以影像儲存桶的自對準導孔及栓塞圖案化。於下列描述中，提出多項特定細節，諸如特定集成及材料狀態，以提供本發明之實施例的透徹瞭解。熟悉此項技術人士將清楚本發明之實施例可被實施而無這些特定細節。於其他例子中，眾所周知的特徵（諸如積體電路設計佈局）未被詳細地描述，以免非必要地混淆本發明之實施例。再者，應理解其圖形中所示之各個實施例為說明性表示且不一定依比例描繪。

文中所述之一或更多實施例係有關用於自對準導孔及栓塞圖案化之減成方式，以及由此所得之結構。於一實施例中，文中所述之程序係致能後段製程特徵製造之自對準

金屬化的實現。對於下一代導孔及栓塞圖案化所預期的重疊問題可由文中所述之一或更多方式來處理。

為了提供背景，用於導孔之當前製造技術涉及一種「盲」製程，其中導孔開口被圖案化於ILD溝槽上方遠處的堆疊中。導孔開口型態被接著蝕刻向下深入溝槽中。重疊誤差會累積並可能造成各種問題，例如，短路至相鄰金屬線。於一範例中，以小於約50奈米節距之特徵的圖案化及對準需要許多標線片及關鍵對準策略，其對於半導體製程而言是極昂貴的。反之，於一實施例中，文中所述之方式致能自對準栓塞及/或導孔之製造，顯著地簡化重疊誤差之網，並僅留下一關鍵重疊步驟（ M_{x+1} 光柵）。於是，於一實施例中，由於傳統微影/雙金屬鑲嵌圖案化（其需另被容許）之偏差不會是文中所述之所得結構的因素。

通常，一或更多實施例係有關一種方式，其係利用一種減成技術以形成導電導孔及非導電間隔或者介於金屬之間的中斷（稱為「栓塞」）。導孔（依其定義）被用以落在前層金屬圖案上。以此方式，文中所述之實施例致能一種更強韌的內連線製造技術，因為不再依賴藉由微影設備之對準。此一內連線製造技術可被用以節省許多對準/曝光、可被用以改良電接觸（例如藉由減少導孔電阻）、及可被用以減少總製程操作及處理時間，相較於使用傳統方式以圖案化此等特徵所需要者。

更明確地，一或更多文中所述之實施例涉及使用一種

減成方法以使用已蝕刻的溝槽來預形成每一導孔及栓塞。接著使用一額外操作以選擇留存哪些導孔及栓塞。此等操作可使用「影像儲存桶」來闡明，雖然亦可使用一種更傳統的抗蝕劑曝光及 ILD 回填方式來執行選擇程序。

於第一形態中，使用導孔第一、栓塞第二方式。舉例而言，圖 1A-1L 闡明其代表一種減成自對準導孔及栓塞圖案化的方法中之各個操作的積體電路層之部分，依據本發明之實施例。於各所述操作之各圖示中，顯示橫斷面及/或有角度的視圖。這些視圖將於文中被稱為相應的橫斷面視圖及有角度視圖。

圖 1A 闡明接續於層間電介質 (ILD) 層 102 上所形成之第一硬遮罩材料層 104 的沈積後 (但在圖案化前) 之開始結構 100 的橫斷面視圖，依據本發明之實施例。參考圖 1A，圖案化遮罩 106 具有於第一硬遮罩材料層 104 上或之上 (沿著其側壁) 所形成的間隔物 108。

圖 1B 闡明接續於藉由節距加倍的第一硬遮罩層之圖案化後的圖 1A 之結構，依據本發明之實施例。參考圖 1B，圖案化遮罩 106 被移除而間隔物 108 之所得圖案被轉移 (例如，藉由蝕刻製程) 至第一硬遮罩材料層 104 以形成第一圖案化硬遮罩 110。於一此類實施例中，第一圖案化硬遮罩 110 被形成以光柵圖案，如圖 1B 中所描繪者。於一實施例中，第一圖案化硬遮罩 110 之光柵結構為緊密節距光柵結構。於特定此一實施例中，緊密節距無法直接透過傳統微影來獲得。例如，根據傳統微影之圖案可首先

被形成（遮罩 106），但該節距可藉由使用間隔物遮罩圖案化而被減半，如圖 1A 及 1B 中所描繪者。甚至，雖然未顯示，原始節距可藉由第二輪間隔物遮罩圖案化而被減為四分之一。因此，圖 1B 的第一圖案化硬遮罩 110 之光柵狀圖案可具有以恆定節距來分隔並具有恆定寬度之硬遮罩線。

圖 1C 闡明接續於第二圖案化硬遮罩之形成後的圖 1B 之結構，依據本發明之實施例。參考圖 1C，第二圖案化硬遮罩 112 被形成為交插與第一圖案化硬遮罩 110。於此一類實施例中，第二圖案化硬遮罩 112 係藉由第二硬遮罩材料層（具有不同於第一硬遮罩材料層 104 之組成）之沈積而被形成。第二硬遮罩材料層被接著平坦化（例如藉由化學機械拋光（CMP））以提供第二圖案化硬遮罩 112。

圖 1D 闡明接續於硬遮罩蓋層之沈積後的圖 1C 之結構，依據本發明之實施例。參考圖 1D，硬遮罩蓋層 114 被形成於第一圖案化硬遮罩 110 及第一圖案化硬遮罩 112 上。於此一類實施例中，硬遮罩蓋層 114 之材料組成及蝕刻選擇性係不同於第一圖案化硬遮罩 110 及第一圖案化硬遮罩 112。

圖 1E 闡明接續於硬遮罩蓋層之圖案化後的圖 1D 之結構，依據本發明之實施例。參考圖 1E，圖案化的硬遮罩蓋層 114 被形成於第一圖案化硬遮罩 110 及第一圖案化硬遮罩 112 上。於此一類實施例中，圖案化的硬遮罩層 114 被形成以一正交於第一圖案化硬遮罩 110 及第一圖案

化硬遮罩 112 之光柵圖案之光柵圖案，如圖 1E 中所示。於一實施例中，由圖案化的硬遮罩蓋層 114 所形成之光柵結構為緊密節距光柵結構。於此一實施例中，緊密節距無法直接透過傳統微影來獲得。例如，根據傳統微影之圖案可首先被形成，但該節距可藉由使用間隔物遮罩圖案化而被減半。甚至，原始節距可藉由第二輪間隔物遮罩圖案化而被減為四分之一。因此，圖 1E 之圖案化的硬遮罩蓋層 114 之光柵狀圖案可具有以恆定節距來分隔並具有恆定寬度之硬遮罩線。

圖 1F 闡明接續於第一圖案化硬遮罩之進一步圖案化及複數影像儲存桶之後續形成後的圖 1E 之結構，依據本發明之實施例。參考圖 1F，使用圖案化的硬遮罩蓋層 114 為遮罩，第一圖案化硬遮罩 110 被進一步圖案化以形成第一圖案化硬遮罩 116。第二圖案化硬遮罩 112 未被進一步圖案化於此製程中。之後，圖案化的硬遮罩蓋層 114 被移除，且影像儲存桶 118 被形成於 ILD 層 102 之上的所得開口中。影像儲存桶 118（於此階段）代表所得金屬化層中之所有可能的導孔位置。

圖 1G 闡明接續於影像儲存桶曝光和顯影以留下選定的導孔位置、及後續的導孔開口蝕刻入下方 ILD 後的圖 1F 之結構，依據本發明之實施例。參考圖 1G，選定的影像儲存桶 118 被曝光並移除以提供選定的導孔位置 120。導孔位置 120 接受選擇性蝕刻製程（諸如選擇性電漿蝕刻製程）以延伸導孔開口入下方 ILD 層 102，形成圖案化的

ILD 層 102'。蝕刻對於：剩餘的影像儲存桶 118、第一圖案化硬遮罩 116、及第二圖案化硬遮罩 112 是選擇性的。

圖 1H 闡明接續於剩餘影像儲存桶之移除、硬遮罩材料之後續形成、及第二複數影像儲存桶之後續形成後的圖 1G 之結構，依據本發明之實施例。參考圖 1H，剩餘影像儲存桶被移除，例如，藉由選擇性蝕刻製程。所有形成的開口（例如，於影像儲存桶 118 以及導孔位置 120 之移除時所形成的開口）被接著填充以硬遮罩材料 122，諸如碳為基的硬遮罩材料。之後，第一圖案化硬遮罩 116 被移除（例如，以一種選擇性蝕刻製程），且所得的開口被填充以第二複數影像儲存桶 124。影像儲存桶 124（於此階段）代表所得金屬化層中之所有可能的栓塞位置。應理解：第二圖案化硬遮罩 112 未被進一步圖案化於製程中之此階段。

圖 1I 闡明接續於栓塞位置選擇後的圖 1H 之結構，依據本發明之實施例。參考圖 1I，來自圖 1H 之影像儲存桶 124 被移除自其中將不會形成栓塞之位置 126。於其中被選來形成栓塞之位置中，影像儲存桶 124 被留存。於一實施例中，為了形成其中將不會形成栓塞之位置 126，使用微影以暴露相應的影像儲存桶 124。暴露的影像儲存桶可接著藉由顯影劑而被移除。

圖 1J 闡明接續於從導孔及線位置移除最近形成之硬遮罩後的圖 1I 之結構，依據本發明之實施例。參考圖 1J，圖 1I 中所描繪之硬遮罩材料 122 被移除。於此一類

實施例中，硬遮罩材料 122 係碳為基的硬遮罩材料且係以電漿灰製程來移除。如圖所示，剩餘的特徵包括：圖案化的 ILD 層 102'、為了栓塞形成而留存的影像儲存桶 124、及導孔開口 128。雖然未顯示，應理解：於一實施例中，第二硬遮罩層 112 亦被留存於此階段。

圖 1K 闡明接續於未被栓塞形成影像儲存桶所保護的位置中之圖案化 ILD 層之凹陷後的圖 1J 之結構，依據本發明之實施例。參考圖 1K，未被影像儲存桶 124 所保護之圖案化的 ILD 層 102' 之部分被凹陷以提供金屬線開口 130，除了導孔開口 128 之外。

圖 1L 闡明接續於金屬填充後的圖 1K 之結構，依據本發明之實施例。參考圖 1L，金屬化 132 被形成於開口 128 及 132 中。於一此類實施例中，金屬化 132 係藉由金屬填充及拋光回製程來形成。參考圖 1L 之左手邊部分，其結構係顯示為包括下部分，該下部分包括其中形成有金屬線及導孔（集合地顯示為 132）之圖案化的 ILD 層 102'。結構之上區 134 包括第二圖案化硬遮罩 112 以及剩餘（栓塞位置）影像儲存桶 124。於一實施例中，上區 134 被移除（例如，藉由 CMP 或蝕刻回），在後續製造以前。然而，於一替代實施例中，上區 134 被留存於最終結構中。

圖 1L 之結構可接著被使用為用以形成後續金屬線/導孔及 ILD 層之基礎。替代地，圖 1L 之結構可代表積體電路中之最後金屬內連線層。應理解其上述製程操作可被施

行以替代的順序，不是每一操作均需被執行及/或額外的製程操作可被執行。再次參考圖 1L，藉由減成方式之自對準製造可被完成於此階段。以類似方式所製造之下一層可能需要再一次完整製程之啟動。替代地，其他方式可被使用於此階段以提供額外內連線層，諸如傳統雙或單金屬鑲嵌方式。

於第二形態中，使用栓塞第一、導孔第二方式。舉例而言，圖 2A-2G 闡明其代表一種減成自對準栓塞及導孔圖案化的方法中之各個操作的積體電路層之部分，依據本發明之另一實施例。於各所述操作之各闡明中，平面視圖被顯示於頂部，而相應的橫斷面視圖被顯示於底部。這些視圖將於文中被稱為相應的橫斷面視圖及平面視圖。

圖 2A 闡明形成於基底 201 上的開始正交柵格之平面視圖及相應的橫斷面視圖，依據本發明之實施例。參考個別沿著軸 a-a' 及 b-b' 所取之平面視圖及相應的橫斷面視圖 (a) 及 (b)，開始柵格結構 200 包括光柵 ILD 層 202，具有第一硬遮罩層 204 配置於其上。第二硬遮罩層 206 被配置於第一硬遮罩層 204 上且被圖案化以具有一種正交於下方光柵結構之光柵結構。此外，開口 208 保持於第二硬遮罩層 206 的光柵結構與由 ILD 層 202 和第一硬遮罩層 204 所形成的下方光柵之間。

圖 2B 闡明接續於開口填充及蝕刻回後的圖 2A 之結構的平面視圖及相應的橫斷面視圖，依據本發明之實施例。參考個別沿著軸 a-a' 及 b-b' 所取之平面視圖及相應的

橫斷面視圖 (a) 及 (b)，圖 2A 之開口 208 被填充以電介質層 210 (諸如氧化矽層)。此一電介質層 210 可被形成有沈積的氧化物膜，諸如藉由化學氣相沈積 (CVD)、高密度電漿沈積 (HDP)、或電介質上旋塗。沈積的材料可能需要蝕刻回以達成圖 2B 中所示之相對高度，留下上開口 208'。

圖 2C 闡明接續於影像儲存桶填充、曝光及顯影以留下選定栓塞位置後的圖 2B 之結構的平面視圖及相應的橫斷面視圖，依據本發明之實施例。參考個別沿著軸 a-a' 及 b-b' 所取之平面視圖及相應的橫斷面視圖 (a) 及 (b)，影像儲存桶被形成於圖 2B 之上開口 208' 中。之後，大部分影像儲存桶被曝光並移除。然而，選擇影像儲存桶 212 未被曝光而因此留存以提供選定的栓塞位置，如圖 2C 中所示。

圖 2D 闡明接續於電介質層 210 的部分之移除後的圖 2C 之結構的平面視圖及相應的橫斷面視圖，依據本發明之實施例。參考個別沿著軸 a-a' 及 b-b' 所取之平面視圖及相應的橫斷面視圖 (a) 及 (b)，未被影像儲存桶 212 所覆蓋之電介質層 210 的部分被移除。然而，被影像儲存桶 212 所覆蓋之電介質層 210 的部分保留於圖 2D 之結構中。於一實施例中，未被影像儲存桶 212 所覆蓋之電介質層 210 的部分係藉由濕式蝕刻製程而被移除。

圖 2E 闡明接續於影像儲存桶填充、曝光及顯影以留下選定導孔位置後的圖 2D 之結構的平面視圖及相應的橫

斷面視圖，依據本發明之實施例。參考個別沿著軸 a-a'及 b-b'所取之平面視圖及相應的橫斷面視圖 (a) 及 (b)，影像儲存桶被形成於電介質層 210 之部分的移除時所形成的開口中。之後，選擇影像儲存桶被曝光並移除以提供選定的導孔位置 214，如圖 2C 中所示。

圖 2F 闡明接續於導孔開口蝕刻入下方 ILD 後的圖 2E 之結構的平面視圖及相應的橫斷面視圖，依據本發明之實施例。參考個別沿著軸 a-a'及 b-b'所取之平面視圖及相應的橫斷面視圖 (a) 及 (b)，圖 2E 之導孔位置 214 接受選擇性蝕刻製程 (諸如選擇性電漿蝕刻製程) 以延伸導孔開口 214 至開口 214'，其被形成入下方 ILD 層 202 中。

圖 2G 闡明接續於第二硬遮罩層及剩餘影像儲存桶材料之移除後的圖 2F 之結構的平面視圖及相應的橫斷面視圖，依據本發明之實施例。參考個別沿著軸 a-a'及 b-b'所取之平面視圖及相應的橫斷面視圖 (a) 及 (b)，第二硬遮罩層 206 以及任何剩餘的影像儲存桶材料 (亦即，尚未被曝光及顯影之影像儲存桶材料) 被移除。該移除係針對所有其他剩餘特徵有選擇性地被執行。於一此類實施例中，第二硬遮罩層 206 為碳基的硬遮罩材料，且該移除係藉由 O₂ 電漿灰製程來執行。再次參考圖 2G，此階段所剩餘者為：其中形成有導孔開口 214'之 ILD 層 202、以及其被保留給栓塞位置之電介質層 210 的部分 (例如，由上方影像儲存桶材料所保留)。因此，於一實施例中，圖 2G 之結構包括以導孔開口 (用於後續的金屬填充) 圖案化之

ILD 層 202，其具有用以產生栓塞之電介質層 210 的位置。剩餘開口 216 可被填充以金屬來形成金屬線。應理解其硬遮罩 204 可被移除。

因此，一旦以金屬內連線材料填充後，圖 2G 之結構可接著被使用為用以形成後續金屬線/導孔及 ILD 層之基礎。替代地，一旦以金屬內連線材料填充後，圖 2G 之結構可代表積體電路中之最後金屬內連線層。應理解其上述製程操作可被施行以替代的順序，不是每一操作均需被執行及/或額外的製程操作可被執行。再次參考圖 2G，藉由減成方式之自對準製造可被完成於此階段。以類似方式所製造之下一層可能需要再一次完整製程之啟動。替代地，其他方式可被使用於此階段以提供額外內連線層，諸如傳統雙或單金屬鑲嵌方式。

應理解與圖 1A 至 1L 及 2A 至 2G 關聯所描述的方式不一定被執行為形成對準於下方金屬化層之導孔。如此一來，於某些背景中，這些製程技術可被視為涉及針對任何下方金屬化層以由上而下方向盲目射擊。於第三形態中，減成方式提供與下方金屬化層之對準。舉例而言，圖 3A-3I 闡明其代表一種減成自對準導孔圖案化的方法中之各個操作的積體電路層之部分，依據本發明之另一實施例。於各描述操作之各圖示中，提供一有角度的三維橫斷面視圖。

圖 3A 闡明接續於深金屬線製造後之用於減成導孔及栓塞製程的開始點結構 300，依據本發明之實施例。參考

圖 3A，結構 300 包括具有中間層間電介質（ILD）線 304 之金屬線 302。亦應理解其某些線 302 可與下方導孔關聯以便耦合至先前內連線層。於一實施例中，金屬線 302 係藉由將溝槽圖案化入 ILD 材料（例如，線 304 之 ILD 材料）來形成。溝槽接著由金屬來填充且（假如需要的話）被平坦化至 ILD 線 304 之頂部。於一實施例中，金屬溝槽及填充製程係涉及高的高寬比特徵。例如，於一實施例中，金屬線高度（ h ）與金屬線寬度（ w ）之高寬比約於 5-10 之範圍中。

圖 3B 闡明接續於金屬線之凹陷後的圖 3A 之結構，依據本發明之實施例。參考圖 3B，金屬線 302 被選擇性地凹陷以提供第一階金屬線 306。凹陷被選擇性地對 ILD 線 304 來執行。該凹陷可藉由透過乾式蝕刻、濕式蝕刻、或其組合之蝕刻來執行。凹陷程度可由第一階金屬線 306 之目標厚度來決定，以供使用為後段製程（BEOL）內連線結構內之適當的導電內連線。

圖 3C 闡明接續於層間電介質（ILD）層之形成後的圖 3B 之結構，依據本發明之實施例。參考圖 3C，ILD 材料層 308 被沈積，且（假如需要的話）被平坦化，至凹陷金屬線 306 及 ILD 線 304 之上的位準。

圖 3D 闡明接續於硬遮罩層之沈積及圖案化後的圖 3C 之結構，依據本發明之實施例。參考圖 3D，硬遮罩層 310 被形成於 ILD 層 308 上。於此一實施例中，硬遮罩層 310 被形成以一正交於第一階金屬線 306/ILD 線 304 之光柵圖

案的光柵圖案，如圖 3D 中所示。於一實施例中，由硬遮罩層 310 所形成之光柵結構為緊密節距光柵結構。於此一實施例中，緊密節距無法直接透過傳統微影來獲得。例如，根據傳統微影之圖案可首先被形成，但該節距可藉由使用間隔物遮罩圖案化而被減半。甚至，原始節距可藉由第二輪間隔物遮罩圖案化而被減為四分之一。因此，圖 3D 的第二硬遮罩層 310 之光柵狀圖案可具有以恆定節距來分隔並具有恆定寬度之硬遮罩線。

圖 3E 闡明接續於使用圖 3D 之硬遮罩的圖案所界定的溝槽形成後之圖 3D 的結構，依據本發明之實施例。參考圖 3E，ILD 層 308 之暴露區（亦即，未被 310 所保護者）被蝕刻以形成溝槽 312 及圖案化的 ILD 層 314。蝕刻係停止在（且因而暴露）第一階金屬線 306 及 ILD 線 304 之頂部表面上。

圖 3F 闡明接續於所有可能導孔位置中之影像儲存桶形成後的圖 3E 之結構，依據本發明之實施例。參考圖 3F，影像儲存桶 316 被形成於凹陷金屬線 306 之暴露部分上方的所有可能導孔位置中。於一實施例中，影像儲存桶 316 被形成為基本上與 ILD 線 304 之頂部表面共面，如圖 3F 中所描繪者。此外，再次參考圖 3F，硬遮罩層 310 可被移除自圖案化的 ILD 層 314。

圖 3G 闡明接續於導孔位置選擇後的圖 3F 之結構，依據本發明之實施例。參考圖 3G，在選擇導孔位置 318 時來自圖 3F 之影像儲存桶 316 被移除。於其中被選來形

成導孔之位置中，影像儲存桶 316 被留存。於一實施例中，為了形成導孔位置 318，微影被使用以暴露相應的影像儲存桶 316。暴露的影像儲存桶可接著藉由顯影劑而被移除。

圖 3H 闡明接續於剩餘影像儲存桶之轉換至永久 ILD 材料後的圖 3G 之結構，依據本發明之實施例。參考圖 3H，影像儲存桶 316 之材料被修改（例如，藉由在烘烤操作時之交聯）於位置中以形成最後 ILD 材料 320。於一此類實施例中，交聯係提供烘烤時之溶解度切換。最終的、交聯的材料具有電介質間性質，而因此可被留存於最終金屬化結構中。

再次參考圖 3H，於一實施例中，所得結構包括高達三個不同的電介質材料區（ILD 線 304 + ILD 線 314 + 交聯影像儲存桶 320）於金屬化結構之單一平面 350 中。於此一實施例中，ILD 線 304、ILD 線 314 及交聯影像儲存桶 320 之兩者或全部係由相同材料所組成。於另一此實施例中，ILD 線 304、ILD 線 314 及交聯影像儲存桶 320 均由不同的 ILD 材料所組成。於任一情況下，於一特定實施例中，可在最後結構中觀察到諸如介於 ILD 線 304 與 ILD 線 314 的材料之間的垂直接縫（例如，接縫 397）及/或介於 ILD 線 304 與交聯影像儲存桶 320 之間的垂直接縫（例如，接縫 398）及/或介於 ILD 線 314 與交聯影像儲存桶 320 之間的垂直接縫（例如，接縫 399）等區別。

圖 3I 闡明接續於金屬線及導孔形成後的圖 3H 之結

構，依據本發明之實施例。參考圖 3I，金屬線 322 及導孔 324 被形成於圖 3H 之開口的金屬填充上。金屬線 322 係藉由導孔 324 而被耦合至下方金屬線 306。於一實施例中，開口被填充以金屬鑲嵌方式或由下而上填充方式以提供圖 3I 中所示之結構。因此，於上述方式中用以形成金屬線及導孔之金屬（例如，銅及相關的障壁和種子層）沈積可為典型地用於標準後段製程（BEOL）處理者。於一實施例中，於後續製造操作中，ILD 線 314 可被移除以提供介於所得金屬線 324 之間的空氣間隙。

圖 3I 之結構可接著被使用為用以形成後續金屬線/導孔及 ILD 層之基礎。替代地，圖 3I 之結構可代表積體電路中之最後金屬內連線層。應理解其上述製程操作可被施行以替代的順序，不是每一操作均需被執行及/或額外的製程操作可被執行。於任何情況下，所得結構均致能其被直接地集中於下方金屬線上之導孔的製造。亦即，導孔可具有較下方金屬線更寬、更窄、或相同的厚度，例如，由於非完美選擇性蝕刻處理。然而，於一實施例中，導孔之中心被直接地與金屬線之中心對準（匹配）。再者，用以選擇哪些栓塞及導孔之 ILD 將可能是極不同於主要 ILD 且將被完美地自對準於兩方向上。如此一來，於一實施例中，由於傳統微影/雙金屬鑲嵌圖案化（其需另被容許）之偏差不會是文中所述之所得結構的因素。再次參考圖 3I，接著，藉由減成方式之自對準製造可完成於此階段。以類似方式所製造之下一層可能需要再一次完整製程之啟

動。替代地，其他方式可被使用於此階段以提供額外內連線層，諸如傳統雙或單金屬鑲嵌方式。

總之，依據本發明之一或更多實施例，文中所述之方式係涉及使用影像儲存桶層間電介質（ILD）以選擇用於栓塞及導孔之位置。影像儲存桶 ILD 組成通常是極不同於標準 ILD，且（於一實施例中）是完美地自對準於兩方向。更一般地，於一實施例中，如文中所使用之術語「影像儲存桶」係涉及使用超快光抗蝕劑或 e 光束抗蝕劑或其他光敏材料，如已蝕刻開口中所形成者。於此一實施例中，進入開口之聚合物的熱回填被使用接續於旋塗施加後。於一實施例中，快速光抗蝕劑係藉由從現有的光抗蝕劑材料移除抑制劑來製造。於另一實施例中，影像儲存桶係藉由蝕刻回製程及/或微影/縮小/蝕刻製程來形成。應理解其影像儲存桶無須被填充以實際的光抗蝕劑，只要該材料作用為光敏開關。於一實施例中，微影被用以暴露其被選擇以供移除之相應的影像儲存桶。然而，微影限制可被釋放且失準容許度可能很高，因為影像儲存桶係由非可光解的材料所圍繞。再者，於一實施例中，取代曝光以（例如） $30\text{mJ}/\text{cm}^2$ ，此類影像儲存桶可被曝光以（例如） $3\text{mJ}/\text{cm}^2$ 。通常此將導致極差的關鍵尺寸（CD）控制及粗糙度。但於此例中，CD 及粗糙度控制將由影像儲存桶所界定，其可被極佳地控制及界定。因此，影像儲存桶方式可被用以防止成像/劑量取捨，其限制了下一代微影製程之產量。於一實施例中，影像儲存桶接受超紫外線

(EUV) 光之曝光以暴露影像儲存桶，其中於特定實施例中， EUV 係於 5-15 奈米之範圍中。

於一實施例中，針對金屬線、ILD 線或硬遮罩線之術語「光柵結構」被用以指稱緊密節距光柵結構。於此一實施例中，緊密節距無法直接透過傳統微影來獲得。例如，根據傳統微影之圖案可首先被形成，但該節距可藉由使用間隔物遮罩圖案化而被減半，如本技術中所已知者。甚至，原始節距可藉由第二輪間隔物遮罩圖案化而被減為四分之一。因此，上述光柵狀圖案可具有以恆定節距來分隔並具有恆定寬度之金屬線、ILD 線或硬遮罩線。圖案可藉由節距減半或節距減為四分之一方式來製造。

於一實施例中，如遍及本說明書所使用者，層間電介質 (ILD) 材料係由 (或包括) 電介質或絕緣材料之層所組成。適當的電介質材料之範例包括 (但不限定於) 矽之氧化物 (例如，二氧化矽 (SiO_2))、矽之摻雜的氧化物、矽之氟化氧化物、矽之碳摻雜的氧化物、本技術中所已知的低 k 電介質材料、以及其組合。此層間電介質材料可由傳統技術來形成，諸如 (例如) 化學氣相沈積 (CVD)、物理氣相沈積 (PVD)、或藉由其他沈積方法。

於一實施例中，如亦遍及本說明書所使用者，內連線材料 (例如，金屬線及 / 或導孔) 係由一或更多金屬或其他導電結構所組成。一種常見的範例為使用銅線以及其可或可不包括介於銅與周圍 ILD 材料之間的障壁層之結構。

如文中所使用者，術語金屬係包括數個金屬之合金、堆疊、及其他組合。例如，金屬內連線可包括障壁層、不同金屬或合金之堆疊，等等。在本技術中內連線有時亦被稱為軌線、佈線、線、金屬、或僅為內連線。

於一實施例中，如亦遍及本說明書所使用者，栓塞及/或封蓋及/或硬遮罩材料係由不同於層間電介質材料的電介質材料所組成。於一實施例中，這些材料為犧牲性的，而層間電介質材料被保留於最後結構之至少某處。於某些實施例中，栓塞及/或封蓋及/或硬遮罩材料包括矽之氮化物（例如氮化矽）的層或矽之氧化物的層、或兩者、或其組合。其他適當的材料可包括碳基的材料。於另一實施例中，栓塞及/或封蓋及/或硬遮罩材料包括金屬類。例如硬遮罩或其他上方材料可包括鈦或其他金屬之氮化物（例如，氮化鈦）的層。潛在地較少量之其他材料（諸如氧）可被包括於這些層之一或更多者中。替代地，本技術中所已知的其他栓塞及/或封蓋及/或硬遮罩材料層可根據特定實施方式而被使用。栓塞及/或封蓋及/或硬遮罩材料層可藉由 CVD、PVD、或藉由其他沈積方法而被形成。

應理解其上述的層及材料通常被形成於下方半導體基底或結構（諸如積體電路之下方裝置層）之上或上方。於一實施例中，下方半導體基底代表用以製造積體電路之一般工件物體。半導體基底常包括矽或另一半導體材料之晶圓或其他件。適當的半導體基底包括（但不限定於）單晶矽、多晶矽及絕緣體上之矽（SOI）、以及由其他半導體

材料所形成之類似基底。半導體基底（根據製造之階段）常包括電晶體、積體電路，等等。基底亦可包括半導體材料、金屬、電介質、摻雜物、及半導體基底中常發現的其他材料。再者，上述結構可被製造於下方較低階後段製程（BEOL）內連線層上。

文中所揭露之實施例可被用以製造多種不同類型的積體電路及/或微電子裝置。此等積體電路之範例包括（但不限定於）處理器、晶片組組件、圖形處理器、數位信號處理器、微控制器，等等。於其他實施例中，半導體記憶體可被製造。此外，積體電路或其他微電子裝置可被用於本技術中所已知的多種電子裝置。例如，於電腦系統（例如，桌上型、膝上型、伺服器）、行動電話、個人電子裝置，等等。積體電路可被耦合與系統中之匯流排或其他組件。例如，處理器可藉由一或更多匯流排而被耦合至記憶體、晶片組，等等。每一處理器、記憶體、晶片組可潛在地使用文中所揭露之方式來製造。

圖 4 闡明一計算裝置 400，依據本發明之一實施方式。計算裝置 400 含有電路板 402。電路板 402 可包括數個組件，包括（但不限定於）處理器 404 及至少一通訊晶片 406。處理器 404 被實體地及電氣地耦合至電路板 402。於某些實施方式中，至少一通訊晶片 406 亦被實體地及電氣地耦合至電路板 402。於進一步實施方式中，通訊晶片 406 為處理器 404 之部分。

根據其應用，計算裝置 400 可包括其他組件，其可被

或可不被實體地及電氣地耦合至電路板 402。這些其他組件包括（但不限定於）揮發性記憶體（例如，DRAM）、非揮發性記憶體（例如，ROM）、快閃記憶體、圖形處理器、數位信號處理器、密碼處理器、晶片組、天線、顯示、觸控螢幕顯示、觸控螢幕控制器、電池、音頻編碼解碼器、視頻編碼解碼器、功率放大器、全球定位系統（GPS）裝置、羅盤、加速計、迴轉儀、揚聲器、相機、及大量儲存裝置（諸如硬碟機、光碟（CD）、數位光碟（DVD），等等）。

通訊晶片 406 致能無線通訊，以供資料之轉移至及自計算裝置 400。術語「無線」及其衍生詞可被用以描述電路、裝置、系統、方法、技術、通訊頻道，等等，其可藉由使用透過非固體媒體之經調變的電磁輻射來傳遞資料。該術語並未暗示其相關裝置不含有任何佈線，雖然於某些實施例中其可能不含有。通訊晶片 406 可實施數種無線標準或協定之任一者，包括（但不限定於）Wi-Fi（IEEE 802.11 家族）、WiMAX（IEEE 802.16 家族）、IEEE 802.20、長期演進技術（LTE）、Ev-DO、HSPA+、HSDPA+、HSUPA+、EDGE、GSM、GPRS、CDMA、TDMA、DECT、藍牙、其衍生物，以及其被指定為 3G、4G、5G、及以上的任何其他無線協定。計算裝置 400 可包括複數通訊晶片 406。例如，第一通訊晶片 406 可專用於較短距離無線通訊，諸如 Wi-Fi 及藍牙；而第二通訊晶片 406 可專用於較長距離無線通訊，諸如 GPS、EDGE、

GPRS、CDMA、WiMAX、LTE、Ev-DO 及其他。

計算裝置 400 之處理器 404 包括封裝於處理器 404 內之積體電路晶粒。於本發明之一些實施方式中，處理器之積體電路晶粒包括一或更多結構，諸如依據本發明之實施方式而建造的自對準導孔及栓塞。術語「處理器」可指稱任何裝置或裝置之部分，其處理來自暫存器及/或記憶體之電子資料以將該電子資料轉變為其可被儲存於暫存器及/或記憶體中之其他電子資料。

通訊晶片 406 亦包括封裝於通訊晶片 406 內之積體電路晶粒。依據本發明之另一實施方式，通訊晶片之積體電路晶粒包括一或更多結構，諸如依據本發明之實施方式而建造的自對準導孔及栓塞。

於進一步實施方式中，計算裝置 400 內所包括之另一組件可含有積體電路晶粒，其包括一或更多結構，諸如依據本發明之實施方式而建造的自對準導孔及栓塞。

於各種實施方式中，計算裝置 400 可為膝上型電腦、小筆電、筆記型電腦、輕薄型筆電、智慧型手機、輸入板、個人數位助理（PDA）、超輕行動 PC、行動電話、桌上型電腦、伺服器、印表機、掃描器、監視器、機上盒、娛樂控制單元、數位相機、可攜式音樂播放器、或數位錄影機。於進一步實施方式中，計算裝置 400 可為處理資料之任何其他電子裝置。

因此，本發明之實施例包括用於後段製程（BEOL）內連線之自對準導孔及栓塞圖案化。

於一實施例中，一種用於積體電路之內連線結構包括配置在基底之上的該內連線結構之第一層，該第一層具有在第一方向上的交替金屬線和電介質線之第一光柵。電介質線具有高於金屬線之最上表面的最上表面。積體電路亦包括配置於內連線結構之第一層上方的內連線結構之第二層。該第二層包括在垂直於該第一方向的第二方向上之交替的金屬線和電介質線之第二光柵。該些電介質線具有低於該第二光柵的該些金屬線之最低表面的最低表面。該第二光柵之該些電介質線重疊並接觸，但係不同於該第一光柵之該些電介質線。積體電路亦包括電介質材料之區，其係配置於該第一光柵的該些金屬線與該第二光柵的該些金屬線之間、且於與該第一光柵之該些電介質線的上部分及該第二光柵之該些電介質線的下部分相同的平面中。電介質材料之該區係由交聯可光解材料所組成。

於一實施例中，該內連線結構進一步包括一配置於該第一光柵的金屬線與該第二光柵的金屬線之間並將其耦合的導電導孔，該導電導孔係直接鄰接於電介質材料之該區並與其位於相同平面中。

於一實施例中，該導電導孔具有一中心，其係與該第一光柵之該金屬線的中心以及該第二光柵之該金屬線的中心直接對準。

於一實施例中，該第一光柵之該些電介質線係由第一電介質材料所組成，而該第二光柵之該些電介質線係由第二、不同的電介質材料所組成。該第一及第二電介質材料

係不同於交聯可光解材料。

於一實施例中，該第一光柵之該些電介質線及該第二光柵之該些電介質線係由相同的電介質材料所組成，該電介質材料係不同於該交聯可光解材料。

於一實施例中，一種製造用於積體電路之內連線結構的方法涉及提供金屬化結構，其包含具有第一方向之交替的金屬線和電介質線第一光柵，該第一光柵之各電介質線具有與各金屬線之頂部表面基本上共面的頂部表面。該方法亦涉及使該第一光柵之該些金屬線凹陷低於該第一光柵之該些電介質線的該頂部表面，以及形成該第一光柵之凹陷金屬線。該方法亦涉及形成層間電介質（ILD）層於該第一光柵的該些電介質線及該些凹陷金屬線之上，該ILD層具有在垂直於該第一方向之第二方向上的第二光柵，其顯露該些凹陷金屬線之部分。該方法亦涉及形成複數影像儲存桶於該些凹陷金屬線之上的所有可能導孔位置中。該方法亦涉及曝光、顯影並移除該些複數影像儲存桶之部分以形成一或更多導孔開口。該方法亦涉及接著烘烤所有剩餘的影像儲存桶。該方法亦涉及形成金屬線於該些已烘烤影像儲存桶之上、及形成導孔於與該些已烘烤導孔相同的平面中。

於一實施例中，形成該ILD層包含涉及形成該ILD層材料之未圖案化層；形成硬遮罩層於該ILD層之上，該硬遮罩層具有該第二光柵之圖案；及蝕刻該ILD層材料之該未圖案化層至該ILD層。

於一實施例中，形成複數影像儲存桶涉及形成可光解材料之一層，而烘烤該些剩餘影像儲存桶涉及交聯該些剩餘影像儲存桶。

於一實施例中，烘烤該些剩餘影像儲存桶涉及形成永久 ILD 材料。

於一實施例中，該第一光柵之該些電介質線係由第一電介質材料所組成，而該 ILD 層係由第二、不同的電介質材料所組成。

於一實施例中，該第一光柵之該些電介質線與該 ILD 層係由相同的電介質材料所組成。

於一實施例中，曝光、顯影並移除該些複數影像儲存桶之部分涉及使該些複數影像儲存桶之該些部分暴露至超紫外線（EUV）照射。

於一實施例中，一種製造用於積體電路之內連線結構的方法涉及形成第一硬遮罩層於 ILD 材料層之上，該第一硬遮罩層及該 ILD 材料層之上部分具有在第一方向上之第一光柵。該方法亦涉及形成第二硬遮罩層於該 ILD 材料層及該第一硬遮罩層上方，該第二硬遮罩層具有第二光柵於一垂直於該第一方向之第二方向上。該方法亦涉及形成電介質材料於其由該第一和第二硬遮罩層之該些光柵圖案所形成的開口中。該方法亦涉及形成第一複數影像儲存桶於該電介質材料上。該方法亦涉及曝光、顯影並移除該些複數影像儲存桶之部分以形成一或更多相應的非栓塞位置，其中剩餘影像儲存桶係界定栓塞位置。該方法亦涉及移除

未被該些剩餘影像儲存桶所保護之該電介質材料的該些部分。該方法亦涉及形成第二複數影像儲存桶於所有可能的導孔區中。該方法亦涉及曝光、顯影並移除該些第二複數影像儲存桶之部分以形成一或更多導孔開口。該方法亦涉及蝕刻該 ILD 材料層通過一或更多導孔開口以形成相應的導孔位置。該方法亦涉及移除該些第一及第二複數影像儲存桶之所有剩餘者。該方法亦涉及移除該第二硬遮罩層。該方法亦涉及形成金屬導孔於該些一或更多導孔位置之相應者中，及形成金屬線於該些金屬導孔之上。

於一實施例中，形成該第二硬遮罩層涉及形成碳基的硬遮罩層，而移除該第二硬遮罩層涉及使用灰製程。

於一實施例中，該方法進一步涉及移除該第一硬遮罩層。

於一實施例中，曝光、顯影並移除該些第一複數影像儲存桶之部分及該些第二複數影像儲存桶之部分涉及暴露至超紫外線（EUV）照射。

於一實施例中，一種製造用於積體電路之內連線結構的方法涉及形成第一硬遮罩層於 ILD 材料層之上，該第一硬遮罩層具有在第一方向上之第一光柵。該方法亦涉及形成第二硬遮罩層於該 ILD 材料層之上並與該第一硬遮罩層交插。該方法亦涉及形成硬遮罩蓋層於該第一和第二硬遮罩層之上，該硬遮罩蓋層具有第二光柵在一垂直於該第一方向之第二方向上。該方法亦涉及使用該硬遮罩蓋層為遮罩來圖案化該第一硬遮罩層，以形成所有可能的導孔區於

該 ILD 材料層之上。該方法亦涉及形成第一複數影像儲存桶於所有可能的導孔區中。該方法亦涉及曝光、顯影並移除該些第一複數影像儲存桶之部分以形成一或更多導孔開口。該方法亦涉及蝕刻該 ILD 材料層通過一或更多導孔開口以形成相應的導孔位置。該方法亦涉及移除該些第一複數影像儲存桶之所有剩餘者。該方法亦涉及接著形成第三硬遮罩層於該些導孔位置以及該些所有可能的導孔區之剩餘者中。該方法亦涉及移除該第一硬遮罩層之所有剩餘部分以形成所有可能的栓塞區於該 ILD 材料層之上。該方法亦涉及形成第二複數影像儲存桶於該些所有可能的栓塞區中。該方法亦涉及曝光、顯影並移除該些第二複數影像儲存桶之部分以形成一或更多相應的非栓塞位置，其中該些第二複數影像儲存桶之剩餘者係界定栓塞位置。該方法亦涉及凹陷未被該些第二複數影像儲存桶之該些剩餘者所保護之該 ILD 材料層的該些部分。該方法亦涉及移除該第三硬遮罩及該些第二複數影像儲存桶之所有剩餘者。該方法亦涉及形成金屬導孔於該些一或更多導孔位置之相應者中，及形成金屬線於該些金屬導孔之上。

於一實施例中，該方法進一步涉及，在形成該些第一複數影像儲存桶於該些所有可能的導孔區中以前，移除該硬遮罩蓋層。

於一實施例中，形成該第三硬遮罩層涉及形成碳基的硬遮罩層，而移除該第三硬遮罩層涉及使用灰製程。

於一實施例中，曝光、顯影並移除該些第一複數影像

儲存桶之部分及該些第二複數影像儲存桶之部分涉及暴露至超紫外線（EUV）照射。

【符號說明】

- 100：開始結構
- 102：層間電介質（ILD）層
- 102'：圖案化的 ILD 層
- 104：第一硬遮罩材料層
- 106：圖案化遮罩
- 108：間隔物
- 110：第一圖案化硬遮罩
- 112：第二圖案化硬遮罩
- 114：硬遮罩蓋層
- 116：第一圖案化硬遮罩
- 118：影像儲存桶
- 120：導孔位置
- 122：硬遮罩材料
- 124：影像儲存桶
- 126：位置
- 128：導孔開口
- 130：金屬線開口
- 132：金屬化
- 134：上區
- 200：開始柵格結構

- 201：基底
- 202：光柵 ILD 層
- 204：第一硬遮罩層
- 206：第二硬遮罩層
- 208：開口
- 208'：上開口
- 210：電介質層
- 212：影像儲存桶
- 214：導孔位置
- 214'：導孔開口
- 216：剩餘開口
- 300：開始點結構
- 302：金屬線
- 304：層間電介質（ILD）線
- 306：第一階金屬線
- 308：ILD 材料層
- 310：硬遮罩層
- 312：溝槽
- 314：圖案化的 ILD 層
- 316：影像儲存桶
- 318：導孔位置
- 320：最後 ILD 材料
- 322：金屬線
- 324：導孔

350：單一平面

397, 398, 399：接縫

400：計算裝置

402：電路板

404：處理器

406：通訊晶片

申請專利範圍

1. 一種用於積體電路之內連線結構，該內連線結構包含：

配置於基底上方之該內連線結構的第一層，該第一層包含沿第一方向之交替金屬線和電介質線的第一光柵，其中該些交替電介質線的最上表面高於該些交替金屬線之最上表面；及

配置於該內連線結構之該第一層上方的該內連線結構之第二層，該內連線結構的該第二層包含沿著垂直於該第一方向的第二方向之交替金屬線和電介質線的第二光柵，其中該些電介質線的最低表面低於該第二光柵的該些金屬線之最低表面，其中該第二光柵之該些電介質線重疊並接觸該第一光柵之該些電介質線但不同於該第一光柵之該些電介質線；及

電介質材料之區，其係配置於該第一光柵的該些交替金屬線與該第二光柵的該些交替金屬線之間，電介質材料之該區包含交聯可光解材料。

2. 如申請專利範圍第 1 項之內連線結構，進一步包含：

配置於該第一光柵的金屬線與該第二光柵的金屬線之間並將其耦合的導電導孔，該導電導孔係於與電介質材料之該區相同的平面中。

3. 如申請專利範圍第 2 項之內連線結構，其中該導電導孔具有一中心，其係與該第一光柵之該金屬線的中心

以及該第二光柵之該金屬線的中心直接對準。

4. 如申請專利範圍第 1 項之內連線結構，其中該第一光柵之該些電介質線包含第一電介質材料，而該第二光柵之該些電介質線包含不同於該第一電介質材料的第二電介質材料，及其中該第一及第二電介質材料係不同於交聯可光解材料。

5. 如申請專利範圍第 1 項之內連線結構，其中該第一光柵之該些電介質線與該第二光柵之該些電介質線包含與該交聯可光解材料不同的相同電介質材料。

6. 一種製造用於積體電路之內連線結構的方法，該方法包含：

提供金屬化結構，其包含由沿一方向之交替的金屬線和電介質線構成的第一光柵，其中該等交替電介質線的最上表面高於該交替金屬線的最上表面；

形成層間電介質（ILD）層於該第一光柵之上，該ILD 層具有沿著垂直於該第一光柵的該方向之方向的第二光柵，該第二光柵顯露在該些交替金屬線上之複數導孔位置；

在該複數導孔位置中，形成複數影像儲存桶；

移除該些複數影像儲存桶之部分以形成一或更多導孔開口；及

在該複數影像儲存桶的剩餘影像儲存桶之上，形成金屬線，以及在與該複數影像儲存桶的剩餘影像儲存桶相同的平面中，形成導孔。

7. 如申請專利範圍第 6 項之方法，其中形成複數影像儲存桶包含形成可光解材料之一層。

8. 如申請專利範圍第 6 項之方法，其中該第一光柵的該電介質線包含第一電介質材料，及該 ILD 層包含與該第一電介質材料不同的第二電介質材料。

9. 如申請專利範圍第 6 項之方法，其中該第一光柵之該電介質線與該 ILD 層包含相同的電介質材料。

10. 如申請專利範圍第 6 項之方法，其中移除該些複數影像儲存桶之部分包含使用超紫外線（EUV）微影製程。

11. 如申請專利範圍第 6 項之方法，其中形成該 ILD 層包含：

形成 ILD 層材料的未圖案化的層；

在該 ILD 層之上形成硬遮罩層，該硬遮罩層具有該第二光柵的圖案；及

蝕刻該 ILD 層材料的該未圖案化的層，以提供用於該 ILD 層的該第二光柵的圖案。

圖式

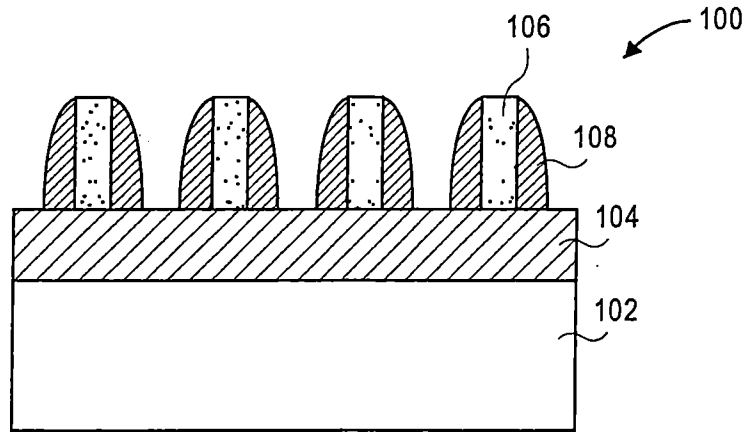


圖 1A

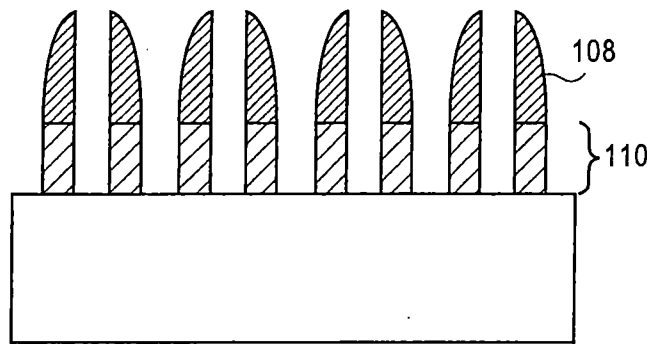


圖 1B

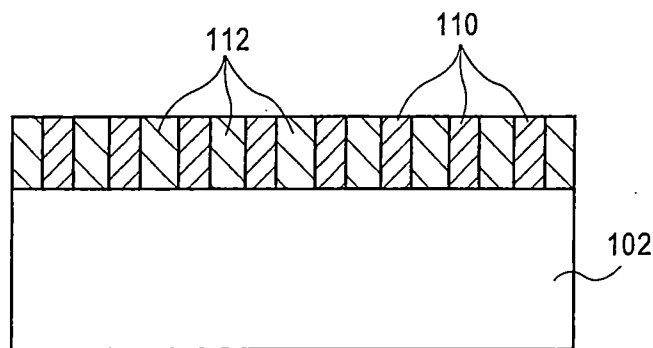


圖 1C

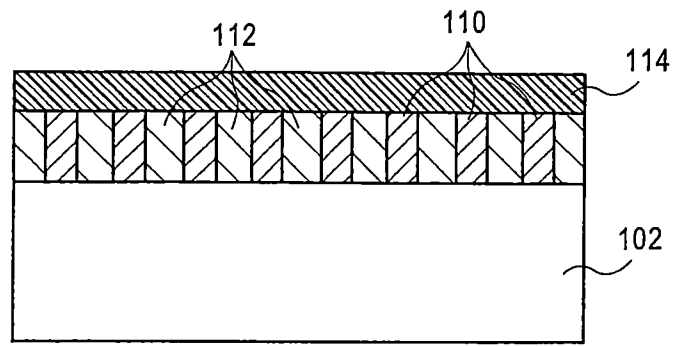


圖 1D

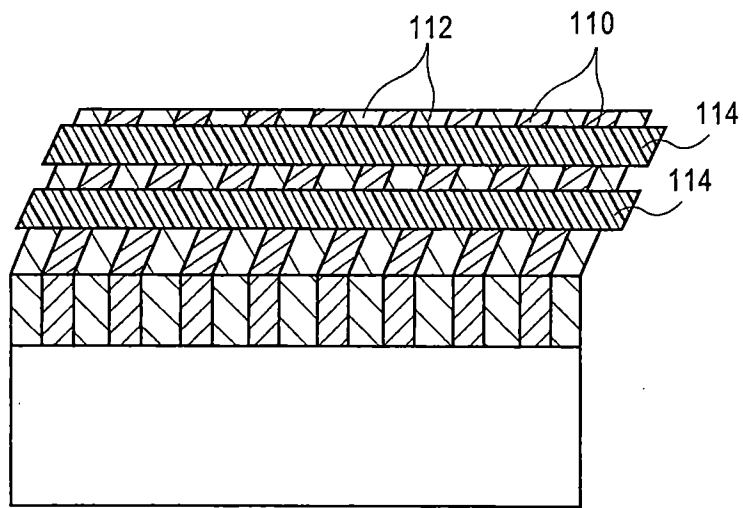


圖 1E

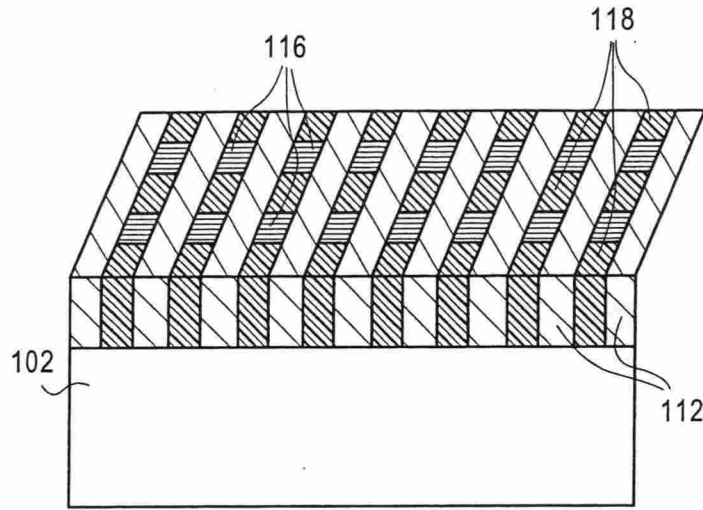


圖 1F

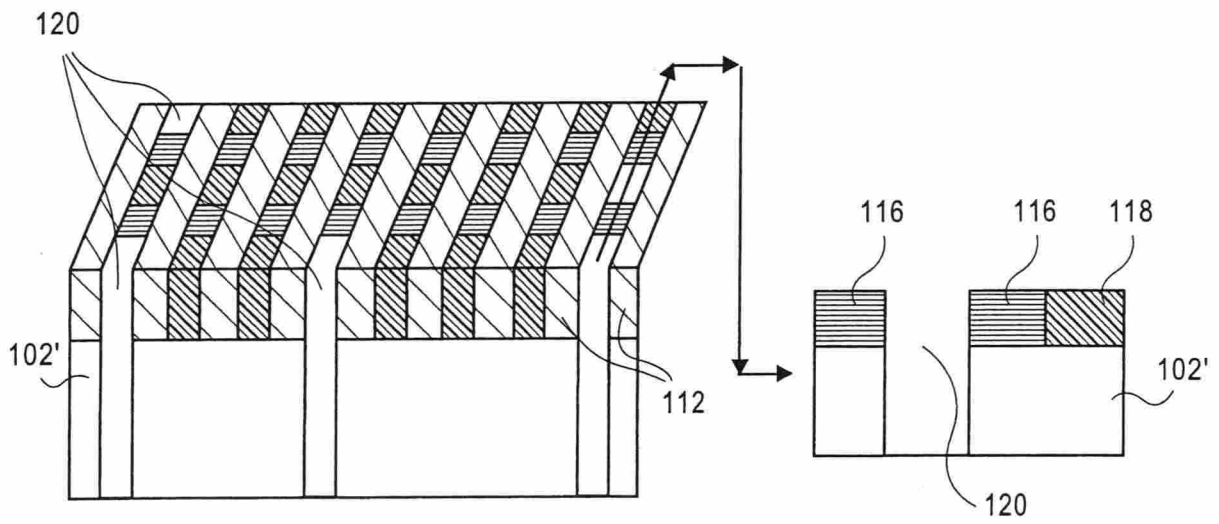


圖 1G

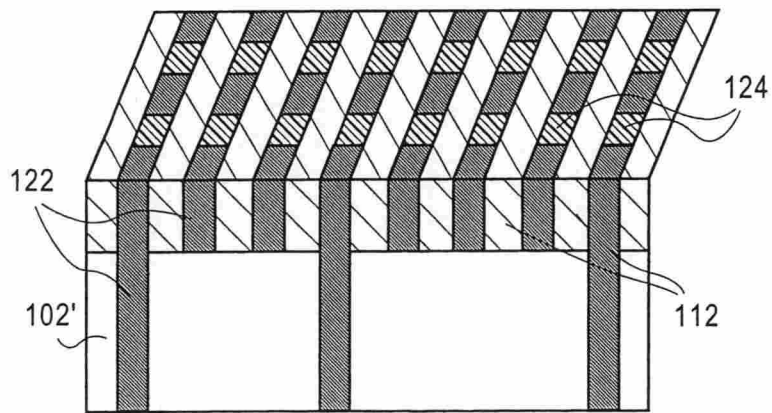


圖 1H

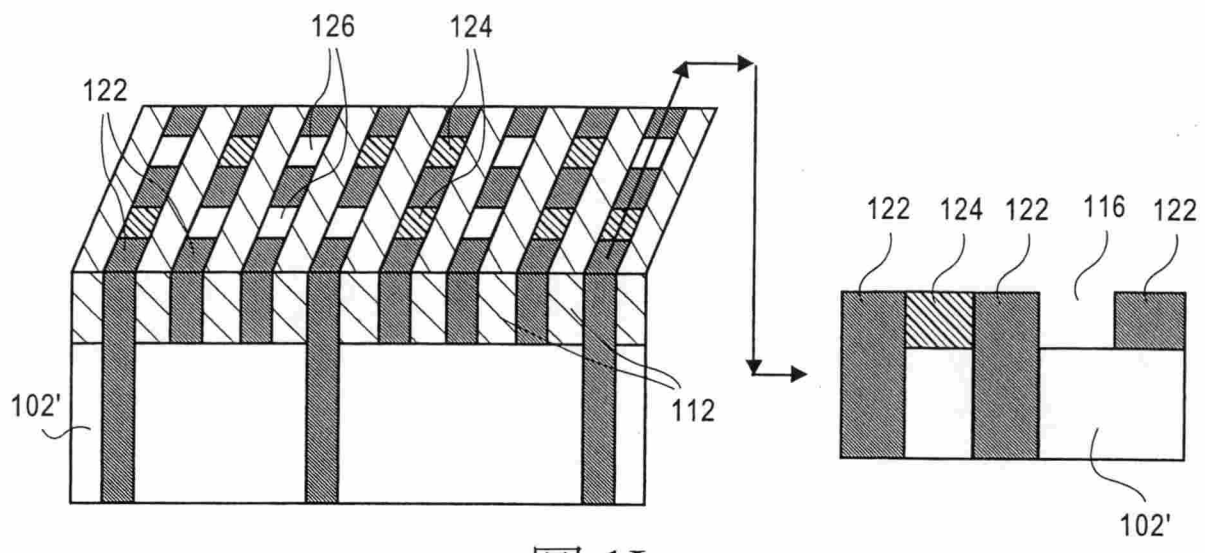


圖 1I

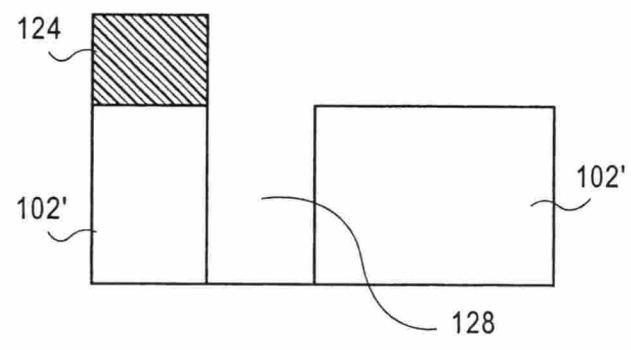


圖 1J

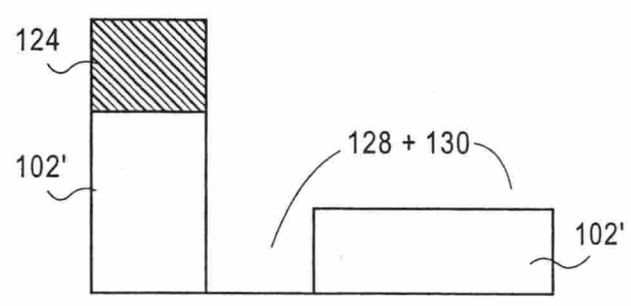


圖 1K

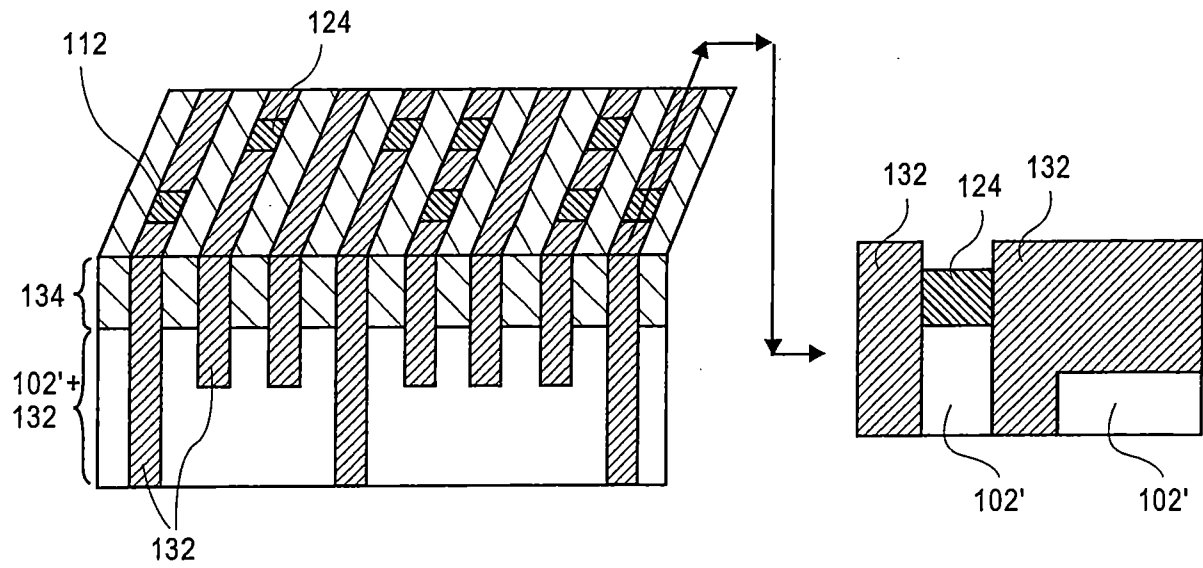


圖 1L

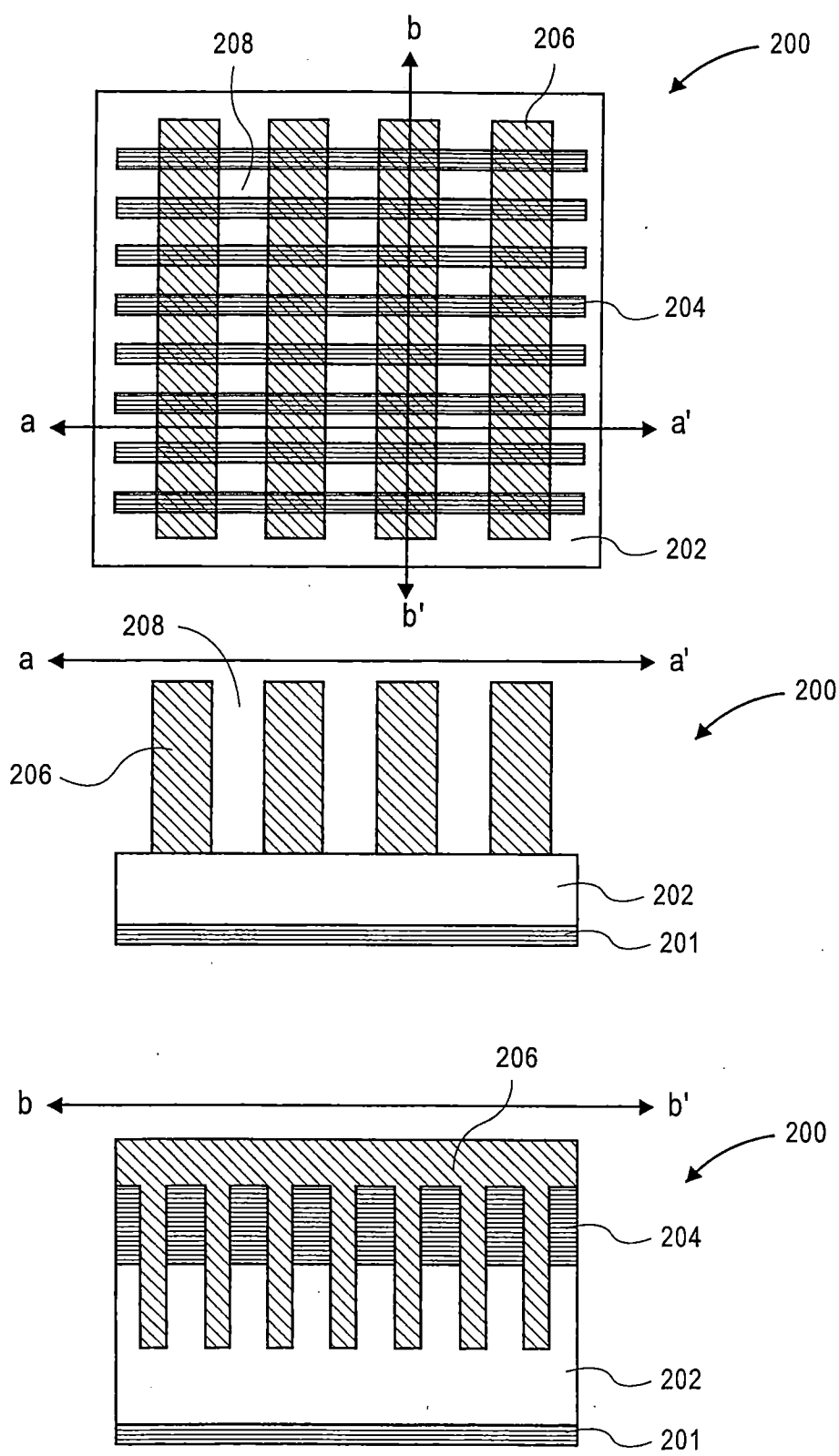


圖 2A

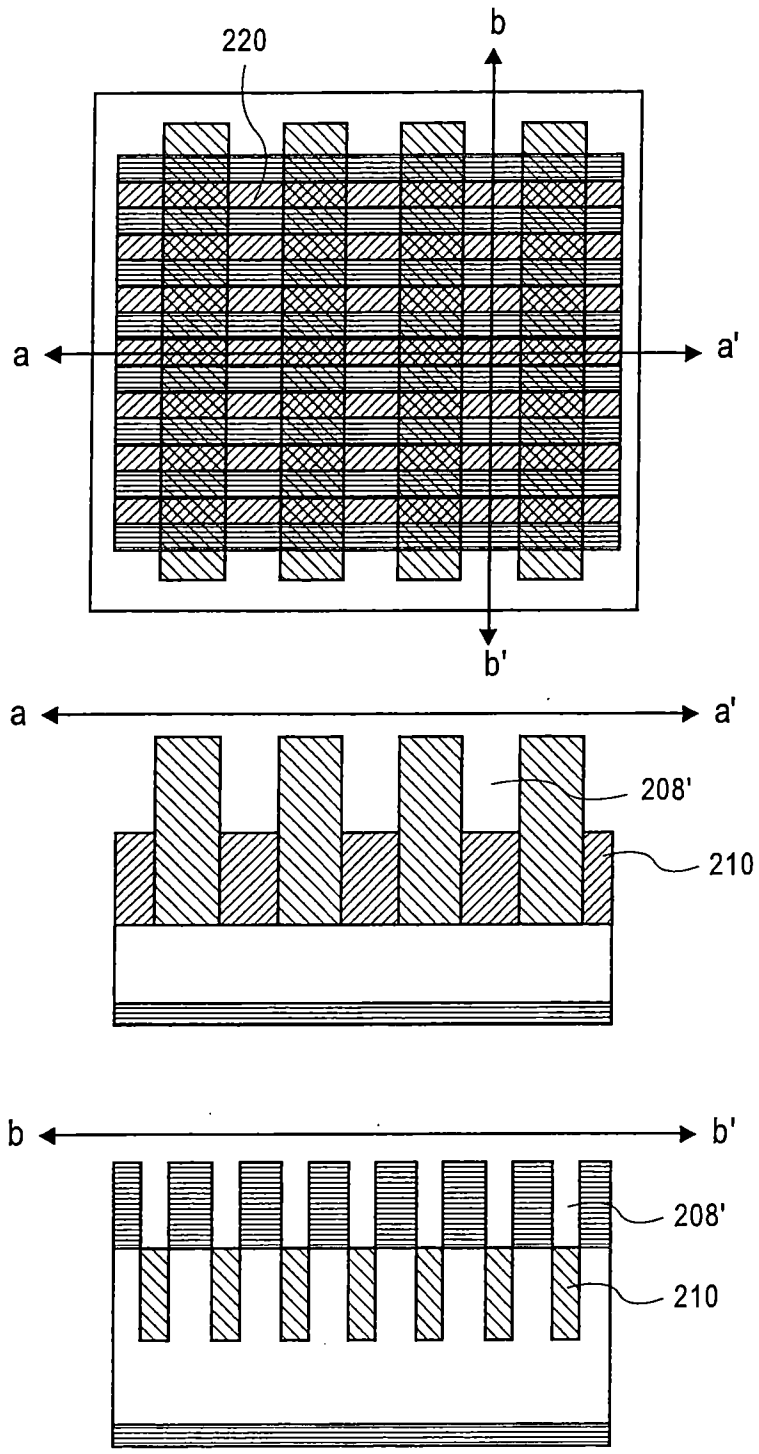


圖 2B

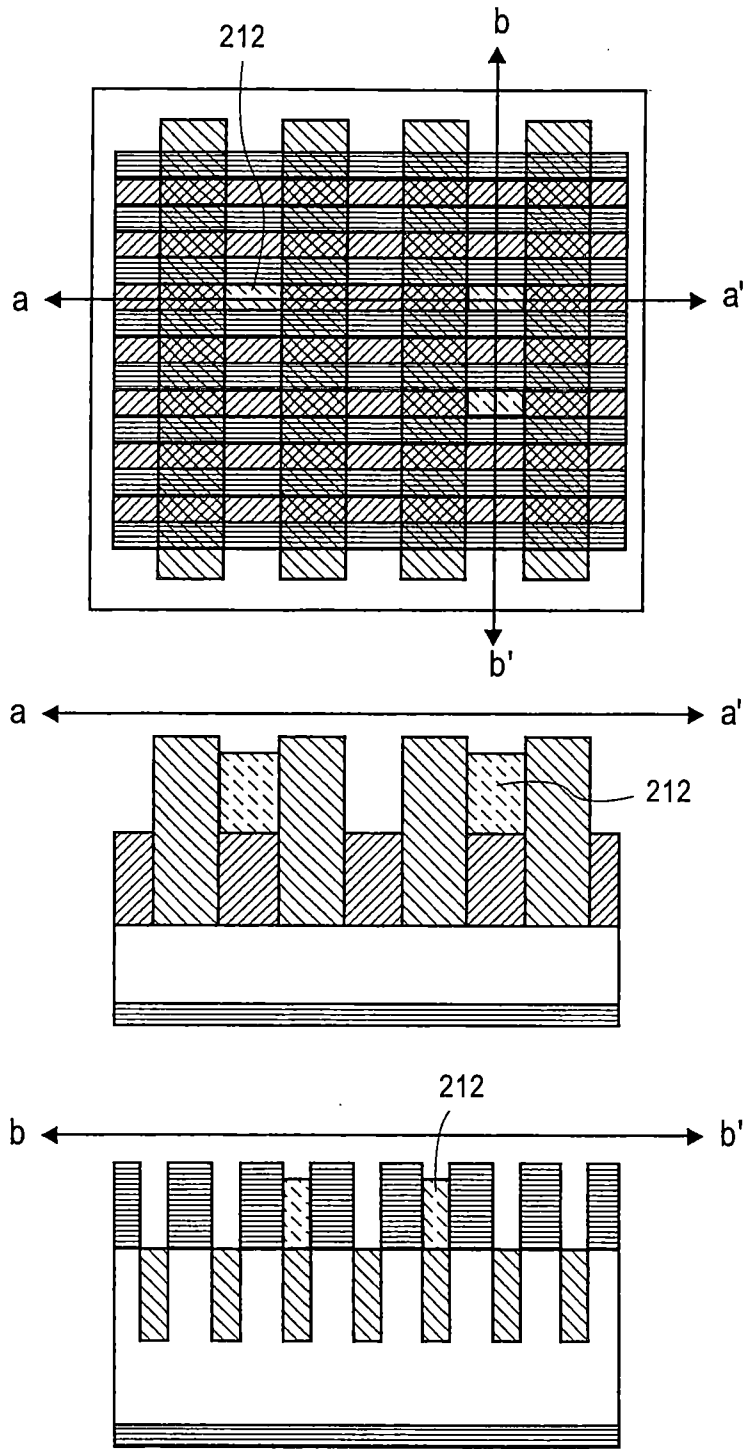


圖 2C

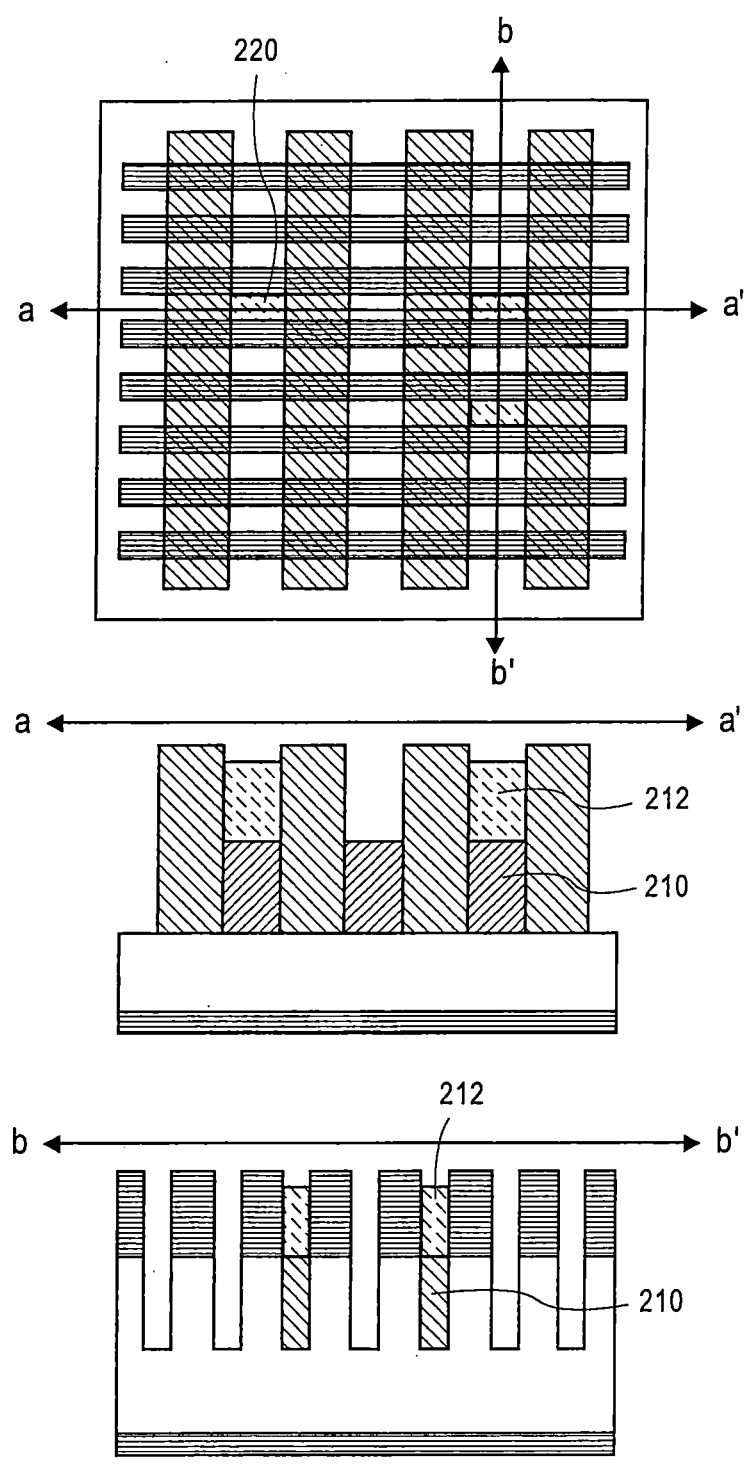


圖 2D

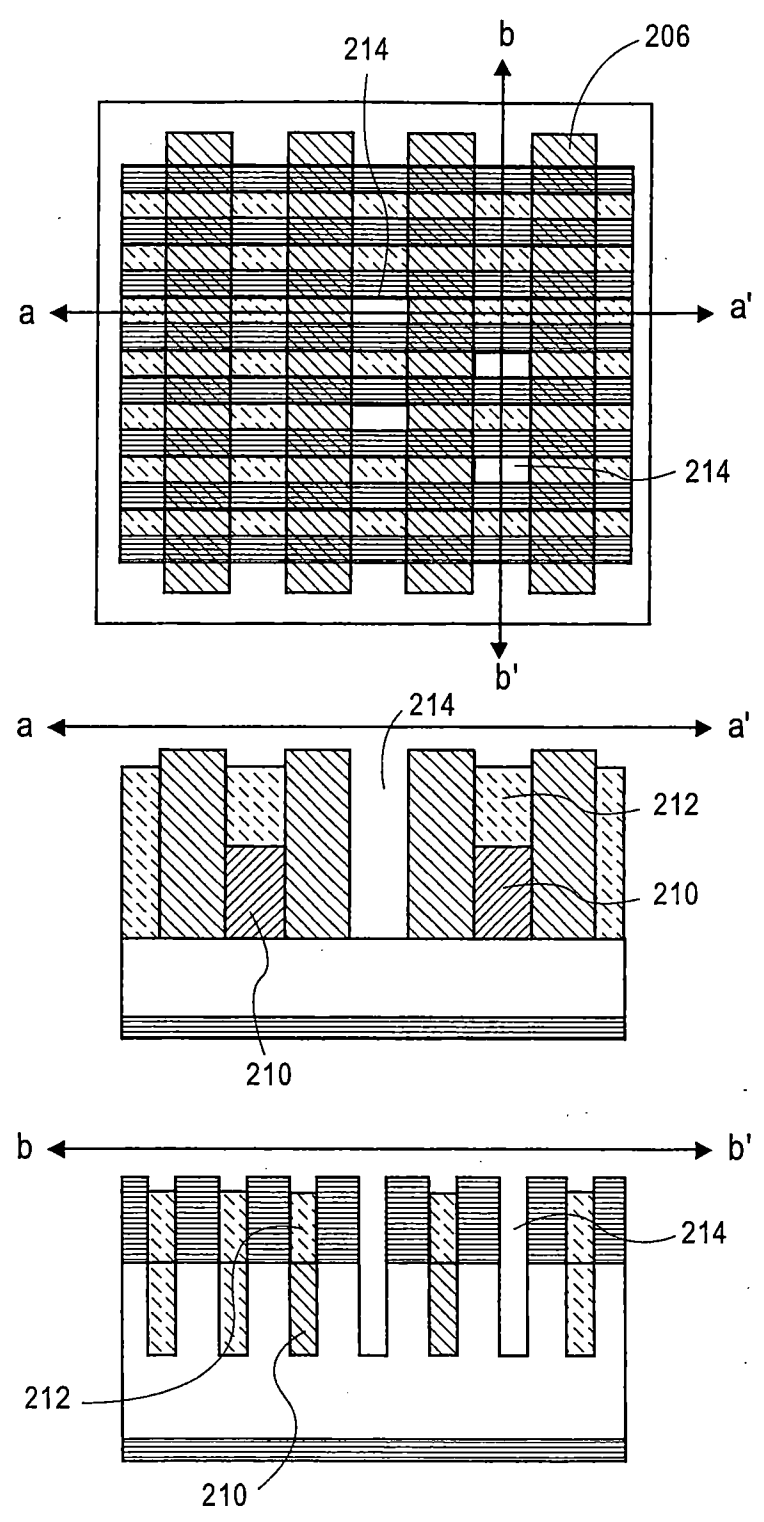


圖 2E

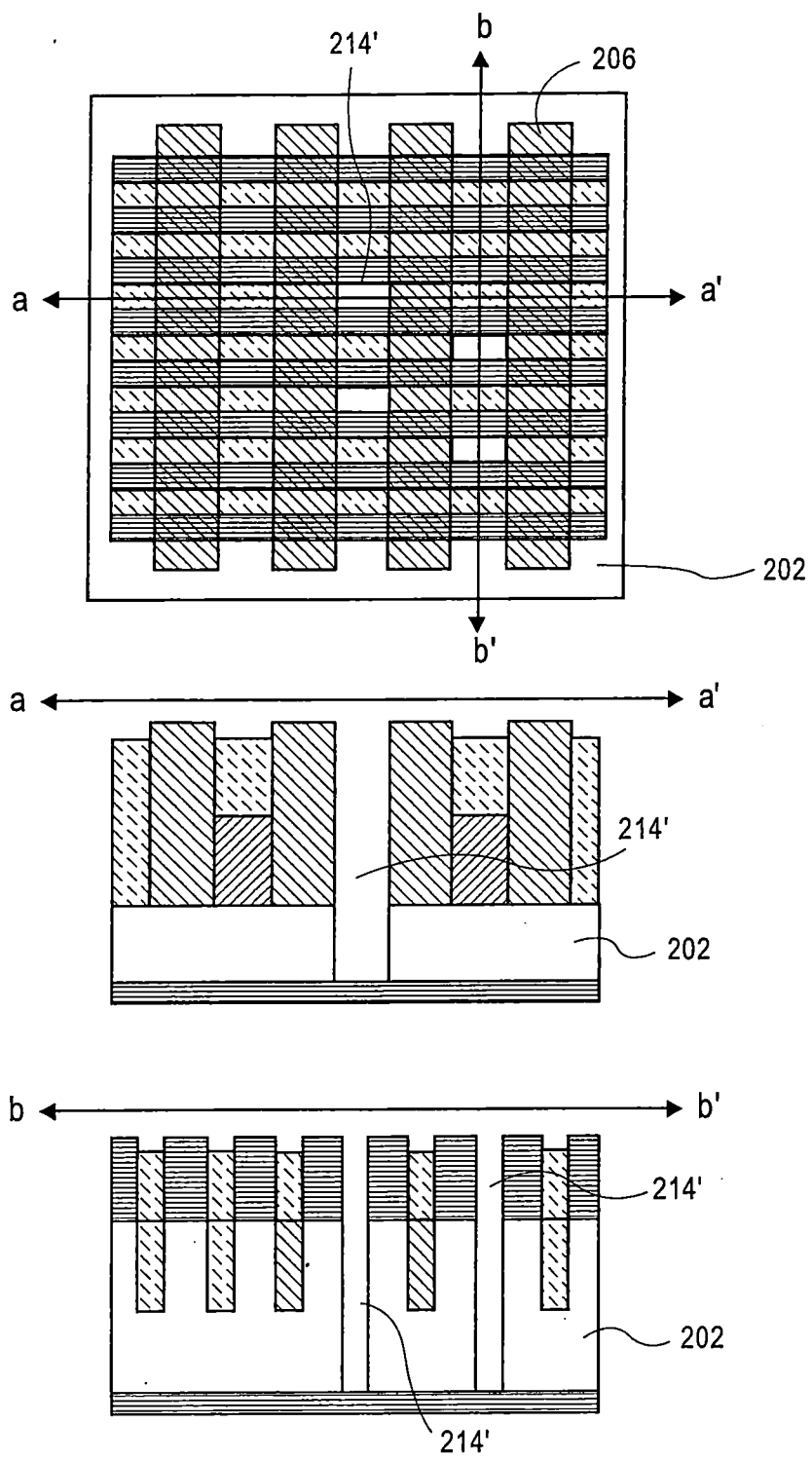


圖 2F

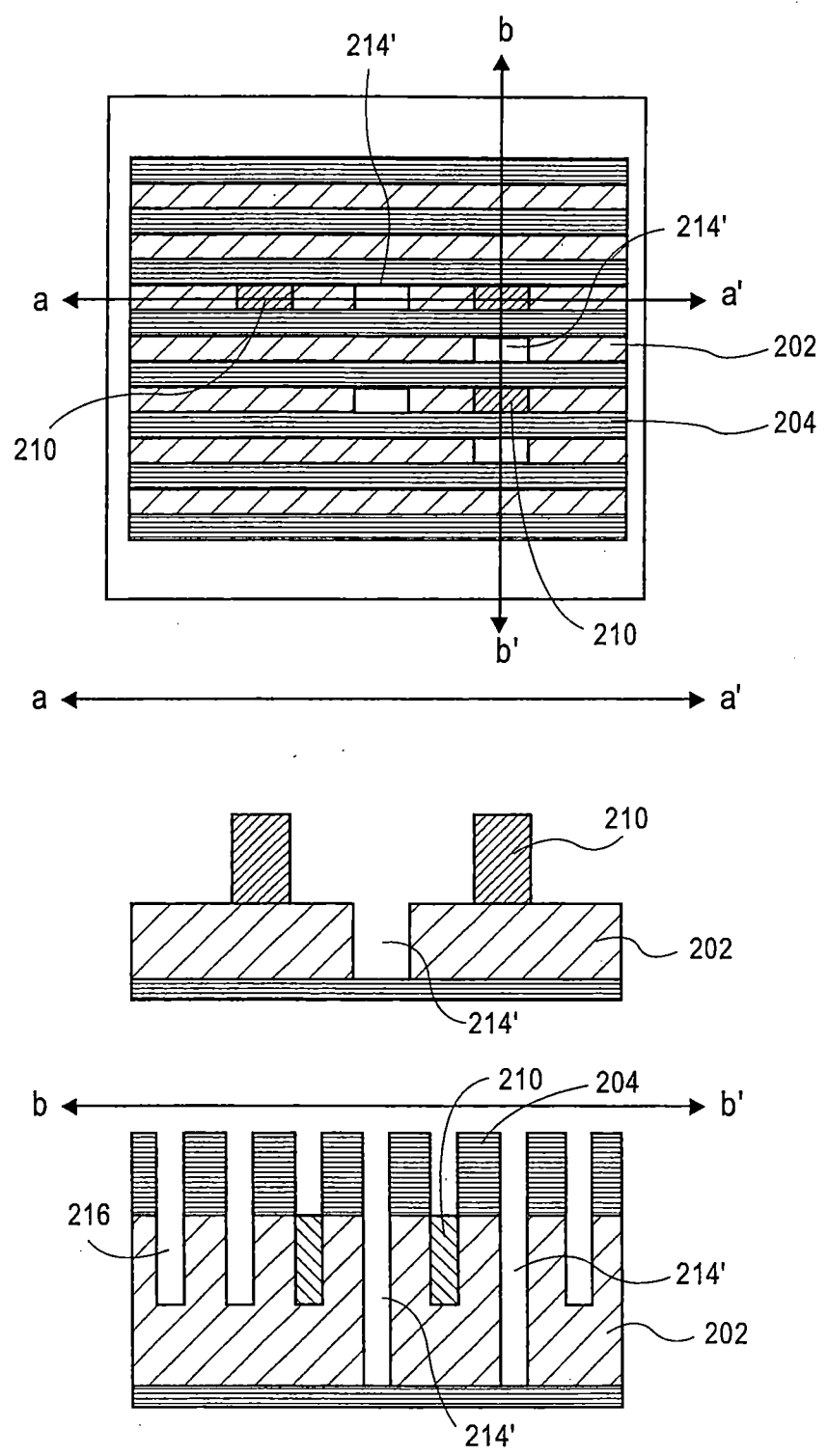


圖 2G

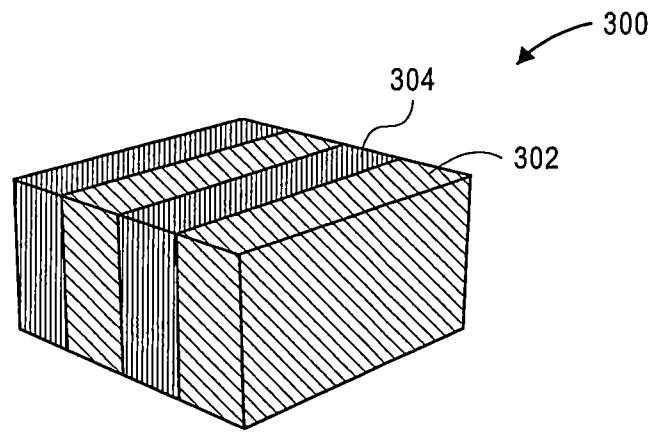


圖 3A

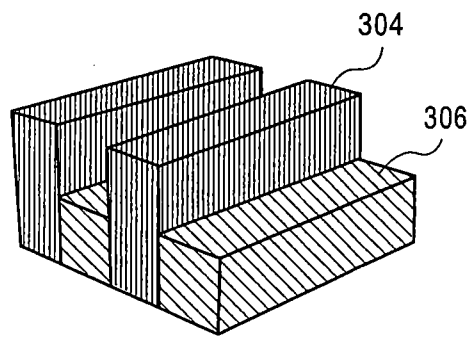


圖 3B

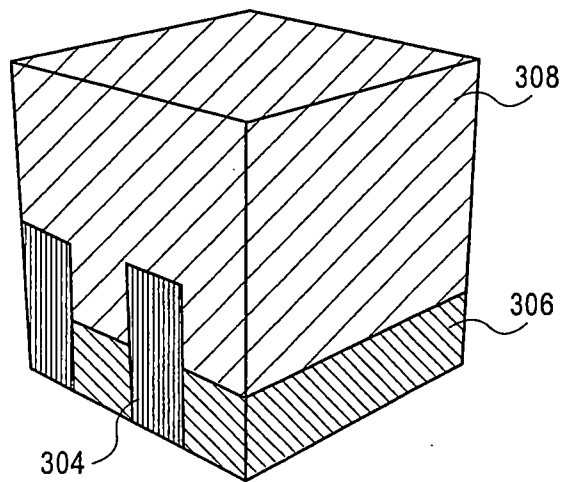


圖 3C

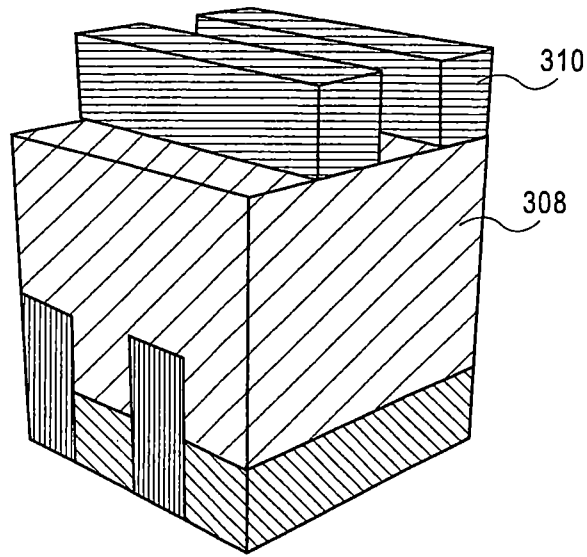


圖 3D

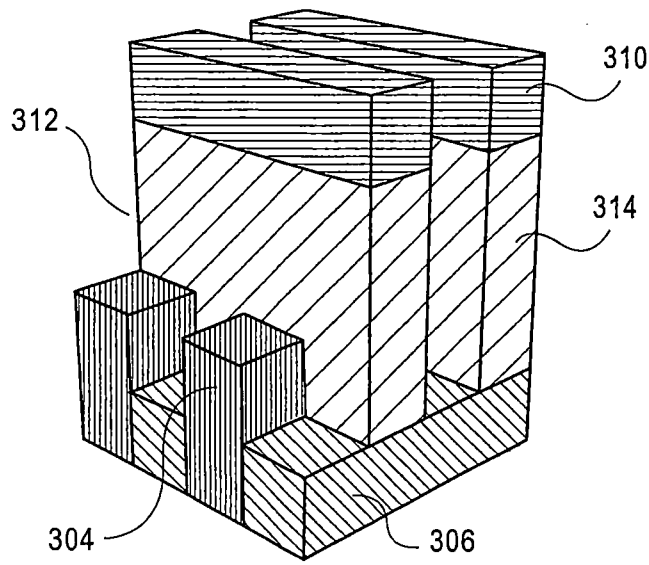


圖 3E

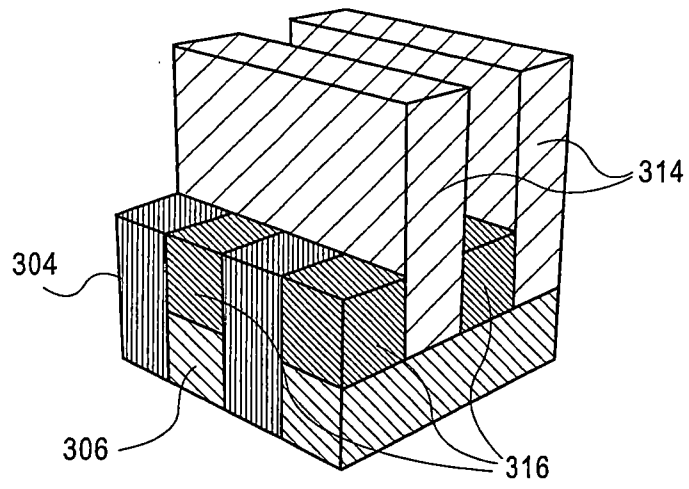


圖 3F

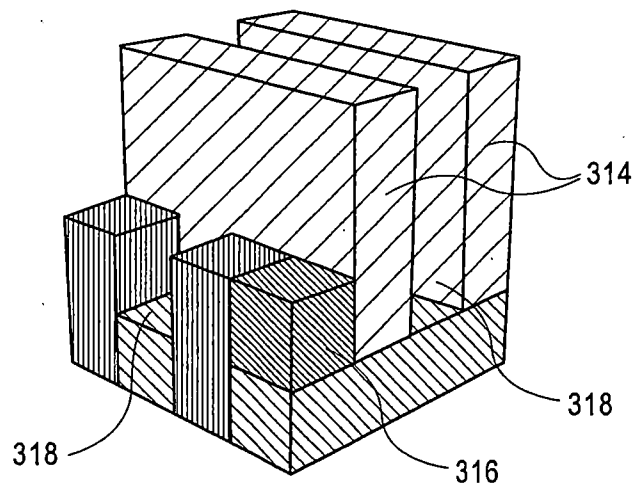


圖 3G

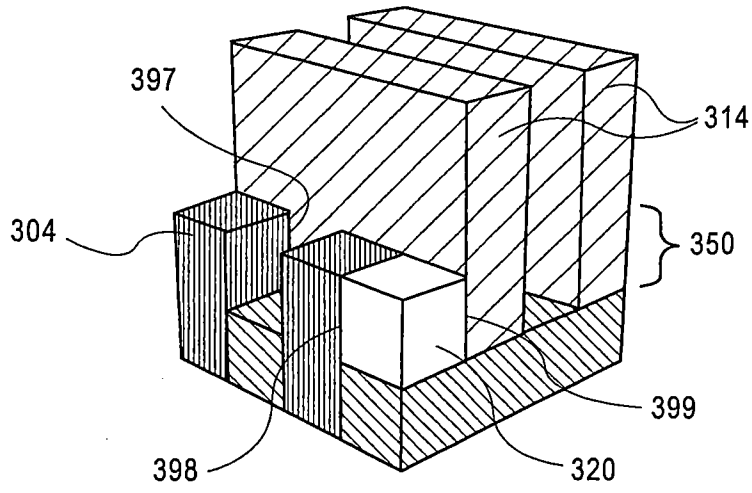


圖 3H

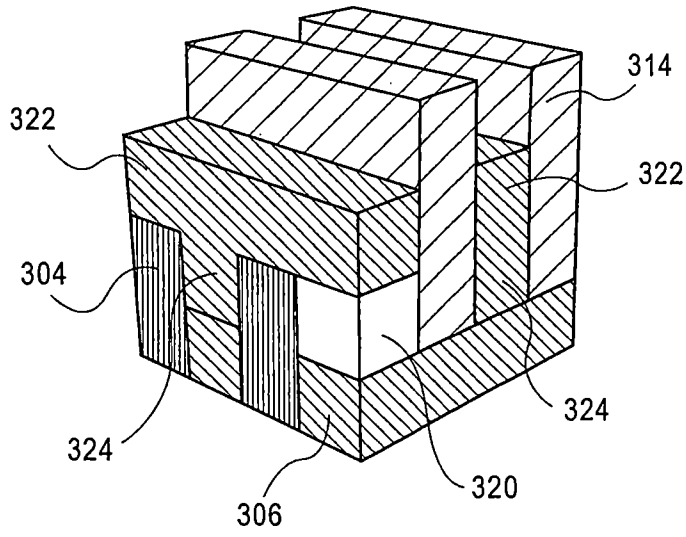


圖 3I

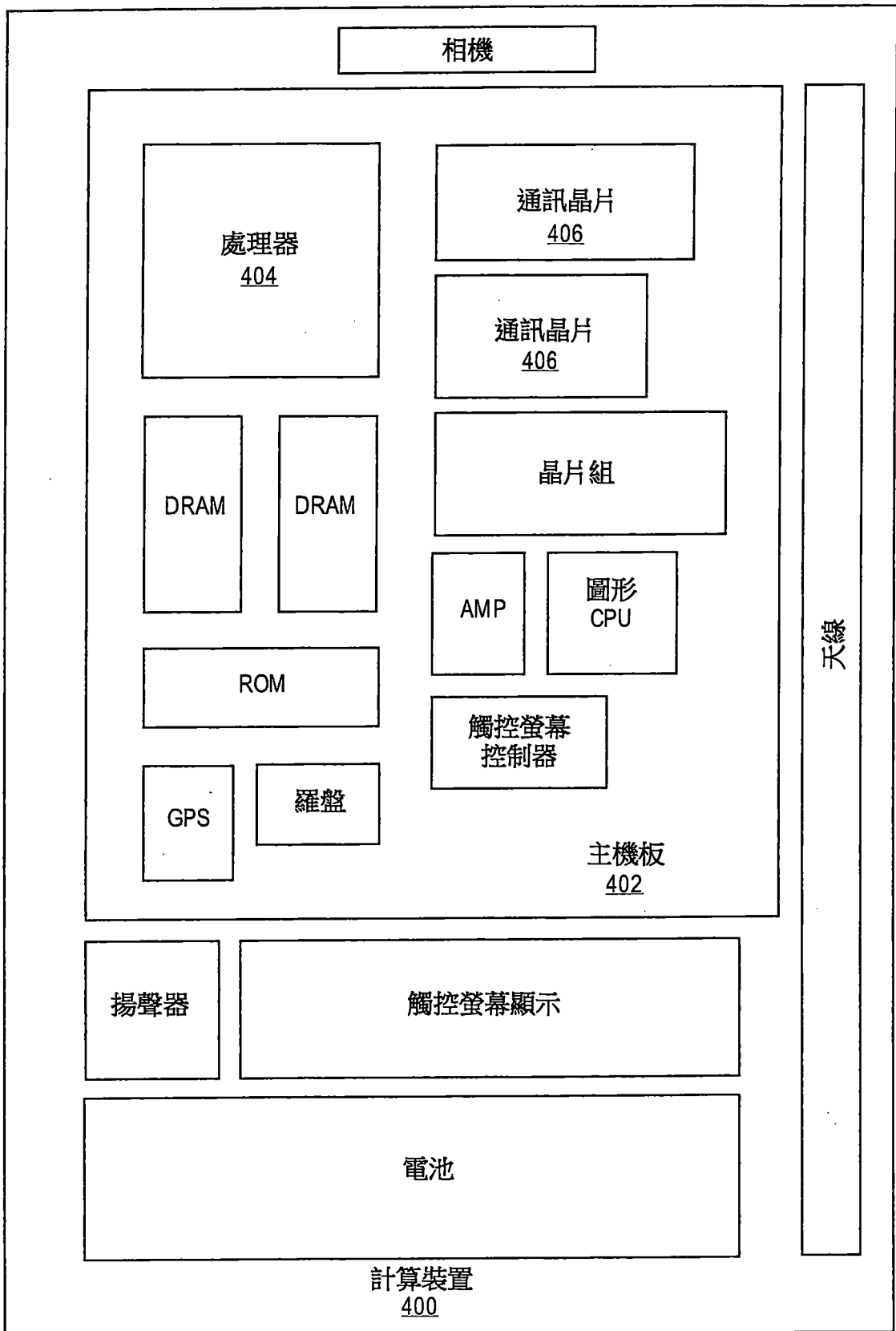


圖 4