

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일

2020년 10월 15일 (15.10.2020) WIPO | PCT



(10) 국제공개번호

WO 2020/209577 A1

(51) 국제특허분류:

G01R 31/50 (2020.01) H02M 7/5387 (2007.01)

G01R 15/14 (2006.01) G01R 31/40 (2006.01)

G01R 1/20 (2006.01) G01R 31/327 (2006.01)

(21) 국제출원번호: PCT/KR2020/004698

(22) 국제출원일: 2020년 4월 7일 (07.04.2020)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:

10-2019-0042512 2019년 4월 11일 (11.04.2019) KR

(71) 출원인: 엘에스일렉트릭(주) (LS ELECTRIC CO., LTD.) [KR/KR]; 14119 경기도 안양시 동안구 엘에스로 127 엘에스타워, Gyeonggi-do (KR).

(72) 발명자: 허권더 (XU, Chengde); 14118 경기도 안양시 동안구 엘에스로 116번길 40, Gyeonggi-do (KR). 양천석 (YANG, Chun-Suk); 14118 경기도 안양시 동안구 엘에스로 116번길 40, Gyeonggi-do (KR).

(74) 대리인: 특허법인(유한) 대아 (DAE-A INTELLECTUAL PROPERTY CONSULTING); 06243 서울시 강남구 역삼로 123, 한양빌딩 3층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

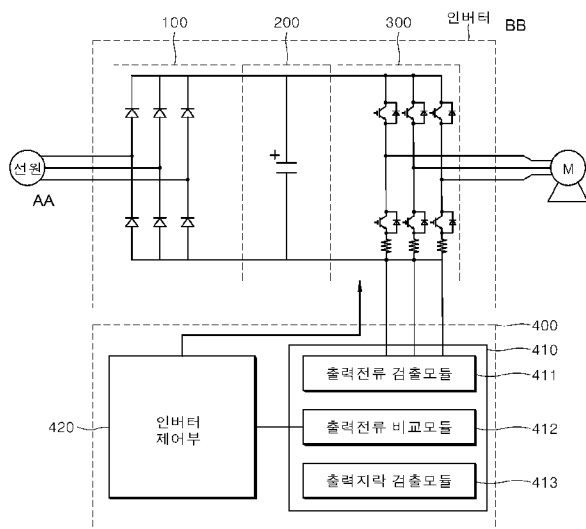
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(54) Title: INVERTER SYSTEM CAPABLE OF DETECTING OUTPUT GROUND FAULT AND OUTPUT GROUND FAULT DETECTION METHOD USING SAME

(54) 발명의 명칭: 출력지락 검출이 가능한 인버터 시스템과 이를 이용한 출력지락 검출 방법



411 ... Output current detection module
412 ... Output current comparison module
413 ... Output ground fault detection module
420 ... Inverter control unit
AA ... Power
BB ... Inverter

(57) Abstract: The present invention relates to an inverter system capable of detecting an output ground fault and an output ground fault detection method using same and, particularly, to an inverter for detecting an output ground fault by detecting the current of a leg-shunt resistor, and an inverter output ground detection fault method using same. The present invention compares absolute peak values of 3-phase current AD raw values detected from a shunt resistor, and thus can reliably detect the output ground fault of an inverter.

(57) 요약서: 본 발명은 출력지락 검출이 가능한 인버터 시스템과 이를 이용한 출력지락 검출 방법에 대한 것으로서, 특히 선트저항(Leg-Shunt Resistor)의 전류를 검출하여 출력지락을 검출하는 인버터와 이를 이용한 인버터 출력지락 검출 방법에 관한 것이다. 본 발명은 선트저항으로부터 검출된 3상의 전류 AD Raw 값의 절대치 피크값을 비교하여 인버터의 출력지락을 신뢰성 있게 검출할 수 있다

WO 2020/209577 A1

명세서

발명의 명칭: 출력지락 검출이 가능한 인버터 시스템과 이를 이용한 출력지락 검출 방법

기술분야

- [1] 본 발명은 출력지락 검출이 가능한 인버터 시스템과 이를 이용한 출력지락 검출 방법에 대한 것으로서, 특히 셉트저항(Leg-Shunt Resistor)의 전류를 검출하여 출력지락을 검출하는 인버터와 이를 이용한 인버터 출력지락 검출 방법에 관한 것이다.

[2]

배경기술

- [3] 인버터는 직류 전원을 원하는 주파수 및 크기의 교류 전원으로 변환하는 장치로서 교류 전동기 등을 제어하는데 사용된다. 이러한 인버터는 3상 AC 전원을 정류기로 입력받아 DC 전원으로 변환하며, 직류링크(DC-Link)에 저장한 뒤 인버터를 통하여 AC로 전원을 변환한 후 전동기를 구동한다. 또한, 인버터는 가변 전압 가변주파수(variable voltage variable frequency, VVVF) 방식에 의해 제어되며, 펄스 폭 변조(pulse width modulation, PWM) 출력에 따라 전동기에 입력되는 전압과 주파수를 가변할 수 있다.
- [4] 인버터는 출력전류 이상에 의해 인버터가 소손될 수 있다. 여기서, 인버터의 출력전류 이상은 대표적으로 과전류와 출력지락이 있다. 인버터 출력지락은 인버터 출력의 3상 중 1상 이상이 대지 접지와 접촉되어 대지 접지로 전류 경로(path)가 형성되는 것을 의미한다. 이러한 인버터 출력지락은 인버터 출력선의 단선 또는 인버터 출력과 대지간 도체 유입 등으로 발생한다. 인버터 출력지락 시 전동기는 정격전류 이상의 과전류로 인하여 열화에 의한 소손이 발생할 수 있으며, 지락선이 인체에 접촉되는 경우 인명사고까지 발생할 수 있다. 따라서, 전동기를 구동하는 범용 인버터는 출력지락 시 인버터 출력지락 유무를 사용자에게 알려주고 인버터 운전을 정지하여 전동기 및 사용자를 안전하게 보호하는 기능을 제공하고 있다. 하지만, 결론적으로 범용 인버터에서는 셉트저항으로 출력지락을 정확하게 검출할 수 없다.
- [5] 도 4는 종래기술에 따른 일반적인 인버터의 구성도이다. 또한, 도 5는 종래기술에 따른 CT를 이용하여 출력전류를 검출하는 인버터의 구성도이며, 도 6은 종래기술에 따른 셉트저항을 이용하여 출력전류를 검출하는 인버터의 구성도이다.
- [6] 종래기술에 따른 인버터(1)는 도 4를 참조하면, 전원부(3상 전원, 2)로부터 3상의 교류전원을 인가받아, 정류부(11)가 이를 정류하고, 평활부(12)는 정류부(11)가 정류한 직류전압을 평활하여 저장한다. 인버터부(13)는 평활부(12)인 직류링크(DC-Link) 커패시터에 저장된 직류전압을 PWM

제어신호에 따라 소정 전압 및 주파수를 가지는 교류전압을 출력하여, 이를 전동기(3)에 제공한다. 인버터부(13)는 3상의 레그로 구성되며, 각 레그에는 2개의 스위칭 소자가 직렬로 연결되어 구성된다.

- [7] 인버터를 과전류부터 보호하기 위해서는 과전류 검출이 필요한데, 이와 같은 과전류 검출을 위해 도 5에 도시된 바와 같이, 인버터(1)의 출력(A)에 전류센서(Current Transformer, CT)를 배치하여 인버터 출력전류를 검출하거나, 또는 도 6에 도시된 바와 같이, 인버터부(13)의 하부레그(B)의 스위칭 소자와 각각 직렬로 연결되는 셉트저항을 배치하여, 이로부터 인버터부(13)의 출력전류를 검출함으로써, 과전류를 검출한다. 이때, 주로 출력전류의 순시 최대 전류를 검출하여 과전류 보호동작을 수행하게 된다.
- [8] 도 6을 참조하면, 셉트저항을 이용하는 전류검출 방식은, 인버터(1)의 인버터부(13)의 각 레그의 하부 스위칭 소자(예를 들어, 절연 게이트 양극성 트랜지스터(Insulated Gate Bipolar Transistor, IGBT)의 이미터 단에 셉트저항(20)을 각각 배치하여, 셉트저항(20)에 흐르는 전류를 검출하였다. 하지만, 인버터부(13)의 스위칭 소자의 스위칭 상태에 따라 불연속적으로 출력전류가 검출되어 스위칭 소자의 스위칭 상태를 고려한 순시 최대 전류 검출이 요구되었다.
- [9] 도 7은 인버터의 PWM 상태에 따른 출력전류 검출 제한영역을 설명하기 위한 다이어그램이다.
- [10] 셉트저항을 이용하여 인버터의 출력전류를 검출하는 방식은, 스위칭 소자의 동작상태 및 전류 도통시간에 따라 전류검출이 불가능한 영역이 발생한다. 따라서, 전류검출 영역의 확장을 위해서 3상의 출력전류 중 유효한 2상의 전류를 검출하여 나머지 1상의 전류를 연산하여 추정하는 방식을 사용한다.
- [11] 표 1은 셉트저항을 이용한 전류검출 방식에서 전류 검출 연산 방식을 나타낸 표이다.
- [12]
- [13]

[표1]

섹터 정보	I_u	I_v	I_w
1	$I_u=(I_{vs}+I_{ws})$	$I_v=-I_{vs}$	$I_w=-I_{ws}$
2	$I_u=-I_{us}$	$I_v=(I_{us}+I_{ws})$	$I_w=-I_{ws}$
3	$I_u=-I_{us}$	$I_v=(I_{us}+I_{ws})$	$I_w=-I_{ws}$
4	$I_u=-I_{us}$	$I_v=-I_{vs}$	$I_w=(I_{us}+I_{vs})$
5	$I_u=-I_{us}$	$I_v=-I_{vs}$	$I_w=(I_{us}+I_{vs})$
6	$I_u=(I_{vs}+I_{ws})$	$I_v=-I_{vs}$	$I_w=-I_{ws}$

[14]

[15] 도 8은 종래기술에 따른 출력결상 검출이 가능한 인버터의 구성도이다. 도 8을 참조하면, 3상 출력전류를 검출하고 전처리 과정을 거친 후 인버터 출력전류를 검출한다. 또한, 제어기에 입력된 출력전류의 연산결과에 따라 출력지락 유무를 판단한다.

[16] 도 9는 종래기술에 따른 인버터에서 정상상태와 출력지락 시 출력전류 경로를 도시한 구성도이다. 여기서, 도 9의 (a)는 정상상태 인버터 출력전류 경로를 표시한 것이며, 도 9의 (b)는 출력지락 시 인버터 출력전류 경로를 나타낸 것이다.

[17] 도 9의 (a)를 참조하면, 인버터 정상 동작에서는 인버터 3상의 전류센서를 통하여 입력되는 출력전류의 합은 키르히호프의 전류 법칙에 따라 ' $I_u+I_v+I_w=0$ '이 된다. 하지만, 도 9의 (b)를 참조하면, 출력지락이 발생하면 출력지락 상의 전류가 대지로 경로를 형성하므로 인버터 3상의 전류 센서를 통하여 입력되는 출력전류의 합은 0이 아니게 된다. 인버터의 출력지락 검출은 키르히호프의 전류 법칙을 이용하여 3상 전류의 합이 설정된 레벨 이상일 경우 출력지락으로 판단하고 보호동작을 수행한다.

[18] 하지만 전술된 션트저항을 이용한 전류검출 방식에서, PWM 구간에 따라 인버터 3상 출력전류 중 유효한 2상 전류를 검출하여 나머지 1상 전류를 연산하는 방식은 출력지락을 검출하지 못한다. 즉, 종래의 션트저항을 이용한 전류검출 방식은 인버터 출력지락 발생 시에도 키르히호프의 전류 법칙에 의한 3상 출력전류의 합은 항상 '0'이 된다. 따라서, 종래의 지락검출 방식으로는 인버터의 출력지락을 검출하지 못하므로 인버터의 과전류 보호 동작으로 인버터와 사용자를 보호하지 못하게 된다.

[19] 인버터 출력지락 발생 시 전류의 크기는 접지 저항과 연관이 있다. 만약, 3상 중 어느 하나에 아주 작은 접지 저항이 연결되었을 경우 전류가 과도하게 흐르면서

인버터 자체 과전류 보호동작으로 인버터의 출력을 차단한다. 하지만, 접지 저항이 출력지락이 되어도 출력지락 전류가 인버터의 과전류 보호동작을 수행하지 못할 만큼의 크기일 경우나, 인버터의 용량이 커질수록 과전류 보호 레벨은 높아지기 때문에 출력지락 전류가 보호 레벨까지 높지 못한 경우가 발생할 수 있다. 이 경우, 1상에서 출력지락이 발생해도 이를 검출할 수 없기 때문에 보호동작을 수행할 수 없는 문제가 있다.

[20]

발명의 상세한 설명

기술적 과제

[21] 본 발명의 목적은 선트저항을 이용한 전류 검출 방식에서 출력지락을 검출할 수 있는 인버터 시스템과 이를 이용한 출력지락 검출 방법을 제공하는 것이다.

[22] 본 발명의 목적은 이상에서 언급한 목적으로 제한되지 않으며, 언급되지 않은 본 발명의 다른 목적 및 장점들은 하기의 설명에 의해서 이해될 수 있고, 본 발명의 실시예에 의해 보다 분명하게 이해될 것이다. 또한, 본 발명의 목적 및 장점들은 특허 청구 범위에 나타낸 수단 및 그 조합에 의해 실현될 수 있음을 쉽게 알 수 있을 것이다.

[23]

과제 해결 수단

[24] 상술한 목적을 달성하기 위해서, 본 발명에 따른 출력지락 검출이 가능한 인버터 시스템은, 레그에 각각 직렬로 연결되는 2개의 스위칭 소자가 구비된 인버터부와, 인버터부의 하부레그의 스위칭 소자와 각각 직렬로 연결된 선트저항, 인버터부를 제어하며, 선트저항으로부터 검출된 3상의 전류 AD Raw값의 절대치 피크값을 비교하여 출력지락을 검출하는 제어기를 포함한다.

[25] 제어기는, 선트저항으로부터 3상의 전류 AD Raw값을 검출하여 절대치 피크값을 검출하는 출력전류 검출 모듈과, 3상 중 유효한 2상의 절대치 피크값을 비교하여 차이값을 생성하는 출력전류 비교 모듈, 및 차이값이 출력지락 레벨 이상일 경우 해당 차이값에 해당하는 상에 카운트를 누적하고, 누적된 카운트가 출력지락 기준 이상일 경우 출력지락으로 판단하여 인버터부의 작동을 중지시키는 출력지락 검출 모듈을 포함한다.

[26] 출력지락 검출 모듈은, UV 차이값과 VW 차이값이 출력지락 레벨보다 크고 WU 차이값이 출력지락 레벨보다 작을 경우 V상에 이상이 있는 것으로 판단하고, UV 차이값이 출력지락 레벨보다 크고 VW 차이값이 출력지락 레벨보다 작으며 WU 차이값이 출력지락 레벨보다 클 경우 U상에 이상이 있는 것으로 판단하며, UV 차이값이 출력지락 레벨보다 작고 VW 차이값과 WU 차이값이 출력지락 레벨보다 클 경우 W상에 이상이 있는 것으로 판단한다.

[27] 또한, 본 발명에 따른 인버터의 출력지락 검출 방법은, 레그에 각각 직렬로 연결되는 2개의 스위칭 소자가 구비된 인버터부와, 인버터부의 하부레그의

스위칭 소자와 각각 직렬로 연결된 셉트저항, 및 인버터부를 제어하는 제어기를 포함하는 인버터 시스템의 출력지락 검출 방법으로서, 제어기가 셉트저항으로부터 3상의 전류 AD Raw값을 검출하는 단계와, 제어기가 3상의 전류 AD Raw값의 절대치 피크값을 검출하는 단계, 제어기가 3상 중 유효한 2상의 전류 AD Raw값의 절대치 피크값을 비교하여 차이값을 생성하는 단계, 차이값이 출력지락 레벨 이상일 경우 해당 차이값에 해당하는 상에 제어기가 카운트를 누적하고, 누적된 카운트가 출력지락 기준 이상일 경우 출력지락으로 판단하여 인버터부의 작동을 중지시키는 단계를 포함한다.

[28] 여기서, 3상의 전류 AD Raw값은 U상 전류 AD Raw값과 V상 전류 AD Raw값 및 W상 전류 AD Raw값을 포함하고, 차이값은 U상 전류 AD Raw값과 V상 전류 AD Raw값의 절대치에 대한 피크값을 비교한 차이값인 UV 차이값과, V상 전류 AD Raw값과 W상 전류 AD Raw값의 절대치에 대한 피크값을 비교한 차이값인 VW 차이값, 및 W상 전류 AD Raw값과 U상 전류 AD Raw값의 절대치에 대한 피크값을 비교한 차이값인 WU 차이값을 포함한다.

[29] 차이값이 출력지락 레벨 이상일 경우 해당 차이값에 해당하는 상에 제어기가 카운트를 누적하고, 누적된 카운트가 출력지락 기준 이상일 경우 출력지락으로 판단하여 인버터부의 작동을 중지시키는 단계는, UV 차이값과 VW 차이값이 출력지락 레벨보다 크고 WU 차이값이 출력지락 레벨보다 작을 경우 제어기는 V상에 이상이 있는 것으로 판단하는 단계와, UV 차이값이 출력지락 레벨보다 크고 VW 차이값이 출력지락 레벨보다 작으며 WU 차이값이 출력지락 레벨보다 클 경우 제어기는 U상에 이상이 있는 것으로 판단하는 단계, 및 UV 차이값이 출력지락 레벨보다 작고 VW 차이값과 WU 차이값이 출력지락 레벨보다 클 경우 제어기는 W상에 이상이 있는 것으로 판단하는 단계를 포함한다.

[30]

발명의 효과

[31] 본 발명에 따른 출력지락 검출이 가능한 인버터 시스템과 이를 이용한 인버터 출력지락 검출 방법은, 셉트저항으로부터 검출된 3상의 전류 AD Raw값의 절대치 피크값을 비교하여 인버터의 출력지락을 신뢰성 있게 검출할 수 있다.

[32] 상술한 효과와 더불어 본 발명의 구체적인 효과는 이하 발명을 실시하기 위한 구체적인 사항을 설명하면서 함께 기술한다.

[33]

도면의 간단한 설명

[34] 도 1은 본 발명에 따른 출력지락 검출이 가능한 인버터 시스템의 회로도이다.

[35] 도 2는 본 발명에 따른 출력지락 검출이 가능한 인버터 시스템에서 출력지락 시 3상 전류 파형 및 3상 전류 연산 Raw값의 파형도이다.

[36] 도 3은 본 발명에 따른 인버터 출력지락 검출 방법의 순서도이다.

[37] 도 4는 종래기술에 따른 일반적인 인버터의 구성도이다.

- [38] 도 5는 종래기술에 따른 CT를 이용하여 출력전류를 검출하는 인버터의 구성도이다.
- [39] 도 6은 종래기술에 따른 셉트저항을 이용하여 출력전류를 검출하는 인버터의 구성도이다.
- [40] 도 7은 인버터의 PWM 상태에 따른 출력전류 검출 제한영역을 설명하기 위한 다이어그램이다.
- [41] 도 8은 종래기술에 따른 출력결상 검출이 가능한 인버터의 구성도이다.
- [42] 도 9는 종래기술에 따른 인버터에서 정상상태와 출력지락 시 출력전류 경로를 도시한 구성도이다.

[43]

발명의 실시를 위한 형태

- [44] 전술한 목적, 특징 및 장점은 첨부된 도면을 참조하여 상세하게 후술되며, 이에 따라 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 것이다. 본 발명을 설명함에 있어서 본 발명과 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 상세한 설명을 생략한다. 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예를 상세히 설명하기로 한다. 도면에서 동일한 참조부호는 동일 또는 유사한 구성요소를 가리키는 것으로 사용된다.
- [45] 이하에서는, 본 발명의 몇몇 실시예에 따른 출력지락 검출이 가능한 인버터 시스템과 이를 이용한 출력지락 검출 방법을 설명하도록 한다.
- [46] 도 1은 본 발명에 따른 출력지락 검출이 가능한 인버터 시스템의 회로도이다.
- [47] 본 발명에 따른 출력지락 검출이 가능한 인버터 시스템은 도 1에 도시된 바와 같이, 3상 전원을 정류하는 정류부(100)와, 정류부(100)에서 출력된 전류를 평활하는 평활부(200), 평활부(200)에서 평활된 전류를 제어기의 제어에 따라 전동기에 출력하는 인버터부(300), 인버터부(300)의 셉트저항에서 출력되는 출력 전류를 기반으로 출력지락을 검출하여 인버터부(300)를 제어하는 제어기(400)를 포함한다. 여기서, 정류부(100)는 다이오드에 의한 정류기능을 수행하며, 평활부(200)는 콘덴서에 의해 평활기능을 수행한다.
- [48] 인버터부(300)는 3상 레그로 구성되며 각 레그에는 두개의 스위칭 소자가 연결된다. 또한, 인버터부(300)는 제어기(400)로부터 PWM 입력을 받아 평활부(200)에서 평활된 전류를 전동기에 출력한다. 이러한 인버터부(300)는 각 레그에서 하부의 스위칭 소자에는 셉트저항이 연결되어 후술될 제어기(400)의 출력지락 검출부(410)에 출력전류를 전달한다.
- [49] 제어기(400)는 출력지락을 검출하고 인버터부(300)의 PWM 입력을 제어함으로써 인버터부(300)의 출력을 제어한다. 이를 위해서, 제어기(400)는 출력지락을 검출하는 출력지락 검출부(410)와, 검출된 출력지락에 따라 인버터부(300)를 제어하는 인버터 제어부(420)를 포함한다.

- [50] 출력지락 검출부(410)는 선트저항으로부터 측정된 전류 AD(Analog-to-Digital) Raw값을 절대치로 한 후 각 상의 피크값을 비교하여 출력지락을 검출한다. 이러한 출력지락 검출부(410)는 선트저항으로부터 전류 AD Raw값을 검출하는 출력전류 검출 모듈(411)과, 각 상의 절대치 피크값을 비교하는 출력전류 비교 모듈(412), 및 출력전류 비교 모듈(412)에서 비교된 차이값으로 출력지락을 검출하는 출력지락 검출 모듈(413)을 포함한다.
- [51] 출력전류 검출 모듈(411)은 선트저항으로부터 출력전류, 즉, 전류 AD Raw값을 검출한다. 여기서, 전류 AD Raw값은 과전류 검출을 이유로 제어기(400)에서 측정되지 않은 나머지 1상의 전류를 추정하기 위해서 키르히호프의 전류 법칙(Kirchhoff's Current Law, KCL)을 적용하여 전류를 계산하기 전 Raw 상태인 AD 전류를 의미한다. 또한, 출력전류 검출 모듈(411)은 전류 AD Raw값을 절대치하여 음의 구간이 없도록 반전시켜 전류 AD Raw 절대치 피크값(이하, 절대치 피크값이라 함)을 생성한다. 한편, 출력전류 검출 모듈(411)은 제어기(400) 내에 구비되지 않고 별도의 회로로 구현될 수도 있다.
- [52] 출력전류 비교 모듈(412)은 출력전류 검출 모듈(411)에서 전달된 절대치 피크값을 비교한다. 본 발명은 구조상 선트저항으로부터 2상의 출력전류만 실측할 수 있다. 따라서, 3상, 즉, U상, V상, W상 중, U상과 V상, V상과 W상, W상과 U상과 같이 한쌍씩 비교하여 차이값을 생성할 수 있다. 본 실시예는 전술된 차이값을 각각 UV 차이값과 VW 차이값, WU 차이값으로 정의하며, 출력전류 비교 모듈(412)은 UV 차이값과 VW 차이값, WU 차이값을 생성한다.
- [53] 출력지락 검출 모듈(413)은 출력전류 비교 모듈(412)에서 생성된 UV 차이값과 VW 차이값, WU 차이값을 출력지락 레벨과 비교하고 출력지락 카운트를 누적시켜 출력지락을 검출한다. 보다 구체적으로, 출력지락 검출 모듈(413)은 UV 차이값과 VW 차이값이 출력지락 레벨보다 크고 WU 차이값이 출력지락 레벨보다 작을 경우 전류 AD Raw 중 V상에 이상이 있는 것으로 판단한다. UV 차이값이 출력지락 레벨보다 크고 VW 차이값이 출력지락 레벨보다 작으며 WU 차이값이 출력지락 레벨보다 클 경우 전류 AD Raw 중 U상에 이상이 있는 것으로 판단한다. 또한, UV 차이값이 출력지락 레벨보다 작고 VW 차이값과 WU 차이값이 출력지락 레벨보다 클 경우 전류 AD Raw 중 W상에 이상이 있는 것으로 판단한다. 이상이 있는 것으로 판단된 경우 출력지락 검출 모듈(413)은 출력지락 카운트를 증가시킨다. 즉, U상에 이상이 있을 경우 U상 출력지락 카운트를 증가시키고, V상에 이상이 있을 경우 V상 출력지락 카운트를 증가시키며 W상에 이상이 있을 경우 W상 출력지락 카운트를 증가시킨다. 또한, U상 출력지락 카운트, V상 출력지락 카운트 또는 W상 출력지락 카운트 중 적어도 어느 하나가 출력지락 기준 이상일 경우 출력지락 검출 모듈(413)은 출력지락으로 판단한다. 출력지락 검출 모듈(413)은 출력지락으로 판단되면, 출력지락 신호를 인버터 제어부(420)에 전달한다.
- [54] 인버터 제어부(420)는 PWM 입력을 통해 인버터부(300)를 제어한다. 여기서,

인버터 제어부(420)는 출력지락 검출 모듈(413)에서 출력지락 신호가 수신되면 인버터부(300)에 입력되는 PWM 신호를 차단하여 인버터부(300)에서 전동기로 출력되는 전원을 차단한다.

- [55] 도 2는 본 발명에 따른 출력지락 검출이 가능한 인버터에서 출력지락 시 3상 전류 파형 및 3상 전류 연산 Raw값의 파형도이다. 도 2에서 파형 21과 파형 22 및 파형 23은 각각 채널 8(W상), 채널 9(U상) 및 채널 10(V상)의 실제 출력 전류 파형이고, 아래의 파형 24(채널 6)는 V상(파형 23, 채널 10), 파형 25(채널 7)는 W상(파형 21, 채널 8) 출력 전류의 반전된 값을 제어기에서 연산한 값이다.
- [56] 도 2를 참조하면, 출력지락 시에는 실제 전류가 지락상에만 큰 전류가 흐르는 것을 볼 수 있다. 또한, 전류 AD Raw 값이 전류의 모양의 반 사이클 이상을 반영하는 것을 확인할 수 있다. 즉, 운전주기 1 사이클 내에서는 출력지락이 아닐 때 전류 AD Raw값의 절대치 피크값이 일정한 값을 유지하고 있다가 출력지락 시에는 1상의 전류 AD Raw값의 절대치 피크값이 다른 2상보다 크게 흐른다. 따라서, 운전주기 1 사이클 당 각 상 전류 AD Raw값의 절대치 피크값을 검출하고 검출한 절대치 피크값 각각을 비교하여 1상의 값이 일정값(출력지락 레벨) 이상의 큰 값이 나올 때 출력지락으로 판단할 수 있다.
- [57] 상술한 바와 같이, 본 발명은 선트저항으로부터 검출된 3상의 전류 AD Raw값의 절대치 피크값을 비교하여 인버터의 출력지락을 신뢰성 있게 검출할 수 있다.
- [58] 다음은 본 발명에 따른 인버터 출력지락 검출 방법에 대해 도면을 참조하여 설명한다. 후술될 내용 중 전술된 본 발명에 따른 출력지락 검출이 가능한 인버터 시스템의 설명과 중복되는 내용은 생략하거나 간략히 설명한다.
- [59] 도 3은 본 발명에 따른 인버터 출력지락 검출 방법의 순서도이다.
- [60] 본 발명에 따른 인버터 출력지락 검출 방법은 도 3에 도시된 바와 같이, 전류 AD Raw값을 검출하는 단계(S1)와, 전류 AD Raw값의 절대치 피크값을 검출하는 단계(S2), 절대치 피크값을 비교하는 단계(S3), 출력지락 레벨을 판단하는 단계(S4), 카운트를 증가시키는 단계(S5), 출력지락 기준 대비 누적 카운트를 판단하는 단계(S6), 및 보호 동작을 수행하는 단계(S7)를 포함한다.
- [61] 전류 AD Raw값을 검출하는 단계(S1)는 출력지락 검출 모듈이 선트저항으로부터 측정된 전류 AD Raw값을 검출한다.
- [62] 절대치 피크값을 검출하는 단계(S2)는 전류 AD Raw값을 검출하는 단계(S1)에서 검출된 전류 AD Raw값을 출력지락 검출 모듈이 절대치한 후 피크값을 검출하여 절대치 피크값을 생성한다.
- [63] 절대치 피크값을 비교하는 단계(S3)는 절대치 피크값을 검출하는 단계(S2)에서 생성된 절대치 피크값을 비교하여 차이값을 생성한다. 이때 생성되는 차이값은 U상 전류 AD Raw 절대치 피크값과 V상 전류 AD Raw 절대치 피크값을 비교한 차이값인 UV 차이값과, V상 전류 AD Raw 절대치 피크값과 W상 전류 AD Raw 절대치 피크값을 비교한 차이값인 VW 차이값, 및 W상 전류 AD Raw 절대치

- 피크값과 U상 전류 AD Raw 절대피치크값을 비교한 차이값인 WU 차이값이다.
- [64] 출력지락 레벨을 판단하는 단계(S4)는 절대피치크값을 비교하는 단계(S3)에서 생성된 UV 차이값과 VW 차이값 및 WU 차이값을 출력지락 레벨과 비교한다. 이는 출력지락 검출 모듈이 UV 차이값과 VW 차이값이 출력지락 레벨보다 크고 WU 차이값이 출력지락 레벨보다 작을 경우 전류 AD Raw 중 V상에 이상이 있는 것으로 판단함으로써 수행할 수 있다. 또한, UV 차이값이 출력지락 레벨보다 크고 VW 차이값이 출력지락 레벨보다 작으며 WU 차이값이 출력지락 레벨보다 클 경우 출력지락 검출 모듈은 전류 AD Raw 중 U상에 이상이 있는 것으로 판단한다. 또한, UV 차이값이 출력지락 레벨보다 작고 VW 차이값과 WU 차이값이 출력지락 레벨보다 클 경우 출력지락 검출 모듈은 전류 AD Raw 중 W상에 이상이 있는 것으로 판단한다.
- [65] 카운트를 증가시키는 단계(S5)는 출력지락 레벨을 판단하는 단계(S4)에서 비교한 결과로, U상과 V상 및 W상 중 적어도 어느 하나가 이상이 있는 것으로 판단되면 출력지락 검출 모듈은 해당되는 출력지락 카운트를 증가시킨다. 이는 예를 들어, U상에 이상이 있을 경우 U상 출력지락 카운트를 증가시키고, V상에 이상이 있을 경우 V상 출력지락 카운트를 증가시키며 W상에 이상이 있을 경우 W상 출력지락 카운트를 증가시킴으로써 수행할 수 있다.
- [66] 출력지락 기준 대비 누적 카운트를 판단하는 단계(S6)는 카운트를 증가시키는 단계(S5)에서 누적된 U상 출력지락 카운트와 V상 출력지락 카운트 및 W상 출력지락 카운트를 출력지락 기준과 비교하여 출력지락을 최종적으로 판단한다. 예를 들어, 출력지락 기준이 3회이고 U상 출력지락 카운트가 3회일 경우 출력지락 검출 모듈은 U상에서 출력지락이 발생된 것으로 판단한다. 물론, 나머지 V상과 W상에 대해서도 이와 동일하게 판단할 수 있다.
- [67] 보호 동작을 수행하는 단계(S7)는 출력지락 기준 대비 누적 카운트를 판단하는 단계(S6)에서 출력지락 검출 모듈이 출력지락이 발생한 것으로 판단하면, 출력지락 검출 모듈이 인버터 제어부가 인버터부에 PWM 신호를 입력하는 것을 중지시켜 인버터부에서 전동기로 전원이 출력되는 것을 방지한다.
- [68] 이상과 같이 본 발명에 대해서 예시한 도면을 참조로 하여 설명하였으나, 본 명세서에 개시된 실시 예와 도면에 의해 본 발명이 한정되는 것은 아니며, 본 발명의 기술사상의 범위 내에서 통상의 기술자에 의해 다양한 변형이 이루어질 수 있음은 자명하다. 아울러 앞서 본 발명의 실시 예를 설명하면서 본 발명의 구성에 따른 작용 효과를 명시적으로 기재하여 설명하지 않았을 지라도, 해당 구성에 의해 예측 가능한 효과 또한 인정되어야 함은 당연하다. 예를 들어, 본 발명은 인버터 시스템으로 예시하여 설명하였으나, 제어기가 인버터에 포함되어 인버터로 구현될 수도 있다. 또한, 본 발명은 기존의 선트저항이 구비된 인버터에 사용되는 제어기로 구현될 수도 있다.

청구범위

- [청구항 1] 레그에 각각 직렬로 연결되는 2개의 스위칭 소자가 구비된 인버터부와, 상기 인버터부의 하부레그의 스위칭 소자와 각각 직렬로 연결된 셉트저항, 상기 인버터부를 제어하며, 상기 셉트저항으로부터 검출된 3상의 전류값의 절대치 피크값을 비교하여 출력지락을 검출하는 제어기를 포함하는 출력지락 검출이 가능한 인버터 시스템.
- [청구항 2] 제1항에 있어서, 상기 제어기는, 상기 셉트저항으로부터 3상의 전류값을 검출하여 절대치 피크값을 검출하는 출력전류 검출 모듈과, 상기 3상 중 유효한 2상의 절대치 피크값을 비교하여 차이값을 생성하는 출력전류 비교 모듈, 및 상기 차이값이 출력지락 레벨 이상일 경우 해당 차이값에 해당하는 상에 카운트를 누적하고, 누적된 카운트가 출력지락 기준 이상일 경우 출력지락으로 판단하여 상기 인버터부의 작동을 중지시키는 출력지락 검출 모듈을 포함하는 출력지락 검출이 가능한 인버터 시스템.
- [청구항 3] 제2항에 있어서, 상기 3상의 전류값은 U상 전류값과 V상 전류값 및 W상 전류값을 포함하고, 상기 차이값은 U상 전류값과 V상 전류값을 절대치한 후 피크값을 비교한 차이값인 UV 차이값과, V상 전류값과 W상 전류값을 절대치한 후 피크값을 비교한 차이값인 VW 차이값, 및 W상 전류값과 U상 전류값을 절대치한 후 피크값을 비교한 차이값인 WU 차이값을 포함하는 출력지락 검출이 가능한 인버터 시스템.
- [청구항 4] 제3항에 있어서, 상기 출력지락 검출 모듈은, 상기 UV 차이값과 상기 VW 차이값이 출력지락 레벨보다 크고 상기 WU 차이값이 출력지락 레벨보다 작을 경우 V상에 이상이 있는 것으로 판단하고, 상기 UV 차이값이 출력지락 레벨보다 크고 상기 VW 차이값이 출력지락 레벨보다 작으며 상기 WU 차이값이 출력지락 레벨보다 클 경우 U상에 이상이 있는 것으로 판단하며, 상기 UV 차이값이 출력지락 레벨보다 작고 상기 VW 차이값과 상기 WU 차이값이 출력지락 레벨보다 클 경우 W상에 이상이 있는 것으로 판단하는 출력지락 검출이 가능한 인버터 시스템.
- [청구항 5] 레그에 각각 직렬로 연결되는 2개의 스위칭 소자가 구비된 인버터부와,

상기 인버터부의 하부레그의 스위칭 소자와 각각 직렬로 연결된 셉트저항, 및 상기 인버터부를 제어하는 제어기를 포함하는 인버터 시스템의 출력지락 검출 방법으로서,
 상기 제어기가 상기 셉트저항으로부터 3상의 전류값을 검출하는 단계와,
 상기 제어기가 상기 3상의 전류값의 절대치 피크값을 검출하는 단계,
 상기 제어기가 상기 3상 중 유효한 2상의 전류값의 절대치 피크값을 비교하여 차이값을 생성하는 단계,
 상기 차이값이 출력지락 레벨 이상일 경우 해당 차이값에 해당하는 상에 제어기가 카운트를 누적하고, 누적된 카운트가 출력지락 기준 이상일 경우 출력지락으로 판단하여 상기 인버터부의 작동을 중지시키는 단계를 포함하는 인버터의 출력지락 검출 방법.

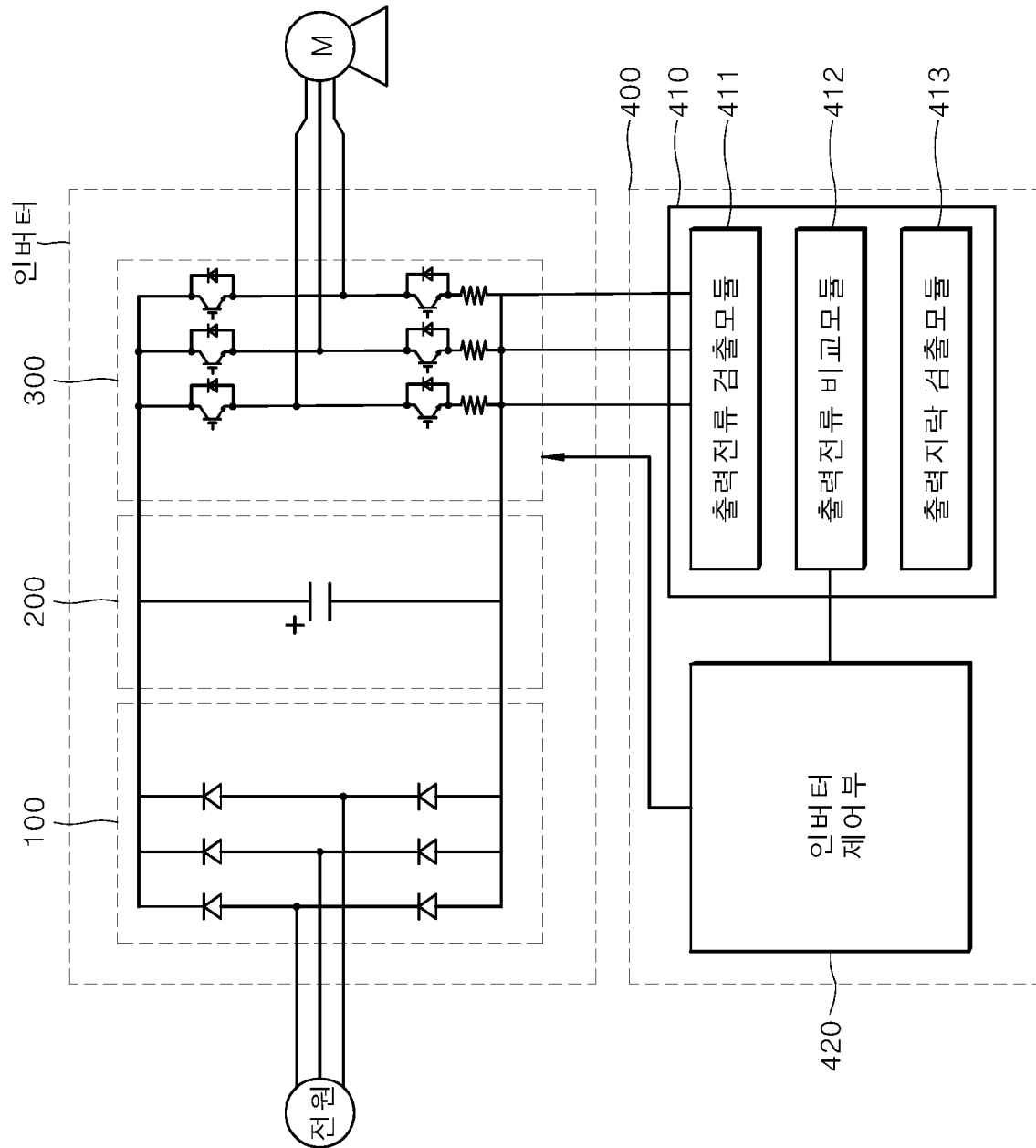
[청구항 6]

제5항에 있어서,
 상기 3상의 전류값은 U상 전류값과 V상 전류값 및 W상 전류값을 포함하고,
 상기 차이값은 상기 U상 전류값과 상기 V상 전류값을 절대치한 후 피크값을 비교한 차이값인 UV 차이값과, 상기 V상 전류값과 상기 W상 전류값을 절대치한 후 피크값을 비교한 차이값인 VW 차이값, 및 상기 W상 전류값과 상기 U상 전류값을 절대치한 후 피크값을 비교한 차이값인 WU 차이값을 포함하는 인버터의 출력지락 검출 방법.

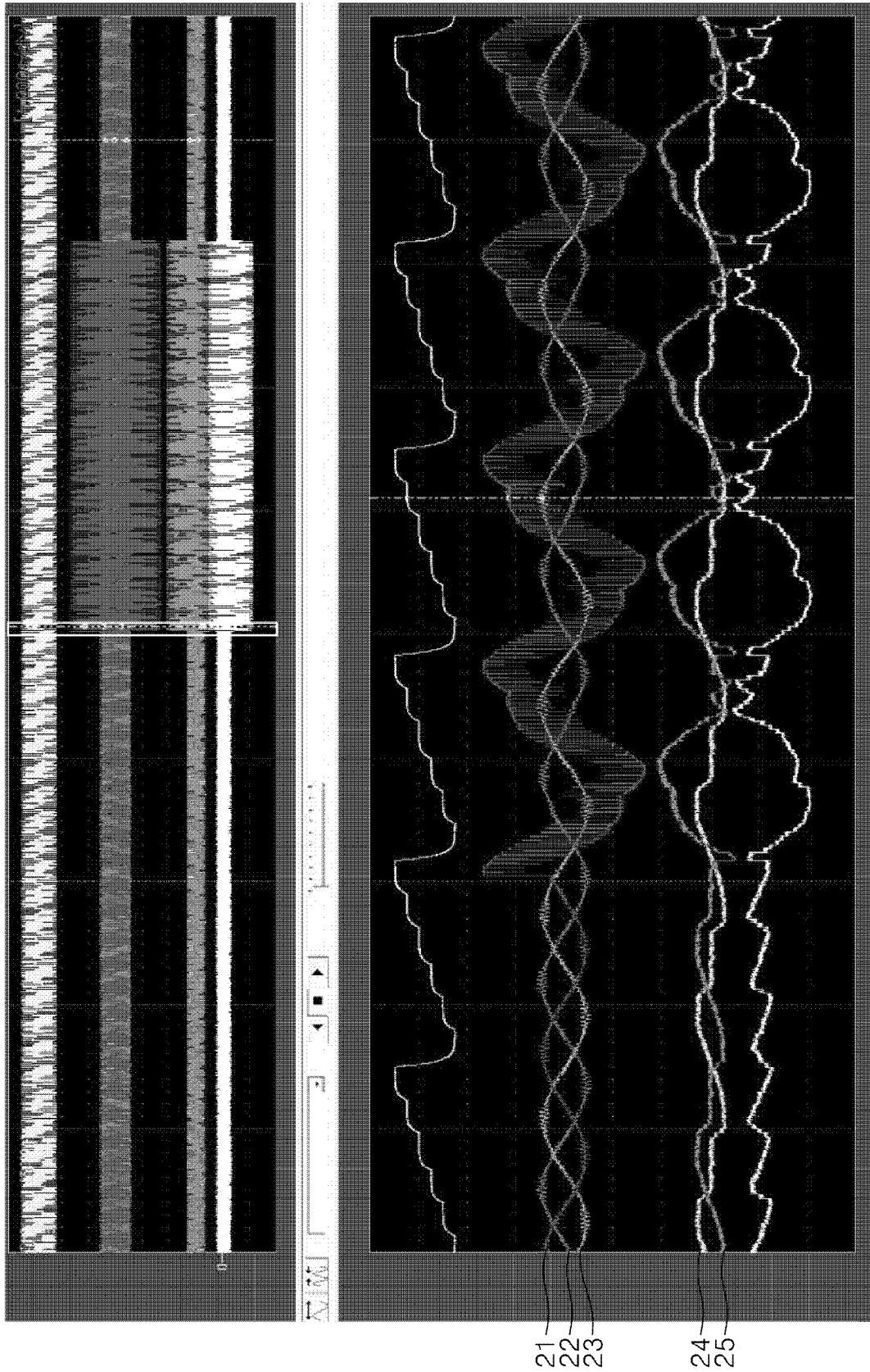
[청구항 7]

제6항에 있어서,
 상기 차이값이 출력지락 레벨 이상일 경우 해당 차이값에 해당하는 상에 제어기가 카운트를 누적하고, 누적된 카운트가 출력지락 기준 이상일 경우 출력지락으로 판단하여 상기 인버터부의 작동을 중지시키는 단계는,
 상기 UV 차이값과 상기 VW 차이값이 출력지락 레벨보다 크고 상기 WU 차이값이 출력지락 레벨보다 작을 경우 상기 제어기는 V상에 이상이 있는 것으로 판단하는 단계와,
 상기 UV 차이값이 출력지락 레벨보다 크고 상기 VW 차이값이 출력지락 레벨보다 작으며 상기 WU 차이값이 출력지락 레벨보다 클 경우 상기 제어기는 U상에 이상이 있는 것으로 판단하는 단계, 및
 상기 UV 차이값이 출력지락 레벨보다 작고 상기 VW 차이값과 상기 WU 차이값이 출력지락 레벨보다 클 경우 상기 제어기는 W상에 이상이 있는 것으로 판단하는 단계를 포함하는 인버터의 출력지락 검출 방법.

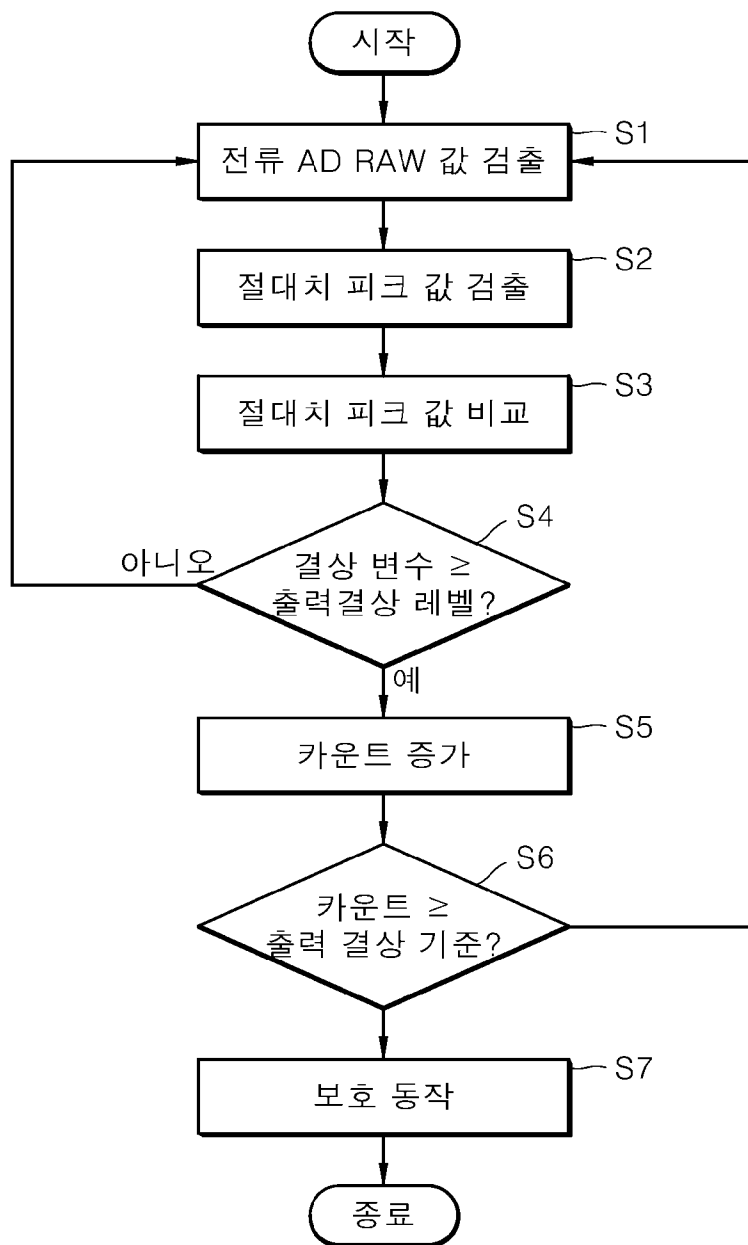
[도1]



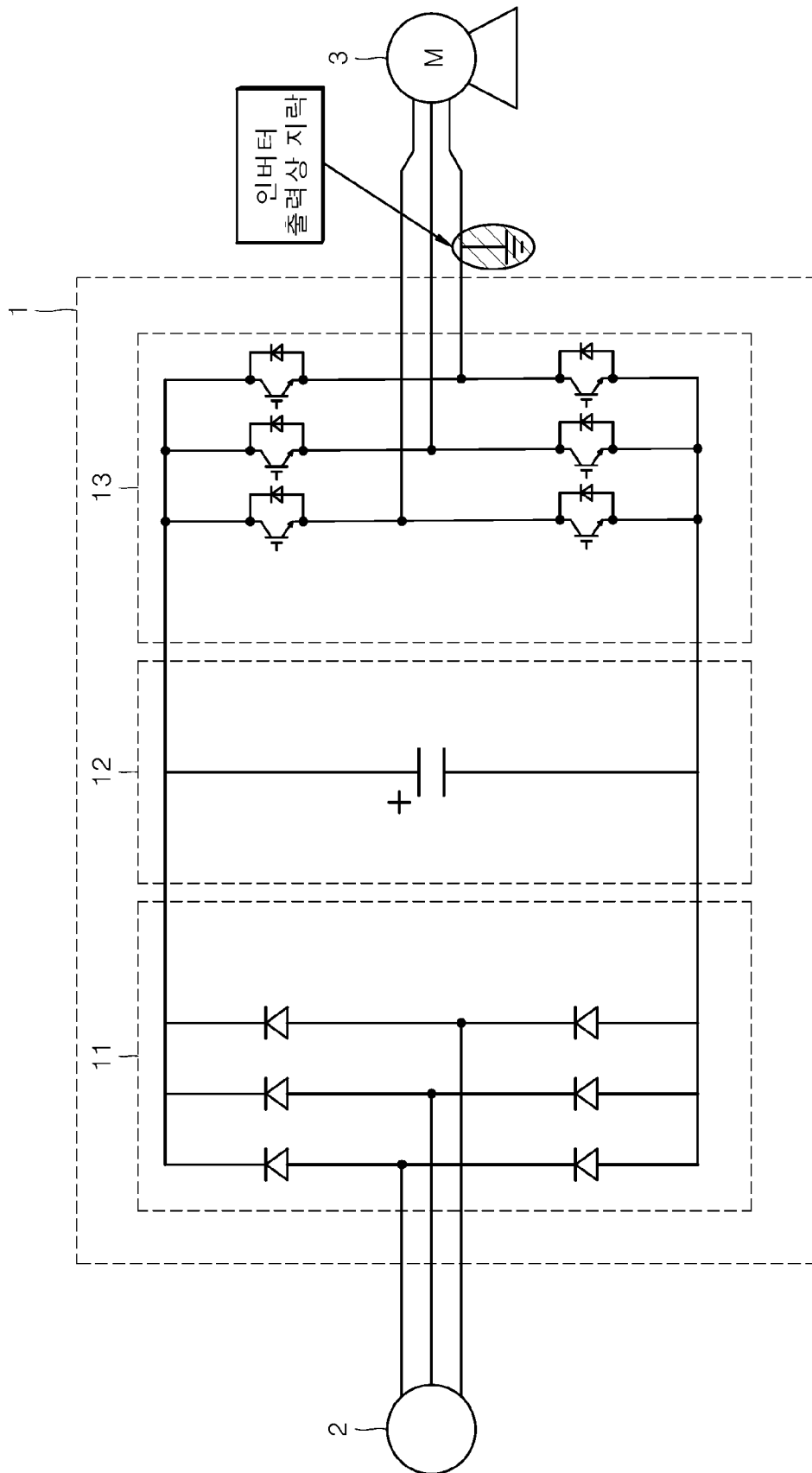
[도2]



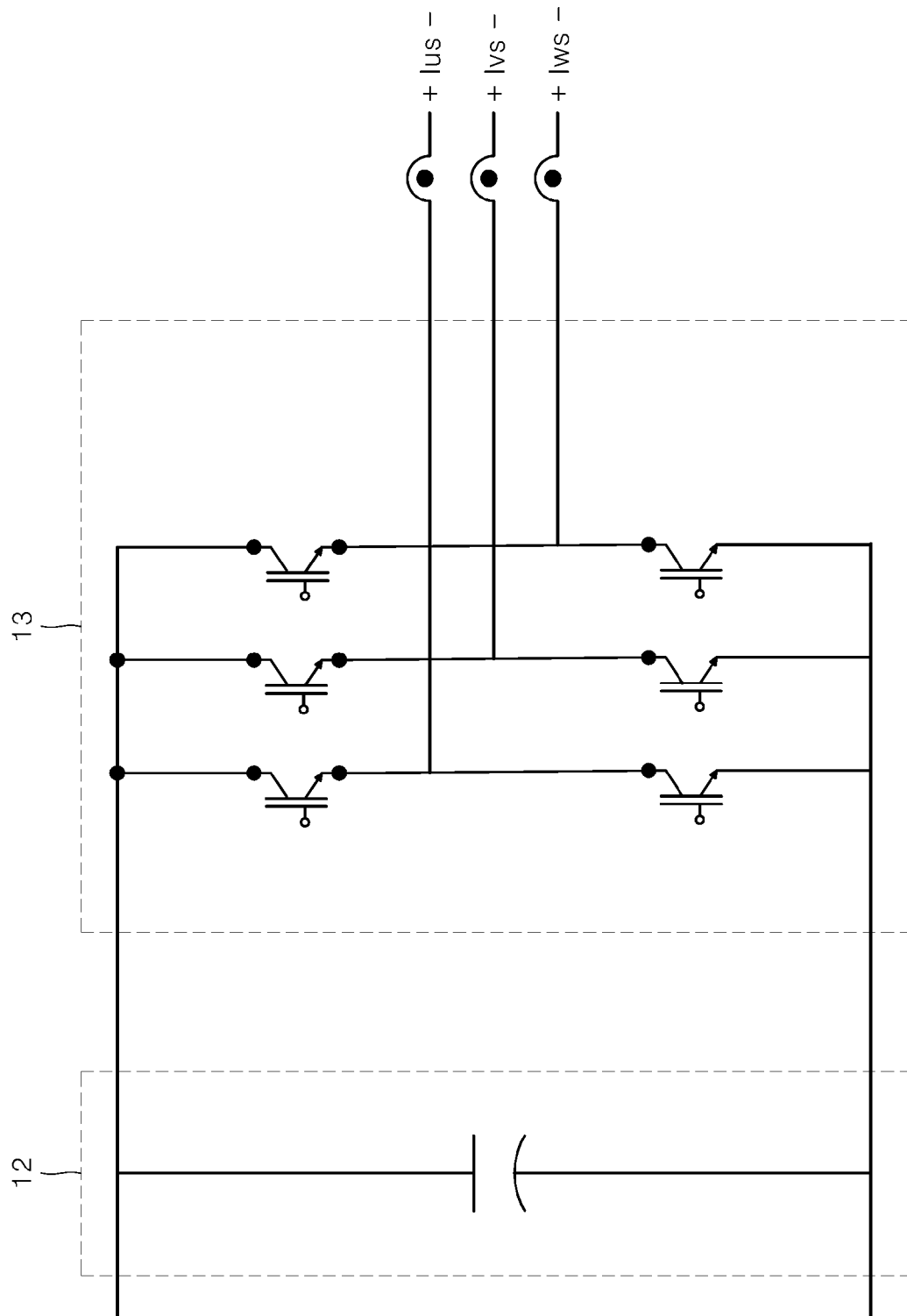
[도3]



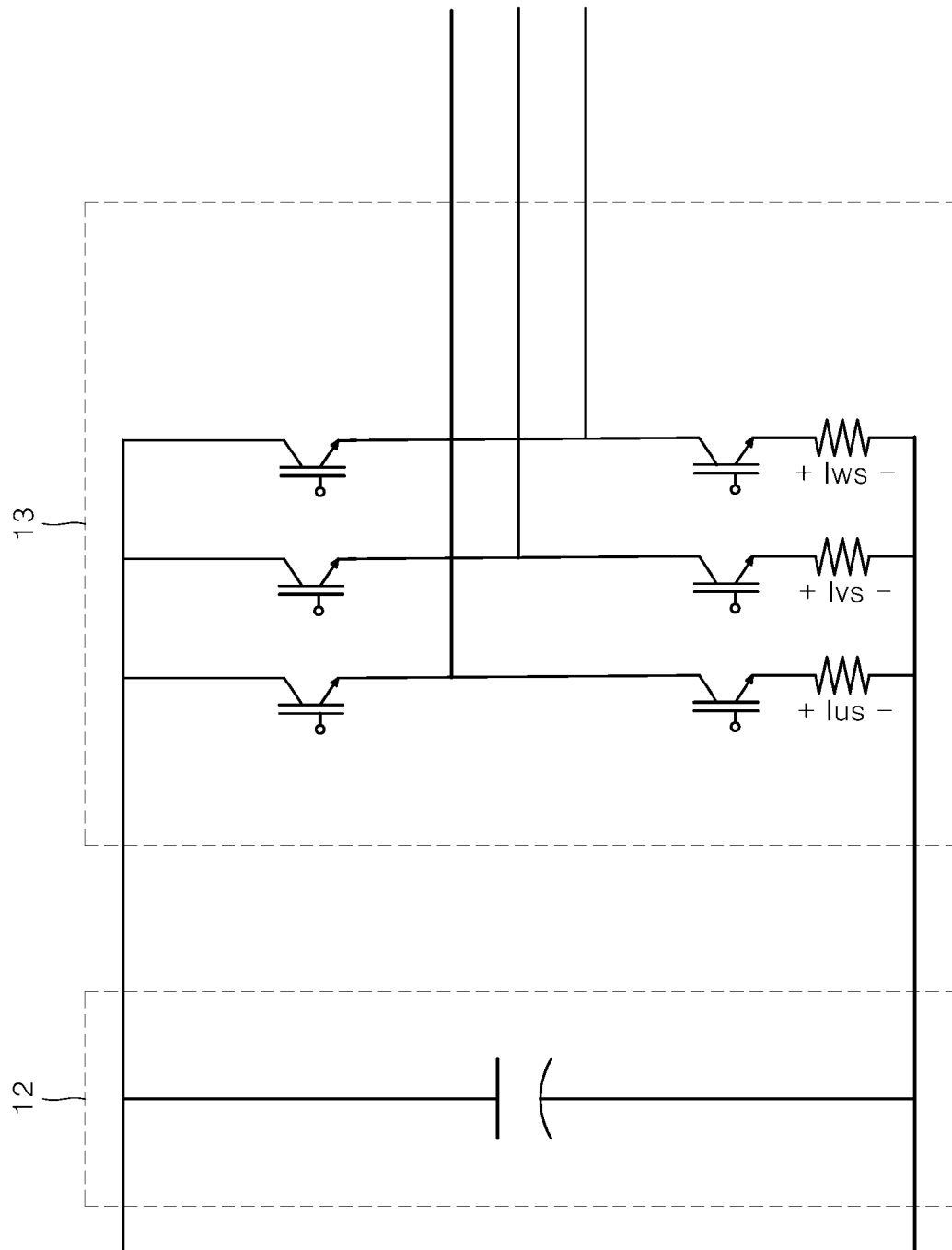
[도4]



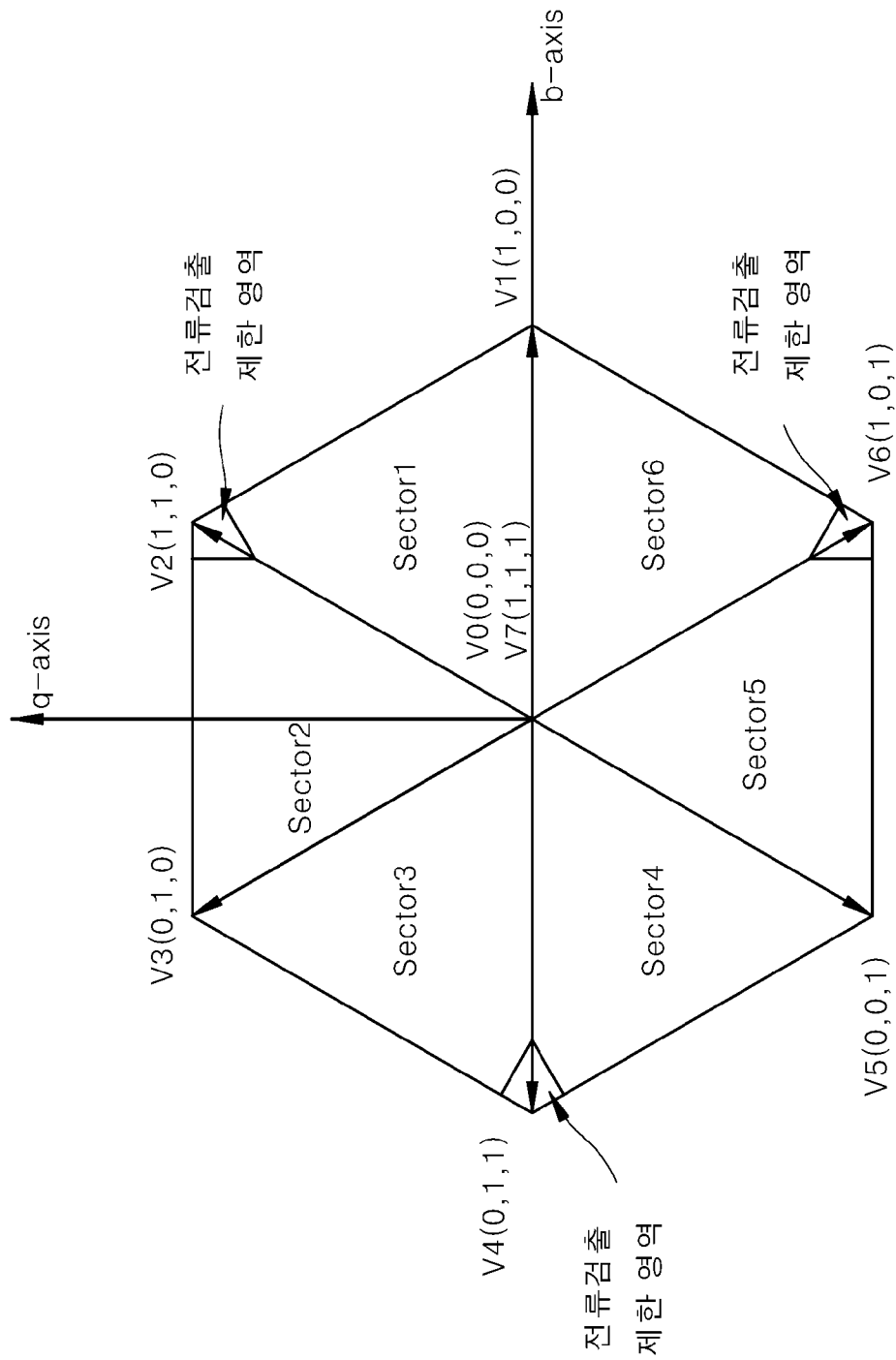
[도5]



[도6]



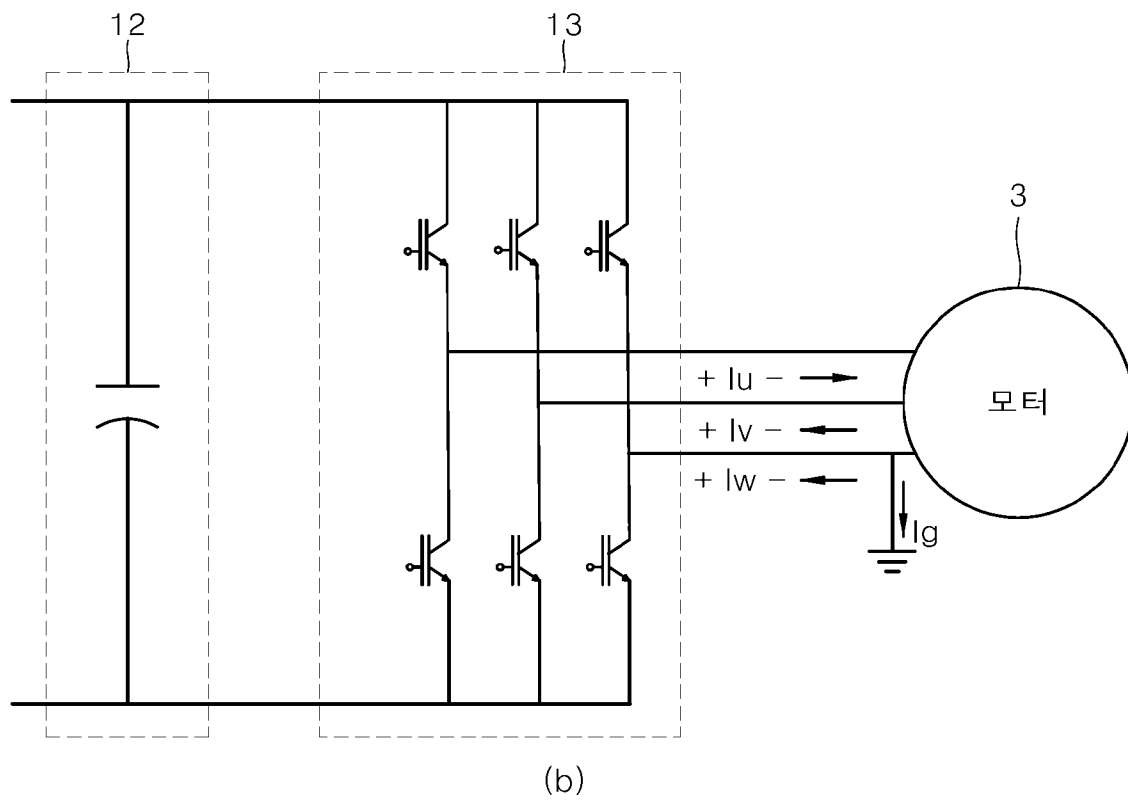
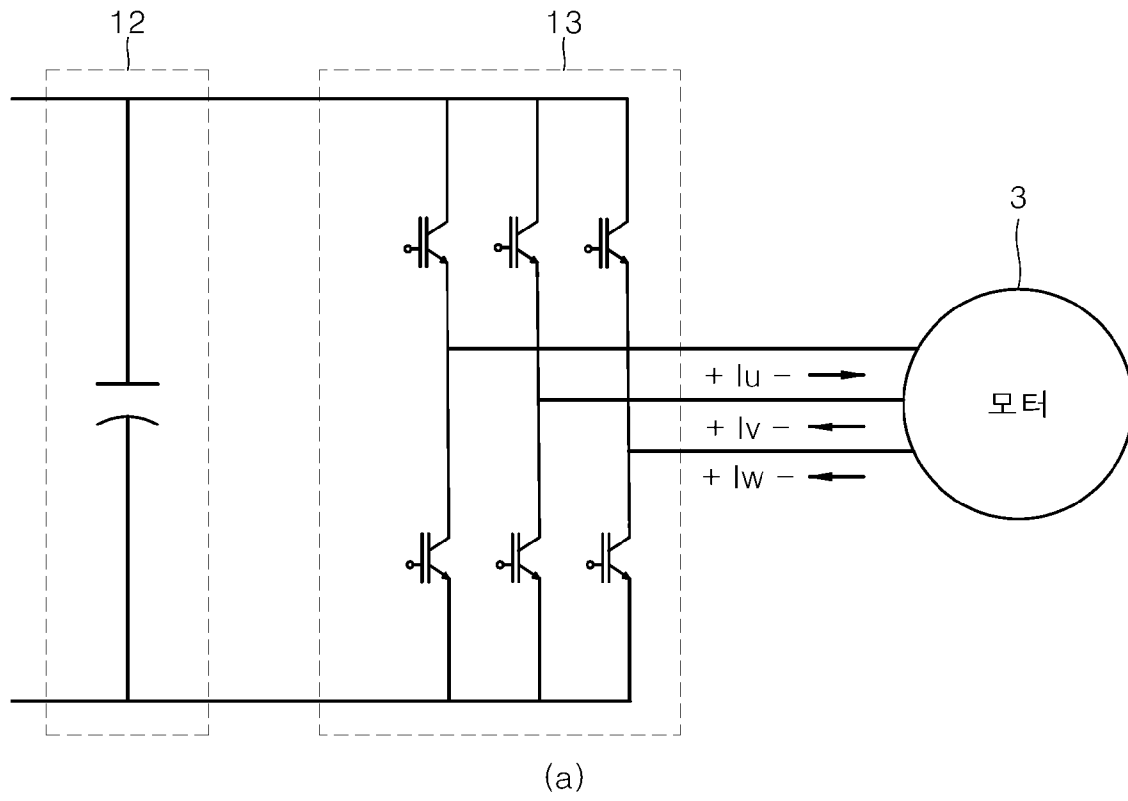
[도7]



[도8]



[도9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2020/004698

A. CLASSIFICATION OF SUBJECT MATTER

G01R 31/50(2020.01)i, G01R 15/14(2006.01)i, G01R 1/20(2006.01)i, H02M 7/5387(2007.01)i, G01R 31/40(2006.01)i, G01R 31/327(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01R 31/50; G01R 1/20; G01R 15/00; G01R 31/02; G01R 31/08; H02H 7/26; H02M 7/48; H02P 27/06; H02P 29/02; G01R 15/14; H02M 7/5387; G01R 31/40; G01R 31/327

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above

Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: inverter, shunt resistor, ground fault, peak

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2016-0120914 A (LSIS CO., LTD.) 19 October 2016 See paragraphs [0003]-[0028] and figures 1-9.	1-7
Y	JP 2005-221404 A (HOKKAIDO ELECTRIC POWER CO., INC. et al.) 18 August 2005 See paragraphs [0038], [0046]-[0048] and figures 2, 6.	1-7
Y	KR 10-1790134 B1 (LG ELECTRONICS INC.) 25 October 2017 See paragraph [0061] and figure 1.	2-7
A	JP 2010-284078 A (MITSUBISHI ELECTRIC CORP.) 16 December 2010 See the entire document.	1-7
A	KR 10-2015-0013150 A (EATON CORPORATION) 04 February 2015 See the entire document.	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

27 JULY 2020 (27.07.2020)

Date of mailing of the international search report

28 JULY 2020 (28.07.2020)

Name and mailing address of the ISA/KR



Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsu-ro, Seo-gu,
Daejeon, 35208, Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2020/004698

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2016-0120914 A	19/10/2016	CN 106054012 A	26/10/2016
		CN 106054012 B	25/12/2018
		EP 3078977 A1	12/10/2016
		EP 3078977 B1	11/09/2019
		ES 2757941 T3	30/04/2020
		JP 2016-201981 A	01/12/2016
		JP 6329194 B2	23/05/2018
		US 2016-0299184 A1	13/10/2016
		US 9983249 B2	29/05/2018
JP 2005-221404 A	18/08/2005	JP 4215656 B2	28/01/2009
KR 10-1790134 B1	25/10/2017	None	
JP 2010-284078 A	16/12/2010	JP 2006-158065 A	15/06/2006
		JP 4680575 B2	11/05/2011
		JP 5399355 B2	29/01/2014
KR 10-2015-0013150 A	04/02/2015	AU 2013-256778 A1	06/11/2014
		BR 112014027530 A2	27/06/2017
		CA 2870951 A1	07/11/2013
		CN 104285350 A	14/01/2015
		CN 104285350 B	24/10/2017
		EP 2845282 A2	11/03/2015
		EP 2845282 B1	05/06/2019
		IN 9000DEN2014 A	22/05/2015
		KR 10-2024821 B1	14/11/2019
		US 2013-0293988 A1	07/11/2013
		US 9160161 B2	13/10/2015
		WO 2013-165753 A2	07/11/2013
		WO 2013-165753 A3	16/01/2014
		ZA 201407463 B	23/12/2015

A. 발명이 속하는 기술분류(국제특허분류(IPC))

G01R 31/50(2020.01)i, G01R 15/14(2006.01)i, G01R 1/20(2006.01)i, H02M 7/5387(2007.01)i, G01R 31/40(2006.01)i, G01R 31/327(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

G01R 31/50; G01R 1/20; G01R 15/00; G01R 31/02; G01R 31/08; H02H 7/26; H02M 7/48; H02P 27/06; H02P 29/02; G01R 15/14; H02M 7/5387; G01R 31/40; G01R 31/327

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 인버터(inverter), 션트 저항(shunt resistor), 지락(ground fault), 피크(peak)

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2016-0120914 A (엘에스산전 주식회사) 2016.10.19 단락 [0003]-[0028] 및 도면 1-9 참조.	1-7
Y	JP 2005-221404 A (HOKKAIDO ELECTRIC POWER CO., INC. 등) 2005.08.18 단락 [0038],[0046]-[0048] 및 도면 2,6 참조.	1-7
Y	KR 10-1790134 B1 (엘지전자 주식회사) 2017.10.25 단락 [0061] 및 도면 1 참조.	2-7
A	JP 2010-284078 A (MITSUBISHI ELECTRIC CORP.) 2010.12.16 전체 문헌 참조.	1-7
A	KR 10-2015-0013150 A (이턴 코퍼레이션) 2015.02.04 전체 문헌 참조.	1-7

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“D” 본 국제출원에서 출원인이 인용한 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후 “X”에 공개된 선출원 또는 특허 문헌

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“&” 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일

2020년 07월 27일 (27.07.2020)

국제조사보고서 발송일

2020년 07월 28일 (28.07.2020)

ISA/KR의 명칭 및 우편주소



대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

강민정

전화번호 +82-42-481-8131



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2016-0120914 A	2016/10/19	CN 106054012 A CN 106054012 B EP 3078977 A1 EP 3078977 B1 ES 2757941 T3 JP 2016-201981 A JP 6329194 B2 US 2016-0299184 A1 US 9983249 B2	2016/10/26 2018/12/25 2016/10/12 2019/09/11 2020/04/30 2016/12/01 2018/05/23 2016/10/13 2018/05/29
JP 2005-221404 A	2005/08/18	JP 4215656 B2	2009/01/28
KR 10-1790134 B1	2017/10/25	없음	
JP 2010-284078 A	2010/12/16	JP 2006-158065 A JP 4680575 B2 JP 5399355 B2	2006/06/15 2011/05/11 2014/01/29
KR 10-2015-0013150 A	2015/02/04	AU 2013-256778 A1 BR 112014027530 A2 CA 2870951 A1 CN 104285350 A CN 104285350 B EP 2845282 A2 EP 2845282 B1 IN 9000DEN2014 A KR 10-2024821 B1 US 2013-0293988 A1 US 9160161 B2 WO 2013-165753 A2 WO 2013-165753 A3 ZA 201407463 B	2014/11/06 2017/06/27 2013/11/07 2015/01/14 2017/10/24 2015/03/11 2019/06/05 2015/05/22 2019/11/14 2013/11/07 2015/10/13 2013/11/07 2014/01/16 2015/12/23