



등록특허 10-2635622



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2024년02월08일
(11) 등록번호 10-2635622
(24) 등록일자 2024년02월06일

- (51) 국제특허분류(Int. Cl.)
H04L 27/26 (2006.01) *H04B 7/04* (2017.01)
H04B 7/06 (2017.01) *H04L 5/00* (2006.01)
- (52) CPC특허분류
H04L 27/2607 (2013.01)
H04B 7/0482 (2013.01)
- (21) 출원번호 10-2018-7014444
- (22) 출원일자(국제) 2016년10월28일
심사청구일자 2021년10월12일
- (85) 번역문제출일자 2018년05월21일
- (65) 공개번호 10-2018-0087257
- (43) 공개일자 2018년08월01일
- (86) 국제출원번호 PCT/US2016/059478
- (87) 국제공개번호 WO 2017/091320
국제공개일자 2017년06월01일
- (30) 우선권주장
62/259,446 2015년11월24일 미국(US)
15/078,087 2016년03월23일 미국(US)

(56) 선행기술조사문현

US20130039401 A1*

(뒷면에 계속)

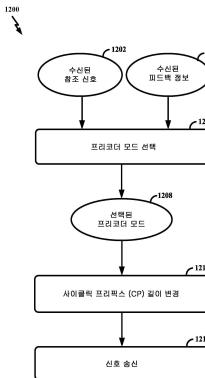
전체 청구항 수 : 총 26 항

심사관 : 김성태

(54) 발명의 명칭 프리코더 모드 선택에 기초한 사이클릭 프리픽스 (CP) 길이의 변경

(57) 요약

양태들은 송신을 위한 프리코더 모드를 선택하는 것, 선택된 프리코더 모드에 기초하여 사이클릭 프리픽스 (CP) 길이를 변경하는 것, 및 변경된 CP 길이를 포함하는 신호를 송신하는 것을 위해 제공한다. CP 길이를 변경하는 것은, 공정 CP 길이를 변경하기 위한 값을 검색하기 위해 선택된 프리코더 모드를 사용하는 것을 수반할 수도 있다. CP 길이를 변경한 후에, 변경된 CP 길이를 나타내는 정보는 신호의 수신기에 송신될 수도 있다. 프리코더 모드 선택은 수신기가 CP 길이에 대한 변경을 요청하는지 여부를 나타내는 피드백 정보에 기초할 수도 있다. 프리코더 모드 선택은 통신 채널의 조건을 나타내는 수신된 참조 신호에 기초할 수도 있다. 참조 신호는 최소 상대 지연 확산, 최대 상대 지연 확산 압축, 최대 상대 빔형성 이득, 및/또는 최대 상대 스루풋을 초래하는 프리코더 모드를 선택하는데 사용될 수도 있다.

대 표 도 - 도12

(52) CPC특허분류

H04B 7/0619 (2013.01)

H04L 5/0016 (2013.01)

H04L 5/0026 (2013.01)

H04L 5/0048 (2023.05)

(72) 발명자

남궁 준

미국 92121-1714 캘리포니아주 샌디에고 모어하우

스 드라이브 5775

소리아가 조셉 비나미라

미국 92121-1714 캘리포니아주 샌디에고 모어하우

스 드라이브 5775

(56) 선행기술조사문현

US20140040985 A1*

US20140269577 A1*

KR1020090133064 A

KR1020120140684 A

KR1020150005678 A

*는 심사관에 의하여 인용된 문현

명세서

청구범위

청구항 1

무선 통신 방법으로서,

통신 채널을 통해 제 1 사이클릭 프리픽스 (CP) 길이를 갖는 제 1 신호를 송신하는 단계로서, 상기 제 1 CP 길이는 제 1 프리코더 모드에 기초하는, 상기 제 1 신호를 송신하는 단계;

상기 통신 채널의 조건을 나타내는 참조 신호를 수신하는 단계;

제 2 신호의 송신을 위한 제 2 프리코더 모드를 선택하는 단계로서, 상기 선택은 상기 수신된 참조 신호에 기초하고, 상기 제 2 프리코더 모드는 상기 제 1 프리코더 모드의 다른 지역 확산에 상대적으로 압축된 지역 확산을 초래하는, 상기 제 2 프리코더 모드를 선택하는 단계;

상기 제 1 CP 길이를 제 2 CP 길이로 변경하는 단계로서, 상기 제 2 CP 길이는 선택된 상기 제 2 프리코더 모드에 기초하는, 상기 제 1 CP 길이를 상기 제 2 CP 길이로 변경하는 단계; 및

상기 통신 채널을 통해 상기 제 2 CP 길이를 갖는 상기 제 2 신호를 송신하는 단계를 포함하는, 무선 통신 방법.

청구항 2

제 1 항에 있어서,

상기 제 1 CP 길이를 변경하는 단계는,

상기 제 1 CP 길이를 변경하기 위한 상기 제 2 CP 길이를 나타내는 값을 검색하기 위해 선택된 상기 제 2 프리코더 모드를 사용하는 단계를 포함하는, 무선 통신 방법.

청구항 3

제 1 항에 있어서,

상기 제 1 CP 길이를 변경한 후에, 상기 변경을 나타내는 정보를 상기 제 1 신호의 수신기에 송신하는 단계를 더 포함하는, 무선 통신 방법.

청구항 4

제 1 항에 있어서,

상기 제 2 프리코더 모드를 선택한 후에, 선택된 상기 제 2 프리코더 모드를 나타내는 정보를 상기 신호의 수신기에 송신하는 단계를 더 포함하는, 무선 통신 방법.

청구항 5

제 1 항에 있어서,

상기 제 2 프리코더 모드를 선택하는 단계는,

상기 신호의 수신기로부터 피드백 정보를 수신하는 단계로서, 상기 피드백 정보는 상기 수신기가 상기 제 1 CP 길이에서 상기 제 2 CP 길이로의 상기 변경을 요청하는지 여부를 나타내는, 상기 피드백 정보를 수신하는 단계; 및

상기 피드백 정보에 기초하여 상기 제 2 프리코더 모드를 선택하는 단계를 포함하는, 무선 통신 방법.

청구항 6

삭제

청구항 7

삭제

청구항 8

제 1 항에 있어서,

상기 제 2 프리코더 모드를 선택하는 단계는,

통신 채널의 조건을 나타내는 참조 신호를 수신하는 단계; 및

수신된 상기 참조 신호에 기초하여, 상기 제 2 프리코더 모드를 선택하는 단계로서, 상기 제 2 프리코더 모드는 빔형성 이득을 초래하는, 상기 제 2 프리코더 모드를 선택하는 단계를 포함하는, 무선 통신 방법.

청구항 9

제 1 항에 있어서,

상기 제 2 프리코더 모드를 선택하는 단계는,

통신 채널의 조건을 나타내는 참조 신호를 수신하는 단계; 및

수신된 상기 참조 신호에 기초하여, 상기 제 2 프리코더 모드를 선택하는 단계로서, 상기 제 2 프리코더 모드는 상기 통신 채널을 통해 최대화된 스루풋을 초래하는, 상기 제 2 프리코더 모드를 선택하는 단계를 포함하는, 무선 통신 방법.

청구항 10

제 1 항에 있어서,

상기 제 2 신호는 선택된 상기 제 2 프리코더 모드를 사용하여 프리코딩되는, 무선 통신 방법.

청구항 11

무선 통신을 위해 구성된 장치로서,

트랜시버;

메모리; 및

상기 트랜시버 및 상기 메모리에 통신가능하게 커플링된 적어도 하나의 프로세서를 포함하고,

상기 적어도 하나의 프로세서는,

통신 채널을 통해 제 1 사이클릭 프리픽스 (CP) 길이를 갖는 제 1 신호를 송신하는 것으로서, 상기 제 1 CP 길이는 제 1 프리코더 모드에 기초하는, 상기 제 1 신호를 송신하고,

상기 통신 채널의 조건을 나타내는 참조 신호를 수신하고,

제 2 신호의 송신을 위한 제 2 프리코더 모드를 선택하는 것으로서, 상기 선택은 상기 수신된 참조 신호에 기초하고, 상기 제 2 프리코더 모드는 상기 제 1 프리코더 모드의 다른 지연 확산에 상대적으로 압축된 지연 확산을 초래하는, 상기 제 2 프리코더 모드를 선택하고,

상기 제 1 CP 길이를 제 2 CP 길이로 변경하는 것으로서, 상기 제 2 CP 길이는 선택된 상기 제 2 프리코더 모드에 기초하는, 상기 제 1 CP 길이를 상기 제 2 CP 길이로 변경하며, 그리고

상기 통신 채널을 통해 상기 제 2 CP 길이를 갖는 상기 제 2 신호를 송신하도록
구성되는, 무선 통신을 위해 구성된 장치.

청구항 12

제 11 항에 있어서,

상기 제 1 CP 길이의 변경은,

상기 제 1 CP 길이를 변경하기 위한 상기 제 2 CP 길이를 나타내는 값을 검색하기 위해 선택된 상기 제 2 프리코더 모드를 사용하는 것을 포함하는, 무선 통신을 위해 구성된 장치.

청구항 13

제 11 항에 있어서,

상기 적어도 하나의 프로세서는 추가로,

상기 제 1 CP 길이의 변경 후에, 상기 변경을 나타내는 정보를 상기 제 1 신호의 수신기에 송신하도록 구성되는, 무선 통신을 위해 구성된 장치.

청구항 14

제 11 항에 있어서,

상기 적어도 하나의 프로세서는 추가로,

상기 제 2 프리코더 모드의 선택 후에, 선택된 상기 제 2 프리코더 모드를 나타내는 정보를 상기 신호의 수신기에 송신하도록

구성되는, 무선 통신을 위해 구성된 장치.

청구항 15

제 11 항에 있어서,

상기 제 2 프리코더 모드의 선택은,

상기 신호의 수신기로부터 피드백 정보를 수신하는 것으로서, 상기 피드백 정보는 상기 수신기가 상기 제 1 CP 길이에서 상기 제 2 CP 길이로의 상기 변경을 요청하는지 여부를 나타내는, 상기 피드백 정보를 수신하는 것; 및

상기 피드백 정보에 기초하여 상기 제 2 프리코더 모드를 선택하는 것을 포함하는, 무선 통신을 위해 구성된 장치.

청구항 16

삭제

청구항 17

삭제

청구항 18

제 11 항에 있어서,

상기 제 2 프리코더 모드의 선택은,

통신 채널의 조건을 나타내는 참조 신호를 수신하는 것; 및

수신된 상기 참조 신호에 기초하여, 상기 제 2 프리코더 모드를 선택하는 것으로서, 상기 제 2 프리코더 모드는 범형성 이득을 초래하는, 상기 제 2 프리코더 모드를 선택하는 것을 포함하는, 무선 통신을 위해 구성된 장치.

청구항 19

제 11 항에 있어서,

상기 프리코더 모드의 선택은,

통신 채널의 조건을 나타내는 참조 신호를 수신하는 것; 및

수신된 상기 참조 신호에 기초하여, 상기 제 2 프리코더 모드를 선택하는 것으로서, 상기 제 2 프리코더 모드는 상기 통신 채널을 통해 최대화된 스루풋을 초래하는, 상기 제 2 프리코더 모드를 선택하는 것을 포함하는, 무선 통신을 위해 구성된 장치.

청구항 20

제 11 항에 있어서,

상기 제 2 신호는 선택된 상기 제 2 프리코더 모드를 사용하여 프리코딩되는, 무선 통신을 위해 구성된 장치.

청구항 21

무선 통신을 위한 장치로서,

통신 채널을 통해 제 1 사이클릭 프리픽스 (CP) 길이를 갖는 제 1 신호를 송신하는 수단으로서, 상기 제 1 CP 길이는 제 1 프리코더 모드에 기초하는, 상기 제 1 신호를 송신하는 수단;

상기 통신 채널의 조건을 나타내는 참조 신호를 수신하는 수단;

제 2 신호의 송신을 위한 제 2 프리코더 모드를 선택하는 수단으로서, 상기 선택은 상기 수신된 참조 신호에 기초하고, 상기 제 2 프리코더 모드는 상기 제 1 프리코더 모드의 다른 지역 확산에 상대적으로 암축된 지역 확산을 초래하는, 상기 제 2 프리코더 모드를 선택하는 수단;

상기 제 1 CP 길이를 제 2 CP 길이로 변경하는 수단으로서, 상기 제 2 CP 길이는 선택된 상기 제 2 프리코더 모드에 기초하는, 상기 제 1 CP 길이를 상기 제 2 CP 길이로 변경하는 수단; 및

상기 통신 채널을 통해 상기 제 2 CP 길이를 갖는 상기 제 2 신호를 송신하는 수단을 포함하는, 무선 통신을 위한 장치.

청구항 22

제 21 항에 있어서,

상기 제 1 CP 길이를 변경하는 수단은,

상기 제 1 CP 길이를 변경하기 위한 상기 제 2 CP 길이를 나타내는 값을 검색하기 위해 선택된 상기 제 2 프리코더 모드를 사용하도록

구성되는, 무선 통신을 위한 장치.

청구항 23

제 21 항에 있어서,

상기 제 1 CP 길이를 변경한 후에, 상기 변경을 나타내는 정보를 상기 제 1 신호의 수신기에 송신하는 수단을 더 포함하는, 무선 통신을 위한 장치.

청구항 24

제 21 항에 있어서,

상기 제 2 프리코더 모드를 선택한 후에, 선택된 상기 제 2 프리코더 모드를 나타내는 정보를 상기 제 1 신호의 수신기에 송신하는 수단을 더 포함하는, 무선 통신을 위한 장치.

청구항 25

제 21 항에 있어서,

상기 제 2 신호는 선택된 상기 제 2 프리코더 모드를 사용하여 프리코딩되는, 무선 통신을 위한 장치.

청구항 26

명령들을 포함하는 컴퓨터 실행가능 코드를 저장하는 비일시적 컴퓨터 판독가능 저장 매체로서,

상기 명령들은,

통신 채널을 통해 제 1 사이클릭 프리피스 (CP) 길이를 갖는 제 1 신호를 송신하는 것으로서, 상기 제 1 CP 길이는 제 1 프리코더 모드에 기초하는, 상기 제 1 신호를 송신하고;

상기 통신 채널의 조건을 나타내는 참조 신호를 수신하고;

제 2 신호의 송신을 위한 제 2 프리코더 모드를 선택하는 것으로서, 상기 선택은 상기 수신된 참조 신호에 기초하고, 상기 제 2 프리코더 모드는 상기 제 1 프리코더 모드의 다른 자연 확산에 상대적으로 압축된 자연 확산을 초래하는, 상기 제 2 프리코더 모드를 선택하고;

상기 제 1 CP 길이를 제 2 CP 길이로 변경하는 것으로서, 상기 제 2 CP 길이는 선택된 상기 제 2 프리코더 모드에 기초하는, 상기 제 1 CP 길이를 상기 제 2 CP 길이로 변경하며; 그리고

상기 통신 채널을 통해 상기 제 2 CP 길이를 갖는 상기 제 2 신호를 송신하도록
구성되는, 비일시적 컴퓨터 판독가능 저장 매체.

청구항 27

제 26 항에 있어서,

상기 제 1 CP 길이의 변경은,

상기 제 1 CP 길이를 변경하기 위한 상기 제 2 CP 길이를 나타내는 값을 검색하기 위해 선택된 상기 제 2 프리코더 모드를 사용하는 것을 포함하는, 비일시적 컴퓨터 판독가능 저장 매체.

청구항 28

제 26 항에 있어서,

상기 명령들은 추가로,

상기 제 1 CP 길이를 변경한 후에, 상기 변경을 나타내는 정보를 상기 제 1 신호의 수신기에 송신하도록

구성되는, 비일시적 컴퓨터 판독가능 저장 매체.

청구항 29

제 26 항에 있어서,

상기 명령들은 추가로,

상기 제 2 프리코더 모드를 선택한 후에, 선택된 상기 제 2 프리코더 모드를 나타내는 정보를 상기 신호의 수신기에 송신하도록

구성되는, 비일시적 컴퓨터 판독가능 저장 매체.

청구항 30

제 26 항에 있어서,

상기 제 2 신호는 선택된 상기 제 2 프리코더 모드를 사용하여 프리코딩되는, 비일시적 컴퓨터 판독가능 저장 매체.

발명의 설명

기술 분야

[0001] 관련 출원들의 상호 참조

[0002] 본 출원은 2015년 11월 24일자로 미국 특허 상표청에서 출원된 특허 가출원 제 62/259,446 호 및 2016년 3

월 23 일자로 미국 특허 상표청에서 출원된 정규 출원 제 15/078,087 호를 우선권 주장하고 그 이점을 청구하며, 이들의 전체 내용들은, 그 전체가 이하 완전히 설명되는 것처럼 그리고 모든 적용가능한 목적들을 위해, 참조에 의해 본원에 통합된다.

[0003] 기술 분야

[0004] 본 개시의 양태들은 일반적으로 무선 통신 시스템들에 관한 것이고, 더 상세하게는, 프리코더 모드 선택에 기초하여 사이클릭 프리픽스 (CP) 길이를 변경시키는 것에 관한 것이다.

배경 기술

[0005] 무선 통신 네트워크들은 전화 통신, 비디오, 데이터, 메시징, 및 브로드캐스트들과 같은 여러 통신 서비스들을 제공하기 위해 광범위하게 배치되어 있다. 일반적으로 다수의 액세스 네트워크들인 그러한 네트워크들은 가용 네트워크 리소스들을 공유함으로써 다수의 유저들에 대한 통신을 지원한다. 그러한 무선 네트워크들 내에서, 다양한 데이터 서비스들이 제공될 수도 있고, 음성, 비디오 및 이메일을 포함한다. 그러한 무선 통신 네트워크들에 할당된 스펙트럼은 허가 스펙트럼 및/또는 비허가 스펙트럼을 포함할 수 있다. 허가 스펙트럼은 일반적으로, 주어진 지역 내의 정부 단체 또는 다른 당국에 의해 규정된 바와 같은 허가된 이용을 제외하면, 무선 통신을 위한 그 이용에 있어서 제한된다. 비허가 스펙트럼은 일반적으로, 그러한 허가의 취득 또는 이용 없이, 한도들 내에서 이용하는데 자유롭다. 모바일 광대역 액세스에 대한 수요가 계속 증가함에 따라, 연구 및 개발이 무선 통신 기술들을 계속 진보시켜, 모바일 광대역 액세스에 대한 증가하는 수요를 충족시키고 전체 사용자 경험을 향상시킨다.

발명의 내용

해결하려는 과제

과제의 해결 수단

[0006] 다음은 본 개시의 하나 이상의 양태들의 기본적인 이해를 제공하기 위해 본 개시의 그 하나 이상의 양태들의 간략화된 개요를 제시한다. 이 요약은 본 개시물의 모든 고려되는 양태들의 광범위한 개요가 아니며, 본 개시물의 모든 양태들의 주요한 또는 결정적인 엘리먼트들을 식별하도록 의도된 것도 아니고, 본 개시물의 임의의 또는 모든 양태들의 범위를 기술하도록 의도된 것도 아니다. 그 유일한 목적은 하기에 제시되는 상세한 설명에 대한 서문으로서 본 개시물의 하나 이상의 양태들의 몇몇 개념들을 단순화된 형태로 제시하는 것이다.

[0007] 일 양태에 있어서, 본 개시는 무선 통신을 위한 장치를 제공한다. 그 장치는 트랜시버, 메모리, 그리고 트랜시버 및 메모리에 통신가능하게 커플링된 적어도 하나의 프로세서를 포함한다. 적어도 하나의 프로세서는 송신을 위한 프리코더 모드를 선택하도록 구성될 수도 있다. 적어도 하나의 프로세서는 추가로, 선택된 프리코더 모드에 기초하여 사이클릭 프리픽스 (CP) 길이를 변경하도록 구성될 수도 있다. 적어도 하나의 프로세서는 추가로, 변경된 CP 길이를 포함하는 신호를 송신하기 위한 트랜시버를 활용하도록 구성될 수도 있다.

[0008] 다른 양태에 있어서, 본 개시는 무선 통신을 위한 방법을 제공한다. 방법은 송신을 위한 프리코더 모드를 선택하는 단계를 포함할 수도 있다. 그 방법은 또한, 선택된 프리코더 모드에 기초하여 CP 길이를 변경하는 단계를 포함할 수도 있다. 방법은 또한, 변경된 CP 길이를 포함하는 신호를 송신하는 단계를 포함할 수도 있다.

[0009] 다른 양태에 있어서, 본 개시는 컴퓨터 실행가능 코드를 저장하는 컴퓨터 판독가능 매체를 제공한다. 컴퓨터 실행가능 코드는 송신을 위한 프리코더 모드를 선택하도록 구성된 명령들을 포함할 수도 있다. 명령들은 추가로, 선택된 프리코더 모드에 기초하여 CP 길이를 변경하도록 구성될 수도 있다. 명령들은 추가로, 변경된 CP 길이를 포함하는 신호를 송신하도록 구성될 수도 있다.

[0010] 본 개시의 추가의 양태에 있어서, 본 개시는 무선 통신을 위한 장치를 제공한다. 장치는 송신을 위한 프리코더 모드를 선택하는 수단을 포함할 수도 있다. 장치는 또한, 선택된 프리코더 모드에 기초하여 CP 길이를 변경하는 수단을 포함할 수도 있다. 장치는 또한, 변경된 CP 길이를 포함하는 신호를 송신하는 수단을 포함할 수도 있다.

[0011]

본 개시의 이들 및 다른 양태들은 뒤이어지는 상세한 설명의 검토 시 더 충분히 이해되게 될 것이다. 본 개시의 다른 양태들, 특징들, 및 실시형태들은, 첨부 도면들과 함께 본 개시의 특정한 예시적인 실시형태들의 다음의 설명을 검토할 시, 당업자들에게 자명하게 될 것이다. 본 개시의 특징들이 하기의 특정 실시형태들 및 도면들에 대하여 논의될 수도 있지만, 본 개시의 모든 실시형태들은 본 명세서에서 논의된 유리한 특징들 중 하나 이상을 포함할 수 있다. 즉, 하나 이상의 실시형태들이 특정한 유리한 특징들을 갖는 것으로서 논의될 수도 있지만, 그러한 특징들 중 하나 이상은 또한, 본 명세서에서 논의된 본 개시의 다양한 실시형태들에 따라 사용될 수도 있다. 유사한 방식으로, 예시적인 실시형태들이 디바이스, 시스템, 또는 방법 실시형태들로서 하기에서 논의될 수도 있지만, 그러한 예시적인 실시형태들은 다양한 디바이스들, 시스템들, 및 방법들로 구현될 수 있음을 이해해야 한다.

발명의 효과

도면의 간단한 설명

[0012]

도 1 은 본 개시의 양태들에 따른 스케줄링 엔티티와 하나 이상의 종속 엔티티들 간의 다양한 통신들의 일 예를 도시하는 다이어그램을 예시한다.

도 2 는 본 개시의 양태들에 따른 스케줄링 엔티티의 하드웨어 구현의 일 예를 도시하는 다이어그램을 예시한다.

도 3 은 본 개시의 양태들에 따른 종속 엔티티의 하드웨어 구현의 일 예를 도시하는 다이어그램을 예시한다.

도 4 는 본 개시의 양태들에 따라 액세스 네트워크에서 종속 엔티티와 통신하는 스케줄링 엔티티의 일 예를 도시하는 다이어그램을 예시한다.

도 5 는 본 개시의 양태들에 따라 다중경로 통신의 일 예를 도시하는 다이어그램을 예시한다.

도 6 은 본 개시의 양태들에 따라 다중경로 통신에 대응하는 타임라인들의 일 예를 도시하는 다이어그램을 예시한다.

도 7 은 본 개시의 양태들에 따라 신호들이 종속 엔티티에 도달하는 시간들의 예들을 도시하는 다이어그램들을 예시한다.

도 8 은 본 개시의 양태들에 따라 신호들이 종속 엔티티에 도달하는 시간들의 추가의 예들을 도시하는 다이어그램들을 예시한다.

도 9 는 본 개시의 양태들에 따른 스케줄링 엔티티에 의해 송신된 다양한 신호들에 대한 최대 지연 확산의 예들을 도시하는 다이어그램들을 예시한다.

도 10 은 본 개시의 양태들에 따라 프리코더 모드에서 사용된 경로들의 수를 변경하는 것과 연관된 양태들을 도시하는 다이어그램들을 예시한다.

도 11 은 본 개시의 양태들에 따른 신호 품질과 스루풋 간의 관계의 일 예를 도시하는 다이어그램들을 예시한다.

도 12 는 본 개시의 양태들에 따른 예시적인 구현을 도시하는 다이어그램을 예시한다.

도 13 은 본 개시의 양태들에 따른 스케줄링 엔티티에 의해 수행된 다양한 방법들 및/또는 프로세스들을 도시하는 다이어그램을 예시한다.

발명을 실시하기 위한 구체적인 내용

[0013]

첨부된 도면들과 연계하여 하기에 설명되는 상세한 설명은, 여러 구성들의 설명으로서 의도된 것이며 본원에서 설명되는 개념들이 실시될 수도 있는 구성들만을 나타내도록 의도된 것은 아니다. 상세한 설명은 여러 개념들의 완전한 이해를 제공하기 위한 목적으로 특정 상세들을 포함한다. 그러나, 이들 개념들이 이들 특정 상세들 없이 실시될 수도 있음이 당업자에게는 명백할 것이다. 몇몇 예시들에서, 이러한 개념들을 모호하게 하는 것을 방지하기 위해 특정 구조들 및 컴포넌트들이 블록도의 형태로 도시된다.

[0014]

본 개시물 전체에서 제시되는 개념들은 광범위한 통신 시스템들, 네트워크 아키텍처들 및 통신 표준들에 걸쳐

구현될 수도 있다. 제 3 세대 파트너쉽 프로젝트 (3GPP) 는, 롱 텀 에볼루션 (LTE) 네트워크로서 종종 지칭될 수도 있는 진화된 패킷 시스템 (EPS) 을 수반하는 네트워크들에 대한 수개의 무선 통신 표준들을 정의하는 표준 단체이다. LTE 네트워크에 있어서, 패킷들은 동일하거나 유사한 레이턴시 타겟들을 활용할 수도 있다.

이에 따라, LTE 네트워크는 모든 것에 통용되는 (one-size-fits-all) 레이턴시 구성을 제공할 수도 있다.

제 5 세대 (5G) 네트워크와 같은 LTE 네트워크의 진화된 버전들은 다수의 상이한 타입들의 서비스들 및/또는 어플리케이션들 (예를 들어, 웹 브라우징, 비디오 스트리밍, VoIP, 미션 크리티컬 어플리케이션들, 멀티-홉 네트워크들, 실시간 피드백을 갖는 원격 동작들, 원격 수술 (tele-surgery), 및 기타 등등) 을 제공할 수도 있다.

본 개시물 전체에서 제시되는 개념들은 광범위한 무선 로컬 영역 네트워크들 (WLAN들) 및 대응하는 통신 표준들 (예컨대, IEEE (Institute of Electrical and Electronics Engineers) 에 의해 공포된 표준들, 예컨대 IEEE 802.11) 에 걸쳐 부가적으로 또는 대안적으로 구현될 수도 있다.

[0015] 도 1 은 본 개시의 양태들에 따른 스케줄링 엔티티 (102) 와 하나 이상의 종속 엔티티들 (104) 간의 다양한 통신들의 일 예를 도시하는 다이어그램 (100) 을 예시한다. 대략적으로, 스케줄링 엔티티 (102) 는 다양한 DL 및 UL 송신들을 포함한 무선 통신 네트워크에서의 트래픽을 스케줄링하는 것을 담당하는 노드 또는 디바이스이다. 스케줄링 엔티티 (102) 는 종종, 스케줄러, 및/또는 본 개시의 범위로부터 일탈함 없이 임의의 다른 적합한 용어로서 지칭될 수도 있다. 스케줄링 엔티티 (102) 는 기지국, 베이스 트랜시버 스테이션, 무선 기지국, 무선 트랜시버, 트랜시버 기능부, 기본 서비스 세트, 확장형 서비스 세트, 액세스 포인트, 노드 B, 사용자 장비 (UE), 메쉬 노드, 중계기, 피어, 및/또는 임의의 다른 적합한 디바이스일 수도 있거나 또는 그 내부에 상주할 수도 있다.

[0016] 대략적으로, 종속 엔티티 (104) 는 스케줄링 엔티티와 (102) 와 같이 스케줄링 허여들, 동기화 또는 타이밍 정보, 또는 무선 통신 네트워크에서의 다른 엔티티로부터의 다른 제어 정보를 포함하지만 이에 한정되지 않는 스케줄링 및/또는 제어 정보를 수신하는 노드 또는 디바이스이다. 종속 엔티티 (104) 는 스케줄러, 및/또는 본 개시의 범위로부터 일탈함 없이 임의의 다른 적합한 용어로서 지칭될 수도 있다. 종속 엔티티 (104) 는 UE, 셀룰러 폰, 스마트 폰, 이동국, 가입자국, 모바일 유닛, 가입자 유닛, 무선 유닛, 원격 유닛, 모바일 디바이스, 무선 디바이스, 무선 통신 디바이스, 원격 디바이스, 모바일 가입자국, 액세스 단말기, 모바일 단말기, 무선 단말기, 원격 단말기, 핸드셋, 단말기, 사용자 에이전트, 모바일 클라이언트, 클라이언트, 메쉬 노드, 피어, 세션 개시 프로토콜 폰, 랩탑, 노트북, 넷북, 스마트북, 개인용 디지털 보조기, 위성 무선기기, 글로벌 포지셔닝 시스템 디바이스, 멀티미디어 디바이스, 비디오 디바이스, 디지털 오디오 플레이어, 카메라, 게임 콘솔, 엔터테인먼트 디바이스, 차량 컴퓨트, 웨어러블 컴퓨팅 디바이스 (예를 들어, 스마트 와치, 안경, 헬스 또는 피트니스 트랙커 등), 어플라이언스, 센서, 벤딩 머신, 및/또는 임의의 다른 적합한 디바이스일 수도 있거나 또는 그 내부에 상부할 수도 있다.

[0017] 본원에 사용되는 것과 같이, '제어 채널(들)' 은 때때로 하여 정보를 통신하기 위해 사용될 수도 있다. 스케줄링 엔티티 (102) 는 DL 데이터 채널(들) (106) 및 DL 제어 채널(들) (108) 을 송신할 수도 있다. 종속 엔티티 (104) 는 UL 데이터 채널(들) (110) 및 UL 제어 채널(들) (112) 을 송신할 수도 있다. 도 1 에 도시된 채널들은, 반드시 스케줄링 엔티티 (102) 및 종속 엔티티 (104) 에 의해 활용될 수도 있는 채널들의 모두인 것은 아니다. 당업자는 다른 데이터, 제어, 및 피드백 채널들과 같은 다른 채널들이 도시된 것들에 부가하여 활용될 수도 있음을 인식할 것이다. 본원에서 사용되는 것과 같이, 용어 '다운링크' 또는 'DL' 는 스케줄링 엔티티 (102) 에서 발신하는 절대 다중점 송신을 지칭할 수도 있고, 용어 '업링크' 는 또는 'UL' 는 종속 엔티티 (104) 에서 발신하는 절대점 송신을 지칭할 수도 있다. 본 개시의 양태들에 따르면, 용어(들) '통신하다' 및/또는 '통신하는 것' 은 송신 및/또는 수신을 지칭한다. 당업자는 다수의 타입들의 기술들이 본 개시의 범위로부터 일탈함 없이 그러한 통신을 수행할 수도 있음을 이해할 것이다. 본원에서 사용되는 것과 같이, 용어 'DL-중심의 시간 분할 듀플렉스 (TDD) 서브프레임' 은, 상당한 비율 (예컨대, 대다수) 의 정보가 DL 방향에서 통신되지만, 정보의 일부는 UL 방향에서 통신될 수도 있는 TDD 서브프레임을 지칭한다. 또한, 용어 'UL-중심의 TDD 서브프레임' 은, 상당한 비율 (예컨대, 대다수) 의 정보가 UL 방향에서 통신되지만, 일부 정보는 DL 방향에서 통신될 수도 있는 TDD 서브프레임을 지칭한다.

[0018] 도 2 는 본 개시의 다양한 양태들에 따른 스케줄링 엔티티 (102) 의 하드웨어 구현의 일 예를 예시한 다이어그램 (200) 이다. 스케줄링 엔티티 (102) 는 사용자 인터페이스 (212) 를 포함할 수도 있다. 사용자 인터페이스 (212) 는 스케줄링 엔티티 (102) 의 사용자로부터의 하나 이상의 입력들을 수신하도록 구성될 수도 있다. 일부 구성들에서, 사용자 인터페이스 (212) 는 키패드, 디스플레이, 스피커, 마이크로폰, 조이스틱, 및/또는 스케줄링 엔티티 (102) 의 임의의 다른 적절한 컴퓨트일 수도 있다. 사용자 인터페이스 (212) 는

버스 인터페이스 (208) 를 통해 데이터를 교환할 수도 있다. 스케줄링 엔티티 (102) 는 또한, 트랜시버 (210) 를 포함할 수도 있다. 트랜시버 (210) 는 다른 장치와의 통신에 있어서 데이터를 수신하고/하거나 데이터를 송신하도록 구성될 수도 있다. 트랜시버 (210) 는 유선 또는 무선 송신 매체를 통해 다른 장치와 통신하는 수단을 제공한다. 트랜시버 (210) 는, 본 개시의 범위로부터 벗어나지 않고 다양한 타입들의 기술들을 사용하여 그러한 통신들을 수행하도록 구성될 수도 있다.

[0019] 스케줄링 엔티티 (102) 는 또한, 메모리 (214), 하나 이상의 프로세서들 (204), 컴퓨터 관독가능 매체 (206), 및 버스 인터페이스 (208) 를 포함할 수도 있다. 버스 인터페이스 (208) 는 버스 (216) 와 트랜시버 (210) 간의 인터페이스를 제공할 수도 있다. 메모리 (214), 하나 이상의 프로세서들 (204), 컴퓨터 관독가능 매체 (206), 및 버스 인터페이스 (208) 는 버스 (216) 를 통해 함께 접속될 수도 있다. 프로세서 (204) 는 트랜시버 (210) 및/또는 메모리 (214) 에 통신가능하게 커플링될 수도 있다.

[0020] 프로세서 (204) 는 프리코더 회로 (220) 를 포함할 수도 있다. 프리코더 회로 (220) 는 하드웨어 컴포넌트들을 포함할 수도 있고/있거나 송신을 위해 프리코더 모드를 선택하는 수단을 제공하는 다양한 알고리즘들을 수행할 수도 있다. 프로세서 (204) 는 또한, 사이클릭 프리픽스 (CP) 회로 (221) 를 포함할 수도 있다. CP 회로 (221) 는 하드웨어 컴포넌트들을 포함할 수도 있고/있거나 선택된 프리코더 모드에 기초하여 CP 길이를 변경하는 수단을 제공하는 다양한 알고리즘들을 수행할 수도 있다. 프로세서 (204) 는 또한, 통신 회로 (222) 를 포함할 수도 있다. 통신 회로 (222) 는 하드웨어 컴포넌트들을 포함할 수도 있고 및/또는 변경된 CP 길이를 포함하는 신호를 송신하는 수단을 제공하는 다양한 알고리즘들을 수행할 수도 있다.

[0021] 일부 구성들에서, CP 회로 (221) 는 또한, 하드웨어 컴포넌트들을 포함할 수도 있고 및/또는 공칭 CP 길이를 변경하기 위한 값을 검색하기 위해 선택된 프리코더 모드를 사용하는 수단을 제공하는 다양한 알고리즘들을 수행할 수도 있다. 일부 구성들에서, 통신 회로 (222) 는 또한, 하드웨어 컴포넌트들을 포함할 수도 있고 및/또는 CP 길이를 변경한 후에 변경된 CP 길이를 나타내는 정보를 신호의 수신기에 송신하는 수단을 제공하는 알고리즘들을 수행할 수도 있다. 일부 구성들에서, 통신 회로 (222) 는 또한, 하드웨어 컴포넌트들을 포함할 수도 있고 및/또는 프리코더 모드를 선택한 후에 선택된 프리코더 모드를 나타내는 정보를 신호의 수신기에 송신하는 수단을 제공하는 다양한 알고리즘들을 수행할 수도 있다.

[0022] 프리코더 모드를 선택하는 수단은 본 명세서에서보다 상세히 기술된 다양한 양태들 중 임의의 하나 이상에 따라 구성될 수도 있다. 일부 구성들에서, 프리코더 모드를 선택하는 수단은 신호의 수신기로부터 피드백 정보를 수신하는 것으로서, 여기서 피드백 정보는 수신기가 CP 길이에 대한 변경을 요청하는지 여부를 나타내는, 상기 피드백 정보를 수신하고, 그리고 피드백 정보에 기초하여 프리코더 모드를 선택하도록 구성될 수도 있다. 일부 구성들에서, 프리코더 모드를 선택하는 수단은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최소 상대 지연 확산을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다. 일부 구성들에서, 프리코더 모드를 선택하는 수단은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최대 상대 지연 확산 압축을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다.

일부 구성들에서, 프리코더 모드를 선택하는 수단은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최대 상대 범형성 이득을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다.

일부 구성들에서, 프리코더 모드를 선택하는 수단은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최대 상대 스루풋을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다.

[0023] 전술한 설명은 스케줄링 엔티티 (102) 의 프로세서 (204) 의 비-한정적인 예를 제공한다. 비록 다양한 회로들 (220, 221, 222) 이 상기 설명되지만, 당업자는 프로세서 (204) 가 또한 전술된 회로들 (220, 221, 222) 에 대한 추가예 및/또는 대안예(들)에 있는 다양한 다른 회로들 (223) 을 포함할 수도 있음을 이해할 것이다. 그러한 다른 회로들 (223) 은 본 명세서에서 설명된 기능들, 방법들, 프로세스들, 특징들 및/또는 양태들 중 임의의 하나 이상을 수행하는 수단을 제공할 수도 있다.

[0024] 컴퓨터 관독가능 매체 (206) 는 다양한 컴퓨터 실행가능 명령들을 포함할 수도 있다. 컴퓨터 실행가능 명령들은 본 명세서에서 설명된 다양한 기능들을 수행하고/하거나 다양한 양태들을 인에이블하도록 구성된 컴퓨터 실행가능 코드를 포함할 수도 있다. 컴퓨터 실행가능 명령들은 스케줄링 엔티티 (102) 의 다양한 하드웨어 컴포넌트들 (예를 들어, 프로세서 (204) 및/또는 그 회로들 (220, 221, 222, 223) 중 임의의 회로) 에 의해 실행될 수도 있다. 컴퓨터 실행가능 명령들은 다양한 소프트웨어 프로그램들 및/또는 소프트웨어 모듈들의 부분일 수도 있다.

[0025] 컴퓨터 관독가능 매체 (206) 는 프리코더 명령들 (240) 을 포함할 수도 있다. 프리코더 명령들 (240) 은 송

신을 위한 프리코더 모드를 선택하도록 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다. 컴퓨터 판독가능 매체 (206) 는 또한, CP 명령들 (241) 을 포함할 수도 있다. CP 명령들 (240) 은 선택된 프리코더 모드에 기초하여 CP 길이를 변경하도록 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다. 컴퓨터 판독가능 매체 (206) 는 또한, 통신 명령들 (242) 을 포함할 수도 있다. 통신 명령들 (242) 은, 변경된 CP 길이를 포함하는 신호를 송신하도록 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다.

[0026] 일부 구성들에서, CP 명령들 (241) 은 또한, 공칭 CP 길이를 변경하기 위한 값을 검색하기 위해 선택된 프리코더 모드를 사용하도록 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다. 일부 구성들에서, 통신 명령들 (242) 은 또한, CP 길이를 변경한 후에 변경된 CP 길이를 나타내는 정보를 신호의 수신기에 송신하도록 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다. 일부 구성들에서, 통신 명령들 (242) 은 또한, 프리코더 모드를 선택한 후에 선택된 프리코더 모드를 나타내는 정보를 신호의 수신기에 송신하도록 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다.

[0027] 프리코더 명령들 (240) 은 본 명세서에서보다 상세히 기술된 다양한 양태들 중 임의의 하나 이상에 따라 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다. 일부 구성들에서, 프리코더 명령들 (240) 은 신호의 수신기로부터 피드백 정보를 수신하는 것으로서, 여기서 피드백 정보는 수신기가 CP 길이에 대한 변경을 요청하는지 여부를 나타내는, 상기 피드백 정보를 수신하고, 그리고 피드백 정보에 기초하여 프리코더 모드를 선택하도록 구성될 수도 있다. 일부 구성들에서, 프리코더 명령들 (240) 은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최소 상대 지연 확산을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다. 일부 구성들에서, 프리코더 명령들 (240) 은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최대 상대 지연 확산 압축을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다. 일부 구성들에서, 프리코더 명령들 (240) 은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최대 상대 빔형성 이득을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다. 일부 구성들에서, 프리코더 명령들 (240) 은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최대 상대 스루풋을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다.

[0028] 전술한 설명은 스케줄링 엔티티 (102) 의 컴퓨터 판독가능 매체 (206) 의 비-한정적인 예를 제공한다. 비록 다양한 컴퓨터 실행가능 명령들 (240, 241, 242) 이 상기 설명되지만, 당업자는 컴퓨터 판독가능 매체 (206) 가 또한 전술된 컴퓨터 실행가능 명령들 (240, 241, 242) 에 대한 추가예 및/또는 대안예(들)에 있는 다양한 다른 컴퓨터 실행가능 명령들 (243) 을 포함할 수도 있음을 이해할 것이다. 그러한 다른 컴퓨터 실행가능 명령들 (243) 은 본 명세서에서 설명된 기능들, 방법들, 프로세스들, 특징들 및/또는 양태들 중 임의의 하나 이상을 위해 구성될 수도 있다.

[0029] 메모리 (214) 는 다양한 메모리 모듈들을 포함할 수도 있다. 메모리 모듈들은 프로세서 (204) 또는 그 회로들 (220, 221, 222, 223) 중 임의의 회로에 의한 다양한 값을 및/또는 정보를 저장하고 판독하게 하도록 구성될 수도 있다. 메모리 모듈들은 또한, 컴퓨터 판독가능 매체 (206) 에 포함된 컴퓨터 실행가능 코드 또는 그 명령들 (240, 241, 242, 243) 중 임의의 명령의 실행 시 다양한 값을 및/또는 정보를 저장하고 판독하게 하도록 구성될 수도 있다. 메모리 (214) 는 프리코더 정보 (230) 를 포함할 수도 있다. 프리코더 정보 (230) 는 본 명세서에서보다 상세히 기술된 다양한 양태들 중 하나 이상에 따라 프리코더 또는 프리코더 모드에 관련된 다양한 타입들, 양들, 구성들, 배열들, 및/또는 형태들의 정보를 포함할 수도 있다. 메모리 (214) 는 또한, CP 정보 (231) 를 포함할 수도 있다. CP 정보 (231) 는 본 명세서에서 보다 상세히 기술된 바와 같이 CP 에 관련된 다양한 타입들, 양들, 구성들, 배열들, 및/또는 형태들의 정보를 포함할 수도 있다. 비록 메모리 (214) 의 데이터의 다양한 타입들이 상기 설명되지만, 당업자는 메모리 (214) 가 또한 전술된 데이터 (230, 231) 에 대한 추가예 및/또는 대안예(들)에 있는 다양한 다른 데이터를 포함할 수도 있음을 이해할 것이다. 그러한 다른 데이터는 본 명세서에서 설명된 기능들, 방법들, 프로세스들, 특징들 및/또는 양태들 중 임의의 하나 이상과 연관될 수도 있다.

[0030] 당업자는 또한, 스케줄링 엔티티 (102) 가 본 개시의 범위로부터 일탈함 없이 대안적인 및/또는 부가적인 특징들을 포함할 수도 있음을 이해할 것이다. 본 개시의 다양한 양태들에 따르면, 엘리먼트, 또는 엘리먼트의 임의의 부분, 또는 엘리먼트들의 임의의 조합은, 하나 이상의 프로세서들 (204) 을 포함한 프로세싱 시스템으로 구현될 수도 있다. 하나 이상의 프로세서들 (204) 의 예들은 마이크로프로세서들, 마이크로 제어기들, 디지털 신호 프로세서들 (DSP들), 필드 프로그래밍가능 게이트 어레이들 (FPGA들), 프로그래밍가능 로직 디바이스들 (PLD들), 상태 머신들, 게이트형 로직, 이산 하드웨어 회로들, 및 본 개시 전반에 걸쳐 설명된 다양한 기능을 수행하도록 구성된 다른 적합한 하드웨어를 포함한다. 프로세싱 시스템은 버스 (216) 및 버스 인터페이스

(208)에 의해 일반적으로 표현되는 버스 아키텍처로 구현될 수도 있다. 버스 (216)는 프로세싱 시스템의 특정 어플리케이션 및 전체 설계 제약들에 의존하는 임의의 수의 상호접속 버스들 및 브리지들을 포함할 수도 있다. 버스 (216)는 하나 이상의 프로세서들 (204), 메모리 (214), 및 컴퓨터 판독가능 매체 (206)를 포함하는 다양한 회로들을 함께 링크시킬 수도 있다. 버스 (216)는 또한 타이밍 소스들, 주변장치들, 전압레귤레이터들 및 전력 관리 회로들과 같은 다양한 다른 회로들을 링크시킬 수도 있다.

[0031] 하나 이상의 프로세서들 (204)은 버스 (216)를 관리하는 것, 및 컴퓨터 판독가능 매체 (206) 상에 저장된 소프트웨어의 실행을 포함한 일반 프로세싱을 책임질 수도 있다. 소프트웨어는, 하나 이상의 프로세서들 (204)에 의해 실행될 경우, 프로세싱 시스템으로 하여금 임의의 하나 이상의 장치들에 대해 하기에서 설명되는 다양한 기능들을 수행하게 한다. 컴퓨터 판독가능 매체 (206)는 또한, 소프트웨어를 실행할 경우 하나 이상의 프로세서들 (204)에 의해 조작되는 데이터를 저장하는데 사용될 수도 있다. 소프트웨어는 소프트웨어, 펌웨어, 미들웨어, 마이크로코드, 하드웨어 디스크립션 언어, 또는 이외로 지정되든, 명령들, 명령세트들, 코드, 코드 세그먼트들, 프로그램 코드, 프로그램들, 서브프로그램들, 소프트웨어 모듈들, 애플리케이션들, 소프트웨어 애플리케이션들, 소프트웨어 패키지들, 루틴들, 서브루틴들, 오브젝트들, 실행가능물들 (executables), 실행 스크립트들, 프로시저들, 함수들 등을 넓게 의미하는 것으로 해석되어야 할 것이다. 소프트웨어는 컴퓨터 판독가능 매체 (206) 상에 상주할 수도 있다.

[0032] 컴퓨터 판독가능 매체 (206)는 비-일시적인 컴퓨터 판독가능 매체일 수도 있다. 비-일시적인 컴퓨터 판독가능 매체는, 예로서, 자기 저장 디바이스 (예를 들어, 하드 디스크, 플로피 디스크, 자기 스트립), 광학 디스크 (예를 들어, 컴팩트 디스크 (CD) 또는 디지털 다기능 디스크 (DVD)), 스마트 카드, 플래시 메모리 디바이스 (예를 들어, 카드, 스틱, 또는 키 드라이브), 랜덤 액세스 메모리 (RAM), 판독 전용 메모리 (ROM), 프로그램가능 ROM (PROM), 소거가능 PROM (EPROM), 전기적으로 소거가능 PROM (EEPROM), 레지스터, 착탈가능 디스크, 및 컴퓨터에 의해 액세스 및 판독될 수도 있는 소프트웨어 및/또는 명령들을 저장하기 위한 임의의 다른 적절한 매체를 포함한다. 컴퓨터 판독가능 매체 (206)는 또한, 예로서, 캐리어파, 송신 라인, 및 컴퓨터에 의해 액세스 및 판독될 수도 있는 소프트웨어 및/또는 명령들을 송신하기 위한 임의의 다른 적합한 매체를 포함할 수도 있다. 컴퓨터 판독가능 매체 (206)는 프로세싱 시스템 내에 상주하거나, 프로세싱 시스템 외부에 있거나, 또는 프로세싱 시스템을 포함한 다중의 엔티티들에 걸쳐 분산될 수도 있다. 컴퓨터 판독가능 매체 (206)는 컴퓨터 프로그램 제품으로 구현될 수도 있다. 한정이 아닌 예로서, 컴퓨터 프로그램 제품은 패키징 재료들에 컴퓨터 판독가능 매체를 포함할 수도 있다. 전체 시스템에 부과된 특정 애플리케이션 및 전체 시스템 제약들에 의존하여 본 개시물 전반에서 제시된 기술된 기능을 최적으로 구현하는 방법을, 당업자는 인식할 것이다.

[0033] 도 3는 본 개시의 다양한 양태들에 따른 종속 엔티티 (104)의 하드웨어 구현의 일 예를 예시한 다이어그램 (300)이다. 종속 엔티티 (104)는 사용자 인터페이스 (312)를 포함할 수도 있다. 사용자 인터페이스 (312)는 종속 엔티티 (104)의 사용자로부터의 하나 이상의 입력들을 수신하도록 구성될 수도 있다. 일부 구성들에서, 사용자 인터페이스 (212)는 키패드, 디스플레이, 스피커, 마이크로폰, 조이스틱, 및/또는 종속 엔티티 (104)의 임의의 다른 적절한 커뮤니케이션 장치일 수도 있다. 사용자 인터페이스 (312)는 버스 인터페이스 (308)를 통해 데이터를 교환할 수도 있다. 종속 엔티티 (104)는 또한, 트랜시버 (310)를 포함할 수도 있다. 트랜시버 (310)는 다른 장치와의 통신에 있어서 데이터를 수신하고/하거나 데이터를 송신하도록 구성될 수도 있다. 트랜시버 (310)는 유선 또는 무선 송신 매체를 통해 다른 장치와 통신하는 수단을 제공한다. 트랜시버 (310)는, 본 개시의 범위로부터 벗어나지 않고 다양한 타입들의 기술들을 사용하여 그러한 통신들을 수행하도록 구성될 수도 있다.

[0034] 종속 엔티티 (104)는 또한, 메모리 (314), 하나 이상의 프로세서들 (304), 컴퓨터 판독가능 매체 (306), 및 버스 인터페이스 (308)를 포함할 수도 있다. 버스 인터페이스 (308)는 버스 (316)와 트랜시버 (310) 간의 인터페이스를 제공할 수도 있다. 메모리 (314), 하나 이상의 프로세서들 (304), 컴퓨터 판독가능 매체 (306), 및 버스 인터페이스 (308)는 버스 (316)를 통해 함께 접속될 수도 있다. 프로세서 (304)는 트랜시버 (310) 및/또는 메모리 (314)에 통신가능하게 커플링될 수도 있다.

[0035] 종속 엔티티 (104)는 또한, 메모리 (314), 하나 이상의 프로세서들 (304), 컴퓨터 판독가능 매체 (306), 및 버스 인터페이스 (308)를 포함할 수도 있다. 버스 인터페이스 (308)는 버스 (316)와 트랜시버 (310) 간의 인터페이스를 제공할 수도 있다. 메모리 (314), 하나 이상의 프로세서들 (304), 컴퓨터 판독가능 매체 (306), 및 버스 인터페이스 (308)는 버스 (316)를 통해 함께 접속될 수도 있다. 프로세서 (304)는 트랜

시버 (310) 및/또는 메모리 (314)에 통신가능하게 커플링될 수도 있다.

[0036] 프로세서 (304)는 프리코더 회로 (320)를 포함할 수도 있다. 프리코더 회로 (320)는 하드웨어 컴포넌트들을 포함할 수도 있고/있거나 송신을 위해 프리코더 모드를 선택하는 수단을 제공하는 다양한 알고리즘들을 수행할 수도 있다. 프로세서 (304)는 또한, CP 회로 (321)를 포함할 수도 있다. CP 회로 (321)는 하드웨어 컴포넌트들을 포함할 수도 있고/있거나 선택된 프리코더 모드에 기초하여 CP 길이를 변경하는 수단을 제공하는 다양한 알고리즘들을 수행할 수도 있다. 프로세서 (304)는 또한, 통신 회로 (322)를 포함할 수도 있다. 통신 회로 (322)는 하드웨어 컴포넌트들을 포함할 수도 있고 및/또는 변경된 CP 길이를 포함하는 신호를 송신하는 수단을 제공하는 다양한 알고리즘들을 수행할 수도 있다.

[0037] 일부 구성들에서, CP 회로 (321)는 또한, 하드웨어 컴포넌트들을 포함할 수도 있고 및/또는 공칭 CP 길이를 변경하기 위한 값을 검색하기 위해 선택된 프리코더 모드를 사용하는 수단을 제공하는 다양한 알고리즘들을 수행할 수도 있다. 일부 구성들에서, 통신 회로 (322)는 또한, 하드웨어 컴포넌트들을 포함할 수도 있고 및/또는 CP 길이를 변경한 후에 변경된 CP 길이를 나타내는 정보를 신호의 수신기에 송신하는 수단을 제공하는 알고리즘들을 수행할 수도 있다. 일부 구성들에서, 통신 회로 (322)는 또한, 하드웨어 컴포넌트들을 포함할 수도 있고 및/또는 프리코더 모드를 선택한 후에 선택된 프리코더 모드를 나타내는 정보를 신호의 수신기에 송신하는 수단을 제공하는 다양한 알고리즘들을 수행할 수도 있다.

[0038] 프리코더 모드를 선택하는 수단은 본 명세서에서보다 상세히 기술된 다양한 양태들 중 임의의 하나 이상에 따라 구성될 수도 있다. 일부 구성들에서, 프리코더 모드를 선택하는 수단은 신호의 수신기로부터 피드백 정보를 수신하는 것으로서, 여기서 피드백 정보는 수신기가 CP 길이에 대한 변경을 요청하는지 여부를 나타내는, 상기 피드백 정보를 수신하고, 그리고 피드백 정보에 기초하여 프리코더 모드를 선택하도록 구성될 수도 있다. 일부 구성들에서, 프리코더 모드를 선택하는 수단은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최소 상대 지연 확산을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다. 일부 구성들에서, 프리코더 모드를 선택하는 수단은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최대 상대 지연 확산 압축을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다. 일부 구성들에서, 프리코더 모드를 선택하는 수단은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최대 상대 범형성 이득을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다. 일부 구성들에서, 프리코더 모드를 선택하는 수단은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최대 상대 스루풋을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다.

[0039] 전술한 설명은 종속 엔티티 (104)의 프로세서 (304)의 비-한정적인 예를 제공한다. 비록 다양한 회로들 (320, 321, 322)이 상기 설명되지만, 당업자는 프로세서 (304)가 또한 전술된 회로들 (320, 321, 322)에 대한 추가예 및/또는 대안예(들)에 있는 다양한 다른 회로들 (323)을 포함할 수도 있음을 이해할 것이다. 그러한 다른 회로들 (323)은 본 명세서에서 설명된 기능들, 방법들, 프로세스들, 특징들 및/또는 양태들 중 임의의 하나 이상을 수행하는 수단을 제공할 수도 있다.

[0040] 컴퓨터 판독가능 매체 (306)는 프리코더 명령들 (340)을 포함할 수도 있다. 프리코더 명령들 (340)은 송신을 위한 프리코더 모드를 선택하도록 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다. 컴퓨터 판독가능 매체 (306)는 또한, CP 명령들 (341)을 포함할 수도 있다. CP 명령들 (340)은 선택된 프리코더 모드에 기초하여 CP 길이를 변경하도록 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다. 컴퓨터 판독가능 매체 (306)는 또한, 통신 명령들 (342)을 포함할 수도 있다. 통신 명령들 (342)은, 변경된 CP 길이를 포함하는 신호를 송신하도록 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다.

[0041] 일부 구성들에서, CP 명령들 (341)은 또한, 공칭 CP 길이를 변경하기 위한 값을 검색하기 위해 선택된 프리코더 모드를 사용하도록 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다. 일부 구성들에서, 통신 명령들 (342)은 또한, CP 길이를 변경한 후에 변경된 CP 길이를 나타내는 정보를 신호의 수신기에 송신하도록 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다. 일부 구성들에서, 통신 명령들 (342)은 또한, 프리코더 모드를 선택한 후에 선택된 프리코더 모드를 나타내는 정보를 신호의 수신기에 송신하도록 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다.

[0042] 프리코더 명령들 (340)은 본 명세서에서보다 상세히 기술된 다양한 양태들 중 임의의 하나 이상에 따라 구성된 컴퓨터 실행가능 명령들을 포함할 수도 있다. 일부 구성들에서, 프리코더 명령들 (340)은 신호의 수신기로부터 피드백 정보를 수신하는 것으로서, 여기서 피드백 정보는 수신기가 CP 길이에 대한 변경을 요청하는지 여부를 나타내는, 상기 피드백 정보를 수신하고, 그리고 피드백 정보에 기초하여 프리코더 모드를 선택하도록 구

성될 수도 있다. 일부 구성들에서, 프리코더 명령들 (340) 은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최소 상대 지연 확산을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다. 일부 구성들에서, 프리코더 명령들 (340) 은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최대 상대 지연 확산 압축을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다. 일부 구성들에서, 프리코더 명령들 (340) 은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최대 상대 범형성 이득을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다.

일부 구성들에서, 프리코더 명령들 (340) 은 통신 채널의 조건을 나타내는 참조 신호를 수신하고, 수신된 참조 신호에 기초하여 최대 상대 스루풋을 초래하는 프리코더 모드를 선택하도록 구성될 수도 있다.

[0043] 전술한 설명은 종속 엔티티 (104) 의 컴퓨터 관독가능 매체 (306) 의 비-한정적인 예를 제공한다. 비록 다양한 컴퓨터 실행가능 명령들 (340, 341, 342) 이 상기 설명되지만, 당업자는 컴퓨터 관독가능 매체 (306) 가 또한 전술된 컴퓨터 실행가능 명령들 (340, 341, 342) 에 대한 추가예 및/또는 대안예(들)에 있는 다양한 다른 컴퓨터 실행가능 명령들 (343) 을 포함할 수도 있음을 이해할 것이다. 그러한 다른 컴퓨터 실행가능 명령들 (343) 은 본 명세서에서 설명된 기능들, 방법들, 프로세스들, 특징들 및/또는 양태들 중 임의의 하나 이상을 위해 구성될 수도 있다.

[0044] 메모리 (314) 는 다양한 메모리 모듈들을 포함할 수도 있다. 메모리 모듈들은 프로세서 (304) 또는 그 회로들 (320, 321, 322, 323) 중 임의의 회로에 의한 다양한 값들 및/또는 정보를 저장하고 관독하게 하도록 구성될 수도 있다. 메모리 모듈들은 또한, 컴퓨터 관독가능 매체 (306) 에 포함된 컴퓨터 실행가능 코드 또는 그 명령들 (340, 341, 342, 343) 중 임의의 명령의 실행 시 다양한 값들 및/또는 정보를 저장하고 관독하게 하도록 구성될 수도 있다. 메모리 (314) 는 프리코더 정보 (330) 를 포함할 수도 있다. 프리코더 정보 (330) 는 본 명세서에서보다 상세히 기술된 다양한 양태들 중 하나 이상에 따라 프리코더 또는 프리코더 모드에 관련된 다양한 타입들, 양들, 구성들, 배열들, 및/또는 형태들의 정보를 포함할 수도 있다. 메모리 (314) 는 또한, CP 정보 (331) 를 포함할 수도 있다. CP 정보 (331) 는 본 명세서에서 보다 상세히 기술된 바와 같이 CP에 관련된 다양한 타입들, 양들, 구성들, 배열들, 및/또는 형태들의 정보를 포함할 수도 있다. 비록 메모리 (314) 의 데이터의 다양한 타입들이 상기 설명되지만, 당업자는 메모리 (314) 가 또한 전술된 데이터 (330, 331) 에 대한 추가예 및/또는 대안예(들)에 있는 다양한 다른 데이터를 포함할 수도 있음을 이해할 것이다. 그러한 다른 데이터는 본 명세서에서 설명된 기능들, 방법들, 프로세스들, 특징들 및/또는 양태들 중 임의의 하나 이상과 연관될 수도 있다.

[0045] 당업자는 또한, 종속 엔티티 (104) 가 본 개시의 범위로부터 일탈함 없이 대안적인 및/또는 부가적인 특징들을 포함할 수도 있음을 이해할 것이다. 본 개시의 다양한 양태들에 따르면, 엘리먼트, 또는 엘리먼트의 임의의 부분, 또는 엘리먼트들의 임의의 조합은, 하나 이상의 프로세서들 (304) 을 포함한 프로세싱 시스템으로 구현될 수도 있다. 하나 이상의 프로세서들 (304) 의 예들은 마이크로프로세서들, 마이크로 제어기들, DSP들, FPGA들, PLD들, 상태 머신들, 게이트형 로직, 이산 하드웨어 회로들, 및 본 개시 전반에 걸쳐 설명된 다양한 기능을 수행하도록 구성된 다른 적합한 하드웨어를 포함한다. 프로세싱 시스템은 버스 (316) 및 버스 인터페이스 (308) 에 의해 일반적으로 표현되는 버스 아키텍처로 구현될 수도 있다. 버스 (316) 는 프로세싱 시스템의 특정 어플리케이션 및 전체 설계 제약들에 의존하는 임의의 수의 상호접속 버스들 및 브리지들을 포함할 수도 있다. 버스 (316) 는 하나 이상의 프로세서들 (304), 메모리 (314), 및 컴퓨터 관독가능 매체 (306) 를 포함하는 다양한 회로들을 함께 링크시킬 수도 있다. 버스 (316) 는 또한 타이밍 소스들, 주변장치들, 전압레귤레이터들 및 전력 관리 회로들과 같은 다양한 다른 회로들을 링크시킬 수도 있다.

[0046] 하나 이상의 프로세서들 (304) 은 버스 (316) 를 관리하는 것, 및 컴퓨터 관독가능 매체 (306) 상에 저장된 소프트웨어의 실행을 포함한 일반 프로세싱을 책임질 수도 있다. 소프트웨어는, 하나 이상의 프로세서들 (304) 에 의해 실행될 경우, 프로세싱 시스템으로 하여금 임의의 하나 이상의 장치들에 대해 하기에서 설명되는 다양한 기능들을 수행하게 한다. 컴퓨터 관독가능 매체 (306) 는 또한, 소프트웨어를 실행할 경우 하나 이상의 프로세서들 (304) 에 의해 조작되는 데이터를 저장하는데 사용될 수도 있다. 소프트웨어는 소프트웨어, 펌웨어, 미들웨어, 마이크로코드, 하드웨어 디스크립션 언어, 또는 이외로 지칭되든, 명령들, 명령 세트들, 코드, 코드 세그먼트들, 프로그램 코드, 프로그램들, 서브프로그램들, 소프트웨어 모듈들, 애플리케이션들, 소프트웨어 애플리케이션들, 소프트웨어 패키지들, 루틴들, 서브루틴들, 오브젝트들, 실행가능물들 (executables), 실행 스레드들, 프로시저들, 함수들 등을 넓게 의미하는 것으로 해석되어야 할 것이다. 소프트웨어는 컴퓨터 관독가능 매체 (306) 상에 상주할 수도 있다.

[0047] 컴퓨터 관독가능 매체 (306) 는 비-일시적인 컴퓨터 관독가능 매체일 수도 있다. 비-일시적인 컴퓨터 관독

가능 매체는, 예로서, 자기 저장 디바이스 (예를 들어, 하드 디스크, 플로피 디스크, 자기 스트립), 광학 디스크 (예를 들어, CD 또는 DVD), 스마트 카드, 플래시 메모리 디바이스 (예를 들어, 카드, 스택, 또는 키 드라이브), RAM, ROM, PROM, EPROM, EEPROM, 레지스터, 착탈가능 디스크, 및 컴퓨터에 의해 액세스 및 판독될 수도 있는 소프트웨어 및/또는 명령들을 저장하기 위한 임의의 다른 적합한 매체를 포함한다. 컴퓨터 판독가능 매체 (306)는 또한, 예로서, 캐리어파, 송신 라인, 및 컴퓨터에 의해 액세스 및 판독될 수도 있는 소프트웨어 및/또는 명령들을 송신하기 위한 임의의 다른 적합한 매체를 포함할 수도 있다. 컴퓨터 판독가능 매체 (306)는 프로세싱 시스템 내에 상주하거나, 프로세싱 시스템 외부에 있거나, 또는 프로세싱 시스템을 포함한 다중의 엔티티들에 걸쳐 분산될 수도 있다. 컴퓨터 판독가능 매체 (306)는 컴퓨터 프로그램 제품으로 구현될 수도 있다. 한정이 아닌 예로서, 컴퓨터 프로그램 제품은 패키징 재료들에 컴퓨터 판독가능 매체를 포함할 수도 있다. 전체 시스템에 부과된 특정 애플리케이션 및 전체 시스템 제약들에 의존하여 본 개시물 전반에서 제시된 기술된 기능을 최적으로 구현하는 방법을, 당업자는 인식할 것이다.

[0048] 도 4는 본 개시의 양태들에 따라 액세스 네트워크에서 종속 엔티티 (104)와 통신하는 스케줄링 엔티티 (102)를 도시하는 다이어그램 (400)을 예시한다. DL에 있어서, 코어 네트워크로부터의 상위 계층 패킷들이 제어기/프로세서 (475)에 제공된다. 제어기/프로세서 (475)는 L2 계층의 기능을 구현한다. DL에 있어서, 제어기/프로세서 (475)는 헤더 압축, 암호화, 패킷 세그먼트화 및 재순서화, 논리 채널과 전송 채널 간의 멀티플렉싱, 및 다양한 우선순위 베트릭들에 기초한 종속 엔티티 (104)로의 무선 리소스 할당들을 제공한다. 제어기/프로세서 (475)는 또한 HARQ 동작들, 손실 패킷들의 재송신, 및 종속 엔티티 (104)로의 시그널링을 담당한다.

[0049] 송신 (TX) 프로세서 (416)는 L1 계층 (즉, 물리 계층)에 대한 다양한 신호 프로세싱 기능들을 구현한다. 신호 프로세싱 기능들은 종속 엔티티 (104)에서 순방향 에러 정정 (FEC)을 용이하게 하도록 코딩 및 인터리빙하고, 여러 변조 방식들 (예컨대, 2진 위상-시프트 키잉 (BPSK), 직교 위상-시프트 키잉 (QPSK), M-위상-시프트 키잉 (M-PSK), M-직교 진폭 변조 (M-QAM))에 기초하여 신호 성상들 (signal constellations)로 맵핑하는 것을 포함한다. 코딩된 및 변조된 심볼들은 그 후, 병렬 스트리밍들로 분할된다. 각각의 스트리밍은 그 후 OFDM 서브캐리어로 맵핑되어, 시간 및/또는 주파수 도메인에서 참조 신호 (예컨대, 파일럿)로 멀티플렉싱되며, 그 후 시간 도메인 OFDM 심볼 스트리밍을 반송하는 물리 채널을 발생하기 위해 고속 푸리에 역변환 (IFFT)을 이용하여 함께 결합된다. OFDM 스트리밍은 다수의 공간 스트리밍들을 제공하기 위해 공간적으로 프리코딩된다.

채널 추정기 (474)로부터의 채널 추정치들은 코딩 및 변조 방식을 결정하기 위해 뿐만 아니라 공간 프로세싱을 위해 사용될 수도 있다. 채널 추정치는 종속 엔티티 (104)에 의해 피드백 송신된 참조 신호 및/또는 채널 조건으로부터 유도될 수도 있다. 그 후, 각각의 공간 스트리밍은 별도의 송신기 (418TX)를 통해 상이한 안테나 (420)에 제공될 수도 있다. 각각의 송신기 (418TX)는 송신을 위해 개별 공간 스트리밍으로 RF 캐리어를 변조할 수도 있다.

[0050] 각각의 수신기 (418RX)는 다양한 타입들, 방식들, 구성들, 및/또는 변조들의 무선 신호들을 수신하도록 구성될 수도 있다. RX 프로세서 (470)는 수신기 (418RX)에 의해 수신되는 임의의 UL 신호를 수신하고, 디코딩하고, 복조하고, 및/또는 그렇지 않으면 프로세싱하도록 구성될 수도 있다. 일부 예들에서, UL 신호는 직교 주파수 분할 멀티플렉싱 (OFDM)으로 지정되는 변조 방식의 멀티-사용자 베전인, 직교 주파수 분할 다중 액세스 (OFDMA)를 위해 적응된다. 일부 예들에서, UL 신호는 단일 캐리어 주파수 분할 다중 액세스 (SC-FDMA)를 위해 적응된다. 그러한 신호들은 일부 예들에서 심지어 공존할 수도 있다. 다시 말해서, RX 프로세서 (470) 및 수신기 (418RX)는 OFDMA 및 SC-FDMA에서 공존할 수도 있는 파형들을 이용한 UL 통신을 수행할 수도 있다.

[0051] 종속 엔티티 (104)에서, 각각의 수신기 (454RX)는 그 개별 안테나 (452)를 통해 신호를 수신한다. 각각의 수신기 (454RX)는 RF 캐리어 상으로 변조된 정보를 복원하고, 그 정보를 수신 (RX) 프로세서 (456)에 제공한다. RX 프로세서 (456)는 L1 계층의 다양한 신호 프로세싱 기능들을 구현한다. RX 프로세서 (456)는, 종속 엔티티 (104)에 지정된 임의의 공간 스트리밍들을 복원하기 위해 그 정보에 공간 프로세싱을 수행할 수도 있다. 다중의 공간 스트리밍들이 종속 엔티티 (104)에 대해 정해지면, 그 공간 스트리밍들은 RX 프로세서 (456)에 의해 단일의 OFDM 심볼 스트리밍으로 결합될 수도 있다. 그 후, RX 프로세서 (456)는 고속 푸리에 변환 (FFT)을 사용하여 OFDM 심볼 스트리밍을 시간 도메인으로부터 주파수 도메인으로 컨버팅한다. 주파수 도메인 신호는 OFDM 신호의 각각의 서브캐리어에 대해 별개의 OFDM 심볼 스트리밍을 포함한다. 각각의 서브캐리어 상의 심볼들, 및 참조 신호는, 스케줄링 엔티티 (102)에 의해 송신되는 가장 가능성 있는 신호 성상 포인트들을 결정함으로써 복원되고 복조된다. 이들 연관정들은 채널 추정기 (458)에 의해 연산된 채널 추정치

들에 기초할 수도 있다. 연관정들은 그 후, 물리 채널을 통해 스케줄링 엔티티 (102)에 의해 최초에 송신된 데이터 및 제어 신호들을 복원하도록 디코딩 및 디인터리빙된다. 그 후, 데이터 및 제어 신호들은 제어기/프로세서 (459)에 제공된다.

[0052] 제어기/프로세서 (459)는 L2 계층을 구현한다. 제어기/프로세서는, 프로그램 코드들 및 데이터를 저장하는 메모리 (460)와 연관될 수 있다. 메모리 (460)는 컴퓨터 판독가능 매체로서 지정될 수도 있다. UL에 있어서, 제어기/프로세서 (459)는 전송 채널과 논리 채널 간의 디멀티플렉싱, 패킷 재-어셈블리, 암호해독, 헤더 압축해제, 제어 신호 프로세싱을 제공하여, 코어 네트워크로부터의 상위 계층 패킷들을 복원한다. 그 후, 상위 계층 패킷들은, L2 계층 위의 프로토콜 계층들 모두를 표현하는 데이터 싱크 (462)에 제공된다. 다양한 제어 신호들은 또한 L3 프로세싱을 위해 데이터 싱크 (462)에 제공될 수도 있다. 제어기/프로세서 (459)는 또한, HARQ 동작들을 지원하기 위한 확인응답 (ACK) 및/또는 부정 확인응답 (NACK) 프로토콜을 사용하여 에러 검출을 책임진다.

[0053] UL에 있어서, 데이터 소스 (467)는 상위 계층 패킷들을 제어기/프로세서 (459)에 제공하는데 사용된다. 데이터 소스 (467)는 L2 계층 위의 모든 프로토콜 계층들을 표현한다. 스케줄링 엔티티 (102)에 의한 DL 송신과 관련하여 설명된 기능과 유사하게, 제어기/프로세서 (459)는 헤더 압축, 암호화, 패킷 세그먼트화 및 재순서화, 그리고 스케줄링 엔티티 (102)에 의한 무선 리소스 할당들에 기초한 논리 채널과 전송 채널 간의 멀티플렉싱을 제공함으로써 사용자 평면 및 제어 평면에 대한 L2 계층을 구현한다. 제어기/프로세서 (459)는 또한 HARQ 동작들, 손실 패킷들의 재송신, 및 스케줄링 엔티티 (102)로의 시그널링을 담당한다.

[0054] 스케줄링 엔티티 (102)에 의해 송신된 피드백 또는 참조 신호로부터 채널 추정기 (458)에 의해 도출된 채널 추정치들은 적절한 코딩 및 변조 방식들을 선택하고 공간 프로세싱을 용이하게 하기 위해 TX 프로세서 (468)에 의해 사용될 수도 있다. TX 프로세서 (468)에 의해 생성된 공간 스트림들은 별도의 송신기들 (454TX)을 통해 상이한 안테나 (452)에 제공될 수도 있다. 각각의 송신기 (454TX)는 송신을 위해 개별 공간 스트림으로 RF 캐리어를 변조할 수도 있다.

[0055] 각각의 송신기 (454RX)는 다양한 타입들, 방식들, 구성들, 및/또는 변조들의 무선 신호들을 송신하도록 구성될 수도 있다. TX 프로세서 (468)는 송신기 (454TX)에 의해 송신된 임의의 UL 신호를 생성하고, 인코딩하고, 변조하고, 및/또는 그렇지 않으면 프로듀싱하도록 구성될 수도 있다. 일부 예들에서, UL 신호는 OFDMA를 위해 적응된다. 일부 예들에서, UL 신호는 SC-FDMA를 위해 적응된다. 그러한 신호들은 일부 예들에서 심지어 공존할 수도 있다. 다시 말해서, TX 프로세서 (468) 및 송신기 (454TX)는 OFDMA 및 SC-FDMA에서 공존할 수도 있는 과정들을 이용한 UL 통신을 수행할 수도 있다.

[0056] UL 송신은 스케줄링 엔티티 (102)에서, 종속 엔티티 (104)에서의 수신기 기능과 관련하여 설명된 방법과 유사한 방법으로 프로세싱된다. 각각의 수신기 (418RX)는 그 개별 안테나 (420)를 통해 신호를 수신한다. 각각의 수신기 (418RX)는 RF 캐리어 상으로 변조된 정보를 복원하고, 그 정보를 RX 프로세서 (470)에 제공한다. RX 프로세서 (470)는 L1 계층을 구현할 수도 있다.

[0057] 제어기/프로세서 (475)는 L2 계층을 구현한다. 제어기/프로세서 (475)는, 프로그램 코드들 및 데이터를 저장하는 메모리 (476)와 연관될 수 있다. 메모리 (476)는 컴퓨터 판독가능 매체로서 지정될 수도 있다. UL에 있어서, 제어기/프로세서 (475)는 전송 채널과 논리 채널 간의 디멀티플렉싱, 패킷 재-어셈블리, 암호해독, 헤더 압축해제, 제어 신호 프로세싱을 제공하여, 종속 엔티티 (104)로부터의 상위 계층 패킷들을 복원한다. 제어기/프로세서 (475)로부터의 상위 계층 패킷들은 코어 네트워크에 제공될 수도 있다. 제어기/프로세서 (475)는 또한, HARQ 동작들을 지원하기 위해 ACK 및/또는 NACK 프로토콜을 사용한 에러 검출을 책임진다.

[0058] 도 5는 본 개시의 양태들에 따라 다중경로 통신의 일 예를 도시하는 다이어그램 (500)을 예시한다. 상기 예는 신호가 스케줄링 엔티티 (102)로부터 종속 엔티티 (104)로 전파함에 따라 어떻게 신호가 다중 경로들을 취할 수도 있는지를 예시한다. 예를 들어, Path_A는 스케줄링 엔티티 (102)로부터 종속 엔티티 (104)로의 직접 경로를 나타낸다. 송신된 신호는 또한, 간접 경로들을 통해 스케줄링 엔티티 (102)로부터 종속 엔티티 (102)로 이동할 수도 있다. 일부 경로들은 종속 엔티티 (104)에 도달하기 전에 다양한 장애물들 (502, 504)의 오프 (off)를 반영할 수도 있다. 일 예로서, Path_B는, 신호가 신호를 종속 엔티티 (104)로 재지향하는 장애물 (502)의 오프를 반영하는 경로를 나타낸다. 다른 예로서, Path_C는, 신호가 신호를 종속 엔티티 (104)로 재지향하는 다른 장애물 (504)의 오프를 반영하는 경로를 나타낸다. 도 5에 도시된

예에서, $Path_c$ 는 $Path_b$ 보다 길다. 따라서, $Path_b$ 에서 전파하는 신호는 $Path_c$ 에서 전파하는 신호 이전에 종속 엔티티 (140)에 도달할 것이다. $Path_a$ 에서 전파하는 신호는 $Path_b$ 및 $Path_c$ 에서 전파하는 양자의 신호들 이전에 도달할 것이다.

[0059] 도 6은 본 개시의 양태들에 따라 다중경로 통신에 대응하는 타임라인들의 일 예를 도시하는 다이어그램 (600)을 예시한다. 도 6은 $Path_a$ 에서의 전파하는 신호는 $Path_b$ 에서의 전파하는 신호에 대하여 시간상 더 일찍 도달하는 것을 예시한다. 도 6은 또한, $Path_b$ 에서 전파하는 신호가 $Path_c$ 에서 전파하는 신호에 대하여 시간상 더 일찍 도달하는 것을 예시한다. 도 6에 도시된 신호들은 각각의 심볼이 CP를 가질 수도 있는 것을 도시한다. 일반적으로, CP는 그 심볼에 선행하는 심볼의 반복되는 부분을 지칭한다. 다시 말해서, 심볼은 CP가 선행하고, 그 CP는 그 심볼의 일부 (예컨대, 단부)를 반복한다. 예를 들어, 도 6에 예시된 것과 같이, CP_1 는 $Symbol_1$ 의 단부를 반복한다. 통상적으로, CP는 수신기 (예컨대, 종속 엔티티 (104)에 의해) 폐기된다; 그러나, CP는 다양한 목적들을 갖는다. CP의 다수의 목적들 중 하나는, 심볼간 간섭을 경감하기 위한 가드 인터벌로서 기능하는 것이다. 예를 들어, CP_2 는 $Symbol_1$ 및 $Symbol_2$ 간의 간섭을 경감할 수도 있다.

[0060] CP는 본 개시의 범위로부터 벗어남 없이 다양한 길이들을 가질 수도 있다. 일부 기존의 시스템들에서, CP 길이는 물리 채널의 리소스들의 5% 내지 10%를 활용할 수도 있다. 당업자는, 본원에서 '길이'에 대한 임의의 참조가 또한, 본 개시의 범위로부터 벗어남 없이 지속기간, 시간, 주기, 비트들 및 다른 적절한 개념들과 같은 관련된 개념들을 지칭할 수도 있는 것을 이해할 것이다. 이와 같이, 본원에서 'CP 길이'에 대한 임의의 참조는 또한, 본 개시의 범위로부터 벗어남 없이 CP 오버헤드, CP 지속기간, CP 시간, CP 주기, CP 비트들, 및 다른 적절한 CP-관련 양태들을 지칭할 수도 있다.

[0061] 일반적으로, 임의의 프리코딩 없이, 신호에 의해 취득된 경로들의 수가 증가할 때, CP에 대한 적절한 길이가 또한 증가한다. 이러한 일반적인 관계에 대한 한가지 이유는, 특정 심볼 (예컨대, $Symbol_1$)의 에코들 (예컨대, $Path_b$ 및 $Path_c$ 에서 전파하는 신호들)로부터의 에너지가 다른 심볼 (예컨대, $Symbol_2$)을 수신하기 전에 소멸되기 위해 더 많은 시간이 요구된다는 것이다. 그렇지 않으면, 선행하는 심볼 (예컨대, $Symbol_1$)로부터의 에코들은 현재 심볼 (예컨대, $Symbol_2$)과 간섭할 수도 있다. 따라서, 일부 상황들에서, 경로들의 수가 증가할 때, 상대적으로 더 긴 CP 길이가 적절할 수도 있다.

[0062] 그러나, 불필요하게 너무 긴 CP 길이는 시스템 성능에 악영향을 줄 수도 있다 (예컨대, 감소된 스루풋). 앞서 언급된 것과 같이, CP는 통상적으로 수신기 (예컨대, 종속 엔티티 (104))에서 폐기된다. 그럼에도 불구하고, CP는 수신기 (예컨대, 종속 엔티티 (104))에서 폐기되지 않을 정보를 반송하기 위해 다르게는 활용될 수도 있는 통신 리소스들을 활용한다. 따라서, CP가 무선 통신의 다수의 구현들에서 활용되는데도 불구하고, CP에 대한 적절한 길이는 다양한 상황들 하에서 상이할 수도 있다.

[0063] 도 7은 신호들이 종속 엔티티 (104)에 도달하는 시간들의 예들을 도시하는 다이어그램들 (700, 750)을 예시한다. 도 7에 제공된 예가 일반적인 시간 관계들을 도시하고 정확한 시간 증분들을 도시하도록 스케일링되지 않는 것을 당업자는 이해할 것이다. 제 1 다이어그램 (700)은 스케줄링 엔티티 (102)가 송신을 위해 향상된 프리코딩을 구현하지 않을 때, $Path_a$, $Path_b$, 및 $Path_c$ 로부터의 신호들이 종속 엔티티 (104)에 도달하는 시간들의 예들을 도시한다.

[0064] 일반적으로, 프리코딩은 무선 통신을 위한 다중 안테나 디바이스들에 의해 활용될 수도 있다. 프리코딩은 다수의 데이터 스트림들이 독립적인 및 적절한 가중들로 송신 안테나들로부터 방사되어 링크 스루풋이 수신기 (예컨대, 종속 엔티티 (104))에서 최대화되도록 하는 것을 수반한다. 바꾸어 말하면, 프리코딩은 때때로 무선 통신 채널에 관한 정보 또는 지식을 사용하여, 정보 스트림들을 가중함으로서 송신 디바이스를 이용한다. 프리코딩은 범형성을 지원할 수도 있다. 일반적으로, 범형성은 지향적 신호 송신을 위해 사용된 공간 필터링 기법을 지칭한다. 다시 말해서, 송신기 (예컨대, 스케줄링 엔티티 (102))는 다중경로를 최소화하기 위해 송신기 (예컨대, 스케줄링 엔티티 (102))의 다양한 안테나들에 다양한 가중들을 적용할 수도 있고, 따라서 에코들이 수신기 (예컨대, 종속 엔티티 (104))에서 검출되는 시간의 지속기간을 최소화하며, 그 결과 그 송신에 대하여 적절한 CP 길이를 감소시킬 수도 있다. 무선 통신 디바이스들이 무선 통신을 위해 활용될 수 있는 다수의 안테나들을 가질 수도 있기 때문에, 향상된 프리코딩 기법들이 다중경로에서 상당한 감

소들을 제공하고, 그 결과, 특성 송신들을 위해 요구된 CP 길이를 최소화할 수도 있다. 일부 구성들에서, 프리코딩 및/또는 빔형성은 톤당 기반으로 적용될 수도 있다. 다시 말해서, 톤당 빔형성/프리코딩은 (예컨대, 대량의 다중입력 다중출력 (MIMO) 통신 시스템들에서) 지연 확산을 훨씬 더 압축할 수도 있다. 예를 들어, CP 길이는 대략 50% 만큼, 또는 가능하면 훨씬 더 감소될 수도 있다.

[0065] 제 1 다이어그램 (700) 은 향상된 프리코딩 기법들이 스케줄링 엔티티 (102) 에 의해 활용되지 않을 때 신호들이 종속 엔티티 (104) 에 도달하는 시간들의 예를 도시하지만, 제 2 다이어그램 (750) 은 향상된 프리코딩 기법들이 스케줄링 엔티티 (102) 에 의해 활용될 때 신호들이 종속 엔티티 (104) 에 도달하는 시간들의 예를 도시한다. 2 개의 다이어그램들 (700, 750) 의 비교는 향상된 프리코딩 기법들이 신호 에코들이 종속 엔티티 (104) 에 수신되는 시간의 양을 감소시킬 수도 있는 것을 나타낸다. 예를 들어, 시간들 T_2 및 T_3 근처에 도달하는 대신, $Path_B$ 및 $Path_C$ 에서의 신호들은 향상된 프리코딩 기법들이 스케줄링 엔티티 (102) 에 의해 활용될 때 시간 T_1 근처에 도달한다. 다시 말해서, 송신 신호에 적용된 프리코딩은 다수의 다중경로 에코들의 본질적으로 단일 에너지 피크로의 붕괴를 발생한다.

[0066] 도 8 은 신호들이 종속 엔티티 (104) 에 도달하는 시간들의 예들을 도시하는 다이어그램들 (800, 850) 을 예시한다. 제 1 다이어그램 (800) 은 향상된 프리코딩 기법들이 스케줄링 엔티티 (102) 에 의해 활용되지 않을 때 신호들이 종속 엔티티 (104) 에 도달하는 시간들의 예를 도시한다. 비교하여, 제 2 다이어그램 (850) 은 향상된 프리코딩 기법들이 스케줄링 엔티티 (102) 에 의해 활용될 때 신호들이 종속 엔티티 (104) 에 도달하는 시간들의 예를 도시한다. 2 개의 다이어그램들 (800, 850) 의 비교는 향상된 프리코딩 기법들이 신호 에코들이 종속 엔티티 (104) 에 수신되는 시간의 지속기간을 감소시킬 수도 있는 것을 나타낸다. 예를 들어, $t+50$ 내지 $t+150$ 의 시간 주기에서 검출되는 대신, 송신된 신호의 에코들로부터의 에너지는, 어쨌든, 향상된 프리코딩 기법들이 스케줄링 엔티티 (102) 에 의해 활용될 때 $t+50$ 을 선행하는 시간주기에서 검출된다.

[0067] 일부 양태들에서, 다이어그램들 (800, 850) 은 때때로, 각각 채널 임펄스 응답의 전력의 플롯을 포함할 수도 있는 전력 지연 프로파일들 (PDP들) 로 지칭될 수도 있다. 채널 (예컨대, 광대역 채널) 은 때대로 '탭들' 또는 '칩들' 로 지칭될 수도 있는, 다수 (예컨대, L 개) 의 (비-제로) 다중경로 컴포넌트들을 가질 수도 있다. 예를 들어, 도 8 의 제 1 도면 (800) 에서, 아홉 (9) 개의 다중경로 컴포넌트들 (예컨대, 탭들 또는 칩들) 이 도시되고, 이들 각각은 상이한 진폭을 갖는다. 이들 다중경로 컴포넌트들은 신호가 (예컨대, 스케줄링 엔티티 (102) 에서) N_T 송신 안테나(들) 로부터 (예컨대, 종속 엔티티 (104) 에서) N_R 수신 안테나(들) 로 이동하거나 전파한 상이한 경로들에 대응할 수도 있다.

[0068] 수학적 용어들에서, 이들 다중경로 컴포넌트들 (예컨대, 탭들 또는 칩들) 의 각각은: $\mathbf{h}_{11}, \mathbf{h}_{12}, \dots, \mathbf{h}_{1L}$ 로 지칭될 수도 있고, 여기서, \mathbf{h}_i 는 i 번째 다중경로 컴포넌트 (예컨대, 탭 또는 칩) 에서 각각의 송신 안테나로부터 각각의 수신 안테나로의 다중경로 컴포넌트들 (예컨대, 탭들 또는 칩들) 에 대응하는 N_T 복소수들을 갖는 벡터를 지칭하고, 여기서 다중경로 컴포넌트들 (예컨대 탭들 또는 칩들) 의 로케이션들의 인덱스들은 $\mathcal{E} = \{l_1, l_2, l_3, \dots, l_L\}$ 로 표현될 수도 있다. 채널의 주파수 도메인 표현은 $\mathbf{H}_K = \sum_{l \in \mathcal{E}} \mathbf{h}_l e^{-j2\pi k l_i / N}$ 로 표현될 수도 있다. 일부 양태들에서, \mathbf{H}_k 는 각각의 송신-수신 (TX-RX) 안테나 쌍에 대한 k 째 서브캐리어의 채널 추정치에 대응하는 N_T 복소수들을 갖는 벡터를 표현한다. \mathcal{E} 의 서브세트는 C 로 지칭될 수도 있다. 즉, C 는 관심 있는 다중경로 컴포넌트들의 인덱스들의 서브세트를 지칭할 수도 있다. 일부 양태들에서, C 의 선택은 프리코더 설계에 영향을 줄 수도 있다. 예를 들어, C 는 하나 이상의 성능 메트릭들이 최적화 또는 최대화되도록 선택될 수도 있다. 본 개시는 상대 지연 확산, 상대 지연 확산 압축, 상대 빔형성 이득, 상대 스루풋, 및 기타 등등과 같은 성능 메트릭들의 다수의 비-제한적인 예들을 설명한다.

[0069] C 를 사용하여, 채널의 주파수 도메인 표현은: $\widetilde{\mathbf{H}}_K = \sum_{l \in C} \mathbf{h}_{l \in C} e^{-j2\pi k l / N}$ 로 표현될 수도 있고, 이는 때때로 \mathbf{H}_k 의 '희박한 (sparse)' 표현으로 지칭될 수도 있다. 본 개시의 일부 양태들에 따르면, 송신기

(예컨대, 스케줄링 엔티티 (102)) 는 이하 식: $\mathbf{P}_K = \frac{1}{\sqrt{P}} \widetilde{\mathbf{H}}_k^*$ 에 따라 서브캐리어 k 당 프리코더를 설계할 수도 있고, 여기서 P 는 (일부 송신 전력 제약들을 만족시키기 위해 정규화될 수도 있는) 총 전력을 지칭하고, 여

기서 $*$ 는 $\tilde{\mathbf{H}}_k$ 의 켤레 전치 연산을 지칭한다. 그러한 프리코더를 적용한 후에, 서브캐리어당 채널은 $\mathbf{G}_k = \mathbf{H}_k \mathbf{P}_k$ 로 표현될 수도 있다. 일부 양태들에서, \mathbf{G}_k 은 송신기 (예컨대, 스케줄링 엔티티 (102)) 가 각각의 서브캐리어에서 프리코더를 적용한 후에 수신기 (예컨대, 종속 엔티티 (104)) 가 관찰할 수도 있는 유효 채널을 표현할 수도 있다. 시간 도메인에서, 그러한 채널은: $\mathbf{g}_l = \frac{1}{\sqrt{P}} \sum_{m \in C} \mathbf{h}(mod(l+m, N)) \mathbf{h}(m)^*$ 로 표현될 수도 있고, 여기서 N 은 이산 푸리에 변환 (DFT) 사이즈를 지칭하고, 여기서 "mod" 는 모듈로 연산을 지칭한다. 그러한 프리코더를 적용한 후의 PDP 는 또한 프리코딩 후에 유효 채널로 지칭될 수도 있는 $|\mathbf{g}_l|^2$ 에 의해 정의될 수도 있다.

[0070] 도 9 는 스케줄링 엔티티 (102) 에 의해 송신된 다양한 신호들에 대한 최대 지연 확산의 예들을 도시하는 다이어그램들 (900, 950) 을 예시한다. 본원에서 사용된 것과 같이, '지연 확산' 은 통신 채널의 다중경로에 관련된 측정치이다. 지연 확산은 가장 빠른 유의 다중경로 신호 (예컨대, Path_A 에서 전파하는 신호) 의 도달 시간과 최종 유의 다중경로 신호 (예컨대, Path_C 에서 전파하는 신호) 의 도달 시간 간의 차이로 해석될 수도 있다. 지연 확산은 무선 통신 채널들의 특징화에서 사용될 수도 있다.

[0071] 본원에 사용된 것과 같이, 지연 확산의 감소는 때때로, 본 개시의 범위로부터 벗어나지 않고 '지연 확산 압축' 으로 지칭될 수도 있다. 지연 확산의 그러한 감소들 (예컨대, 지연 확산 압축) 은 송신 신호에 적용된 프리코딩이 다수의 다중경로 에코들의 본질적으로 단일 에너지 피크로의 붕괴를 발생하기 때문에 실현될 수도 있다.

[0072] 본원에서 사용된 것과 같이, '최대 지연 확산' 은 수신된 심볼의 에너지가 그 심볼의 평균 전력에서 특정 양 (예컨대, 20 데시벨 (dB)) 미만으로 하락하는데 요구되는 샘플들의 시간의 수 또는 시간의 지속기간을 지칭한다. 달리 말하면, 최대 지연 확산은 (심볼의 단부 이후에) 전력이 심볼의 평균 에너지보다 특정 양 (예를 들어, -20dB) 더 낮게 되기 위해 얼마나 많은 시간이 필요한지를 나타내는 측정치를 지칭할 수도 있다.

[0073] 제 1 다이어그램 (900) 은 향상된 프리코딩 기법들이 스케줄링 엔티티 (102) 에 의해 활용되지 않을 때의 다양한 최대 지연 확산들의 예를 도시한다. 비교하면, 제 2 다이어그램 (950) 은 향상된 프리코딩 기법들이 스케줄링 엔티티 (102) 에 의해 활용될 때의 다양한 최대 지연 확산들의 예를 도시한다. 2 개의 다이어그램들 (900, 950) 의 비교는 향상된 프리코딩 기법들이 최대 지연 확산들을 감소시킬 수도 있는 것을 나타낸다. 예를 들어, 향상된 프리코딩 기술이 스케줄링 엔티티 (102) 에 의해 활용되지 않을 때, n 개의 TX 안테나들은 $10x+500$ 나노초 (여기서 x 는 임의의 양의 값을 나타냄) 의 최대 지연 확산을 가질 수도 있는 반면, n 개의 TX 안테나들은 향상된 프리코딩 기술들이 스케줄링 엔티티 (102) 에 의해 활용될 때, $x+4$ 나노초의 최대 지연 확산을 가질 수도 있다.

[0074] 도 10 은 프리코더 모드에서 경로들의 수를 변경하는 것과 연관된 양태들을 도시하는 다이어그램들 (1000, 1050) 을 예시한다. 일반적으로, 프리코더 모드에서 사용되는 경로들의 수는 그 안테나들에 의해 송신된 다양한 신호들을 가중할 때 프리코더 모드가 고려하는 경로들의 수를 지칭한다. 제 1 다이어그램 (1000) 은 프리코더 모드에서 사용된 경로들의 수가 RMS (root-mean-square) 지연 확산에 어떻게 영향을 줄 수도 있는지를 예시한다. 일반적으로, RMS 지연 확산은 신호 에코들 (예를 들어, 반사들) 의 지연들의 표준 편차에 대응한다. 예를 들어, RMS 지연 확산은 신호 에코들 (예를 들어, 반사들) 의 도달 시간들의 가변성을 표시할 수도 있다. 수신기는 그 신호(들)/심볼(들)의 수신을 다중경로 송신의 평균 지연 확산과 정렬시킬 수도 있다.

그러나, 수신기는 또한, 지연 확산들의 가변성 (예컨대, 편차들) 을 고려할 수도 있다. 다시 말해, 동일한 평균 지연 확산은 신호 에코들 (예를 들어, 반사들) 의 지연 가변성에 의존하여, 상이한 RMS 지연 확산 값들을 가질 수도 있다. 따라서, 일부 상황들에서는, RMS 지연 확산이 CP 길이 선택에 사용되는 인자일 수도 있다. 예를 들어, 수신기는 신호 에코들 (예를 들어, 반사들) 에서 지연의 특정 퍼센티지 또는 비율을 수용하는 CP 길이를 선택할 수도 있다. 도 10 에 도시된 제 1 다이어그램 (1000) 에서, RMS 지연 확산은 나노초 단위로 측정된다.

[0075] 부분적으로, 제 1 다이어그램 (1000) 은 프리코더 모드에서 사용된 경로들의 수가 증가함에 따라 RMS 지연 확산이 감소함을 예시한다. 예를 들어, 프리코더 모드에서 사용되는 경로들의 수가 1p 에서 6p (여기서, p 는 임의의 양의 정수) 로 증가하면, RMS 지연 확산은 대략 $a+360$ 에서 대략 $a+40$ 로 감소한다 (여기서, a 는 임의의 양의 값을 나타낸다). 그러나, 다른 부분에서, 제 1 다이어그램 (1000) 은 RMS 지연 확산이 프리코더 모

드에서 사용되는 경로들의 수가 증가함에 따라 상대적으로 일정하게 유지되거나 심지어 증가할 수도 있음을 예시한다. 예를 들어, 프리코더 모드에서 사용된 경로들의 수가 6p에서 9p로 증가하면, RMS 지연 확산은 (대략 a+40에서) 상대적으로 일정하게 유지되고 이후 (대략 a+40에서 대략 a+80로) 증가한다.

[0076] 도 10에서, 제 2 다이어그램 (1050)은 프리코더 모드에서 사용된 경로들의 수가 범형성 이득에 어떻게 영향을 줄 수도 있는지를 예시한다. 이 예에서, 범형성 이득은 데시벨 단위로 측정된다. 일반적으로, 범형성 이득은 무선 송신 이전에 송신 신호를 프리코딩한 결과로서 달성되는 에너지 이득 또는 전력 이득을 지칭한다.

먼저, 이 다이어그램 (1050)은 프리코더 모드에 포함되는 경로들의 수가 증가됨에 따라 메인 경로 에너지가 실질적으로 증가하는 것을 예시한다. 두번째로, 이 다이어그램 (1050)은 프리코더 모드에서 사용되는 경로들의 수가 변하는 경우에도 다중 경로 에너지가 상대적으로 일정하게 유지되는 것을 예시한다.

[0077] 도 11은 상당한 지연 확산 감소를 초래할 수 있는 프리코더 모드가 사용될 때 신호 품질과 스루풋 간의 관계의 예를 보여주는 다이어그램 (1100)을 도시한다. 이러한 관계는 시스템의 피크 스루풋에 도달하기 위해 통상적으로 7p의 CP 길이를 요구하는 채널에 대한 다양한 CP 길이에 대해 도시된다. 이 예에서, 스루풋은 초당 메가 비트 (Mbps) 단위로 측정되며, CP 길이는 마이크로초 단위로 측정된다. 도 11에 도시되고 본원에 설명된 '신호 품질'은 캐리어 대 간섭-및-잡음 비 (CINR), 신호-대-잡음비 (SNR), 및/또는 신호 품질의 다양한 다른 적절한 측정치들을 지칭할 수도 있다. 먼저, 이 다이어그램 (1100)은 CP 길이의 감소가 때때로 신호 품질이 비교적 높을 때 스루풋의 감소를 초래할 수도 있음을 도시한다. 신호 품질이 비교적 높을 때 (예를 들어, 3q 내지 5q), CP 길이의 5p부터 2p까지의 감소는 스루풋의 상당한 감소 (예컨대, 6z부터 4.5z까지의 감소)를 초래하며, 여기서 p와 z는 각각 임의의 양의 값을 나타낼 수도 있다. 두번째로, 이 다이어그램 (1000)은 CP 길이의 감소가 항상 스루풋의 감소를 초래하지 않으며, 일부 시나리오들에서, 피크 스루풋의 증가를 초래한다는 것을 도시한다. 이것은 더 짧은 CP 길이가 여전히 압축된 지연 확산을 처리하기에 충분할 수도 있기 때문에, 발생할 수도 있다. 도 11의 다이어그램 (100)에서 5p 및 7p의 CP 길이들에 대한 피크 스루풋의 비교로부터 알 수도 있는 바와 같이, 상대적으로 더 높은 피크 스루풋이 달성될 수 있는데, 이는 CP 길이가 상대적으로 더 짧아서 상대적으로 더 많은 데이터 정보가 송신되는 것을 가능하게 하기 때문일 수도 있다. 당업자는 신호 품질이 비교적 높을 때 (예를 들어, 3q 내지 5q), CP 길이의 2p부터 p까지의 감소 및 CP 길이의 7p부터 5p까지 감소 중 어느 것도 스루풋의 상당한 감소를 초래하지 않으며, 이는 특정 프리코더 모드를 사용함으로써 발생하는 압축 지연 확산으로 인한 것일 수도 있다.

[0078] 도 12는 본 개시의 양태들에 따른 예시적인 구현을 도시하는 다이어그램 (1200)을 예시한다. 블록 (1206)은 개념적으로 프리코더 모드 선택을 나타낸다. 일반적으로, 프리코더 모드 선택은 다양한 타입의 무선 통신에 대한 프리코더 모드의 선택을 지칭한다. 본 명세서에서 사용된 바와 같이, '프리코더 모드'는 프리코더 타입, 프리코더 구성, 프리코더 방식, 프리코더 세팅, 프리코더 파라미터, 프리코더 가중치, 및/또는 본 개시의 범위로부터 벗어남 없이 프리코더 모드와 연관된 임의의 다른 적절한 양태를 지칭하고 및/또는 포함할 수도 있다. 일부 구성들에서, 프리코더 모드는 특정 송신 모드 (TM)에 대응할 수도 있다. 예를 들어, 장치는 TM에 기초하여 프리코더 모드를 추론할 수도 있다. 프리코더 모드 선택은 본 개시의 범위를 벗어나지 않으면서 많은 타입의 정보에 기초할 수도 있다.

[0079] 그러한 정보 (프리코더 모드 선택이 기초하는)의 비-제한적인 예는 블록 (1202)에 의해 표현되는, 수신된 참조 신호이다. 예를 들어, 종속 엔티티 (104)는 스케줄링 엔티티 (102)에 참조 신호 (예를 들어, 사운딩 신호)를 송신할 수도 있다. 참조 신호는 (예를 들어, 임의의 프리코딩 없이) 무선 통신 채널의 조건 또는 상태와 같은 다양한 타입의 정보를 포함할 수도 있다. 그 수신된 참조 신호에 기초하여, 스케줄링 엔티티 (102)는 적절한 프리코더 모드를 선택할 수도 있다. 스케줄링 엔티티에 의해 선택된 특정 프리코더 모드는 다양한 구성들에서 상이할 수도 있다. 일부 구성들에서, 스케줄링 엔티티 (102)는 최소 상대 지연 확산을 초래하는 프리코더 모드를 선택할 수도 있다. 일부 구성들에서, 스케줄링 엔티티 (102)는 최대 상대 지연 확산을 초래하는 프리코더 모드를 선택할 수도 있다. 지연 확산 및 지연 확산 압축에 속하는 양태들이 도 9 및 도 10을 참조하여 더 상세히 설명되며, 따라서 반복되지 않을 것이다. 일부 구성들에서, 스케줄링 엔티티 (102)는 최대 상대 범형성 이득을 초래하는 프리코더 모드를 선택할 수도 있다. 범형성 이득에 속하는 양태들은 도 10을 참조하여 더 상세하게 설명되고, 따라서 반복되지 않을 것이다. 일부 구성들에서, 스케줄링 엔티티 (102)는 최대 상대 스루풋을 초래하는 프리코더 모드를 선택할 수도 있다. 스루풋에 속하는 양태들은 도 11을 참조하여 더 상세하게 설명되고, 따라서 반복되지 않을 것이다.

[0080] 그러한 정보 (프리코더 모드 선택이 기초하는)의 다른 비-제한적인 예는 블록 (1204)에 의해 표현되는, 수신된 피드백 정보이다. 예를 들어, 스케줄링 엔티티 (102)는 신호를 종속 엔티티 (104)로 송신할 수도

있고, 종속 엔티티 (104)는 피드백 정보를 스케줄링 엔티티 (102)로 다시 보고할 수도 있다. 피드백 정보는 CP 길이, 지역 확산, 스루풋, 및/또는 본 개시의 범위를 벗어남 없이 다양한 다른 적합한 양태들에 속할 수도 있다. 일부 예들에서, 피드백 정보는 종속 엔티티 (104)가 CP 길이에 대한 변경을 요청하는지 여부를 나타낼 수도 있다. 피드백 정보는 또한 본 개시의 범위를 벗어나지 않으면서 다양한 형태들 및/또는 구성을 일 수도 있다. 일부 예들에서, 피드백 정보는 종속 엔티티 (104)가 CP 길이에 대한 변경을 요청하는지 여부를 나타낼 수도 있는 단일 비트 (예를 들어, 해피 비트)의 형태일 수도 있다. 일부 예들에서, 피드백 정보는 또한, 추가 비트를 포함할 수도 있다. 종속 엔티티 (104)가 CP 길이에 대한 변경을 요청하는 경우, 이 추가 비트는 그 변경이 CP 길이의 증가인지 또는 CP 길이의 감소인지 여부를 나타낼 수도 있다. 이러한 피드백 정보에 기초하여, 스케줄링 엔티티 (102)는 특정 프리코더 모드를 선택할 수도 있다.

[0081] 블록 (1208)은 선택된 프리코더 모드를 개념적으로 나타낸다. 블록 (1210)은 CP 길이 변경을 개념적으로 나타낸다. 본 개시의 다양한 양태들에 따르면, CP 길이의 변경은 선택된 프리코더 모드에 기초한다. 많은 기준의 시스템들에서, CP 길이는 선택된 프리코더 모드에 기초하지 않는다. 일부 기준 시스템 (예를 들어, 몇몇 원격통신 시스템들)에서, CP 길이는 고정되거나 미리 결정될 수도 있다. 일부 다른 기준 시스템들 (예를 들어, 일부 무선 로컬 액세스 네트워크들)에서, CP 길이는 선택된 프리코더 모드가 아닌, 무선 통신 채널에 관한 정보에 기초하여 때때로 변화할 수도 있다. 다시 말해서, 기준 시스템들은 선택된 프리코더 모드가 변하는 경우에도 동일한 방식으로 CP 길이를 변경할 수도 있다. 다른 말로 하면, 기준 시스템들에서 특정 프리코더 모드를 선택하는 것은 CP 길이가 변경되는 방식에 반드시 영향을 주는 것은 아니다. 그러나, 프리코더 모드 선택에 기초하여 CP 길이를 변경하는 것은 기준 시스템들에 비해 많은 이점을 갖는다. 예를 들어, 선택된 프리코더 모드가 무선 송신의 지역 확산 (또는 지역 확산 압축)을 추정할 수 있기 때문에, 송신기는 그 특정 무선 송신에 대한 적절한 CP 길이를 인식할 수도 있다. 적절한 CP 길이는 (예컨대, 도 6을 참조하여 더 상세히 상술한 바와 같이) 심볼간 간섭을 최소화하기에 충분히 길 수도 있지만, (예컨대, 도 6 및 도 11을 참조하여 더 상세히 상술한 바와 같이) CP 길이가 스루풋에 악영향을 미칠 정도로 길지는 않다. 따라서, 스케줄링 엔티티 (102)가 프리코더 모드 선택에 기초하여 CP 길이를 변경할 수 있는 것은 무선 통신의 효율을 증가시킬 수도 있다.

[0082] 스케줄링 엔티티 (102)가 선택된 프리코더 모드에 기초하여 CP 길이의 변경을 구현하는 메커니즘 및/또는 기법은 특정 무선 통신 디바이스, 네트워크 및/또는 기술의 특정 설계 제약들에 기초하여 변화할 수도 있다. 이러한 메커니즘 및/또는 기술의 일부 예들이 본 명세서에 설명될 수도 있지만, 당업자는 다양한 다른 대안들이 또한 본 개시의 범위 내에 있음을 이해할 것이다. 일부 예들에서, 스케줄링 엔티티 (102)는 공정 CP 길이를 변경하기 위한 값을 검색하기 위해 선택된 프리코더 모드를 사용함으로써 CP 길이를 변경할 수도 있다. 예를 들어, 유통 테이블은 그러한 값을 저장할 수도 있다. 값은 고정된 양 (예를 들어, 임의의 실수), 승수 (예를 들어, 2x), 분수 (예를 들어, 1/2) 및/또는 공정의 (예컨대, 디폴트, 미리 결정된, 미리 세팅된, 이전의 등의) CP 길이가 변경될 수 있는 임의의 다른 적절한 파라미터일 수도 있다. 이러한 값들은 다양한 시스템 파라미터들, 네트워크 조건들, 및 다른 적절한 트리거들에 기초하여 시간에 따라 업데이트될 수도 있다. 이들 값들 각각은 특정 프리코더 모드로 맵핑될 수도 있다. 선택된 프리코더 모드에 기초하여, 대응하는 CP 길이가 취출되어 CP 길이를 변경하는데 사용될 수도 있다.

[0083] CP 길이가 변경된 후, 신호가 송신될 수도 있다. 블록 (1212)은 개념적으로 신호 송신을 나타낸다. 송신된 신호는 블록들 (1206, 1208)을 참조하여 전술한 바와 같이, 선택된 프리코더 모드를 사용하여 프리코딩될 수도 있다. 송신된 신호는 또한, 블록 (1210)을 참조하여 전술한 바와 같이, 변경된 CP 길이를 포함할 수도 있다.

[0084] 도 13은 스케줄링 엔티티 (102)에 의해 수행된 다양한 방법들 및/또는 프로세스들을 도시하는 다이어그램 (1300)을 예시한다. 당업자는 그러한 방법들 및/또는 프로세스들이 본 개시의 범위로부터 일탈함 없이 다양한 임의의 다른 적합한 장치에 의해 수행될 수도 있음을 이해할 것이다. 블록 (1302)에서, 스케줄링 엔티티 (102)는 송신을 위한 프리코더 모드를 선택할 수도 있다. 일부 예들에서, 스케줄링 엔티티 (102)는 종속 엔티티 (104)로부터 수신된 피드백 정보에 기초하여 프리코더 모드를 선택할 수도 있다. 피드백 정보는 종속 엔티티 (104)가 CP 길이에 대한 변경을 요청하는지 여부를 나타낼 수도 있다. 일부 예들에서, 스케줄링 엔티티 (102)는 종속 엔티티 (104)로부터 수신된 참조 신호에 기초하여 프리코더 모드를 선택할 수 있다. 참조 신호에 기초하여, 스케줄링 엔티티 (102)는 최소 상대 지역 확산, 최대 상대 지역 확산 압축, 최대 빔형성 이득, 및/또는 최대 상대 스루풋을 초래하는 프리코더 모드를 선택할 수도 있다.

[0085] 블록 (1304)에서, 스케줄링 엔티티 (102)는 선택된 프리코더 모드에 기초하여 CP 길이를 변경할 수도 있다.

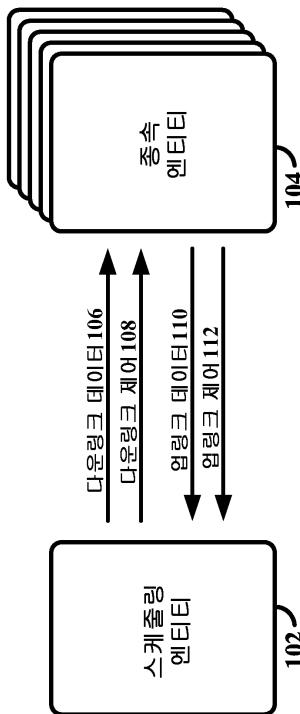
일부 예들에서, 스케줄링 엔티티 (102)는 공정 CP 길이를 변경하기 위한 값을 검색하기 위해 선택된 프리코더 모드를 사용함으로써 CP 길이를 변경할 수도 있다. 선택된 프리코더 모드에 기초하여 CP 길이를 변경하기 위한 다양한 다른 기술들 및/또는 메커니즘들이 본 개시의 범위 내에 있다. 블록 (1306)에서, 스케줄링 엔티티 (102)는 변경된 CP 길이를 포함하는 신호를 송신할 수도 있다. 일부 예들에서, 신호는 선택된 프리코더 모드를 사용하여 프리코딩될 수도 있다. 프리코딩 및 CP 길이에 속하는 부가적인 설명이 예를 들어 도 6을 참조하여 본원에 제공되고, 그러므로 반복되지 않을 것이다. 일부 구성들에서, 블록 (1308)에서, 스케줄링 엔티티 (102)는 신호의 수신기 (예컨대, 종속 엔티티 (104))에 특정 정보를 송신할 수도 있다. 일부 예들에서, 그러한 정보는 변경된 CP 길이를 나타낼 수도 있다. 일부 예들에서, 이러한 정보는 선택된 프리코더 모드를 나타낼 수도 있다. 이러한 종류의 정보 중 임의의 것을 제공함으로써, 수신기 (예컨대, 종속 엔티티 (104))는 변경된 CP 길이를 포함하는 프리코딩된 신호를 수신하기 위해 준비될 수도 있다. 예를 들어, 수신기는 CP 길이에 대응하는 수신된 신호의 부분에 관한 정보를 가질 것이다.

[0086]

도 13를 참조하여 설명된 방법들 및/또는 프로세스들은 예시 목적으로 제공되고, 본 개시의 범위를 한정하도록 의도되지 않는다. 도 13을 참조하여 설명된 방법들 및/또는 프로세스들은 본 개시의 범위로부터 일탈함 없이 본원에 도시된 것들과는 상이한 시퀀스들로 수행될 수도 있다. 부가적으로, 도 13을 참조하여 설명된 방법들 및/또는 프로세스들 중 일부 또는 그 모두는 본 개시의 범위로부터 일탈함 없이 개별적으로 및/또는 함께 수행될 수도 있다. 개시된 방법들에 있어서의 단계들의 특정 순서 또는 계위는 예시적인 프로세스들의 예시임이 이해되어야 한다. 설계 선호도들에 기초하여, 방법들에 있어서의 단계들의 특정 순서 또는 계위가 재배열될 수도 있음이 이해된다. 첨부한 방법 청구항들은 다양한 단계들의 엘리먼트들을 샘플 순서로 제시하며, 그 안에 명확하게 기재되지 않으면, 제시된 특정 순서 또는 계위로 한정되도록 의도되지 않는다.

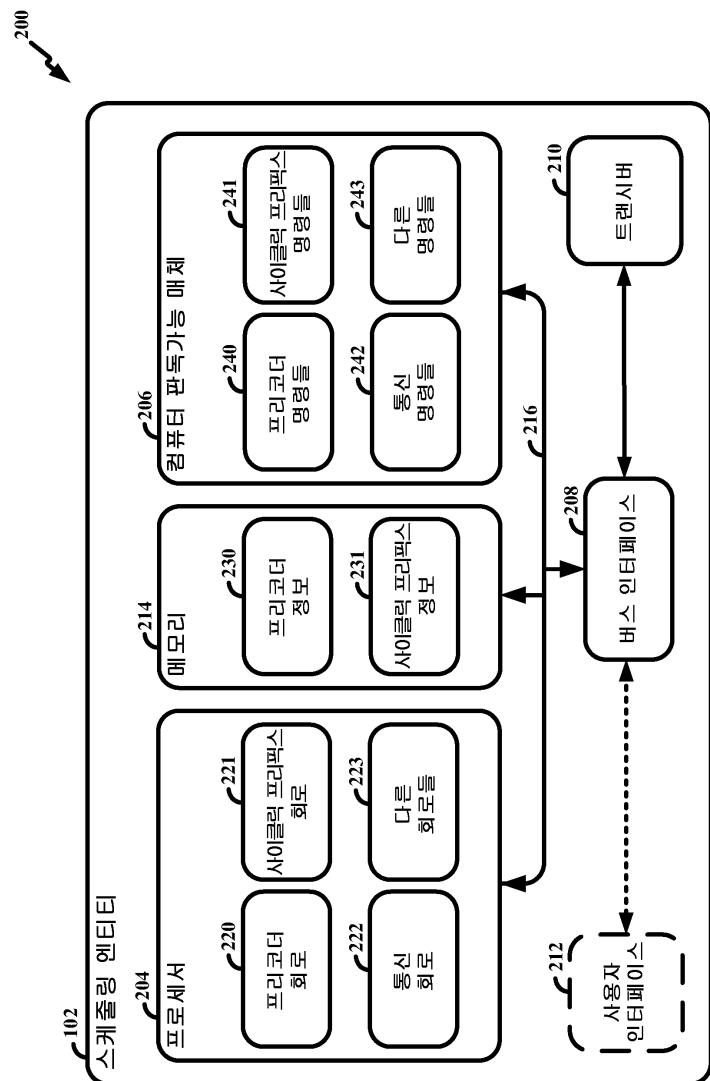
도면

도면 1

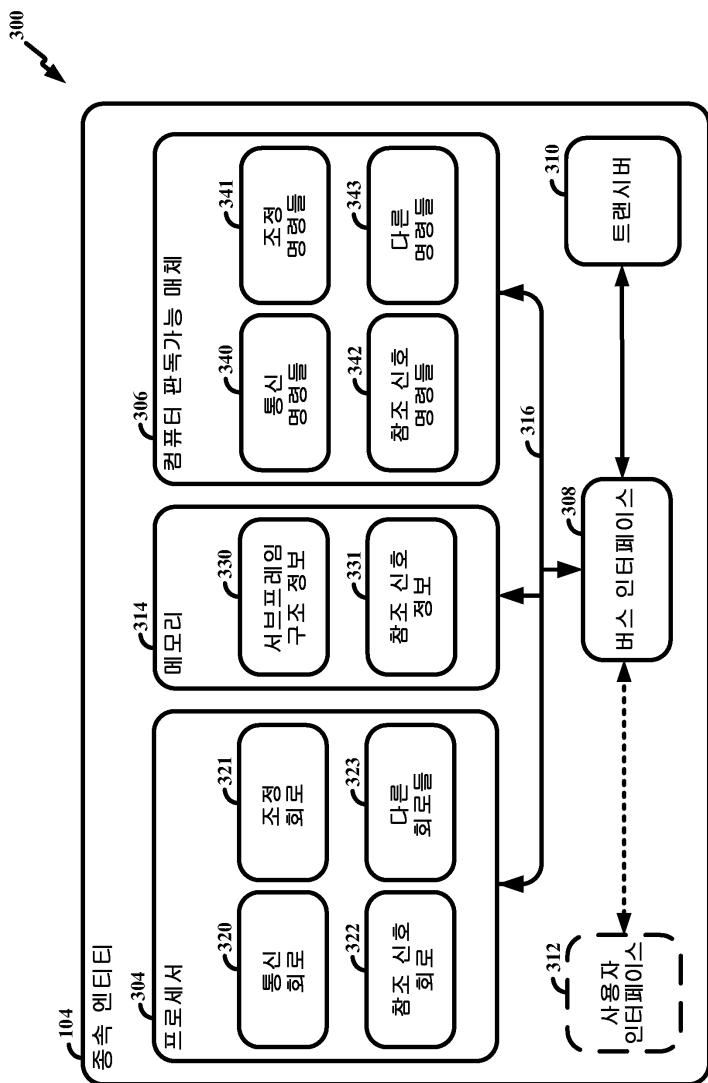


100 ↗

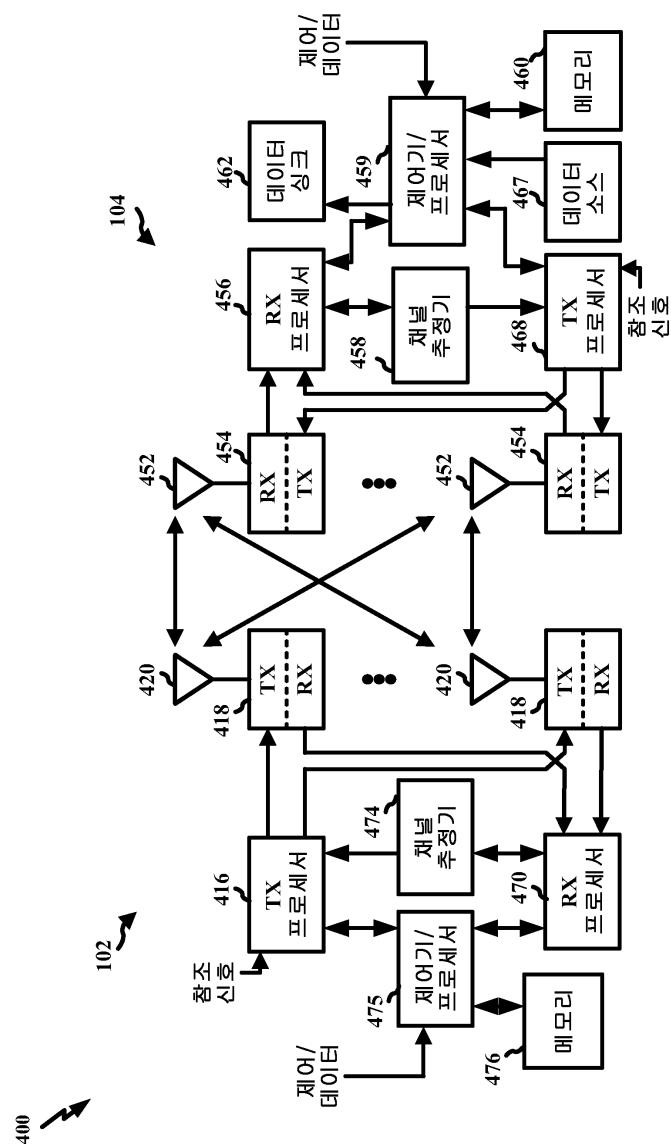
도면2



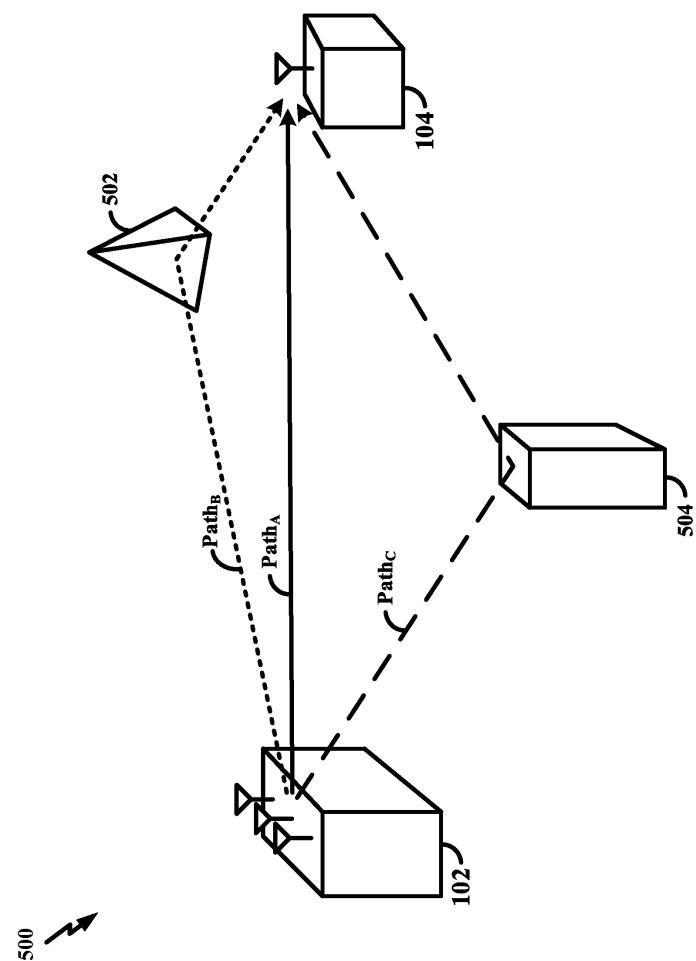
도면3



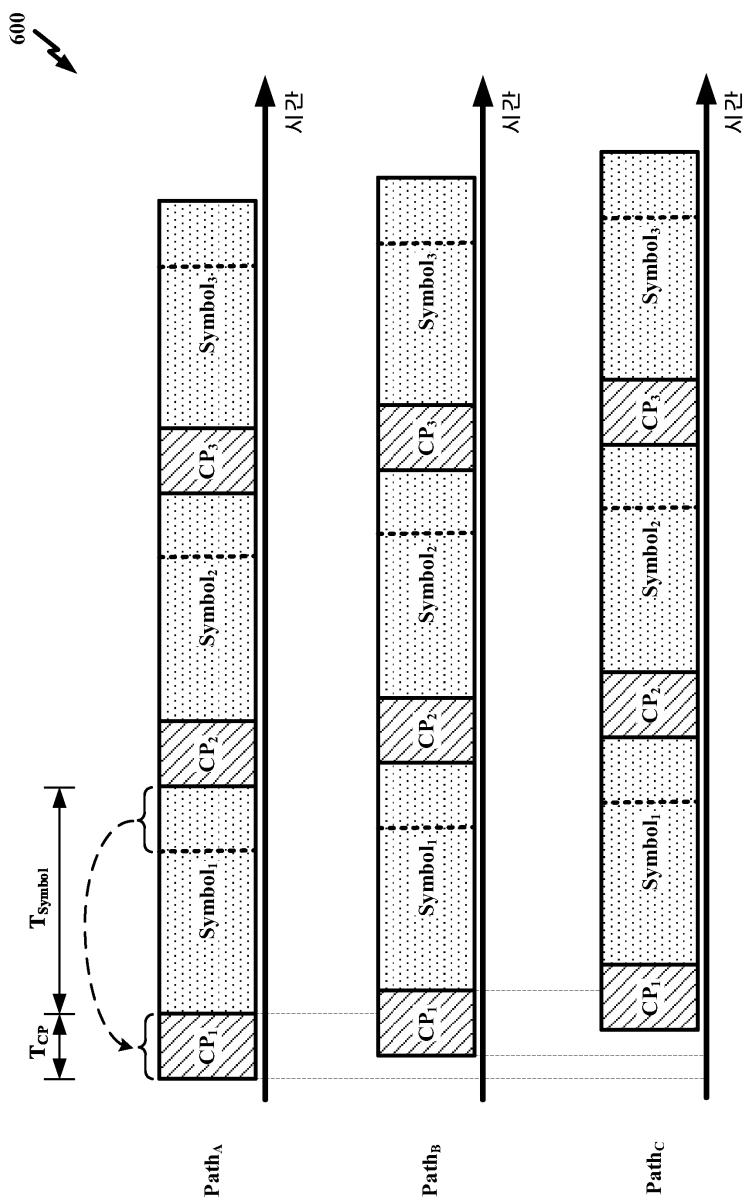
도면4



도면5

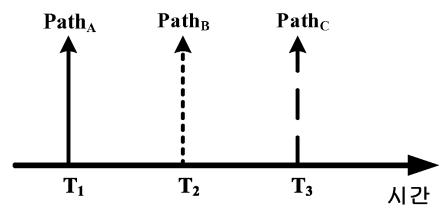


도면6

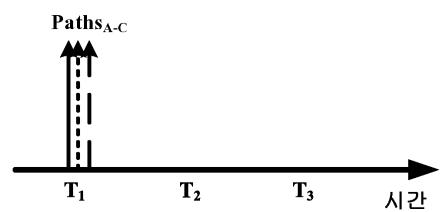


도면7

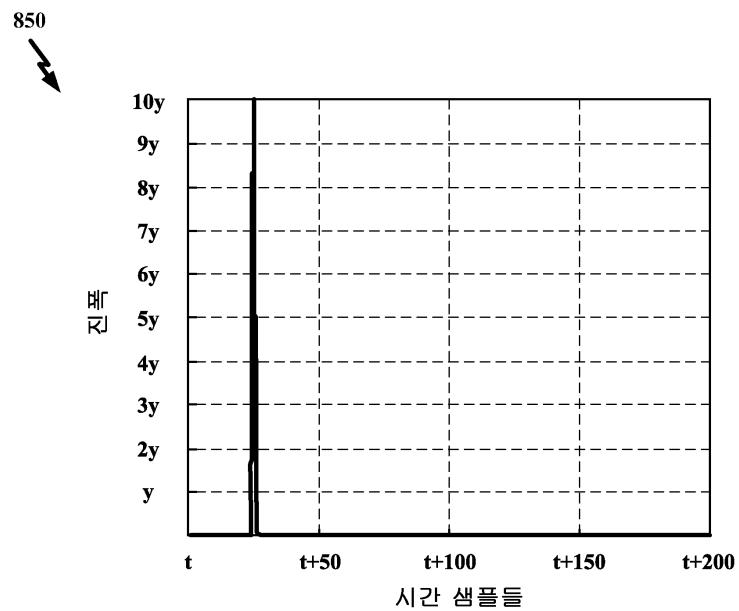
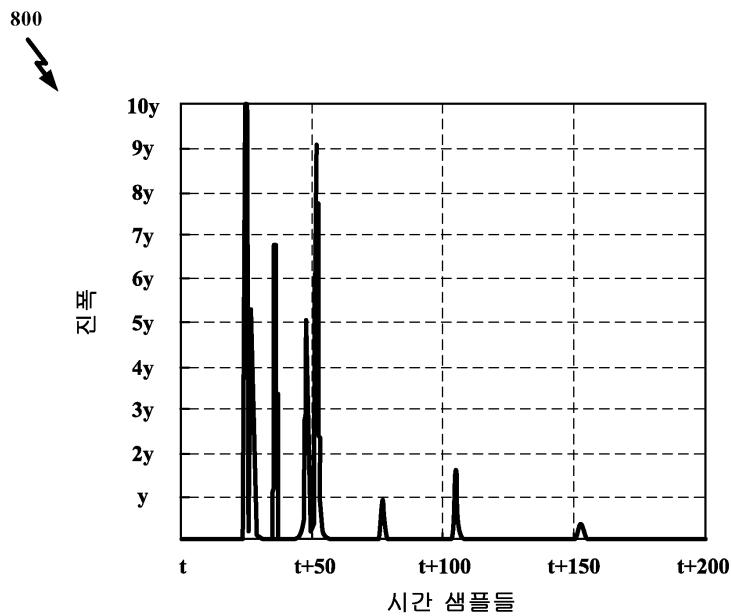
700



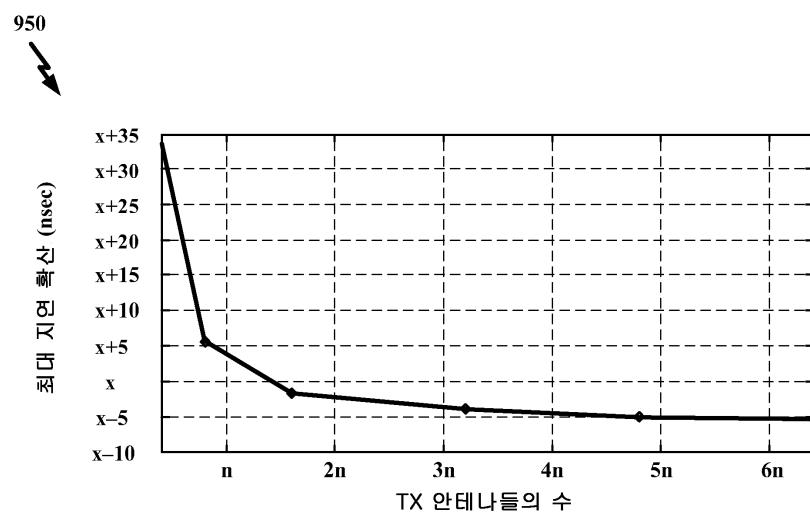
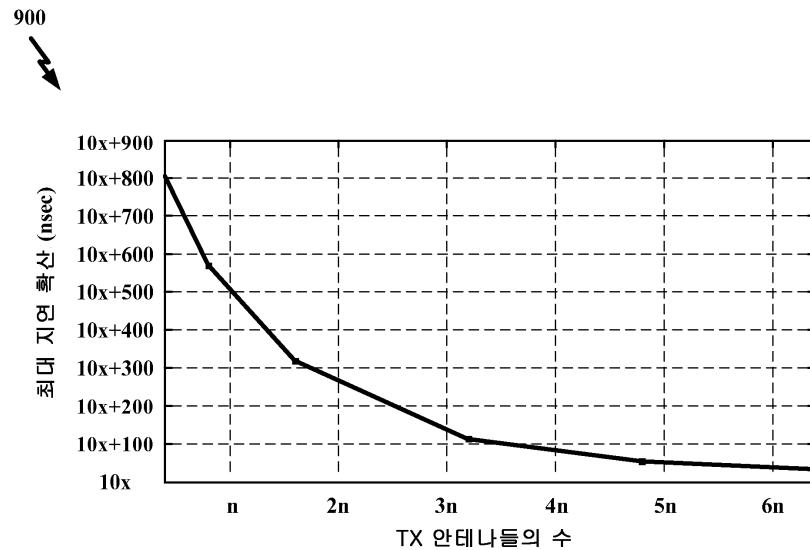
750



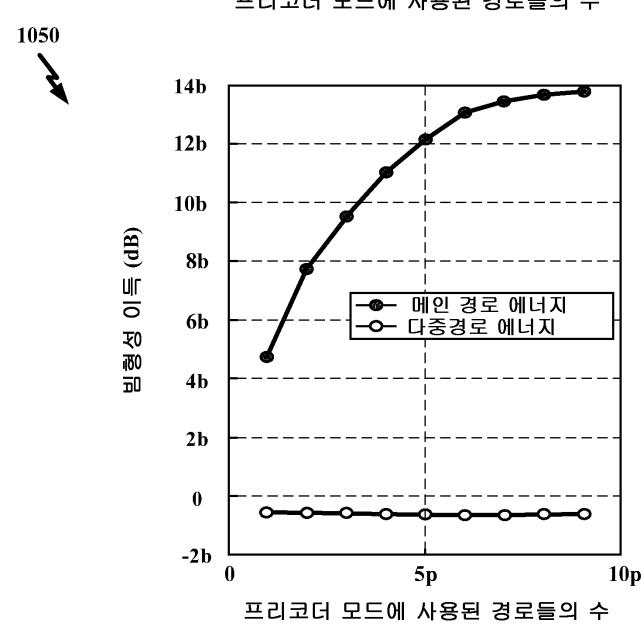
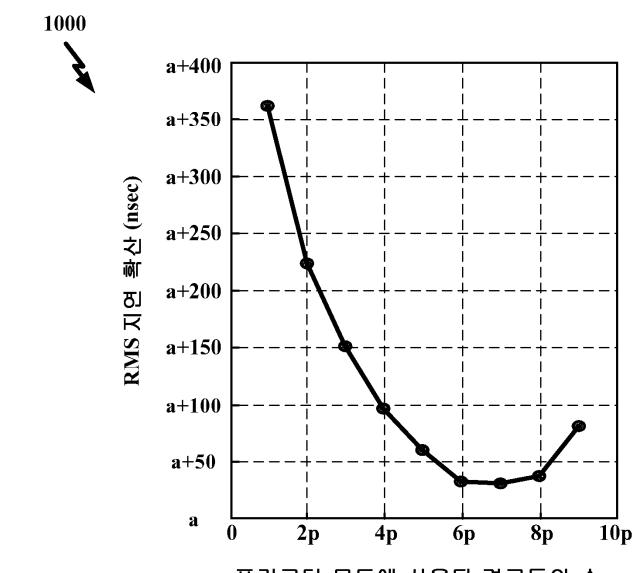
도면8



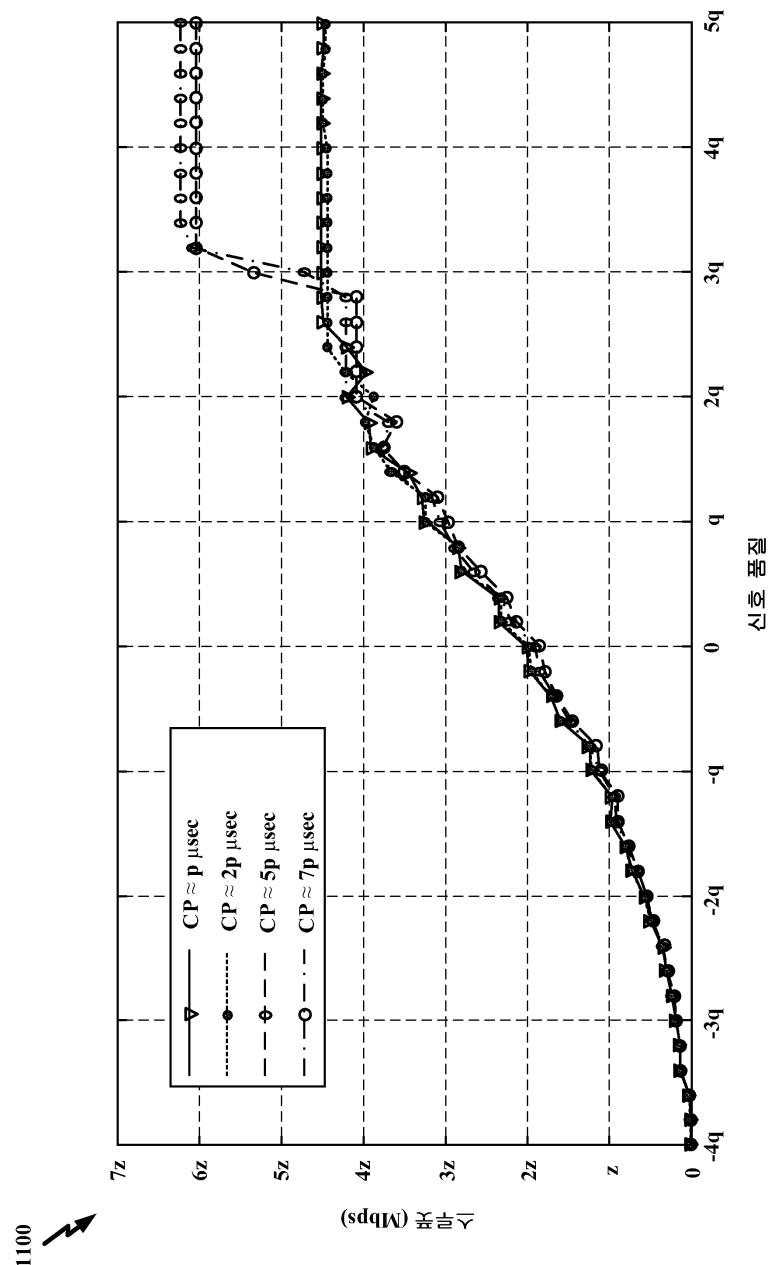
도면9



도면10

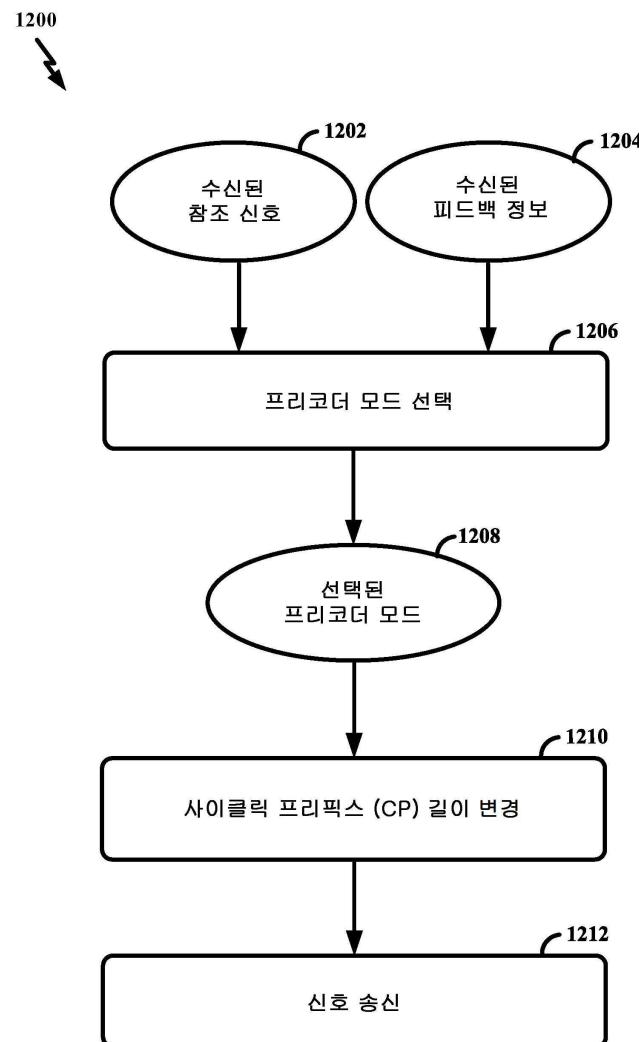


도면 11



1100 ↗

도면12



도면13

