

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年10月5日(05.10.2017)



(10) 国際公開番号
WO 2017/168522 A1

- (51) 国際特許分類:
H02M 7/48 (2007.01)
- (21) 国際出願番号: PCT/JP2016/059931
- (22) 国際出願日: 2016年3月28日(28.03.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者: 森 辰也(MORI, Tatsuya); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 古川 晃(FURUKAWA, Akira); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人: 曾我 道治, 外(SOGA, Michiharu et al.); 〒1000005 東京都千代田区丸の内三丁目1番1号 国際ビルディング 8階 曾我特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

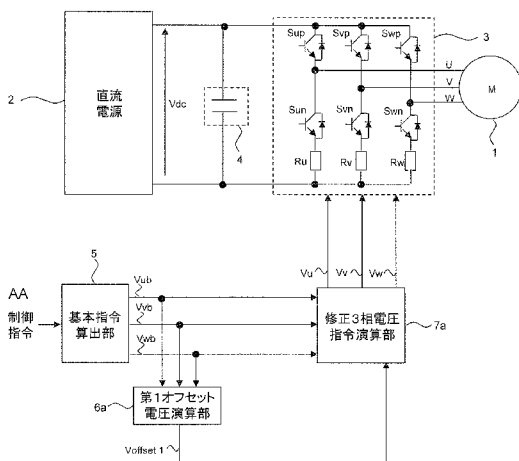
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: POWER CONVERTER

(54) 発明の名称: 電力変換装置



- 2 DC power supply
- 5 Basic command calculation unit
- 6a First offset voltage computation unit
- 7a Correction three-phase voltage command computation unit
- AA Control command

(57) Abstract: Obtained is a power converter for reducing the distortion factor of output voltage, and with which it is possible to reduce noise and vibrations. A power converter for converting DC voltage to three-phase voltage for output on the basis of three-phase voltage commands that are represented by sine waves, wherein the converter is provided with a first offset voltage computation unit, a corrected three-phase voltage command computation unit, and an inverter. Where the three-phase voltage commands are classified as a maximum phase, an intermediate phase, and a minimum phase in order of magnitude, the first offset voltage computation unit computes a first offset voltage by subtracting from the maximum phase a first DC voltage that is obtained by multiplying the direct current voltage by a first constant, and sets the first offset voltage to 0 when the first offset voltage has a minus sign. The corrected three-phase voltage command computation unit subtracts the first offset voltage from each phase of the three-phase voltage command, and outputs the corrected three-phase voltage command. The inverter outputs three-phase voltage on the basis of the corrected three-phase voltage command.

(57) 要約: 出力電圧の歪み率を低減するとともに、騒音、振動を低減することができる電力変換装置を得る。それぞれ正弦波となる3相電圧指令に基づいて直流電圧を3相電圧に変換して出力する電力変換装置であって、3相電圧指令を大きい順に最大相、中間相、最小相としたとき、直流電圧に第1定数を乗算した第1直流電圧を、最大相から減算して第1オフセット電圧を演算するとともに、第1オフセット電圧の符号が負の場合に、第1オフセット電圧を0に設定する第1オフセット電圧演算部と、3相電圧指令の各相から第1オフセット電圧を減算して、修正3相電圧指令を出力する修正3相電

圧指令演算部と、修正3相電圧指令に基づいて、3相電圧を出力するインバータと、を備える。

WO 2017/168522 A1

明 細 書

発明の名称：電力変換装置

技術分野

[0001] この発明は、3相電圧指令に基づいて直流電圧を3相電圧に変換して出力する電力変換装置に関する。

背景技術

[0002] 従来から、PWMインバータの各相がスイッチング動作を行う3相変調のスイッチング信号を作成する第1の手段と、1相のスイッチング動作が不要となる2相変調のスイッチング信号を作成する第2の手段とを有し、インバータ出力電圧の振幅値に基づいて両手段を切り替えるPWMインバータ装置が開示されている（例えば、特許文献1参照）。

[0003] また、電源電圧に対するデューティ指令信号の振幅である変調率が第1の所定値よりも大きい場合、下ベタ2相変調または上ベタ2相変調を用い、変調率が第1の所定値以下の場合、中性点電圧をコンデンサ電圧の略半分となるように操作することで、騒音や振動を低減する電力変換装置が開示されている（例えば、特許文献2参照）。

先行技術文献

特許文献

[0004] 特許文献1：特許2577738号公報

特許文献2：特許5354369号明細書

発明の概要

発明が解決しようとする課題

[0005] 3相変調を用いて電圧飽和が生じるのは、インバータ出力電圧の振幅値および電圧ベクトルの基準方向からの電圧位相に依存する。そのため、3相変調では電圧飽和が生じる振幅値の場合であっても、常に電圧飽和しているわけではなく、電圧位相によっては電圧飽和を生じない。そのような運転条件においては、3相変調と2相変調とを電圧位相に応じて出力することが、出

力電圧の歪み率低減や騒音、振動低減において有利である。

[0006] しかしながら、特許文献1および特許文献2では、それぞれ振幅または変調率に基づいて、常に2相変調に切り替えている。すなわち、電圧位相によっては2相変調に切り替えずに電圧飽和が回避できる範囲であっても、2相変調を用いるため、出力電圧の歪み率悪化やモータの騒音、振動の増大を招くという問題がある。また、変調方式を切り替える際に、不連続な電圧変化が生じることに起因するモータの騒音、振動の増大を招くという問題もある。

[0007] この発明は、上記のような課題を解決するためになされたものであり、出力電圧の歪み率を低減するとともに、騒音、振動を低減することができる電力変換装置を得ることを目的とする。

課題を解決するための手段

[0008] この発明に係る電力変換装置は、それぞれ正弦波となる3相電圧指令に基づいて直流電圧を3相電圧に変換して出力する電力変換装置であって、3相電圧指令を大きい順に最大相、中間相、最小相としたとき、直流電圧に第1定数を乗算した第1直流電圧を、最大相から減算して第1オフセット電圧を演算するとともに、第1オフセット電圧の符号が負の場合に、第1オフセット電圧を0に設定する第1オフセット電圧演算部と、3相電圧指令の各相から第1オフセット電圧を減算して、修正3相電圧指令を出力する修正3相電圧指令演算部と、修正3相電圧指令に基づいて、3相電圧を出力するインバータと、を備えたものである。

発明の効果

[0009] この発明に係る電力変換装置によれば、第1オフセット電圧演算部は、3相電圧指令を大きい順に最大相、中間相、最小相としたとき、直流電圧に第1定数を乗算した第1直流電圧を、最大相から減算して第1オフセット電圧を演算するとともに、第1オフセット電圧の符号が負の場合に、第1オフセット電圧を0に設定し、修正3相電圧指令演算部は、3相電圧指令の各相から第1オフセット電圧を減算して、修正3相電圧指令を出力する。

そのため、出力電圧の歪み率を低減するとともに、騒音、振動を低減することができる。

図面の簡単な説明

- [0010] [図1]この発明の実施の形態1に係る電力変換装置を示す全体構成図である。
- [図2]図1に示した第1オフセット電圧演算部の演算を示すフローチャートである。
- [図3]図1に示した修正3相電圧指令演算部の演算を示すフローチャートである。
- [図4]この発明の実施の形態1に係る電力変換装置の各出力波形を示す説明図である。
- [図5]図4における3相電圧指令の振幅値を増大させた場合の各出力波形を示す説明図である。
- [図6]この発明の実施の形態2に係る電力変換装置を示す全体構成図である。
- [図7]図6に示した第2オフセット電圧演算部の演算を示すフローチャートである。
- [図8]図6に示した修正3相電圧指令演算部の演算を示すフローチャートである。
- [図9]この発明の実施の形態2に係る電力変換装置の各出力波形を示す説明図である。
- [図10]この発明の実施の形態3に係る電力変換装置における第2オフセット電圧演算部の演算を示すフローチャートである。
- [図11]この発明の実施の形態3に係る電力変換装置の各出力波形を示す説明図である。
- [図12]この発明の実施の形態4に係る電力変換装置における第2オフセット電圧演算部の演算を示すフローチャートである。
- [図13]この発明の実施の形態4に係る電力変換装置の各出力波形を示す説明図である。
- [図14]この発明の実施の形態5に係る電力変換装置を示す全体構成図である

。

[図15]図14に示した出力電圧検出回路の動作を示す説明図である。

[図16]図14に示したインバータ故障検知部の動作を示すフローチャートである。

[図17]この発明の実施の形態6に係る電力変換装置を示す全体構成図である

。

[図18]図17に示した出力電圧検出回路を示す構成図である。

[図19]図17に示したインバータ故障検知部の動作を示すフローチャートである。

[図20]この発明の実施の形態7に係る電力変換装置を示す全体構成図である

。

[図21]図20に示した出力電圧検出回路を示す構成図である。

[図22]図20に示したインバータ故障検知部の動作を示すフローチャートである。

[図23]従来の電力変換装置の各出力波形を示す説明図である。

[図24]この発明の実施の形態7に係る電力変換装置の各出力波形を示す説明図である。

発明を実施するための形態

[0011] 以下、この発明に係る電力変換装置の好適な実施の形態につき図面を用いて説明するが、各図において同一、または相当する部分については、同一符号を付して説明する。

[0012] 実施の形態1.

図1は、この発明の実施の形態1に係る電力変換装置を示す全体構成図である。図1において、交流回転機1は、3相巻線U、V、Wを有する交流回転機であり、例えば、永久磁石同期回転機、巻線界磁同期回転機、誘導回転機、シンクロナスリラクタンスモータ等である。

[0013] 直流電源2は、インバータ3に直流電圧V_{dc}を出力する。この直流電源としては、バッテリー、DC-DCコンバータ、ダイオード整流器、PWM

整流器等、直流電圧を出力するすべての機器を含む。なお、以下の実施の形態1～7においては、 $V_{dc} = 10V$ として説明する。

[0014] インバータ3は、修正3相電圧指令 V_u 、 V_v 、 V_w および直流電源2から入力された直流電圧 V_{dc} に基づいて、例えば $50\mu s$ のキャリア周期 T_c でPWM変調して、交流回転機1の3相巻線U、V、Wに電圧を印加する。

[0015] また、スイッチ $S_{up} \sim S_{wn}$ として、IGBT、バイポーラトランジスタ、MOSパワートランジスタ等の半導体スイッチとダイオードとを逆並列に接続したものをを用いる。インバータ3の下側アーム素子 S_{un} 、 S_{vn} 、 S_{wn} とそれぞれ直列に、電流検出用抵抗素子 R_u 、 R_v 、 R_w が設けられている。

[0016] R_u は、 S_{un} がオンするタイミングでその両端電圧を取得することにより、交流回転機1のU相巻線を通る電流を検出する。 R_v は、 S_{vn} がオンするタイミングでその両端電圧を取得することにより、交流回転機1のV相巻線を通る電流を検出する。 R_w は、 S_{wn} がオンするタイミングでその両端電圧を取得することにより、交流回転機1のW相巻線を通る電流を検出する。

[0017] 平滑コンデンサ4は、直流電源2の直流電圧 V_{dc} を安定化させるコンデンサである。また、基本指令算出部5は、交流回転機1を駆動するための3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} を演算する。

[0018] 3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} の演算方法としては、図1における制御指令として、交流回転機1の速度（周波数）指令 f を設定した上で、3相電圧指令の振幅を決定するV/F制御が挙げられる。また、制御指令として交流回転機1の電流指令を設定し、この電流指令と電流検出用抵抗素子 R_u 、 R_v 、 R_w で検出した交流回転機1の電流との偏差に基づいて、その偏差を0とすべく比例積分制御によって3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} を演算する電流フィードバック制御等の公知技術を使用する。

[0019] 第1オフセット電圧演算部6aは、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb}

に基づいて、第1オフセット電圧 $V_{offset1}$ を演算する。図2は、第1オフセット電圧演算部6aの演算を示すフローチャートである。

[0020] 図2において、まず、S101では、 V_{ub} 、 V_{vb} 、 V_{wb} のうち、大きい順に最大相、中間相、最小相としたときの最大相 V_{max} を演算する。続いて、S102では、直流電圧 V_{dc} に第1定数 $K1$ を乗算した第1直流電圧を、S101で求めた V_{max} から減算して、第1オフセット電圧 $V_{offset1}'$ を演算する。

[0021] 次に、S103では、 $V_{offset1}'$ の符号が負であるかを判定する。判定の結果、符号が負でなければS104の処理へ進み、負であればS105の処理へ進む。S104においては、第1オフセット電圧 $V_{offset1}'$ を第1オフセット電圧 $V_{offset1}$ として出力する。一方、S105においては、第1オフセット電圧 $V_{offset1}$ を0として出力する。

[0022] 修正3相電圧指令演算部7aは、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} 、および第1オフセット電圧 $V_{offset1}$ に基づいて、修正3相電圧指令 V_u 、 V_v 、 V_w を演算する。図3は、修正3相電圧指令演算部7aの演算を示すフローチャートである。

[0023] 図3において、S201では、 V_{ub} 、 V_{vb} 、 V_{wb} のそれぞれから $V_{offset1}$ を減算し、 V_u 、 V_v 、 V_w を演算する。

[0024] 図4は、この発明の実施の形態1に係る電力変換装置の各出力波形を示す説明図である。図4において、上から1段目に3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} を示し、2段目に第1オフセット電圧 $V_{offset1}'$ を示し、3段目に第1オフセット電圧 $V_{offset1}$ を示し、4段目に修正3相電圧指令 V_u 、 V_v 、 V_w を示している。

[0025] 先に述べたように、直流電圧 V_{dc} を10Vに設定したので、修正3相電圧指令が飽和せずに出力可能な電圧範囲は、 $-5 \sim 5$ Vの10V区間であり、 -5 Vがインバータ出力下限値、0 Vがインバータ出力中心値、5 Vがインバータ出力上限値となる。

[0026] ここで、電流検出用抵抗素子 R_u 、 R_v 、 R_w で電流を検出するのに必要な下側アームスイッチング素子 S_{un} 、 S_{vn} 、 S_{wn} の通電時間の下限値を、キャリア周期 T_c の $1/10$ 、例えば $T_c = 50 \mu s$ の場合は $5 \mu s$ としたとき、修正3相電圧指令 V_u 、 V_v 、 V_w が、インバータが出力可能な電圧範囲 $-5 \sim 5 V$ のうち、上限値である $5 V$ から下に 10% 以内、すなわち $4 \sim 5 V$ に存在すると、下側アームスイッチング素子の通電時間が不十分となり、電流検出用抵抗素子 R_u 、 R_v 、 R_w で電流検出することができない。

[0027] よって、下側アームスイッチング素子の通電時間が、電流検出用抵抗素子 R_u 、 R_v 、 R_w で電流検出が可能な下限値以上となるためには、修正3相電圧指令は、インバータ出力下限値である $-5 V$ から、電流検出上限値である $4 V$ の範囲に存在しなければならない。そこで、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} が $4 V$ を超えないように、第1オフセット電圧 $V_{offset1'}$ を設定する。

[0028] ここでは、第1定数 K_1 を 0.4 に設定し、 $V_{offset1'} = V_{max} - K_1 \cdot V_{dc} = V_{max} - 4 [V]$ とする。ここで、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} のそれぞれから $V_{offset1'}$ を減算することで、修正3相電圧指令 V_u 、 V_v 、 V_w を演算した場合でも修正3相電圧指令 V_u 、 V_v 、 V_w の最も大きい相の電圧は、常に $4 V$ に修正され電流検出が可能である。

[0029] しかし、 $V_{offset1'}$ の符号が負である、 V_{max} が $4 V$ 以下の場合もオフセットされてしまう。すなわち、図4における A_1 、 A_2 、 A_3 、 A_4 の区間においてもオフセットされる。この区間においては、 V_{max} が $4 V$ 未満のため、オフセットしなくても修正3相電圧指令の最大相は $4 V$ を超えないので、電流検出用抵抗素子での電流検出は可能である。

[0030] そこで、 $V_{offset1'}$ の符号が負の場合は 0 に修正し、その値を $V_{offset1}$ とする。そして、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} から $V_{offset1}$ を減算することで、電流検出のためにオフセットが必要な

区間 B 1、B 2、B 3 のみ最大相の下側アームスイッチング素子の通電時間が、電流検出用抵抗素子で電流の検出が可能な下限値に一致するように修正される。

[0031] その他の区間 A 1、A 2、A 3、A 4 では、3 相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} がそのまま修正 3 相電圧指令 V_u 、 V_v 、 V_w として出力される。よって、A 1、A 2、A 3、A 4 の区間においては、修正 3 相電圧 V_u 、 V_v 、 V_w の平均値がインバータ出力中心値に一致し、中性点電圧がコンデンサ電圧の半分と等しくなる。よって、特許文献 2 に記載されているように、騒音や振動が低減される効果はその区間において得られる。

[0032] 次に、特許文献 1、2 に対する効果をさらに述べる。特許文献 1 では、インバータ出力電圧の振幅値に応じて、3 相変調と 2 相変調とを切り替えていた。ここで、3 相電圧指令の振幅値は、次式 (1) で表わされ、図 4 の 1 段目に示す 3 相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} を代入すると、 $4.33V$ となり、図 4 の全区間で一定値となる。

[0033] [数 1]

$$V_{amp} = \sqrt{\frac{2}{3}(V_{ub}^2 + V_{vb}^2 + V_{wb}^2)} \quad (1)$$

[0034] この値は、図 4 の 1 段目に黒丸で示した A 点、すなわち 3 相電圧指令のピーク値に等しい。よって、振幅値が $4V$ を超えているので、 $4V$ 超では電流検出が不可能であるという下側アームスイッチング素子の通電時間の下限値を考慮すると、図 4 に示す全区間で 2 相変調を選択しなければならないため、騒音や振動が悪化する。

[0035] また、特許文献 2 においても、特許文献 1 における振幅値が変調率が変わったのみであり、図 4 の 1 段目に示す 3 相電圧指令に対しては、下側アームスイッチング素子の通電時間確保を考慮すると、下ベタ 2 相変調を選択しなければならない。

[0036] 一方、この発明においては、最大相が瞬時値で $4V$ を超えオフセットが必要な区間を図 2 における S 1 0 3 で判定し、不必要 ($V_{offset} <$

0) の場合、S105で第1オフセット電圧 $V_{offset1}$ を $V_{offset1}'$ ($\neq 0$) に対し0に修正して、最終的な第1オフセット電圧とする。

[0037] なお、オフセットが必要な区間とは、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} をそのまま修正3相電圧指令 V_u 、 V_v 、 V_w とすると、下側アームスイッチング素子の通電時間が電流検出用抵抗素子で電流検出が可能な下限値を下回ってしまう場合であって、修正3相電圧指令の最大相電圧を4V以下とする必要のある領域を指している。

[0038] この処理によって、図4の区間A1、A2、A3、A4において、第1オフセット電圧 $V_{offset1}=0$ とでき、修正3相電圧 V_u 、 V_v 、 V_w の平均値がインバータ出力中心値に一致し、中性点電圧がコンデンサ電圧の半分と等しくなる。

[0039] 以上より、特許文献1、2の方式によれば、図4の全区間を2相変調とする必要があるのに対し、この発明では、区間B1、B2、B3のみ第1オフセット電圧を減算することとなるので、特許文献1、2に比べ出力電圧歪みや騒音、振動が低減される。また、図4の修正3相電圧指令 V_u 、 V_v 、 V_w の波形から判るように、実施の形態1において不連続な電圧変化は生じておらず、特許文献1、2に比べ、出力電圧歪みや騒音、振動が低減される。

[0040] また、電流検出用抵抗素子 R_u 、 R_v 、 R_w がインバータ3の上側アーム素子 S_{up} 、 S_{vp} 、 S_{wp} とそれぞれ直列に設けられている場合、電流検出用抵抗素子 R_u 、 R_v 、 R_w で電流検出が可能な上側アームスイッチング素子の通電時間を下限値以上に確保するには、修正3相電圧指令は、電流検出下限値である-4Vから、インバータ出力上限値である5Vの範囲に存在しなければならない。

[0041] そこで、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} が、電流検出用抵抗素子で電流の検出が可能な下限値である-4Vを下回らないように、第3オフセット電圧 $V_{offset3}'$ を設定する。ここでは、第4定数 K_4 を0.4に設定し、 $V_{offset3}' = V_{min} + K_4 \cdot V_{dc} = V_{min} + 4$ [V

]とする。

[0042] そして、 $V_{offset3}'$ の符号が正の場合は0に修正し、負の場合はそのまま出力し、その値を $V_{offset3}$ として、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} から $V_{offset3}$ を減算することで、先に述べた、電流検出用抵抗素子 R_u 、 R_v 、 R_w がインバータ3の下側アーム素子 S_{un} 、 S_{vn} 、 S_{wn} とそれぞれ直列に設けられている場合と同様の効果が得られる。

[0043] 以上のように、実施の形態1によれば、第1オフセット電圧演算部は、3相電圧指令を大きい順に最大相、中間相、最小相としたとき、直流電圧に第1定数を乗算した第1直流電圧を、最大相から減算して第1オフセット電圧を演算するとともに、第1オフセット電圧の符号が負の場合に、第1オフセット電圧を0に設定し、修正3相電圧指令演算部は、3相電圧指令の各相から第1オフセット電圧を減算して、修正3相電圧指令を出力する。

これにより、3相変調の利用範囲を増大することができるとともに、変調方式を切り替える際に、不連続な電圧変化が生じることがない。そのため、出力電圧の歪み率を低減するとともに、騒音、振動を低減することができる。

[0044] 実施の形態2.

上記実施の形態1において、3相電圧指令の振幅値が4.33Vである図4に比べ、3相電圧指令の振幅値を5.48Vに増大させた場合における3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} 、第1オフセット電圧 $V_{offset1}'$ 、第1オフセット電圧 $V_{offset1}$ および修正3相電圧指令 V_u 、 V_v 、 V_w を図5に示す。

[0045] 図5において、区間C1、C2、C3、C4では、修正3相電圧指令のうち、最も小さい値がインバータ下限値である-5Vを下回っており、電圧飽和が生じる。電圧飽和が生じると、出力電圧歪みや騒音、振動が増大するといった課題がある。以下、実施の形態2について述べるが、実施の形態1と重複する箇所については説明を省略する。

- [0046] 図6は、この発明の実施の形態2に係る電力変換装置を示す全体構成図である。実施の形態2が実施の形態1と異なるのは、第2オフセット電圧演算部6b、修正3相電圧指令演算部7bである。
- [0047] 第2オフセット電圧演算部6bは、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} に基づいて、第2オフセット電圧 $V_{offset2}$ を演算する。図7は、第2オフセット電圧演算部6bの演算を示すフローチャートである。
- [0048] 図7において、まず、S301では、 V_{ub} 、 V_{vb} 、 V_{wb} のうち、最も大きい電圧である最大相 V_{max} を演算する。続いて、S302では、直流電圧 V_{dc} に第2定数 K_2 を乗算した第2直流電圧を、S301で求めた V_{max} から減算して、第2オフセット電圧 $V_{offset2}$ を演算する。
- [0049] ここで、第2定数は、 K_2 と V_{dc} との乗算値が、インバータ出力上限値に一致するように決定する。例えば、 $V_{dc}=10V$ 、インバータ出力上限値 $=5V$ ならば、 $k_2=0.5$ とする。
- [0050] 修正3相電圧指令演算部7bは、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} 、第1オフセット電圧 $V_{offset1}$ 、および第2オフセット電圧 $V_{offset2}$ に基づいて、修正3相電圧指令 V_u 、 V_v 、 V_w を演算する。図8は、修正3相電圧指令演算部7bの演算を示すフローチャートである。
- [0051] 図8において、まず、S401では、上記式(1)によって、3相電圧指令の振幅値 V_{amp} を計算する。続いて、S402では、振幅値 V_{amp} が振幅閾値 V_{th} よりも大きいかを判定する。ここで、 V_{th} は、図5に示した修正3相電圧指令のうち、最も小さい相がインバータ出力下限値を下回ることを回避できる値に設定する。例えば、 V_{th} は、 V_{dc} の0.5倍、 $V_{dc}=10V$ ならば5V程度に設定する。
- [0052] 判定の結果、 V_{amp} が振幅閾値 V_{th} よりも大きいならばS403の処理へ進み、小さければS404の処理に進む。S403においては、 V_{ub} 、 V_{vb} 、 V_{wb} のそれぞれから $V_{offset2}$ を減算し、 V_u 、 V_v 、 V_w を演算する。一方、S404においては、 V_{ub} 、 V_{vb} 、 V_{wb} のそれぞれから $V_{offset1}$ を減算し、 V_u 、 V_v 、 V_w を演算する。

- [0053] 図9は、この発明の実施の形態2に係る電力変換装置の各出力波形を示す説明図である。図9において、上から1段目に図5と同様の振幅値 V_{amp} を5.48Vとした3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} を示し、2段目に第2オフセット電圧 $V_{offset2}$ を示し、3段目に修正3相電圧指令 V_u 、 V_v 、 V_w を示している。ただし、 $V_{th}=5V$ とし、S402の処理で「YES」が選択されたものとする。
- [0054] 図9より、図5で見られた修正3相電圧指令のうち、最も小さい値がインバータ出力下限値を下回るような現象がみられず、修正3相電圧指令がインバータ出力範囲に収まっており、振幅が大きい場合も電圧飽和を回避することができている。
- [0055] 以上より、この実施の形態2においては、第2オフセット電圧演算部を設け、直流電圧に第2定数を乗算した第2直流電圧を最大相から減算することで求めた第2オフセット電圧を、3相電圧指令の振幅が閾値よりも大きい場合に出力する構成としたことによって、実施の形態1の効果に加え、3相電圧指令の振幅が大きい場合においても、電圧飽和を回避でき、出力電圧歪みや、騒音、振動を低減することが可能である。
- [0056] なお、図5のC1、C2、C3、C4の区間では、第1オフセット電圧に基づいて修正3相電圧指令を算出し、それ以外の区間では、第2オフセット電圧に基づいて修正3相電圧指令を算出しても、同様の効果が得られることはいうまでもない。
- [0057] また、電流検出用抵抗素子 R_u 、 R_v 、 R_w がインバータ3の上側アーム素子 S_{up} 、 S_{vp} 、 S_{wp} とそれぞれ直列に設けられており、かつ、振幅値が振幅閾値 V_{th} を超える場合、まず、直流電圧 V_{dc} に第5定数 K_5 を乗算した第5直流電圧を、 V_{max} から減算することで、第4オフセット電圧 $V_{offset4}$ を演算する。
- [0058] 続いて、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} から第4オフセット電圧 $V_{offset4}$ を減算して修正3相電圧指令 V_u 、 V_v 、 V_w を求めることで、3相電圧指令の振幅が大きい場合においても電圧飽和を回避することが

できる。ここで、第5定数は、 $K5$ と V_{dc} との乗算値が、インバータ出力上限値に一致するように決定する。例えば、 $V_{dc} = 10V$ 、インバータ出力上限値 $= 5V$ ならば、 $K5 = 0.5$ とする。

[0059] 実施の形態3.

以下、実施の形態3について述べるが、実施の形態1、2と重複する箇所については説明を省略する。実施の形態3が実施の形態2と異なるのは、第2オフセット電圧演算部6bである。

[0060] 第2オフセット電圧演算部6bは、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} に基づいて、第2オフセット電圧 $V_{offset2}$ を演算する。図10は、第2オフセット電圧演算部6bの演算を示すフローチャートである。

[0061] 図10において、まず、S501では、 V_{ub} 、 V_{vb} 、 V_{wb} のうち、最も小さい電圧である最小相 V_{min} を演算する。続いて、S502では、直流電圧 V_{dc} に第3定数 $K3$ を乗算した第3直流電圧を、S501で求めた V_{min} に加算して、第2オフセット電圧 $V_{offset2}$ を演算する。

[0062] ここで、第3定数は、 $K3$ と V_{dc} との乗算値の符号反転値が、インバータ出力下限値に一致するように決定する。例えば、 $V_{dc} = 10V$ 、インバータ出力下限値 $= -5V$ ならば、 $k3 = 0.5$ とする。

[0063] 図11は、この発明の実施の形態3に係る電力変換装置の各出力波形を示す説明図である。図11において、上から1段目に図5と同様の振幅値 V_{amp} を5.48Vとした3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} を示し、2段目に第2オフセット電圧 $V_{offset2}$ を示し、3段目に修正3相電圧指令 V_u 、 V_v 、 V_w を示している。ただし、 $V_{th} = 5V$ とし、図8のS402の処理で「YES」が選択されたものとする。

[0064] 図11より、実施の形態2で述べた図9と同様に、修正3相電圧指令がインバータ出力範囲に収まっており、振幅が大きい場合も電圧飽和を回避することができている。

[0065] 以上より、この実施の形態3においては、第2オフセット電圧演算部で、直流電圧に第3定数を乗算した第3直流電圧を最小相に加算することで求め

た第2オフセット電圧を、3相電圧指令の振幅が閾値よりも大きい場合に出力する構成としたことによって、実施の形態2と同様に、3相電圧指令の振幅が大きい場合においても、電圧飽和を回避でき、出力電圧歪みや、騒音、振動を低減することが可能である。

[0066] なお、図5のC1、C2、C3、C4の区間では、第1オフセット電圧に基づいて修正3相電圧指令を算出し、それ以外の区間では、第2オフセット電圧に基づいて修正3相電圧指令を算出しても、同様の効果が得られることはいうまでもない。

[0067] また、電流検出用抵抗素子 R_u 、 R_v 、 R_w がインバータ3の上側アーム素子 S_{up} 、 S_{vp} 、 S_{wp} とそれぞれ直列に設けられており、かつ、振幅値が振幅閾値 V_{th} を超える場合、まず、直流電圧 V_{dc} に第6定数 K_6 を乗算した第6直流電圧を、 V_{min} に加算することで、第4オフセット電圧 $V_{offset4}$ を演算する。

[0068] 続いて、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} から第4オフセット電圧 $V_{offset4}$ を減算して修正3相電圧指令 V_u 、 V_v 、 V_w を求めることで、3相電圧指令の振幅が大きい場合においても電圧飽和を回避することができる。ここで、第6定数は、 K_6 と V_{dc} との乗算値の符号反転値が、インバータ出力下限値に一致するように決定する。例えば、 $V_{dc} = 10V$ 、インバータ出力下限値 $= -5V$ ならば、 $K_6 = 0.5$ とする。

[0069] 実施の形態4.

以下、実施の形態4について述べるが、実施の形態1~3と重複する箇所については説明を省略する。実施の形態4が実施の形態2と異なるのは、第2オフセット電圧演算部6bである。

[0070] 第2オフセット電圧演算部6bは、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} に基づいて、第2オフセット電圧 $V_{offset2}$ を演算する。図12は、第2オフセット電圧演算部6bの演算を示すフローチャートである。

[0071] 図12において、まず、S601では、 V_{ub} 、 V_{vb} 、 V_{wb} のうち、最も小さい電圧である最小相 V_{min} を演算する。続いて、S602では、

V_{ub} 、 V_{vb} 、 V_{wb} のうち、最も大きい電圧である最大相 V_{max} を演算する。次に、S603では、 V_{min} と V_{max} との平均値を求めることで第2オフセット電圧 $V_{offset2}$ を演算する。

[0072] 図13は、この発明の実施の形態4に係る電力変換装置の各出力波形を示す説明図である。図13において、上から1段目に図5と同様の振幅値 V_{amp} を5.48Vとした3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} を示し、2段目に第2オフセット電圧 $V_{offset2}$ を示し、3段目に修正3相電圧指令 V_u 、 V_v 、 V_w を示している。ただし、 $V_{th}=5V$ とし、図8のS402の処理で「YES」が選択されたものとする。

[0073] 図13より、実施の形態2で述べた図9と同様に、修正3相電圧指令がインバータ出力範囲に収まっており、振幅が大きい場合も電圧飽和を回避することができている。

[0074] 以上より、この実施の形態4においては、第2オフセット電圧演算部で、最小相と最大相とを平均することで求めた第2オフセット電圧を、3相電圧指令の振幅が閾値よりも大きい場合に出力する構成としたことによって、実施の形態2と同様に、3相電圧指令の振幅が大きい場合においても、電圧飽和を回避でき、出力電圧歪みや、騒音、振動を低減することが可能である。

[0075] なお、図5のC1、C2、C3、C4の区間では、第1オフセット電圧に基づいて修正3相電圧指令を算出し、それ以外の区間では、第2オフセット電圧に基づいて修正3相電圧指令を算出しても、同様の効果が得られることはいうまでもない。

[0076] また、電流検出用抵抗素子 R_u 、 R_v 、 R_w がインバータ3の上側アーム素子 S_{up} 、 S_{vp} 、 S_{wp} とそれぞれ直列に設けられており、かつ、振幅値が振幅閾値 V_{th} を超える場合、まず、 V_{min} と V_{max} との平均値によって第4オフセット電圧 $V_{offset4}$ を演算する。

[0077] 続いて、3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} から第4オフセット電圧 $V_{offset4}$ で減算して修正3相電圧指令 V_u 、 V_v 、 V_w を求めることで、3相電圧指令の振幅が大きい場合においても電圧飽和を回避することが

できる。

[0078] また、上記実施の形態2～4より、最大相 V_{max} 、最小相 V_{min} 、直流電圧 V_{dc} のうち、少なくとも2つに基づいて第2オフセット電圧 $V_{offset2}$ を演算し、3相電圧指令の振幅値 V_{amp} が閾値 V_{th} よりも大きい場合に、3相電圧指令から第2オフセット電圧を減算する構成とすることで、3相電圧指令の振幅が大きい場合においても、電圧飽和を回避でき、出力電圧歪みや、騒音、振動を低減することが可能である。

[0079] また、上記実施の形態2～4より、最大相 V_{max} 、最小相 V_{min} 、直流電圧 V_{dc} のうち、少なくとも2つに基づいて第4オフセット電圧 $V_{offset4}$ を演算し、3相電圧指令の振幅値 V_{amp} が閾値 V_{th} よりも大きい場合に、3相電圧指令から第4オフセット電圧を減算する構成とすることで、3相電圧指令の振幅が大きい場合においても、電圧飽和を回避でき、出力電圧歪みや、騒音、振動を低減することが可能である。

[0080] 実施の形態5.

以下、実施の形態5について述べるが、実施の形態1と重複する箇所については説明を省略する。図14は、この発明の実施の形態5に係る電力変換装置を示す全体構成図である。実施の形態5が実施の形態1と異なるのは、出力電圧検出回路501、502、503およびインバータ故障検出部504である。

[0081] 出力電圧検出回路501は、インバータ3から出力された3相電圧 V_{u_real} 、 V_{v_real} 、 V_{w_real} のうち、 V_{u_real} を入力し、 V_{u_real} のオン時間 T_u を出力する回路である。出力電圧検出回路502は、インバータ3から出力された3相電圧 V_{u_real} 、 V_{v_real} 、 V_{w_real} のうち、 V_{v_real} を入力し、 V_{v_real} のオン時間 T_v を出力する回路である。

[0082] 出力電圧検出回路503は、インバータ3から出力された3相電圧 V_{u_real} 、 V_{v_real} 、 V_{w_real} のうち、 V_{w_real} を入力し、 V_{w_real} のオン時間 T_w を出力する回路である。ただし、オン時

間は上側アームスイッチング素子に接続される時間、オフ時間は下側アーム素子に接続される時間とする。

[0083] 以下、出力電圧検出回路501の動作について、図15を用いて説明する。図15は、図14に示した出力電圧検出回路の動作を示す説明図である。なお、出力電圧検出回路502、503の動作は、出力電圧検出回路501と同様であるので省略する。

[0084] 図15の上段の波形は、 V_{u_real} の波形である。 V_{u_real} は、キャリア周期 T_c のPWM波形であり、オフ期間はスイッチ S_{un} に接続され0Vを出力し、オン期間はスイッチ S_{up} に接続され V_{dc} [V]を出力する。

[0085] 出力電圧検出回路501には、 $0 < V_{th2} < V_{dc}$ である閾値 V_{th2} が設定され、 V_{u_real} が V_{th2} よりも大きいときはカウントUPし、小さいときはカウントを保持する。図15においては、オン時間 T_u をカウントし、インバータ故障検出部504に出力する。

[0086] 次に、インバータ故障検知部504の動作について、図16を用いて説明する。図16は、インバータ故障検知部504の動作を示すフローチャートである。

[0087] 図16において、まず、S701では、出力電圧検出回路501から出力されたオン時間 T_u 、キャリア周期 T_c 、直流電圧 V_{dc} を用いて、 $T_u \div T_c \times V_{dc} - 0.5 V_{dc}$ によりU相出力電圧 V_{u_real2} を計算する。続いて、S702では、S701で求めた V_{u_real2} から、修正3相電圧指令演算部7aから出力された V_u を減算し、U相電圧誤差 V_{u_err} を演算する。

[0088] 次に、S703では、S702で求めたU相電圧誤差 V_{u_err} の絶対値 $|V_{u_err}|$ が誤差基準値 V_{err_th} よりも大きいかを判別する。ここで、誤差基準値 V_{err_th} は、修正3相電圧指令とインバータ3より実際に出力される電圧との間には、デッドタイム等による誤差が含まれることを考慮し若干余裕を持たせた値に設定する。

- [0089] S703で、大きい（YES）が選択された場合、ERR信号を出力し、インバータ3を停止させる。一方、大きくない（NO）が選択された場合、ERR信号を出力しない。
- [0090] 以上、U相の場合について述べたが、V相、W相についてもそれぞれ、V相オン時間 T_v 、W相オン時間 T_w に基づいてV相電圧誤差の絶対値 $|V_v_err|$ 、W相電圧誤差の絶対値 $|V_w_err|$ を演算し、誤差基準値 V_err_th と比較し、大きい場合、インバータ3を停止させる信号を出力する。
- [0091] 次に、実施の形態5による効果について述べる。特許文献1、2の方式では、3相電圧指令が電流検出上限値を超える場合、2相変調に切り替える必要があるため、修正3相電圧指令のうち最も大きい相がインバータ出力上限値に一致する。そのため、3相電圧 V_u_real 、 V_v_real 、 V_w_real のうち1相が V_{dc} に常に一致するため、3相電圧 V_u_real 、 V_v_real 、 V_w_real が修正3相電圧指令の値によらず V_{dc} に張り付く天絡故障との区別が不可能である。
- [0092] 一方、実施の形態1（図4）では、3相電圧指令が電流検出上限値を超えた場合に、修正3相電圧指令の最も大きい相が電流検出上限値に一致するように第1オフセット電圧 $V_{offset1}$ を設定した。これは、インバータ出力上限値よりも低い値であるため、図15のキャリア周期 T_c 中に必ず $V_u_real=0$ となるオフ区間が生じ、 T_u 、 T_v 、 T_w は T_c よりも小さい値をとる。よって、3相電圧指令の最大相が電流検出上限値を超えるような場合においても、天絡故障との判別が可能である。
- [0093] また、電流検出用抵抗素子 R_u 、 R_v 、 R_w がインバータ3の上側アーム素子 S_{up} 、 S_{vp} 、 S_{wp} とそれぞれ直列に設けられており、かつ、3相電圧指令が電流検出下限値を下回る場合に、修正3相電圧指令の最も小さい相が電流検出下限値に一致するように第3オフセット電圧 $V_{offset3}$ を設定した。
- [0094] これは、インバータ出力下限値よりも高い値であるため、図15のキャリア

ア周期 T_c 中に必ず $V_{u_real} = V_{dc}$ となるオン区間が生じ、 T_u 、 T_v 、 T_w は 0 よりも大きい値をとる。よって、3相電圧指令の振幅値が、最小相が電流検出下限値を下回るような場合においても、3相電圧 V_{u_real} 、 V_{v_real} 、 V_{w_real} が修正3相電圧指令の値によらず 0 に張り付く地絡故障との判別が可能である。

[0095] 以上より、実施の形態5の構成とすることで、3相電圧指令の振幅が大きい場合においても、天絡、地絡故障を判別することが可能となるといった従来にない顕著な効果を奏する。

[0096] 実施の形態6.

以下、実施の形態6について述べるが、実施の形態1と重複する箇所については説明を省略する。図17は、この発明の実施の形態6に係る電力変換装置を示す全体構成図である。実施の形態6が実施の形態1と異なるのは、出力電圧検出回路601、602、603およびインバータ故障検出部604である。

[0097] 以下、図18を参照しながら、出力電圧検出回路601、602、603の動作について説明する。図18は、図17に示した出力電圧検出回路を示す構成図である。図18において、出力電圧検出回路601、602、603は、ローパスフィルタ(LPF)である。

[0098] 出力電圧検出回路601は、インバータ3から出力された3相電圧 V_{u_real} 、 V_{v_real} 、 V_{w_real} のうち、 V_{u_real} を入力し、 V_{u_real} からそのキャリア周波数成分を除去した電圧 V_{u_LPF} を出力する。ここで、キャリア周波数成分は、搬送波成分のことであり、キャリア周期 T_c の逆数である。

[0099] 出力電圧検出回路602は、インバータ3から出力された3相電圧 V_{u_real} 、 V_{v_real} 、 V_{w_real} のうち、 V_{v_real} を入力し、 V_{v_real} からそのキャリア周波数成分を除去した電圧 V_{v_LPF} を出力する。

[0100] 出力電圧検出回路603は、インバータ3から出力された3相電圧 $V_{u_}$

v_{real} 、 Vv_real 、 Vw_real のうち、 Vw_real を入力し、 Vw_real からそのキャリア周波数成分を除去した電圧 Vw_LPF を出力する。

[0101] 次に、インバータ故障検知部604の動作について、図19を用いて説明する。図19は、インバータ故障検知部604の動作を示すフローチャートである。

[0102] 図19において、まず、S801では、出力電圧検出回路601で求めた Vu_LPF から、修正3相電圧指令演算部7aから出力された Vu および $0.5 \times Vdc$ で減算し、U相電圧誤差 Vu_err を演算する。続いて、S802では、S801で求めたU相電圧誤差 Vu_err の絶対値 $|Vu_err|$ が誤差基準値 V_err_th よりも大きいかを判別する。

[0103] S802で、大きい(YES)が選択された場合、ERR信号を出力し、インバータ3を停止させる。一方、大きくない(NO)が選択された場合、ERR信号を出力しない。

[0104] 以上、U相の場合について述べたが、V相、W相についてもそれぞれ、 Vv_LPF 、 Vw_LPF に基づいてV相電圧誤差の絶対値 $|Vv_err|$ 、W相電圧誤差の絶対値 $|Vw_err|$ を演算し、誤差基準値 V_err_th と比較し、大きい場合、インバータ3を停止させる信号を出力する。

[0105] 次に、実施の形態6による効果について述べる。特許文献1、2の方式では、3相電圧指令が電流検出上限値を超える場合、2相変調に切り替える必要があるため、修正3相電圧指令のうち最も大きい相がインバータ出力上限値に一致する。そのため、3相電圧 Vu_real 、 Vv_real 、 Vw_real のうち1相が Vdc に常に一致するため、3相電圧 Vu_real 、 Vv_real 、 Vw_real が修正3相電圧指令の値によらず Vdc に張り付く天絡故障との区別が不可能である。

[0106] 一方、実施の形態1(図4)では、3相電圧指令が電流検出上限値を超えた場合に、修正3相電圧指令の最も大きい相が電流検出上限値に一致するよ

うに第1オフセット電圧 $V_{offset1}$ を設定した。よって、 V_{u_LPF} 、 V_{w_LPF} 、 V_{w_LPF} は、直流電圧 V_{dc} よりも小さい値をとるため、天絡故障との判別が可能である。

[0107] 以上より、実施の形態6の構成とすることで、3相電圧指令の振幅が大きい場合においても、天絡故障を判別することが可能となるといった従来にない顕著な効果を奏する。

[0108] 実施の形態7.

以下、実施の形態7について述べるが、実施の形態1と重複する箇所については説明を省略する。図20は、この発明の実施の形態7に係る電力変換装置を示す全体構成図である。実施の形態7が実施の形態1と異なるのは、出力電圧検出回路701およびインバータ故障検出部702である。

[0109] 以下、図21を参照しながら、出力電圧検出回路701の動作について説明する。図21は、図20に示した出力電圧検出回路を示す構成図である。図21において、出力電圧検出回路701は、ローパスフィルタ(LPF)711を含んでいる。

[0110] 出力電圧検出回路701は、インバータ3から出力された3相電圧 V_{u_real} 、 V_{v_real} 、 V_{w_real} を検出後、全相加算し、ローパスフィルタ(LPF)711を用いて加算したもののからそのキャリア周波数成分を除去した電圧 V_{add_LPF} を出力する。ここで、キャリア周波数成分は、搬送波成分のことであり、キャリア周期 T_c の逆数である。

[0111] 次に、インバータ故障検知部702の動作について、図22を用いて説明する。図22は、インバータ故障検知部702の動作を示すフローチャートである。

[0112] 図22において、まず、S901では、上記式(1)によって、3相電圧指令の振幅値 V_{amp} を計算する。続いて、S902では、振幅値 V_{amp} が振幅閾値 V_{thx} よりも大きいかを判定する。ここで、 V_{thx} は、3相電圧指令をそのまま修正3相電圧指令として出力しても、最大相が電流検出条件値以下となるように設定する。

- [0113] 次に、S902でYESが選択された場合、S901で求めた V_{add_LPF} から $1.5 \times V_{dc}$ を減算した値を加算値誤差 V_{add_err} とする。続いて、S904では、S903で求めた加算値誤差 V_{add_err} の絶対値 $|V_{add_err}|$ が加算値誤差基準値 $V_{add_err_th}$ よりも大きいかを判別する。
- [0114] S904で、大きい（YES）が選択された場合、ERR信号を出力し、インバータ3を停止させる。一方、大きくない（NO）が選択された場合、ERR信号を出力しない。
- [0115] ここで、図23を参照しながら、特許文献1、2の方式に出力電圧検出回路701およびインバータ故障検出部702を適用した場合の課題について述べる。図23は、従来の電力変換装置の各出力波形を示す説明図である。
- [0116] 図23において、上段は、3相電圧 V_{u_real} 、 V_{v_real} 、 V_{w_real} の波形であり、時刻 t_2 以前で2相変調となっている。また、下段は、 V_{add_LPF} の波形である。
- [0117] また、変調方法切り替え点（ t_2 ）よりも左側は、振幅値 V_{amp} が V_{thx} よりも大きく、図22のS902の処理でNOが選択される領域とする。一方、 t_2 よりも右側は、振幅値 V_{amp} が V_{thx} よりも小さく、図22のS902の処理でYESが選択される領域とする。
- [0118] 時刻 t_2 で、振幅値 V_{amp} がステップ状に小さくなると、S902の処理がNOからYESにステップ状に切り替わり、S903～S906の処理を実行するが、 V_{add_LPF} は、図21に示したローパスフィルタ処理により応答遅れを生じ、時刻 t_2 で瞬時に $1.5V_{dc}$ とはならず、時刻 $t_2 \sim t_3$ の区間において、 $1.5V_{dc} + V_{add_err_th}$ を超過している。
- [0119] これによって、図22のS903、S904から、 $|V_{add_err}|$ が $V_{add_err_th}$ を超過し、S905の処理でインバータ3に対してERR信号を出力してしまい、インバータ3は実際には故障していないにもかかわらず、停止する。

- [0120] 続いて、図24を参照しながら、実施の形態7の効果について述べる。図24は、この発明の実施の形態7に係る電力変換装置の各出力波形を示す説明図である。
- [0121] 図24において、上段は、3相電圧 V_{u_real} 、 V_{v_real} 、 V_{w_real} の波形であり、図23の上段と振幅を同一としている。また、時刻 t_1 以前で3相電圧指令 V_{ub} 、 V_{vb} 、 V_{wb} の最大相は、電流検出上限値を上回っており、 t_1 以降は下回っている。
- [0122] ここで、実施の形態1（図4）では、3相電圧指令が電流検出上限値を超えた場合に、修正3相電圧指令の最も大きい相が電流検出上限値に一致するように第1オフセット電圧 $V_{offset1}$ を設定した。そのため、時刻 t_1 以前において、 V_{add_LPF} の変動も図23の時刻 t_2 以前と比べて小さく、 $1.5V_{dc} - V_{add_err_th} \sim 1.5V_{dc} + V_{add_err_th}$ の範囲内となっている。
- [0123] よって、時刻 t_1 で振幅値がステップ状に変化しても、 V_{add_LPF} が $1.5V_{dc} - V_{add_err_th} \sim 1.5V_{dc} + V_{add_err_th}$ の範囲を外れることはなく、 $|V_{add_err}|$ は、 $V_{add_err_th}$ よりも小さく、常にS906の処理を実行するため、インバータ3を停止する信号を出力することはない。
- [0124] 以上より、実施の形態7の構成とすることで、3相電圧指令の振幅が大から小に急峻に変動した場合においても、インバータの故障を誤検知することがないといった従来にない顕著な効果を奏する。
- [0125] なお、この発明は、その発明の範囲内において、各実施の形態を自由に組み合わせたり、各実施の形態を適宜、変形、省略することが可能である。

請求の範囲

- [請求項1] それぞれ正弦波となる3相電圧指令に基づいて直流電圧を3相電圧に変換して出力する電力変換装置であって、
- 前記3相電圧指令を大きい順に最大相、中間相、最小相としたとき、前記直流電圧に第1定数を乗算した第1直流電圧を、前記最大相から減算して第1オフセット電圧を演算するとともに、前記第1オフセット電圧の符号が負の場合に、前記第1オフセット電圧を0に設定する第1オフセット電圧演算部と、
- 前記3相電圧指令の各相から前記第1オフセット電圧を減算して、修正3相電圧指令を出力する修正3相電圧指令演算部と、
- 前記修正3相電圧指令に基づいて、前記3相電圧を出力するインバータと、
- を備えた電力変換装置。
- [請求項2] 前記インバータは、下側アームスイッチング素子に直列接続された電流検出用抵抗素子の電圧降下によって、インバータの各相を流れる電流を検出する電流検出部を備え、
- 前記第1オフセット電圧演算部は、前記下側アームスイッチング素子の通電時間が前記電流検出用抵抗素子で前記電流の検出が可能な下限値となるように前記第1定数を設定する
- 請求項1に記載の電力変換装置。
- [請求項3] 前記電力変換装置は、前記最大相、前記最小相、前記直流電圧の少なくとも2つに基づいて第2オフセット電圧を演算する第2オフセット電圧演算部を備え、
- 前記修正3相電圧指令部は、前記3相電圧指令の振幅があらかじめ設定された閾値よりも大きい場合に、前記3相電圧指令から前記第2オフセット電圧を減算することで、前記修正3相電圧指令を出力する
- 請求項1または請求項2に記載の電力変換装置。
- [請求項4] 前記第2オフセット電圧演算部は、前記最大相から前記直流電圧に

第2定数を乗算した第2直流電圧を減算することで、前記第2オフセット電圧を演算するものであって、前記第2定数は、前記インバータから出力される電圧のうち、最も大きい相の電圧があらかじめ設定された上限値となるように設定される

請求項3に記載の電力変換装置。

[請求項5] 前記第2オフセット電圧演算部は、前記最小相と前記直流電圧に第3定数を乗算した第3直流電圧とを加算することで、前記第2オフセット電圧を演算するものであって、前記第3定数は、前記インバータから出力される電圧のうち、最も小さい相の電圧があらかじめ設定された下限値となるように設定される

請求項3に記載の電力変換装置。

[請求項6] 前記第2オフセット電圧演算部は、前記最大相と前記最小相との平均値を第2オフセット電圧とする

請求項3に記載の電力変換装置。

[請求項7] 前記電力変換装置は、前記インバータから出力される前記3相電圧を検出する出力電圧検出回路を各相に備え、前記3相電圧に基づいて前記インバータの故障を判定する

請求項1から請求項6までの何れか1項に記載の電力変換装置。

[請求項8] 前記電力変換装置は、前記出力電圧検出回路により検出された前記3相電圧から、その搬送波成分を除去した前記3相電圧に基づいて、前記インバータの故障を判定する

請求項7に記載の電力変換装置。

[請求項9] 前記電力変換装置は、前記出力電圧検出回路により検出された前記3相電圧から、その搬送波成分を除去した前記3相電圧の各相の加算値があらかじめ設定された閾値から逸脱した場合に、前記インバータの故障を判定する

請求項7に記載の電力変換装置。

[請求項10] それぞれ正弦波となる3相電圧指令に基づいて直流電圧を3相電圧

に変換して出力する電力変換装置であって、

前記3相電圧指令を大きい順に最大相、中間相、最小相としたとき、前記最小相と前記直流電圧に第4定数を乗算した第4直流電圧とを加算することで、第3オフセット電圧を演算し、前記第3オフセット電圧の符号が正の場合に前記第3オフセット電圧を0に修正する第3オフセット電圧演算部と、

前記3相電圧指令の各相から前記第3オフセット電圧で減算して、修正3相電圧指令を出力する修正3相電圧指令演算部と、

前記修正3相電圧指令に基づいて、前記3相電圧を出力するインバータと、

を備えた電力変換装置。

[請求項11]

前記インバータは、上側アームスイッチング素子に直列接続された電流検出用抵抗素子の電圧降下によって、インバータの各相を流れる電流を検出する電流検出部を備え、

前記第3オフセット電圧演算部は、前記上側アームスイッチング素子の通電時間が前記電流検出用抵抗素子で前記電流の検出が可能な下限値となるように前記第4定数を設定する

請求項10に記載の電力変換装置。

[請求項12]

前記電力変換装置は、前記最大相、前記最小相、前記直流電圧の少なくとも2つに基づいて第4オフセット電圧を演算する第4オフセット電圧演算部を備え、

前記修正3相電圧指令部は、前記3相電圧指令の振幅があらかじめ設定された閾値よりも大きい場合に、前記3相電圧指令から前記第4オフセット電圧を減算することで、前記修正3相電圧指令を出力する請求項10または請求項11に記載の電力変換装置。

[請求項13]

前記第4オフセット電圧演算部は、前記最大相から前記直流電圧に第5定数を乗算した第5直流電圧を減算することで、前記第4オフセット電圧を演算するものであって、前記第5定数は、前記インバータ

から出力される電圧のうち、最も大きい相の電圧があらかじめ設定された上限値となるように設定される

請求項 1 2 に記載の電力変換装置。

[請求項14] 前記第 4 オフセット電圧演算部は、前記最小相と前記直流電圧に第 6 定数を乗算した第 6 直流電圧とを加算することで、前記第 4 オフセット電圧を演算するものであって、前記第 6 定数は、前記インバータから出力される電圧のうち、最も小さい相の電圧があらかじめ設定された下限値となるように設定される

請求項 1 2 に記載の電力変換装置。

[請求項15] 前記第 4 オフセット電圧演算部は、前記最大相と前記最小相との平均値を第 2 オフセット電圧とする

請求項 1 2 に記載の電力変換装置。

[請求項16] 前記電力変換装置は、前記インバータから出力される前記 3 相電圧を検出する出力電圧検出回路を各相に備え、前記 3 相電圧に基づいて前記インバータの故障を判定する

請求項 1 0 から請求項 1 5 までの何れか 1 項に記載の電力変換装置

。

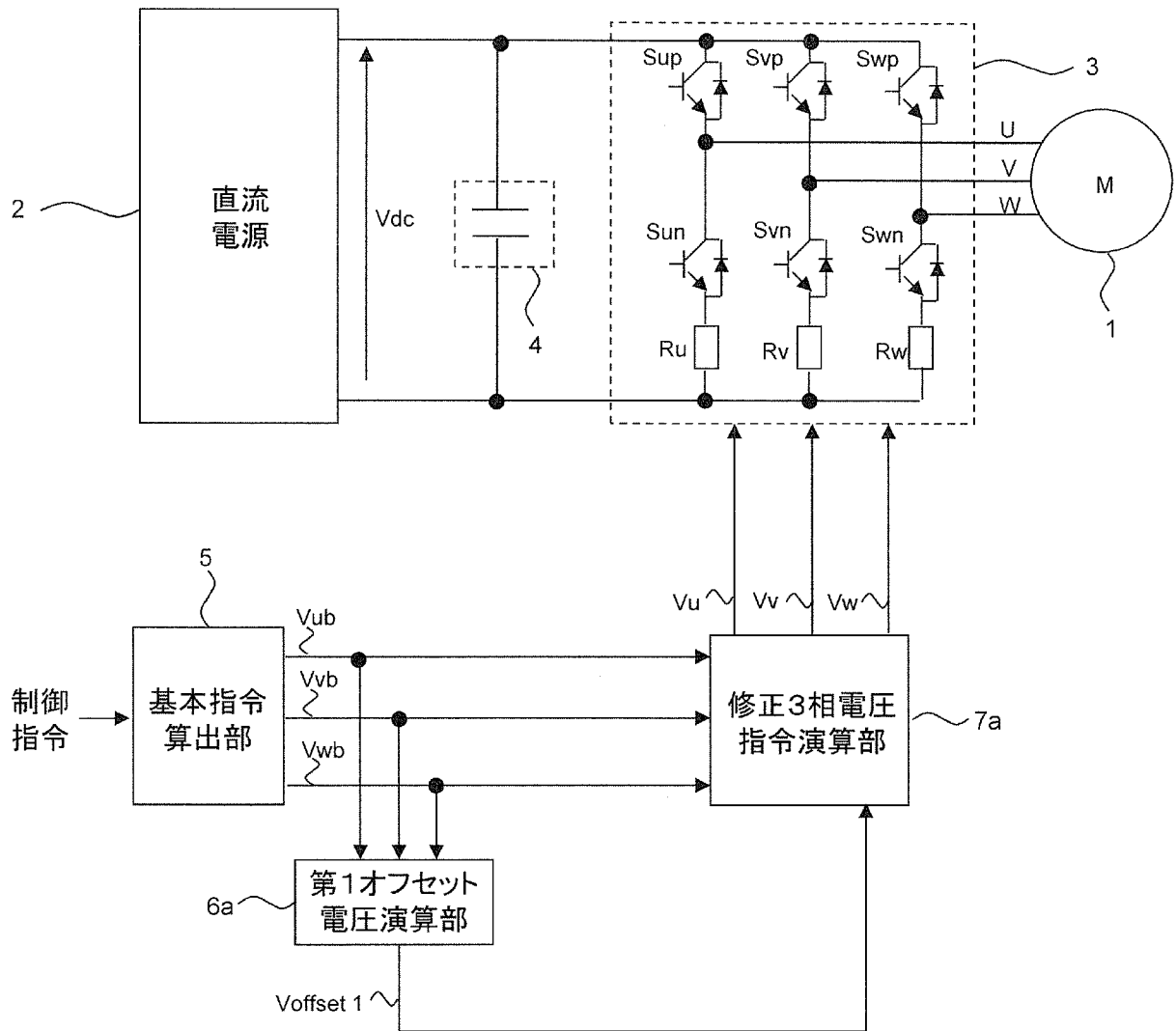
[請求項17] 前記電力変換装置は、前記出力電圧検出回路により検出された前記 3 相電圧から、その搬送波成分を除去した前記 3 相電圧に基づいて、前記インバータの故障を判定する

請求項 1 6 に記載の電力変換装置。

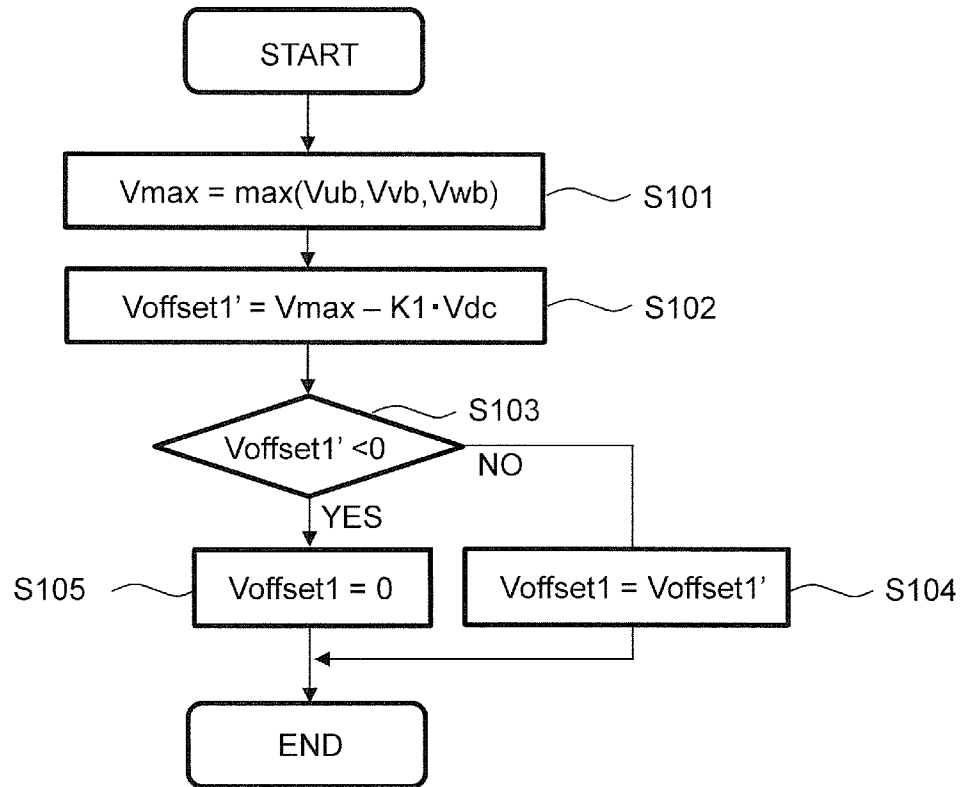
[請求項18] 前記電力変換装置は、前記出力電圧検出回路により検出された前記 3 相電圧から、その搬送波成分を除去した前記 3 相電圧の各相の加算値があらかじめ設定された閾値から逸脱した場合に、前記インバータの故障を判定する

請求項 1 6 に記載の電力変換装置。

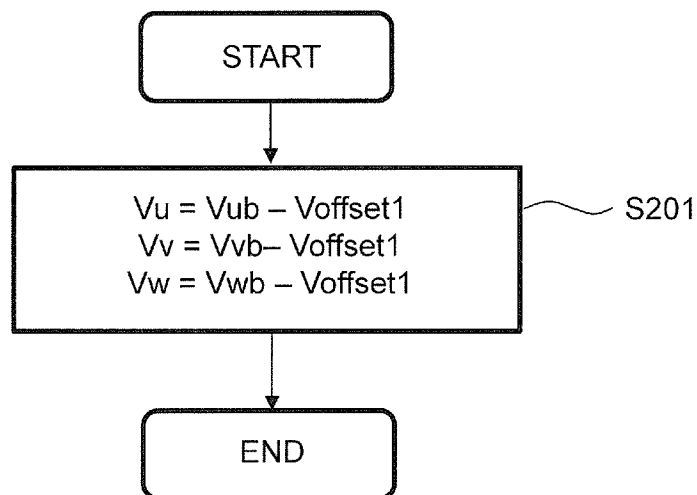
[図1]



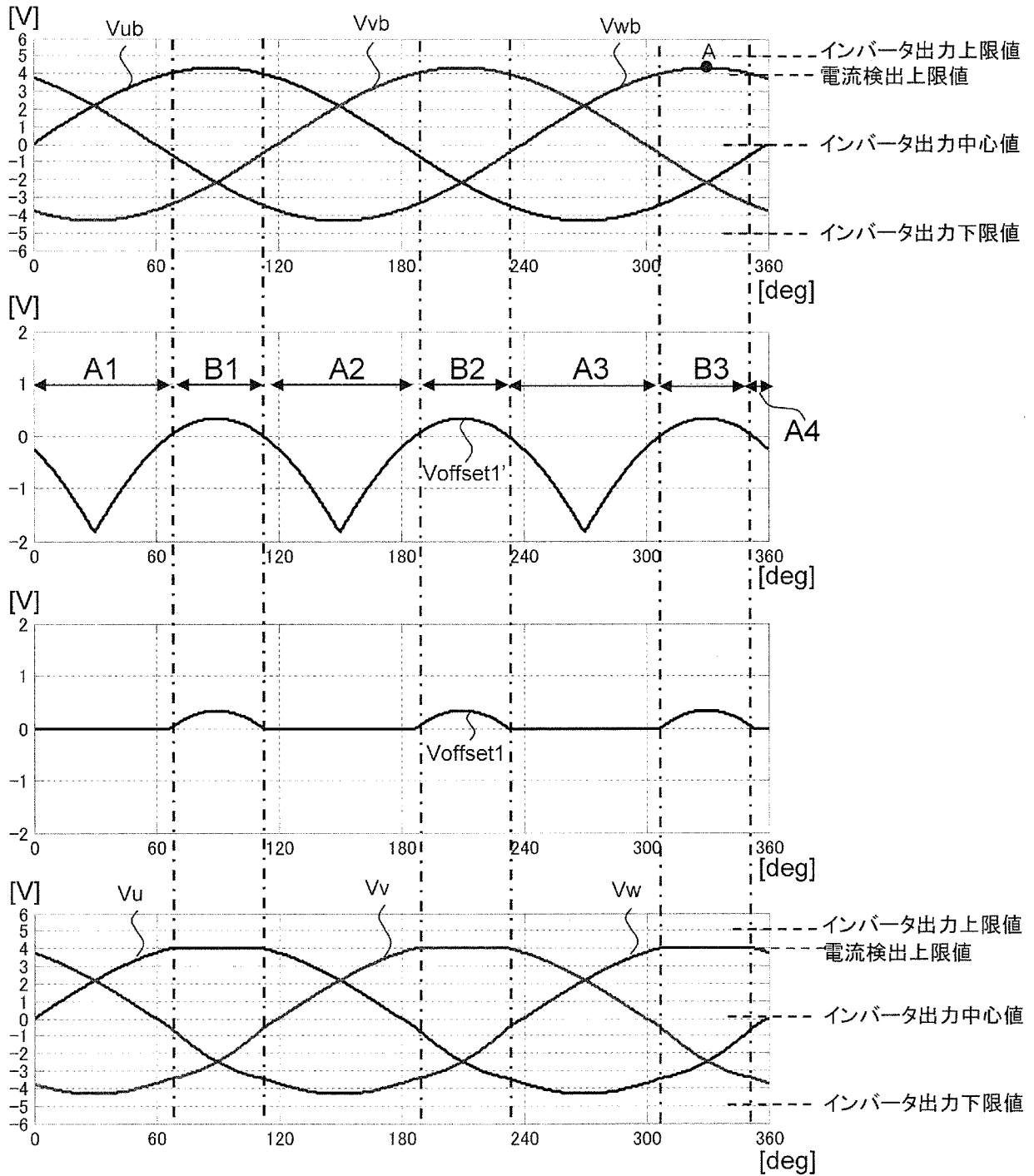
[図2]



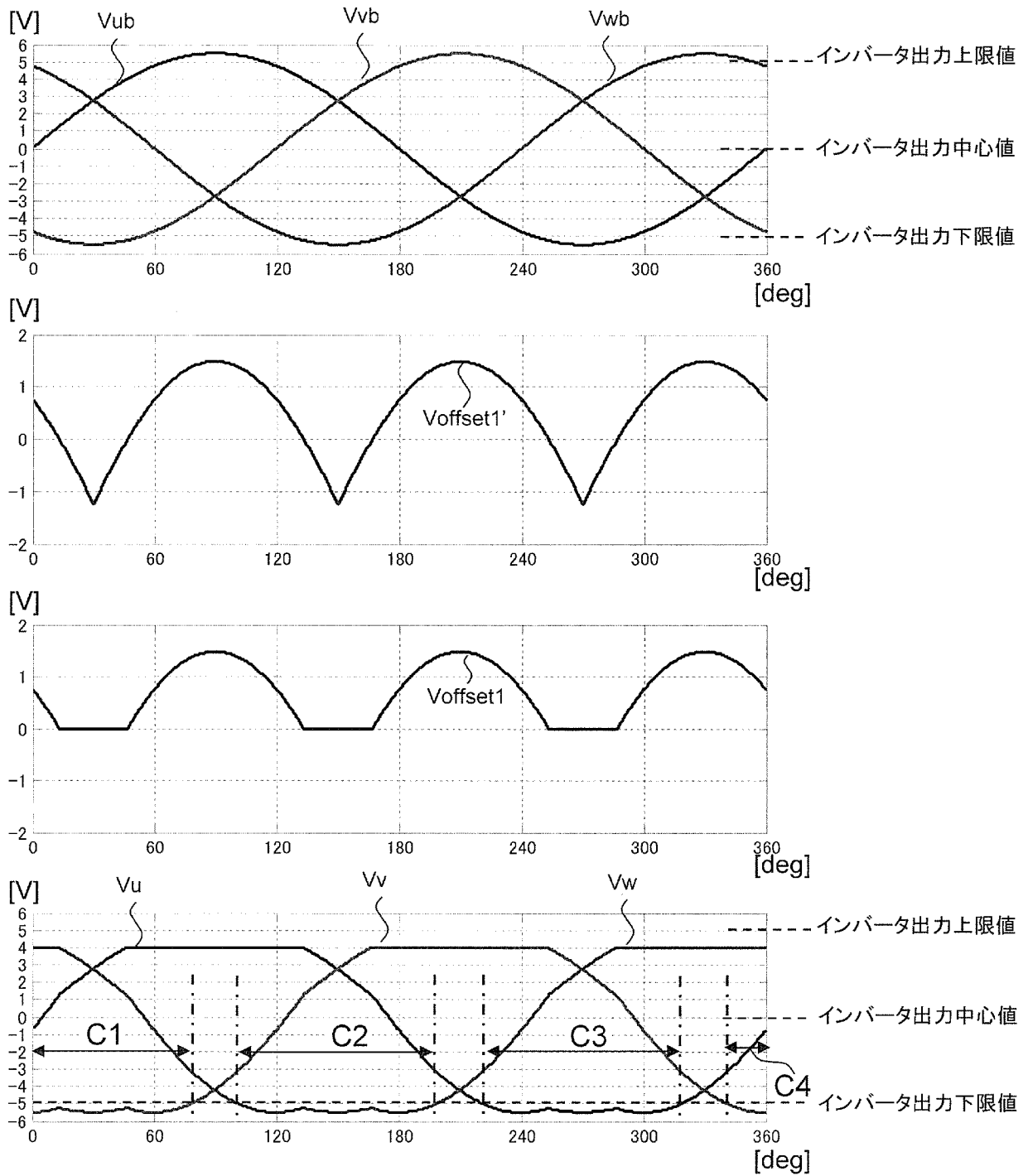
[図3]



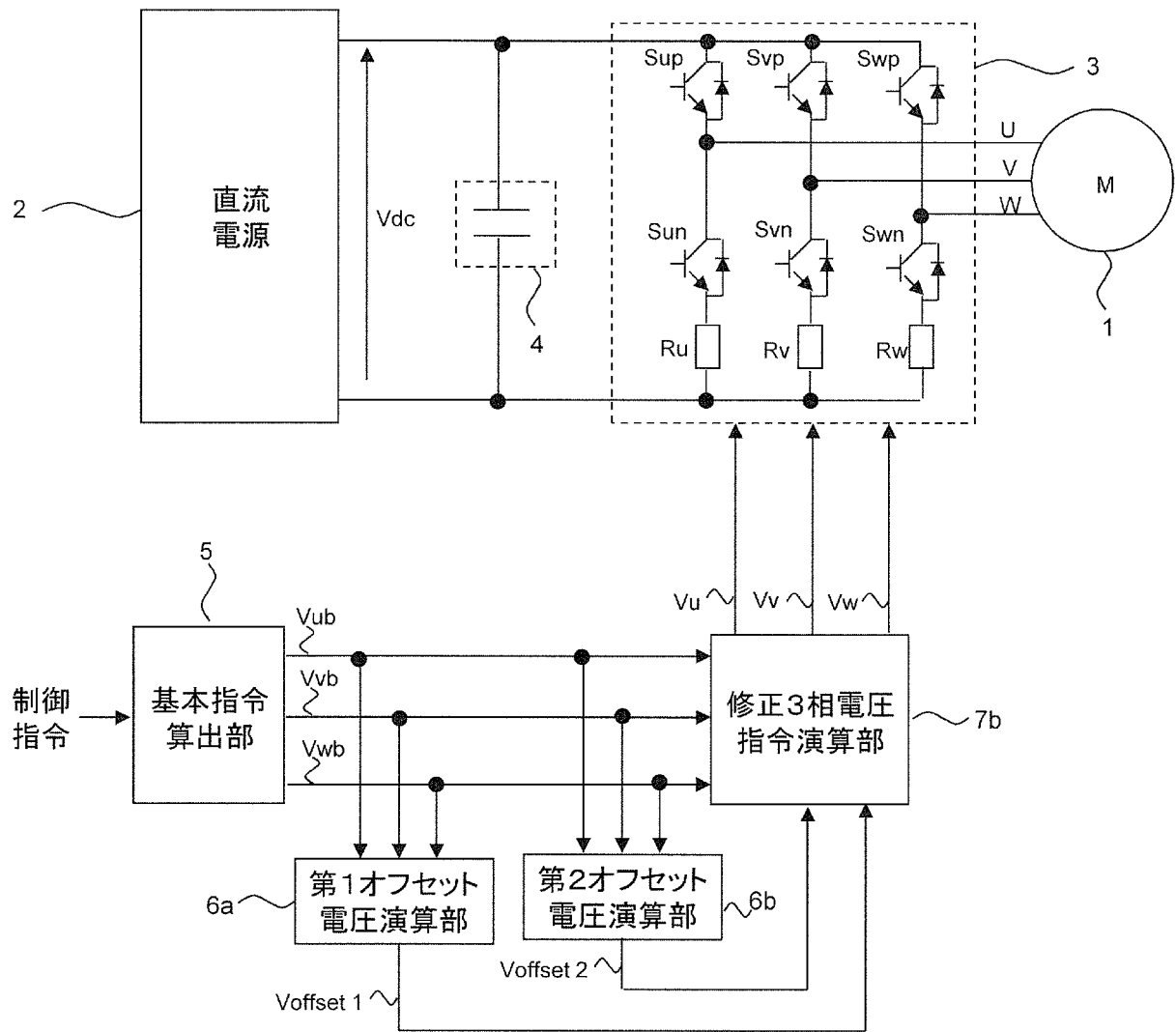
[図4]



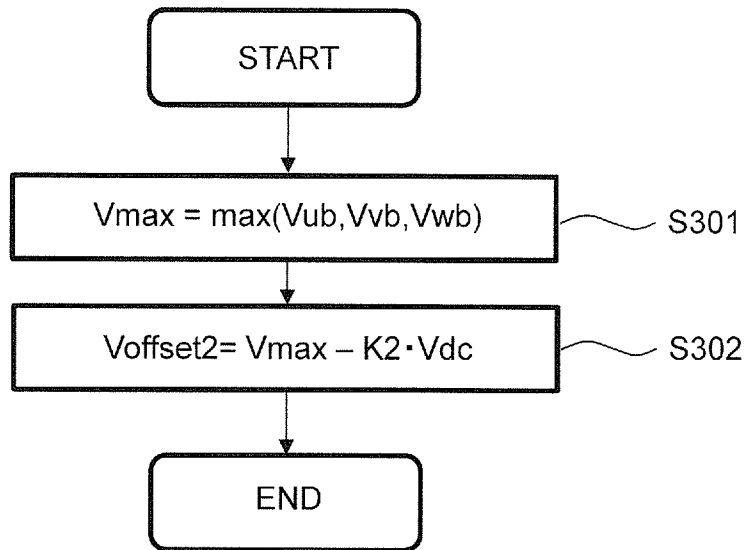
[図5]



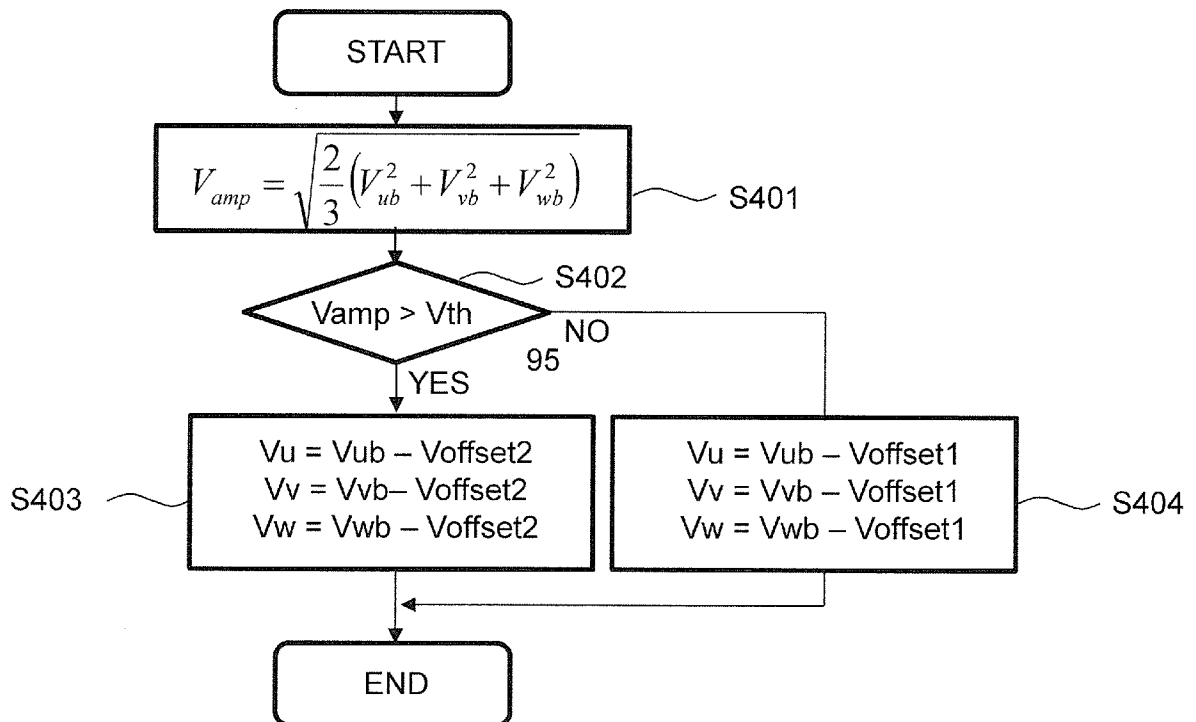
[図6]



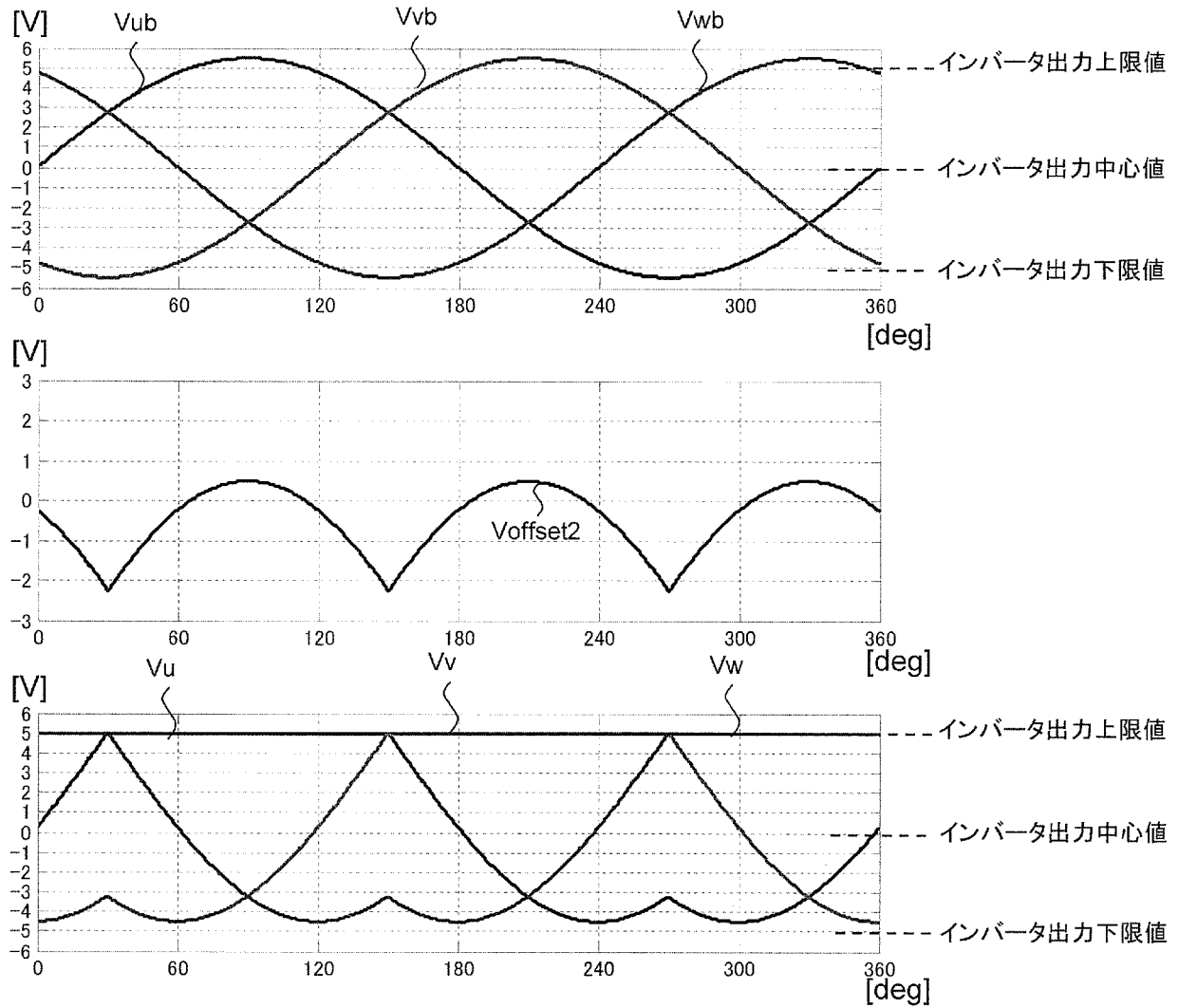
[図7]



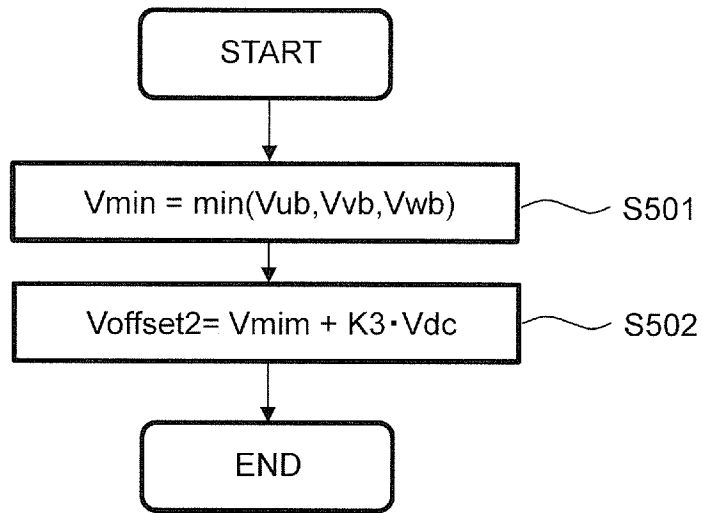
[図8]



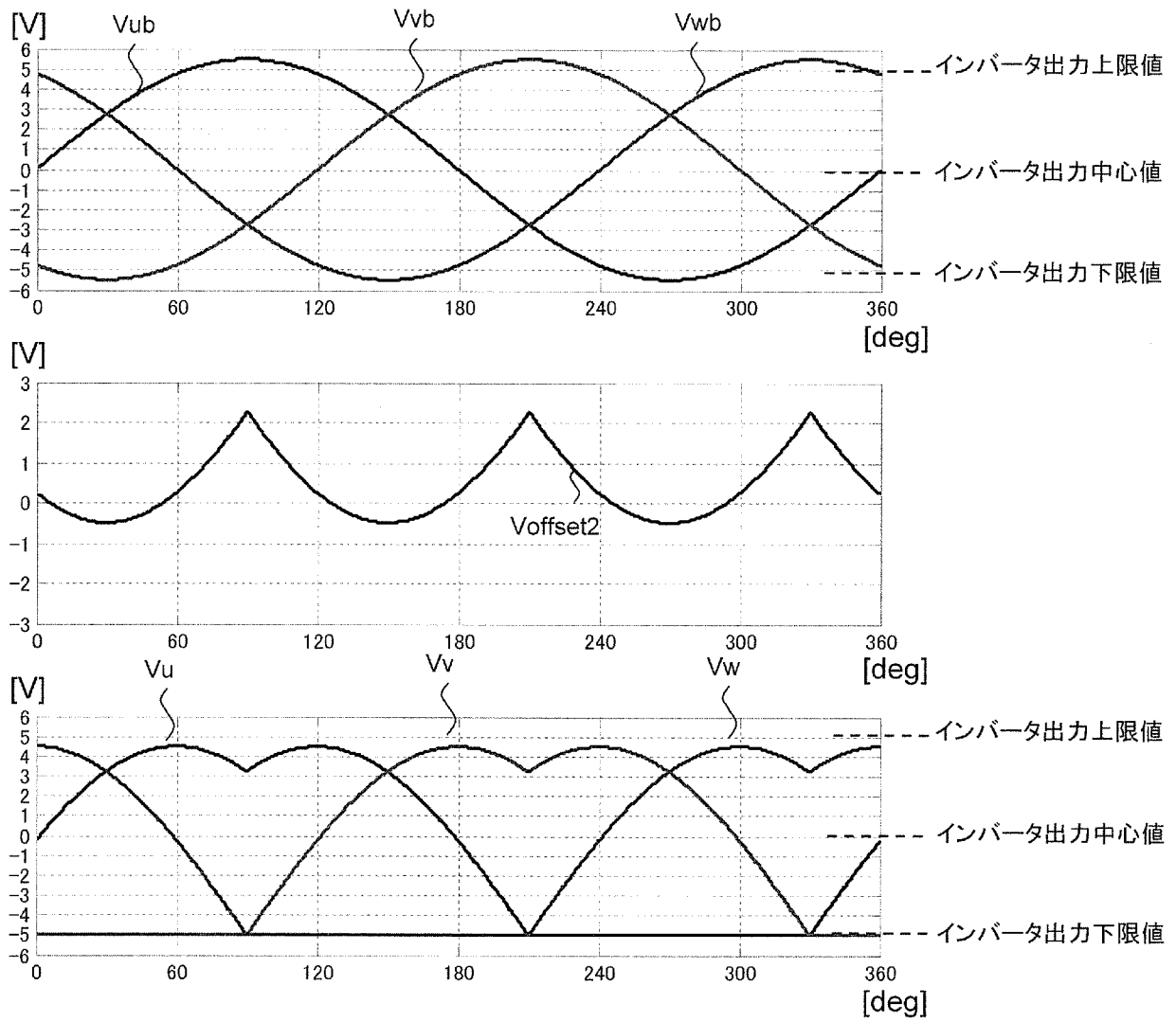
[図9]



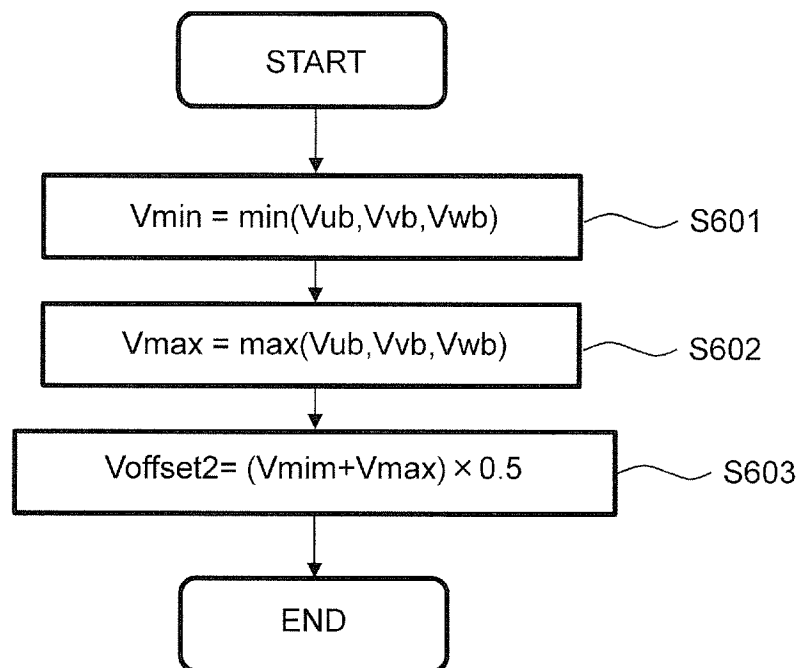
[図10]



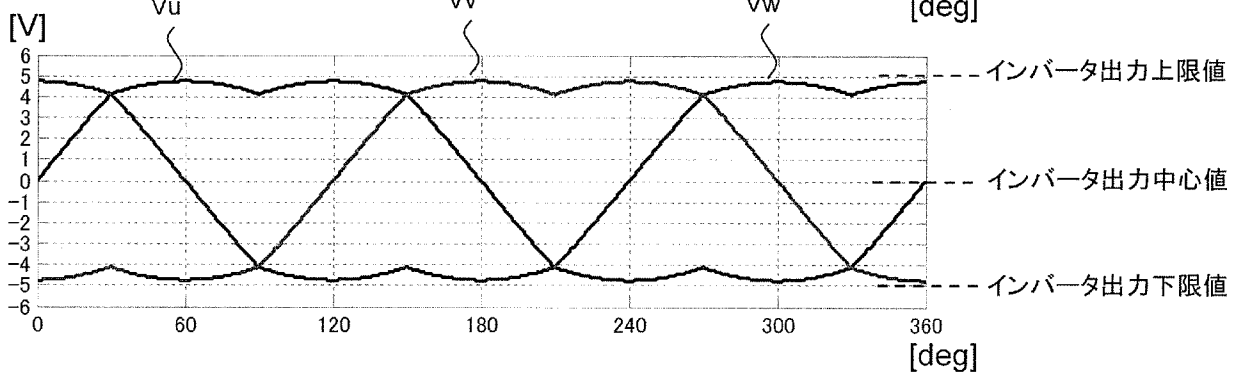
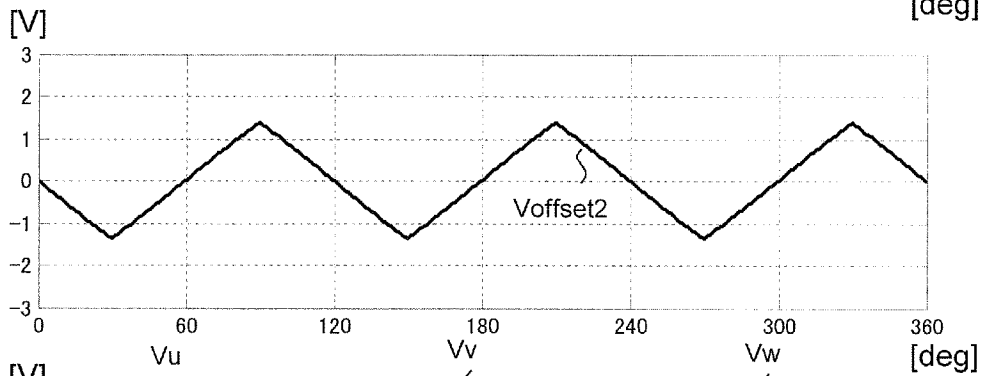
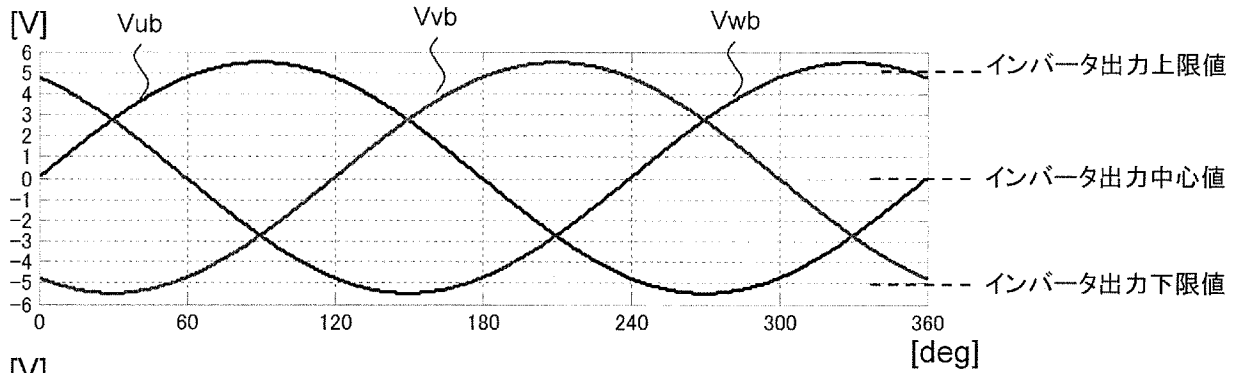
[図11]



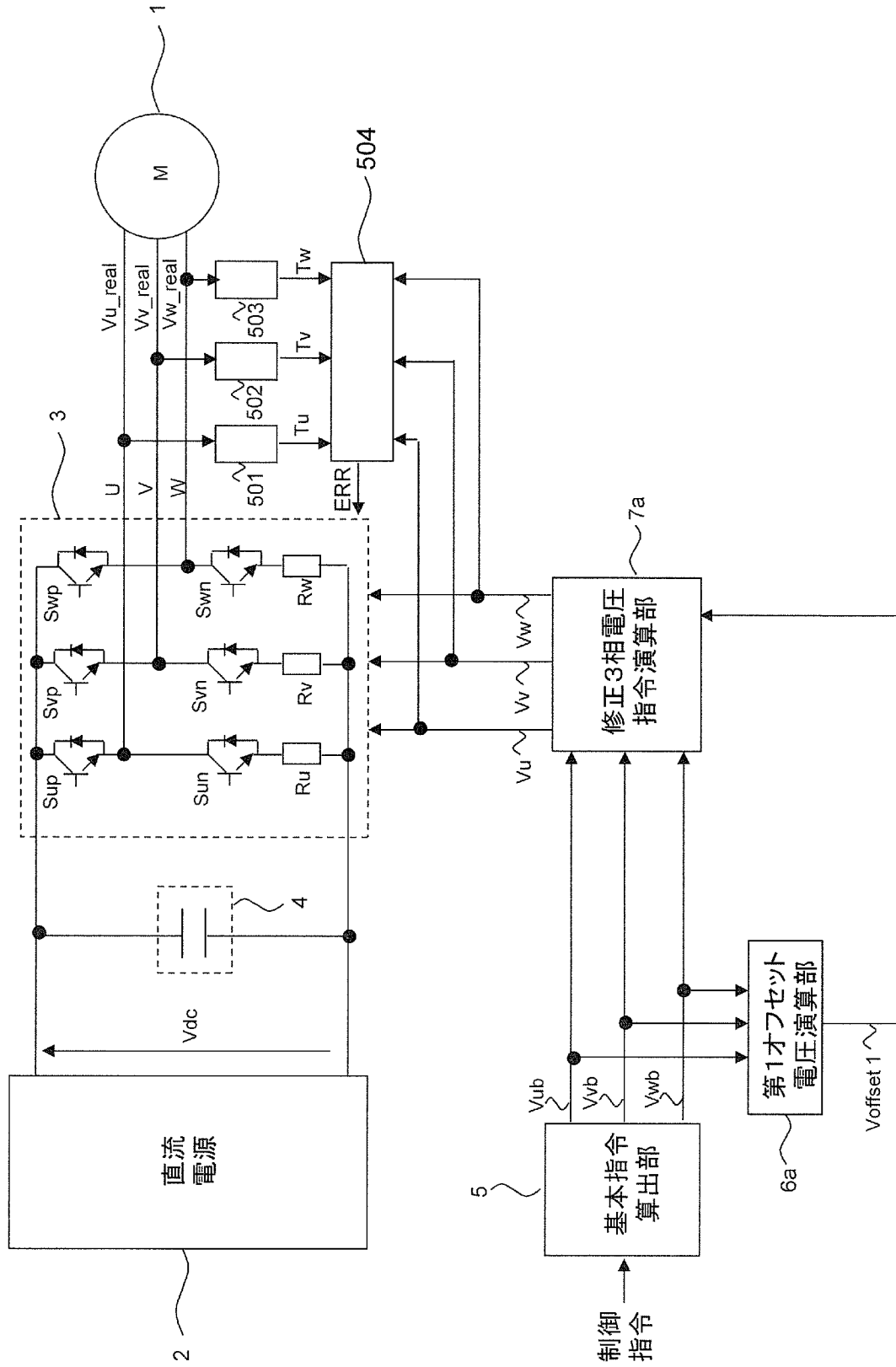
[図12]



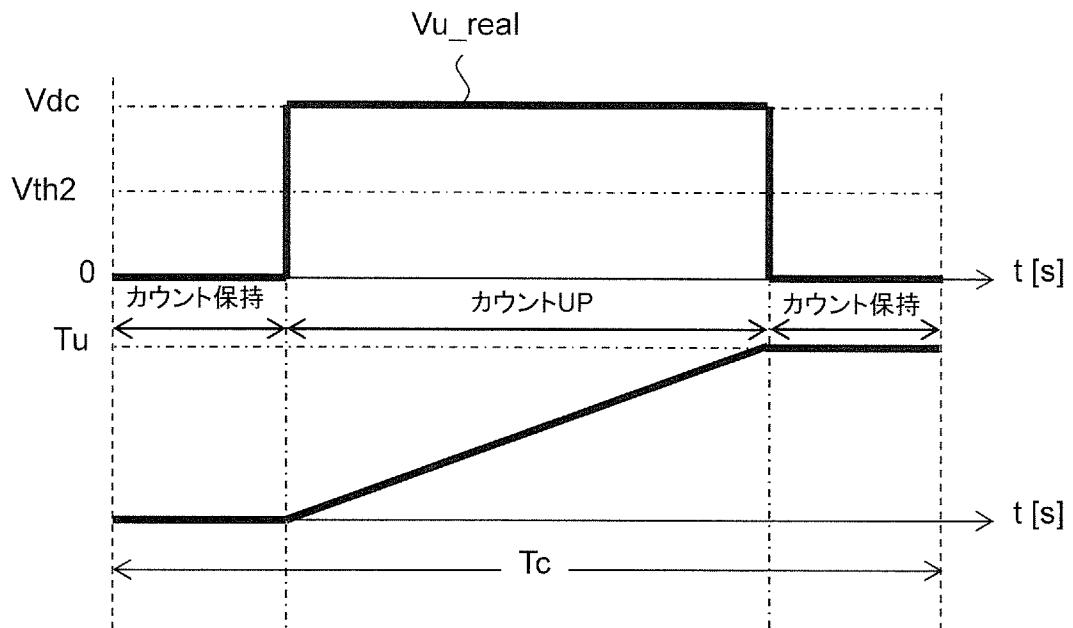
[図13]



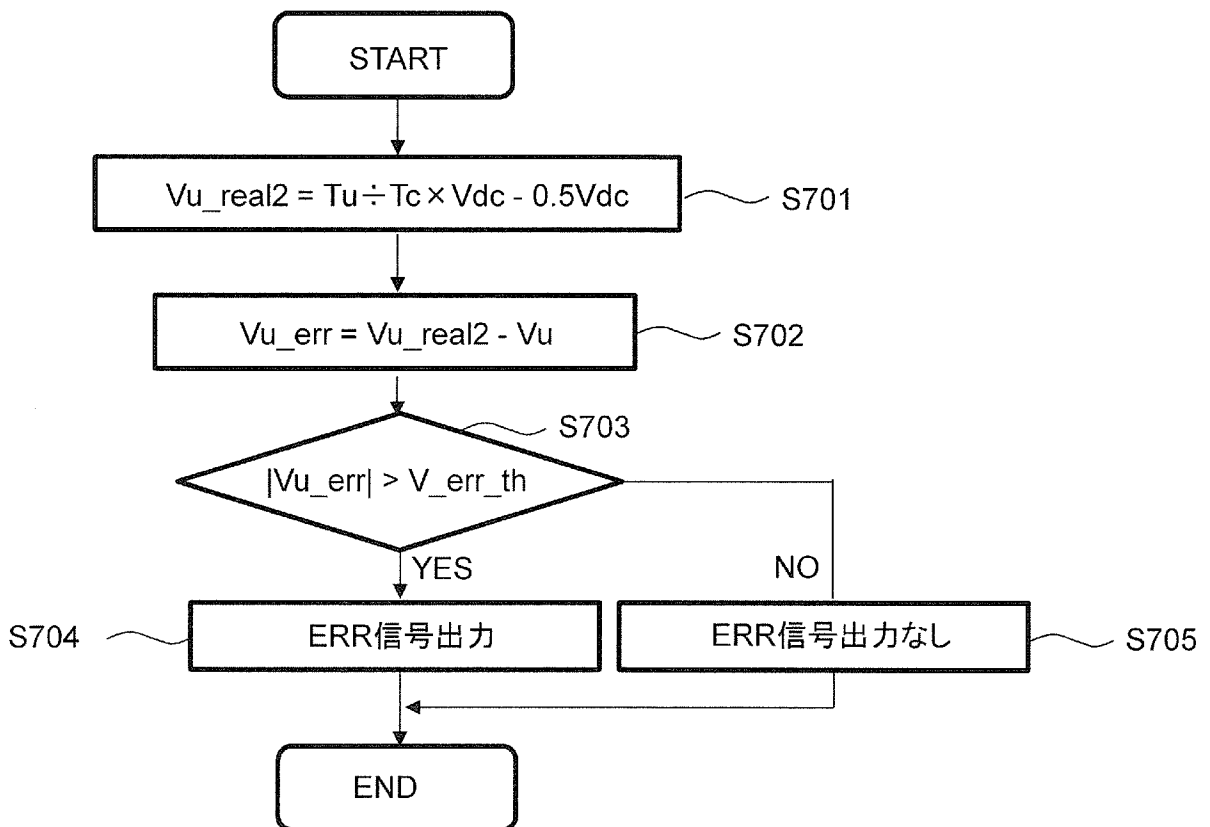
[図14]



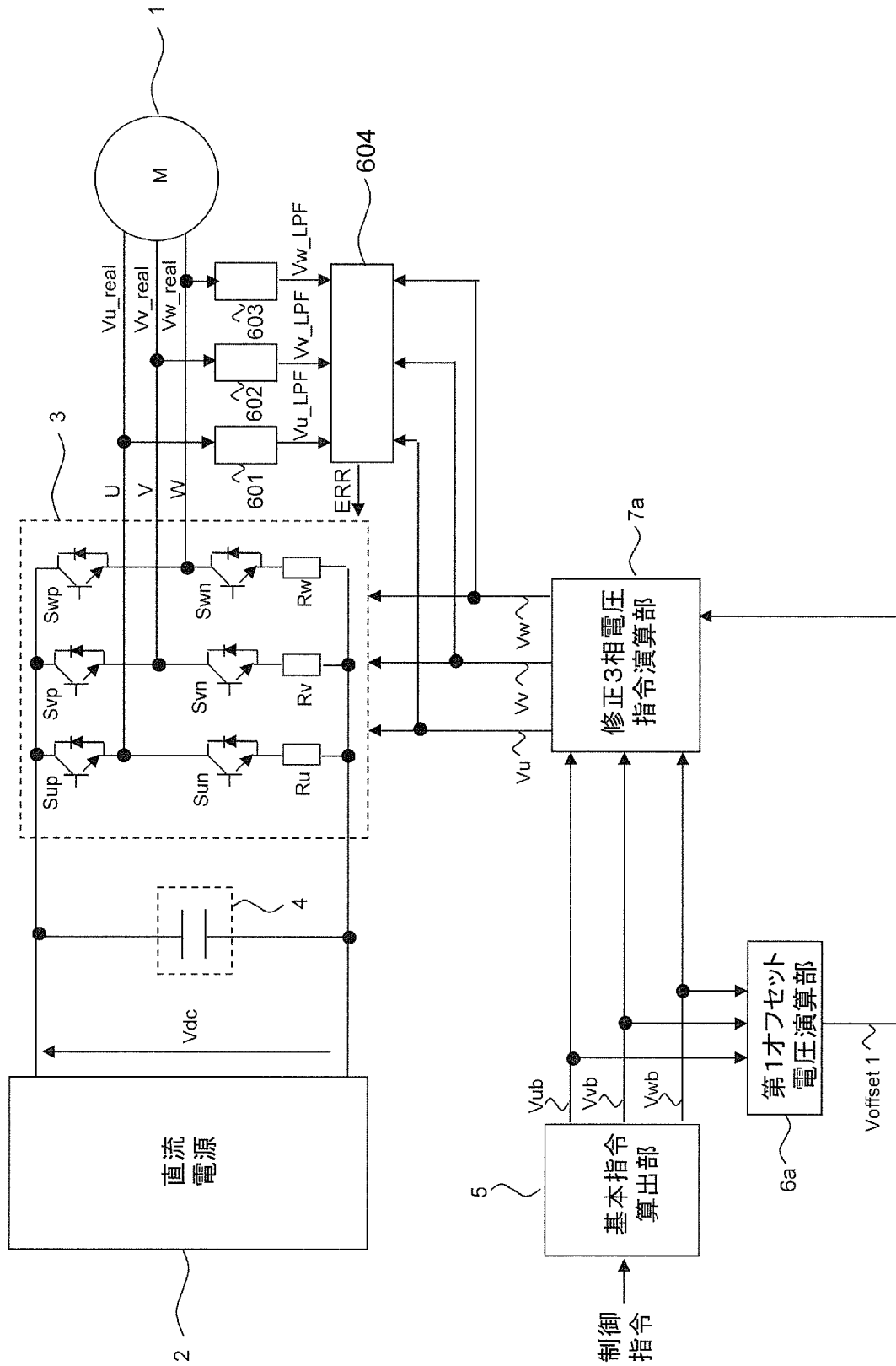
[図15]



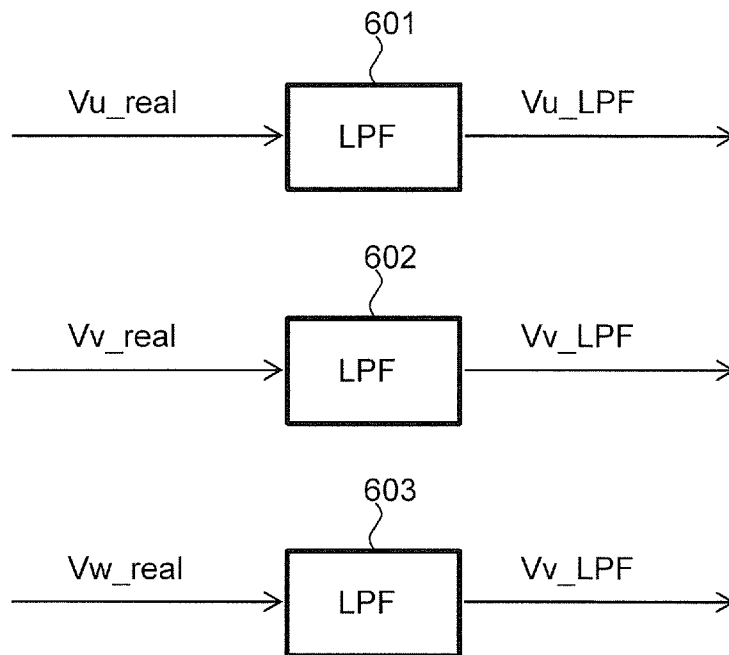
[図16]



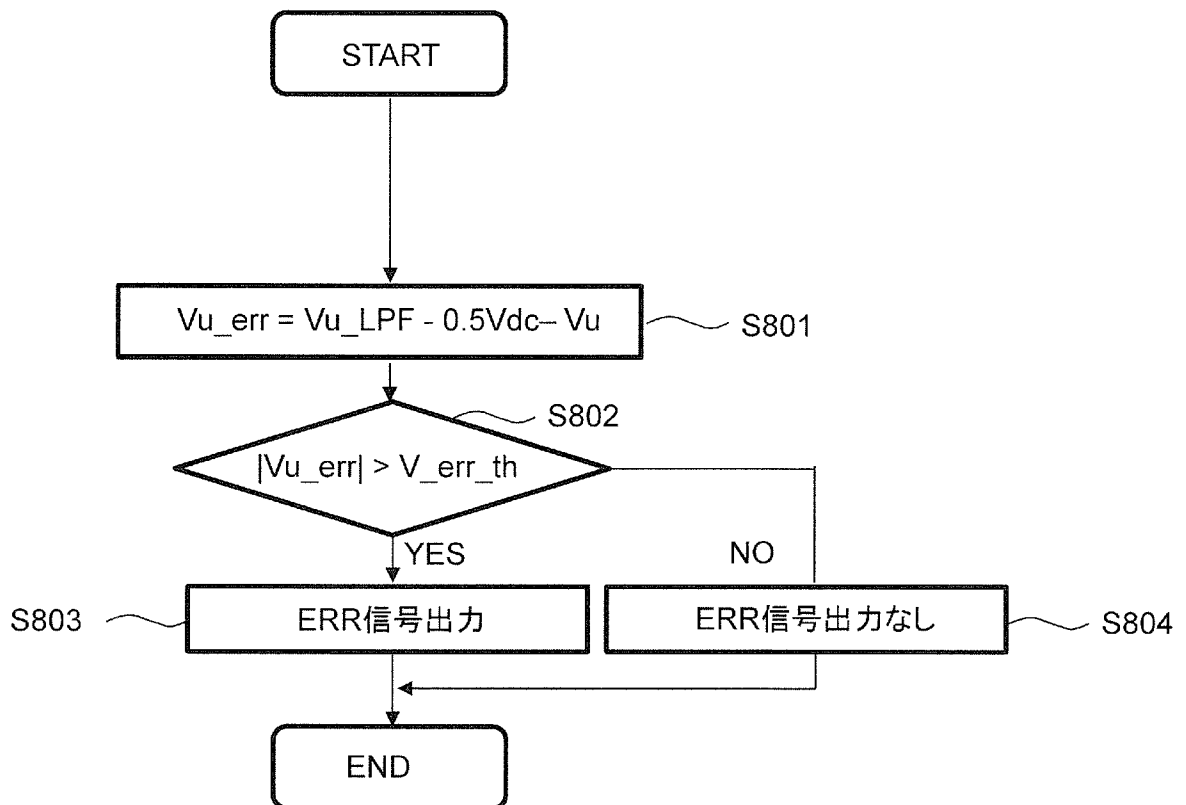
[図17]



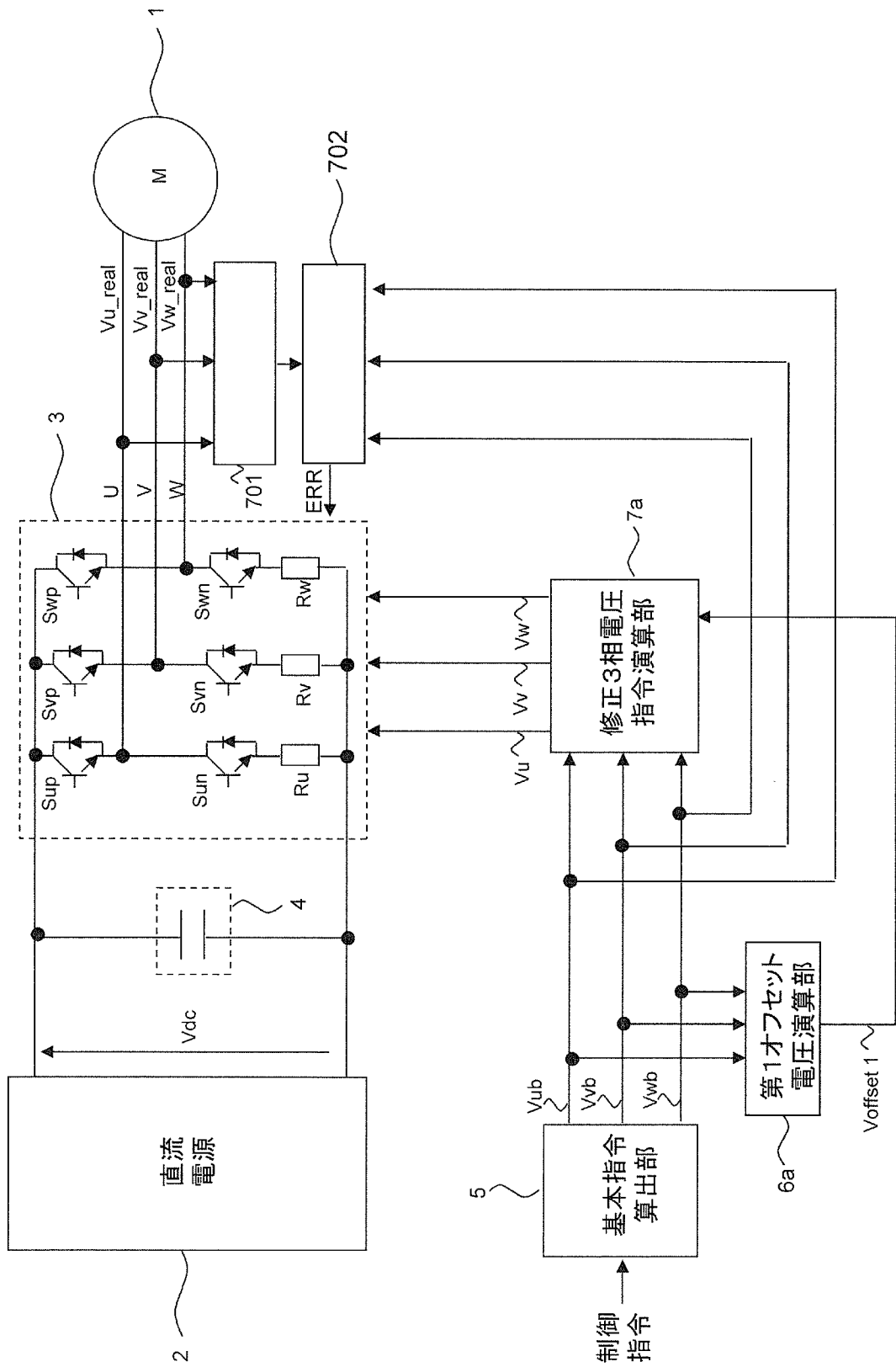
[図18]



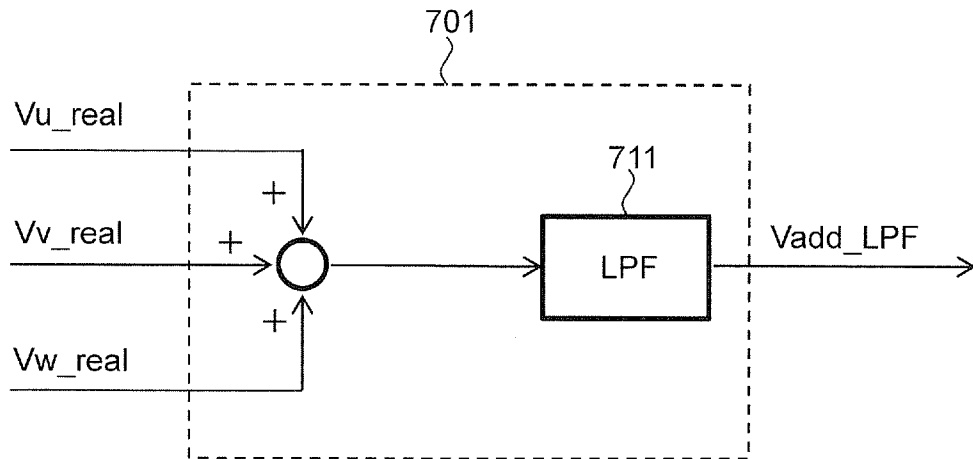
[図19]



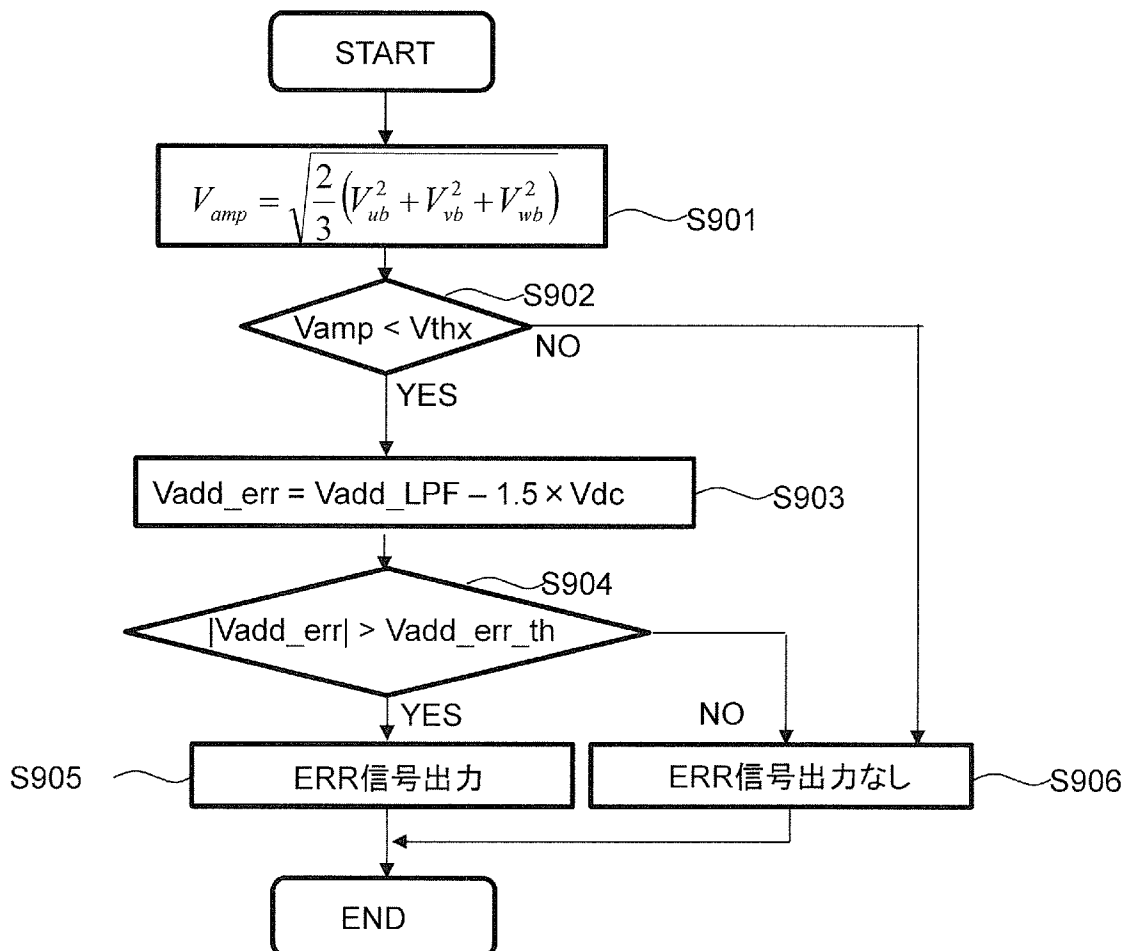
[図20]



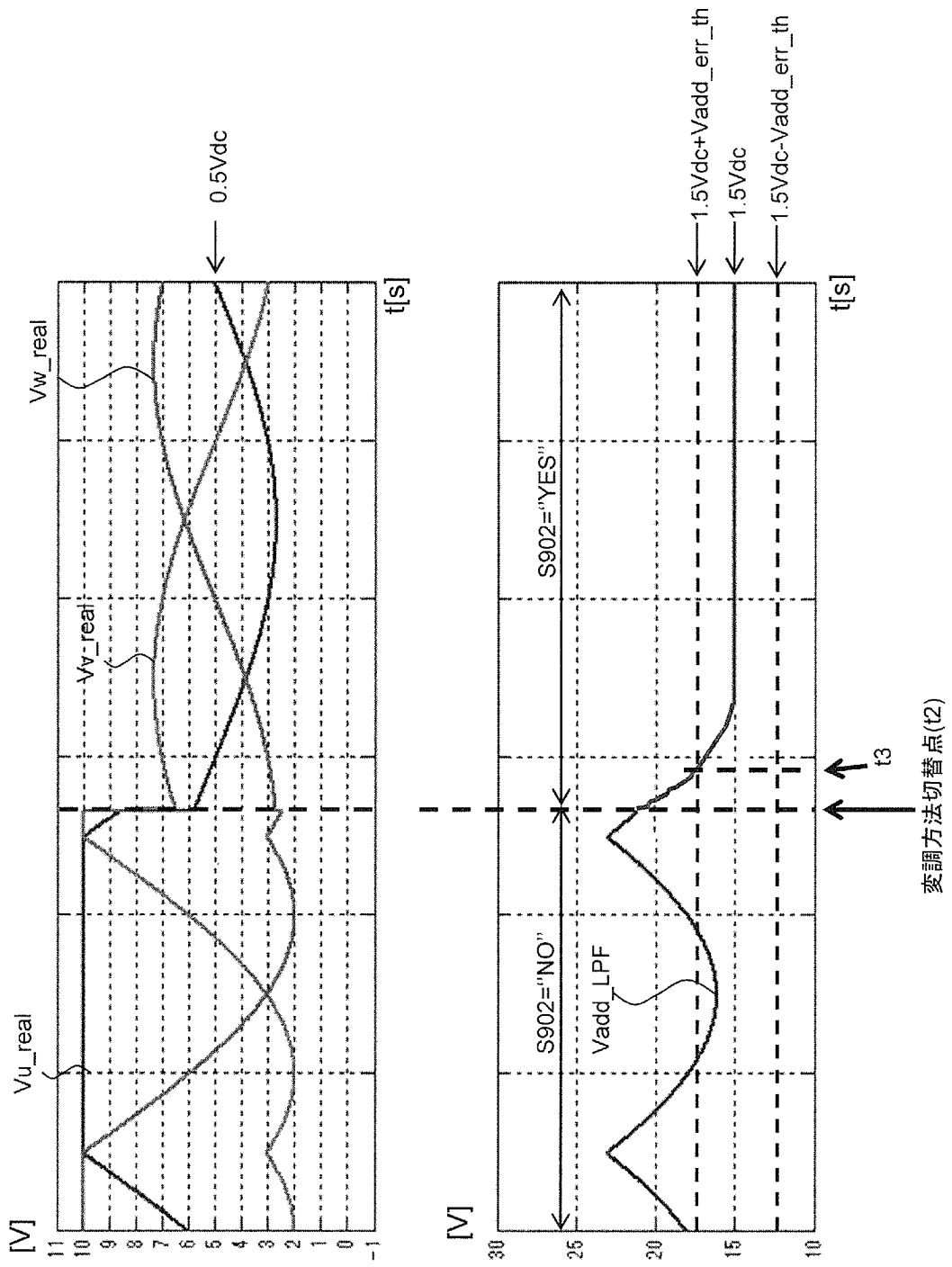
[図21]



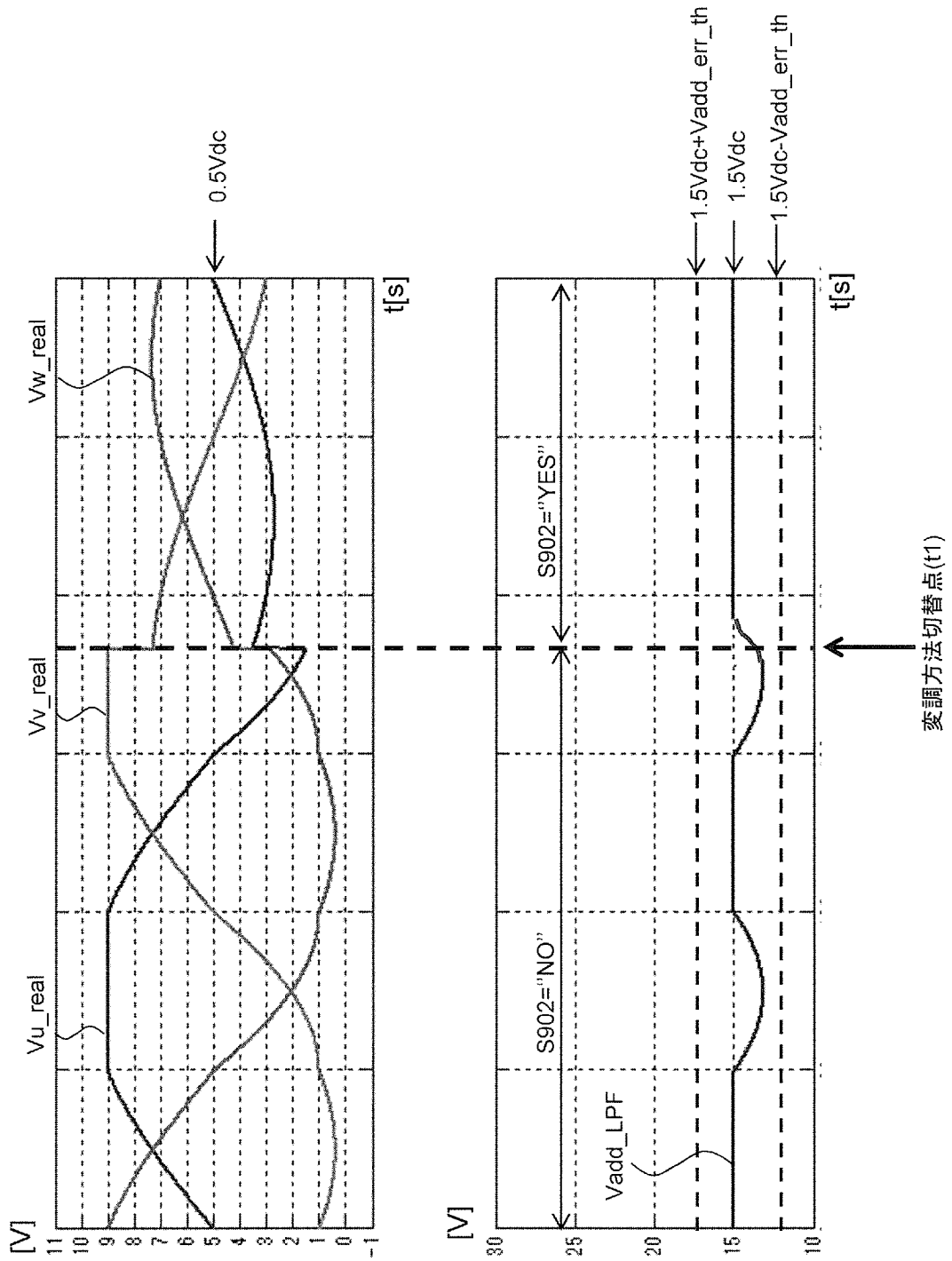
[図22]



[図23]



[図24]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2016/059931

A. CLASSIFICATION OF SUBJECT MATTER
H02M7/48 (2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-253229 A (Mitsubishi Electric Corp.), 15 September 2005 (15.09.2005), paragraphs [0009] to [0034]; fig. 1 to 11 (Family: none)	1-18
A	JP 2009-189203 A (Denso Corp.), 20 August 2009 (20.08.2009), paragraphs [0016] to [0031]; fig. 1, 2 & US 2009/0200975 A1 paragraphs [0017] to [0038]; fig. 1, 2	1-18

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 07 June 2016 (07.06.16)	Date of mailing of the international search report 14 June 2016 (14.06.16)
--	---

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H02M7/48(2007.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2005-253229 A (三菱電機株式会社) 2005.09.15, 段落[0009]-[0034], 図 1-11 (ファミリーなし)	1-18
A	JP 2009-189203 A (株式会社デンソー) 2009.08.20, 段落[0016]-[0031], 図 1, 2 & US 2009/0200975 A1, 段落[0017]-[0038], 図 1, 2	1-18

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」 口頭による開示、使用、展示等に言及する文献
- 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」 同一パテントファミリー文献

国際調査を完了した日

07.06.2016

国際調査報告の発送日

14.06.2016

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

北嶋 賢二

電話番号 03-3581-1101 内線 3526

5G

3792